(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国 际 局

(43) 国际公布日
2020 年 10 月 29 日 (29.10.2020)

WIPO | PCT

(10) 国际公布号
WO 2020/215249 A1

(51) 国际专利分类号:
H01L 25/065 (2006.01)

(21) 国际申请号: PCT/CN2019/084082

(22) 国际申请日: 2019 年 4 月 24 日 (24.04.2019)

(25) 申请语言: 中文

(26) 公布语言: 中文

(71) 申请人: 深圳市汇顶科技股份有限公司 (**SHENZHEN GOODIX TECHNOLOGY CO., LTD.**) [CN/CN]; 中国广东省深圳市福田保税区腾飞工业大厦B座13层, Guangdong 518045 (CN)。

(72) 发明人: 王红超 (**WANG, Hongchao**); 中国广东省深圳市福田保税区腾飞工业大厦B座13层, Guangdong 518045 (CN)。 沈健 (**SHEN, Jian**); 中国广东省深圳市福田保税区腾飞工业大厦B座13层, Guangdong 518045 (CN)。

(74) 代理人: 上海晨皓知识产权代理事务所 (普通合伙) (**SHANGHAI CHENHAO INTELLECTUAL PROPERTY LAW FIRM GENERAL PARTNERSHIP**); 中国上海市黄浦区制造局路787号二幢202B室, Shanghai 200011 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,

(54) **Title:** CHIP INTERCONNECTION DEVICE, SUBSTRATE OF INTEGRATED BRIDGE STRUCTURE, AND MANUFACTURING METHOD THEREFOR

(54) 发明名称: 芯片互联装置、集成桥结构的基板及其制备方法

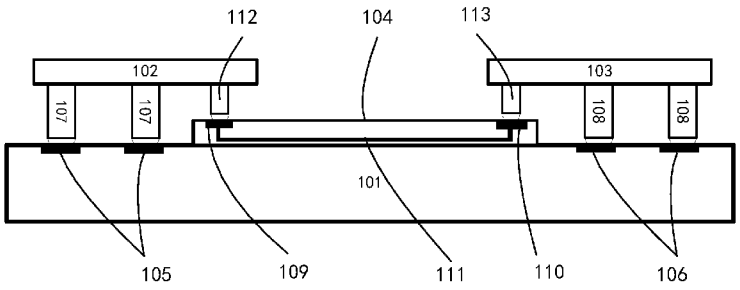


图 1

(57) **Abstract:** Some embodiments of the present application provide a chip interconnection device and a manufacturing method therefor. The chip interconnection device comprises: a first chip 102, a second chip 103, a substrate 101 and a bridge structure, wherein the bridge structure comprises an insulating body 104, a conductive member 111 located in the insulating body, and a first welding spot 109 and a second welding spot 110 located at a surface of the insulating body; a first end of the conductive member 111 is connected to the first welding spot 109, and a second end is connected to the second welding spot 110; the first chip 102 is connected to the first welding spot 109, and the second chip 103 is connected to the second welding spot 110; and the first chip and the second chip are both connected to the substrate, so that a process flow is simpler while electrical interconnection between the chips is realized, and assembly difficulty is reduced.

(57) 摘要: 本申请部分实施例提供了一种芯片互联装置及其制备方法。芯片互联装置包括: 第一芯片102、第二芯片103、基板101桥结构; 桥结构包括绝缘本体104、位于绝缘本体内的导电件111、位于绝缘本体的表面的第一焊点109和第二焊点110, 导电件111的第一端与第一焊点109连接, 且第二端与第二焊点110连接; 第一芯片102与第一焊点109连接, 第二芯片103与第二焊点110连接; 第一芯片和第二芯片均与基板连接, 使得在实现芯片与芯片之间电气互联的同时工艺流程更加简单, 降低了组装难度。

WO 2020/215249 A1

[见续页]

SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) **指定国**(除另有指明，要求每一种可提供的地区保护)：ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

芯片互联装置、集成桥结构的基板及其制备方法

技术领域

[0001] 本申请涉及封装技术领域，特别涉及一种芯片互联装置、集成桥结构的基板及其制备方法。

背景技术

[0002] 随着半导体技术的演进，半导体集成度越来越高，随之带来的是芯片工艺尺度的持续缩小。对于芯片的集成需要在更小的面积上封装更多的芯片，传统的二维的芯片排布显然已经无法满足需求。为提高芯片封装的密度，提出在第三维方向将芯片进行堆叠，在一个典型的 3D 封装结构中，芯片和芯片之间需要进行电气连接。

[0003] 然而，发明人发现，在相关技术中，将芯片与芯片之间进行互联的工艺流程复杂，组装较难。

发明内容

[0004] 本申请部分实施例的目的在于提供一种芯片互联装置、集成桥结构的基板及其制备方法，使得在实现芯片与芯片之间电气互联的同时工艺流程更加简单，降低了组装难度。

[0005] 本申请实施例提供了一种芯片互联装置，包括：第一芯片、第二芯片、

基板和桥结构；所述桥结构包括绝缘本体、位于绝缘本体内的导电件、位于绝缘本体的表面的第一焊点和第二焊点，所述导电件的第一端与所述第一焊点连接，且第二端与所述第二焊点连接；所述第一芯片与所述第一焊点连接，所述第二芯片与所述第二焊点连接；所述第一芯片和所述第二芯片均与所述基板连接。

[0006] 本申请实施例还提供了一种芯片互联装置的制作方法，包括：制作桥结构；其中，所述桥结构包括绝缘本体、位于绝缘本体内的导电件、位于绝缘本体的表面的第一焊点和第二焊点，所述导电件的第一端与所述第一焊点连接，且第二端与所述第二焊点连接；将第一芯片与所述第一焊点连接，将第二芯片与所述第二焊点连接；将所述第一芯片和所述第二芯片均与所述基板连接，以形成所述芯片互联装置。

[0007] 本申请实施例还提供了一种集成桥结构的基板，所述桥结构包括绝缘本体、位于所述绝缘本体内的导电件、位于所述绝缘本体的表面的第一焊点和第二焊点； 所述导电件的第一端与所述第一焊点连接，且第二端与所述第二焊点连接，所述第一焊点用于供第一芯片连接，所述第二焊点用于供第二芯片连接；所述桥结构与所述基板的表面贴合。

[0008] 本申请实施例还提供了一种集成桥结构的基板的制备方法，包括：制作桥结构，其中，所述桥结构包括绝缘本体、位于所述绝缘本体内的导电件、位于所述绝缘本体的表面的第一焊点和第二焊点，所述导电件的第一端与所述第一焊点连接，且第二端与所述第二焊点连接，所述第一焊点用于供第一芯片连接，所述第二焊点用于供第二芯片连接；将所述桥结构与所述基板贴合。

[0009] 本申请实施例相对于现有技术而言，芯片互联装置包括：第一芯片、第

二芯片、基板和位于基板外部的桥结构，桥结构包括绝缘本体、位于绝缘本体内的导电件、位于绝缘本体的表面的第一焊点和第二焊点，导电件的第一端与第一焊点连接，且第二端与第二焊点连接，使得桥结构能够提供导电通路。第一焊点和第一芯片连接，第二焊点和第二芯片连接，使得第一芯片与第二芯片通过桥结构提供的导电通路可以实现电气连接。第一芯片和第二芯片均与基板连接，使得芯片和基板之间能够实现电气互联。由于，桥结构位于基板外部，无需植入基板内部，有利于降低组装难度，在使得工艺流程更加简单的同时，还能很好的实现第一芯片与第二芯片之间的电气互联。

[0010] 例如，绝缘本体通过 3D 打印工艺制作而成。通过 3D 打印工艺制作绝缘本体，从而得到包含绝缘本体的桥结构，相对于相关技术中采用 Si 材料桥，无需模具和光罩等费用投入，制作工艺更加简单，具有投入小启动快的优点。采用 3D 打印可以实现微细结构的快速打印成型，能够制作出尺寸微小的绝缘本体，从而得到尺寸微小的桥结构，有利于适应芯片工艺尺度的持续缩小。

[0011] 例如，所述绝缘本体通过 3D 打印工艺在所述第一芯片和所述第二芯片表面上制作而成；其中，所述第一焊点与所述第一芯片的引脚贴合，所述第二焊点与所述第二芯片的引脚贴合，通过上述方式制作的绝缘本体，使得包括绝缘本体的桥结构能够直接实现桥结构分别与第一芯片和第二芯片的连接，更加简单方便。

[0012] 例如，绝缘本体采用绝缘高分子材料制作而成。绝缘高分子材料，绝缘性能好，有利于有效降低介电损耗。

[0013] 例如，所述第一芯片上具有第一凸块和第三凸块，所述第三凸块的高度小于所述第一凸块的高度；所述第二芯片上具有第二凸块和第四凸块，所述第

四凸块的高度小于所述第二凸块的高度；所述第一凸块与所述第二凸块的高度均大于所述桥结构的高度；所述基板的表面具有第一垫块和第二垫块，所述第一垫块与所述第一凸块连接，所述第二垫块与所述第二凸块连接；所述第三凸块与所述第一焊点连接，所述第四凸块与所述第二焊点连接。提供了一种芯片与桥结构连接、芯片与基板连接的实现方式，即通过不同高度水平的凸块实现芯片与基板的连接以及芯片与桥结构的连接。

[0014] 例如，桥结构与所述基板的表面贴合。桥结构与基板的表面贴合时，即桥结构有基板可以作为支撑，使得芯片之间的互联更加稳固。

[0015] 例如，桥结构与所述基板的表面间隔预设距离，提供了一种桥结构与基板的设置方式，使得本发明实施方式灵活多样。

[0016] 例如，桥结构位于所述第一芯片和所述第二芯片之间。同时考虑到第一芯片和第二芯片的位置，贴和位置位于两芯片的位置之间更加合理，有利于在实现芯片互联的同时减少桥结构的长度以及导电件的长度，从而减少成本。

[0017] 例如，绝缘本体内部具有导电通道，所述导电件通过在所述导电通道内填充导电材料形成，位于桥结构内部的导电件不易受到外界干扰，导电效果更好。

[0018] 例如，导电材料具有流动性，有利于快速填充满导电通道。

附图说明

[0019] 一个或多个实施例通过与之对应的附图中的图片进行示例性说明，这些示例性说明并不构成对实施例的限定，附图中具有相同参考数字标号的元件表示为类似的元件，除非有特别申明，附图中的图不构成比例限制。

[0020] 图 1 是根据本申请第一实施例中的芯片互联装置的一种结构示意图；

[0021] 图 2 是根据本申请第一实施例中的芯片互联装置的俯视图；

[0022] 图 3 是根据本申请第一实施例中的芯片互联装置的另一种结构示意图；

[0023] 图 4 是根据本申请第二实施例中的芯片互联装置的结构示意图；

[0024] 图 5 是根据本申请第三实施例中的芯片互联装置的制备方法的流程图；

[0025] 图 6 是根据本申请第三实施例中的桥结构的制备过程的流程图；

[0026] 图 7 是根据本申请第三实施例中的桥结构的制备过程示意图；

[0027] 图 8 是根据本申请第三实施例中的芯片互联装置在一种场景中的制备方法的流程图；

[0028] 图 9 是根据本申请第三实施例中的芯片互联装置在一种场景中的制备过程的示意图；

[0029] 图 10 是根据本申请第三实施例中的芯片互联装置在另一种场景中的制备方法的流程图；

[0030] 图 11 是根据本申请第三实施例中的芯片互联装置在另一种场景中的制备过程的示意图；

[0031] 图 12 是根据本申请第四实施例中的芯片互联装置的制备方法的流程图；

[0032] 图 13 是根据本申请第四实施例中的芯片互联装置的制备过程的示意图；

[0033] 图 14 是根据本申请第五实施例中的集成桥结构的基板的结构示意图；

[0034] 图 15 是根据本申请第六实施例中的集成桥结构的基板的制备方法的流程图。

具体实施方式

[0035] 为了使本申请的目的、技术方案及优点更加清楚明白，以下结合附图及实施例，对本申请部分实施例进行进一步详细说明。应当理解，此处所描述的具体实施例仅仅用以解释本申请，并不用于限定本申请。

[0036] 本申请第一实施例涉及一种芯片互联装置，包括：第一芯片、第二芯片、基板和位于所述基板外部的桥结构；所述桥结构包括绝缘本体、位于绝缘本体内的导电件、位于绝缘本体的表面的第一焊点和第二焊点，所述导电件的第一端与所述第一焊点连接，且第二端与所述第二焊点连接；所述第一芯片与所述第一焊点连接，所述第二芯片与所述第二焊点连接；所述第一芯片和所述第二芯片均与所述基板连接。下面对本实施例的互联结构的实现细节进行具体的说明，以下内容仅为方便理解提供的实现细节，并非实施本方案的必须。

[0037] 本实施例的芯片互联装置的截面图可以如图 1 所示，俯视图可以如图 2 所示，包括：基板 101、第一芯片 102、第二芯片 103、和桥结构；其中，桥结构包括：绝缘本体 104、导电件 111、第一焊点 109 和第二焊点 110。

[0038] 具体的说，本实施例中的第一芯片 102 和第二芯片 103 可以为任意两个需要进行电气互联的芯片。比如说，第一芯片 102 可以为存储类型的芯片，第二芯片 103 可以为逻辑类型的芯片，第一芯片 102 和第二芯片 103 互联后，第二芯片 103 可以获取第一芯片 102 中存储的数据，需要说明的是，本实施例中的，两种需要互联的芯片只是以存储类型的芯片和逻辑类型的芯片为例，但在实际应用中，并不以此为限。

[0039] 本实施例中，可以将第一芯片 102 和第二芯片 103 分别与基板 101 连接，其中，芯片与基板的连接方式包括但不限于焊接，比如还可以通过压合工艺。基板可以作为各个元件的承载板，比如说，电源的接口可以先和基板连接，然

后通过焊接将芯片连接到基板上的对应位置，从而对芯片供电。基板与芯片连接后，该芯片还可以通过基板与其他元件进行数据通信。另外，基板还可以为芯片提供保护、支撑、散热、组装等功效，以实现多引脚化，缩小封装产品体积、改善电性能及散热性、超高密度或多芯片模块化的目的。下面以芯片与基板的连接方式为焊接为例，进行具体说明：

[0040] 基板 101 的表面具有第一垫块 105、第二垫块 106，第一芯片 102 表面上具有第一凸块 107，第二芯片 103 表面上具有第二凸块 108，需要说明的是，图 1 中第一垫块 105、第二垫块 106、第一凸块 107 和第二凸块 108 的数量只是以两个为例，但在实际应用中并不以此为限。其中，第一垫块 105 与第一凸块 107 可以通过焊接工艺连接，从而实现基板 101 与第一芯片 102 的电气导通。第二垫块 106 与第二凸块 108 可以通过焊接工艺连接，从而实现基板 101 与第二芯片 103 的电气导通。

[0041] 在一个例子中，上述第一垫块 105、第二垫块 106 可以均为金属垫块，上述第一凸块 107 和第二凸块 108 可以均为金属凸块。在一个例子中，第一凸块 107 和第二凸块 108 的高度可以相同，且大于或等于绝缘本体 104 的高度，需要说明的是，本实施方式中所提到的高度可以均以基板 101 为参照物。

[0042] 本实施例中，用于连接第一芯片 102 和第二芯片 103 的桥结构可以预先制作好，桥结构包括：绝缘本体 104、位于绝缘本体 104 内的导电件 111、位于绝缘本体 104 的表面的第一焊点 109 和第二焊点 110，导电件 111 的第一端与第一焊点 109 连接，且第二端与第二焊点 110 连接，以使得第一焊点 109 与第二焊点 110 可通过导电件 111 产生电连接。第一芯片 102 与第一焊点 109 连接，第二芯片 103 与第二焊点 110 连接，从而使得第一芯片 102 通过第一焊点 109、

导电件 111、第二焊点 110 与第二芯片 103 产生电连接。

[0043] 在一个例子中，绝缘本体 104 可以预先通过 3D 打印工艺制作形成。首先，可以通过 3D 打印的建模软件进行建模，设置要打印出来的绝缘本体 104 的具体尺寸和形状，使得在完成 3D 打印后得到需要的绝缘本体 104。3D 打印所使用的材料可以为高分子绝缘材料，比如说，可以为：聚乳酸（polylactic acid，PLA）、丙烯腈-丁二烯-苯乙烯共聚物（Acrylonitrile Butadiene Styrene，ABS 树脂）、耐冲击性聚苯乙烯（High Impact Polystyrene，HIPS）、尼龙等。采用高分子绝缘材料，进行 3D 打印制作出绝缘本体 104，可以有效的降低介电损耗。通过 3D 打印制作绝缘本体 104，制作包括绝缘本体 104 的桥结构省去了传统半导体工艺的开模、光刻、刻蚀等复杂步骤，具有启动资金小，适用于专用或小批量生产的优点。在另一个例子中，绝缘本体 104 还可以通过注塑工艺制作形成。

[0044] 在一个例子中，预先制作好的桥结构位于基板 101 的外部，比如可以与基板 101 贴合，如图 1 所示。比如说，桥结构与基板 101 可以是通过粘合层胶合，该胶合层可以是 DAF（DNA Amplification Fingerprinting）胶。桥结构 104 的贴合位置可以位于第一芯片 102 与第二芯片 103 之间，比如说第一芯片 102 与第二芯片 103 之间的中间位置。在具体实现中，可以先将制作好的桥结构贴合在基板 101 上，再将第一芯片 102 与第二芯片 103 分别焊接在桥结构的两边。在另一个例子中，预先制作好的桥结构可以与基板 101 间隔预设距离，如图 3 所示，预设距离可以根据实际需要进行设置，对此，本实施例不做具体限定。

[0045] 在一个例子中，导电件 111 的形成方式可以为：在制作绝缘本体 104 的过程中，通过 3D 打印的软件建模时预留导电通道位置，3D 打印时利用高分子

绝缘材料打印除导电通道位置以外的位置，多层打印堆叠而形成具有导电通道的绝缘本体104。通过在导电通道内填充导电材料形成导电件111，其中，导电材料可以具有流动性，比如说，可以为银浆。由于，通常绝缘本体104内部的导电通道为横向结构，因此导电材料具有流动性更有利于快速填满导电通道。

[0046] 在另一个例子中，导电件111的形成方式可以为：在绝缘本体104的表面通过制作重布线层RDL（Redistribution Layer，RDL)工艺形成导电件111。另外,在绝缘本体104的表面形成导电件111后,还可以制作绝缘层进行保护，绝缘层可以为SiO_2。

[0047] 在一个例子中，第一焊点109和第二焊点110的制作方式可以与导电件111的制作方式类似，通过3D打印的软件建模时制作用于形成第一焊点和第二焊点的两个凹槽和导电通道位置，导电通道的两端分别与两个凹槽联通，3D打印时利用高分子绝缘材料打印除导电通道位置、两个凹槽以外的位置，并通过多层打印堆叠而形成具有导电通道、两个凹槽的绝缘本体104。第一焊点109和第二焊点110对应的两个凹槽可以设置在桥结构104的表面且位于导电件111的两端。在填充导电材料时，导电材料从上述任意一个焊点位置进入并流入导电通道，从而渐渐填满导电通道和第一焊点109和第二焊点110的焊点位置，使得在完成填充导电材料后，形成第一焊点109和第二焊点110，并实现第一焊点109与导电件111的第一端连接，第一焊点110与导电件111的第二端连接。

[0048] 在一个例子中，第一凸块107与第二凸块108的高度可以均大于桥结构104的高度，需要说明的是，本实施方式中所提到的高度可以均以基板101为参照物。第一芯片102与第一焊点109连接，第二芯片103与第二焊点110连

接，从而实现第一芯片 102 与第二芯片 103 的电气导通的具体实现方式可以如下：

[0049] 第一芯片 102 表面还具有第三凸块 112，第三凸块 112 的高度小于第一凸块 107 的高度；第二芯片 103 表面还具有第四凸块 113，第四凸块 113 的高度小于第二凸块 108 的高度。第三凸块 112 和第四凸块 113 的高度可以相同，使得更容易与桥结构实现电气导通。具体的，第一芯片 102 上的第三凸块 112 与第一焊点 109 可以通过焊接工艺连接，从而实现第一芯片 102 与桥结构 104 的电气导通；第二芯片 103 上的第四凸块 113 与第二焊点 110 可以通过焊接工艺连接，从而实现第二芯片 102 与桥结构的电气导通。最终，实现通过桥结构实现第一芯片 102 和第二芯片 103 的电气导通。

[0050] 在另一个例子中，第一凸块 107 与第二凸块 108 的高度可以均与桥结构的高度相同，第一芯片 102 与第一焊点 109 连接，第二芯片 103 与第二焊点 110 连接，从而实现第一芯片 102 与第二芯片 103 的电气导通的具体实现方式可以如下：

[0051] 第一芯片 102 的引脚与第一焊点 109 通过焊接工艺连接，第二芯片 103 的引脚与第二焊点 110 通过焊接工艺连接。

[0052] 本实施例相对于现有技术而言，芯片互联装置包括：第一芯片、第二芯片、基板和位于基板外部的桥结构，桥结构包括绝缘本体、位于绝缘本体内的导电件、位于绝缘本体的表面的第一焊点和第二焊点，导电件的第一端与第一焊点连接，且第二端与第二焊点连接，使得桥结构能够提供导电通路。第一焊点和第一芯片连接，第二焊点和第二芯片连接，使得第一芯片与第二芯片通过桥结构提供的导电通路可以实现电气连接。第一芯片和第二芯片均与基板连接，

使得芯片和基板之间能够实现电气互联。由于，桥结构位于基板外部，无需植入基板内部，有利于降低组装难度，在使得工艺流程更加简单的同时，还能很好的实现第一芯片与第二芯片之间的电气互联。

[0053] 本申请第二实施例涉及一种芯片互联装置，本实施例与第一实施例大致相同，不同之处在于，第一实施例中芯片与桥结构通过焊接工艺连接，而在本实施例中芯片与桥结构通过 3D 打印工艺连接。

[0054] 本实施例中的芯片互联装置可以如图 4 所示， 具体的说，可以以第一芯片 102 和第二芯片 103 为基底，直接在第一芯片 102 和第二芯片 103 上通过 3D 打印工艺打印得到绝缘本体 104。打印前，可以先将第一芯片 102 和第二芯片 103 临时固定在一个载片上，临时承载第一芯片 102 和第二芯片 103 的载片可以是硅片，玻璃等，本实施例以厚度为 1mm 的玻璃为例，但在实际应用中，并不以此为限。然后，在第一芯片 102 和第二芯片 103 表面上先打印绝缘本体 104 的一部分，在打印时分层打印，打印完焊点位置和导电通道后，先将导电材料填充进焊点位置和导电通道以形成第一焊点 109、第二焊点 110 和导电件 111，等到填充的材料干了以后继续打印绝缘本体 104 剩余的一部分以封闭起来形成桥结构。最终得到的桥结构的第一焊点 109 与第一芯片 101 的引脚贴合，第二焊点与第二芯片 103 的引脚贴合。在实际应用中，可以在通过 3D 建模软件时，根据第一芯片 101 和第二芯片 103 的引脚位置分别设置第一焊点 109 和第二焊点 110 的位置，使得完成打印和填充导电材料后，第一焊点 109 可以与第一芯片 101 的引脚贴合，第二焊点可以与第二芯片 103 的引脚贴合，从而实现第一芯片 102 与桥结构 104 打印连接，第二芯片 103 与桥结构 104 打印连接。

[0055] 本实施例相对于现有技术而言，绝缘本体通过 3D 打印工艺在第一芯片和

第二芯片表面上制作而成，第一焊点与第一芯片的引脚贴合，第二焊点与第二芯片的引脚贴合，使得在第一芯片和第二芯片表面通过3D打印制作完成的绝缘本体在填充导电材料后能够直接实现桥结构分别与第一芯片和第二芯片的连接，更加简单方便，进一步简化了工艺流程。

[0056] 本申请第三实施例涉及一种芯片互联装置的制备方法，本实施例中芯片互联装置的制备方法的流程图可以如图5所示，包括：

[0057] 步骤201：制作桥结构。

[0058] 具体的说，桥结构包括绝缘本体、导电件、第一焊点和第二焊点。可以通过3D打印工艺或是注塑成型工艺制作具有导电通道、焊点位置的绝缘本体，在导电通道和焊点位置填充导电材料后得到导电件、第一焊点和第二焊点从而制作完成桥结构。制作好的桥结构位于基板外部，具体实现中可以为与基板表面贴合，或与基板表面间隔预设距离。

[0059] 本实施例以通过3D打印得到桥结构中的绝缘本体为例进行具体说明，3D打印工艺又叫增材打印技术，通过3D建模后将整体结构分层切片后。逐层进行增材打印堆叠后形成所需结构，如图6所示，3D打印得到的桥结构的流程图可以包括：

[0060] 步骤301：通过3D打印技术在基底表面制作横向沟槽结构。

[0061] 具体的说，可以参考图7中的S301，通过3D打印技术在基底401表面制作一个横向沟槽结构402，该横向沟槽结构402的数量大于或等于一条。横向沟槽结构402的宽度和间隔可以由第一芯片102和第二芯片103的需求而定，例如各横向沟槽结构402宽度是2um，互相间隔是40um。

[0062] 步骤302：在基底表面继续生长材料形成向上的通道403。

[0063] 具体的说，可以参考图 7 中的 S302，向上的通道 403 和横向沟槽结构 402 的两端互联。该横向沟槽结构 402 和向上的通道 403 加起来可以视为在桥结构中形成的导电通道。

[0064] 步骤 303：在向上的通道 403 的末端制作垫块结构的框架 404。

[0065] 具体的说，可以参考图 7 中的 S303，制作垫块结构的框架 404 可以为两个，即图中左右各一个。

[0066] 步骤 304，在基底材料内部通道填充导电材料形成导电件和垫块。

[0067] 具体的说，可以参考图 7 中的 S304，导电通道填充导电材料后形成导电件。左边的垫块结构的空间位置在填充导电材料 405 后形成第一垫块，右边的垫块结构的空间位置在填充导电材料后形成第二垫块。导电材料可以具有流动性，比如说导电材料可以为银浆。

[0068] 进一步的，在制作完桥结构后，可以将桥结构贴合在基板上。比如说，桥结构与基板可以是通过粘合层胶合，该胶合层可以是 DAF（DNA Amplification Fingerprinting）胶。

[0069] 步骤 202：将第一芯片与第一焊点连接，将第二芯片与第二焊点连接。

[0070] 具体的说，在一个例子中，可以在第一芯片上制作第一凸块和第三凸块，在第二芯片上制作第三凸块和第四凸块；其中，第三凸块的高度小于第一凸块的高度，第四凸块的高度小于第二凸块的高度；第一凸块与第二凸块的高度均大于桥结构的高度，将第三凸块与第一焊点连接，将第四凸块与第二焊点连接。在另一个例子中，可以将第一芯片的引脚直接与第一焊点焊接，将第二芯片的引脚直接与第二焊点连接。需要说明的是，本实施方式中所提到的高度可以均以基板 101 为参照物。

[0071] 步骤 203：将第一芯片和第二芯片均与基板连接，以形成芯片互联装置。

[0072] 具体的说，在一个例子中，可以在基板上制作第一垫块和第二垫块；将第一垫块与第一凸块焊接，将第二垫块与第二凸块焊接。在另一个例子中，可以在第一垫块和第二垫块上分别涂上导电胶，然后通过压合工艺将第一垫块与第一凸块压合连接，将第二垫块与第二凸块压合连接。

[0073] 为便于对本实施方式中的制备方法的理解，下面提供两种具体的场景下的制备流程：

[0074] 场景 1：预先通过 3D 打印工艺制作绝缘本体，在填充导电材料后得到桥结构，通过以下流程制备桥结构与基板贴合的芯片互联装置，制备流程可参考图 8，包括：

[0075] 步骤 501：在基板上制作第一垫块和第二垫块。

[0076] 具体的说，可以参考图 9 中的 S501，在需要封装的衬底基板 101 的表面上有和第一芯片互联的区域 1，和第二芯片互联的区域 2。在区域 1 中制作用于和第一芯片互联的第一垫块 105，在区域 2 中制作用于和第二芯片互联的第二垫块 106；其中，第一垫块 105 和第二垫块 106 可以均为金属垫块。

[0077] 步骤 502：将预先制作好的桥结构贴合在区域 1 和区域 2 之间。

[0078] 具体的说，可以参考图 9 中的 S502，其中区域 1 为第一芯片的放置位置，区域 2 为第二芯片的放置位置，也就是说，将制作好的桥结构贴合在第一芯片和第二芯片之间。

[0079] 步骤 503：将第一芯片上的第一凸块与基板上的第一垫块互联，将第二芯片上的第二凸块与基板上的第二垫块互联。

[0080] 具体的说，可参考图 9 中的 S503，将第一芯片 102 的第一凸块 107 与基

板 101 上的第一垫块 105 通过焊接工艺互联，将第二芯片 103 上的第二凸块 108 与基板 101 上的第二垫块 106 通过焊接工艺互联。

[0081] 步骤 504：将第一芯片上的第三凸块与桥结构的第一焊点互联，将第二芯片上的第四凸块与桥结构的第二焊点互联。

[0082] 具体的说，可参考图 9 中的 S503，将第一芯片 102 上的第三凸块 112 与桥结构的第一焊点 109 通过焊接工艺互联，将第二芯片 102 上的第四凸块 113 与桥结构的第二焊点 110 通过焊接工艺互联。

[0083] 需要说明的是，第一芯片上的第一凸块和第三凸块，第二芯片上的第三凸块和第四凸块可以预先在芯片上制作形成，制作完成后直接用来完成与基板和桥结构的互联。

[0084] 另外，图 9 中未说明的步骤，还可以包括在焊接工艺所需要的焊点金属制作，助焊剂涂敷，填充剂填充等步骤。

[0085] 场景 2：预先制作好桥结构，通过以下流程制备桥结构与基板相隔预设距离的芯片互联装置，制备流程可参考图 10，包括：

[0086] 步骤 601：摆放用于临时承载第一芯片和第二芯片的载片。

[0087] 具体的说，可以参考图 11 中 S601，将载片 114 可以摆放在操作台上，载片 114 可以为硅片，玻璃等。

[0088] 步骤 602：将第一芯片和第二芯片临时固定在载片上。

[0089] 具体的说，可以参考图 11 中 S601，将第一芯片 102 和第二芯片 103 临时固定在载片 114 上。其中，临时固定的方式可以为涂临时胶、UV 胶或是石蜡，比如说，在载片 114 的需要临时固定两个芯片的位置均涂上临时胶，再将第一芯片 102 和第二芯片 103 分别摆放在涂有临时胶的位置，从而将第一芯片 102

和第二芯片 103 临时固定在载片上。

[0090] 另外，第一芯片 102 上的第一凸块 107 和第三凸块 112，第二芯片上的第二凸块 108 和第四凸块 113 可以预先在芯片上制作，将带有凸块的芯片临时固定在载片上;也可以在将芯片临时固定在载片上后,再分别制作需要的凸块。

[0091] 步骤 603：将预先制作好的桥结构与第一芯片和第二芯片互联。

[0092] 具体的说，可以参考图 11 中 S603，将桥结构的第一焊点 109 与第一芯片 102 上的第三凸块 112 焊接，将第二焊点 110 与第二芯片 103 上的第四凸块 113 焊接，从而实现桥结构与第一芯片 102 和第二芯片 103 的电气互联。

[0093] 步骤 604：将载片翻转后，将第一芯片和第二芯片均与基板连接。

[0094] 具体的说，可以参考图 11 中的 S604，将焊接有第一芯片 102 和第二芯片 103 的载片进行翻转，翻转后各芯片上的各凸块方向朝下。将第一芯片 102 上的第一凸块 107 与基板 101 上的第一垫块 105 焊接，从而实现第一芯片 102 与基板 101 的电气互联。将第二芯片 103 上的第二凸块 108 与第二垫块 106 焊接，从而实现第二芯片 103 与基板 101 的电气互联。其中，基板 101 上的第一垫块 105 和第二垫块 106 为预先在基板 101 上制作的焊接需要的垫块。

[0095] 步骤 605：去除载片。

[0096] 具体的说，可以根据将第一芯片和第二芯片临时固定在载片 114 上的方式，选择对应的方式去除载片 114。比如说，如果采用临时胶的方式固定，可以采用化学剂或是加热的方式去除载片，如果采用 UV 胶的方式固定，可以采用照射 UV 光的方式去除载片。

[0097] 本实施例相对于现有技术而言，芯片互联装置的制备方法包括:制作桥结构，并将桥结构置于基板外部；其中，桥结构包括绝缘本体、位于绝缘本体内

的导电件、位于绝缘本体的表面的第一焊点和第二焊点，导电件的第一端与所述第一金属焊点连接，且第二端与所述第二金属焊点连接，使得桥结构能够提供导电通路。将第一芯片与第一焊点连接，将第二芯片与第二焊点连接；使得第一芯片与第二芯片通过桥结构提供的导电通路可以实现电气连接。将第一芯片和第二芯片均与基板连接，使得芯片和基板之间能够实现电气互联。采用本实施例的制备方法制备得到的芯片互联装置，由于桥结构位于基板的表面，无需植入基板内部，有利于降低组装难度，在使得工艺流程更加简单的同时，还能很好的实现第一芯片与第二芯片之间的电气互联。

[0098] 不难发现，本实施方式为与第一实施例相对应的制备方法实施例，本实施方式可与第一实施例互相配合实施。第一实施例中提到的相关技术细节在本实施例中依然有效，为了减少重复，这里不再赘述。相应地，本实施方式中提到的相关技术细节也可应用在第一实施例中。

[0099] 本申请第四实施例涉及一种芯片互联装置的制备方法，本实施例与第五实施例大致相同，不同之处在于，第一实施例中芯片与桥结构通过焊接工艺连接，而在本实施例中芯片与桥结构通过 3D 打印工艺连接。

[00100] 本实施例中芯片互联装置的制备方法的流程图可以如图 12 所示，包括：

[00101] 步骤 701：摆放用于临时承载第一芯片和第二芯片的载片。

[00102] 步骤 702：将第一芯片和第二芯片临时固定在载片上。

[00103] 具体的说，可参考图 13 中的 S701 至 S702，由于，步骤 701 至步骤 702 与第三实施例中步骤 601 至步骤 602 大致相同，为避免重复在此不再赘述。

[00104] 步骤 703：在第一芯片和第二芯片表面通过 3D 打印制作绝缘本体，

填充导电材料后形成桥结构。

[00105] 具体的说，可参考图 13 中的 S703，通过 3D 打印工艺在第一芯片 102 和第二芯片 103 表面上打印绝缘本体 104 的一部分，打印形成凹槽和导电通道后，先将导电材料填充进两个凹槽和导电通道以形成第一焊点 109、第二焊点 110 和导电件 111，等到填充的材料干了以后继续打印绝缘本体 104 剩余的一部分以封闭起来形成桥结构。最终得到的桥结构的第一焊点 109 与第一芯片 102 的引脚（图中未示出）贴合，从而实现桥结构与第一芯片 102 的打印连接；桥结构的第二焊点 110 与第二芯片得引脚贴合，从而实现桥结构与第二芯片 103 的打印连接。

[00106] 步骤 704：在第一芯片表面制作第一凸块，在第二芯片表面制作第二凸块。

[00107] 需要说明的是，本实施例中第一芯片 102 上制作有第一凸块 107，第二芯片 103 上制作有第二凸块 108。具体的，可以在将两个芯片临时固定在载片 114 上之后再分别制作第一凸块 107 和第二凸块 108，也可以预先制作好，也就是说，在将第一芯片 102 和第二芯片 103 临时固定在载片之前就已经预先制作好了第一凸块 107 和第二凸块 108。图 13 中只是以先临时固定在载片上再制作凸块为例，但在实际应用中并不以此为限。

[00108] 步骤 705：将载片翻转后，将第一芯片和第二芯片均与基板连接。

[00109] 步骤 706：去除载片。

[00110] 步骤 705 至步骤 706 与第三实施例中步骤 604 至步骤 605 大致相同，为避免重复，在此不再赘述。

[00111] 本实施例相对于现有技术而言，桥结构中的绝缘本体通过 3D 打印工

艺在第一芯片和第二芯片表面上制作而成，第一焊点与第一芯片的引脚贴合，第二焊点与第二芯片的引脚贴合，使得在第一芯片和第二芯片表面通过 3D 打印制作完成的绝缘本体在填充导电材料后能够直接实现桥结构分别与第一芯片和第二芯片的连接，更加简单方便，进一步简化了工艺流程。

[00112] 不难发现，本实施方式为与第二实施方式相对应的制备方法实施例，本实施方式可与第二实施方式互相配合实施。第二实施方式中提到的相关技术细节在本实施方式中依然有效，为了减少重复，这里不再赘述。相应地，本实施方式中提到的相关技术细节也可应用在第二实施方式中。

[00113] 上面各种方法的步骤划分，只是为了描述清楚，实现时可以合并为一个步骤或者对某些步骤进行拆分，分解为多个步骤，只要包括相同的逻辑关系，都在本专利的保护范围内；对算法中或者流程中添加无关紧要的修改或者引入无关紧要的设计，但不改变其算法和流程的核心设计都在该专利的保护范围内。

[00114] 本申请第五实施例涉及一种集成桥结构的基板，如图 14 所示，桥结构包括绝缘本体 104、位于绝缘本体 104 内的导电件 111、位于绝缘本体 102 的表面的第一焊点 109 和第二焊点 110； 导电件 111 的第一端与第一焊点 109 连接，且第二端与第二焊点 110 连接；其中，第一焊点 109 用于供第一芯片连接，第二焊点 110 用于供第二芯片连接；桥结构与基板 101 的表面贴合。

[00115] 在一个例子中，绝缘本体可以通过 3D 打印工艺制作而成，3D 打印工艺使用的材料可以为绝缘高分子材料，打印得到的绝缘本体内部可以具有导电通道，导电件通过在导电通道内填充导电材料形成。其中，导电材料可以具有流动性。

[00116] 在一个例子中，可以直接以基板 101 为基底，在基板 101 上通过 3D

打印得到绝缘本体，再填充导电材料形成桥结构，使得桥结构与基板 101 的表面贴合。也可以预先制作好桥结构，将桥结构通过粘合层与基板 101 胶合，使得桥结构与基板 101 的表面贴合。

[00117] 与现有技术先比，本实施方式的集成桥结构的基板，可以将第一芯片和第二芯片电气互联，简化了工艺流程。

[00118] 本申请第六实施例涉及一种集成桥结构的基板的制备方法，流程图可以如图 15 所示，包括：

[00119] 步骤 801：制作桥结构。

[00120] 步骤 802：将桥结构与基板贴合，以形成集成桥结构的基板。

[00121] 需要说明的是，本实施方式中制作桥结构的方式以及将桥结构与基板贴合的实现方式可以参考第三实施方式中的相关描述，为避免重复，在此不再一一赘述。

[00122] 不难发现，本实施方式为与第五实施方式相对应的制备方法实施例，本实施方式可与第五实施方式互相配合实施。第五实施方式中提到的相关技术细节在本实施方式中依然有效，为了减少重复，这里不再赘述。相应地，本实施方式中提到的相关技术细节也可应用在第五实施方式中。

[00123] 本领域的普通技术人员可以理解，上述各实施例是实现本申请的具体实施例，而在本实施例中，可以在形式上和细节上对其作各种改变，而不偏离本申请的精神和范围。

权利要求书

1．一种芯片互联装置，其特征在于，包括：第一芯片、第二芯片、基板和桥结构；

所述桥结构包括绝缘本体、位于所述绝缘本体内的导电件、位于所述绝缘本体的表面的第一焊点和第二焊点，所述导电件的第一端与所述第一焊点连接，且第二端与所述第二焊点连接；

所述第一芯片与所述第一焊点连接，所述第二芯片与所述第二焊点连接；

所述第一芯片和所述第二芯片均与所述基板连接。

2．根据权利要求 1 所述的芯片互联装置，其特征在于，所述绝缘本体通过 3D 打印工艺制作而成。

3．根据权利要求 2 所述的芯片互联装置，其特征在于，所述绝缘本体通过 3D 打印工艺在所述第一芯片和所述第二芯片表面上制作而成；

所述第一焊点与所述第一芯片的引脚贴合，所述第二焊点与所述第二芯片的引脚贴合。

4．根据权利要求 1 所述的芯片互联装置，其特征在于，所述绝缘本体采用绝缘高分子材料制作而成。

5．根据权利要求 1 所述的芯片互联装置，其特征在于，所述第一芯片上具有第一凸块和第三凸块，所述第三凸块的高度小于所述第一凸块的高度；所述第二芯片上具有第二凸块和第四凸块，所述第四凸块的高度小于所述第二凸块的高度；所述第一凸块与所述第二凸块的高度均大于所述桥结构的高度；

所述基板的表面具有第一垫块和第二垫块，所述第一垫块与所述第一凸块

连接，所述第二垫块与所述第二凸块连接；

所述第三凸块与所述第一焊点连接，所述第四凸块与所述第二焊点连接。

6．根据权利要求 1 所述的芯片互联装置，其特征在于，所述桥结构与所述基板的表面贴合。

7．根据权利要求 1 所述的芯片互联装置，其特征在于，所述桥结构与所述基板的表面间隔预设距离。

8．根据权利要求 1 至 7 中任一项所述的芯片互联装置，其特征在于，所述绝缘本体内部具有导电通道，所述导电件通过在所述导电通道内填充导电材料形成。

9．根据权利要求 8 所述的芯片互联装置，其特征在于，所述导电材料具有流动性。

10．一种芯片互联装置的制备方法，其特征在于，包括：

制作桥结构；其中，所述桥结构包括绝缘本体、位于所述绝缘本体内的导电件、位于所述绝缘本体的表面的第一焊点和第二焊点，所述导电件的第一端与所述第一焊点连接，且第二端与所述第二焊点连接；

将第一芯片与所述第一焊点连接，将第二芯片与所述第二焊点连接；

将所述第一芯片和所述第二芯片均与所述基板连接，以形成所述芯片互联装置。

11．根据权利要求 10 所述的芯片互联装置的制备方法，其特征在于，所述制作桥结构，包括：

通过 3D 打印工艺制作所述绝缘本体；其中，所述绝缘本体内形成有所述导电通道以及分别与所述导电通道两端联通的两个凹槽；

利用导电材料填充所述导电通道形成所述导电件，利用所述导电材料填充所述两个凹槽形成所述第一焊点和第二焊点。

12. 根据权利要求 11 所述的芯片互联装置的制备方法，其特征在于，通过 3D 打印工艺制作所述绝缘本体，包括：

将所述第一芯片和所述第二芯片临时固定在预置的载片上；

在所述第一芯片和所述第二芯片的表面上通过 3D 打印制作绝缘本体；

在所述将所述第一芯片和所述第二芯片均与所述基板连接之前，还包括：将固定有所述第一芯片和所述第二芯片的所述载片进行翻转；

在所述将所述第一芯片和所述第二芯片均与所述基板连接之后，还包括：

将所述载片去除。

13. 根据权利要求 10 所述的芯片互联装置的制备方法，其特征在于，所述将所述第一芯片和所述第二芯片均与所述基板连接，包括：

在所述第一芯片上制作第一凸块，在所述第二芯片上制作第二凸块；

在所述基板上制作第一垫块和第二垫块；

将所述第一垫块与所述第一凸块连接，将所述第二垫块与所述第二凸块连接；

所述将第一芯片与所述第一焊点连接，将所述第二芯片与所述第二焊点连接，包括：

在所述第一芯片上制作第三凸块，在所述第二芯片上制作第四凸块；其中，所述第三凸块的高度小于所述第一凸块的高度，所述第四凸块的高度小于所述第二凸块的高度；所述第一凸块与所述第二凸块的高度均大于所述桥结构的高度；

将所述第三凸块与所述第一焊点连接，将所述第四凸块与所述第二焊点连接。

14. 根据权利要求 10 所述的芯片互联装置的制备方法，其特征在于，所述将所述桥结构置于基板上，具体为：

将所述桥结构贴合在所述基板上。

15. 根据权利要求 11 所述的芯片互联装置的制备方法，其特征在于，所述导电材料具有流动性。

16. 一种集成桥结构的基板，其特征在于，所述桥结构包括绝缘本体、位于所述绝缘本体内的导电件、位于所述绝缘本体的表面的第一焊点和第二焊点；

所述导电件的第一端与所述第一焊点连接，且第二端与所述第二焊点连接；其中，所述第一焊点用于供第一芯片连接，所述第二焊点用于供第二芯片连接；

所述桥结构与所述基板的表面贴合。

17. 根据权利要求 16 所述的集成桥结构的基板，其特征在于，所述绝缘本体通过 3D 打印工艺制作而成。

18. 根据权利要求 16 所述的集成桥结构的基板，其特征在于，所述绝缘本体采用绝缘高分子材料制作而成。

19. 根据权利要求 16 至 18 中任一项所述的集成桥结构的基板，其特征在于，所述绝缘本体内部具有导电通道，所述导电件通过在所述导电通道内填充导电材料形成。

20. 根据权利要求 19 所述的集成桥结构的基板，其特征在于，所述导电材料具有流动性。

21. 一种集成桥结构的基板的制备方法，其特征在于，包括：

制作桥结构，其中，所述桥结构包括绝缘本体、位于所述绝缘本体内的导

电件、位于所述绝缘本体的表面的第一焊点和第二焊点，所述导电件的第一端与所述第一焊点连接，且第二端与所述第二焊点连接，所述第一焊点用于供第一芯片连接，所述第二焊点用于供第二芯片连接；

将所述桥结构与所述基板贴合，以形成所述集成桥结构的基板。

5

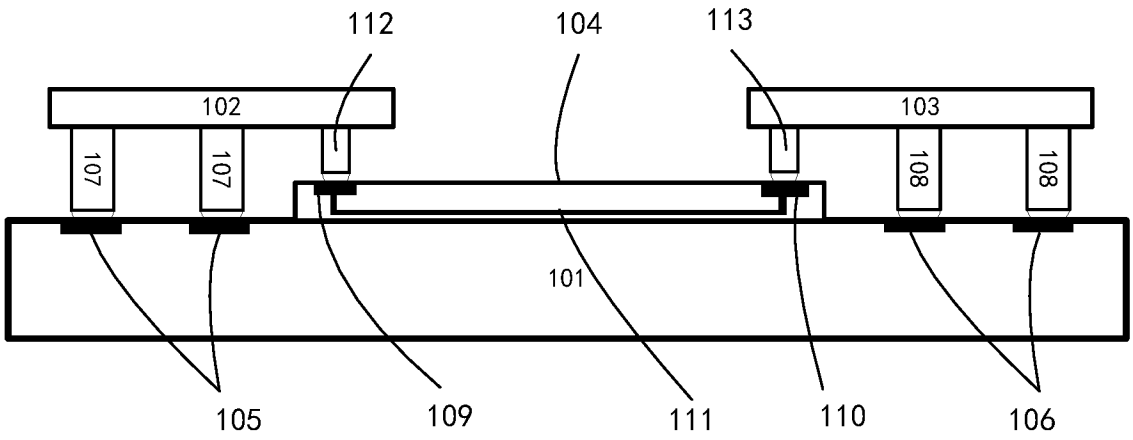

112
104
113
102
103
107
107
108
108
101
105
109
111
110
106

图 1

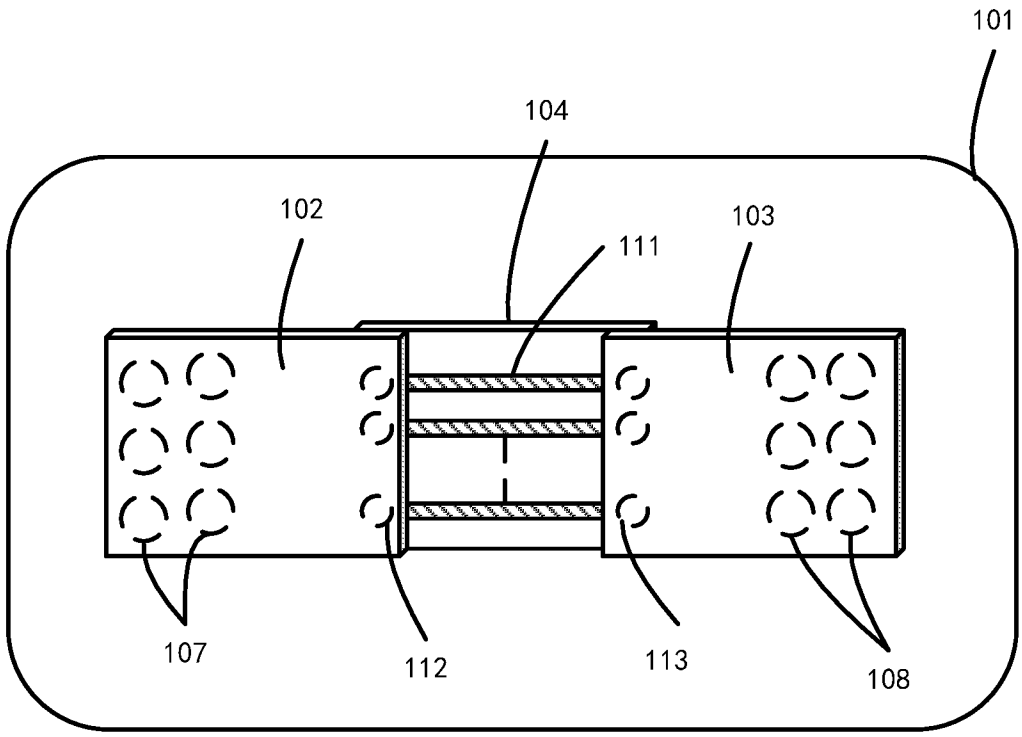

101
104
102
111
103
107
112
113
108

图 2

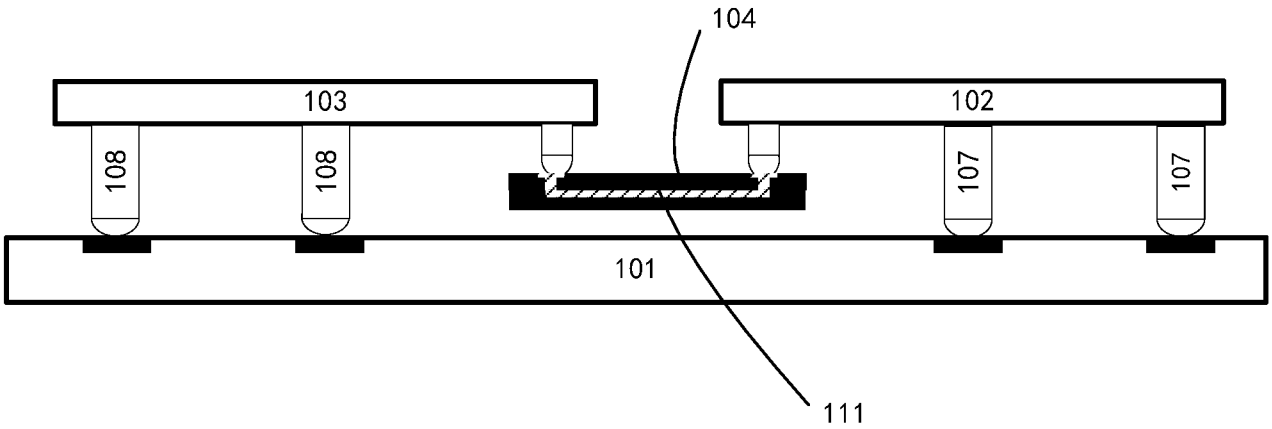

104
103
102
108
108
107
107
101
111

图 3

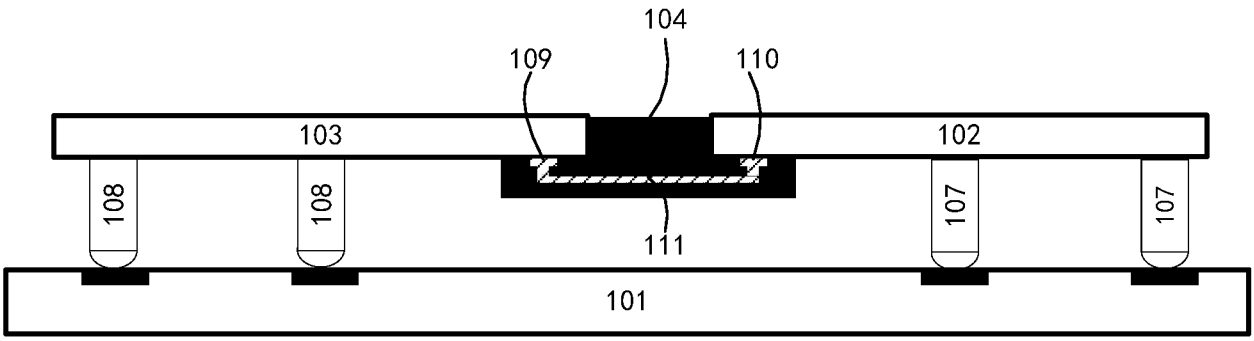

104
109
110
103
102
108
108
107
107
111
101

图 4

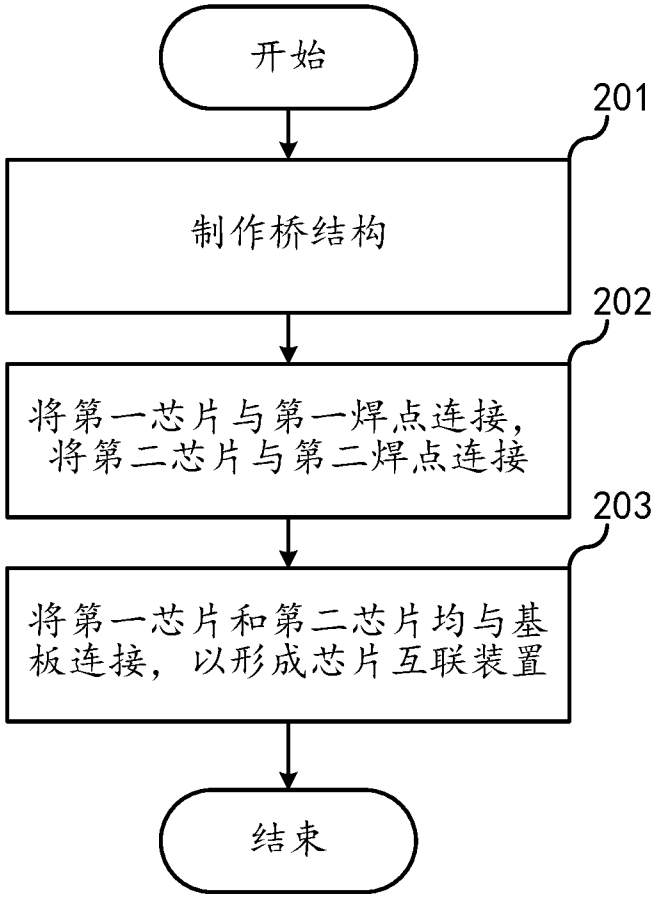

开始
201
制作桥结构
202
将第一芯片与第一焊点连接，
将第二芯片与第二焊点连接
203
将第一芯片和第二芯片均与基
板连接，以形成芯片互联装置
结束

图 5

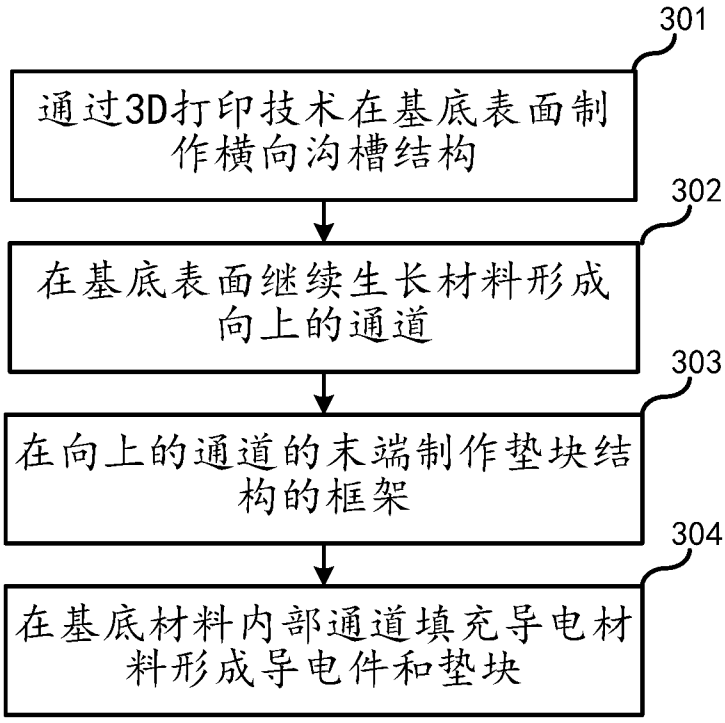

301
通过3D打印技术在基底表面制
作横向沟槽结构
302
在基底表面继续生长材料形成
向上的通道
303
在向上的通道的末端制作垫块结
构的框架
304
在基底材料内部通道填充导电材
料形成导电件和垫块

图 6

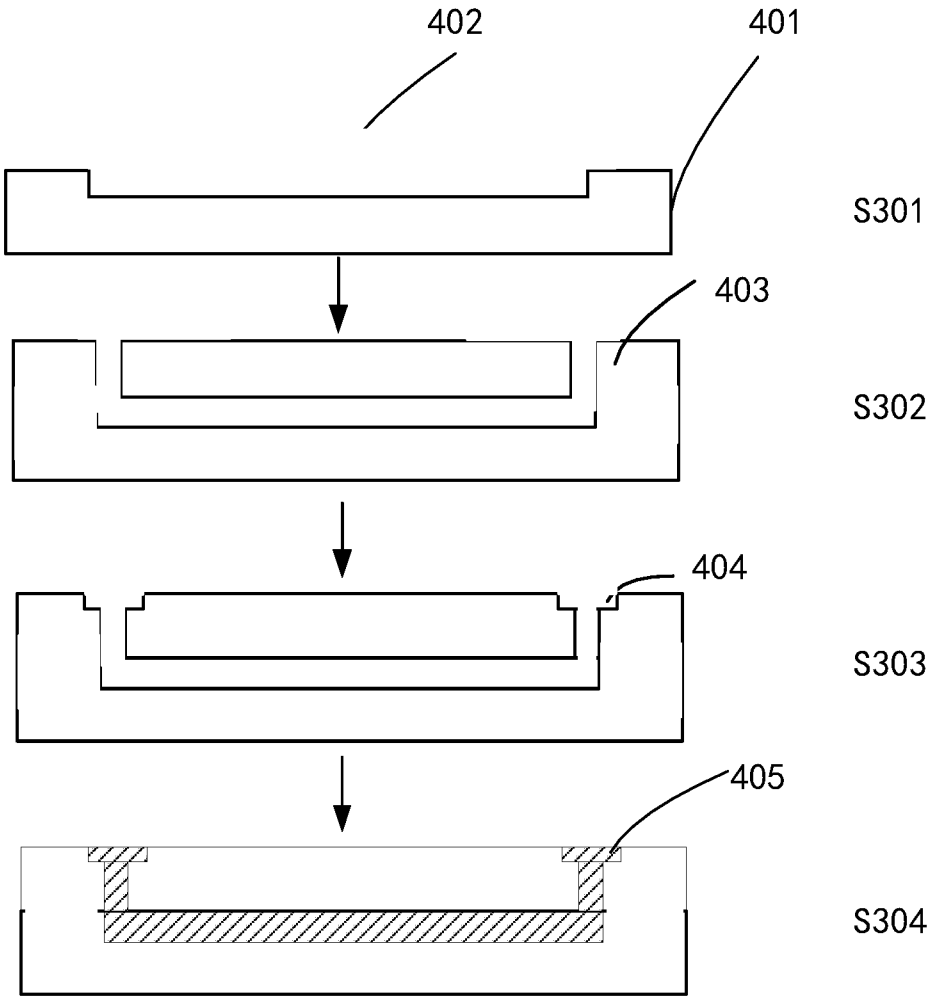


图 7

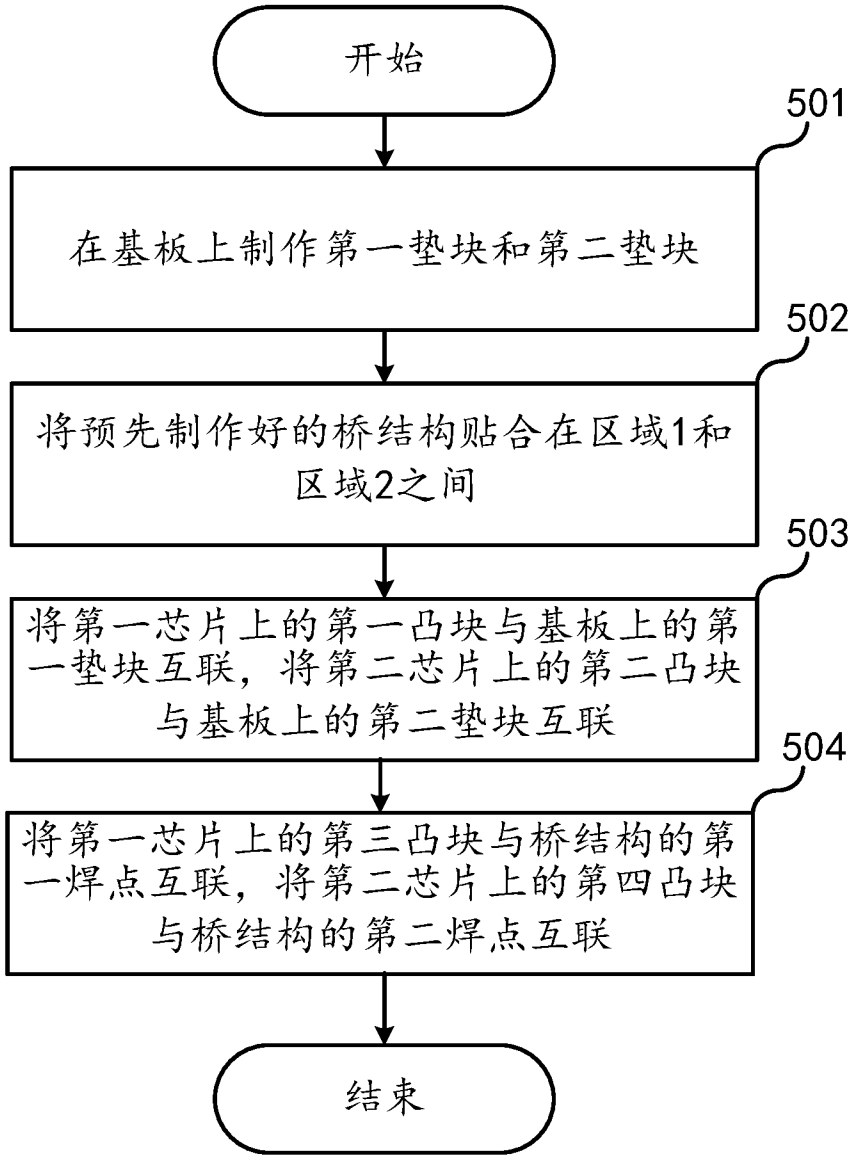

开始
501
在基板上制作第一垫块和第二垫块
502
将预先制作好的桥结构贴合在区域1和区域2之间
503
将第一芯片上的第一凸块与基板上的第一垫块互联，将第二芯片上的第二凸块与基板上的第二垫块互联
504
将第一芯片上的第三凸块与桥结构的第一焊点互联，将第二芯片上的第四凸块与桥结构的第二焊点互联
结束

图 8

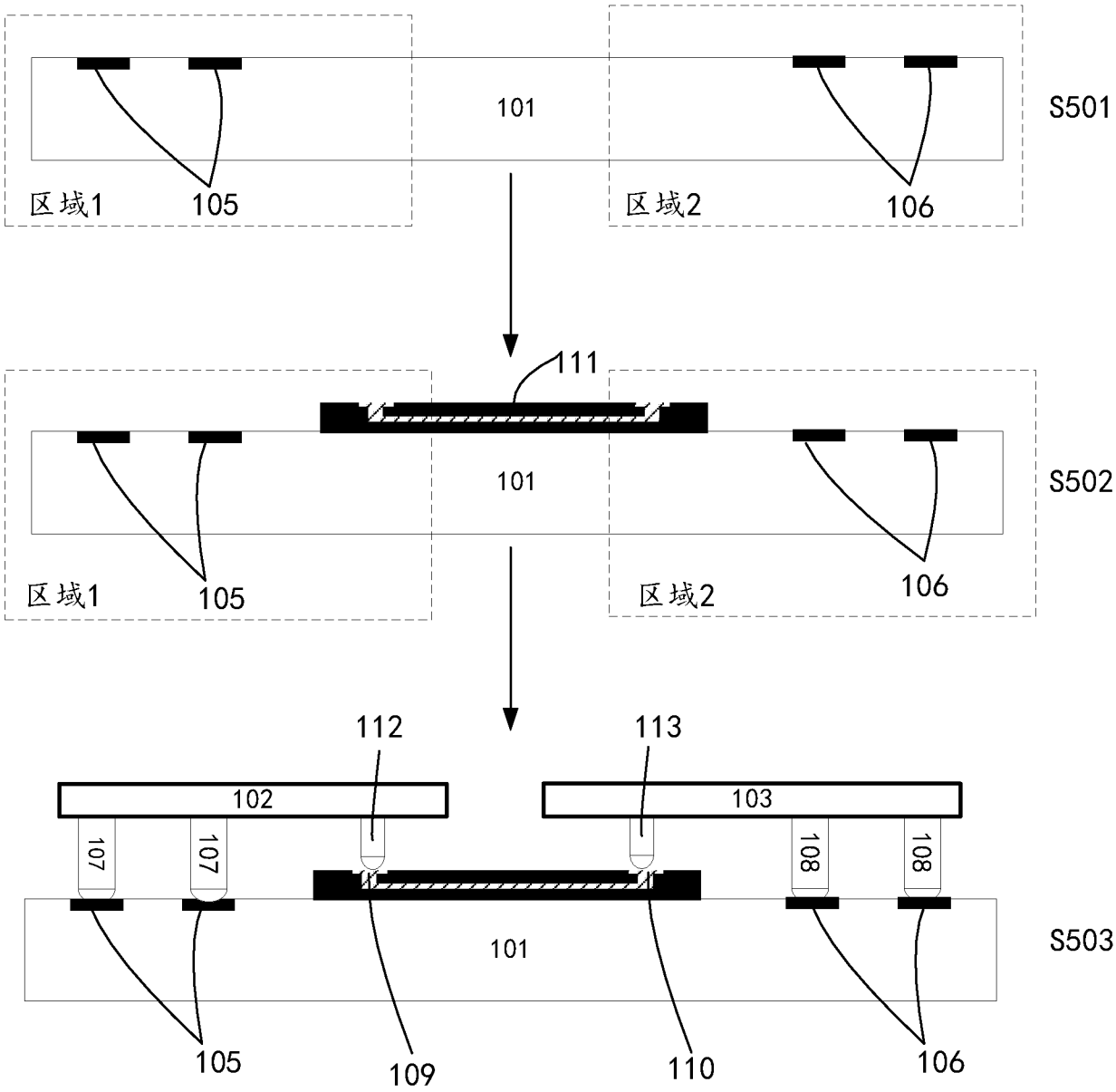

101
区域1
105
区域2
106
S501
111
101
区域1
105
区域2
106
S502
112
113
102
103
107
107
108
108
101
105
109
110
106
S503

图 9

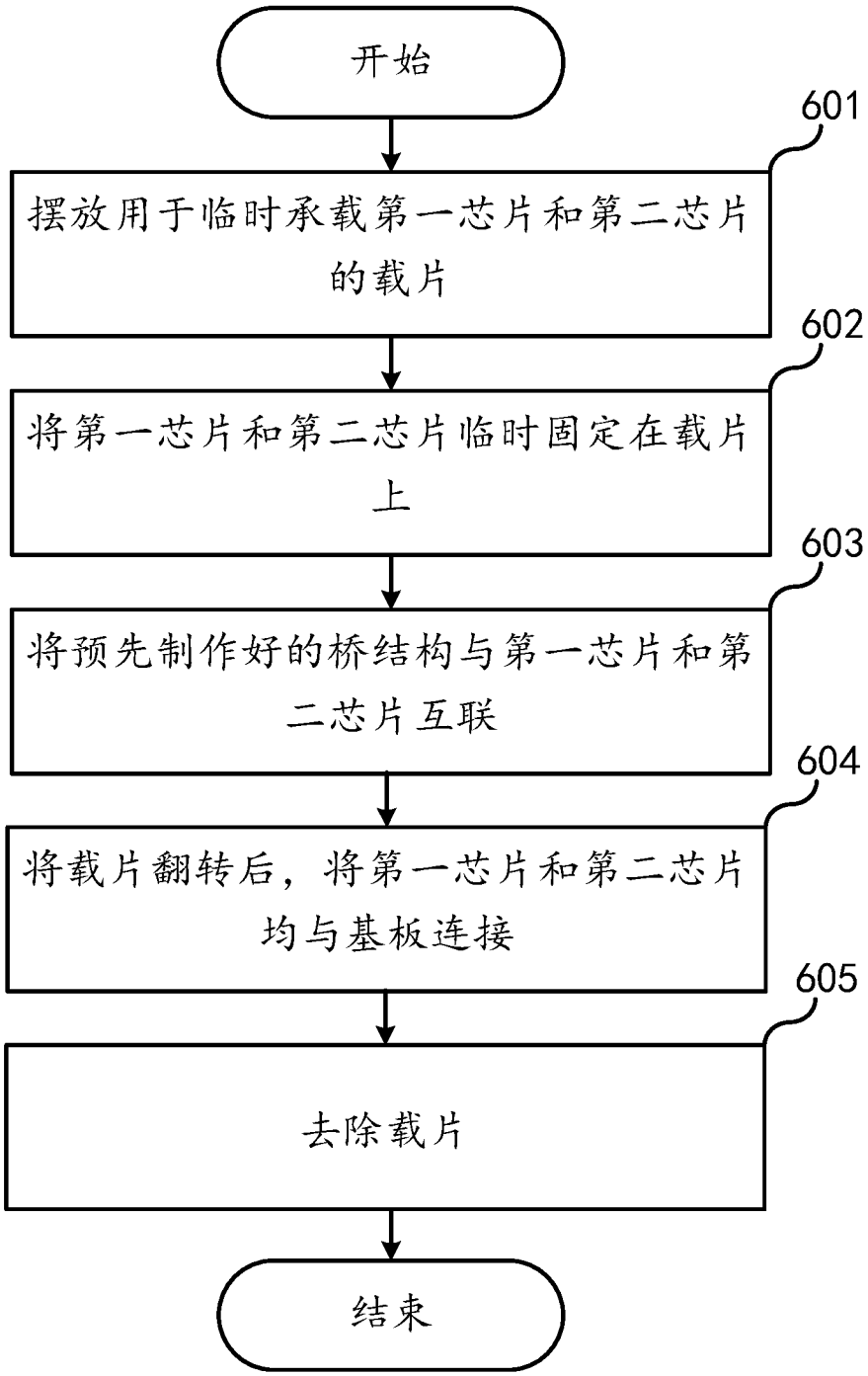

开始
601
摆放用于临时承载第一芯片和第二芯片的载片
602
将第一芯片和第二芯片临时固定在载片上
603
将预先制作好的桥结构与第一芯片和第二芯片互联
604
将载片翻转后，将第一芯片和第二芯片均与基板连接
605
去除载片
结束

图 10

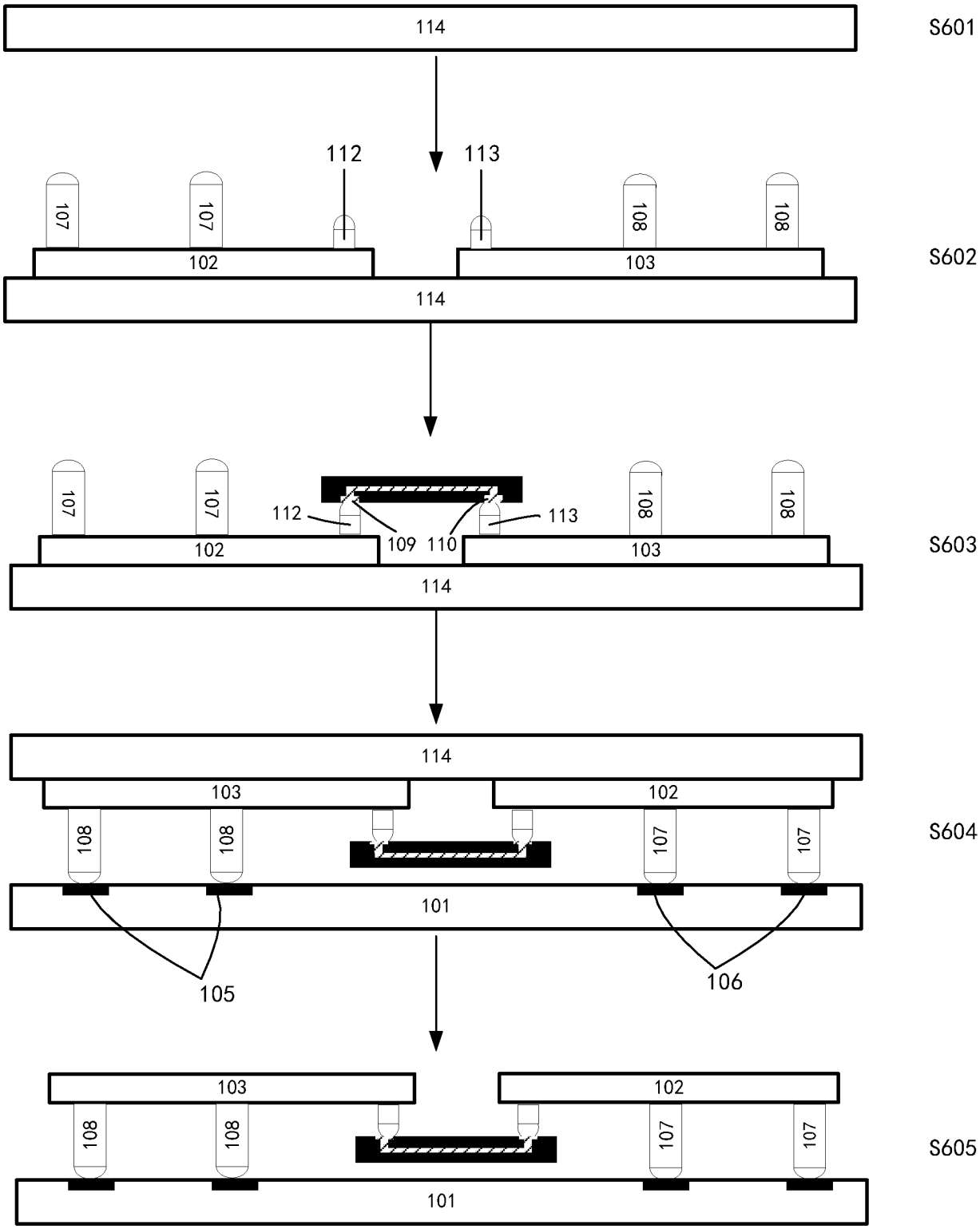

114
S601
112
113
107
107
108
108
102
103
114
S602
107
107
112
113
108
108
109
110
102
103
114
S603
114
103
102
108
108
107
107
101
105
106
S604
103
102
108
108
107
107
101
S605

图 11

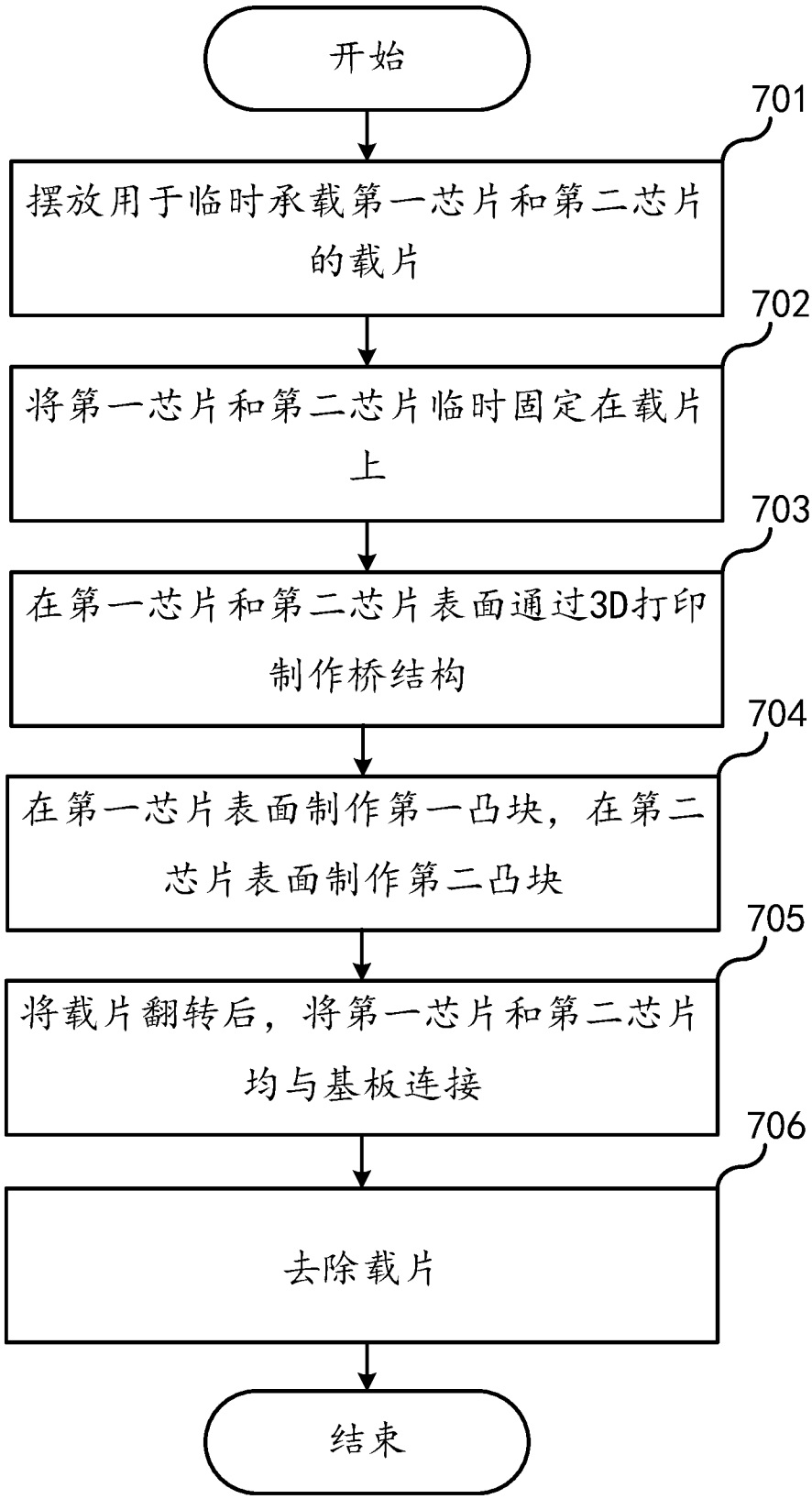

开始
701
摆放用于临时承载第一芯片和第二芯片的载片
702
将第一芯片和第二芯片临时固定在载片上
703
在第一芯片和第二芯片表面通过3D打印制作桥结构
704
在第一芯片表面制作第一凸块，在第二芯片表面制作第二凸块
705
将载片翻转后，将第一芯片和第二芯片均与基板连接
706
去除载片
结束

图 12

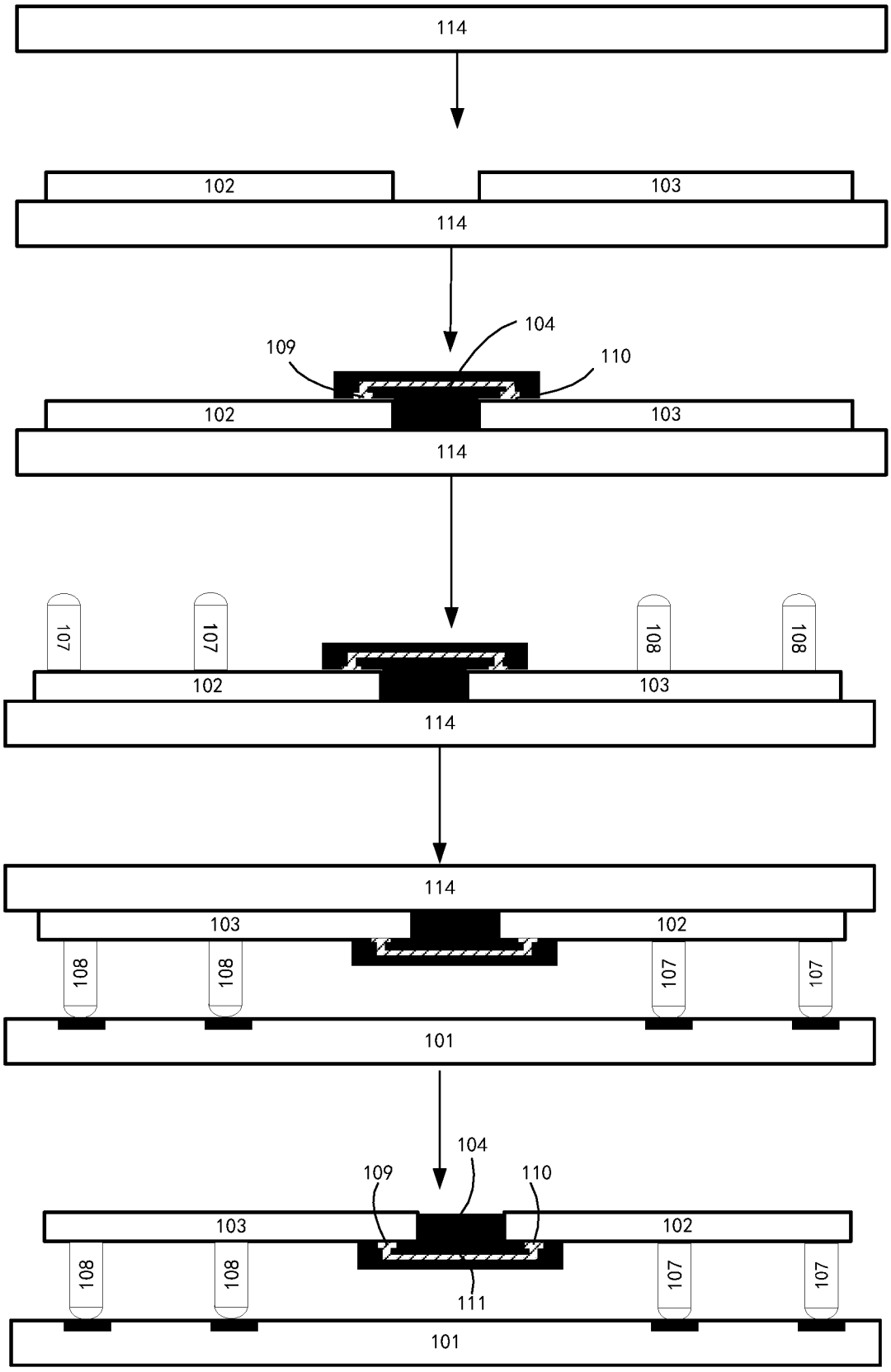

114
S701
102
103
114
S702
104
109
110
102
103
114
S703
107
107
108
108
102
103
114
S704
114
103
102
108
108
107
107
101
S705
104
109
110
103
102
108
108
107
107
111
101
S705

图 13

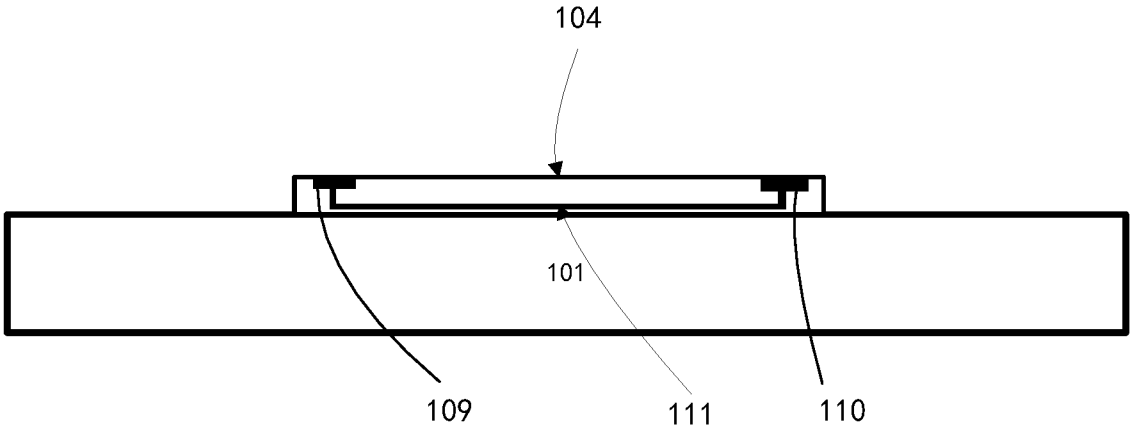

104
101
109
111
110

图 14

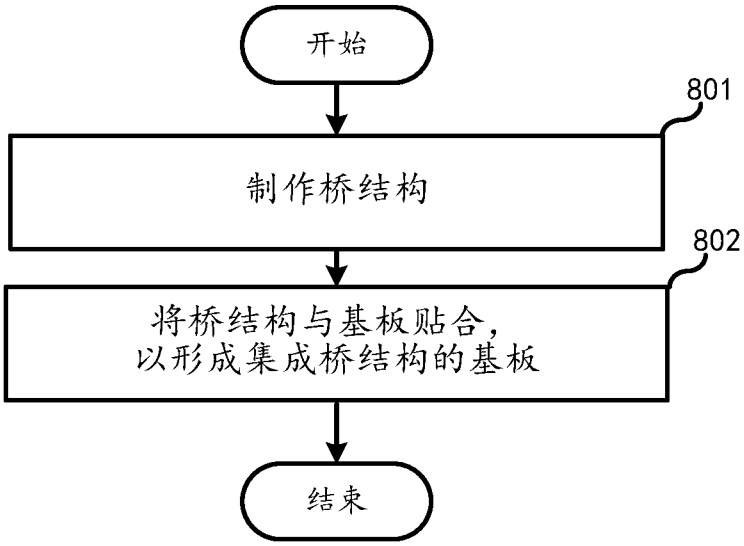

开始
801
制作桥结构
802
将桥结构与基板贴合，
以形成集成桥结构的基板
结束

图 15

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2019/084082

A. CLASSIFICATION OF SUBJECT MATTER

H01L 25/065(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, WPI, IEEE, CNKI: 桥, 焊, 垫, 基板, bridg+, substrate, pad, solder, bridge

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 103187377 A (BROADCOM CORPORATION) 03 July 2013 (2013-07-03) description, paragraphs [0031]-[0036], and figure 1	1-21
X	US 2016056125 A1 (TAIWAN SEMICONDUCTOR MFG. COMPANY, LTD.) 25 February 2016 (2016-02-25) description, paragraphs [0013]-[0036], and figures 1-6	1-21
X	US 2017125334 A1 (MARVELL WORLD TRADE LTD.) 04 May 2017 (2017-05-04) description, paragraphs [0011]-[0021], and figures 1-3	1-21
A	CN 106206331 A (WINBOND ELECTRONICS CORPORATION) 07 December 2016 (2016-12-07) entire document	1-21

☐ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
30 December 2019	**22 January 2020**
Name and mailing address of the ISA/CN **China National Intellectual Property Administration** **No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088** **China** Facsimile No. **(86-10)62019451**	Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2019/084082

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	103187377	A	03 July 2013	CN	103187377	B	26 April 2017
				US	2013168854	A1	04 July 2013
				TW	I485838	B	21 May 2015
				TW	201330219	A	16 July 2013
				KR	101436980	B1	02 September 2014
				US	2015235992	A1	20 August 2015
				US	9059179	B2	16 June 2015
				US	9431371	B2	30 August 2016
				KR	20130076749	A	08 July 2013
US	2016056125	A1	25 February 2016	US	9935081	B2	03 April 2018
US	2017125334	A1	04 May 2017	WO	2017074994	A1	04 May 2017
				US	10438881	B2	08 October 2019
				TW	201727773	A	01 August 2017
CN	106206331	A	07 December 2016	JP	2016213464	A	15 December 2016
				CN	106206331	B	01 February 2019
				JP	6254217	B2	27 December 2017
				US	9881901	B2	30 January 2018
				US	2016329305	A1	10 November 2016

国际检索报告

国际申请号
PCT/CN2019/084082

A. 主题的分类

H01L 25/065(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称，和使用的检索词（如使用））

CNPAT,WPI,IEEE,CNKI:桥，焊，垫，基板，bridg+，substrate，pad，solder，bridge

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
X	CN 103187377 A (美国博通公司) 2013年 7月 3日 (2013-07-03) 说明书第[0031]-[0036]段、图1	1-21
X	US 2016056125 A1 (TAIWAN SEMICONDUCTOR MFG. COMPANY, LTD.) 2016年 2月 25日 (2016-02-25) 说明书第[0013]-[0036]段、图1-6	1-21
X	US 2017125334 A1 (MARVELL WORLD TRADE LTD.) 2017年 5月 4日 (2017-05-04) 说明书第[0011]-[0021]段、图1-3	1-21
A	CN 106206331 A (华邦电子股份有限公司) 2016年 12月 7日 (2016-12-07) 全文	1-21

☐ 其余文件在C栏的续页中列出。

☑ 见同族专利附件。

* 引用文件的具体类型：

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件，或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件（如具体说明的）

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布，与申请不相抵触，但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件，单独考虑该文件，认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件，当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时，要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期	国际检索报告邮寄日期
2019年 12月 30日	2020年 1月 22日

ISA/CN的名称和邮寄地址	受权官员
中国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088	武建刚
传真号 (86-10)62019451	电话号码 86-(10)-53961218

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2019/084082

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	103187377	A	2013年 7月 3日	CN	103187377	B	2017年 4月 26日
				US	2013168854	A1	2013年 7月 4日
				TW	I485838	B	2015年 5月 21日
				TW	201330219	A	2013年 7月 16日
				KR	101436980	B1	2014年 9月 2日
				US	2015235992	A1	2015年 8月 20日
				US	9059179	B2	2015年 6月 16日
				US	9431371	B2	2016年 8月 30日
				KR	20130076749	A	2013年 7月 8日
US	2016056125	A1	2016年 2月 25日	US	9935081	B2	2018年 4月 3日
US	2017125334	A1	2017年 5月 4日	WO	2017074994	A1	2017年 5月 4日
				US	10438881	B2	2019年 10月 8日
				TW	201727773	A	2017年 8月 1日
CN	106206331	A	2016年 12月 7日	JP	2016213464	A	2016年 12月 15日
				CN	106206331	B	2019年 2月 1日
				JP	6254217	B2	2017年 12月 27日
				US	9881901	B2	2018年 1月 30日
				US	2016329305	A1	2016年 11月 10日