



[12] 发 明 专 利 说 明 书

[21] ZL 专利号 98126703.3

[45] 授权公告日 2005 年 5 月 11 日

[11] 授权公告号 CN 1201428C

[22] 申请日 1998. 12. 30 [21] 申请号 98126703. 3

[30] 优先权

[32] 1998. 7. 8 [33] KR [31] 27437/1998

[32] 1998. 8. 19 [33] KR [31] 33567/1998

[32] 1998. 10. 30 [33] US [31] 60/106371

[71] 专利权人 株式会社 PARTRON

地址 韩国京畿道

[72] 发明人 金哲镐 金镇德 朴相俊

审查员 金兆栋

[74] 专利代理机构 中原信达知识产权代理有限责
任公司

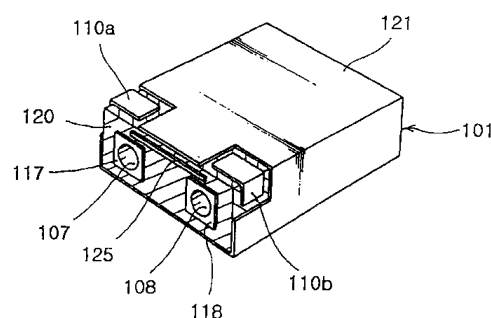
代理人 谢丽娜

权利要求书 3 页 说明书 9 页 附图 13 页

[54] 发明名称 介质滤波器

[57] 摘要

一种介质滤波器，有一个具有第一、二表面及侧面的介质块，平行穿透第一、二表面的多个谐振孔，所述第二表面、侧面及孔内均覆盖有导电材料，多个输入/输出端，以及至少一个沿所述孔的排列方向位于所述第一表面上的增强谐振器之间耦合电路的第一导电图形。



1. 一种介质滤波器，其特征在于包括：

5 一个具有第一和第二表面以及置于所述第一和第二表面之间的侧面的介质块，所述第二表面和所述侧面完全地覆盖有导电材料；

一组完全平行地穿过所述介质块的所述第一和第二表面的谐振孔，所述孔的内部覆盖有导电材料以形成谐振器；

用于在所述谐振器之间形成电磁耦合的第一导电图形；

10 输入和输出端，用于分别从外部接收信号和向外部发送信号，所述输入和输出端中的每一个均包括一个与所述介质块的所述侧面上的导电材料隔离并用于与所述一组谐振孔形成电磁耦合的电极区；及

至少一个第二导电图形，沿所述一组谐振孔的排列方向置于所述介质块的所述第一表面上并且与所述输入/输出端隔离，用于增强相邻谐振器之间的耦合电容并且形成不相邻的谐振器之间的交叉耦合电容。

15

2. 如权利要求 1 所述的介质滤波器，其特征在于所述第二导电图形形成于每个所述谐振孔的上方和下方的至少一处上。

20 3. 如权利要求 1 所述的介质滤波器，其特征在于所形成的所述第二导电图形延伸跨过至少两个谐振孔。

25 4. 如权利要求 1 所述的滤波器，其特征在于所述第一导电图形具有至少一个导电图形，其具有预定的尺寸并被置于所述第一表面的所述至少一个谐振孔的周围，从而与覆盖在所述至少一个谐振孔的内部上的导电材料相连，用来将一个负载电容加载到所述至少一个谐振器上并在相邻谐振器之间形成电磁耦合。

30 5. 如权利要求 1 所述的滤波器，其特征在于所述第一导电图形具有至少一个导电图形，其被置于所述介质块的所述第一表面的所述谐振孔的末端之间，用于在相邻谐振器之间形成所述电磁耦合。

6. 如权利要求 5 所述的滤波器, 其特征在于所述第一导电图形的一个末端与所述介质块的所述侧面上的导电材料相连。

5 7. 如权利要求 5 所述的滤波器, 其特征在于所述第一导电图形的两个末端均与所述介质块的所述侧面上的导电材料相连。

8. 如权利要求 5 所述的滤波器, 其特征在于所述第一导电图形包括至少两个导电图形, 其被形成于所述谐振孔的末端之间并彼此相距一个预定的距离, 所述导电图形的一个末端处与所述介质块的所述侧面的所述导电材料相连。

10

9. 如权利要求 5 所述的滤波器, 其特征在于所述第一导电图形与所述第二导电图形合为一体。

15 10. 如权利要求 1 所述的滤波器, 其特征在于还包括至少一个第三导电图形, 从所述介质块的所述侧面上的所述导电材料向所述第一表面的所述谐振孔的末端延伸。

20 11. 如权利要求 10 所述的滤波器, 其特征在于所述第三导电图形通过调节其面积及其与所述谐振孔的末端之间的距离来调节谐振频率。

12. 如权利要求 1 所述的滤波器, 其特征在于还包括至少一个第三导电图形, 从所述第二导电图形向所述第一表面的所述谐振孔的末端延伸。

25

13. 如权利要求 1 所述的滤波器, 其特征在于还包括至少一个第三导电图形, 从所述第二导电图形向所述侧面延伸。

30

14. 如权利要求 13 所述的滤波器，其特征在于所述第三导电图形通过调节其面积及其与所述谐振孔的末端之间的距离来调节谐振频率。

介质滤波器

5 技术领域

本发明涉及一种介质滤波器。更具体地说，其涉及一种集成类型的介质滤波器，其能够以一个较高的衰减率来截止低于作为参考频带的通频带的低频区中的频率信号，从而即使在低频区中也可以以一种简单的方式来调节衰减率。

10

背景技术

通常，介质滤波器具有一组彼此相连的介质块，在每个介质块又分别包括一个同轴谐振器，由此获得所需的通频特性，而一种作为结构方面的改进型滤波器的集成型介质滤波器则仅具有一个单独的介质块，而在该介质块中则具有一组同轴谐振器。

15

用作带通滤波器的集成型介质滤波器常被用于诸如车载电话，便携电话及诸如此类的移动通信设备中，以获得所需信道中的唯一的一种频率信号。因此，集成型介质滤波器一般要求尺寸较小，重量较轻，并具有较强的抗冲击性，并且还应需要大约 20 - 30MHz 的带通特性。

20

图 1 到图 3 所示分别为第一种到第三种常规集成型介质滤波器的示意图。首先，如图 1 所示的常规集成型介质滤波器具有一个置于两个谐振孔 7 和 8 之间的耦合孔 9，由其来调节互感及互电容。在此情况中，耦合度取决于耦合孔 9 的大小，长度及位置。然而，增加耦合孔 9 使得介质滤波器难于成形，而且其机械强度也被破坏了，因此其将产生一个问题在于常规集成型介质滤波器将不能满足现有移动通信设备的需要。其次，图 2A 所示的常规集成型介质滤波器包括两个谐振孔 7 和 8，其分别具有一个非恒定的内径，即如图 2B 所示，内径在某一段上发生改变，由此通过由谐振孔的内径差所引起的特性阻抗差实现了谐振孔的

25

30

耦合。与图 1 所示的介质滤波器相比，图 2A 所示的集成型介质滤波器带通特性有所改善，但其仍然存在一个问题在于由于小谐振孔的内径不恒定，其制造工艺将变得复杂，而且不能实现统一的成形状态。最后，如图 3A 所示，与上述常规介质滤波器相比，图 3A 所示的常规集成型介质滤波器没有任何断路表面，其介质块 1 具有一个其上覆盖有导电材料以形成一个电极的侧面，谐振孔 7 和 8 内部的特殊部分 17 和 18，在这些位置上其电极被切断。然而，在图 3A 所示的常规介质滤波器中，其有一个问题在于置于小谐振孔 7 和 8 的内表面的任意位置上的电极将不能被精确地移动。

另外，随着近年来通信信道之间间隔变得越来越窄，介质滤波器应该具有更高的衰减特性，具体地说，当介质滤波器十分靠近发射信道及/或接收信道时，其在一个特殊频带上应具有更高的衰减率。

例如，当介质滤波器将发射信道作为通频带时，其在低于作为参考频带的通频带的低频带上应需要更高的衰减率，不接收与低频带邻近的接收信道的信号。然而如上所述，很明显可以看出第一到第三常规集成型介质滤波器均不能提供更高的衰减率。

发明内容

因此，本发明的一个目的是提供一种能够以较高的衰减率截止低于作为参考频带的通频带的频带上的信号的集成型的介质滤波器，从而即使在低频区中也可以以一种简单的方式来调节衰减率。

本发明的另一个目的是提供一种能够以较高的衰减率截止低于作为参考频带的通频带的频带上的所需频带的信号的集成型的介质滤波器，从而即使在低频区中也可以调节衰减率。

根据本发明的一个方面，其提供了一种集成型的介质滤波器，其包括：一个包括彼此相对的第一和第二表面及一个置于第一和第二表面之

间的侧面的介质块，第二表面和侧面上均完全地覆盖有一种导电材料；一组完全平行放置的以贯穿介质块的第一和第二表面并在其内表面上完全地覆盖有导电材料的谐振孔，这些谐振孔每个均形成一个谐振器；分别包括一个与所述介质块的所述侧面上的所述导电材料隔离并用于与
5 与所述谐振孔形成电磁耦合的电极区的多个输入/输出端；至少一个置于与
与所述介质块的所述第一表面上的所述一组谐振孔的每一个的末端相隔一个预定距离的位置上，用于在相邻谐振器之间形成电磁耦合的导电图形。

10 优选地，该导电图形沿该组谐振孔的排列方向置于与该介质块的第一表面上的该组谐振孔的每一个的末端相隔预定距离的位置上，以在相邻的谐振器之间形成耦合电容，而在不相邻的谐振器之间形成交叉耦合电容。因此，当通过形成导电图形而增大了谐振器的耦合电感时，本介质滤波器能够形成一个具有一个低频区的通频带。

15 根据本发明的另一个方面，其提供了一种集成型介质滤波器，包括：一个包括彼此相对的第一和第二表面及一个置于第一和第二表面之间的侧面的介质块，第二表面和侧面上均完全地覆盖有一种导电材料；一组完全平行放置的以贯穿介质块的第一和第二表面并在其内表面上
20 完全地覆盖有导电材料的谐振孔，这些谐振孔每个均形成一个谐振器；分别包括一个与所述介质块的所述侧面上的所述导电材料隔离并用于与
与所述谐振孔形成电磁耦合的电极区的多个输入/输出端；一个从介质块的侧面向介质块的第一表面上的谐振孔的末端延伸并用于调节每个谐振孔的谐振频率的谐振频率调节导电图形。

25

附图说明

本发明的其它目的及方面将从接下来参照附图对实施例所作的说明中变得显而易见，其中：

图 1 所示为一种常规集成型介质滤波器的透视图；

30 图 2A 所示为另一种常规集成型介质滤波器的透视图；

图 2B 所示为沿图 2 所示的线 A-A'的剖面图；

图 3A 所示为另一种常规集成型介质滤波器的透视图；

图 3B 所示为沿图 3 所示的线 B-B'的剖面图；

5 图 4A 到 4F 所示为根据本发明的第一实施例的优选实施例的集成型介质滤波器的透视图；

图 5 所示为图 4A 到 4F 所示的集成型介质滤波器的等效电路图；

图 6 所示为常规集成型介质滤波器与根据本发明的集成型介质滤波器之间的特性比较图；

10 图 7 所示为根据本发明的另一实施例的集成型介质滤波器的透视图；及

图 8 所示为图 7 所示的集成型介质滤波器的等效电路图。

具体实施方式

15 接下来,将参照附图对一种根据本发明的优选实施例的集成型双工介质滤波器进行说明。

图 4A 到 4F 所示为根据本发明的第一实施例的优选实施例的集成型介质滤波器的透视图,其每个介质滤波器均具有彼此相同的介质块结构,但其在介质块的正面上形成有形状彼此互不相同的预定导电图形。如图 4A 所示,集成型双工介质滤波器包括一个具有彼此相对的第一和第二表面 120 和 121 及置于第一和第二表面 120 和 121 之间的侧面的介质块 101。在第二表面 121 和侧面上覆盖有一种导电材料以形成一个地电极。而且介质块 101 在其内部还具有以彼此间隔预定距离形成的用于以完全平行的方式贯穿第一和第二表面 120 和 121 的一组谐振孔 107 和 108。介质块 101 在谐振孔的内表面上包括一个内部电极以形成一个谐振器。另一方面,在介质块的第一表面 111 上形成有一个其上没有覆盖导电材料的断路区。形成于介质块 101 侧面上的输入/输出衬垫 110a 和 110b 与地电极短路。在去除其地电极的一部分的状态,输入/输出衬垫 110a 和 110b 与地电极分开形成耦合,并延伸在侧面及侧面的相邻表面上,换句话说,由于在输入/输出衬垫 110a 和 110b 与地电极之间存在其

20

25

30

上没有覆盖导电材料的断路区，在其之间将形成短路。同时，如图 4A 所示，此断路区被延伸到作为一个断路表面的第一表面 120 上。然而，尽管输入/输出衬垫 110a 和 110b 可以一直延伸到第一表面 120 的断路表面，但如图 4B 到 4F 所示在输入/输出衬垫 110a 和 110b 的断路区与第一表面之间也可以覆盖有导电材料，下文中将对其进行说明。

介质块 101 包括一个作为一个其上没有覆盖导电材料的断路表面的第一表面 120，并包括形成于谐振孔 107 和 108 周围的具有预定尺寸的第一导电图形 117 和 118，其分别与谐振孔 107 和 108 的内表面上的导电材料相连。第一导电图形 117 和 118 分别将负载电容加载到谐振器上并同时在相邻谐振器之间形成耦合电容。

另外，介质块 101 在谐振孔 107 和 108 的上方，即在谐振孔 107 和 108 与其侧面之间沿谐振孔 107 和 108 的排列方向，还包括有一个第二导电图形 125。第二导电图形 125 与第一导电图形 117 和 118 相隔一个预定的距离并在相邻谐振器之间形成耦合电容。

如上所述，由于图 4B 所示的介质滤波器与图 4A 所示的介质滤波器相同的结构，只是其正面上的导电图形的结构与图 4A 所示的有所不同，因此将只对形成于介质块 101 正面 120 上的导电图形的结构进行详细地讨论，而省略了对介质块 101 结构的说明。同时，图 4B 所示的输入/输出衬垫 110a 和 110b 形状也与图 4A 所示的不同。另外，图 4C 到 4F 所示的衬垫也与图 4B 所示的完全相同。

如图 4B 所示，介质块 101 包括沿谐振孔 130d 到 130g 的排列方向并与第一表面上的谐振孔 107 和 108 的末端相距预定距离并在相邻谐振器之间加载耦合电容的一个条形的第二导电图形 125。然而，图 4A 所示的第一导电图形 117 和 118 在图 4B 所示的实施例中并不存在。同时，第二导电图形 125 也可以被置于谐振孔 107 和 108 的上方或下方，或在其一上一下的位置上。

在图 4C 所示的实施例中,介质块 101 包括一个形成于第一表面 120 上的谐振孔 107 和 108 之间并在相邻谐振器之间加载耦合电容的一个条形第一导电图形 126。尽管在此图中第一导电图形 126 与覆盖在介质块 101 侧面上的导电材料相距有预定的距离,但也可以将导电图形 126 与侧面上的导电材料相连。由于在谐振孔 107 的内部电极和第一导电图形 126 之间,以及在谐振孔 108 的内部电极与第一导电图形 126 之间分别形成了耦合电容,介质滤波器将能够增大其普遍的耦合电容。

图 4D 所示的实施例由图 4B 和 4C 所示的实施例的混合体实现。换言之,介质块 101 包括一个用于在相邻谐振器之间加载耦合电容的条形第二导电图形 125,其沿谐振孔 130d 到 130g 的排列方向置于谐振孔 107 和 108 上方和下方的至少一处位置上并与第一表面上的谐振孔 107 和 108 的末端相距预定的距离并具有预定的宽度和长度。另外,介质块 101 还包括一个形成于第一表面 120 上的谐振孔 107 和 108 之间并在相邻谐振器之间加载耦合电容的一个条形第一导电图形 126。如图 4D 所示,第二导电图形 125 与第一导电图形 126 合为一体。然而,第二导电图形也可以与第一导电图形 126 分开。

在图 4E 所示的实施例中,介质块 101 包括形成于第一表面 120 上的谐振孔 107 和 108 之间且彼此相距预定距离的一对线形第一导电图形 127a 和 127b。更具体地说,一个第一导电图形 127a 从介质块 101 的侧面的导电材料向谐振孔 107 和 108 之间的空间延伸,而另一个第一导电图形 127b 则从介质块 101 的侧面的相对一侧向谐振孔 107 和 108 之间的空间延伸,由此第一导电图形 127a 和 127b 彼此之间保持了预定的间隔。

图 4F 所示的实施例具有与上述图 4A 到 4E 的实施例的结构不同的形状和结构。图 4F 所示的介质块 101 包括沿谐振孔 107 和 108 的排列方向放置在其第一表面 120 上的谐振孔 107 和 108 上方并在相邻谐振孔

之间加载耦合电容的条形第二导电图形 125, 及分别置于第二导电图形 125 长度方向的左侧和右侧上及谐振孔 107 和 108 的下方的第三导电图形 129a 和 129b。沿第二导电图形 125 的长度方向放置的第三导电图形 129a 与第二导电图形 125 合为一体, 而另一个置于谐振孔 107 和 108 的下方的第三导电图形 129b 则被连到介质块 101 的侧面的导电材料上。

第三导电图形 129a 和 129b 用于调节各个谐振器的谐振频率。介质块 101 的第一表面 120 上所形成的谐振频率调节第三导电图形 129a 和 129b 具有预定的尺寸并用于精细地调节各个谐振器的谐振频率。

如图所示, 置于第二导电图形 125 长度方向的左方和右方的第三导电图形 129a 与第二导电图形合为一体。然而, 第三导电图形 129a 也可以与第二导电图形 125 隔开一个预定的距离。与此同时, 置于谐振孔 107 和 108 的下方的第三导电图形 129b 也可以与介质块 101 的侧面的导电材料短路。

图 5 所示的等效电路图以相同的方式应用于图 4A 到 4F 所示的所有实施例。因此, 接下来将参照图 4A 和图 5 对根据本发明一个实施例的集成型介质滤波器的操作进行说明。

图 5 中, 旁注数码 R_1 和 R_2 分别表示谐振器, C_{01} 和 C_{02} 分别表示形成于第一导电图形 117 和 118 与介质块 101 的输入/输出端衬垫 110a 和 110b 之间的输入/输出端耦合电容。另外, 旁注数码 C_{12} 表示谐振器 R_1 与 R_2 之间的耦合电容, 而 M_{12} 表示谐振器 R_1 与 R_2 之间的耦合电感。耦合电容 C_{12} 形成于介质块 101 的第一表面上的第一导电图形 117 与 118 之间。在上述结构的等效电路中, 如果一个信号被输入到输入衬垫 110a 中, 则在两个谐振孔 107 和 108 中将形成一个电场以操作谐振器 R_1 和 R_2 。同时, 利用第一表面 120 上的第二导电图形 125 增加了谐振器 R_1 与 R_2 之间的耦合电容 C_{12} , 而相反地, 耦合电感 M_{12} 将被降低。

换言之，与第一表面 120 上没有形成第二导电图形的情况相比，谐振器 R_1 与 R_2 之间的耦合电容 C_{12} 被大大地增大了。耦合电容 C_{12} 的增大率是可以根据第二导电图形 125 的长度和宽度来调节的。如果第二导电图形 125 的长度和宽度被增大，则耦合电容 C_{12} 也将增大。

如图 5 所示，在谐振孔 107 和 108 之间通过第二导电图形形成了耦合电容 C_{12} 和耦合电感 M_{12} 。因此，在一个由耦合电容 C_{12} 和耦合电感 M_{12} 引起的谐振点上形成了一个最大阻抗值，在此谐振点上将产生一个最大衰减点。

同时，可以通过改变耦合电容 C_{12} 或耦合电感 M_{12} 的值，或其两个值来改变该衰减点。如上所述，耦合电容 C_{12} 和耦合电感 M_{12} 的值随第二导电图形 125 长度和宽度的变化而变化。其结果是当第二导电图形 125 的长度和宽度被改变时衰减点可以被调节。

另外，由于与第一表面上没有形成第二导电图形 125 的情况相比耦合电容 C_{12} 被大大地增大了，衰减点将位于低于作为集成型介质滤波器的参考频带的一个通频带的一个频带上。因此，衰减点的调节是通过第二导电图形 125 在低于通频带的频带上执行的。

图 6 所示为常规集成型介质滤波器与当前集成型介质滤波器之间的特性比较图。在此图中，实线表示具有 896aMHz 上的大约 20MHz 的通频带的当前集成型介质滤波器的特征曲线。在此曲线中，是通过调节第二导电图形 125 长度和宽度来获得频率增益的。另一方面，图 6 所示的虚线则表示第一表面不包括条形导电图形的常规集成型介质滤波器的特征曲线。

如图所示，当前介质滤波器与常规介质滤波器在高于通频带的频率区上的衰减度很类似。然而，可以很明显地看出在低于通频带的频率区

上产生了大约 20dB 或更大的衰减。

在本发明的优选实施例中，介质块仅具有两个谐振孔，但其也可以具有三个或更多的谐振孔。参照图 7，其所示为根据本发明的另一个实施例的集成型介质滤波器，一个介质块 201 包括三个谐振孔 207，208 和 209。在此情况中，介质块 201 将包括一个沿谐振孔 207，208 和 209 的排列方向置于谐振孔 207，208 和 209 上方的一个第二导电图形 225。图 8 所示为图 5 所示的集成型介质滤波器的等效电路图。如图所示，导电图形 225 在相邻谐振器 R_1 与 R_2 及 R_2 与 R_3 之间形成了耦合电容 C_{12} 和 C_{23} ，而在彼此不相邻的 R_1 和 R_3 之间形成了交叉耦合电容 C_{13} 。以与图 4A 到 4F 所示实施例相同的方式，图 7 所示的该优选实施例包括形成在任意选择的位置上或具有不同形状的导电图形 225 并另外包括另一个导电图形。

如上所述，根据本发明的一种集成型介质滤波器可以增大低于通频带的频率区上的衰减率以提高与此低频区相邻的信道上的信号的衰减率，调节一个预定条形导电图形的长度和宽度以通过一种简单的方式进行衰减点的调节，并升高在低于通频带的低频区的一个所需频带上的衰减率。

另外，根据本发明的一种集成型介质滤波器能够顺应于近年来相邻信道的间隔越来越窄的趋势，因此一旦将其应用于无线通信装置上，其便能增大低于所选信道的频率区上的相邻信道的消除率。

图 1

现有技术

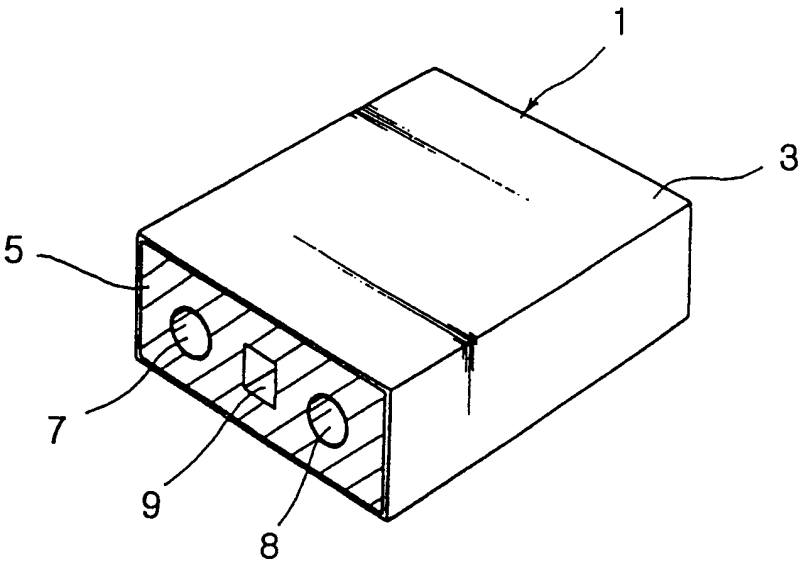


图 2A
现有技术

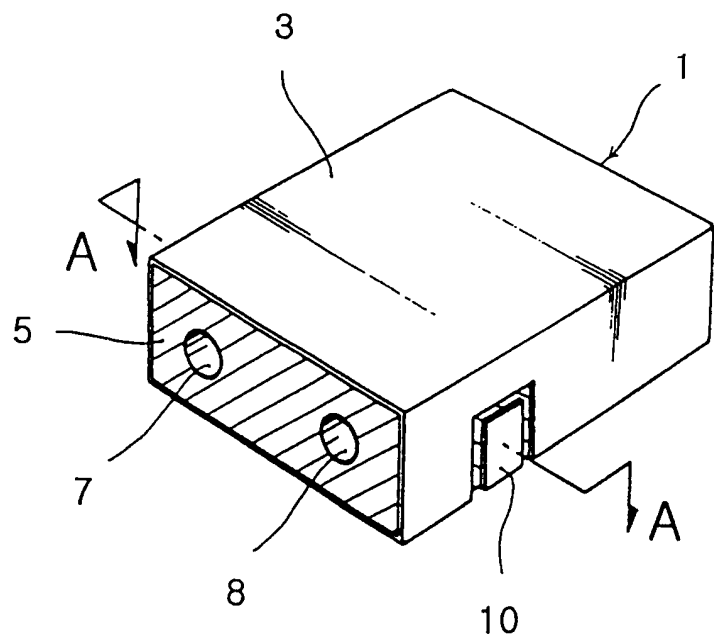


图 2B
现有技术

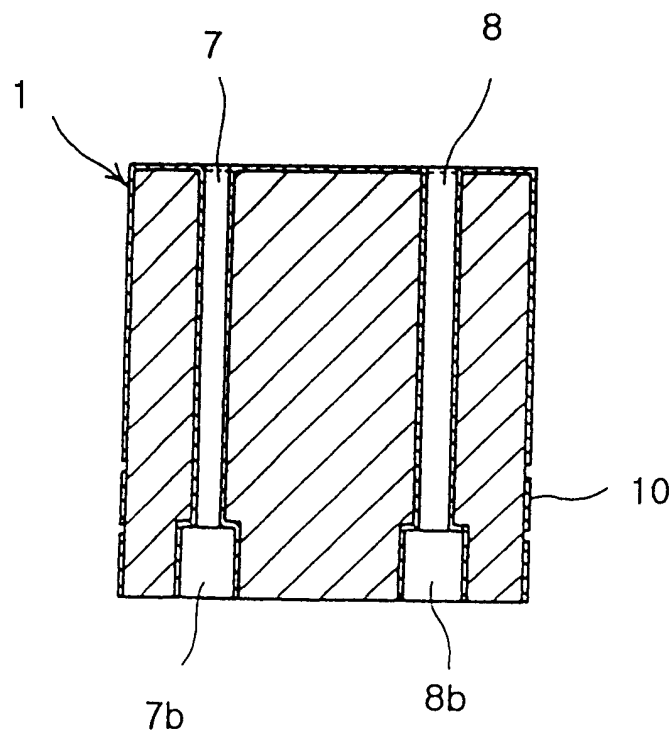


图 3A
现有技术

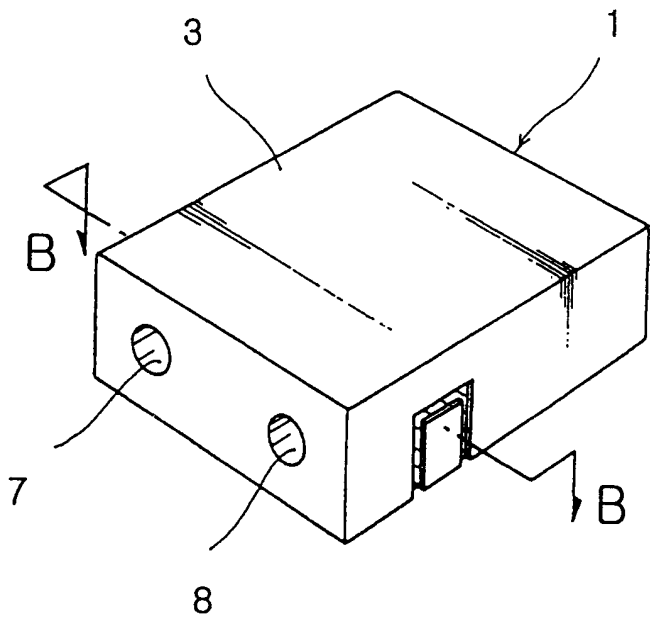


图 3B
现有技术

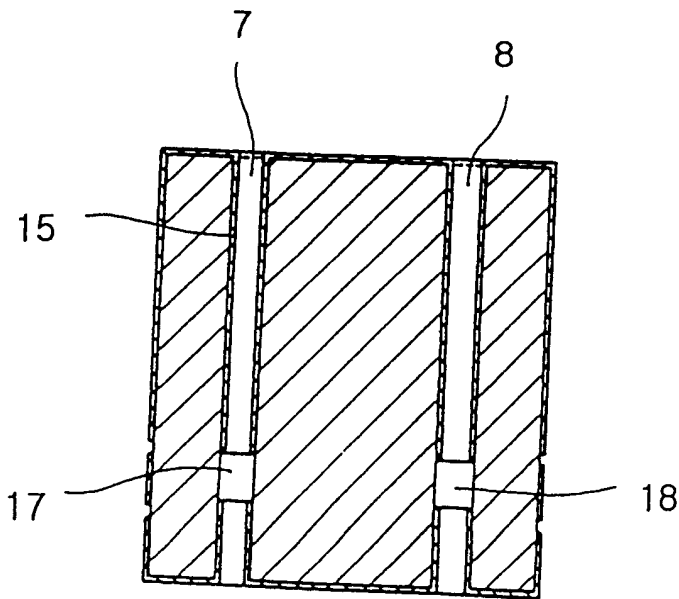


图 4A

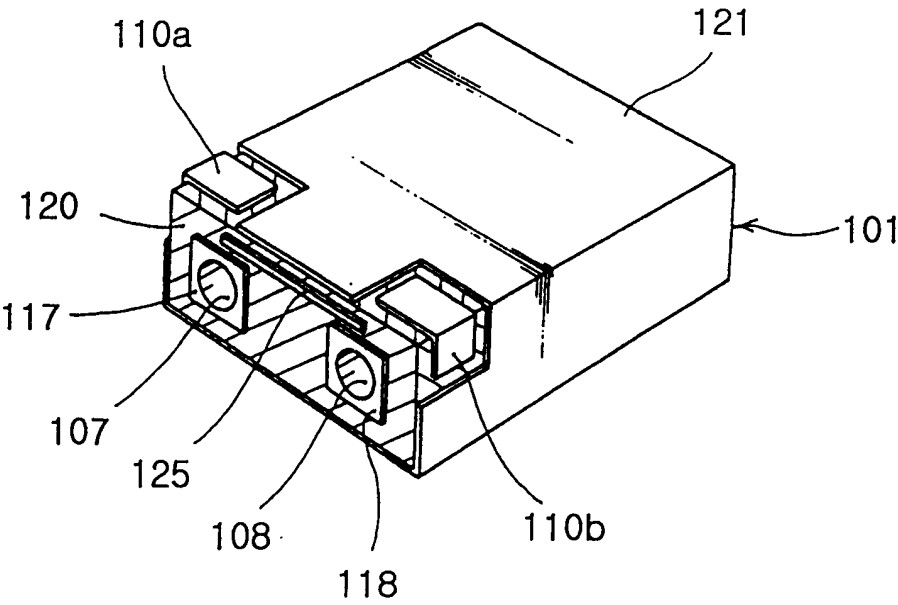


图 4B

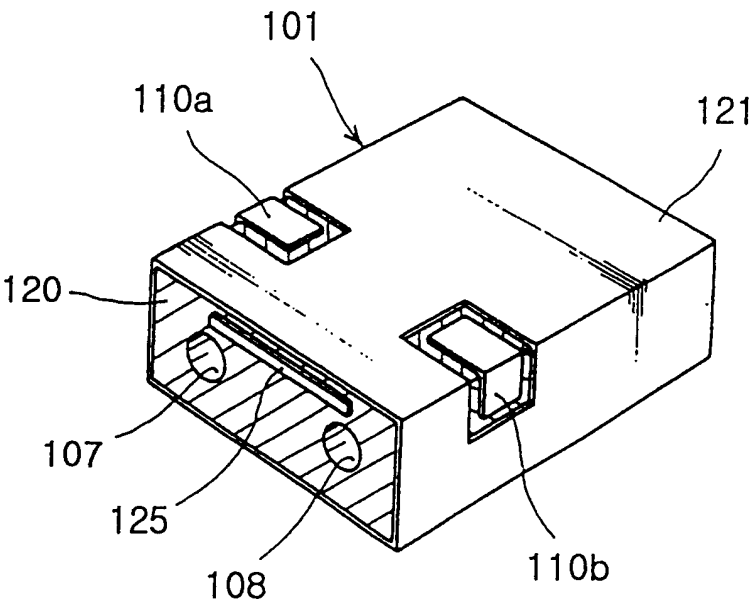


图 4C

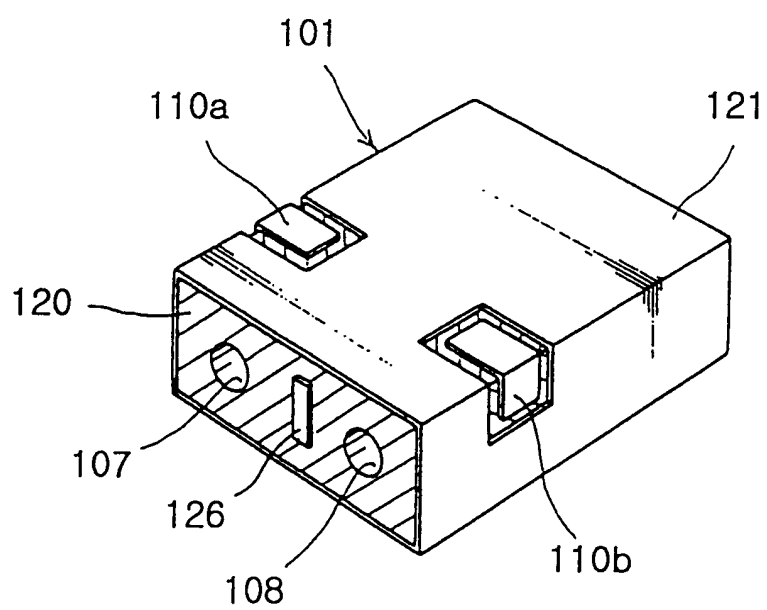


图 4D

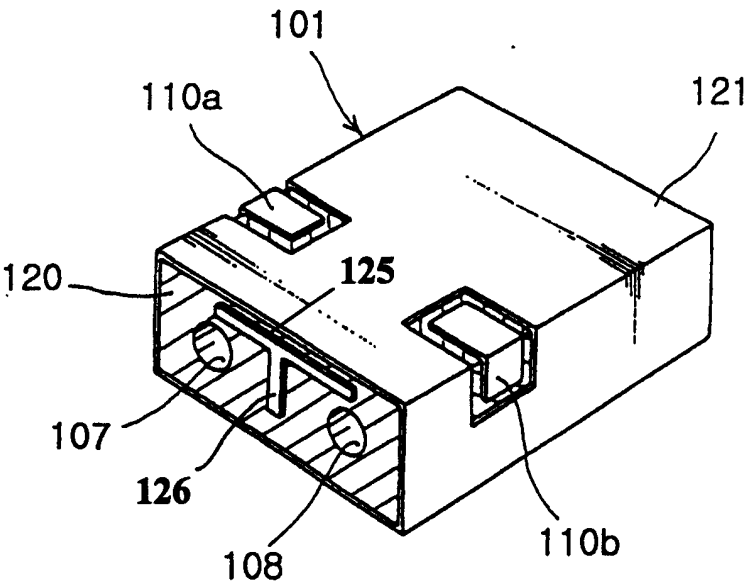


图 4E

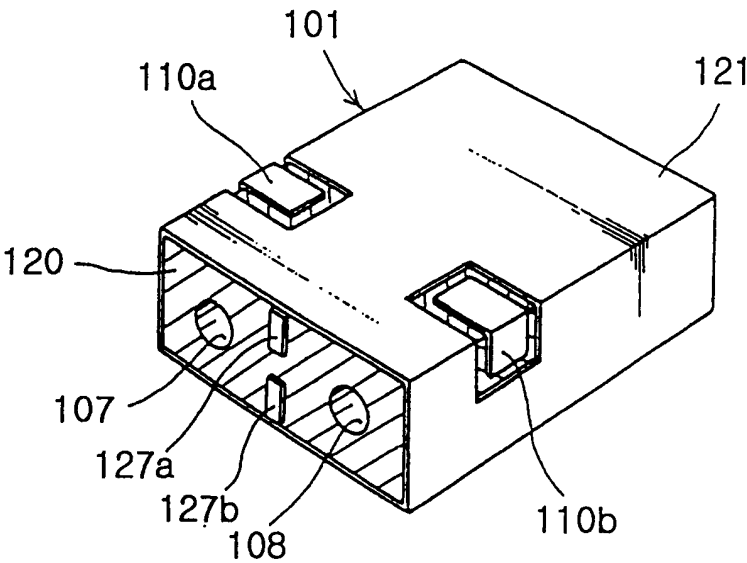


图 4F

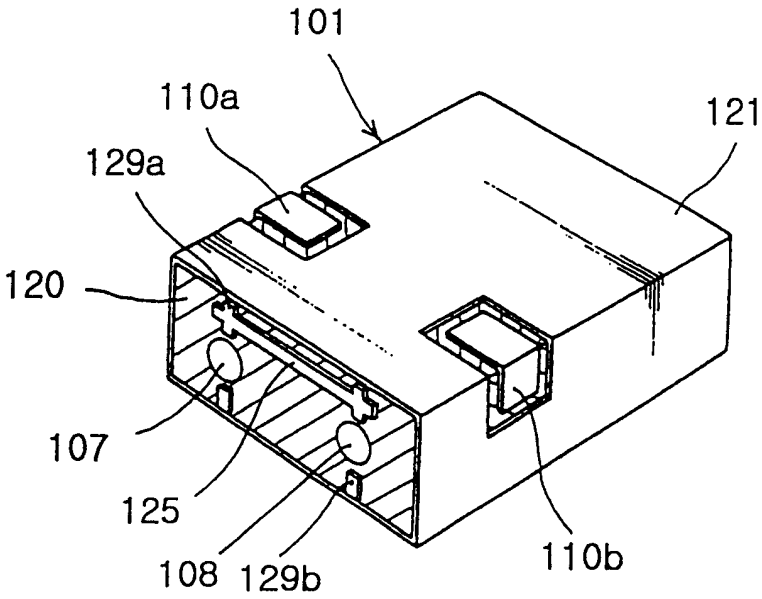


图 5

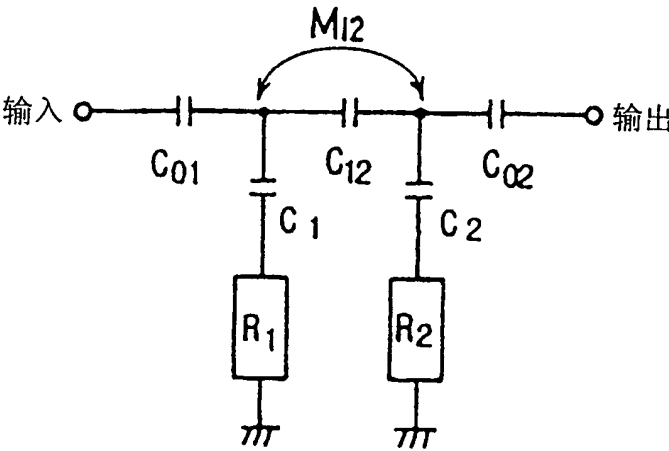


图 6

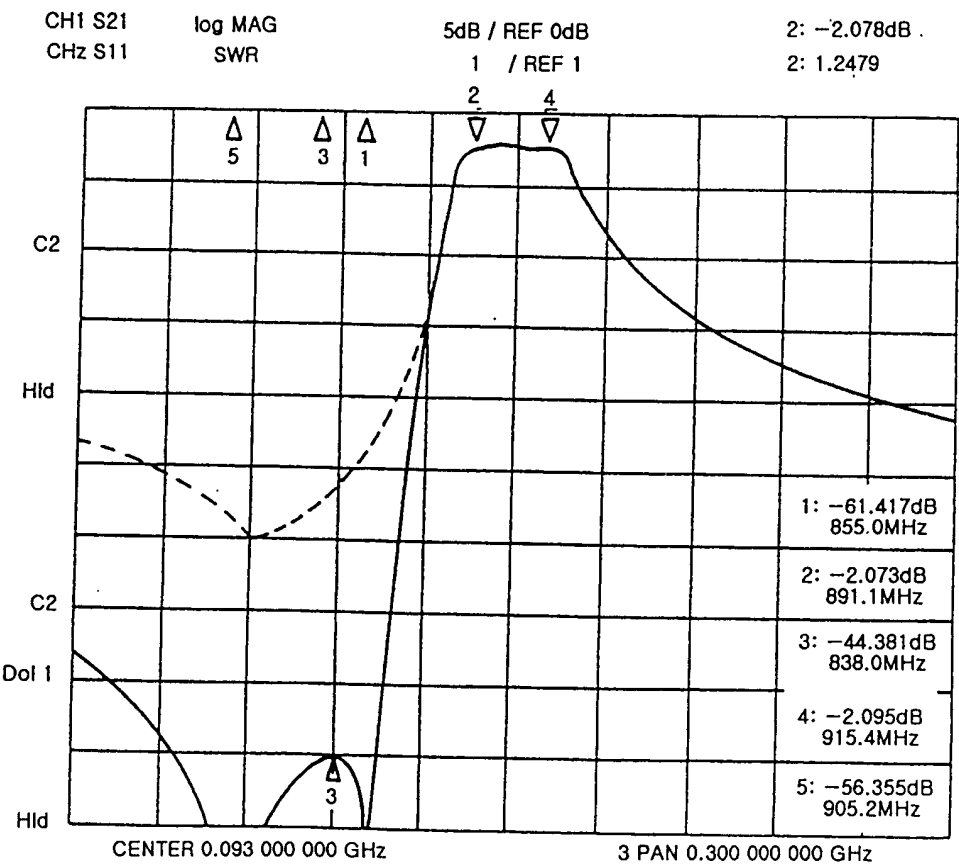


图 7

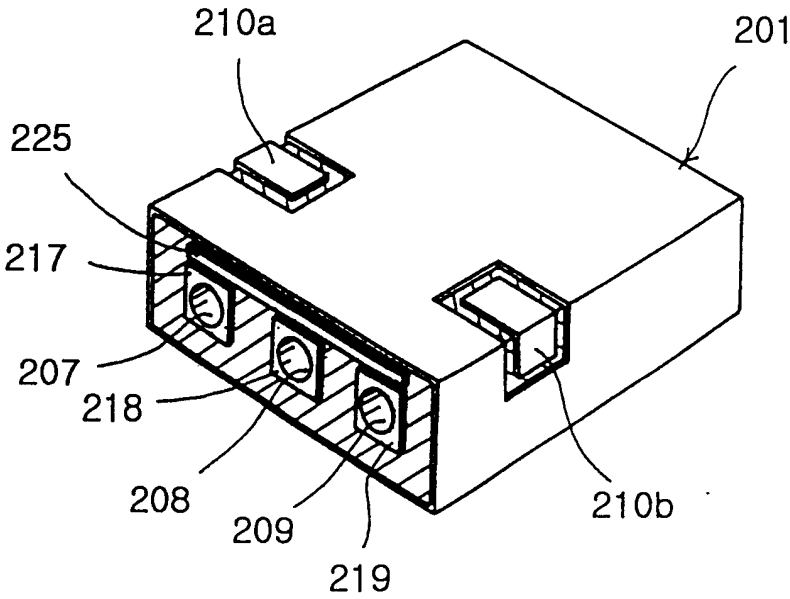


图 8

