



[12] 发明专利说明书

[21] ZL 专利号 96110807.X

[45] 授权公告日 2003 年 9 月 10 日

[11] 授权公告号 CN 1121000C

[22] 申请日 1996.7.10 [21] 申请号 96110807.X

[30] 优先权

[32] 1995. 7. 13 [33] JP [31] 177659/1995

[32] 1996. 5. 27 [33] JP [31] 132224/1996

[71] 专利权人 夏普株式会社

地址 日本国大阪府

[72] 发明人 仲岛明生 佐藤功

审查员 赵 静

[74] 专利代理机构 上海专利商标事务所

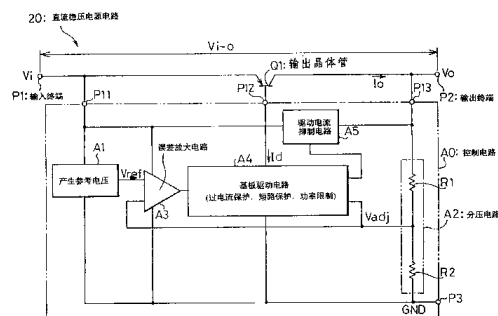
代理人 沈昭坤

权利要求书 2 页 说明书 9 页 附图 7 页

[54] 发明名称 直流稳压电源电路

[57] 摘要

本直流稳压电源电路具备接于输入输出端子间的 PNP 型输出晶体管、以输出端压的分压与基准电压之差控制输出晶体管基极驱动电流的基极驱动电路和根据检测到的输入输出端子间的电压抑制基极驱动电路的驱动电流的电路，输入输出间电压越大该抑制电路越使基极驱动电路流往输出晶体管的驱动电流受到抑制，并抑制输出电流。以此使不在输出线路上连接电流检测电阻，具有集成化控制电路的电源的输出晶体管功率损耗受抑制，防止其损伤。



1. 一种直流稳压电源电路，没有在输入输出端子间连接电流检测电阻，其特征在于，具备：

作为贯通元件连接于输入输出端子之间的 PNP 型晶体管、

对应于输出端子的电压的分压与预定的基准电压之差控制所述晶体管基极的驱动电流的驱动电流供给装置，以及

检测所述输入输出端子之间的电压，对应于该检测结果，使所述驱动电流供给装置控制的驱动电流受到抑制的驱动电流抑制装置。

2. 根据权利要求 1 所述的直流稳压电源电路，其特征在于，还具备，所述驱动电流一增加，或超过预定值，即使所述驱动电流抑制装置主动工作的动作控制装置。

3. 根据权利要求 1 所述的直流稳压电源电路，其特征在于，还具备，一旦检测到所述晶体管的基极-射极间电压上升，即使所述驱动电流抑制装置主动工作的动作控制装置。

4. 根据权利要求 1 所述的直流稳压电源电路，其特征在于，还具备
根据从所述输入端子来的输入电压作成预定的基准电压的基准电压发生电路、
将输出端子的输出电压分压，输出调整用的电压的分压电路、以及
将所述调整用的电压和所述基准电压之差放大后加以输出的误差放大电路，
所述驱动电流供给装置是对应于所述误差放大电路的输出，调整用的电压越是比基准电压低，越多地输入所述输出晶体管基极的驱动电流的基极驱动电路。

5. 根据权利要求 4 所述的直流稳压电源电路，其特征在于，由设置所述输出晶体管的芯片和集所述基准电压发生电路、所述分压电路、所述误差放大电路、所述基极驱动电路以及所述驱动电流抑制电路为一体的控制电路的芯片，两片芯片构成。

6. 根据权利要求 1 所述的直流稳压电源电路，其特征在于，还具备
将所述输出端子的输出电压分压，输出调整用的电压的分压电路、
随着所述调整用的电压的下降，抑制所述驱动电流，对应所述输出电压的下降，进行所述输出晶体管的保护动作的短路保护电路、

使所述驱动电流抑制电路主动工作的动作控制电路、以及

在所述驱动电流超过预定值时，或根据所述驱动电流抑制电路来的电流，抑制所述驱动电流，进行过电流保护动作的过电流保护电路，

所述驱动电流供给装置是对应所述调整用的电压和所述预定的基准电压之差，控制所述输出晶体管基极的驱动电流，使所述输出电压保持一定的恒压电路，

驱动电流抑制电路输出所述输入输出端子之间的电压对应的电流，使所述驱动

电流受到抑制。

7. 根据权利要求6所述的直流稳压电源电路，其特征在于，所述动作控制电路，一旦所述驱动电流增加或超过预定值，即使所述驱动电流抑制电路主动工作。

8. 根据权利要求6所述的直流稳压电源电路，其特征在于，所述动作控制电路，一旦检测到所述输出晶体管的基极-射极间电压上升，即使所述驱动电流抑制电路主动工作。

9. 根据权利要求6所述的直流稳压电源电路，其特征在于，由设置所述输出晶体管的芯片和集所述分压电路、所述恒压电路、所述短路保护电路、所述驱动电流抑制电路、所述动作控制电路以及所述过电流保护电路为一体的控制电路的芯片，两片芯片构成。

直流稳压电源电路

技术领域

本发明涉及直流稳压电源电路，特别是关于，使用 PNP 型晶体管作为输出晶体管，输出线路没有连接用于电流检测的电阻的低损失型直流稳压电源电路中，具有抑制所述输出晶体管的功率损耗，保护该输出晶体管的功能的直路稳压电源电路。

背景技术

图 7 是表示典型的已有技术的直流稳压电源电路 1 的电气结构的方框图。该直流稳压电源电路 1 是通用的所谓三端子稳压器 (regulator)，在从输入端子 T1 到输出端子 T2 的输出线路 2、3 之间，连接着 NPN 型输出晶体管 Tr1，而输出线路 3 上连接着电流检测电阻 S1。

所述输出端子 T2 和接地端子 T3 之间连接着分压电阻 S2、S3，其连接点 4 连接于差动放大器 5 的反转输入端子上。在所述差动放大器 5 的非反转输入端子上加以基准电压 Vref。从而，所述连接点 4 的电位比所述基准电压 Vref 低得越多，所述差动放大器 5 给驱动晶体管 Tr2 的基极以越是大的电流。所述驱动晶体管 Tr2 的集电极连接于所述输入端子 T1，射极连接于所述输出晶体管的 Tr1 的基极。从而，所述连接点 4 的电位越是比基准电压 Vref 低，通过输出晶体管 Tr1 输出越是大的电流，以此进行恒定电压动作。

而在输出晶体管 Tr1 的基极和射极之间连接着电阻 S4、S5，而 S4 和 S5 的连接点 6 的电位被输入过电流保护电路 7 和输入输出间电压检测电路 8。过电流保护电路 7 根据所述连接点 6 和输出端子 T2 之间的电压检测流经输出线路 3 的电流，一旦发生过电流即由所述差动放大器 5 抑制通往驱动晶体管 Tr2 的驱动电流，消除所述过电流状态。

而输入输出间电压检测电路 8 检测所述连接点 6 和输入端子 T1 之间的电压，一旦该电压变大，从而输出晶体管 Tr1 的功率损耗变大，即抑制通往所述驱动晶体管 Tr2 的驱动电流。

从而，该直流稳压电源电路 1 的输出电流 I_o 和输出电压 V_o 的关系特性曲线如图 8 所示那样成“7”字形。在该图 8 中，符号 $\alpha 1$ 、 $\alpha 2$ 、 $\alpha 3$ 对应于输入电压 V_i

和所述输出电压 V_o 之差、即输入输出间电压 V_{i-o} ，该输入输出间电压 V_{i-o} 越大，如符号 $\alpha_1 \sim \alpha_3$ 所示，输出电流 I_o 越减少，于是，对于输出晶体管 Tr_1 的功率损失增大，用抑制输出电流 I_o 的办法来保护该输出晶体管 Tr_1 。

这里，输出晶体管 Tr_1 的功率损失 P_o 如式 (1) 所示：

$$P_o = V_{i-o} \times I_o \dots\dots (1)$$

从而，要使功率损失 P_o 限制于规定水平以内，保护输出晶体管 Tr_1 ，在输入输出间电压 V_{i-o} 增大，输入电压 V_i 上升的情况下，必须抑制输出电流 I_o 。

图 9 是另一已有技术的直流稳压电源电路 11 的电气结构的方框图。在该直流稳压电源电路 11，输入线路 12 和输出线路 13 之间连接着 PNP 型输出晶体管 Tr_{11} 。在输出端子 T12 和接地端子 T13 之间连接着分压电阻 S_{11} 、 S_{12} ， S_{11} 和 S_{12} 的连接点 14 的电位被输入差动放大器 15 的反转输入端子。在该差动放大器 15 的非反转输入端子输入所述基准电压 V_{ref} ，从而，所述连接点 14 的电位比所述基准电压 V_{ref} 低得越多，就输出越大的驱动电流。

所述差动放大器输出的驱动电流给了驱动晶体管 Tr_{12} 的基极。驱动晶体管 Tr_{12} 的集电极连接于所述输入线路 12，射极连接于驱动晶体管 Tr_{13} 的基极。驱动晶体管 Tr_{13} 集电极连接于所述输出晶体管 Tr_{11} 的基极，射极经电阻 S_{13} 接地。从而，所述驱动电流由成达林顿 (Darlington) 连接的驱动晶体管 Tr_{12} 、 Tr_{13} 放大，输出晶体管 Tr_{11} 得以驱动。

又，所述连接点 14 的电位和电阻 S_{13} 的端子电压被输入短路一过电流保护电路 16，该过电流保护电路 16 在连接点 14 的电位低下的短路状态和电阻 13 的端子电压上升的过电流状态下，通过线路 17 由线路 18 旁路、抑制所述差动放大器 15 供给驱动晶体管 Tr_{12} 的驱动电流，进行输出晶体管 Tr_{11} 的保护动作。

这样，直流稳压电源电路 11 可以不在输出线路 13 设置所述电流检测电阻 S_1 而在低损耗条件下进行电源供应。换句话说，这样的直流稳压电源电路 11 不能直接检测输出线路 13 的输出电流，因而检测连接点 14 的电压下降，所述差动放大器 15 根据其值产生驱动电流。可是，输出电流 I_o 和输出电压 V_o 的关系如图 10 所示，成“7”字形，像所述图 8 所示的直流稳压电源电路 1 那样，对于输入输出间电压 V_{i-o} 的增大，希望有从符号 α_{11} 到 α_{12} 所示的变化，可是却和希望相反，几乎不变。从而，根据所述式 (1)，随着输入输出间电压 V_{i-o} 的增加、输入电压 V_i 的增加，输出晶体管 Tr_{11} 的功率损耗 P_o 增大，有可能损坏，有必要使输出晶体管 Tr_{11} 的额定电流留有余量。

另一方面，为了防止发生这种不合适的情况，考虑了将输出晶体管 Tr_{11} 做成

所谓多集电极结构，对于集电极的主电极，设置例如 1/100 程度的检测电极，根据流经该检测电极的电流求集电极电流的方法。

但是，在集成电路上实现输出晶体管 Tr11 的情况下，这样的结构是可能实现的，一旦该直流稳压电源电路 11 应该供给的输出电流 I_o 变大，由于该直流稳压电源电路 11 做成输出晶体管 Tr11 的元件和其余部分构成的集成电路两芯片，输出晶体管 Tr11 不能采用所述多集电极结构，故仍然存在不能防止输出晶体管 Tr11 损坏的问题。

发明内容

本发明的目的在于，提供能够保护输出晶体管，使其不被在该晶体管产生的损耗所破坏的直流稳压电源电路。

为了达到上述目的，本发明的直流稳压电源电路具备：

作为贯通元件连接于输入输出端子之间的 PNP 型晶体管、

对应于输出端子的电压的分压与预定的基准电压之差控制所述晶体管基极的驱动电流的驱动电流供给装置，以及

检测所述输入输出端子之间的电压，对应于该检测结果，使所述驱动电流供给装置控制的驱动电流受到抑制的驱动电流抑制装置。

采用上述结构，PNP 型晶体管连接于输入输出端子之间，将输出端子的电压的分压与预定的基准电压加以比较，根据两者之差，驱动电流供给装置控制所述晶体管基极的驱动电流，从而控制输出电压，也就是说，在输出线路上没有连接电流检测电阻，而能控制输出电压的低损耗型直流稳压电源电路中，设置驱动电流控制装置，检测输入输出端子之间的电压，根据其检测结果，该端子之间的电压越大越是对所述驱动电流加以抑制。

从而，这是一个由分别形成晶体管和它的控制电路的两片芯片构成的直流稳压电源电路，即使不能直接检测晶体管的输出电流，也能够抑制输出电流，防止该晶体管的损耗增大而破坏晶体管。对于例如输入电压的增大，能够抑制输出电流，从而抑制晶体管的损耗。而因此也就没有必要过分增加晶体管的额定电流，可以缩小芯片的尺寸。

最好是设置，所述驱动电流一增加，或一旦达到预定值以上，即使所述驱动电流抑制装置主动起作用的动作控制装置。采用这种结构，一旦检测出所述驱动电流例如从对应于无负载的值开始增加，或超过规定阈值，动作控制装置即使所述驱动电流抑制装置起作用。从而能够用检测输入输出端子间的电压的所述驱动电流抑制

装置内的差动放大器等，在低负载时，还有特别是在晶体管的基极-射极间的阈值电压低下的高温时，防止输出电压的并非预期的上升。

最好是设置，一旦检测出所述晶体管的基极-射极间的电压上升即使所述驱动电流抑制装置主动工作的动作控制装置。采用该结构，一旦检测出所述基极-射极间电压从例如无负载和与此相近的状态对应的电压上升到额定负载对应的电压，动作控制装置即使所述驱动电流控制装置主动工作。从而将晶体管及其控制电路封装成一体，在晶体管和控制电路的周围温度大致相等时，借助于能够用决定晶体管及其导通阈值用的电阻等的简单结构实现的动作控制装置，可以控制驱动电流抑制装置的动作。总之，将用于动作控制的结构加以简化，可以防止如上所述的低负荷且高温时输出电压的并非预期的上升。

本发明还有的其他目的、特征、和优点从下述记载可以充分了解。本发明的好处在参照附图进行的下述说明中可以明白。

附图概述

图 1 是本发明一实施形态的基本的直流稳压电源电路的电气结构方框图。

图 2 是表示本发明的直流稳压电源电路的输入输出间电压 V_{i-o} 的变化对应的功率损耗 P_o 的变化曲线。

图 3 是表示本发明的直流稳压电源电路的输入输出间电压 V_{i-o} 的变化对应的输出电流 I_o 的变化曲线。

图 4 是本发明另一实施形态的具体的直流稳压电源电路的电气回路图。

图 5 是说明本发明的直流稳压电源电路的恒压控制动作的曲线图。

图 6 是本发明又一实施形态的具体的直流稳压电源电路的电气回路图。

图 7 是表示已有技术的典型的直流稳压电源电路的电气结构的方框图。

图 8 是说明图 7 所示的直流稳压电源电路的恒压控制动作的曲线图。

图 9 是表示其他已有技术的直流稳压电源电路的电气结构的方框图。

图 10 是用于说明图 9 所示的直流稳压电源电路的恒压控制动作的曲线图。

具体实施形态

下面根据图 1~图 3 对本发明的一实施形态加以说明。

图 1 是表示本发明一实施形态的直流稳压电源电路 20 的电气结构的方框图。该直流稳压电源电路 20 是将 PNP 型输出晶体管 Q1 连接于输入端子 P1 和输出端子 P2 之间作为通过元件的低损耗型直流稳压电源电路，由该输出晶体管 Q1 和，其余

的电路元件成一体化的集成电路构成的控制电路 A0 的两片芯片构成。所述控制电路 A0 具有：基准电压发生电路 A1、分压电路 A2、误差放大电路 A3、基极驱动电路 A4（驱动电流供给装置）和驱动电流抑制电路 A5（驱动电流抑制装置）。在所述控制电路 A0 设有分别对应于输出晶体管 Q1 的射极、基极、集电极的端子 P11、P12、P13，同时设有接地端子 P3。

在端子 P11 和接地端子 P3 之间设置基准电压发生电路 A1，该基准电压发生电路 A1 用输入电压 V_i 做成预定的基准电压 V_{ref} ，又在端子 13 和接地端子 P3 之间设置由分压电阻 R1、R2 构成的分压电路 A2，该分压电路 A2 输出将输出端子 P2 的输出电压 V_o 分压成的电压 V_{adj} （调整用电压）。这样得到的电压 V_{adj} 和所述基准电压 V_{ref} 之差由误差放大电路 A3 放大。该误差放大电路 A3 以差动放大器构成，端子 P11 和接地端子 P3 之间的电压、即所述输入电压 V_i 作为电源电压加在该误差放大电路 A3 上。所述误差放大电路 A3 的输出供给基极驱动电路 A4，该基极驱动电路 A4，对应于所述误差放大电路 A3 的输出，所述电压 V_{adj} 比基准电压 V_{ref} 低得越多，也就是输出电压 V_o 越低，通过端子 P12 越多地引入输出晶体管 Q1 的基极的驱动电流 I_d ，使输出电流 I_o 增加，这样来实现恒定电压动作。

又，基极驱动电路 A4，一旦所述驱动电流 I_d 变大，即抑制于预定电平，以此实行过电流保护，同时随着所述电压 V_{adj} 的下降抑制所述驱动电流 I_d ，进行短路保护动作。

还有，在本实施形态，所述端子 P11、P13 之间设置驱动电流抑制电路 A5，一旦输入输出间电压 V_{i-o} 达到预定值以上，该驱动电流抑制电路 A5 即使基极驱动电路 A4 抑制驱动电流 I_d 的引入。

图 2 和图 3 分别表示与输入输出间电压 V_{i-o} 的变化对应的功率损耗 P_o 和输出电流 I_o 的变化。在没有设置所述驱动电流抑制电路 A5 的结构中，相对于输入输出电压 V_{i-o} 的增加，功率损耗 P_o 的增加如参考符号 $\gamma 1$ 所示。因此，将输入输出间电压 V_{i-o} 的额定值为 V_1 ，以其设计余量为 V_2 时，输出晶体管的安全工作区域为 P_{o1} 。与此相反，如本实施形态设置驱动电流抑制电路 A5，以此，相对于输入输出间电压 V_{i-o} 的增加，抑制功率损耗 P_o 如参考符号 $\gamma 2$ 所示，借助于此，可以将所述安全工作区域限制在 P_{o2} 的更狭窄的范围内。

同样地，输出电流 I_o 也可以抑制于如参考符号 $\gamma 11$ 到 $\gamma 12$ 所示的范围，可以将输出晶体管 Q1 的安全工作区域限制于参考符号 $\gamma 21$ 到 $\gamma 22$ 所示的狭窄区域。

这样，由输出晶体管 Q1 和控制电路 A0 两片芯片构成的，输出线路上没有连接电流检测电阻，能够降低损耗的直流稳压电源电路 20，能够抑制输入输出间电压

V_{i-o} 大的时候输出晶体管 Q1 的功率损耗，同时在输出短路时进行保护。而且以此使得输出晶体管 Q1 的额定电流不必随便增大，可以缩小芯片尺寸。

下面根据图 4 和图 5 对本发明的其他实施形态加以说明。

图 4 是本发明其他实施形态的直流稳压电源电路 21 的电气回路图。该直流稳压电源电路 21 显示出所述直流稳压电源电路 20 的具体结构，对应的部分标以相同的参考符号。该直流稳压电源电路 21 中，控制电路 22 由，恒压电路 23（驱动电流供给装置）、过电流保护电路 24、短路保护电路 25、驱动电流抑制电路 26（驱动电流抑制装置）、动作控制电路 27（动作控制装置）和分压电路 28 构成。

在输出端子 P2 和接地端子 P3 之间连接着由分压电阻 R1、R2 构成的分压电路 28，从这两个分压电阻 R1、R2 的连接点、输出调整用端子 29 输出由输出电压 V_o 分压的电压 V_{adj} ，加到恒压电路 23 内的差动放大器 31 的反转输入端子。在所述差动放大器 31 的非反转输入端子上，输入未图示的基准电压发生电路产生的基准电压 V_{ref} 。

所述恒压电路 23 由该差动放大器 31、和成达林顿（Darlington）连接的驱动晶体管 Q2、Q3 构成。驱动晶体管 Q2 的集电极经端子 P11 连接到端子 P1，被加以输入电压 V_i ，射极通过短路保护电路 25 内的电阻 R3、R4 和过电流保护电路 24 内的电阻 R5 连接于接地端子 P3，同时，连接于驱动晶体管 Q3 的基极。驱动晶体管 Q3 的集电极通过端子 P12 连接于输出晶体管 Q1 的基极，射极通过所述电阻 R4、R5 连接于接地端子 P3。

从而，所述电压 V_{adj} 越是比基准电压 V_{ref} 低，差动放大器 31 越是将大电流输入驱动晶体管 Q2 的基极，因此，输出晶体管 Q1 的驱动电流 I_d 增加，输出电压保持一定的恒压工作状态得以实现。

所述短路保护电路 25，由所述驱动晶体管 Q2 的射极电流流过的电阻 R3、通过该电阻 R3 的电流和通过所述驱动晶体管 Q3 的驱动电流 I_d 流过的所述电阻 R4、由所述电阻 R4 的端电压驱动而导通/截止的晶体管 Q4、以及能够将流向所述驱动晶体管 Q2 的驱动电流旁路的一对旁路晶体管 Q5、Q6 构成。

该短路保护电路 25 在式（2）的条件下动作，

$$V_{adj} + V_{BE5} \approx V_{BE4} + R5 \times I_d \cdots \cdots (2)$$

其中 V_{BE5} 为旁路晶体管 Q5 导通所需要的基极-射极间电压， V_{BE4} 为晶体管 Q4 导通时所需要的基极-射极间电压，也就是说，用旁路晶体管 Q5、Q6 旁路、抑制从所述差动放大器 31 流往驱动晶体管 Q2 的驱动电流，使其成为与输出电压 V_o 对应的驱动电流 I_d ，实现图 5 所示的“7”字形的特性，在输出电压下降的情况下保护输

出晶体管 Q1。而且，一旦输出端子 P2 完全接地，即变成 $V_{adj}=0$ 伏特，上述 (2) 式变成：

$$V_{BE5} = (R4 + R5) \times I_{ds} \dots\dots (3)$$

以 I_{ds} 表示的输出晶体管 Q1 的基极电流受到抑制，短路保护动作得以实现。

所述动作控制电路 27 由两个晶体管 Q7、Q8 及其偏置电阻 R6、R7 构成。晶体管 Q7 与上述晶体管 Q4 并联设置，所述电阻 R4 产生的端电压经电阻 R6 后电压下降，而后被输入其基极。而晶体管 Q7 的集电极通过电阻 R7 连接于输入端子 P1，该晶体管 Q7 一旦导通，由该集电极电流产生的电阻 R7 的端电压即导致开关晶体管 Q8 导通。从而，一旦所述驱动电流 I_d 变得比由电阻 R4、R6 和晶体管 Q7 的基极-射极间电压 V_{BE7} 决定的阈值电压还大，经开关晶体管 Q8 加在所述输入端子 P1 的输入电压 V_i 被加在驱动电流抑制电路 26 上，该驱动电流抑制电路 26 主动起作用。

驱动电流抑制电路 26 由，构成电流镜像电路的一对晶体管 Q9、Q10 和电阻 R8、R9、由所述动作控制电路 27 的输出驱动的晶体管 Q11 及其偏置电阻 R10、以及晶体管 Q12 构成。成对的晶体管 Q9、Q10 的射极分别通过电阻 R8、R9 连接于所述输入端子 P1。晶体管 Q9 的集电极通过电阻 R11 和经过晶体管 Q11 到端子 P13 连接于输出端子 P2。晶体管 Q12 用于上述电流镜像电路的输出，其射极连接于晶体管 Q9、Q10 的基极和晶体管 Q10 的集电极，基极连接于电阻 R11 和晶体管 Q9 的集电极的连接点上，从集电极向线路 32 输出如下所述与输入输出间电压 V_{i-o} 对应的电流 I_f 。所述动作控制电路 27 的晶体管 Q8 一旦导通，由电阻 R10 在晶体管 Q11 的基极上加上偏压，以此使该晶体管 Q11 导通，所述电流 I_f 被输出到所述线路 32。

而过电流保护电路 24 由，与上述晶体管 Q5、Q6 一样能够将差动放大器 31 流往驱动晶体管 Q2 的驱动电流加以旁路的旁路晶体管 Q13 和进行该旁路用的所述电阻 R5 及 R12 所构成。流经所述线路 32 的电流 I_f 流往旁路晶体管 Q13 的基极。而电阻 R5 的端电压经输入电阻 R12 输入该旁路晶体管 Q13 的基极。从而，该过电流保护电路 24，按照旁路晶体管 Q13 导通所需要的基极-射极间电压 V_{BE13} 满足式(4)的要求动作，

$$V_{BE13} \approx R12 \times I_f + R5 \times (I_f + I_d) \dots\dots (4)$$

从而，一旦由于过电流，所述输入输出间电压 V_{i-o} 变大，电流 I_f 变大，上式的 $R12 \times I_f$ 、 $R5 \times I_f$ 变大， $R5 \times I_d$ 变小，亦即驱动电流 I_d 受到抑制。于是对于过电流的保护动作得以进行。

在如上构成的控制电路 22 中，本发明的驱动电流控制电路 26 对输出晶体管 Q1 的损耗 P_o 的抑制动作详细叙述如下。输出晶体管 Q1 的输出电流 I_o 表达如下：

$$I_o = hFE \times I_d \dots\dots (5)$$

(其中, hFE 为输出晶体管 Q1 的电流放大率), 因此根据上述式 (1), 功率损耗 P_o 为:

$$P_o = V_{i-o} \times hFE \times I_d \dots\dots (6)$$

从而被理解为, 对应于电流放大率 hFE 和输入输出间电压 V_{i-o} 的关系, 以及该输入输出间电压 V_{i-o} , 可以用控制输出晶体管 Q1 的驱动电流 I_d 的方法, 将功率损耗 P_o 控制在规定水平以下。

与此相应, 在所述驱动电流抑制电路 26 的动作状态下, 式 (7) 成立。

$$V_{i-o} = 2 \times V_{BE} + R_{11} \times I_{11} + V_8 + V_{CE11}(\text{sat}) \dots\dots (7)$$

其中, V_{BE} 为晶体管 Q9、Q10、Q12 导通所需要的基极-射极间电压, I_{11} 为流经电阻 R11 的电流值, V_8 为在电阻 R8 的电压降, $V_{CE11}(\text{sat})$ 为晶体管 Q11 的集电极-射极间的饱和电压。

而由于晶体管 Q9、Q10 的电流镜像动作, $I_{11} \approx I_f$ 。从而, 在所述式 (7), 假如 $V_{i-o} = 3$ 伏特, $V_{BE} = 0.7$ 伏特, $R_{11} = 10$ 千欧姆, $V_8 = 0.2$ 伏特, $V_{CE11}(\text{sat}) = 0.1$ 伏特, 则 $I_f = 130$ 微安。而如果 $V_{i-o} = 20$ 伏特, 则 $I_f = 1.83$ 毫安。

从而, 根据所述式 (4), 与这样的电流 I_f 的增加成反比, 驱动电流 I_d 减少, 上述功率损耗 P_o 被控制在规定水平以下, 这样的驱动电流 I_d 的抑制动作得以实现。借助于此, 如图 5 的参考符号 $\beta 1$ 到 $\beta 2$ 、 $\beta 3$ 所示, 随着输入输出间电压 V_{i-o} 的增大, 输出电流得到抑制。

这样, 用输出晶体管 Q1 和控制电路 22 两片芯片构成, 在输出线路上不连接电流输出电阻, 实现低损耗的直流稳压电源电路 21, 对于输出晶体管 Q1 的功率损耗 P_o 的增大, 输出电流 I_o 受到抑制, 因此能够防患于未然, 防止输出晶体管 Q1 受损伤。而且因此可以不必随便增大输出晶体管 Q1 的额定电流, 可以缩小芯片尺寸。

而且, 一旦驱动电流抑制电路 26 经常主动工作, 在接近无负载状态下输入电压 V_i 高的情况下, 电流经过晶体管 Q9、Q11 流往输出端子 P2。另一方面, 晶体管基极-射极间的阈值电压, 每上升摄氏 1 度降低 2 毫伏。因此, 特别是在高温状态下, 随着上述基极-射极间电压 V_{BE} 的下降, 输出电压 V_o 发生并非希望的上升, 但是, 由于动作控制电路 27 的作用, 一旦驱动电流 I_d 减少, 驱动电流抑制电路 26 不主动工作, 从而, 也不会发生上面所说的不希望的情况。

下面根据图 6 对本发明的又一实施形态加以说明。

图 6 是本发明的又一实施形态的直流稳压电源电路 41 的电气回路图。该直流稳压电源电路 41 类似于上述直流稳压电源电路 21, 对应的部分使用相同的参考符

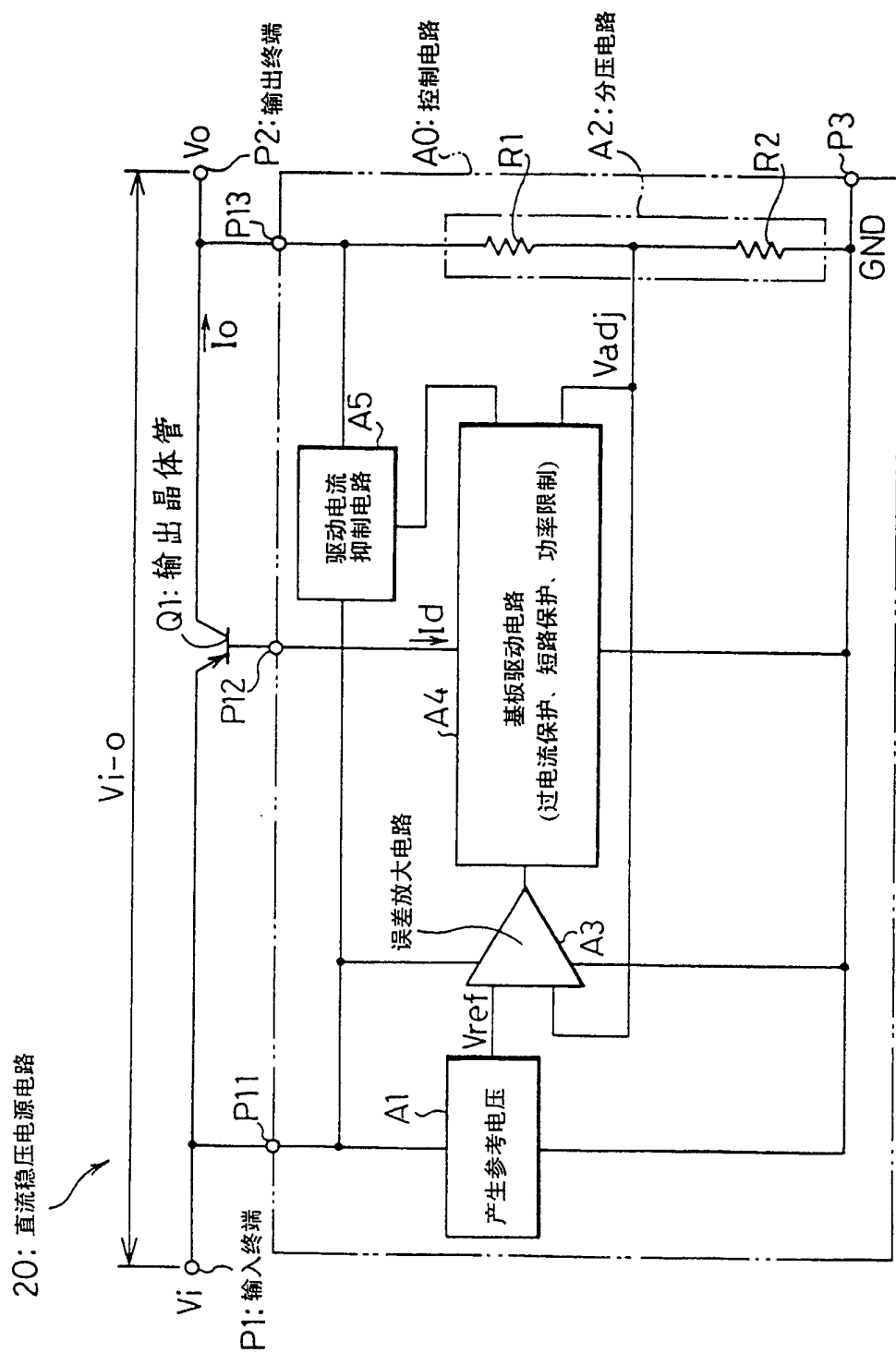
号,省略其说明。该直流稳压电源电路 41 中,动作控制电路 27a 由开关晶体管 Q21、电阻 R21 构成,开关晶体管 Q21 的基极连接于上述驱动晶体管 Q3 的集电极,即输出晶体管 Q1 的基极,集电极连接于上述电阻 R10 和晶体管 Q11 的基极,射极经电阻 R21 连接于上述输入端子 P1。

上述直流稳压电源电路 21 中,一旦驱动电流 I_d 达到规定水平以上,驱动电流抑制电路 26 即主动起作用,而也可以像这个直流稳压电源电路 41 那样,检测输出晶体管 Q1 的基极-射极间电压的上升,使驱动电流抑制电路 26 主动起作用。这样的结构,采用将输出晶体管 Q1 和控制电路 22 成一体封装等措施,适于在能够使开关晶体管 Q21 和输出晶体管 Q1 处于相同温度环境的情况下实施,可以简化进行动作控制所需的结构。

而且与该结构一样在输出晶体管和控制电路成一体构成的情况下可能实施的、上述输出晶体管为多集电极构造的结构相比,该结构也由于输出晶体管 Q1 不需要特殊构造,可以实现低成本。

还有,上述动作控制中,也可以检测例如所述驱动电流 I_d 变得比无负载值还大,或以超过规定的变化率变大等,检测所述驱动电流 I_d 的增加。

在发明的详细说明一项中说明的具体实施状态或实施例是为了清楚说明本发明的技术内容,不应该限定于这样的具体例子狭义地加以解释,在本发明的精神和下述权利要求书的范围内,可以进行各种变更后加以实施。



一
四

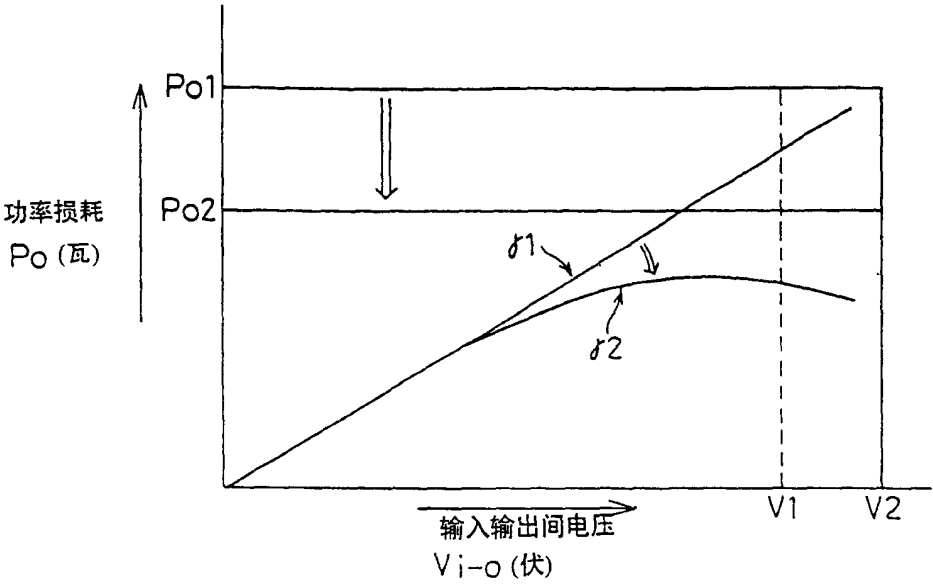


图 2

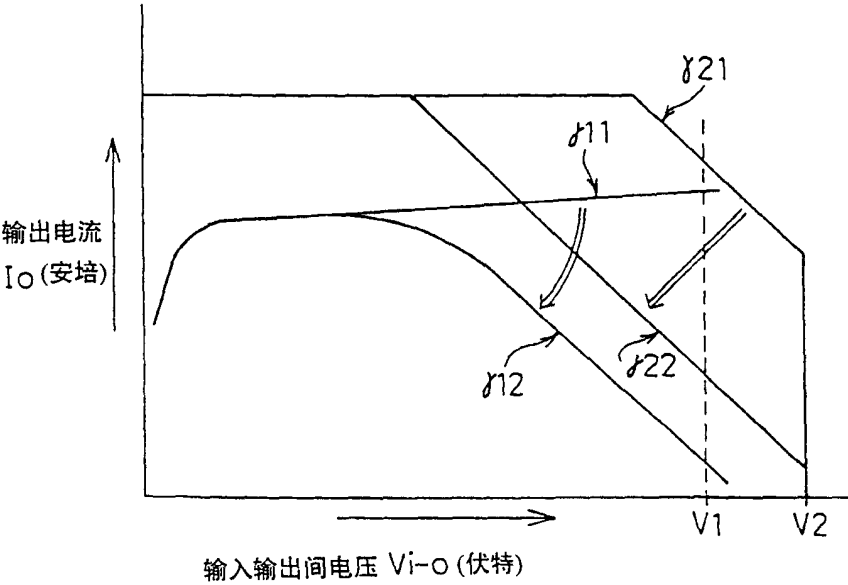


图 3

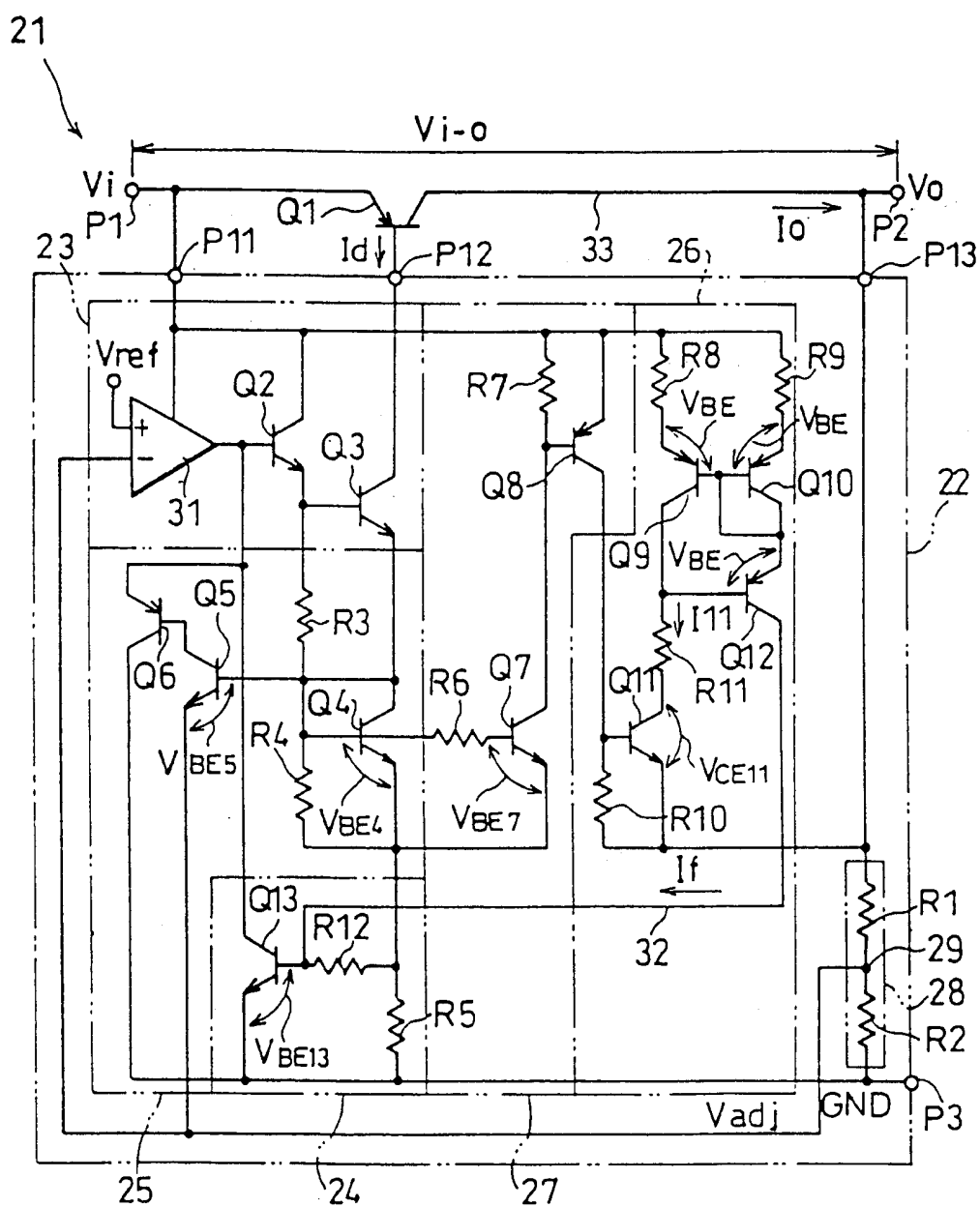


图 4

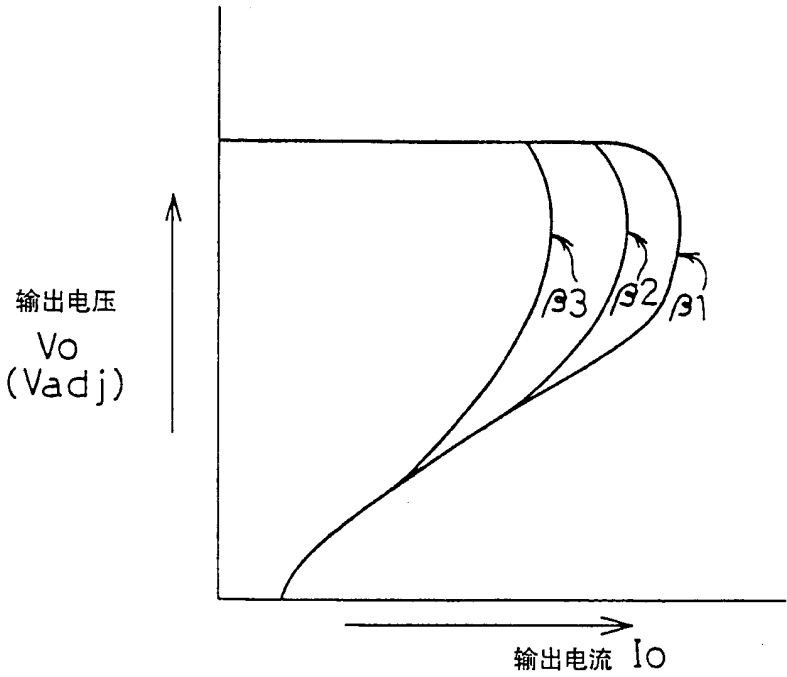


图 5

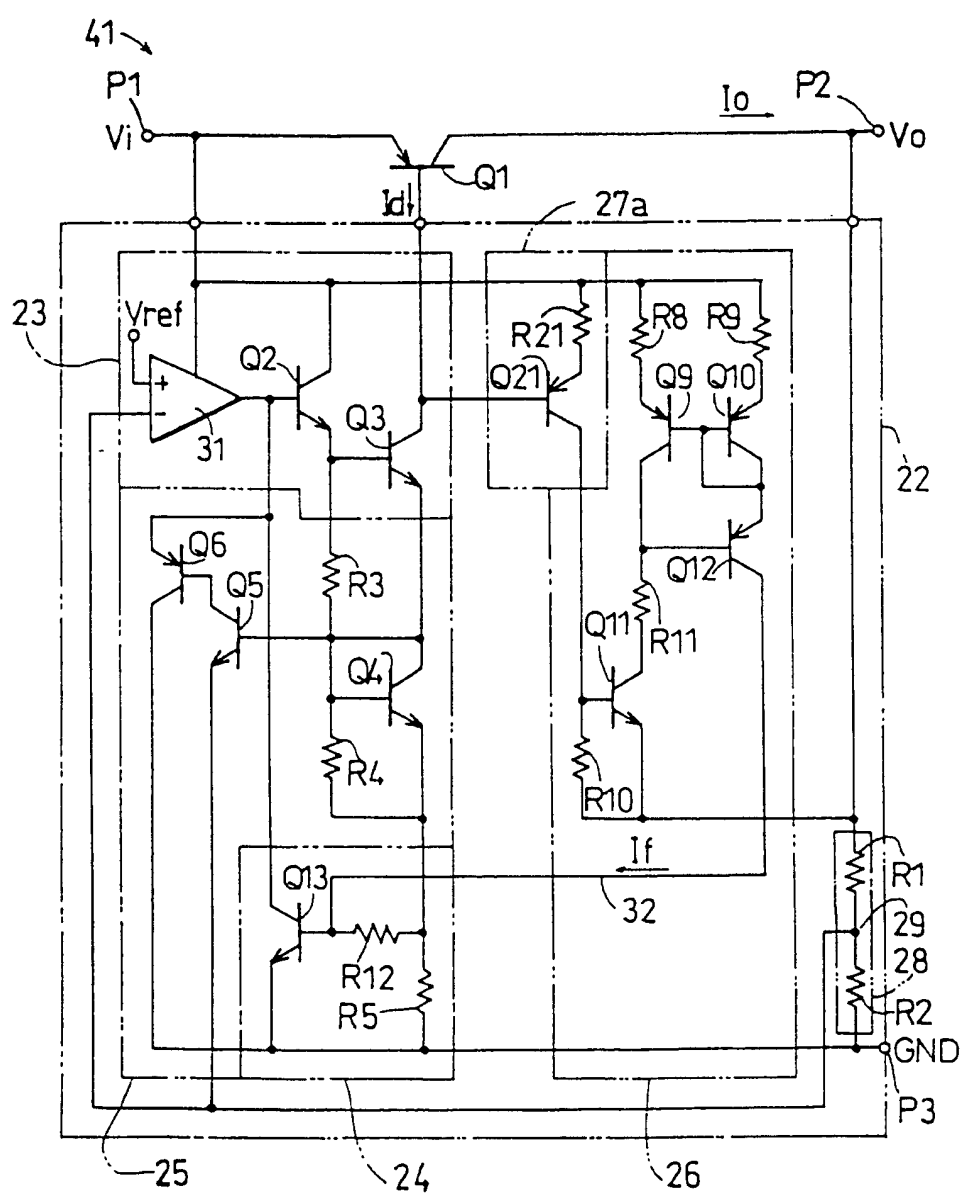


图 6

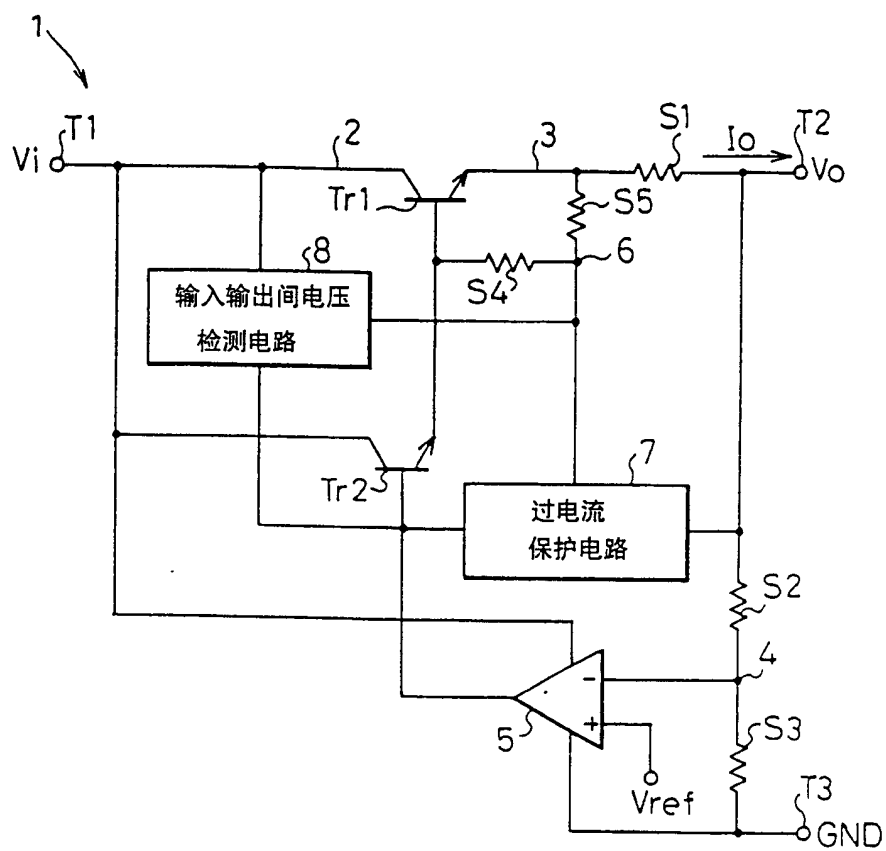


图 7

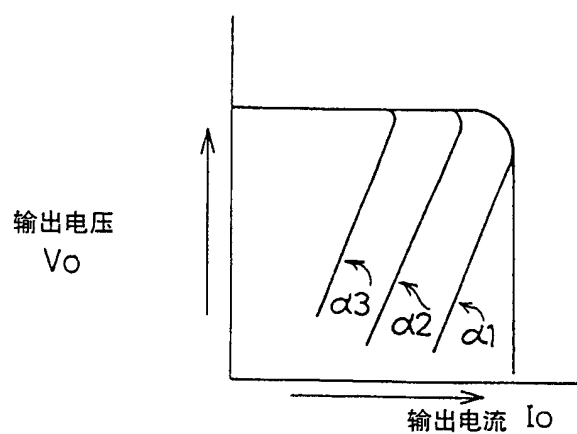


图 8

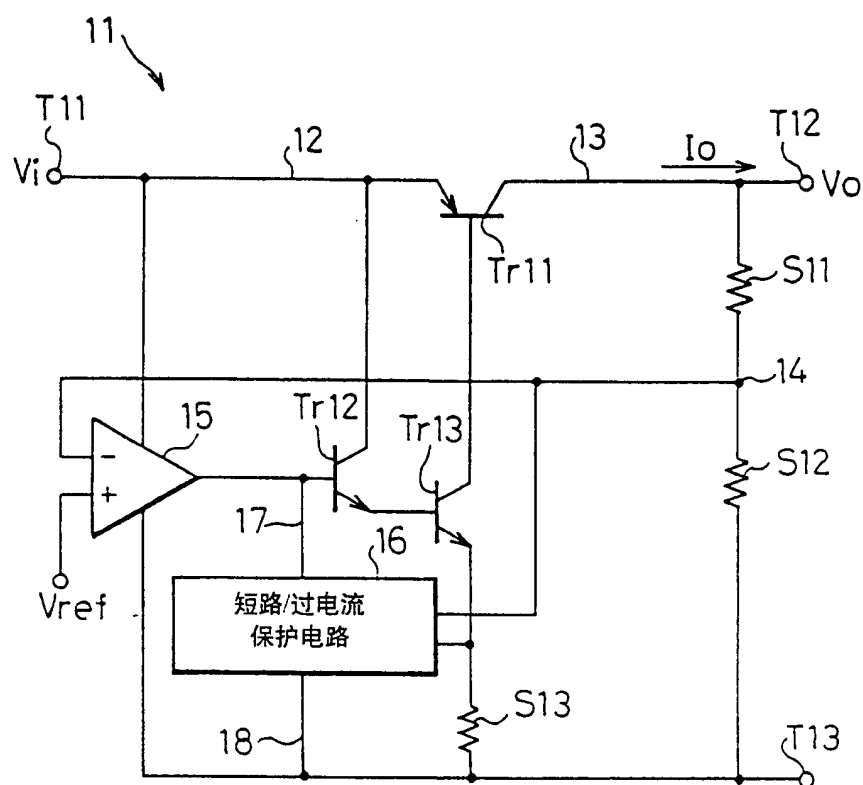


图 9

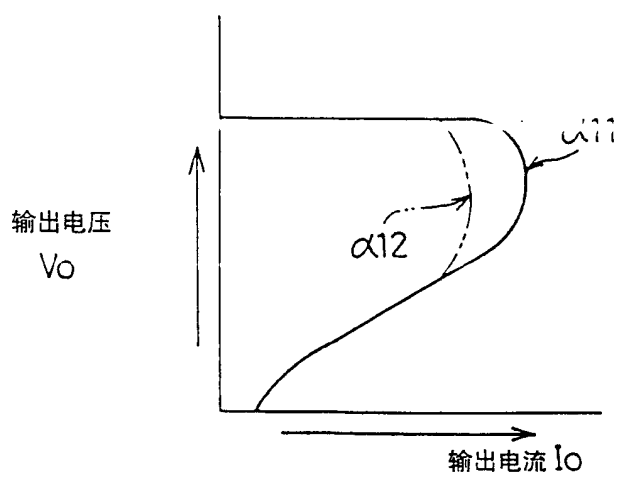


图 10