

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成 18 年 11 月 24 日 (2006.11.24)

【公表番号】特表 2006-501689(P2006-501689A)

【公表日】平成 18 年 1 月 12 日 (2006.1.12)

【年通号数】公開・登録公報 2006-002

【出願番号】特願 2005-500327(P2005-500327)

【国際特許分類】

H 0 1 L 29/786 (2006.01)

G 0 2 F 1/1343 (2006.01)

G 0 2 F 1/1345 (2006.01)

G 0 2 F 1/1368 (2006.01)

G 0 9 F 9/30 (2006.01)

H 0 1 L 51/50 (2006.01)

【F I】

H 0 1 L 29/78 6 1 8 B

G 0 2 F 1/1343

G 0 2 F 1/1345

G 0 2 F 1/1368

G 0 9 F 9/30 3 3 8

H 0 5 B 33/14 A

H 0 1 L 29/78 6 1 2 C

H 0 1 L 29/78 6 2 6 C

【手続補正書】

【提出日】平成 18 年 9 月 29 日 (2006.9.29)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

ディスプレイ内で使用されるアクティブマトリクスバックプレーンであって、

複数の画素と、

複数のカラムトランジスタであって、該複数のカラムトランジスタ内のカラムトランジスタは、複数の画素トランジスタのサブセットに電圧を印加する、複数のカラムトランジスタおよび / または

複数のロウトランジスタであって、該複数のロウトランジスタ内の少なくとも 2 つのトランジスタは、対応する画素トランジスタをオン / オフする、複数のロウトランジスタと

、
複数の画素トランジスタと

を含み、

該複数の画素トランジスタ内の画素トランジスタは、該複数の画素内の対応する画素を制御し、該複数の画素トランジスタ内のそれぞれの画素トランジスタ、該複数のカラムトランジスタ内のそれぞれのカラムトランジスタ、および該複数のロウトランジスタ内のそれぞれのトランジスタは、複数のナノワイヤトランジスタであり、該複数のナノワイヤトランジスタは、該トランジスタの第 1 のソース電極と第 1 のドレイン電極との間を延伸した複数のナノワイヤを含み、該複数のナノワイヤは、第 1 の材料からなるコアと、該コア

の回り配置されている第 2 の材料からなるシェル層とを含み、該第 1 の材料の組成は、該第 2 の材料の組成と異なり、該複数のナノワイヤトランジスタのそれぞれは、所望のレートで画素を少なくとも充電および放電するのに十分な平均数のナノワイヤを含む、アクティブマトリクスバックプレーン。

【請求項 2】

前記複数のカラムナノワイヤトランジスタのそれぞれは、少なくともソースノドレイン電極間を延伸した少なくとも 100 個のナノワイヤを含む、請求項 1 に記載のアクティブマトリクスバックプレーン。

【請求項 3】

前記複数のロウナノワイヤトランジスタのそれぞれは、少なくともソースノドレイン電極間を延伸した少なくとも 100 個のナノワイヤを含む、請求 1 に記載のアクティブマトリクスバックプレーン。

【請求項 4】

ナノワイヤエッジ電子回路をさらに含む、請求項 1 に記載のアクティブマトリクスバックプレーン。

【請求項 5】

ナノワイヤエッジ電子回路は、ナノワイヤバッファを含む、請求項 4 に記載のアクティブマトリクスバックプレーン。

【請求項 6】

ナノワイヤエッジ電子回路は、ナノワイヤシフトレジスタを含む、請求項 4 に記載のアクティブマトリクスバックプレーン。

【請求項 7】

ナノワイヤエッジ電子回路は、ナノワイヤレベルシフタを含む、請求項 4 に記載のアクティブマトリクスバックプレーン。

【請求項 8】

前記ディスプレイは、液晶ディスプレイである、請求項 1 に記載のアクティブマトリクスバックプレーン。

【請求項 9】

前記ディスプレイは、有機発光ディスプレイ (OLED) である、請求項 1 に記載のアクティブマトリクスバックプレーン。

【請求項 10】

前記 OLED は、ナノ結晶を含む、請求項 9 に記載のアクティブマトリクスバックプレーン。

【請求項 11】

前記ディスプレイは、エレクトロフォレティックディスプレイである、請求項 1 に記載のアクティブマトリクスバックプレーン。

【請求項 12】

前記ディスプレイは、プラズマディスプレイである、請求項 1 に記載のアクティブマトリクスバックプレーン。

【請求項 13】

前記ディスプレイは、エレクトロクロミックディスプレイである、請求項 1 に記載のアクティブマトリクスバックプレーン。

【請求項 14】

前記ディスプレイは、マイクロエレクトロメカニカル (MEM) ディスプレイである、請求項 1 に記載のアクティブマトリクスバックプレーン。

【請求項 15】

前記ディスプレイは、マイクロミラーディスプレイである、請求項 1 に記載のアクティブマトリクスバックプレーン。

【請求項 16】

前記ディスプレイは、電界放出ディスプレイである、請求項 1 に記載のアクティブマトリ

クスバックプレーン。

【請求項 17】

前記ディスプレイは、ナノチューブ電界放出ディスプレイである、請求項 16 に記載のアクティブマトリクスバックプレーン。

【請求項 18】

前記ディスプレイは、剛性である、請求項 1 に記載のアクティブマトリクスバックプレーン。

【請求項 19】

前記ディスプレイは、可撓性である、請求項 1 に記載のアクティブマトリクスバックプレーン。

【請求項 20】

前記ディスプレイは、非平面状である、請求項 1 に記載のアクティブマトリクスバックプレーン。

【請求項 21】

ベース基板を有する液晶ディスプレイであって、

(a) 複数の画素と、

(b) 複数の画素トランジスタであって、該複数の画素トランジスタ内の画素トランジスタは、該複数の画素トランジスタ内の対応する画素を制御する、複数の画素トランジスタと、

(c) 複数のカラムトランジスタであって、該複数のカラムトランジスタ内のカラムトランジスタは、該複数の画素トランジスタのサブセットに電圧を印加する、複数のカラムトランジスタと、

(d) 複数のロウトランジスタと

を含み、

該複数のロウトランジスタ内の少なくとも 2 つのロウトランジスタは、対応する画素トランジスタをオン / オフし、(i) 該複数の画素トランジスタ、(ii) 該複数のカラムトランジスタ、および (iii) 該複数のロウトランジスタ内の少なくとも 1 つは、複数のナノワイヤトランジスタであり、該複数のナノワイヤトランジスタは、該ナノワイヤトランジスタの第 1 のソース電極と第 1 のドレイン電極との間を延伸した複数のナノワイヤを含み、該複数のナノワイヤは、第 1 の材料からなるコアと、該コアの回り配置されている第 2 の材料からなるシェル層とを含み、該第 1 の材料の組成は、該第 2 の材料の組成と異なり、該複数のナノワイヤトランジスタのそれぞれは、所望のレートで画素を少なくとも充電および放電するのに十分な平均数のナノワイヤを含む、液晶ディスプレイ。

【請求項 22】

ナノワイヤエッジ電子回路をさらに含む、請求項 21 に記載の液晶ディスプレイ。

【請求項 23】

ナノワイヤエッジ電子回路は、ナノワイヤバッファを含む、請求項 22 に記載の液晶ディスプレイ。

【請求項 24】

ナノワイヤエッジ電子回路は、ナノワイヤシフトレジスタを含む、請求項 22 に記載の液晶ディスプレイ。

【請求項 25】

ナノワイヤエッジ電子回路は、ナノワイヤレベルシフトを含む、請求項 22 に記載の液晶ディスプレイ。

【請求項 26】

前記複数の画素トランジスタ内の画素トランジスタ、前記複数のカラムトランジスタ内のカラムトランジスタ、および前記複数のロウトランジスタ内のロウトランジスタは、ナノワイヤトランジスタである、請求項 21 に記載の液晶ディスプレイ。

【請求項 27】

(i) 前記複数の画素トランジスタ、(ii) 前記複数のカラムトランジスタ、および (

i i i) 前記複数のロウトランジスタのうちの少なくとも1つは、a - S i 薄膜トランジスタである、請求項 2 1 に記載の液晶ディスプレイ。

【請求項 2 8】

(i) 前記複数の画素トランジスタ、(i i) 前記複数のカラムトランジスタ、および(i i i) 前記複数のロウトランジスタのうちの少なくとも1つは、バルク S i 薄膜トランジスタである、請求項 2 1 に記載の液晶ディスプレイ。

【請求項 2 9】

(i) 前記複数の画素トランジスタ、(i i) 前記複数のカラムトランジスタ、および(i i i) 前記複数のロウトランジスタのうちの少なくとも1つは、有機半導体である、請求項 2 1 に記載の液晶ディスプレイ。

【請求項 3 0】

(i) 前記複数の画素トランジスタ、(i i) 前記複数のカラムトランジスタ、および(i i i) 前記複数のロウトランジスタのうちの少なくとも1つは、ポリ S i 薄膜トランジスタである、請求項 2 1 に記載の液晶ディスプレイ。

【請求項 3 1】

前記複数のトランジスタを形成するために用いられたナノワイヤは、実質的に平行に整列されている、請求項 2 1 に記載の液晶ディスプレイ。

【請求項 3 2】

前記複数のワイヤは、実質的にランダム状および等方状のうちの1つに整列されている、請求項 2 1 に記載の液晶ディスプレイ。

【請求項 3 3】

複数のナノワイヤカラムトランジスタは、カラムトレース間に配置されている、請求項 2 1 に記載の液晶ディスプレイ。

【請求項 3 4】

複数のナノワイヤカラムトランジスタは、カラムトレースとインライン配置されている、請求項 2 1 に記載の液晶ディスプレイ。

【請求項 3 5】

複数のナノワイヤロウトランジスタは、ロウトレース間に配置されている、請求項 2 1 に記載の液晶ディスプレイ。

【請求項 3 6】

複数のナノワイヤロウトランジスタは、ロウトレースとインライン配置されている、請求項 2 1 に記載の液晶ディスプレイ。

【請求項 3 7】

ナノワイヤトランジスタは、該ナノワイヤトランジスタのソースをドレイン電極に接続する少なくとも10個のナノワイヤを含む、請求項 2 1 に記載の液晶ディスプレイ。

【請求項 3 8】

ナノワイヤトランジスタは、該ナノワイヤトランジスタのソースをドレイン電極に接続する少なくとも100個のナノワイヤを含む、請求項 2 1 に記載の液晶ディスプレイ。

【請求項 3 9】

前記ベース基板は、可撓性材料である、請求項 2 1 に記載の液晶ディスプレイ。

【請求項 4 0】

前記ベース基板は、溶融温度が華氏 5 0 0 度未満の低融点材料である、請求項 2 1 に記載の液晶ディスプレイ。

【請求項 4 1】

前記ベース基板は、プラスチックである、請求項 2 1 に記載の液晶ディスプレイ。

【請求項 4 2】

前記ベース基板は、半透明材料である、請求項 2 1 に記載の液晶ディスプレイ。

【請求項 4 3】

ディスプレイ内で使用されるアクティブマトリクスバックプレーンであって、複数の画素と、

複数のアモルファスシリコン画素トランジスタであって、該複数の画素トランジスタ内の画素トランジスタは、該複数の画素内の対応する画素を制御する、複数のアモルファスシリコン画素トランジスタと、
複数のカラムトランジスタと
を含み、

該複数のカラムトランジスタ内のカラムトランジスタは、該複数の画素トランジスタのサブセットに電圧を印加し、該複数の画素トランジスタ内のそれぞれのカラムトランジスタは、ナノワイヤトランジスタであり、該ナノワイヤトランジスタは、該トランジスタの第1のソースコンタクトと第1のドレインコンタクトとの間を延伸した複数のナノワイヤを含み、該複数のナノワイヤは、第1の材料からなるコアと、該コアの回り配置されている第2の材料からなるシェル層とを含み、該第1の材料の組成は、該第2の材料の組成と異っており、該複数のナノワイヤトランジスタのそれぞれは、所望のレートで画素を少なくとも充電および放電するのに十分な平均数のナノワイヤを含む、アクティブマトリクスバックプレーン。

【請求項44】

前記第1の材料は、シリコンを含み、前記第2の材料は、 SiO_2 を含む、請求項1に記載のアクティブマトリクスバックプレーン。

【請求項45】

前記シェル層の周りに配置されているゲートコンタクトをさらに含む、請求項1に記載のアクティブマトリクスバックプレーン。

【請求項46】

前記第1の材料は、シリコンを含み、前記第2の材料は、 SiO_2 を含む、請求項21に記載の液晶ディスプレイ。

【請求項47】

前記複数のナノワイヤトランジスタのそれぞれは、少なくともソース/ドレイン電極間を延伸した少なくとも100個のナノワイヤを含む、請求項43に記載のアクティブマトリクスバックプレーン。