

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2019-12748

(P2019-12748A)

(43) 公開日 平成31年1月24日(2019.1.24)

(51) Int.Cl.

H05K 1/02 (2006.01)
H01L 21/82 (2006.01)

F 1

H05K 1/02
H01L 21/82

テーマコード(参考)

M 5E338
A 5FO64

審査請求 未請求 請求項の数 10 O L (全 23 頁)

(21) 出願番号

特願2017-127844 (P2017-127844)

(22) 出願日

平成29年6月29日 (2017. 6. 29)

(71) 出願人 000003078

株式会社東芝

東京都港区芝浦一丁目1番1号

(71) 出願人 317011920

東芝デバイス&ストレージ株式会社

東京都港区芝浦一丁目1番1号

(74) 代理人 100091982

弁理士 永井 浩之

(74) 代理人 100091487

弁理士 中村 行孝

(74) 代理人 100082991

弁理士 佐藤 泰和

(74) 代理人 100105153

弁理士 朝倉 悟

最終頁に続く

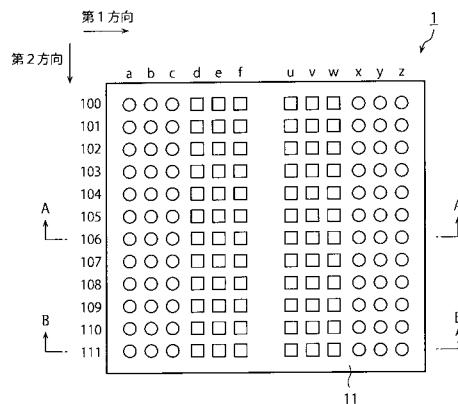
(54) 【発明の名称】プレッドボード、プレッドボードシステム及びプログラム

(57) 【要約】

【課題】ジャンパ線を不要とするプレッドボードを提供する

【解決手段】一実施形態に係るプレッドボードは、第1レイヤと、第2レイヤと、接続部と、を備える。第1レイヤは、複数の第1領域を備え、前記複数の第1領域のそれぞれは、端子と電気的に接続される少なくとも1つの端子着脱部を備えており、前記複数の領域のうち同じ1つの第1領域内に含まれる前記端子着脱部は相互に電気的に接続されるが、他の第1領域に含まれる前記端子着脱部とは電気的に絶縁される。第2レイヤは、複数の第2領域を備え、前記第1レイヤと多層構造を形成する。接続部は、前記第2レイヤの前記第2領域と、前記第1レイヤの所定の第1領域とを電気的に接続し、相互に絶縁されている複数の前記第1領域を、当該接続部及び当該第2領域を介して電気的に接続させる。

【選択図】図1



11

【特許請求の範囲】**【請求項 1】**

複数の第1領域を備え、前記複数の第1領域のそれぞれは、端子と電気的に接続される少なくとも1つの端子着脱部を備えており、前記複数の第1領域のうち同じ1つの第1領域内に含まれる前記端子着脱部は相互に電気的に接続されるが、他の第1領域に含まれる前記端子着脱部とは電気的に絶縁される、第1レイヤと、

複数の第2領域を備え、前記第1レイヤと多層構造を形成する、第2レイヤと、

前記第2レイヤの前記第2領域と、前記第1レイヤの所定の第1領域とを電気的に接続する接続部であって、相互に絶縁されている複数の前記第1領域を、当該接続部及び当該第2領域を介して電気的に接続させる、接続部と、

を備えるブレッドボード。

【請求項 2】

前記少なくとも1つの端子着脱部は、前記第1レイヤ上に備えられた複数の第1挿入口であり、前記複数の第1挿入口は、第1方向及び前記第1方向とは異なる第2方向に沿って前記第1レイヤ上に備えられ、

前記複数の第1領域のそれぞれは、前記第1方向に沿った複数の前記第1挿入口を備える第1領域であり、

前記第2レイヤは、前記第2領域に沿って備えられる複数の第2挿入口であって、前記所定の第1挿入口と物理的に接続する第2挿入口を備え、

前記第1レイヤ及び前記第2レイヤは、前記第1方向及び前記第2方向と略直交する第3方向に沿って多層構造を形成し、

複数の前記第2領域はそれぞれ、前記第2方向に沿った複数の前記第2挿入口を備え、前記複数の第2領域のうち同じ1つの第2領域内に含まれる前記第2挿入口は相互に電気的に接続される、

請求項1に記載のブレッドボード。

【請求項 3】

前記少なくとも1つの端子着脱部は、前記第1レイヤ上に備えられた複数の第1挿入口であり、前記複数の第1挿入口は、第1方向及び前記第1方向とは異なる第2方向に沿って前記第1レイヤ上に備えられ、

前記複数の第1領域のそれぞれは、前記第1方向に沿って備えられ、

前記複数の第2領域のそれぞれは、前記第2方向に沿って備えられ、

前記接続部は、前記第1領域に接続され、前記第2領域に接続可能な導体、又は、前記第2領域に接続され、前記第1領域に接続可能な導体である、

請求項1に記載のブレッドボード。

【請求項 4】

前記接続部は、メカニカルスイッチにより、接続状態を変更する請求項1乃至請求項3のいずれかに記載のブレッドボード。

【請求項 5】

前記接続部は、取り外し可能な線材により、接続状態を変更する請求項1乃至請求項3のいずれかに記載のブレッドボード。

【請求項 6】

複数の領域を備え、前記複数の領域のそれぞれは、端子と電気的に接続される少なくとも1つの端子着脱部を備えており、前記複数の領域のうち同じ1つの領域内に含まれる前記端子着脱部は相互に電気的に接続されるが、他の領域に含まれる前記端子着脱部とは電気的に絶縁される、レイヤと、

外部からの要求により、電気的に絶縁されている前記複数の領域のうち、任意の領域同士を電気的に接続させる、スイッチと、

を備えるブレッドボード。

【請求項 7】

前記スイッチを制御する制御信号を受信する、制御信号受信部と、

10

20

30

40

50

受信した前記制御信号に基づいて前記スイッチの状態を変更する、スイッチ状態変更部と、

をさらに備える請求項 6 に記載のブレッドボード。

【請求項 8】

前記スイッチ状態変更部は、半導体制御機構を備える請求項 7 に記載のブレッドボード。
。

【請求項 9】

請求項 7 又は請求項 8 に記載のブレッドボードと、

前記スイッチを制御する制御信号を生成する、制御信号生成部と、

生成された前記制御信号を前記制御信号受信部へと送信する、制御信号送信部と、
を備えるコンピュータを備えるブレッドボードシステム。 10

【請求項 10】

複数の領域を備え、前記複数の領域のそれぞれが、端子と電気的に接続される少なくとも 1 つの端子着脱部を備えており、前記複数の領域のうち同じ 1 つの領域内に含まれる前記端子着脱部が相互に電気的に接続されるが、他の領域に含まれる前記端子着脱部とは電気的に絶縁される、レイヤと、

電気的に絶縁されている前記領域同士を接続させるスイッチと、を備えるブレッドボードにおいて、前記スイッチを制御するプログラムであって、

コンピュータに、

前記領域同士の接続関係を示す所定のデータに基づいて、電気的に絶縁されている前記複数の領域のうち、任意の領域同士を電気的に接続させるように前記スイッチを制御する制御信号を生成する手段。 20

生成された前記制御信号を前記ブレッドボードに送信する手段、

として機能させるためのプログラム。

【発明の詳細な説明】

【技術分野】

【0001】

本発明の実施形態は、ブレッドボード、ブレッドボードシステム及びプログラムに関する。 30

【背景技術】

【0002】

電子回路のプロトタイプの作成においては、ブレッドボード、特に、はんだ付けが不要なソルダレスブレッドボードが広く使用されている。このブレッドボードは、端子を着脱することが可能な挿入口を備え、抵抗、キャパシタ、インダクタをはじめとする回路素子を自由に取り外しができるため、様々な回路のプロトタイピングにおいて、非常に有効な装置である。 40

【0003】

しかしながら、回路のプロトタイピングを行う際、多くの場合において素子の端子同士を接続するためのジャンパ線をブレッドボード上に設置する必要がある。回路が複雑になるほど多数のジャンパ線が必要とされ、かつ、ジャンパ線の設置自体も煩雑なものとなるため、回路の全体を見渡すのが困難になり、ジャンパ線そのものの設置ミスにも繋がる。さらに、ブレッドボード上において接続したい領域同士の距離は、まちまちであるため、ジャンパ線もそれらの距離に併せて様々な長さのものが必要となり、必要となる長さのジャンパ線を準備しておくか、又は、都度必要となる長さのジャンパ線を作成する必要がある。

【先行技術文献】

【特許文献】

【0004】

【特許文献 1】特開 2015 - 50317 号公報

【発明の概要】

10

20

30

40

50

【発明が解決しようとする課題】

【0005】

本実施形態が解決しようとする課題は、ジャンパ線を不要とするブレッドボードを提供することにある。

【課題を解決するための手段】

【0006】

一実施形態に係るブレッドボードは、第1レイヤと、第2レイヤと、接続部と、を備える。第1レイヤは、複数の第1領域を備え、前記複数の第1領域のそれぞれは、端子と電気的に接続される少なくとも1つの端子着脱部を備えており、前記複数の領域のうち同じ1つの第1領域内に含まれる前記端子着脱部は相互に電気的に接続されるが、他の第1領域に含まれる前記端子着脱部とは電気的に絶縁される。第2レイヤは、複数の第2領域を備え、前記第1レイヤと多層構造を形成する。接続部は、前記第2レイヤの前記第2領域と、前記第1レイヤの所定の第1領域とを電気的に接続し、相互に絶縁されている複数の前記第1領域を、当該接続部及び当該第2領域を介して電気的に接続させる。

10

【図面の簡単な説明】

【0007】

【図1】一実施形態に係るブレッドボードの平面図。

【図2】図1におけるA-A断面図及びB-B断面図。

【図3】一実施形態に係るブレッドボードの挿入口の例を示す図。

20

【図4】一実施形態に係るブレッドボードの回路図。

【図5A】一実施形態に係る接続部の一例を示す図。

【図5B】一実施形態に係る接続部の別の例を示す図。

【図5C】一実施形態に係る接続部のさらに別の例を示す図。

【図6】一実施形態に係るブレッドボードにおける素子配置の例を示す図。

【図7】図6の回路を示す回路図。

【図8】一実施形態に係るブレッドボードの別の例を示す図。

【図9】一実施形態に係る接続部の例を示す図。

【図10】一実施形態に係るブレッドボードシステムの機能を示すブロック図。

【図11】一実施形態に係るブレッドボードシステムの回路図。

30

【図12】一実施形態に係るブレッドボードシステムの処理の流れを示す図。

【図13】一実施形態に係るブレッドボードの使用例を示す図。

【図14】一実施形態に係るブレッドボードの別の使用例を示す図。

【図15】一実施形態に係るブレッドボードにおけるスイッチの例を示す図。

【図16】一実施形態に係るブレッドボードにおけるスイッチの別の例を示す図。

【発明を実施するための形態】

【0008】

以下、図面を参照して、本発明の実施形態について説明する。本実施形態は、本発明を限定するものではない。なお、特に明記しない限り各図において同一の符号は、同一のものを示し、説明を省略することがある。なお、以下の説明においては、説明のため、 12×6 の島領域の挿入口が対になっている 12×12 の挿入口を備えるブレッドボードについて説明するが、大きさはこの限りではなく、一般的な範囲において任意のブレッドボードの大きさ及び任意の挿入口の数、設置形状にできるものとする。ここで言う島領域とは、例えば、図1におけるa～fの列を含む領域と、u～zの列を含む領域とを便宜的に示す。

40

【0009】

(第1実施形態)

本実施形態は、多層構造のソルダレスブレッドボード(以下、本明細書では、単にブレッドボードという。)であって、第1層において、相互に絶縁する複数の第1領域であって、それぞれの第1領域内に備えられる回路素子の端子を着脱する挿入口同士は、電気的に接続され、かつ、それぞれの第1領域が絶縁されており、第2層において、これらの絶

50

縁する第1領域同士を接続することにより、ジャンパ線を不要とするプレッドボードについて説明する。

【0010】

図1及び図2(a)、図2(b)を用いて、本実施形態に係るプレッドボードの多層構造について説明する。図1は、本実施形態に係るプレッドボード1の平面図であり、図2(a)は、本実施形態に係るプレッドボード1の図1におけるA-A断面図であり、図2(b)は、B-B断面図である。

【0011】

図1において、端子を着脱する端子着脱部である挿入口は、外側の3列が円形であり、その他のものが矩形であるが、これは説明のために区別して図示したものであり、実際は同じ形状の挿入口であってもよいし、図に示されたとおり別の形状であってもよい。この図1に示すように、プレッドボード1は、平面視において一般的なプレッドボードと同等のものである。以下の説明において、方向を、便宜上、第1方向(図において水平方向)と、第2方向(図において垂直方向)との組み合わせで表す。

10

【0012】

一方で、プレッドボード1は、図2(a)の断面図に示すように、多層構造、例えば、第1レイヤ10及び第2レイヤ20を重ねた2重構造を形成している。以下、第1レイヤ10の挿入口である第1挿入口を行番号(100~111)及び列番号(a~f、u~z)と示し、同様に、第2レイヤ20の挿入口である第2挿入口を行番号(200~211)及び列番号(a~c、x~z)と示して説明する。例えば、図1において、一番左上の第1挿入口を、第1挿入口100aと表し、その右となりの第1挿入口を第1挿入口100bと表す。

20

【0013】

また、第1レイヤ10と、第2レイヤ20との重なる方向を、便宜上、第3方向とする。例えば、第1方向、第2方向及び第3方向は、それぞれ直交する方向である。ここで、直交するとは、厳密に直交している必要は無く、一般的に直交しているとみられる角度であればよい。

20

【0014】

まず、第1レイヤ10について説明する。図2(a)に示すように、第1レイヤ10は、絶縁体の基板11内に、第1挿入口106と、各第1挿入口106の下に設置された導体1206とを備えて形成される。一般的なプレッドボードと同様に、例えば、第1方向にそって、左右に分かれたそれぞれの領域において、各第1挿入口は電気的に接続される。

30

【0015】

すなわち、第1挿入口106a、106b、・・・、106fに挿入された端子同士が電気的に接続され、第1挿入口106u、106v、・・・、106zに挿入された端子同士が電気的に接続される。そして、第1挿入口106aと第1挿入口106uといった別の第1領域にある挿入口に挿入された端子同士は絶縁されている。導体1206同士の間に基板11の絶縁体部分が備えられることにより、左右の第1領域は絶縁される。

40

【0016】

導体1206は、例えば、第1方向に沿って各第1挿入口106に沿って設置された板バネを利用した接点を有する導体である。板バネを利用する場合、各第1挿入口106に挿入された端子を、第2方向に沿って挟み込み、端子と導体1206とが接点を有する構造となる。このようにすることにより、それぞれの第1領域における第1挿入口106に挿入された端子同士が電気的に接続される。

【0017】

図2(a)に示すように、左右の第1領域それぞれに導体1206を設置することにより、左右それぞれの第1領域において、第1挿入口106に挿入された端子同士は電気的に接続され、左右の第1領域をまたがった第1挿入口106同士は、絶縁された上述したような構造となる。そして、別の行に存在する第1挿入口同士、例えば、第1挿入口10

50

6 a と第 1 挿入口 1 0 7 a とは、後述する第 2 レイヤ 2 0 と同様の構造により絶縁されている。

【 0 0 1 8 】

上述の構造は一般的なプレッドボードと同様であるが、第 1 レイヤ 1 0 の下に設置された第 2 レイヤ 2 0 に備えられる第 2 挿入口と接続する点において、一般的なプレッドボードとは異なる。例えば、第 1 レイヤ 1 0 において、第 2 挿入口と接続する第 1 挿入口の裏面は、絶縁体の基板 1 1 が途切れるように形成される。

【 0 0 1 9 】

図 2 (a) においては、第 1 挿入口の存在する第 1 領域にわたって基板 1 1 が途切れるような構造となっているが、これには限らず、第 2 挿入口と接続する必要がある第 1 挿入口の基板 1 1 の裏面の部分において第 2 挿入口と接続するための接続口が設けられているような構造であってもよい。別の例としては、各第 1 挿入口の裏面において、第 1 挿入口と同一の配置で接続口が設けられていてもよい。

10

【 0 0 2 0 】

また、例えば、第 1 挿入口 1 0 6 b に挿入された接続部が第 2 挿入口 2 0 6 a 等の本来接続されるべきではない挿入口と接続しないように、第 1 挿入口 1 0 6 b と、第 2 挿入口 2 0 6 a との間に導体 1 2 0 6 の上記の板バネ構造の動作を邪魔しない、導体又は絶縁体の遮蔽物を設けてもよい。

20

【 0 0 2 1 】

次に、第 2 レイヤ 2 0 について説明する。第 2 レイヤ 2 0 は、絶縁体の基板 2 1 に、第 2 挿入口 2 0 6 を備えて構成される。第 1 レイヤ 1 0 が第 1 方向に沿って電気的に接続される第 1 領域が存在するのに対し、第 2 レイヤ 2 0 は、第 2 方向に沿って電気的に接続される第 2 領域が存在する。すなわち、第 2 レイヤ 2 0 の第 2 挿入口 2 0 0 a 乃至 2 1 1 a 及び導体 2 2 a との関係は、例えば、第 1 レイヤ 1 0 の第 1 挿入口 1 0 6 a 乃至 1 0 6 f 及び導体 1 2 0 6 との関係に相当する。

20

【 0 0 2 2 】

第 2 レイヤ 2 0 は、絶縁体の基板 2 1 内に、第 2 挿入口 2 0 6 と、各第 2 挿入口 2 0 6 の下に設置された導体 2 2 とを備えて形成される。第 2 レイヤ 2 0 は、上述したように、第 2 方向に沿った第 2 領域であって、当該第 2 領域に備えられた第 2 挿入口 2 0 0 a 、 2 0 1 a 、 . . . 、 2 1 1 a に挿入された端子が相互に電気的に接続される第 2 領域を有する一方で、第 1 方向に沿った第 2 挿入口、例えば、第 2 挿入口 2 0 6 a 、 2 0 6 b 、 . . . 、 2 0 6 z に挿入された端子が相互に絶縁されるように形成される。すなわち、第 2 挿入口同士は、第 1 方向に沿って相互に絶縁され、第 2 方向に沿って相互に電気的に接続される。

30

【 0 0 2 3 】

第 2 方向に沿って第 2 挿入口同士が接続されるのは、上述したとおり、第 1 挿入口 1 0 6 同士が接続する構成と同様であるので、説明は省略する。第 1 方向に沿って、第 2 挿入口同士は、相互の導体 2 2 a 、 2 2 b 、 . . . 、 2 2 z との間に絶縁体の基板 2 1 が存在することにより絶縁される。例えば、第 2 挿入口 2 0 6 a に挿入された端子は、板バネの接点の形状をしている第 2 方向に沿って備えられる導体 2 2 a により、第 1 方向に挟まれ、第 2 方向に沿った第 2 領域において電気的に接続されるが、第 1 方向に沿った他の第 2 挿入口とは絶縁される。

40

【 0 0 2 4 】

そして、第 2 挿入口は、第 1 挿入口と物理的（空間的）に接続される。例えば、第 2 挿入口 2 0 6 a は、第 1 挿入口 1 0 6 a と物理的に接続された空間を有し、第 1 挿入口 1 0 6 a に所定の長さ以上の導体の接続部を挿入することにより、第 1 挿入口 1 0 6 a が含まれる第 1 領域と、第 2 挿入口 2 0 6 a が含まれる第 2 領域とが電気的に接続される。

【 0 0 2 5 】

図 2 (b) は、図 1 における B - B 断面図である。この図 2 (b) に示すように、第 1 レイヤ 1 0 において、島毎に絶縁されておらず、第 1 方向に沿って全ての第 1 挿入口が電

50

気的に接続される第1領域を有していてもよい。このようにすることにより、例えば、電源V_{dd}、V_{cc}が図1における左の島に接続されている場合において、右の島において電源V_{dd}、V_{cc}を使用する際など、左右の島で同一の電圧又は電位差を用いた回路を生成することが可能となる。以下の説明では、第1レイヤにおいて、第1挿入口109a、109b、…、109zが電気的に接続され、第1挿入口110a、110b、…、110zが電気的に接続され、第1挿入口111a、111b、…、111zが電気的に接続されているものとする。

【0026】

図3は、第1レイヤ10及び第2レイヤ20について、挿入口の位置関係を示す図である。この図3に示すように、第2レイヤ20に存在する第2挿入口には、対応する第1挿入口が存在するが、全ての第1挿入口に対して対応する第2挿入口が存在していなくてもよい。例えば、第1挿入口100aに対しては、第2挿入口200aが物理的に接続されているが、第1挿入口100dに対して物理的に接続される第2挿入口は存在しない。

10

【0027】

図中の破線は、破線で囲まれた領域内にあるそれぞれの挿入口が、同一の領域内において電気的に接続されていることを示す。第1レイヤ10上においては、例えば、図3に示すように、第1領域1001、1002、1011、1012、…、1101、1111に備えられている第1挿入口同士が電気的に接続される。一方で、例えば、第1領域1001と第1領域1002に備えられる第1挿入口同士は、絶縁されている。第2レイヤ20においては、例えば、第2領域23aに備えられる第2挿入口同士が電気的に接続され、一方で、第2領域23aと第2領域23bに備えられる第2挿入口同士は、絶縁されている。

20

【0028】

図4は、これらの接続関係を模式的に抜き出した回路図である。回路図に示す通り、第1レイヤ10及び第2レイヤ20との間には、接続部が備えられる。例えば、第1挿入口100a及び第2挿入口200aとの間には、接続部であるスイッチ400aが備えられ、第1挿入口100a及び第2挿入口200aとが電気的に接続され、又は、電気的に絶縁される。

30

【0029】

例えば、スイッチ400aが閉じた状態である場合、すなわち、第1挿入口100aと第2挿入口200aとが電気的に接続されている場合、第1レイヤの第1領域1001と、第2レイヤの第2領域23aとが電気的に接続された状態となる。この状態において、例えば、スイッチ411aが電気的に接続された状態にされると、第2レイヤ20の第2領域23aと、第1レイヤ10の第1領域1111とが電気的に接続された状態となる。すなわち、この場合、第1レイヤ10の第1領域1001と第1領域1111とが電気的に接続された状態となる。

40

【0030】

このように、第2レイヤ20上において電気的に接続されている第2領域を介して、第1レイヤ10上において絶縁されている第1領域同士を、電気的に接続することが可能である。

40

【0031】

図5A乃至図5Cは、これらの接続部の例を示す図である。図5A乃至図5Cの各図は、図1におけるA-A断面における模式図である。なお、説明に必要の無い部分の図示は省略している場合がある。

50

【0032】

図5Aは、接続部として、ブレッドボード1に備えつけられたメカニカルスイッチとしてプッシュ式のトグルスイッチを用いる例である。スイッチ406aは、押下されているかいないかには関わらず導体1206と接触しているが、押下されていない状態においては導体22aとは接触していない。すなわち、押下されていない場合は、スイッチ406aは、導体1206に電気的に接続しているのみである。

【0033】

一方で、スイッチ406aが押下されると、スイッチ406aは、導体1206及び導体22aの双方と接触する。すなわち、導体1206及び導体22aはスイッチ406aを介して電気的に接続されることとなる。このように、例えば、導体のスイッチ406aを押し下げることにより、第1挿入口106aと第2挿入口206aとが電気的に接続され、第1領域1061と、第2領域23aとが電気的に接続される。

【0034】

なお、ここで言う押下とは、第3方向に沿って第1レイヤ10から第2レイヤ20の方向へ押し込むことをいい、必ずしも鉛直方向下向きに押し込むことのみを示す表現ではない。

10

【0035】

図5Aに示すようにスイッチ406b及びスイッチ406zが押下され、他のスイッチ406a、406c、406x、406yが押下されない場合、第1領域1061と第2領域23bとが電気的に接続され、第1領域1062と第2領域23zとが電気的に接続される。この状態において、例えば、図示しないスイッチ407bが押下されると、第1領域1061と第1領域1071とを電気的に接続される。

20

【0036】

図5Bは、メカニカルスイッチとしてスライド式のトグルスイッチを用いた接続部の別の例を示す図である。この図5Bに示すように、第3方向に動作させるスイッチのみならず、メカニカルスイッチの切り替え方向を第1方向あるいは第2方向へと変換することも可能である。

20

【0037】

さらには、図5Aにおいて、第3方向に対する上下の動作を逆にするようなメカニカルスイッチでもよい。このようにすることにより、スイッチのon状態である場合には、スイッチが上がった状態となり、視覚的にとらえやすくなる。また、別の例としては、押下すると色が変わるようにスイッチを用いてもよい。このようにすることによっても、視覚的に回路の状態をとらえやすくすることができる。

【0038】

なお、図5A及び図5Bにおいては、メカニカルな機構については図示していないが、適宜使用してもよい。例えば、図5Aにおいて、バネと留め具を用いることにより、押下されonとなっているスイッチを再度押下することにより、押下解除の状態となりスイッチをoffにするような機構を設けてもよい。

30

【0039】

図5Cは、接続部の別の例を示す図である。図5Cにおいて、接続部は、スイッチをoffにする場合、すなわち、例えば第1挿入口106aと第2挿入口206aとを電気的に接続しない場合には、何もせず、スイッチをonにする場合、例えば、第1挿入口106bと第2挿入口206bとを接続する場合には、スイッチ406bとして導体のジャンパピン等の線材を用いることにより実現される。

【0040】

なお、これら図5A乃至図5Cにおいて、接続部は導体であるものとしたが、接続部の全てが導体である必要は無く、第1挿入口に備えられる導体と第2挿入口に備えられる導体との接触部分について電気的に接続できるようにされていればよい。例えば、第1レイヤ10から上の部分については絶縁体で形成したり、又は、絶縁体で覆われていたりしてもよい。

40

【0041】

図6は、ブレッドボード1を用いた回路の例として、ブレッドボード1上においてLED (Light Emitting Diode) を点灯させる例を示す図である。なお、接続部として、図5Aに示すメカニカルスイッチを用いている。

【0042】

図6に示すように、電池90が第1挿入口100f及び第1挿入口111fに接続され

50

、LED 91が、第1挿入口102f及び第1挿入口103fに接続され、抵抗92が第1挿入口104f及び第1挿入口108fへと接続されている。この状態において、接続部を形成するメカニカルスイッチがいずれも押下されていない場合、電池90に繋がれている第1領域は、陽極と陰極でそれぞれ独立しているため、LED 91は点灯しない。

【0043】

ここで、スイッチ400b及びスイッチ402bを押下すると、第2レイヤ20の第2領域23bを介して電池90の陽極が接続される第1領域1001と、LED 91のアノードが接続される第1領域1021とが接続される。すなわち、電池90の陽極と、LED 91のアノードとが接続される状態となる。

【0044】

同様に、スイッチ403c及びスイッチ404cを押下することにより、LED 91のカソードと抵抗92の一方の端子が第2領域23cを介して接続され、スイッチ408a及びスイッチ411aを押下することにより、抵抗92の他方の端子と電池90の陰極とが接続されることとなる。この結果、電池90の陽極と陰極との間の電圧により、LED 91が点灯された状態となる。

【0045】

図7は、図6におけるLEDの点灯回路を回路図に示したものである。この図7に示すように、電池90の陽極は、第1挿入口100fを介して第1領域1001と接続される。第1領域1001は、第1挿入口100bと第2挿入口200bとを接続するスイッチ400bを介して第2領域23bと接続される。同様に、第2領域23bと第1領域1021がスイッチ402bを介して、第1領域1031と第2領域23cがスイッチ403cを介して、第2領域23cと第1領域1041がスイッチ404cを介して、第1領域1081と第2領域23aがスイッチ408aを介して、第2領域23aと第1領域1111がスイッチ411aを介して、それぞれ接続されることにより、1つの閉回路を形成する。このように第1レイヤ10と第2レイヤ20との間を接続部であるスイッチを介して領域毎に電気的に接続することにより、回路を生成することができる。

【0046】

以上のように、本実施形態によれば、第1レイヤ10上において相互に絶縁されている第1領域同士を、第2レイヤ20を介することにより、電気的に接続することが可能となる。この接続は、第1レイヤ10と第2レイヤ20間の接続する接続部（スイッチ）を用いることにより実行される。接続部は、ブレッドボード1に備えつけられているメカニカルスイッチ、ブレッドボード1から取り外し可能なジャンパピン等の線材、又は、その他の接続素子でよい。また、スイッチにより第1レイヤ10における第1領域同士の接続状況を変更させることができるために、一般的にブレッドボードと同様に、回路設計のプロトタイピングにおいて様々な回路素子の配置を試すことが可能となる。

【0047】

このように、物理的なスイッチを用いることにより、従来のブレッドボードにおいては、絶縁されている領域同士を接続するためにジャンパ線が必要であったが、このジャンパ線を必要としないブレッドボード1が実現される。さらに、この結果、ブレッドボード1上には、ジャンパ線が存在しなくなり、回路全体の見通しがよい回路設計を行うことが可能となる。

【0048】

また、接続部をアナログスイッチにすると、オン抵抗等により抵抗値が高くなったり、さらに、アナログスイッチを含む半導体スイッチにすると、ノイズに弱くなったり、定格以上の電流、電圧が印加されることにより容易に故障したりする。一方で、本実施形態のように、トグルスイッチをはじめとするメカニカルスイッチやジャンパピンのような線材を用いることにより、このような問題は、発生しづらくなる。さらには、スイッチの切り替えに電気を使用しないため、スイッチを動かすための特別な電気的なロジックが必要とはならず、消費電力を抑制することにも繋がる。

【0049】

10

20

30

40

50

(第1実施形態の変形例)

上述した第1実施形態においては、2層構造であるとしたが、これには限られず、プレッドボード1は、さらに多層の構造であってもよい。図8は、一例として、3層構造としたプレッドボード1の各レイヤにおける電気的に接続されている領域を示すものである。

【0050】

第1レイヤ10及び第2レイヤ20については、上述した第1実施形態と同様である。ただし、第2レイヤ20の第2挿入口の裏面に、第1レイヤ10と同様に第3レイヤ30の第3挿入口との接続口が存在している。

【0051】

例えば、第3レイヤ30には、第3挿入口300a、301a、…、311aを備える第3領域33aと、同様に第3挿入口300b、…、311bを備える第3領域33bと、第3挿入口300y、…、311yを備える第3領域33yと、第3挿入口300z、…、311zを備える第3領域33zとを備える。

10

【0052】

このような状態において、第3領域33a及び第3領域33zを電圧Vddとし、第3領域33b及び第3領域33yを電圧Vccとすることにより、参照電圧が必要である場合、あるいは、電源としてこれらの電圧を必要とする場合に利用することが可能となる。利用する必要がある第1レイヤ10上の第1領域と第3レイヤ30上の第3領域とを接続することにより、望んだ電圧を印加することができる。

20

【0053】

電圧を上記のように第3レイヤ30の第3領域に設定する場合、例えば、プレッドボード1に電源用のジャックを設けてもよい。このようにすることにより、第3レイヤ30と接続することにより、第1レイヤ10又は第2レイヤ20の任意の領域の電位を望んでいるものとすることもできる。

【0054】

図9は、図8の3層構造の場合に用いる接続部としてのジャンパピンの例を示す図である。図9(a)は、第1レイヤ10と第2レイヤ20を接続するためのものであり、第1レイヤ10と第2レイヤ20の導体に接触する長さがあれば足りる。

【0055】

図9(b)に示すジャンパピンは、第1レイヤ10、第2レイヤ20及び第3レイヤ30のそれぞれを接続するためのジャンパピンであり、それぞれのレイヤの導体と接続するように形成される。

30

【0056】

図9(c)に示すジャンパピンは、第1レイヤ10と第3レイヤ30とを接続するためのものであり、長さは、図9(b)に示すものと同等であるが、第2レイヤ20の導体と接触する可能性のある部分において、例えば、導体の周りにおいて絶縁体によるコーティングを設けたものである。

【0057】

図9(d)に示すジャンパピンは、第2レイヤ20と第3レイヤ30とを接続するためのものであり、長さは、図9(b)に示すものと同等であるが、第1レイヤ10の導体と接続する可能性のある部分において絶縁体を設けたものである。

40

【0058】

このような図9(a)乃至図9(d)に示されるジャンパピンを用いることにより、第1レイヤ10乃至第3レイヤ30間の領域を電気的に接続することが可能となる。なお、これらのジャンパピンの頭部をそれぞれ別の色に着色しておくことにより、いずれのレイヤ同士が当該ジャンパピンを差し込んだ挿入口において接続されていることを明確にしてよい。さらに、電圧Vdd用のピンと、電圧Vcc用のピンとを別の色にしておくことにより、どこに電圧Vdd又は電圧Vccが印加されているのかを明確にすることもできる。

【0059】

50

なお、4層以上にしてもよく、例えば、第4レイヤには、第1挿入口の各行について第1方向のa～f、u～zを全て繋ぐ第1方向に沿った第4領域を設けてもよい。そして、図4等における第1領域1091、1101、1111についても左右の島に分けるようにしてもよい。このようにすることにより、第1レイヤ10上の第1領域をさらに自由に設計することも可能となる。もちろん、接続部についても適宜適當なものを用意する。

【0060】

(第2実施形態)

前述した第1実施形態は、プレッドボード1において、接続部の接続状況及びボード上の回路措置の配置を再現することにより、プロトタイプした回路を再現することが可能であるが、本実施形態においては、例えば、ソフトウェアによる情報処理によって自動的にスイッチ、すなわち、接続部の切り替えを行い、ボード上の素子の配置を行うだけで同等の回路を再現しようとするものである。

10

【0061】

図10は、本実施形態に係るプレッドボードシステム2の機能を示すブロック図である。この図10に示すように、プレッドボードシステム2は、プレッドボード1と、プレッドボード1の第1レイヤ10と第2レイヤ20との接続部であるスイッチ40を切り替えるための制御信号を生成し、出力する制御装置50とを備える。

20

【0062】

制御装置50は、回路情報取得部51と、制御信号生成部52と、出力部53と、制御信号送信部54と、を備える。

【0063】

回路情報取得部51は、入力された回路に関する情報を取得する。回路に関する情報とは、例えば、前述した実施形態における図7の閉回路を単純化した回路図等である。別の例としては、図示しないディスプレイに表示されたプレッドボード上に、入力インターフェースを介して設置した複数の回路素子と、当該複数の回路素子の端子同士を結ぶ導線とを設置したものであってもよい。導線は、複数の回路素子の端子の接続状態を、図で表してもよいし、複数の回路素子の端子のうち、どの端子同士が接続されるのかを示すテキストや表を用いてグラフ形式で表現されたものであってもよい。回路情報取得部51は、このような回路に関する情報を取得する。

30

【0064】

制御信号生成部52は、取得された回路に関する情報から、少なくとも第1レイヤ10及び第2レイヤ20のいずれの挿入口同士を接続させるかを示すスイッチ40の情報を、制御信号として生成する。また、スイッチ40の情報のみならず、回路素子の配置の情報を生成してもよい。例えば、後述するスイッチ状態変更部61がFPGA(Field Programmable Gate Array)である場合、スイッチ40を制御するための信号を発生させるFPGAの最適化をしたものを作成して生成してもよい。

【0065】

出力部53は、制御信号生成部52が生成したスイッチ40の制御信号と、回路素子の配置情報を出力する。例えば、各種情報を、ディスプレイ上に映像として出力してもよいし、データとして出力してもよい。また、FPGAの最適化を行った場合には、当該FPGAを記述するDSL(Domain Specific Language)(あるいは、HDL(Hardware Description Language))等を出力してもよい。

40

【0066】

制御信号送信部54は、生成された制御信号をプレッドボード1へと送信する。送信は、有線でも無線でもよく、閉じられたネットワーク内であってもよいし、インターネット等のネットワークを介して送信してもよい。すなわち、どのような方式の送信を行ってもよい。

【0067】

なお、回路情報取得部51は、あらかじめ制御信号生成部52が生成し、出力部53が送出したデータ等を取得することにより、一度生成し

50

た回路における制御信号や、遠隔地において同等の回路を生成する場合に、当該回路のスイッチ40の制御信号等をデータとして受信して、制御装置50において取得することも可能となる。

【0068】

ブレッドボード1は、前述した実施形態における構成に加え、制御装置50から送信されたスイッチの制御信号を受信する制御信号受信部60と、受信した制御信号に基づいてブレッドボード1の接続部であるスイッチ40の状態を切り替えるスイッチ状態変更部61とを備える。

【0069】

図10においては、制御信号受信部60と、スイッチ状態変更部61とはブレッドボード1に備えられているが、これには限られずこれらはブレッドボード1とは別の装置内に設けられ、必要に応じてブレッドボード1と接続されるものであってもよい。

【0070】

スイッチ状態変更部61は、制御信号に基づいて第1レイヤ10と第2レイヤ20との間にあるスイッチ40の状態を変更することにより、第1挿入口と第2挿入口との接続状態を変化させる。この接続状態の変化により、第2レイヤ20を介した第1レイヤ10における第1挿入口同士の電気的な接続関係が変化する。出力部53から出力された回路素子の配置及びこの制御信号により制御された接続関係により、回路情報取得部51が取得した回路と同等の回路を生成することが可能となる。

【0071】

このスイッチ状態変更部61は、制御信号に基づいてスイッチを切り替えるが、これは、例えば、リレー回路を備えた各スイッチ40に電流を印加することにより行われる。制御信号に基づいてリレー回路に電流を印加するために、スイッチ状態変更部61は、例えば、FPGAを備えて実装されてもよい。スイッチ状態変更部61がFPGAである場合、上述したように、制御信号生成部52は、スイッチ40の制御回路としてFPGAの最適化を行い、制御信号送信部54は、最適化されたFPGAのコードを出力する。

【0072】

図11は、ブレッドボード1のスイッチ状態変更部61の制御信号の流れを示す回路図である。この図11に示すように、スイッチ状態変更部61は、複数あるスイッチ40の各自に別々の信号を送信することにより、各スイッチ40の状態を変更する。

【0073】

制御信号受信部60は、受信したFPGAのコードをスイッチ状態変更部61へと入力し、スイッチ状態変更部61は、受け取ったFPGAのコードを用いて、備えられているFPGAの再構成を行う。再構成を行ったFPGAを用いることにより、スイッチ状態変更部61は、各スイッチ40に備えられるリレー回路に適切に電流を印加することにより、各スイッチ40のon/offを切り替える。

【0074】

このように、スイッチ40自体には、半導体を用いずに形成することも可能である。なお、上記のリレー回路やFPGAは、一例であり、これには限られない。例えば、リレー回路は、電圧で機械的に駆動するアクチュエータを用いてもよい。FPGAの代わりに、プログラムによるスイッチ40の状態の変更を可能とする、小型のCPU等を搭載してもよい。また、シフトレジスタ等の半導体制御機構であってもよい。さらには、スイッチ40をアナログスイッチとして、FPGAから当該アナログスイッチを操作するようにしてもよい。

【0075】

図12は、本実施形態に係るブレッドボードシステム2の処理の流れを示すフローチャートである。このフローチャートを用いて、上記の処理について説明する。

【0076】

まず、回路情報取得部51は、回路情報を取得する（ステップS100）。上述したように回路の情報とは、コンピュータ上で設計された回路、あるいは、すでに得られている

10

20

30

40

50

素子配置又はスイッチの状態を示すデータである。

【0077】

次に、制御信号生成部52は、回路の最適化を行う(ステップS102)。回路の最適化とは、回路情報がコンピュータ上で設計された場合には、回路素子の配置及び第1レイヤ10と第2レイヤ20との接続関係を最適化することを示す。この最適化は、取得された回路情報における複数の回路素子間の接続を崩さないように行われる。なお、回路配置及びスイッチの制御信号が回路情報取得部51により取得された場合、このステップS102は、省略してもよい。

【0078】

次に、制御信号生成部52は、スイッチの制御信号を生成する(ステップS104)。
この制御信号の生成は、スイッチを制御する信号そのもののみならず、上述したようなFPGAを最適化した後のDSL等のデータの生成をも含んでもよい。すなわち、スイッチ状態変更部61がFPGAを備えて構成する場合、当該FPGAの最適化をこのステップS104において行う。

【0079】

次に、出力部53又は制御信号送信部54は、素子配置及び制御信号を出力する(ステップS106)。制御装置50とブレッドボード1とが接続されている場合、例えば、出力部53からブレッドボード上の回路素子の配置を出力し、制御信号送信部54からブレッドボード1へと制御信号を送信する。回路配置及び制御信号のデータを望む場合は、出力部53が適切にこれらのデータを出力する。回路配置及び制御信号のデータを保存したり、別の開発者へと送信し、当該回路配置及び制御信号を別の制御装置50へと入力したりすることにより、別の環境においても同等の回路を再現することが可能となる。

【0080】

次に、ブレッドボード1は、制御信号送信部54が送信した制御信号を制御信号受信部60において受信し、取得する(ステップS200)。取得した制御信号は、スイッチ状態変更部61へと入力される。

【0081】

次に、スイッチ状態変更部61は、スイッチの制御を行う(ステップS202)。スイッチ状態変更部61がFPGAを備えており、FPGAを用いてスイッチ40の制御を行う場合には、このステップにおいてFPGAの再構成を行う。そして、再構成されたFPGAによりスイッチの状態を適切に切り替える。

【0082】

このようにすることにより、ブレッドボード1の接続状態が変更され、出力部53より出力された回路素子の配置に基づいてブレッドボード1上に回路素子を配置することにより、回路情報取得部51が取得した情報に関する回路を形成する。

【0083】

以上のように、本実施形態によっても、ジャンパ線を用いない多層構造のブレッドボード1を実現することができる。さらに、本実施形態に係るブレッドボードシステム2によれば、回路素子の配置及びスイッチ40の制御信号を、例えば、遠隔地にも送信することができる所以で、離れた場所においても同等の回路を容易に形成することが可能となる。なお、上述したいすれの場合も、スイッチ自体は、メカニカルな駆動をするものであり、前述した実施形態と同様に半導体スイッチ等に見られる問題を回避することができる。

【0084】

また、スイッチ40の操作自体は、例えば、FPGAで行うとしても、プロトタイピングした回路自体は、FPGA上に構成されるものではないので、スイッチ40がアナログスイッチであったとしても、スイッチ40を構成するトランジスタ等の向きを変更すること無く、容易に信号の流れる方向を変更することもできる。また、入力する信号も、FPGA上に構成された回路ではないため、デジタル信号には限られず、アナログ信号であってもよい。

【0085】

10

20

30

40

50

(具体的な使用例)

以下、上述した各実施形態の具体的な使用例について説明する。

【0086】

図13は、具体例の1つを示す図である。この図13は、図6に示すLEDの点灯回路についての具体例である。図6に示すLEDの点灯回路は、プレッドボード1上の左側の島に形成されているが、LED93及び抵抗94を左右対称となるように、右側の島に配置する。さらに、スイッチ402y、403x、404x、408zをonにしておく。

【0087】

このように配置することにより、例えば、LED91が故障した場合に、LED93に簡単に点灯を切り替えることが可能となる。例えば、スイッチ409b、409y、410c、410xをさらにonにする。スイッチをこのように切り替えると、LED91と並列にLED93が配置されることとなり、LED93が点灯する。この間にLED91を故障していないものに切り替える等することにより、故障部品についての切り替えをスムーズに行うことが可能となる。なお、この際スイッチ402b、403cをoffとしてもよい。

【0088】

さらに、このような配置をあらかじめ生成しておくことにより、LED91が点灯しなくなった場合に、LED91及び抵抗92のうち、いずれの回路素子の故障なのかを判別することが可能となる。すなわち、LED91が点灯しなくなった場合に、LED91と抵抗94の組み合わせの回路、及び、LED93と抵抗92の組み合わせの回路をプレッドボード1上に生成することにより、どちらが故障したのかを判別することができる。図13においては、素子が2つの場合について述べたが、これは、素子の個数が増えた場合にも有効であり、どの部品の故障かを回路の構成を崩さずに、又は、プレッドボード1上の素子の各端子に測定装置のプローブを当てることなく判別することができる。

【0089】

例えば、電解コンデンサのように比較的壊れやすい素子を用いている場合、当該壊れやすい素子を多重に配置しておいてもよい。このようにすることにより、いわゆるコールドスタンバイの状態としておくことが可能となる。

【0090】

図14は、電流計を備える例である。このように電圧計95を配置することにより、核素子の端子に電流計のプローブを当てることなく、各素子の端子間における電圧を測定することが可能となる。

【0091】

この図14においては、第1挿入口107v、108vに電圧計が接続され、スイッチ407x、408y、409x、410yがonとなっている。このような状態において、LED91における電圧降下を知りたい場合に、スイッチ409b、410cをonにする。このようにすることにより、LED91における電圧降下を測定することが可能となる。抵抗92についても同様であり、スイッチ409c、410aをonとすることにより、抵抗92における電圧降下を測定することが可能となる。

【0092】

このように、接続部の接続関係を変更することにより、プローブを端子に直接接触させようなく移動させることなく、各回路素子の電圧降下を測定することが可能となる。なお、電圧計には限られず、例えば、電流計、電力計等を配置することも可能である。

【0093】

(スイッチの具体例)

以下、スイッチの具体的な実装の形態について説明する。上述した第1実施形態においては、第2レイヤ20には、第2挿入口が備えられているものとしたが、この第2挿入口は、必須の構成ではない。例えば、第2レイヤ20は、基板上に第2方向に沿った導体により電気的に接続されている第2領域を備えるようにしてもよい。

【0094】

10

20

30

40

50

図15(a)乃至図15(c)は、第1領域の一部が可動するようにされた例を示す図である。図15(a)に示すように、第1挿入口106aにおいて、接続部406aは、例えば、メタル配線に備えられた可動部により形成される導体である。この可動部は、第1領域1061から第2領域23aの方向に力を加えられることにより、第2領域23aへ接触するように形成される。

【0095】

図15(b)は、図15(a)における側面図であり、図15(a)の矢印方向から見えた図である。この図15(b)にあるように、接続部406aは、第1領域1061に備えられている。第1挿入口106aから、例えば、ジャンパピンのようなスイッチ切替部70が挿入され、所定距離以上押し込まれると、図15(c)に示すように、接続部406aと、第2領域23aとが電気的に接続される。このようにすることにより、第1領域1061と、第2領域23aとが相互に電気的に接続される。接続部406aに加えられる力が弱くなると、図15(b)に示すような状態へと戻り、第1領域1061と第2領域23aとが絶縁される状態へと移行する。

10

【0096】

スイッチ切替部70は、導体であってもよいし絶縁体であってもよい。また、図5に示すように、スイッチ切替部70は、前述の第1実施形態で説明したような、第1レイヤ10に備えられるスイッチであってもよいし、ジャンパピンのようなものであってもよい。さらに、スイッチ切替部70は、前述の第2実施形態で説明したスイッチ状態変更部61に備えられるものであってもよい。

20

【0097】

このように設計される場合、スイッチ切替部70は、スイッチ状態変更部61に備えられた圧電アクチュエータ、又は、圧電アクチュエータにより押し出される部位であってもよい。例えば、スイッチ状態変更部61を第2領域と接続し得る各第1挿入口上に設置しておき、電圧が印加された場合において図15(c)に示すように、スイッチ切替部70が押し込まれるように設置された圧電アクチュエータをスイッチ状態変更部61に備えておく。このようにすることにより、外部からの要求によりFPGA等による制御が可能となる。

【0098】

図16(a)乃至図16(c)は、上述した第1領域と第2領域との構成を逆にしたものである。図16(a)に示すように、接続部406aは、例えば、第2領域23aであるメタル配線に形成された可動部である。図16(b)に示すように、接続部406aを第2領域23a側から、第1領域1061側へと押し込むことにより、図16(c)に示すように、第2領域23aと、第1領域1061とが電気的に接続される状態とする。

30

【0099】

接続部406aは、スイッチ切替部71により切り替えられる。このスイッチ切替部71は、上述の図15において説明したように、ジャンパピン等であってもよいし、圧電アクチュエータ等により制御されるものであってもよい。

【0100】

このように、接続部406aが第1挿入口106aを介すること無く接続することも可能となる。このように第2領域23aにおいて接続部406aである可動部を設けることにより、例えば、図2(a)に示す第2領域と接続するための第1挿入口106a、106b、106c、及び、第1挿入口106x、106y、106z等の挿入口を省略することが可能となる。さらに、第2レイヤ20においても板バネ形状の導体22a等が不要となるため、第2レイヤ20の厚さを薄くすることも可能となる。すなわち、第1レイヤ10の第1方向に沿った長さと、第2レイヤ20の第3方向に沿った長さの双方を削減することが可能となる。

40

【0101】

なお、このようにすると、いずれの第1領域同士が電気的に接続しているかを目視することができない場合がある。これを回避するために、各第1領域についてインジケータ等

50

を備えるようにしてもよい。例えば、インジケータは、何色かに発光することができ、色によって接続している第1領域同士を判別するようにしてもよいし、点灯状態、例えば、常時点灯若しくは点滅等の状態又は明暗状態により判別するようにしてもよいし、色及び点灯状態の双方を用いて判別できるようにしてもよい。

【0102】

別の例として、接続部406aをMOSFET (Metal-Oxide-Semiconductor Field-Effect-Transistor) やバイポーラのトランジスタを備えるアナログスイッチとしてもよい。この場合、例えば、第1レイヤ10を、一般的なブレッドボードと同様に形成しておき、第2レイヤ20として、第2領域23aを第2方向にそったメタル配線として形成し、第1領域1061と、第2領域23aとを当該アナログスイッチを介して接続し、外部からの要求により接続状態をon/offできるようにしてもよい。外部からの要求は、前述した第2実施形態と同様に、FPGA等を介した信号処理であってもよい。この信号処理は、例えば、ソフトウェアによる処理であり、ソフトウェアによる情報処理が、ハードウェア資源(スイッチ)を用いて具体的に実現されるものである。

10

【0103】

すなわち、第1方向に電気的に接続される複数の第1領域を有する一般的なブレッドボードにおいて、当該ブレッドボードの内側の底面に第2方向に沿って電気的に接続される複数の第2領域を形成し、接続部により、複数の第1領域と複数の第2領域との接続状態を着替えるようにしてもよい。この場合においても、スイッチはメカニカルなものであってもよいし、アナログスイッチ等によるものでもよい。

20

【0104】

このように、第1レイヤ10から観察することにより、第1領域及び第2領域の接続関係を目視できなくすることにより、耐タンパー性を確保することも可能である。また、ブレッドボード1のいずれかの箇所が破壊された場合には、例えば、一部又は全ての接続部の状態をon/offをどちらかの状態に固定させることにより、さらに、耐タンパー性を向上することが可能となる。この場合、回路素子の位置もその接続関係にとらわれず、見た目には分からないように任意の位置に配置することが可能であるので、この点からも耐タンパー性を向上することもできる。

30

【0105】

上述した全ての実施形態及び変形例等は、端子の着脱部として、一般的なリード線を挿入する挿入口を備えるブレッドボード1について記載したが、挿入口を用いるものだけには限られない。例えば、ソケットにDIPソケットを用いたものや、その他の様々な形状、サイズのソケット等を第1レイヤ10上に着脱し、当該ソケット等と第1領域と接続できるようにしてもよい。リード線で接続されない場合においても、第2領域及び接続部を介して、電気的に絶縁されている第1領域同士の接続状態を制御することが可能であり、様々な回路を形成することが可能となる。すなわち、端子着脱部は、挿入口には限られず、用途に適した回路素子の端子を着脱できる形状であればよい。

【0106】

本発明のいくつかの実施形態を説明したが、これらの実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。これら新規な実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で種々の省略、置き換え、変更を行うことができる。これら実施形態やその変形は、発明の範囲や要旨に含まれるとともに、特許請求の範囲に記載された発明とその均等の範囲に含まれる。また、当然のことながら、本発明の要旨の範囲内で、これらの実施の形態を部分的に適宜組み合わせることも可能である。

40

【0107】

(付記1)

複数の第1領域を備え、前記複数の第1領域のそれぞれは、端子と電気的に接続される複数の端子着脱部を備えており、前記複数の第1領域のうち同じ1つの第1領域内に含まれる前記端子着脱部は相互に電気的に接続されるが、他の第1領域に含まれる前記端子着

50

脱部とは電気的に絶縁される、第1レイヤと、

複数の第2領域を備え、前記第1レイヤと多層構造を形成する、第2レイヤと、

前記第2レイヤの前記第2領域と、前記第1レイヤの所定の第1領域とを電気的に接続する接続部であって、相互に絶縁されている複数の前記第1領域を、当該接続部及び当該第2領域を介して接続させる、接続部と、

を備えるプレッドボード。

【0108】

(付記2)

前記複数の端子着脱部は、前記第1レイヤ上に配置された複数の第1挿入口であり、前記複数の第1挿入口は、第1方向及び前記第1方向とは異なる第2方向に沿って前記第1レイヤ上に備えられ、10

前記複数の第1領域のそれぞれは、前記第1方向に沿った複数の前記第1挿入口を備える第1領域であり、

前記第2レイヤは、前記第2領域に沿って備えられる複数の第2挿入口であって、前記所定の第1挿入口と物理的に接続する第2挿入口を備え、

前記第1レイヤ及び前記第2レイヤは、前記第1方向及び前記第2方向と略直交する第3方向に沿って多層構造を形成し、

複数の前記第2領域はそれぞれ、前記第2方向に沿った複数の前記第2挿入口を備え、前記複数の第2領域のうち同じ1つの第2領域内に含まれる前記第2挿入口は相互に電気的に接続される、20

付記1に記載のプレッドボード。

【0109】

(付記3)

前記複数の端子着脱部は、前記第1レイヤ上に配置された複数の第1挿入口であり、前記複数の第1挿入口は、第1方向及び前記第1方向とは異なる第2方向に沿って前記第1レイヤ上に備えられ、

前記複数の第1領域のそれぞれは、前記第1方向に沿って備えられ、

前記複数の第2領域のそれぞれは、前記第2方向に沿って備えられ、

前記接続部は、前記第1領域に接続され、前記第2領域に接続可能な導体、又は、前記第2領域に接続され、前記第1領域に接続可能な導体である、30

付記1に記載のプレッドボード。

【0110】

(付記4)

前記接続部は、メカニカルスイッチにより、接続状態を変更する付記1乃至付記3のいずれかに記載のプレッドボード。

【0111】

(付記5)

前記接続部は、取り外し可能な線材により、接続状態を変更する付記1乃至付記3のいずれかに記載のプレッドボード。

【0112】

(付記6)

前記端子着脱部に配置された第1回路素子と同等の第2回路素子を、前記第2回路素子のそれぞれの端子が前記第1回路素子において対応する端子と絶縁されるように配置しておき、前記第1回路素子が故障した場合に、前記接続部の接続関係を変更して、前記第2回路素子を前記第1回路素子の代替の素子として使用する付記1乃至付記5のいずれかに記載のプレッドボード。40

【0113】

(付記7)

前記端子着脱部に計測器を配置し、前記接続部の接続関係を変更して、前記第1レイヤに配置されている任意の回路素子の端子と接続し当該回路素子における状態を計測する付50

記1乃至付記6のいずれかに記載のプレッドボード。

【0114】

(付記8)

複数の領域を備え、前記複数の領域のそれぞれは、端子と電気的に接続される複数の端子着脱部を備えており、前記複数の領域のうち同じ1つの領域内に含まれる前記端子着脱部は相互に電気的に接続されるが、他の領域に含まれる前記端子着脱部とは電気的に絶縁される、レイヤと、

外部からの要求により、電気的に絶縁されている前記複数の領域のうち、任意の領域同士を電気的に接続させる、スイッチと、

を備えるプレッドボード。

10

【0115】

(付記9)

前記スイッチを制御する制御信号を受信する、制御信号受信部と、

受信した前記制御信号に基づいて前記スイッチの状態を変更する、スイッチ状態変更部と、

をさらに備える付記8に記載のプレッドボード。

【0116】

(付記10)

前記スイッチ状態変更部は、半導体制御機構を備える付記9に記載のプレッドボード。

20

【0117】

(付記11)

付記9又は付記10に記載のプレッドボードと、

前記スイッチを制御する制御信号を生成する、制御信号生成部と、

生成された前記制御信号を前記制御信号受信部へと送信する、制御信号送信部と、

を備えるコンピュータを備えるプレッドボードシステム。

【0118】

(付記12)

前記スイッチは、リレー回路を備えており、

前記スイッチ状態変更部は、前記制御信号に基づいて、前記リレー回路の接続状態を変更して前記スイッチの状態を変更する、

30

付記11に記載のプレッドボードシステム。

【0119】

(付記13)

前記スイッチは、アナログスイッチを備えており、

前記スイッチ状態変更部は、前記制御信号に基づいて、前記アナログスイッチの接続状態を変更して前述のスイッチの状態を変更する、

付記11に記載のプレッドボードシステム。

【0120】

(付記14)

複数の領域を備え、前記複数の領域のそれぞれが、端子と電気的に接続される複数の端子着脱部を備えており、前記複数の領域のうち同じ1つの領域内に含まれる前記端子着脱部が相互に電気的に接続されるが、他の領域に含まれる前記端子着脱部とは電気的に絶縁される、レイヤと、

40

電気的に絶縁されている前記領域同士を接続させるスイッチと、を備えるプレッドボードにおいて、前記スイッチを制御するプログラムであって、

コンピュータに、

前記領域同士の接続関係を示す所定のデータに基づいて、電気的に絶縁されている前記複数の領域のうち、任意の領域同士を電気的に接続させるように前記スイッチを制御する制御信号を生成する手段、

生成された前記制御信号を前記プレッドボードに送信する手段、

50

として機能させるためのプログラム。

[0 1 2 1]

(付記 15)

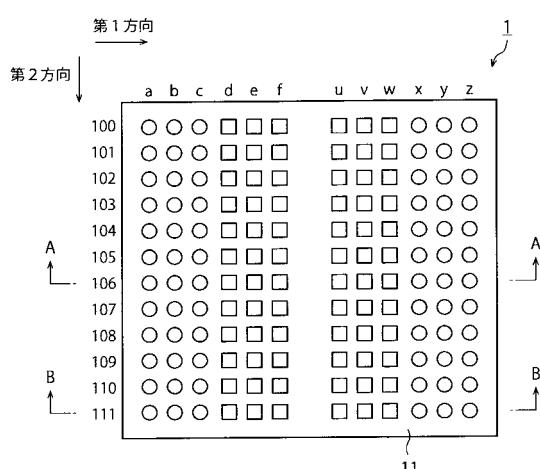
コンピュータに、さらに、送信された前記制御信号に基づいて、前記スイッチを切り替える手段、として機能させるための付記 14 に記載のプログラム。

【符号の説明】

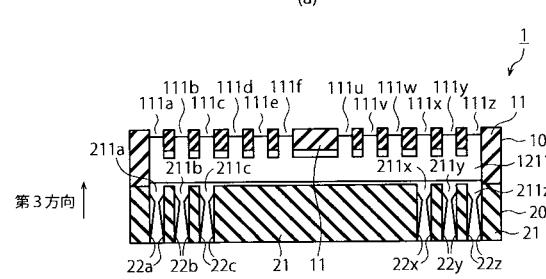
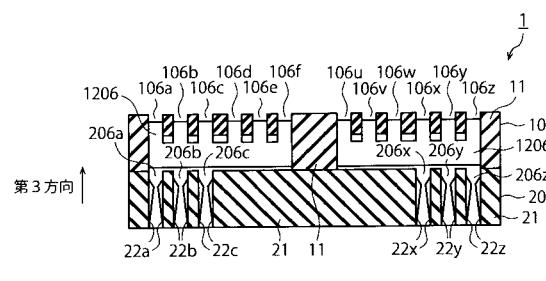
[0 1 2 2]

1 : ブレッドボード、 2 : ブレッドボードシステム、 10 : 第1レイヤ、 11 : 基板、第2レイヤ、 21 : 基板、 40 : スイッチ、 50 : 制御装置、 52 : 制御信号生成部、 61 : スイッチ状態変更部

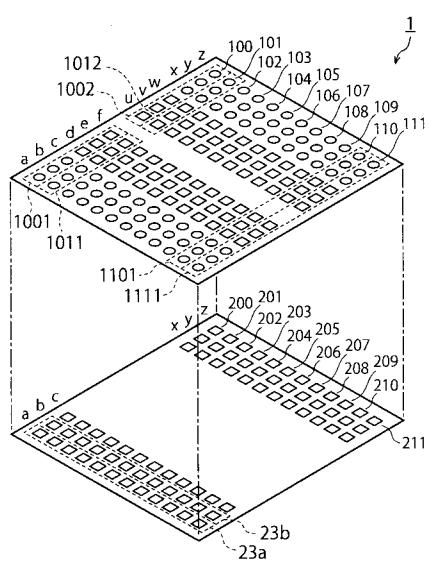
【 义 1 】



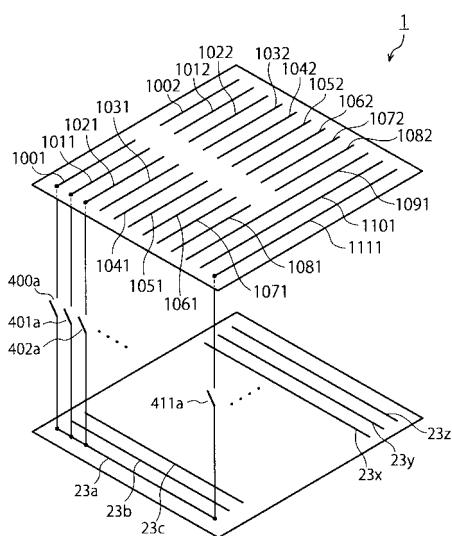
【 図 2 】



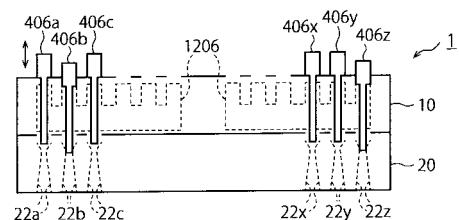
【図3】



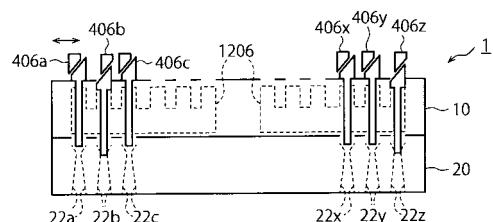
【図4】



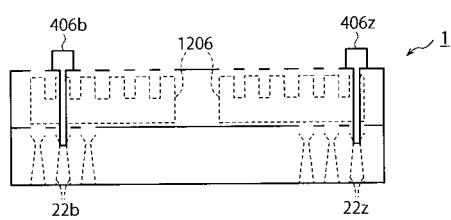
【図5A】



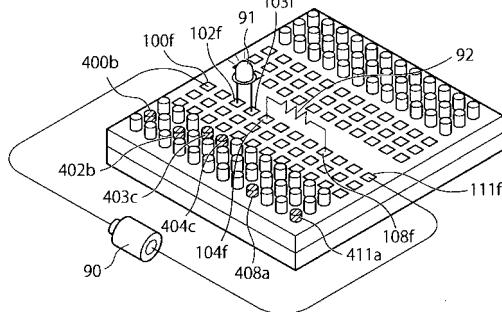
【図5B】



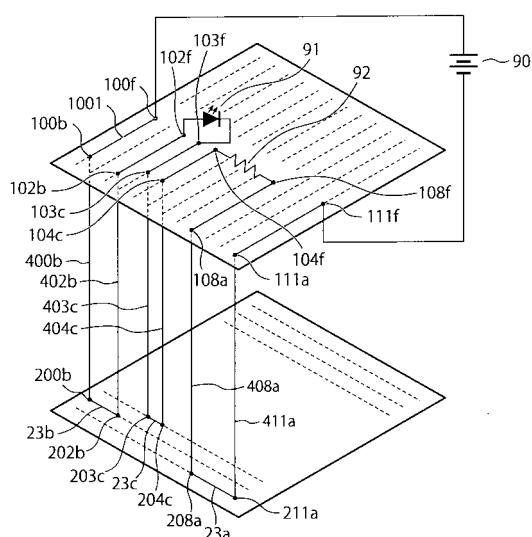
【図5C】



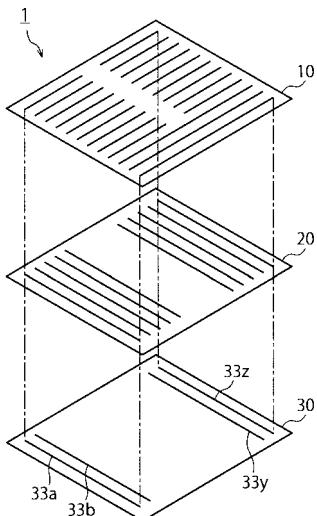
【図6】



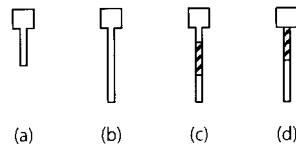
【図 7】



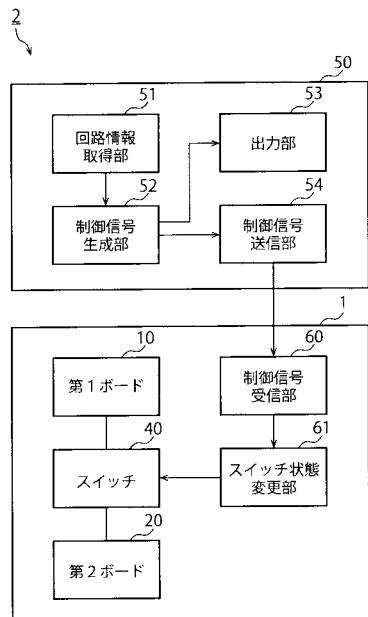
【図 8】



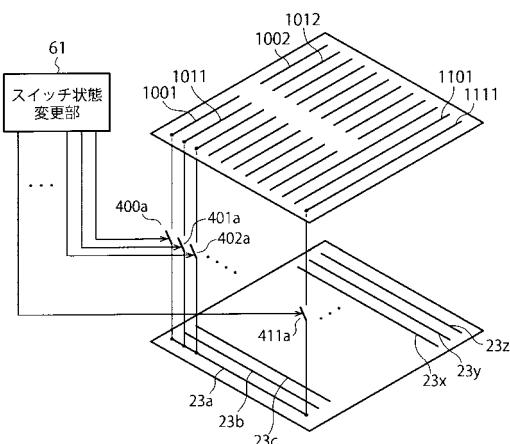
【図 9】



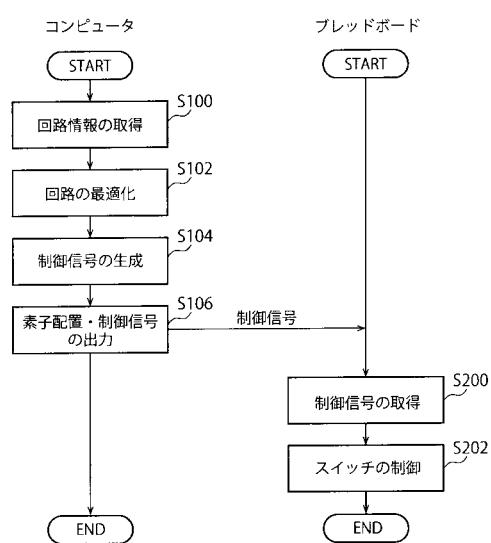
【図 10】



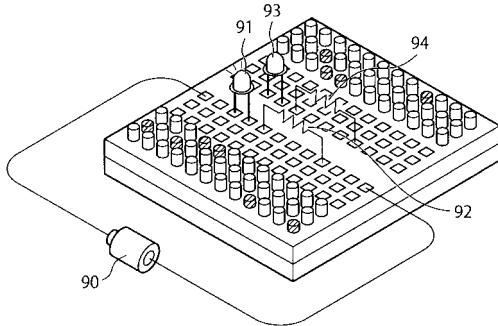
【図 11】



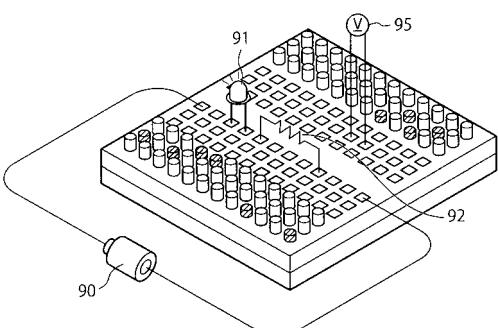
【図 1 2】



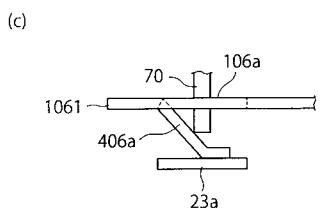
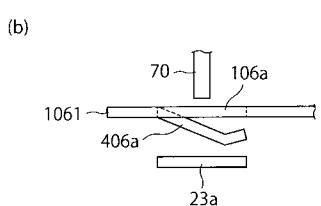
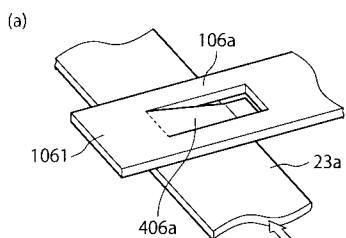
【図 1 3】



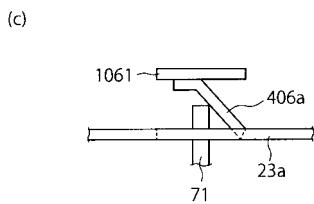
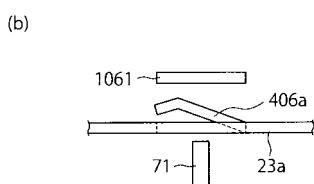
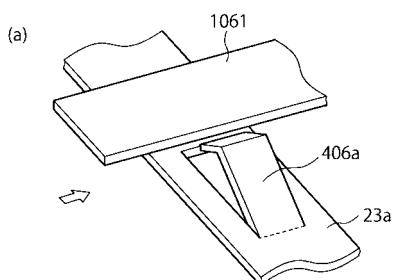
【図 1 4】



【図 1 5】



【図 1 6】



フロントページの続き

(74)代理人 100107582
弁理士 関根 賀
(74)代理人 100118843
弁理士 赤岡 明
(74)代理人 100202429
弁理士 石原 信人
(72)発明者 佐野 創
東京都港区芝浦一丁目1番1号 株式会社東芝内
F ターム(参考) 5E338 AA20 BB04 BB75 BB80 EE32
5F064 AA08 AA17 BB09 BB18 BB21 BB35 BB37 CC02 CC09