(19)国家知识产权局

(12)发明专利申请

(10)申请公布号 CN 119654993 A
(43)申请公布日 2025.03.18

(21)申请号 202380056345.6

(22)申请日 2023.07.28

(30)优先权数据
17/877,500 2022.07.29 US

(85)PCT国际申请进入国家阶段日
2025.01.24

(86)PCT国际申请的申请数据
PCT/EP2023/071066 2023.07.28

(87)PCT国际申请的公布数据
WO2024/023334 EN 2024.02.01

(71)申请人 IMEC 非营利协会
地址 比利时勒芬

(72)发明人 Q·赫尔 A·赫尔 Z·托克 A·古普塔

(74)专利代理机构 上海专利商标事务所有限公司 31100
专利代理师 陈小刚 杨洁

(51)Int.Cl.
H10N 60/01(2006.01)
H10N 69/00(2006.01)
H01L 23/532(2006.01)
H01L 21/768(2006.01)

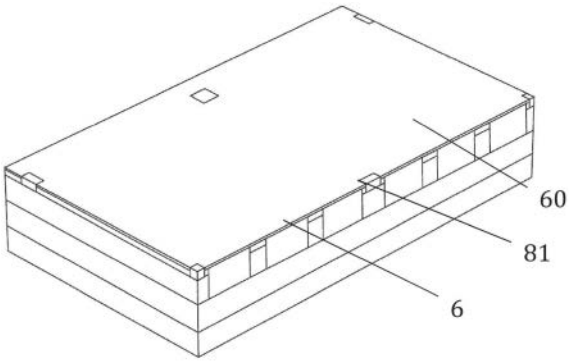
权利要求书3页 说明书13页 附图6页

(54)发明名称

超导互连结构

(57)摘要

一种用于形成超导互连结构的方法,包括:提供基板(1),形成超导层(21),形成第一介电材料(22)的层,去除第一介电材料(22)的层的部分和超导层(21)的部分以形成包括第一组线结构(4)的图案,第一组线结构(4)包括:第一组超导线结构(41),以及由第一介电材料(42)制成的第一组线结构,在第一组(4)的各个线结构之间形成第二介电材料(50),形成由第三介电材料(6)形成的层,提供经图案化掩模(73),将图案转移到第一介电材料(42)和由第三介电材料(6)形成的层中,以形成至少一个孔洞(43),去除经图案化掩模(73),以及形成超导材料层(8),从而形成至少一个通孔(81)。



CN 119654993 A

1.一种用于形成集成电路的超导互连结构的方法,包括:

a.通过以下步骤在基板(1)上形成第一实体(44):

a1.提供基板(1),

a2.在所述基板(1)上形成具有第一临界温度的第一超导材料的第一超导层(21),

a3.在所述第一超导层(21)上方形成第一介电材料(22)的层,

a4.去除所述第一介电材料(22)的层的部分和所述第一超导层(21)的部分,所述各部分从所述第一超导层(21)的底表面延伸到所述第一介电材料(22)的顶表面,以形成包括具有顶表面(420)的第一组线结构(4)的图案,所述第一组线结构(4)包括:

第一组超导线结构(41),以及

由所述第一介电材料(42)制成的、与所述第一组超导线结构(41)对准并覆盖在所述第一组超导线结构(41)上的、并且包括顶表面(420)的第一组线结构,

a5.在所述第一组线结构(4)的各个线结构上方和之间形成不同于所述第一介电材料的第二介电材料(50),

a6.平坦化所述第二介电材料(50),使得所述第二介电材料的顶表面(51)与所述第一组线结构(4)的顶表面(420)共面,并且此后

a7.在所述第一组线结构(4)和所述第二介电材料(50)上方形成由第三介电材料(6)形成的层,

从而形成所述第一实体(44),

b.在所述第一实体上方提供经图案化掩模(73),所述图案包括与所述第一组超导线结构(41)的下层超导线结构交叠的至少一个开口(730),用于在所述第一介电材料(42)和由所述第三介电材料(6)形成的层中形成至少一个孔洞(43),

c.c.将所述经图案化掩模(73)的图案转移到所述第一介电材料(42)和由所述第三介电材料(6)形成的层中,以形成延伸穿过所述第一介电材料(42)以及由所述第三介电材料(6)形成的层的至少一个孔洞(43),从而暴露下方超导线结构(41)的一部分,

d.去除所述经图案化掩模(73),从而暴露经穿孔的表面(60),以及

e.在所述经穿孔的表面(60)上方形成由一种或多种超导材料制成的超导单元(81,201,8),每一超导材料的临界温度在第一临界温度1K以内,从而通过填充所述至少一个孔洞(43)还形成至少一个通孔(81),所述至少一个通孔(81)延伸穿过所述第一介电材料(42)和由所述第三介电材料(6)形成的层,使得所形成的超导单元(81,201,8)在物理上接触下方的第一组超导线结构(41)。

2.根据权利要求1所述的方法,其特征在于,还包括在步骤a7.之后且在步骤b.之前:

a7'.:在所述第一组线结构(41)、所述第二介电材料(50)和所述第三介电材料(6)上方形成硬掩模层(71,72),

其中在步骤b.中,在所述硬掩模层(71、72)上方提供所述经图案化掩模(73),

其中在步骤b1.中,在步骤b.之后且在步骤c.之前,将所述经图案化掩模(73)的图案转移到所述硬掩模层(71,72)中,

其中在步骤c中,将所述经图案化掩模(73)的图案转移到所述第一介电材料(42)和由所述第三介电材料(6)形成的层中,包括将所述图案从所述经图案化硬掩模层(71,72)转移到由所述第三介电材料(6)形成的层和所述第一介电材料(42)中,以及

其中步骤d.还包括去除所述经图案化硬掩模层(71,72)。

3.根据权利要求1或2所述的方法,其特征在于,包括在步骤e.之后,在所述超导单元(81,201,8)上方提供第二实体,包括以下步骤:

f.所述在超导单元(81,201,8)上方形成第四介电材料(202)的层,

g.去除所述第四介电材料(202)的层的部分和所述超导单元(81,201,8)的部分,以形成包括第二组线结构的图案,包括:

第二组超导线结构,以及

由所述第四介电材料制成的、与所述第二组超导线结构对准并覆盖在所述第二组超导线结构上的第二组线结构,从而在所述第一实体上方提供所述第二实体。

4.根据权利要求3所述的方法,其特征在于,步骤e.包括在所述经穿孔表面(60)上方沉积由临界温度在第一临界温度1K以内的单一第二超导材料制成的第二超导层(8),以填充延伸穿过所述第一介电材料(42)和由所述第三介电材料(6)形成的层的至少一个孔洞(43),并使得所沉积的第二超导层(8)在物理上接触下方的第一组超导线结构(41),并且其中步骤f.紧接在步骤e.之后执行。

5.根据前述权利要求中的任一项所述的方法,其特征在于,步骤e.包括:

e1.通过在所述经穿孔的表面(60)上方沉积由临界温度在第一临界温度1K以内的单一超导材料制成的第二超导层(8)从而通过填充所述至少一个孔洞(43)来形成至少一个通孔(81),来形成所述超导单元(81,201)的第一部分(81),所述至少一个通孔(81)延伸穿过所述第一介电材料(22)并且延伸穿过由所述第三介电材料(6)形成的层,使得所形成的第二超导层(8)在物理上接触下方的第一组超导线结构(41),

e2.在不去除所述至少一个通孔(81)的情况下平坦化所沉积的第二超导层(8),以便去除所述第二超导层(8)的顶部部分,以及

e3.通过在经平坦化的第二超导层(8)上沉积由临界温度在第一临界温度1K以内的单一第三超导材料制成的第三超导层(201),来形成所述超导单元(81,201)的第二部分(201)。

6.根据权利要求5所述的方法,其特征在于,步骤e2.包括使用化学机械抛光和/或蚀刻。

7.根据前述权利要求中的任一项所述的方法,其特征在于,形成所述第一组超导线结构(41)和所述超导单元(81,201,8)的材料独立地选自MoN、Nb_3Sn、NbTi、Nb、NbTiN和NbN。

8.根据前述权利要求中的任一项所述的方法,其特征在于,所述第一介电材料(22)和由所述第三介电材料(6)形成的层中的所述至少一个孔洞(43)具有至多0.5的纵横比。

9.根据前述权利要求中的任一项所述的方法,其特征在于,包括在步骤a.之后且在步骤b.之前,或者如果存在,在步骤e.之后且在步骤f.之前的以下步骤:

h.在所述第一实体上方提供第三经图案化掩模,所述图案包括与所述第一组超导线结构(21)的下层超导线结构(21)交叠的至少一个又一开口,用于在所述第一介电材料(22)和由所述第三介电材料(6)形成的层中形成至少一个又一孔洞,

i.将所述第三经图案化掩模的图案转移到所述第一介电材料和由所述第三介电材料(6)形成的层中,以形成延伸穿过所述第一介电材料以及由所述第三介电材料(6)形成的层暴露下方超导线结构(21)的一部分的至少一个又一孔洞,

j.去除所述第三经案化掩模,以暴露第二经穿孔表面,以及

k.在所述第二经穿孔表面上方沉积电阻材料,以填充延伸穿过所述第一介电材料(22)和由所述第三介电材料(6)形成的层的至少一个又一孔洞,并且使得所沉积的电阻材料在物理上接触下方的超导线路结构(21),所述电阻材料在1K温度下具有至少100μΩ.cm的电阻率。

10.根据权利要求9所述的方法,其特征在于,所述电阻材料包括与所述超导线结构(21)相同的化学元素,其中所述电阻材料的化学组成不同于所述第一超导材料的化学组成。

11.根据前述权利要求中的任一项所述的方法,其特征在于,所述第一介电材料(22)是氮化硅,并且其中所述第二介电材料(50)是氧化硅。

12.根据前述权利要求中的任一项所述的方法,其特征在于,步骤e.包括通过物理气相沉积来沉积所述超导材料层(8)的步骤。

13.根据权利要求12所述的方法,其特征在于,步骤a2.是通过物理气相沉积来执行的。

14.一种能通过根据权利要求1所述的方法形成的超导互连结构,所述互连结构包括第一实体(44),所述第一实体包括:

i.具有顶表面(420)的第一组线结构(4),包括:

第一组超导线结构(41),以及

由第一介电材料(42)制成的、与所述第一组超导线结构(41)对准并覆盖在所述第一组超导线结构(41)上的、并且包括顶表面(420)的第一组线结构,

ii.不同于所述第一介电材料(42)、位于所述第一组(4)的各个线结构之间、具有与所述第一组线结构(4)的顶表面共面的顶表面(51)的第二介电材料(50),以及

iii.覆盖所述第一组线结构(4)和所述第二介电材料(50)的第三介电材料(6),

并且其中通孔(81)延伸穿过所述第一介电材料(22)和由所述第三介电材料(6)形成的层,其中所述通孔(81)包括在物理上接触下方的超导线结构(21)的超导材料。

15.根据权利要求14所述的超导互连结构,其特征在于,所述第一介电材料(22)和由所述第三介电材料(6)形成的层中的所述至少一个通孔(81)具有至多0.5的纵横比。

超导互连结构

技术领域

[0001] 本发明涉及用于集成电路的超导互连的领域。具体而言,本发明涉及一种用于形成超导线和通孔的方法。

[0002] 发明的背景技术

[0003] 超导数字技术作为超越CMOS的技术具有很高的潜力。与超导数字技术相关的优点是高能效、高计算密度和高互连带宽。超导数字技术通常基于单通量量子(SFQ)脉冲,该脉冲在超导体传输线上快速、低功率、且低色散/低损耗。

[0004] 超导互连可以基于超导数字技术连接集成电路中的不同器件。在现有技术中,通常进行金属蚀刻以形成这些超导互连。然而,尽管金属蚀刻适用于许多超导材料,但减小互连结构尺寸的可能性可能有限。例如,传统的铌线对寄生和磁耦合具有高灵敏度,需要多个接地面和特殊的布局和布线算法。另一方面,高动态电感线对寄生磁耦合的灵敏度低,允许高密度布线,前提是在整个制造方法中可以确保对材料参数分布的严格控制。

[0005] 因此,需要进一步减小超导互连结构尺寸的技术。然而,为了获得良好的超导逻辑和存储器,优选与高动态电感材料(例如NbTiN)兼容的后道工序,其使得能够形成间距低至100nm或更低的若干层超导线结构,并且允许形成与超导线结构间距相匹配的通孔。同时,超导线结构和通孔的严格横截面控制(横截面决定每单位长度的电感)是优选的。

[0006] 因此,在本领域中仍然需要解决上述问题中的至少一些问题的设备和方法。

发明内容

[0007] 本发明的目的是提供一种用于形成集成电路的超导互连结构的良好方法,以及由此获得的良好超导互连结构。

[0008] 上述目的通过根据本发明的方法和结构来实现。

[0009] 本发明实施例的优点是可以实现超导互连结构的缩小。事实上,本发明实施例的优点是,第一实体的超导线结构和覆盖第一实体的第二实体的超导线结构之间的间距可以很小,例如,小至100nm或甚至更小。

[0010] 本发明实施例的优点是,超导互连结构可以具有横截面可被严格控制的超导线结构和通孔。本发明实施例的另一优点是通孔可以具有小的寄生电感。本发明实施例的又一优点是,可以实现超导线结构的高填充比。

[0011] 本发明实施例的优点是可以形成浅通孔(即,具有低纵横比)。

[0012] 本发明实施例的优点是,该方法与高动态电感材料(例如NbTiN)兼容,对于这些材料,在沟槽中沉积可能很困难。

[0013] 一种用于形成集成电路的超导互连结构的方法,包括:

[0014] a.通过以下步骤在基板上形成第一实体:

[0015] a1.提供基板,

[0016] a2.在基板上形成具有第一临界温度的第一超导材料的第一超导层,

[0017] a3.在第一超导层上方形成第一介电材料的层,

[0018] a3'.在第一介电材料的顶部上可选地形成保护性介电层,例如具有1至20nm,例如5至15nm,诸如10nm的厚度,

[0019] a4.去除第一介电材料层的部分和第一超导层的部分,所述各部分从第一超导层的底表面延伸到第一介电材料的顶表面,以形成包括具有顶表面的第一组线结构的图案,所述第一组线结构包括:

[0020] 第一组超导线结构,以及

[0021] 由第一介电材料制成的、与第一组超导线结构对准并覆盖在其上的、并且包括顶表面的第一组线结构,

[0022] a5.在第一组的各个线结构上方和之间形成不同于第一介电材料的第二介电材料,

[0023] a6.平坦化第二介电材料,使得第二介电材料的顶表面与第一组线结构的顶表面共面,并且此后

[0024] a7.在第一组线结构和第二介电材料上方形成由第三介电材料形成的层,

[0025] 从而形成第一实体,

[0026] b.在第一实体上方提供经图案化掩模,所述图案包括与第一组超导线结构的下层超导线结构交叠的至少一个开口,用于在第一介电材料和由第三介电材料形成的层中形成至少一个孔洞,

[0027] c.将经图案化掩模的图案转移到第一介电材料和由第三介电材料形成的层中,以形成延伸穿过第一介电材料以及由第三介电材料形成的层的至少一个一个孔洞,从而暴露下方超导线结构的一部分,

[0028] d.去除经图案化掩模,从而暴露经穿孔的表面,以及

[0029] e.在经穿孔的表面上方形成由一种或多种超导材料制成的超导单元,每一超导材料的临界温度在第一临界温度1K以内,从而通过填充至少一个孔洞还形成至少一个通孔,所述至少一个通孔延伸穿过第一介电材料和由第三介电材料形成的层,使得所形成的超导单元在物理上接触下方的第一组超导线结构。

[0030] 在第二方面,本发明涉及一种可通过根据第一方面的任何实施例的方法形成的超导互连结构,该互连结构包括第一实体,该第一实体包括:

[0031] i.具有顶表面的第一组线结构,包括:

[0032] 第一组超导线结构,以及

[0033] 由第一介电材料制成的、与第一组超导线结构对准并覆盖在其上的、并且包括顶表面的第一组线结构,以及

[0034] ii.不同于第一介电材料、位于第一组的各个线结构之间、具有与第一组线结构的顶表面共面的顶表面的第二介电材料,以及

[0035] iii.覆盖第一组线结构和第二介电材料的第三介电材料,

[0036] 并且其中通孔延伸穿过第一介电材料和由第三介电材料形成的层,其中通孔包括在物理上接触下方的超导线结构的超导材料。

[0037] 在所附独立权利要求和从属权利要求中阐述了本发明的特定和优选方面。来自从属权利要求的特征可以与独立权利要求的特征以及与其他从属权利要求的特征适当地结合,而不仅仅是如在权利要求书中明确阐述的那样。

[0038] 尽管本领域中的设备在不断地改进、改变和发展,但是相信本发明概念代表了包括偏离先前实践的充分新颖且独创的进步,从而提供了更高效、稳定和可靠的具有此性质的设备。

[0039] 从下面结合附图的详细描述中,本发明的上述和其他特性、特征和优点将变得显而易见,附图通过示例的方式解说了本发明的原理。给出本描述仅仅是出于示例的目的,而并不限制本发明的范围。下文引用的参考图对附图进行参考。

附图说明

[0040] 图1-11是根据本发明实施例的形成超导互连结构的方法中的不同步骤的透视图的示意图。

[0041] 在不同的附图中,相同的附图标记指代相同或相似的要素。

具体实施方式

[0042] 将关于特定实施例并且参照某些附图来描述本发明,但是本发明不限于此,而仅由权利要求来限定。所描述的附图仅仅是示意性的,而非限制性的。在附图中,出于解说性目的,要素中的一些要素的大小可被放大且未按比例绘制。尺寸和相对尺寸不与本发明实践的实际缩减相对应。

[0043] 此外,说明书和权利要求中的术语第一、第二、第三等用于区别类似的元件,而不一定用于描述时间、空间、排名或任何其他方式的先后顺序。应当理解的是,如此使用的术语在适当的情况下是可互换的,并且本文中所描述的本发明的实施例能够以与本文中所描述或图示的顺序不同的顺序进行操作。

[0044] 此外,说明书和权利要求书中的术语顶部、底部、上方、下方等被用于描述性的目的,而不一定用于描述相对位置。应当理解的是,如此使用的术语在适当的情况下是可互换的,并且本文中所描述的本发明的实施例能够以与本文中所描述或图示的定向不同的定向进行操作。

[0045] 术语“上方”、“覆盖”和“之上”用作同义词,并涵盖了具有和没有物理接触的情况。术语“在……上”一词的意思是“在……上方并且与……物理接触”。

[0046] 应当注意的是,权利要求书中所使用的术语“包括”不应被解释为限定于其后列出的手段;它并不排除其他要素或步骤。由此,该术语应被解释为指定如所提到的所陈述的特征、整数、步骤或部件的存在,但不排除一个或多个其他特征、整数、步骤或部件、或其群组的存在或添加。因此,术语“包括”涵盖其中仅存在所陈述的特征的情况以及其中存在这些特征和一个或多个其他特征的情况。根据本发明的词语“包括”因此还包括作为不存在其他组件的一个实施例。由此,表述“包括装置A和B的设备”的范围不应当被解释成限定于仅由组件A和B构成的设备。这意味着对于本发明而言,该设备中的相关组件只有A和B。

[0047] 贯穿本说明书对“一个实施例”或“实施例”的引用意指结合该实施例所描述的特定的特征、结构或特性被包括在本发明的至少一个实施例中。由此,短语“在一个实施例中”或“在各实施例中”贯穿本说明书在各个地方的出现并不一定全部指代同一实施例,但是可以指代不同实施例。此外,在一个或多个实施例中,如通过本公开会对本领域普通技术人员显而易见的,特定的特征、结构或特性可以以任何合适的方式被组合。

[0048] 类似地,应当领会,在本发明的示例性实施例的描述中,出于精简本公开并辅助对各个发明性方面中的一者或多者的理解的目的,本发明的各个特征有时被一起编组在单个实施例、附图或其描述中。然而,本公开的这种方法不应被解释为反映要求保护的发明要求比每一项权利要求中明确记载的特征更多的特征的意图。相反,如所附权利要求所反映,发明性方面在于比单个前述公开的实施例的全部特征更少的特征。由此,具体实施例所附的权利要求由此被明确纳入本具体实施例中,其中每一项权利要求本身代表本发明的单独实施例。

[0049] 此外,尽管本文中所描述的一些实施例包括其他实施例中所包括的一些特征但不包括其他实施例中所包括的其他特征,但是如会由本领域技术人员理解的那样,不同实施例的特征的组合旨在落在本发明的范围内,并且形成不同实施例。例如,在所附的权利要求书中,所要求保护的实施例中的任何实施例均可以以任何组合来使用。

[0050] 此外,实施例中的一些实施例在本文中被描述为可由计算机系统的处理器或由实现功能的其他装置实现的方法或方法的要素的组合。由此,具有用于执行此类方法或方法的要素的必要指令的处理器形成用于执行方法或方法的要素的装置。此外,装置实施例的本文中所描述的要素是用于实现由实现本发明的目的的元件所执行的功能的装置的示例。

[0051] 在本文中所提供的描述中,阐述了众多具体细节。然而,应当理解的是,可以在没有这些具体细节的情况下实践本发明的实施例。在其他实例中,公知的方法、结构和技术未被详细示出,以免混淆对本说明书的理解。

[0052] 单独提供以下各项以辅助对本发明的理解。

[0053] 如本文所用且除非另有规定,当一个实体被描述为超导时,这意味着该实体有能力在低于某一临界温度的温度下变得超导。这并不意味着该实体在该方法期间被形成时是超导的。相反,该方法的步骤通常在高于所涉超导材料的临界温度的温度下进行。因此,例如,形成第一超导层不会导致一旦形成就具有超导性的层,而是导致在该层的温度降低到其临界温度以下后可以变得超导的层。

[0054] 在第一方面,本发明涉及一种用于形成集成电路的超导互连结构的方法,包括:

[0055] a.通过以下步骤在基板(1)上形成第一实体(44):

[0056] a1.提供基板(1),

[0057] a2.在所述基板(1)上形成具有第一临界温度的第一超导材料的第一超导层(21),

[0058] a3.在所述第一超导层(21)上方形成第一介电材料层(22),

[0059] a3'.在第一介电材料(22)的顶部上可选地形成保护性介电层,例如具有1至20nm,例如5至15nm,诸如10nm,的厚度,

[0060] a4.去除第一介电材料(22)的层的部分和第一超导层(21)的部分,所述各部分从第一超导层的底表面延伸到第一介电材料(22)的顶表面,以形成包括具有顶表面(420)的第一组线结构(4)的图案,所述第一组线结构包括:

[0061] 第一组超导线结构(41),以及

[0062] 由第一介电材料(42)制成的、与第一组超导线结构(41)对准并覆盖在其上的、并且包括顶表面(420)的第一组线结构,

[0063] a5.在第一组线结构(4)的各个线结构上方和之间形成不同于第一介电材料的第二介电材料(50),

[0064] a6.平坦化第二介电材料(50),使得第二介电材料的顶表面(51)与第一组线结构(4)的顶表面(420)共面,并且此后

[0065] a7.在第一组线结构(4)和第二介电材料(50)上方形成由第三介电材料(6)形成的层,

[0066] 从而形成第一实体(44),

[0067] b.在第一实体上方提供经图案化掩模(73),所述图案包括与第一组超导线结构(41)的下层超导线结构交叠的至少一个开口(730),用于在第一介电材料(42)和由第三介电材料(6)形成的层中形成至少一个孔洞(43),

[0068] c.将经图案化掩模(73)的图案转移到第一介电材料(42)和由第三介电材料(6)形成的层中,以形成延伸穿过第一介电材料(42)以及由第三介电材料(6)形成的层的至少一个孔洞(43),从而暴露下方超导线结构(41)的一部分,

[0069] d.去除经图案化掩模(73),从而暴露经穿孔的表面(60),以及

[0070] e.在经穿孔的表面(60)上方形成由一种或多种超导材料制成的超导单元(81,201,8),每一超导材料的临界温度在第一临界温度1K以内,从而通过填充至少一个孔洞(43)还形成至少一个通孔(81),所述至少一个通孔(81)延伸穿过第一介电材料(42)和由第三介电材料(6)形成的层,使得所形成的超导单元(81,201,8)在物理上接触下方的第一组超导线结构(41)。

[0071] 发明人已经发现,在实际应用中优选的若干超导材料可能特别难以沉积在具有高纵横比的孔洞或沟槽中。在此,纵横比是(例如,通孔、孔洞、线或沟槽的)在垂直于超导线结构的顶表面的方向上的高度与(例如,通孔、孔洞、线或沟槽的)在平行于超导线路结构的顶表面的方向上的宽度的比率。因此,使用镶嵌型工艺可能难以形成超导线结构,超导线结构优选尽可能窄,以便在超导互连结构中获得高密度的互连。同时,通孔优选地较浅,即优选地具有小的纵横比,从而可以实现超导互连结构中的高密度互连。发明人发现,通过将用于形成超导线结构的金属蚀刻型工艺与用于形成通孔的镶嵌型工艺相结合,可以实现超导互连结构的良好尺寸缩小。

[0072] 在各实施例中,本发明的方法用于在集成电路制造的后道工序阶段形成超导互连结构。

[0073] 基板的性质并不重要。基板通常包括半导体晶片,其上方具有或不具有介电层。例如,它可以包括裸硅晶片或其上具有氧化硅层的硅晶片。

[0074] 在一些实施例中,基板可以包括各个隔离开的器件。基板的顶表面可以包括介电表面,该介电表面包括用于建立与所述各个隔离开的器件的连接的导电岛或超导岛。在本发明的方法中,在步骤a.期间形成的第一组半导体线结构可以形成与这些岛中的一者或多者的物理接触。当半导体线结构的温度降低到临界温度以下时,这些物理接触可以变成电接触。

[0075] 基板还可以包括连接到预先存在的超导线结构的预先存在的通孔。基板的顶表面可以包括介电表面,该介电表面包括导电或超导通孔顶表面。在本发明的方法中,在步骤a.期间形成的第一组半导体线结构可以形成与这些预先存在的通孔中的一者或多者的物理接触。

[0076] 本发明的方法与在大多数类型的超导材料中形成超导互连相兼容。例如,第一、第

二和第三超导材料可以独立地选自超导化学元素(例如Al、Ti、Nb等)和超导化合物(例如MoN、Nb_3Sn、NbTi、NbTiN和NbN)。优选的超导材料包括Nb,更优选的超导材料包括Nb以及Ti和N中的至少一者,且最优选的包括Nb、Ti和N(例如NbTiN)。在这些最后的化合物中,原子比N/(Nb+Ti)优选地等于0.5,且原子比Nb/(Nb+Ti)优选地通常从0.65至0.84。这些最后的化合物具有特别高的临界温度。优选地,第一超导材料的临界温度是10K或更高。更优选地,是12K或更高。更优选地,它是14K或更高。更优选地,它是16K或更高。例如,它可以从16.5K到17.5K。

[0077] 在各实施例中,该方法中使用的每一超导层的厚度可以在20至500nm的范围内独立选择,优选30至350nm,更优选50至200nm。

[0078] 在优选实施例中,步骤a2.是通过物理气相沉积进行的。尽管可以使用原子层沉积或化学气相沉积,但本发明能够使用物理气相沉积技术,这是一种易于实现的技术。发明人还发现,当被用于本发明时,可以通过物理气相沉积实现对通孔和超导线结构的尺寸的良好控制。

[0079] 当执行步骤a3'时,步骤a4.包括去除保护性介电层的部分、第一介电材料(22)的层的部分以及第一超导层(21)的部分,所述各部分从第一超导层的第一底表面延伸到保护性介电层的顶表面,以形成包括第一组线结构(4)的图案,第一组线结构包括:

[0080] 第一组超导线结构(41),以及

[0081] 由第一介电材料(42)制成的、与第一组超导线结构(41)对准并覆盖在其上的、并且包括顶表面(420)的第一组线结构,

[0082] 第一组保护性介电线结构,与由第一介电材料(42)制成的第一组线结构对准并覆盖在其上。

[0083] 在各实施例中,去除第一介电材料的层的部分和第一超导层的部分的步骤a4.可以通过首先在第一介电材料的层上方形成硬掩模(例如,一层或层堆叠),然后在硬掩模上形成光致抗蚀剂图案化掩模,然后通过使用光致抗蚀剂图案化掩模作为掩模来蚀刻穿过硬掩模,从而将光致抗蚀剂图案化掩模的图案转移到硬掩模中,然后通过使用硬掩模作为掩模来蚀刻穿过第一介电层和超导层,来被执行。

[0084] 在各实施例中,第一组线结构的各个线结构具有长方体形状。在各实施例中,第一组超导线结构的各个线结构具有长方体形状。在各实施例中,超导线结构在垂直于超导线结构顶表面的方向上的高度是20至500nm,优选30至350nm,更优选50至200nm。在各实施例中,超导线结构在平行于超导线结构顶表面的方向上的宽度是20至500nm,优选30至350nm,更优选50至200nm。在各实施例中,超导线结构在平行于超导线结构的顶表面且垂直于宽度的方向上的长度是至少200nm,优选至少500nm。在此,长度比宽度长。在各实施例中,线结构的纵横比,即它们的高度和宽度之间的比率,是1至4。

[0085] 在各实施例中,超导线结构的侧壁与基板的顶表面形成85°至93°的角度,优选88°至92°,更优选89°至90℃。通常,该角度是90°。

[0086] 在各实施例中,由第一介电材料制成的第一组线结构的各个线结构具有长方体形状。在各实施例中,由第一介电材料制成的线结构在垂直于由第一介电材料制成的线结构的顶表面的方向上的高度是1至50nm,优选地是5至20nm。在各实施例中,由第一介电材料制成的线结构在平行于由第一介电材料制成的线结构的顶表面的方向上的宽度是20至

500nm,优选地是30至350nm,更优选地是50至200nm。在各实施例中,由第一介电材料制成的线结构在平行于由第一介电材料制成的线结构的顶表面的方向上的长度是至少200nm,优选地是至少500nm。在此,长度比宽度长。在各实施例中,由第一介电材料制成的线结构的宽度在超导线结构的宽度的2%以内,例如在1%以内,例如与超导线结构的宽度相同。在各实施例中,由第一介电材料制成的线结构的宽度在超导线结构的宽度的2%以内,例如在1%以内,例如与超导线结构的宽度相同。

[0087] 在各实施例中,第一组的保护性介电线结构具有长方体形状。在各实施例中,保护性介电线结构在垂直于由第一介电材料制成的线结构的顶表面的方向上的高度可以是1至50nm。在各实施例中,由保护性介电线结构在平行于由第一介电材料制成的线结构的顶表面的方向上的宽度是20至500nm,优选地是30至350nm,更优选地是50至200nm。在各实施例中,保护性介电线结构在平行于由第一介电材料制成的线结构的顶表面且垂直于宽度的方向上的长度是至少200nm,优选地是至少500nm。在此,长度比宽度长。在各实施例中,保护性介电线结构的宽度在超导线结构的宽度的2%以内,例如在1%以内,例如与超导线结构的宽度相同。在各实施例中,保护性介电线结构的长度在超导线结构的长度的2%以内,例如在1%以内,例如与超导线结构的长度相同。

[0088] 在各实施例中,第一组的各个线结构彼此平行。在各实施例中,第一组的各个线结构都具有相同的宽度、相同的长度和相同的高度。

[0089] 在各实施例中,第一组的各个线结构的间距可以是30至500nm,例如100至400nm。

[0090] 在各实施例中,第一介电材料可选自氮化硅和碳氮化硅,而第二介电材料可选自氧化硅和高k氧化物,诸如氧化铝和氧化铪。在各实施例中,第一介电材料是氮化硅,而第二介电材料是氧化硅。通常,第二介电材料与保护性介电层的材料相同。在各实施例中,第一介电材料是氮化硅,第二介电材料是氧化硅,且保护性电介质是氧化硅。这些实施例的优点是氮化硅可以相对于氧化硅被选择性地蚀刻。

[0091] 当存在保护性介电线结构时,当保护性介电线结构已被去除时,步骤a6停止。

[0092] 在各实施例中,由第三介电材料形成的层优选地具有1至50nm的厚度,诸如2至30nm。

[0093] 优选地,第三介电材料是氧化物。例如,它可以选自氧化硅和高k氧化物,诸如氧化铪和氧化铝。例如,它可以包括,例如,由二氧化硅组成。

[0094] 通常,步骤b.中提供的图案化掩模包括光致抗蚀剂掩模。

[0095] 在各实施例中,该方法还包括在步骤a7.之后且在步骤b.之前的步骤a7’.:在第一组线结构、第二介电材料和第三介电材料上方(例如,在其上)形成硬掩模层,其中在步骤b.中,在硬掩模上方(例如,其上)提供图案化掩模,其中在步骤b1.中,在步骤b.之后且在步骤c.之前,将图案化掩模的图案转移到硬掩模中,其中在步骤c.中,将图案化掩模的图案转移到第一介电材料中和由第三介电材料形成的层中,包括将所述图案从图案化硬掩模层转移到由第三介电材料形成的层中并转移到第一介电材料中,并且其中步骤d.还包括去除图案化硬掩蔽层。在这些实施例中,经穿孔表面仅在去除图案化掩模和图案化硬掩模层后才暴露出来。步骤d.的图案化掩模的所述去除可以在步骤b1.之后且在步骤c.之前执行。步骤d.的图案化掩模的所述去除可以在步骤c之后且在步骤e之前执行。优选地,通过使用图案化掩模作为掩模,相对于第三介电材料选择性地蚀刻硬掩模,来执行将图案化掩模的图案到

硬掩模层的所述转移。这些实施例的优点在于,第三介电材料可以充当蚀刻停止层。

[0096] 任何硬掩模层/多层都是合适的,只要它可以相对于保护性介电层(如果存在)或相对于第一介电材料(当保护性介电层不存在时)被选择性地去除即可。

[0097] 在一些实施例中,硬掩模可以包括选自非晶碳、旋涂碳(SOC)、旋涂玻璃(SOG)和旋涂碳(SiOC)的一层或多层。

[0098] 在一些实施例中,硬掩模可以是厚(15-30nm)的氧化硅层,取代(通常更薄)的保护性介电层。

[0099] 在各实施例中,在步骤c.中,所述转移包括相对于第二介电材料选择性地蚀刻第一介电材料。这些实施例的优点在于,可以实现下层超导线结构上的孔洞的自对准。

[0100] 在各实施例中,经穿孔表面是在步骤d之后获得的第三介电材料的顶表面。

[0101] 在各实施例中,步骤e.可包括在经穿孔表面上方沉积由临界温度在第一临界温度1K以内的单一超导材料制成的第二超导层,以填充延伸穿过第一介电材料和由第三介电材料形成的层的至少一个孔洞,并使得所沉积的第二超导层电接触下方的第一组超导线结构,并且其中步骤f.紧接在步骤e.之后执行。当孔洞的密度低于5%时,这些实施例特别有利。该密度是参考由第二介电材料的顶表面和与其共面的第一组线结构的顶表面组成的总顶表面来计算的。换句话说,它是总顶表面中被孔洞占据的部分。它是通过将孔洞占据的顶表面除以与其共面的总顶表面来计算的。当不提供后续实体(见下文),因此不提供更多通孔和更多组超导线结构时,这些实施例也特别有利。事实上,在这些实施例中,随着非平面层数量的增加,非平面性增加到不可接受的程度。

[0102] 这些实施例的优点是,在步骤e.中沉积的用于形成至少一个通孔的超导材料层可被用于形成第二组超导线结构,从而节约超导材料并减少步骤数量。

[0103] 优选地,第一超导层和第二超导层由相同的材料制成。

[0104] 在不同实施例中,步骤e.包括:e1.通过在经穿孔的表面上方沉积由单一超导材料制成的第二超导层,从而通过填充至少一个孔洞来形成至少一个通孔来形成超导单元的第一部分,所述单一超导材料的临界温度在第一临界温度1K以内,所述至少一个通孔延伸穿过第一介电材料并且延伸穿过由第三介电材料形成的层,使得所形成的第二超导层电接触下方的第一组超导线结构,e2.在不去除所述至少一个通孔的情况下平坦化所沉积的第二超导层,以便去除第二超导层的顶部部分,以及e3。通过在经平坦化的第二超导层上沉积由临界温度在第一临界温度1K以内的单一超导材料制成的第三超导层(201),来形成超导单元的第二部分。

[0105] 在各实施例中,经去除的顶部使得第三介电层的顶表面暴露出来。在此类实施例中,所有超导单元除通孔之外都被去除。

[0106] 在其他实施例中,所去除的顶部使得第三介电层保持被第二超导层的底部部分所覆盖。在这些实施例中,顶部的厚度至少等于凹部的深度。

[0107] 通常,在步骤e.中形成的超导单元的顶表面可以包括通孔之上的凹部,使得超导单元的顶表面可能不平坦。这可能是一个问题,例如,当多个交替的超导线结构和通孔彼此堆叠形成时,例如因为彼此覆盖的凹部可能会相互加强。因此,优选地,超导单元具有平坦的顶表面。通过首先平坦化所沉积的第二超导层,然后在经平坦化的超导材料层上沉积第三超导层,所得到的超导单元不包括这些凹部。

[0108] 在各实施例中,步骤e2.包括使用化学机械抛光和/或蚀刻。在各实施例中,相对于第三介电材料,选择性地对超导材料进行所述化学机械抛光。结果,在第三介电材料之上延伸的所有超导材料可被去除,使得至少一个通孔的顶表面和第三介电材料的顶表面可以共面。

[0109] 在各实施例中,形成第一组超导线结构和超导单元的材料独立地选自MoN、Nb_3Sn、NbTi、Nb、NbTiN和NbN。优选地,形成第一组超导线结构和超导单元的材料是相同的。发明人已经发现,虽然这些材料具有良好的超导属性,但这些材料可能特别难以沉积在具有高纵横比的孔洞或沟槽中。

[0110] 在各实施例中,形成超导单元的步骤e.可以通过物理气相沉积来执行。

[0111] 优选地,第一、第二和第三超导层由相同的材料制成。

[0112] 在各实施例中,第一介电材料中和由第三介电材料形成的层中的至少一个孔洞(和至少一个通孔)具有至多0.5的纵横比,其中纵横比是孔洞(和通孔)在垂直于超导线结构的顶表面的方向上的高度与孔洞(或通孔)在平行于超导导线结构的顶表面的方向上的宽度之比。在各实施例中,孔洞(或通孔)的可具有0.1至0.5,诸如0.10至0.40,更优选0.15至0.35,再更优选0.20至0.30的纵横比。在各实施例中,孔洞(或通孔)的高度是1nm至100nm,优选5nm至50nm,更优选10nm至25nm。在各实施例中,孔洞(或通孔)的宽度是2nm至200nm,优选20nm至100nm,更优选30nm至70nm。在各实施例中,孔洞(或通孔)在平行于超导线结构的顶表面且垂直于宽度的方向上的长度是5nm至200nm,优选10nm至100nm,更优选30nm至70nm。在各实施例中,孔洞(或通孔)的长度是孔洞(或通孔)宽度的0.5至2倍,优选0.9至1.1倍。

[0113] 在各实施例中,该方法包括在步骤e.之后,在超导单元上方提供第二实体,包括以下步骤:f.在超导单元上方形成第四介电材料的层,g.去除第四介电材料的层的部分和超导单元的部分,以形成包括第二组线结构的图案,包括:第二组超导线结构和由第四介电材料制成的与第一组超导线结构对准并覆盖在其上的第二组线结构,从而在第一实体上方提供第二实体。

[0114] 在各实施例中,第四介电材料可以与第一介电材料相同。

[0115] 第二组超导线结构与第一组超导线结构成非零角度。优选地,与第一组成80°至100°的角度,优选地是90°。

[0116] 第一组超导线结构的各个线的尺寸可以与第二组超导线结构的各个线的尺寸相同或不同。第二组超导线结构的各个线的尺寸可以如第一组超导线的各个线所定义。

[0117] 在各实施例中,第二组线结构的各个线结构具有长方体形状。在各实施例中,第二组超导线结构的各个线结构具有长方体形状。在各实施例中,超导线结构在垂直于超导线结构顶表面的方向上的高度是20至500nm,优选30至350nm,更优选50至200nm。在各实施例中,超导线结构在平行于超导线结构顶表面的方向上的宽度是20至500nm,优选30至350nm,更优选50至200nm。在各实施例中,超导线结构在平行于超导线结构的顶表面且垂直于宽度的方向上的长度是至少200nm,优选至少500nm。在此,长度比宽度长。在各实施例中,线结构的纵横比,即它们的高度和宽度之间的比率,是1至4。

[0118] 在各实施例中,超导线结构的侧壁与基板的顶表面形成85°至93°的角度,优选88°至90°,更优选89°至90℃。通常,该角度是90°。

[0119] 在各实施例中,第二组的各个线结构彼此平行。在各实施例中,第二组的各个线结构都具有相同的宽度、相同的长度和相同的高度。

[0120] 在各实施例中,第二组的各个线结构的间距可以是30至500nm,例如100至400nm。第二组的超导线结构的间距可以与第一组的超导线结构的间距相同或不同。

[0121] 在各实施例中,去除第四介电材料的层的部分和超导单元的部分的步骤g.可以通过首先在第四介电材料的层上方形成硬掩模(例如,一层或层堆叠),然后在硬掩模上形成光致抗蚀剂图案化掩模,然后通过使用光致抗蚀剂图案化掩模作为掩模来蚀刻穿过硬掩模,从而将光致抗蚀剂图案化掩模的图案转移到硬掩模中,然后通过使用硬掩模作为掩模来蚀刻穿过第四介电层和超导单元,来被执行。

[0122] 在各实施例中,可以在步骤g之后通过重复步骤b.至g.来提供后续实体,从而形成又一些通孔和又一些各组超导线结构。后续的各组超导线结构彼此成非零角度。优选地,后续的各组超导线结构彼此成80°至100°的角度,优选地90°。

[0123] 在各实施例中,该方法包括在步骤a.之后且在步骤b.之前,或者在步骤e.之后且在步骤f.之前(如果存在)的以下步骤:h.在第一实体上方提供第三经图案化掩模,所述图案包括与第一组超导线结构的下层超导线结构交叠的至少一个又一开口,用于在第一介电材料和由第三介电材料形成的层中形成至少一个又一孔洞,i.将第三经图案化掩模的图案转移到第一介电材料和由第三介电材料形成的层中,以形成延伸穿过第一介电材料以及由第三介电材料形成的层的暴露下层超导线结构的至少一部分的至少一个又一孔洞,j.去除第三经案化掩模,以暴露第二经穿孔表面,以及k.在第二经穿孔表面上方沉积电阻材料,以填充延伸穿过第一介电材料和由第三介电材料形成的层的至少一个又一孔洞,并且使得所沉积的电阻材料接触下层超导线路结构,所述电阻材料在1K温度下具有至少100μΩ.cm的电阻率。在一些实施例中,电阻器可以没有临界温度或临界温度低于1K。本发明实施例的优点是,可以形成包括电阻器的超导互连结构,其中电阻器可以将第一组超导线结构的超导线路结构与第二组超导线结构的超导线结构(如果存在)连接起来。在各实施例中,所述电阻材料由与第一组的超导线结构相同的化学元素组成,其中电阻材料的化学组成不同于第一组的超导线结构的化学组成。换言之,电阻材料由与超导线结构相同的化学元素组成,但电阻材料和第一组超导线结构之间的化学元素相对量不同。通过改变不同化学元素的相对量,可以调节材料的临界温度,使电阻材料在1K温度下具有至少100μΩ.cm的电阻率。这些实施例的优点是,可以使用与形成电阻器类似的沉积材料和技术来形成超导通孔。

[0124] 最优选地,所有超导层或单元以及在该方法期间形成的所有电阻器都是通过物理气相沉积(例如,通过DC磁控溅射)形成的。

[0125] 第一方面的任何实施例的任何特征可以独立地如针对本发明的第二方面的任何实施例所相应地描述的那样。

[0126] 在第二方面,本发明涉及一种可通过根据前述权利要求中的任一项所述的方法形成的超导互连结构,该互连结构包括第一实体(44),该第一实体包括:

[0127] i.具有顶表面(420)的第一组线结构(4),包括:

[0128] 第一组超导线结构(41),以及

[0129] 由第一介电材料(42)制成的、与第一组超导线结构(41)对准并覆盖在其上的、并且包括顶表面(420)的第一组线结构,

[0130] ii.不同于所述第一介电材料(42)、位于所述第一组(4)的各个线结构之间、具有与所述第一组线结构(4)的顶表面共面的顶表面(51)的第二介电材料(50),以及

[0131] iii.覆盖所述第一组线结构(4)和所述第二介电材料(50)的第三介电材料(6),

[0132] 并且其中通孔(81)延伸穿过第一介电材料(22)和由第三介电材料(6)形成的层,其中通孔(81)包括在物理上接触下层超导线结构(21)的超导材料。第二方面的任何实施例的任何特征可以独立地如针对本发明的第一方面的任何实施例所相应地描述的那样。

[0133] 第二方面的任何特征可以与第一方面的相应描述相同。

[0134] 例如,通孔、超导线结构可以如下:

[0135] --第一介电材料(22)和由第三介电材料(6)形成的层中的至少一个通孔(81)可以具有至多0.5的纵横比,诸如0.10至0.40,更优选0.15至0.35,再更优选0.20至0.30,

[0136] -超导线结构在垂直于超导线结构顶表面的方向上的高度可以是20至500nm,优选50至200nm。

[0137] -超导线结构在平行于超导线结构顶表面的方向上的宽度可以是20至500nm,优选50至200nm。

[0138] -超导线结构在平行于超导线结构的顶表面且垂直于宽度的方向上的长度是至少200nm,优选至少500nm。

[0139] -超导线结构的纵横比,即它们的高度和宽度之间的比率,是1至3,和/或

[0140] -超导线结构的侧壁与基板的顶表面形成85°至93°的角度,优选88°至90°,更优选89°至90℃。通常,该角度是90°。

[0141] 现在将通过本发明的若干实施例的详细描述来描述本发明。显然,根据本领域技术人员的知识能够配置本发明的其他实施例而不背离本发明的技术示教,本发明仅受限于所附权利要求书的各条款。

[0142] 示例:形成超导互连结构

[0143] 参考图1。提供了基板(1),在该示例中,其包括被绝缘层(12)(例如氧化硅层)覆盖的硅晶片(11)。超导层(21),例如NbTiN,被形成在基板1上,其可以通过适合于沉积超导材料的任何技术来被沉积。优选地,物理气相沉积被用于形成超导层(21),因为这种技术也非常适合形成通孔(见下文),这可以简化超导互连结构的制造。接下来,第一介电材料(22)的层,例如氮化硅,被形成在超导层(21)上方。薄的(1-10nm,例如5nm)保护性氧化硅层(未示出)可以存在于氮化硅的顶部上。

[0144] 在该示例中,包括可灰化硬掩模(31)的图案化掩模(31,32,33)被形成在第一介电材料(22)的层上方。可灰化硬掩模(31)是可以通过氧等离子体来被去除的硬掩模。在某些情况下,例如当可灰化的硬掩模留下仅靠灰化无法去除的任何残留物时,可以通过在灰化后进行额外的湿法或干法蚀刻工艺来完全去除硬掩模。图案化掩模(31,32,33)还包括覆盖可灰化硬掩模(31)的碳氧化硅层(32)。图案化掩模还包括覆盖碳化硅层(32)的图案化光致抗蚀剂(33)。首先,使用相对于图案化光致抗蚀剂(33)(未示出)选择性蚀刻可灰化硬掩模(31)和碳化硅层(32)的蚀刻,将包括一组线结构的图案化光致蚀剂(33)的图案转移到可灰化硬掩模(31)中并转移到碳化硅层(32)中。随后,去除图案化光致抗蚀剂(33)(未示出)。执行相对于可灰化硬掩模(31)和碳氧化硅层(32)选择性地蚀刻第一介电材料(22)的层和超导层(21)的蚀刻,以将图案从可灰化硬掩模(31)和碳氧化硅层(32)转移到第一介电材料

(22)的层和超导层(21)(未示出)中。由此,从超导层(21)的底表面延伸到第一介电材料(22)的层的顶表面的第一介电材料(22)的层的部分和超导层(21)的部分被去除(未示出)。最后,去除可灰化硬掩模(31)和碳化硅层(32)(未示出)。

[0145] 参考图2。通过将图案转移到第一介电材料和超导层中,第一组线结构(4)被形成在基板(1)上。第一组线结构(4)包括第一组超导线结构(41)。此外,第一组线结构(4)包括由第一介电材料(42)制成的第一组线结构,与第一组超导线结构(41)对准并覆盖在其上。第一组线结构(4)包括顶表面(420),即由第一介电材料(42)制成的第一组线结构的顶表面(420)。

[0146] 参考图3。不同于第一介电材料的第二介电材料(50)被形成在第一组线结构(4)的各个线结构上方(例如其上)和之间。第二介电材料(50)例如可以是氧化硅。

[0147] 参考图4。第二介电材料(50)被平坦化,使得第二介电材料(50)的顶表面(51)与由第一介电材料(42)制成的第一组线结构的顶表面(420)共面。例如,可以使用化学机械抛光,其中所述抛光相对于第一介电材料(42)对第二介电材料(50)有选择性。

[0148] 参考图5。由第三介电材料(6)形成的层被形成在第一组线结构(4)上方,在该示例中,形成在由第一介电材料(42)制成的第一组线结构的顶表面上,并且形成在第二介电材料(50)上方,例如其上。由此,第一实体被形成,其包括第一组线结构(4)、第一组线结构(4)的各个线结构之间的第二介电材料(50)、以及由第三介电材料(6)形成的层。

[0149] 参考图6。为了在由第三介电材料(6)形成的层中以及在由第一介电材料(42)制成的第一组线结构(42)中形成通孔,首先,旋涂碳层(71)被沉积在由第三介电材料(6)形成的层上方,例如其上。接下来,旋涂玻璃层(72)被形成在旋涂碳层(71)上方,例如其上。虽然该示例具体描述了旋涂碳和旋涂玻璃,但也可以使用不同的掩模,例如硬掩模。使用相对于第三介电材料(6)可选择性蚀刻的掩模,使得第三介电材料(6)可以充当蚀刻停止层。最后,光致抗蚀剂掩模被沉积在旋涂玻璃层(72)上方,例如其上,随后其被图案化以形成经图案化的光致抗蚀剂掩模(73)。经图案化的光致抗蚀剂掩模(73)包括与第一组超导线结构(41)的下层超导线结构交叠的至少一个开口(730)(在该示例中是六个开口)。每一开口730用于在第一介电材料(42)和第三介电材料(6)中形成孔洞。经图案化的光致抗蚀剂掩模(73)的图案被转移到旋涂玻璃层(72)和旋涂碳层(71)中。在该示例中,使用蚀刻,该蚀刻相对于经图案化的光致抗蚀剂掩模(73)和第三介电材料(6)选择性地蚀刻旋涂玻璃层(72)和旋涂碳层(71)。如此,第三介电材料(6)充当蚀刻停止层,即旋涂玻璃层(72)和旋涂碳层(71)的蚀刻可以停止在第三介电材料(6)处。在该示例中,经图案化的光致抗蚀剂掩模(73)和经图案化的旋涂玻璃层(72)随后被去除。

[0150] 参考图7。第一实体(44)上方的经图案化旋涂碳层(71)的图案可以被转移到由第三介电材料(6)形成的层和第一介电材料(42)中,以形成延伸穿过由第三介电材料(6)形成的层且穿过第一介电材料(42)的孔洞(43)。由此,下层超导线结构(41)的一部分被暴露。优选地,使用蚀刻,该蚀刻相对于第二介电材料(50)(例如氧化硅)选择性蚀刻第一介电材料(41),例如氮化硅。由此,可以实现超导线结构(41)上的孔洞(43)的自对准。

[0151] 参考图8。在该示例中,经图案化的旋涂碳层(71)相对于第三介电材料(6)被选择性地去除,从而暴露经穿孔表面,在该示例中,经穿孔表面是被孔洞(43)穿孔的第三介电材料(6)的顶表面(60)。

[0152] 参考图9。超导材料层(8)被形成在经穿孔表面上方,在该示例中,形成在第三介电材料(6)的顶表面上方,以便通过填充至少一个孔洞来形成通孔(81)。沉积超导材料(8),使得超导材料(8)电接触,例如物理接触,所暴露的下层超导线结构(41)。

[0153] 对于诸如MoN、Nb_3Sn、NbTi、Nb、NbTiN和NbN之类的超导材料(8),沉积可以包括覆盖通孔(81)的凹坑(82),从而非平面超导层被形成在经穿孔表面上方是可能的。参考图10。为了在经穿孔表面上方提供平面超导层,所沉积的超导材料层可被平坦化,以去除超导材料层的顶部部分,而不去除填充至少一个孔洞的超导材料层的部分,即通孔(81)。在该示例中,在经穿孔表面(60)上方延伸的所有所沉积的超导材料被去除,使得通孔(81)的顶表面与第三介电材料(6)的顶表面共面。例如,可以执行化学机械抛光,其相对于第三介电材料(6)选择性地抛光所沉积的超导材料,使得所述抛光可以停止在第三介电材料(6)处。或者,可以使用蚀刻。此外,超导材料层的去除可被限于超导材料层的顶部部分。这可导致在经穿孔表面上形成平面超导材料层。

[0154] 参考图11。为了形成第二实体,在该示例中,堆叠,类似于图1中沉积在基板上的堆叠,被沉积在经穿孔表面上,即第三介电材料(6)的顶表面。为此,首先,当(如在该示例中)不存在(或不够厚)时,沉积与通孔(81)物理接触的又一超导材料层(201)。超导材料层(201)优选地包括与通孔(81)和超导线结构(41)相同的超导材料。可以与第一介电材料相同的第四介电材料(202)的层被沉积在例如该又一超导材料(201)的层上方,例如其上。在该示例中,包括可灰化硬掩模(301)的图案化掩模被形成在第四介电材料(202)的层上方。图案化掩模还包括覆盖可灰化硬掩模(301)的碳氧化硅层(302)。图案化掩模还包括覆盖碳化硅层(32)的图案化光致抗蚀剂(303)。图案化光致抗蚀剂(303)包括用于形成第二组线结构的各个线结构,该第二组线结构包括由该又一超导材料层(201)形成的第二组超导线结构和由第四介电材料(202)制成的第二组线结构。在此,图案化光致抗蚀剂(303)的线结构被定向成使得第二组线结构相对于第一组线结构以一定角度(例如垂直)来取向。与上述形成第一实体的步骤类似的步骤可被用于形成第二实体。

[0155] 可以理解,尽管本文针对根据本发明的设备讨论了优选实施例、具体结构和配置以及材料,但是可做出形式和细节上的各种改变或修改而不背离本发明的范围。在本发明范围内可对所述方法增删步骤。

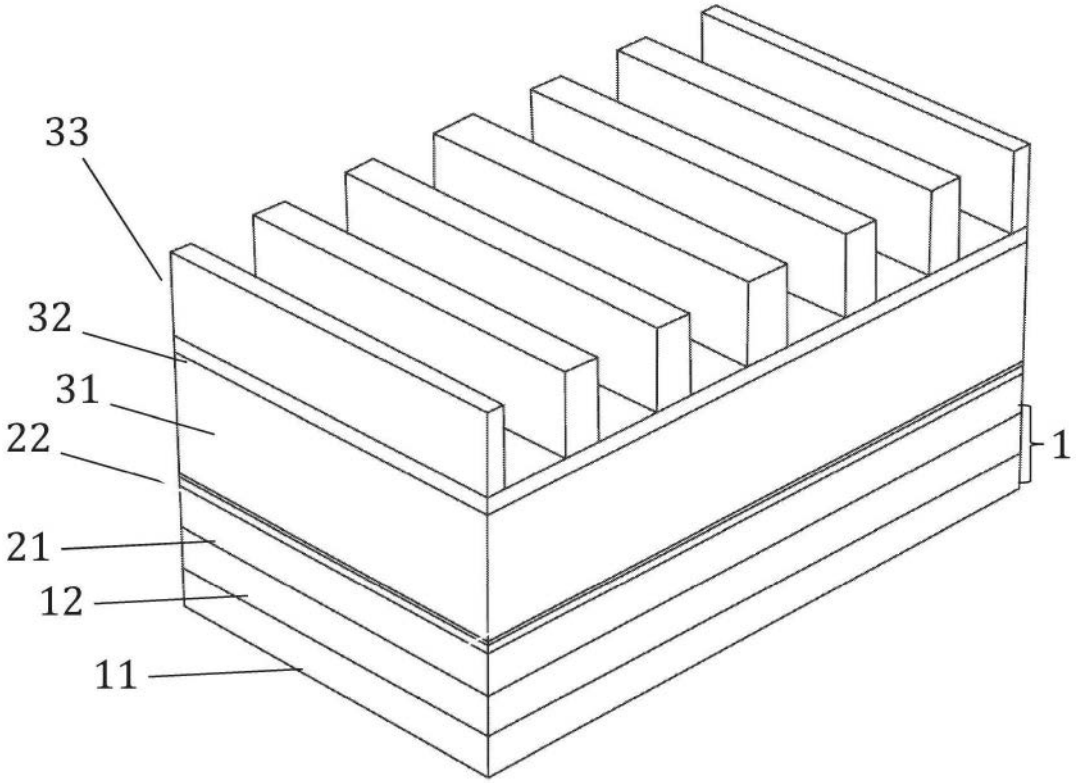


图1

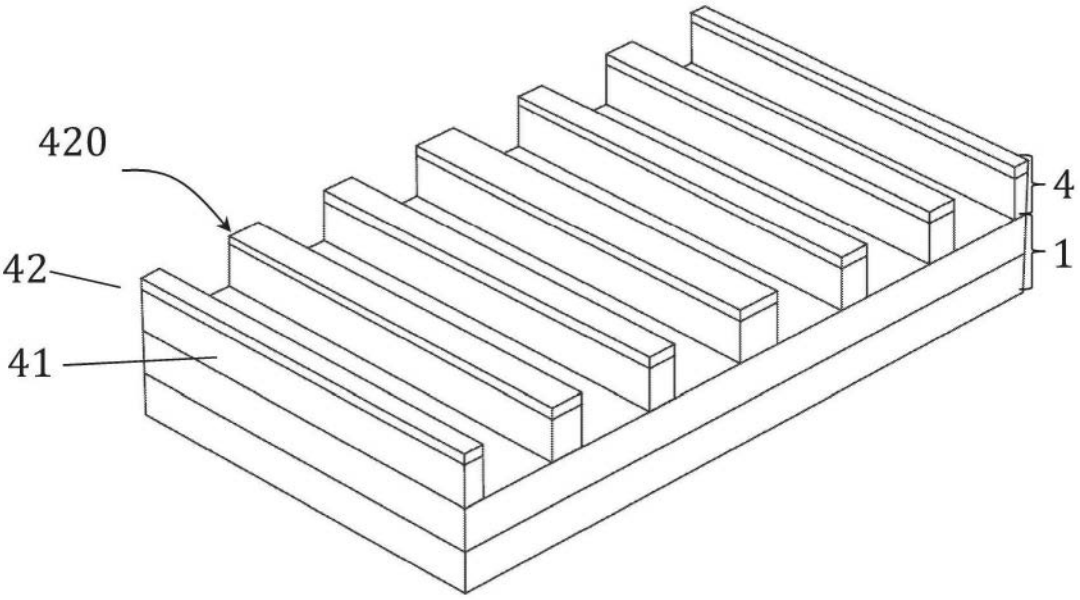


图2

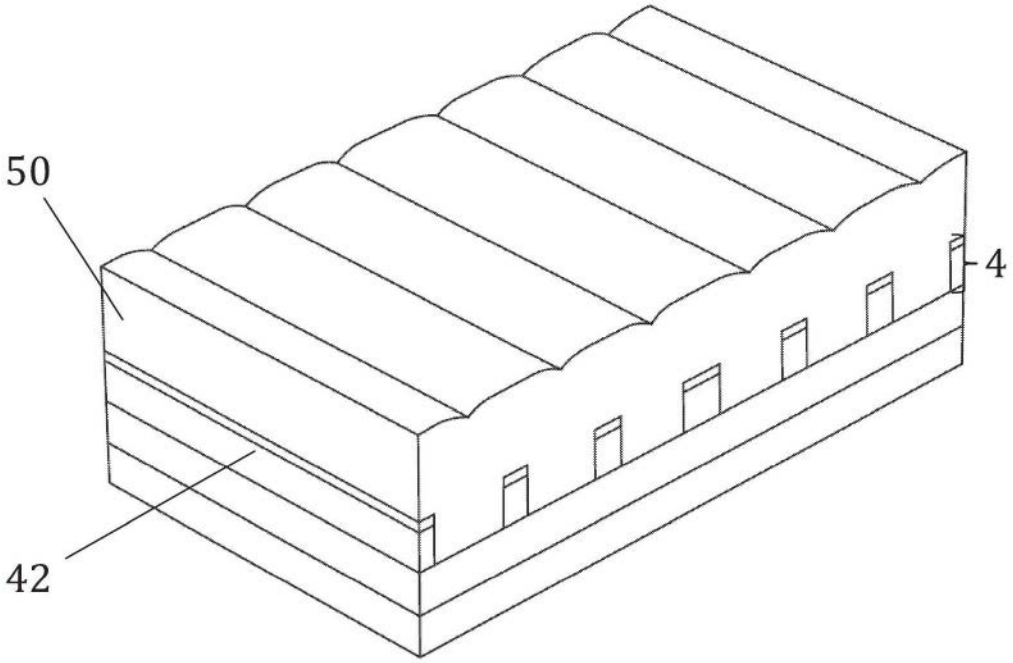


图3

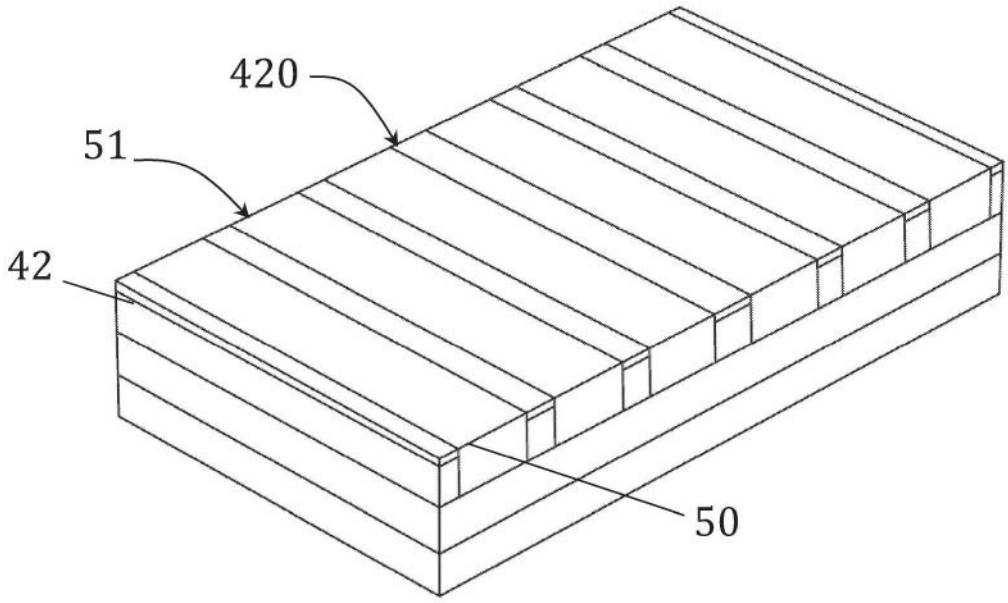


图4

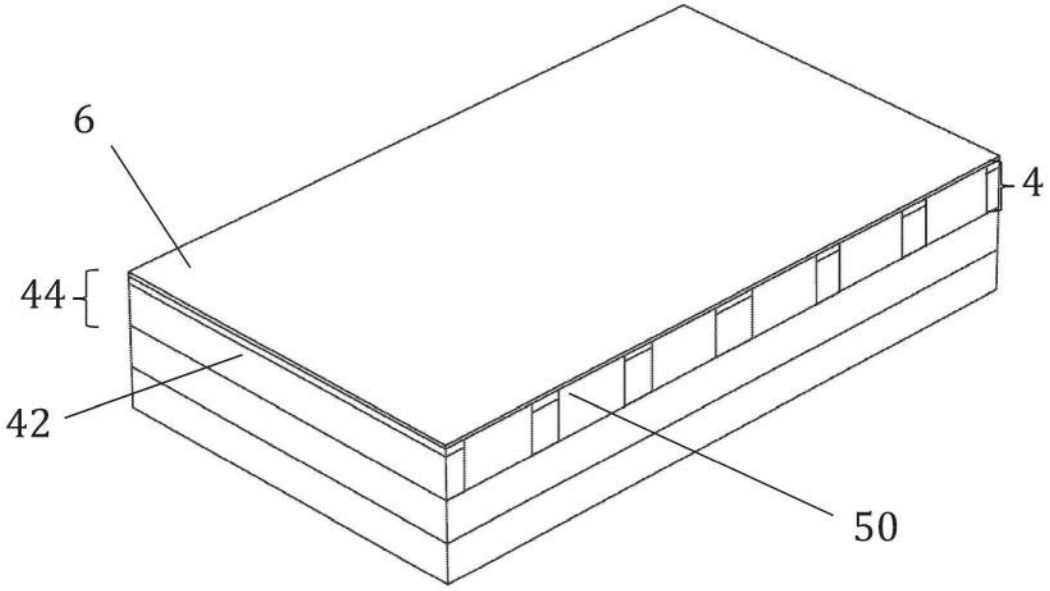


图5

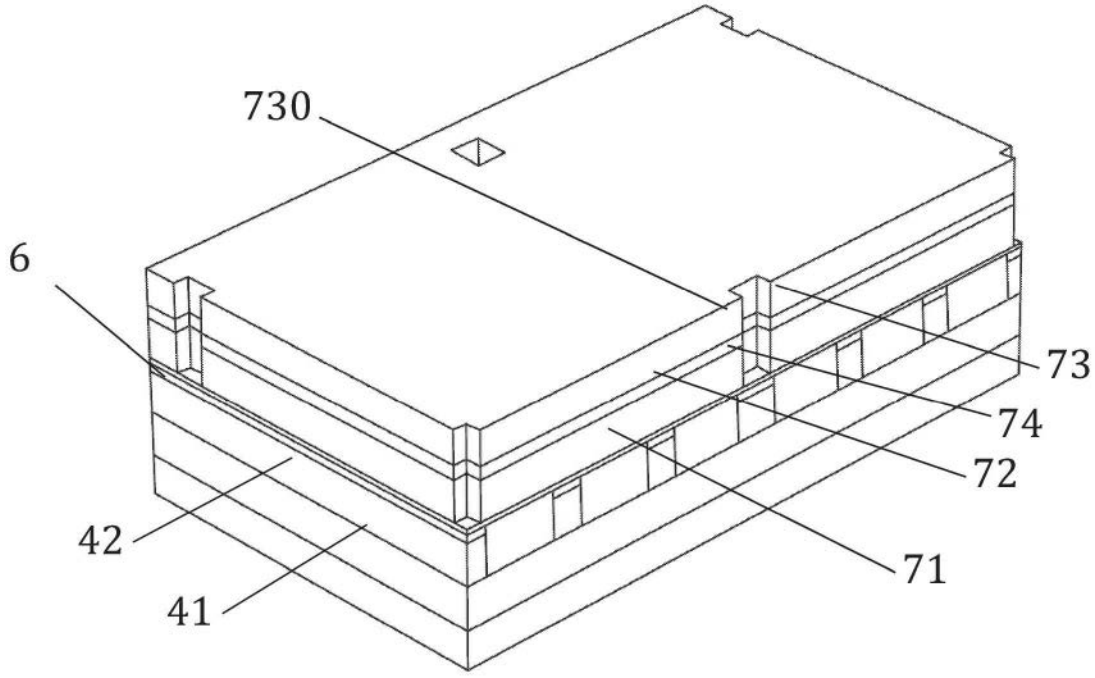


图6

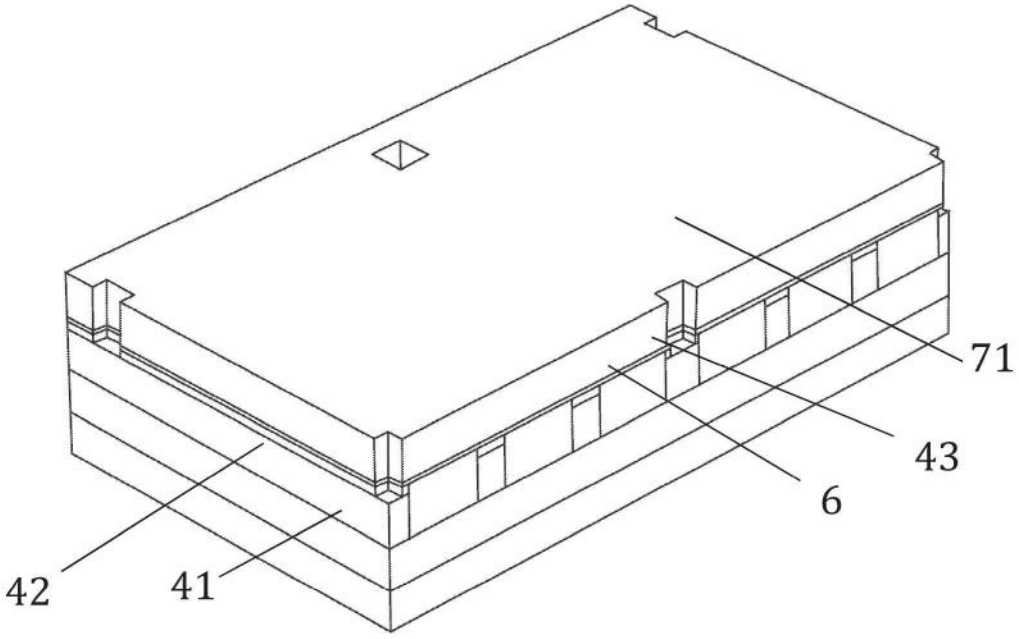


图7

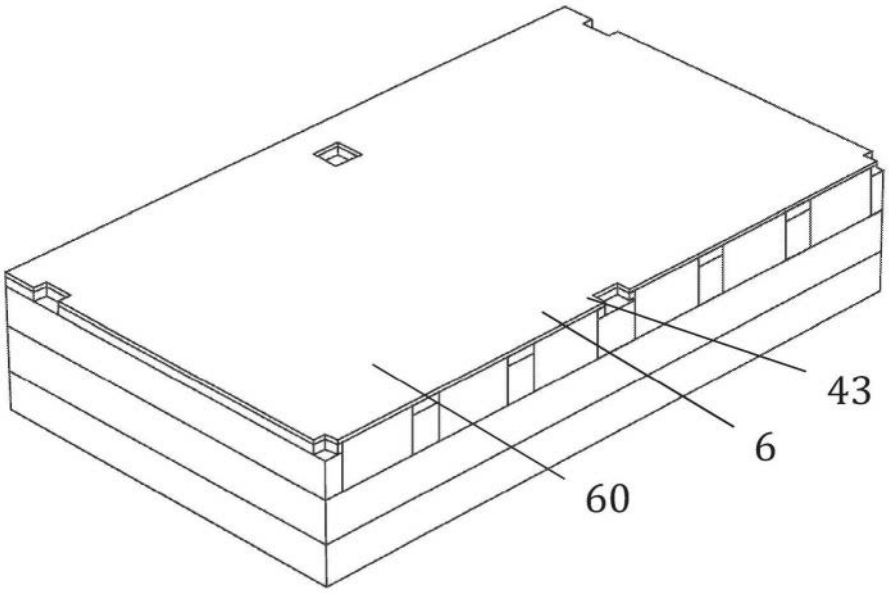


图8

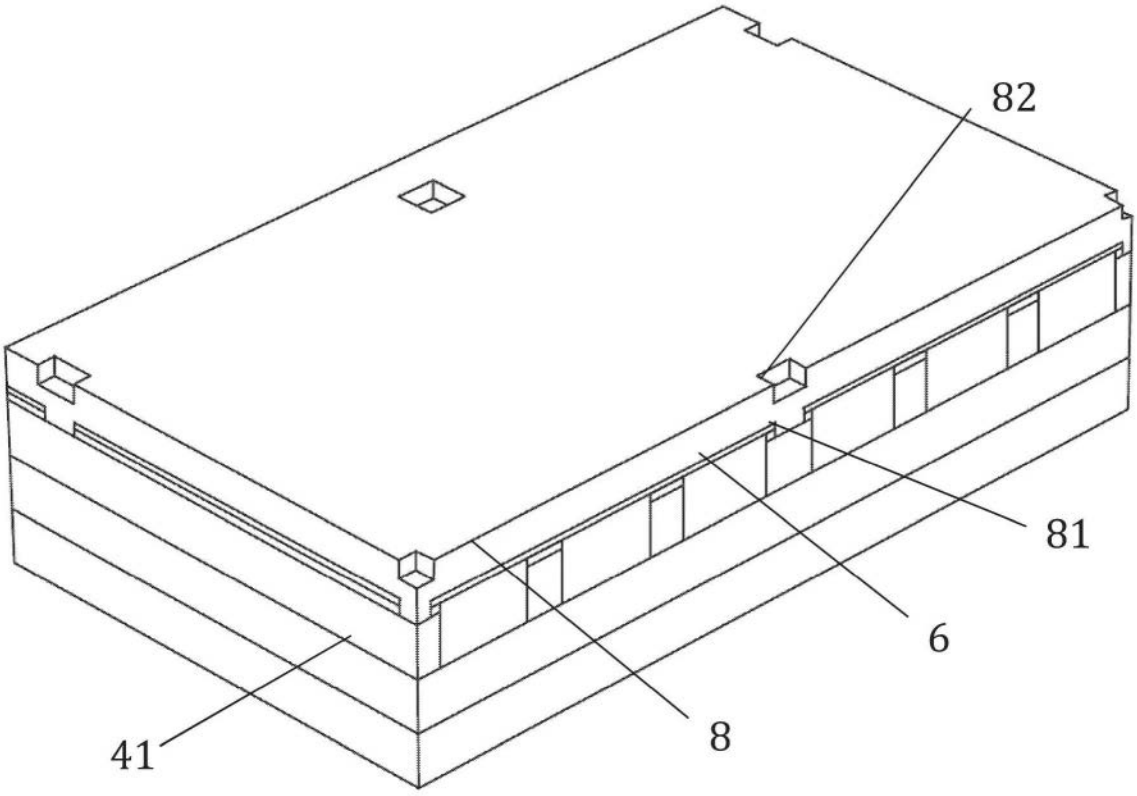


图9

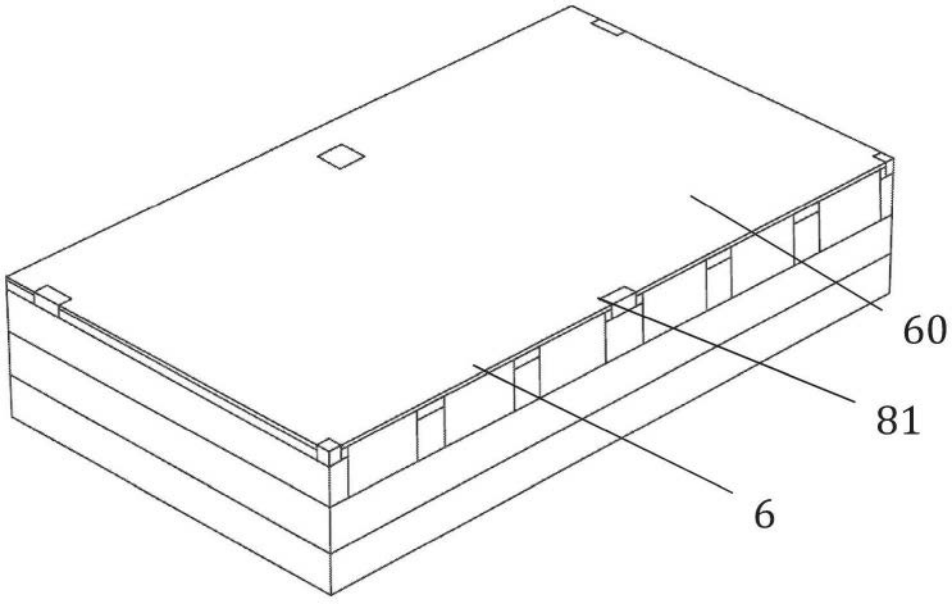


图10

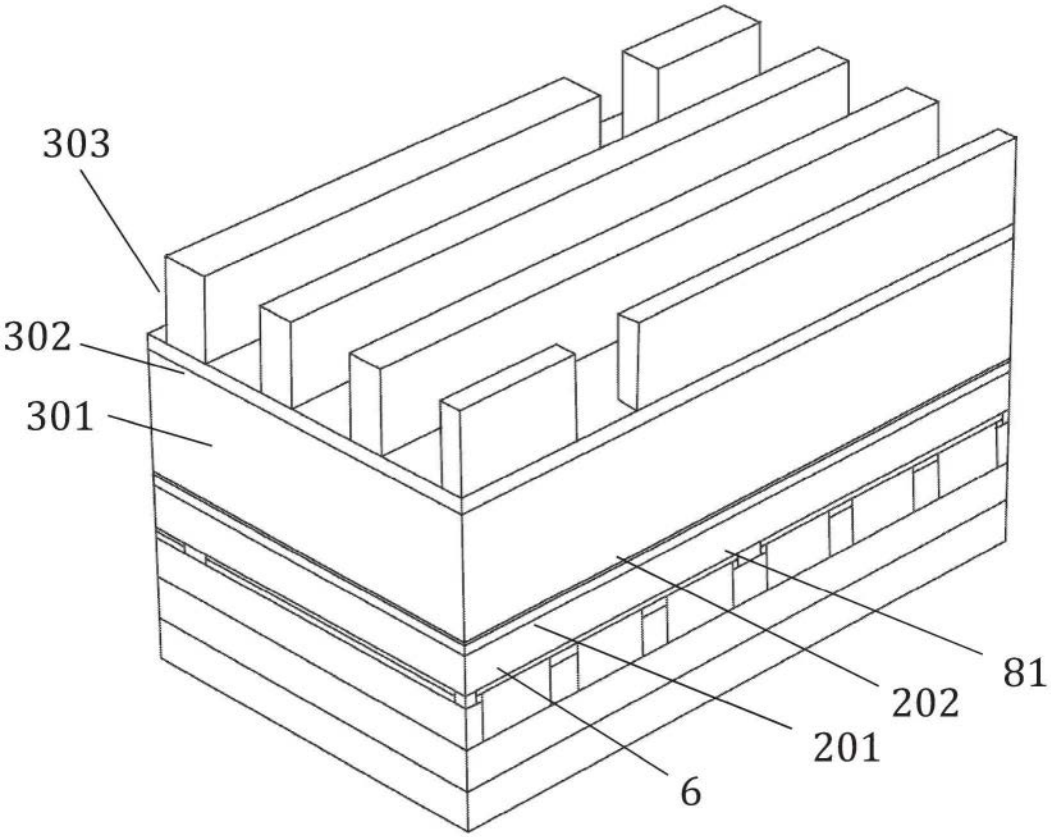


图11