

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G02F 1/1362 (2006.01)

G09G 3/36 (2006.01)



[12] 发明专利申请公布说明书

[21] 申请号 200810087626.5

[43] 公开日 2008 年 10 月 1 日

[11] 公开号 CN 101276110A

[22] 申请日 2008.3.25

[21] 申请号 200810087626.5

[30] 优先权

[32] 2007. 3. 26 [33] JP [31] 2007 - 078758

[71] 申请人 精工爱普生株式会社

地址 日本东京

[72] 发明人 渡边贤哉

[74] 专利代理机构 中科专利商标代理有限责任公司

代理人 汪惠民

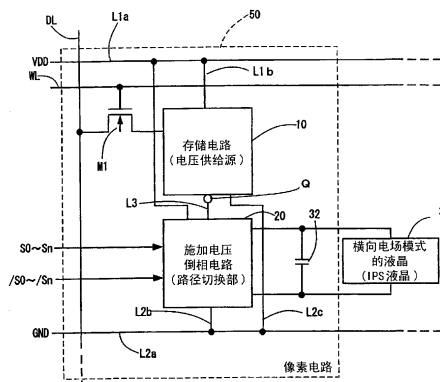
权利要求书 3 页 说明书 36 页 附图 20 页

[54] 发明名称

液晶装置、像素电路、有源矩阵基板及电子设备

[57] 摘要

本发明提供一种液晶装置、像素电路、有源矩阵基板及电子设备。存储电路(10)仅作为电压供给源起作用,由施加电压倒相电路(20)来实现对液晶施加的电压的极性反相。向施加电压倒相电路(20)输入彼此反相的互补时钟(S0~Sn、/S0~/Sn),设置与施加电压倒相电路及液晶连接的保持电容器(32)。在向存储电路(10)写入面数据或线数据的期间,使输入到施加电压倒相电路(20)的切换控制信号(S0~Sn、/S0~/Sn)全部为低电平,此间,向液晶元件(30)提供在保持电容器(32)中保持的之前的显示数据的电压。本发明在实现施加电压的高精度的反相的同时,还能够对应线顺序驱动和面顺序驱动。



1、一种液晶装置，其特征在于，包括：

横向电场模式的液晶元件，通过对液晶层施加基板面方向的电场来进行液晶分子的取向控制，包括第1像素电极及第2像素电极；

存储电路，被设置在各像素电路中，作为第1电压及第2电压的供给源起作用；

施加电压倒相电路，被设置在各像素电路中，通过将从上述存储电路提供的上述第1及第2电压的每个电压进行切换以便提供给上述液晶元件的上述第1像素电极及上述第2像素电极的任意一个，使施加在上述液晶元件上的电压反相；和

保持电容器，保持对上述液晶元件施加的电压，

上述施加电压倒相电路，包括：

第1及第2开关元件，串联连接在上述存储电路的上述第1及第2电压的提供端和基准电源电位之间；和

第3及第4开关元件，串联连接在上述存储电路的上述第1及第2电压的提供端和上述基准电源电位之间，

在上述第1及第2开关元件的共通连接点和上述第3及第4开关元件的共通连接点的至少1个共通连接点上连接上述保持电容器的一端，并且，在上述第1及第2开关元件的共通连接点和上述第3及第4开关元件的共通连接点的每一个上连接上述液晶元件的上述第1像素电极及第2像素电极的每一个，并且

通过切换控制信号控制以选择使上述第1及第4开关元件导通、还是选择使上述第2及第3开关元件导通、或者使上述第1～第4开关元件全部截止。

2、根据权利要求1所述的液晶装置，其特征在于，上述保持电容器连接在上述第1及第2开关元件的共通连接点和上述第3及第4开关元件的共通连接点之间。

3、根据权利要求1所述的液晶装置，其特征在于，上述保持电容器

的一端与上述第1及第2开关元件的共通连接点、或上述第3及第4开关元件的共通连接点连接，另一端与规定的直流电位连接。

4、根据权利要求2所述的液晶装置，其特征在于，

上述第1、第2、第3及第4开关元件的每一个由相同导电类型的晶体管构成，

在上述液晶元件所施加的电压的更新期间，利用彼此反相的上述切换控制信号，互补地驱动上述第1及第3开关元件和上述第2及第4开关元件，在利用上述保持电容器保持施加在上述液晶元件上的电压的期间中，通过上述切换控制信号使上述第1及第3开关元件和上述第2及第4开关元件全部为截止状态。

5、根据权利要求4所述的液晶装置，其特征在于，

在对连接到上述1条扫描线、且设置在上述各像素电路中的上述存储电路的每一个写入显示数据的期间，用于构成在连接到上述1条扫描线的像素电路中设置的上述施加电压倒相电路的上述第1和第3开关元件以及上述第2和第4开关元件全部成为截止状态，

当结束对连接到上述1条扫描线、且设置在上述各像素电路中的上述存储电路的每一个的上述显示数据的写入时，上述第1和第2开关元件、或上述第3和第4开关元件成为导通状态，在上述液晶元件上施加上述更新了显示数据的电压。

6、根据权利要求4所述的液晶装置，其特征在于，

在对连接到上述所有的扫描线、且设置在上述各像素电路中的上述存储电路的每一个写入显示数据的期间，用于构成在连接到上述所有的扫描线的像素电路中保持的上述施加电压倒相电路的上述第1和第3开关元件、以及上述第2和第4开关元件全部成为截止状态，

当结束对连接到上述所有的扫描线（WL）、且设置在上述各像素电路中的上述存储电路的每一个的上述显示数据的写入时，上述第1和第2开关元件、或上述第3和第4开关元件成为导通状态，对液晶施加上述更新了显示数据的电压。

7、根据权利要求1~6任意一项所述的液晶装置，其特征在于，

上述存储电路是保持1位数据的SRAM型的存储单元。

8、根据权利要求1~7任意一项所述的液晶装置，其特征在于，上述横向电场模式的液晶元件，是IPS方式的液晶元件。

9、根据权利要求1~8任意一项所述的液晶装置，其特征在于，上述液晶装置是反射型的液晶装置，

上述存储电路及上述施加电压倒相电路和上述保持电容器配设在由用于反射光的材料构成的上述第1及第2像素电极的下侧的元件形成区域中。

10、一种像素电路，其特征在于，包括：

存储电路，作为第1电压及第2电压的供给源起作用；

施加电压倒相电路，通过将从上述存储电路提供的上述第1及第2电压的每个电压进行切换以便提供给液晶元件的上述第1像素电极及上述第2像素电极的任意一个，来使对上述液晶元件施加的电压反相；以及

保持电容器，在结束了向上述存储电路的数据的写入的时刻，保持对上述液晶元件施加的电压。

11、一种有源矩阵基板，其特征在于，包括：

第1像素电极及第2像素电极，用于对横向电场模式的液晶元件的液晶层施加电场；

存储电路，被设置在各像素电路中，作为第1电压及第2电压的供给源起作用；

施加电压倒相电路，被设置在各像素电路中，通过将从上述存储电路提供的上述第1及第2电压的每个电压进行切换以便提供给上述液晶元件的上述第1像素电极及上述第2像素电极的任意一个，来使对上述液晶元件施加的电压反相；以及

保持电容器，保持对上述液晶元件施加的电压。

12、一种电子设备，装载了权利要求1~9任意一项所述的液晶装置。

液晶装置、像素电路、有源矩阵基板及电子设备

技术领域

本发明涉及一种液晶装置、像素电路、有源矩阵基板及电子设备。

背景技术

反射型液晶装置，例如装载在便携式电话终端、笔记本型个人计算机、反射型投影机等电子设备中。反射型液晶装置例如具有在包括数据线、扫描线、晶体管等开关元件、电荷蓄积电容及铝等反射型的像素电极的玻璃或硅等的基板和在包括由透明导电膜形成的相对电极等的玻璃等的基板之间夹持了液晶层的结构。由于像素电极是反射型，所以能在像素电极的下侧设置晶体管等开关元件，即便在提高图像分辨率的情况下，面板的开口率也不下降，兼容高图像分辨率和高亮度是比较容易的。

但是，在采用通过保持电容器来保持像素电压的模拟方式的像素电路的情况下，由于随着时间的过去，保持电容的电压值下降，所以会产生显示图像的亮度或对比度的变化。

为解决此问题，提案出在各像素的反射型像素电极的下侧配设1位的存储单元的液晶装置（例如参照专利文献1）。在将这样的存储单元包括在各像素中的液晶装置中，通过存储单元锁定来自数据线的图像信号，将该信号施加在各像素的液晶层上。存储单元保持前面的信号直到新的信号被写入为止。因此，能够简单且有效地进行例如，在存储器中保存静止图像后、显示另一静止图像，此后，再次显示保存的静止图像这样的显示切换。此外，通过将像素电压数字化，还能够得到难以因串扰等引起显示品质的劣化这样的效果。

此外，通过对液晶施加直流电压，由于能够防止所谓的熔烧（因液晶分子的取向统一到特定方向而引起的显示图像的劣化现象）的产生，所以周期性地反相施加在液晶上的电压的极性是有效的（例如，参照专利文献

2)。

此外,例如,在专利文献3及专利文献4中记载了在各像素中包括存储单元的液晶装置的、用于使对液晶施加的电压反相的电路结构。这些文献中记载的技术,在周期性地使加在液晶的一侧电极上的电压和加在相对电极(共通电极)的电压的极性反相这点上是共通的。再有,在专利文献3的技术中,向液晶提供从SRAM得到的哪个互补信号,通过晶体管的导通/截止来切换。此外,在专利文献4记载的技术中,由于使对液晶施加的电压反相时成为产生偏置和熔烧的原因,所以微调整加在相对电极(共通电极)的电压的偏置电压,以使从光传感器得到的响应波形在每个场(field)都变为相等。

此外,作为液晶装置的一个形式,已知对液晶层施加基板面方向的电场来进行液晶分子的取向控制的方式(以下称为横向电场模式。),根据对液晶施加电场的电极的形式称为IPS(切换 In-Plane Switching)方式、FFS(Fringe-Field Switching)方式等(例如,参照专利文献5)。横向电场模式的液晶通过使水平的液晶分子横方向地旋转来控制光的透射状态。由于不产生液晶分子的垂直方向的倾斜,所以由视野角引起的亮度变化/颜色变化少。因此,横向电场模式的液晶在需要高视野角特性和高品质的发色性时被利用。

专利文献1 JP特开平8-286170号公报

专利文献2 JP特开平5-303077号公报

专利文献3 JP特开2005-148453号公报

专利文献4 JP特开2005-25048号公报

专利文献5 JP特开2001-337339号公报

为了防止液晶的熔烧,必须防止长时间地对液晶施加直流电压。图18是表示用于防止液晶装置中的熔烧所必需的操作的图,(A)是表示对液晶施加电压时的操作的图,(B)是表示未对液晶施加电压时的操作的图。在图18中,使用对液晶层施加垂直于基板面的电场的类型的液晶(例如TN液晶)。

如图18(A)所示,在对液晶400施加电压的情况下,为了防止熔烧,例如周期性地使对液晶施加的电压的极性反相。即,周期性地切换对图中

X1、X2 的各端子施加的电压的极性。再有，液晶 400 具有下部电极 L_p 和上部电极（共用电极） LC_{com} 。

此外，如图 18 (B) 所示，为了在未对液晶 400 施加电压的情况下防止熔烧，将下部电极 L_p 和上部电极（共用电极） LC_{com} 短路而成为等电位、以便不产生直流偏置是重要的。再有，在图 18 (B) 中，为了方便，虽然使用开关 $SW1$ 使液晶的两电极短路，但实际中，通过对各电极施加相同的电压来实现液晶 400 的两极的短路状态。

但是，在各像素中包括存储电路的液晶装置中，要实现图 18 (A)、(B) 中示意性记载的这种理想的操作（用于防止熔烧的极性反相操作或两极的短路操作），现实中有困难。

图 19 (A) ~ (C) 是用于说明在各个像素电路中包括存储电路的液晶装置中使液晶的两极的电压反相时的问题点的图。

作为使液晶的两极的电压反相的形式，有：如图 19 (A) 所示，固定相对电极（共用电极） LC_{com} 的电压 (V_{com})，使下部电极 L_p 的电压 (V_p) 的极性反相的方法；和如图 19 (B) 所示，同时切换下部电极 L_p 和共用电极 LC_{com} 的各电压 (V_p 及 V_{com}) 的方法。再有，在图 19 (A) ~ (C) 中，对液晶施加的电压为“5V”和“0V”。

如果采用图 19 (A) 所示的方法，虽然由于不需要使相对电极（共同电极） LC_{com} 的电位 ($V_{com}=0V$) 变化而很便利，但由于必须相对于 V_{com} 使下部电极 L_p 的电压 (V_p) 相对地变化，结果是需要使用负电源。由于通过负电源使在各像素中包括的各存储电路操作不现实，所以在使用存储电路的液晶装置中，不能采用图 19 (A) 的方式。

因此，如图 19 (B) 所示，不得不采用同时切换下部电极 L_p 和共用电极 LC_{com} 的各电压 (V_p 及 V_{com}) 的方法。在此情况下，成为问题的是，由于相对电极（共用电极） LC_{com} 是液晶装置的所有像素共通的电极，所以使夹持在基板间的液晶层全体作为负载电容起作用，因此，电压的变化延迟。

就是说，如图 19 (C) 所示，对于下部电极 L_p 而言，由于是 1 像素单位的电极，所以负载轻。因此，当液晶的两极的电压反相时（时刻 t_1 ），下部电极 L_p 的电压 (V_p) 迅速变化。与此相反，相对电极（共用电极）

LCcom 的电压 (V_{com}) 的变化由于负载重而变迟, 如图 19 (C) 所示, 经过迁移期间 T1 (时刻 $t_1 \sim t_2$), 电压被切换。因此, 结果是在迁移期间 T1 中, 施加在液晶上的电压随着经过的时间会慢慢地变化, 伴随此变化, 液晶的透过率的变化, 由于该变化延迟而变得容易被人眼察觉, 因此, 容易产生闪烁 (视觉的闪烁)。

此外, 为了进行图 19 (B) 这样的电压反相控制, 需要通过分别的控制电路单独地控制各自的 V_p 和 V_{com} , 不否定电路结构的复杂化。

图 20 (A)、图 20 (B) 是用于说明在各个像素电路中包括存储电路的液晶装置中使液晶的两极成为短路状态 (同电位状态) 时的问题点的图。如图 20 (A) 所示, 从分别的电路 (布线) 对液晶 400 的两电极 (L_p 、LCcom) 加上接地电位 ($GND1$ 、 $GND2$)。但是, 经过分别的电路 (布线) 加在各电极上的各接地电位 ($GND1$ 、 $GND2$) 由于各自独立地产生电压电平的变动, 因此存在产生相对的差的情形。

此外, 液晶的各电极 (L_p 、LCcom) 由于具有 2 维的范围, 所以其电压 (V_p 、 V_{com}) 在面内分散, 由此, 还存在在各像素的两极产生直流偏置的情形。

因此, 结果, 如图 20 (B) 所示, 存在在液晶 400 的各像素的两极产生直流偏置电压 (ΔV) 的情形。再有, 图中的 V_{gnd1} 、 V_{gnd2} 表示考虑了面内分散的各像素的两极的电压。这样的直流偏置电压 ΔV 成为溶烧的原因。

如此, 在各像素中包括存储电路的液晶装置中, 就难于不产生闪烁而进行用于防止溶烧的施加电压的反相, 并难于实现不产生直流偏置的完整的短路状态。此外, 由于必须单独地控制液晶的各电极 (L_p 、LCcom) 的电压, 所以用于控制的电路结构就会复杂化。

此外, 在图像数据的写入方法中, 具有: 线顺序方式, 对与 1 条扫描线连接的各像素电路按顺序进行图像数据的写入, 在结束对所有像素电路写入的时刻, 用液晶显示对各像素电路写入的图像数据; 面顺序方式, 按扫描线的条数的顺序进行对与 1 条扫描线连接的各像素电路按顺序进行图像数据的写入的操作, 在结束对所有像素电路写入的时刻, 用液晶显示对各像素电路写入的图像数据。但是, 在任何的方式中, 对各像素电路写入

图像数据就会在显示画面中反映出来，成为闪烁等的原因。

发明内容

本发明是根据这样的考察提出的，其目的在于，通过简单的电路结构以及简单的控制，一面抑制闪烁一面实现施加电压的高精度的反相，由此防止熔烧，此外，在不对液晶施加电压时，实现不产生直流偏置的两极的短路，并且，使在像素电路的显示数据的更新时每一条扫描线的数据的重写操作或每一个画面的数据的重写操作产生的影响不波及到画面上，从而使线顺序驱动或面顺序驱动成为可能。

(1) 在本发明的液晶装置的一个方式中，具有：横向电场模式的液晶元件，对液晶层施加基板面方向的电场而进行液晶分子的取向控制，包括第1像素电极及第2像素电极；存储电路，被设置在各像素电路中，起作为第1电压及第2电压的供给源的作用；施加电压倒相电路，被设置在各像素电路中，通过将从上述存储电路提供的上述第1及第2电压的每个电压进行切换以便提供给上述液晶元件的上述第1像素电极及上述第2像素电极的任意一个，使施加在上述液晶元件上的电压反相；和保持电容器，保持对上述液晶元件施加的电压，上述施加电压倒相电路具有：第1及第2开关元件，串联连接在上述存储电路的上述第1及第2电压的提供端和基准电源电位之间；和第3、第4开关元件，串联连接在上述存储电路的上述第1及第2电压的提供端和上述基准电源电位之间，在上述第1及第2开关元件的共通连接点和上述第3及第4开关元件的共通连接点的至少1个上，连接上述保持电容器的一端，并且，在上述第1及第2开关元件的共通连接点和上述第3及第4开关元件的共通连接点的每一个上，连接上述液晶元件的上述第1像素电极及第2像素电极的每一个，并且，通过切换控制信号，进行是选择使上述第1及第4开关元件导通、还是选择使上述第2及第3开关元件导通、或者使上述第1~第4开关元件全部截止的控制。

横向电场模式的液晶具有在夹持液晶的2个基板中的一个基板侧配置对应于1像素的2个电极的结构，如TN液晶，与在全像素使用共通的共通电极(LCcom)的情形相比，负载电容小(即，横向电场模式的液晶的

各像素的负载电容是仅相当于一像素的电容)。因此,在反相对液晶施加的电压的情况下,各电极的电压都急速变化。在本发明中,着眼于横向电场模式的液晶的这种特性,积极地采用横向电场模式的液晶。此外,仅使存储电路作为电压供给源起作用,施加在液晶上的电压的反相通过专用的施加电压倒相电路来实现,采用上述这样的完全分离电压供给和电压反相的各功能的新的像素电路结构。施加电压倒相电路以从存储电路供给的第1或第2电压(例如,对应于“1”或“0”的“5V(VDD)”或“0V(GND)”的电压)为电源电压进行操作。即,施加电压倒相电路在从存储电路供给的电源电压(第1或第2电压)和基准电源电位(地)之间进行操作,然后,进行将从存储电路供给的电压(第1或第2电压)以及基准电源电压(地)的每一个提供到横向电场模式的液晶的第1及第2的像素电极的任意一个(就是说,各电压的供给路径)的切换。也就是说,由于仅是切换电压的供给路径进行切换、电压源本身是共通的,所以电压的反相前和反相后的电压值本身没有任何的变化,实现了正确的电压的极性反相。此外,由于液晶的面内分散,各像素的电压电平即便发生一些变化,但如上所述,各像素的电压源本身是共通的,在此像素内,电压的反相前和反相后的电压值本身没有任何的变化,因此,在各像素中没有发生直流偏置。此外,由于仅是切换电压的供给路径,所以通过简单的电路就能够同时实现向第1及第2像素电极的每一个提供的电压电平的切换。就不需要如现有技术那样,用个别的电路控制共通Vcom和下部电极的电压Vp,高精度地调整各电压,并且取得各电压的切换时刻的同步。横向电场模式的液晶,如上所述,由于各电极的电压变化迅速地进行,并能够进行高速响应,所以,在过去的电压的迁移期间,很难产生液晶的透过率慢慢地变化这样的现象,抑制了闪烁。此外,如果即使液晶的透过率随时间变化,但由于此变化快速,所以人眼很难识别,在这点上也抑制了闪烁。此外,施加电压倒相电路的基准电源电压,例如是地电平时,如果从存储电路提供的电压为0V,则施加在液晶的两电极的电压都正确地变为0V,实现了未向液晶施加电压时的短路状态,此时,不产生直流偏置。

此外,还有,由于本发明的液晶装置包括保持对液晶元件施加的电压的保持电容器,所以在向像素电路的存储电路写入新的显示数据期间,利

用切换控制信号使施加电压倒相电路的晶体管全部截止，在此期间，通过将在保持电容器中保持的显示数据的电压施加到液晶元件上，使前 1 个的显示数据继续在液晶元件中显示，就不会因向存储电路写入显示数据而造成对画面上的影响。因此，不产生闪烁等，线顺序驱动或面顺序驱动成为可能。

(2) 本发明的液晶装置的另一方式中，上述保持电容器连接在上述第 1 及第 2 开关元件的共通连接点和上述第 3 及第 4 开关元件的共通连接点之间。

阐述保持电容器的连接状态的一例。根据此结构，在向像素电路的存储电路写入新的显示数据的期间，通过使施加电压倒相电路的输入浮置和使构成施加电压倒相电路的开关元件全部截止，在液晶元件上施加在保持电容器中保持的显示数据的电压，由此就能够在液晶元件中继续显示前 1 个的显示数据。

(3) 本发明的液晶装置的另一方式中，上述保持电容器，其一端与上述第 1 及第 2 开关元件的共通连接点或上述第 3 及第 4 开关元件的共通连接点连接，另一端与规定的直流电位连接。

阐述保持电容器的连接状态的另一例子。根据该结构，在向像素电路中的存储电路写入新的显示数据的期间，通过使施加电压倒相电路的输入浮置和使构成施加电压倒相电路的开关元件全部截止，在液晶元件上施加在保持电容器中保持的显示数据的电压，由此就能够在液晶元件中继续显示前 1 个的显示数据。

(4) 本发明的液晶装置的另一方式中，用相同导电类型的晶体管构成各上述第 1、第 2、第 3 及第 4 开关元件，在对上述液晶元件施加的电压的更新期间，利用彼此反相的上述切换控制信号，互补地驱动上述第 1 及第 3 开关元件、和上述第 2 及第 4 开关元件，在利用上述保持电容器保持施加在上述液晶元件上的电压的期间中，通过上述切换控制信号使上述第 1 及第 3 开关元件、和第 2 及第 4 开关元件全部为截止状态。

各开关元件由相同导电类型的晶体管(包含 MOS 晶体管、双极晶体管)构成，第 1~第 4 晶体管的导通由互补的切换控制信号来控制，通过使输入到第 1~第 4 晶体管的栅极的切换控制信号都为例如低电平，就在更新

对液晶元件施加的电压期间，使第1～第4晶体管全部截止。由此，连接存储电路和液晶元件的路径被遮断。因此，此间，能够重写存储电路的面数据或线数据，面顺序驱动或线顺序驱动成为可能。从存储电路提供的电压，虽然直接施加在第1～第4的各MOS晶体管的源极或漏极上，但由于各MOS晶体管的源/漏间的耐压相当高，所以不产生耐压的问题。此外，由于存储电路和施加电压倒相电路直接连接（例如，如上述专利文献4所公开的，在液晶的提供电压总线中不存在MOS晶体管的栅极/源极路径），所以存储电路及施加电压倒相电路的高电平侧的电源电压的值可以相同，由于构成施加电压倒相电路的4个晶体管的栅极电位由来自像素阵列外部的切换控制信号（ $S_0 \sim S_n$ 、 $/S_0 \sim /S_n$ ）提供，所以能够提供任意的电压（从SRAM提供的VDD的电压未降低 V_{th} 的 $VDD+V_{th}$ 这样的电压）。在专利文献4公开的技术中，由于有必要使来自SRAM的供给电压设为 $VDD+V_{th}$ ，所以就有必要由高耐压晶体管来构成用于构成SRAM的各晶体管，与此相反，在本发明中，作为构成SRAM的晶体管，在不使用高耐压晶体管、并且能够通过构成施加电压倒相电路的晶体管对液晶施加VDD电压这点上优越。再有，在本发明的情况下，虽然在构成施加电压倒相电路的晶体管的栅极上，作为 $S_0 \sim S_n$ 、 $/S_0 \sim /S_n$ 施加（ $VDD+V_{th}$ ）这样的高电压，但通常，相比于晶体管的S/D（源极/漏极）耐压，栅极耐压在耐压性上优越，没有特别的问题。在要使晶体管的S/D耐压高耐压化的情况下，需要使晶体管结构本身为适应高耐压的结构，此外，还容易产生晶体管的S/D尺寸会变大这样的问题，在使栅极耐压高耐压化的情况下，仅加厚栅极氧化膜厚就能够高耐压化，容易实现。此外，在施加电压倒相电路中使用的4个晶体管，由于其目的是对液晶施加VDD或GND电位，所以晶体管的尺寸（W/L）可以是任意的尺寸。但是，在使对液晶的充电时间、放电时间相等的情况下，优选使4个晶体管的尺寸相等。如此，在本发明中，不需要使构成存储电路的晶体管或构成施加电压倒相电路的晶体管为高耐压晶体管，就能够形成小型（compact）的像素电路，器件的制造工艺也不复杂化。此外，互补的、或都是低电平的切换控制信号在数字电路中广泛地被使用，生成容易。

此外，根据这样的结构，在施加在液晶元件上的电压的更新期间，通

过互补地驱动施加电压倒相电路中的第 1 及第 4 开关元件、和第 2 及第 3 开关元件，在液晶元件及保持电容器上施加显示数据的电压，另一方面，在向像素电路中的存储电路写入新的显示数据的期间，通过使施加电压倒相电路的输入浮置，使构成施加电压倒相电路的开关元件全部截止并对液晶元件施加在保持电容器中保存的显示数据的电压，就能够使前 1 个显示数据继续在液晶元件中显示。

因此，能够对液晶元件施加在保持电容器中保持的前 1 个显示数据的电压，在进行新的显示数据的写入的期间，新的数据不在画面上显示，如果是扫描线单位的写入，则在向与 1 条扫描线连接的所有像素电路的写入结束阶段，如果是面单位的写入，则在向与所有扫描线连接的所有的像素电路的写入的结束阶段，一并更新数据，所以，就防止闪烁，通过面顺序驱动或线顺序驱动能够实现高精度的图像。

(5) 在本发明的液晶装置的另一方式中，在对连接到上述 1 条扫描线、且设置在上述各像素电路中的上述存储电路的每一个写入显示数据的期间，用于构成在连接到上述 1 扫描线的像素电路中设置的上述施加电压倒相电路的上述第 1 和第 3 开关元件、和上述第 2 及第 4 开关元件全部成为截止状态；当结束向连接到上述 1 扫描线、且设置在上述各像素电路的上述存储电路的每一个的上述显示数据的写入时，上述第 1 和第 2 开关元件、以及上述第 3 和第 4 开关元件成为导通状态，在上述液晶元件上施加上述更新了的显示数据的电压。

阐述进行线顺序驱动时的操作。在对与 1 扫描线连接的像素电路的存储电路写入新的显示数据的期间，施加电压倒相电路中的第 1~第 4 开关元件全部为截止状态，对液晶元件施加在上述保持电容器中保持的显示数据的电压，用液晶元件显示前 1 个的显示数据，在结束写入阶段，通过使切换控制信号的一个为高电平，另一个为低电平，就能够驱动施加电压倒相电路，一并对液晶元件及保持电容器更新新的显示数据。此情况下，由于由线顺序驱动进行显示数据的写入操作，由于没有将对与 1 条扫描线连接的各像素电路的显示数据的写入过程进行画面显示，所以就防止了闪烁，能使液晶装置的显示品质高精细化。

(6) 本发明的液晶显示装置的另一方式中，在对连接到上述所有扫

描线、且设置在上述各像素电路中的上述存储电路的每一个写入显示数据的期间，用于构成在连接到上述所有的扫描线的像素电路中保持的上述施加电压倒相电路的上述第1和第3开关元件、以及上述第2和第4开关元件全部成为截止状态；当对连接到上述所有的扫描线、且设置在上述各像素电路中的上述存储电路的每一个结束显示数据的写入时，上述第1和第2开关元件、以及上述第3和第4开关元件成为导通状态，对液晶施加上述所述更新了的显示数据的电压。

阐述进行面顺序驱动时的操作。在对与构成1画面的所有扫描线连接的像素电路中的存储电路写入新的显示数据的期间，施加电压倒相电路中的第1～第4开关元件全部为截止状态，对液晶元件施加在上述保持电容器中保持的显示数据的电压，在液晶元件中显示前1个显示数据，在结束向1画面的写入阶段，通过使切换控制信号的一个为高电平、另一个为低电平，就能够驱动施加电压倒相电路，一并对液晶元件及保持电容器更新新的显示数据。此情况下，由于由面顺序驱动进行显示数据的写入操作，由于没有将对与所有扫描线连接的各像素电路的显示数据的写入过程进行画面显示，所以就防止了闪烁，能使液晶装置的显示品质高精细化。

(7)本发明的液晶装置的另一方式中，上述存储电路是保持1位(bit)数据的SRAM的存储单元。

作为SRAM单元，含有由高阻抗（例如通过离子注入形成的阻抗）形成触发器的负载的高阻抗型SRAM单元、以及包含负载由MOS晶体管构成的全CMOS型单元，还包含使用多个倒相器来形成触发器的锁定型单元。

(8)本发明的液晶装置的另一方式中，上述横向电场模式的液晶元件是IPS(In-Plane Switching)方式的液晶元件。

作为横向电场模式的液晶，使用IPS液晶。

(9)本发明的液晶装置的另一方式中，上述液晶装置是反射型液晶装置，上述存储电路及上述施加电压倒相电路配设在由用于反射光的材料构成的上述第1及第2像素电极的下侧的元件形成区域中。

在反射型液晶的情形下，能够在像素电极的下部设置元件形成区域。由于本发明的施加电压倒相电路是简洁化的结构，所以在像素电极的下部的空的区域配置存储电路及施加电压倒相电路并不困难。因此，不增大像

素电路的占有面积，就能够形成本发明的像素电路。

(10) 本发明的像素电路包括：存储电路，作为第1电压及第2电压的供给源起作用；施加电压倒相电路，通过将从上述存储电路提供的上述第1及第2电压的每个电压进行切换以便提供给上述液晶元件的上述第1像素电极及上述第2像素电极的任意一个，来使对上述液晶元件施加的电压反相；保持电容器，在结束向上述存储电路的数据写入的时刻，保持对上述液晶元件施加的电压。

阐述液晶层连接前的像素电路本身的结构。

(11) 本发明的有源矩阵基板，包括：第1像素电极及第2像素电极，用于对横向电场模式的液晶元件的液晶层施加电场；存储电路，被设置在各像素电路中，作为第1电压及第2电压的供给源起作用；施加电压倒相电路，被设置在各像素电路中，通过将从上述存储电路提供的上述第1及第2电压的每个电压进行切换以便提供给上述液晶元件的上述第1像素电极及上述第2像素电极的任意一个，来使对上述液晶元件施加的电压反相；保持电容器，保持对上述液晶元件施加的电压。

阐述有源矩阵基板自身的结构。

(12) 本发明的电子设备装载本发明的液晶装置。

本发明的液晶装置，例如能够装载在便携式电话的副面板、低耗电的笔记本型个人计算机、反射型投影机等电子设备中。由于抑制了伴随电压反相的静态画面的闪烁，所以能够显示高品质的图像。此外，由于减少了直流偏置的产生而难以产生熔烧，所以显示图像的画质的时效劣化很难产生。

如此，根据本发明，通过简单的电路结构以及简单的控制，就能够一面抑制闪烁一面实现施加电压的高精度的反相，此外，在未对液晶施加电压时，不仅能实现不产生直流偏置的短路状态，还能够新的显示数据的写入期间，对液晶元件施加在保持电容器中保持的前1个显示数据的电压，在进行新的显示数据的写入的期间，画面上不显示新的数据，如果是扫描线单位的写入，由于在向与所有的扫描线连接的所有的像素电路的写入结束后的阶段，一并更新数据，所以防止了闪烁等，能够通过线顺序驱动或面顺序驱动来实现高精度的图像显示。

如此,根据本发明,通过简单的电路结构以及简单的控制,一面抑制闪烁一面实现施加电压的高精度的反相,从而能够防止熔烧。此外,在未对液晶施加电压时,不产生直流偏置,能够实现两极的短路。并且,能够使在像素电路的显示数据的更新时因每一条扫描线的数据的重写操作或每一画面的数据的重写操作带来的影响不波及到画面上,因此,线顺序驱动或面顺序驱动也成为可能。

附图说明

图1是表示本发明的液晶装置的1个像素的结构图。

图2(A)、图2(B)、图2(C)是分别表示图1中所示的存储电路(存储单元)的电路结构例子的图。

图3是表示像素电路的具体电路结构的一个例子的电路图。

图4(A)、图4(B)、图4(C)是分别用于说明利用施加电压倒相电路对液晶施加的电压的极性反相操作的图。

图5(A)是表示存储电路的操作的时序图,图5(B)是表示施加电压倒相电路的操作的时序图。

图6是表示本发明的液晶装置的整体结构的一个例子的方框图。

图7是用于说明本发明的、在显示数据写入中进行面顺序驱动的液晶装置的操作的方框图。

图8是在本发明的显示数据写入中进行面顺序驱动的液晶装置的操作时序图。

图9是用于说明本发明的、在显示数据写入中进行线顺序驱动的液晶装置的操作的方框图。

图10是在本发明的显示数据写入中进行线顺序驱动的液晶装置的操作时序图。

图11是在本发明的显示数据写入中进行线顺序驱动的液晶装置的另一操作时序图。

图12是表示本发明的有源矩阵基板的主要部分的剖面结构图。

图13是表示采用图12中所示的有源矩阵基板的液晶装置(横向电场模式的液晶装置)的剖面结构的剖面图。

图 14(A)、图 14(B)、图 14(C)是分别用于说明施加电压倒相电路的变形例的电路结构和操作的图。

图 15 是包括副面板的便携式终端（包含便携式电话终端、PDA 终端、可移动的个人计算机）的斜视图。

图 16 是采用本发明的液晶装置的便携式信息终端（PDA、个人计算机、文字处理机等）的斜视图。

图 17 是表示采用本发明的反射型液晶装置作为光调制器的投影机（投射型显示装置）的主要部分的简要结构的图。

图 18(A)、图 18(B)是用于防止液晶装置的熔烧的必要操作的图。

图 19 (A) ~ (C) 是用于说明在各个像素电路中包括存储电路的液晶装置中使液晶的两极的电压反相时的问题点的图。

图 20(A)、图 20(B)是用于说明在各个像素电路中包括存储电路的液晶装置中使液晶的两极成为短路状态（同电位状态）时的问题点的图。

符号说明

1 时序脉冲生成电路, 2 扫描线驱动电路, 3 数据线驱动电路, 4 显示存储器, 5 包含多个像素电路的图像显示区, 6 灰度等级存储器, 10 存储电路（2 值电压的电压供给源, 例如 SRAM）, 20 施加电压倒相电路（路径切换部）, 30 横向电场模式的液晶元件（IPS 液晶元件）, 32 保持电容器, 50、50a、50b、500、50m 像素电路, 52 计数器电路, 54 驱动电路, 56 数据线选择开关, 2A 第 1 扫描线驱动电路, 2B 第 2 扫描线驱动电路, VDD 高电平电源电位（高电平电源电压）, M1、M2 转移门, GND 基准电源电位（基准电源电压）, WL 扫描线, DL、/DL 数据线, M3~M6 构成触发器的晶体管, M7~M10 构成施加电压倒相电路的晶体管, Q 存储电路的电压提供端, YSP 扫描线驱动开始信号, YCLK Y 时钟信号, S0~Sn、/S0~/Sn 切换控制信号, L2a、L2b、L2c 共通的基准电源电位（GND）布线, S、/S 计数器输出信号, rst0~rstn 复位信号, Vid. DATA0~Vid. DATA 显示数据, S1、S2 信号线。

具体实施方式

接着，说明本发明的实施方式。再有，以下说明的本实施方式不用于限定权利要求的范围中所记载的本发明的内容，不需要包括在本实施方式中说明的结构的整体作为本发明的解决手段。

下面，参照附图，说明本发明的实施方式。

（第1实施方式）

首先，说明1像素的基本结构。

（1个像素的基本结构）

图1是表示本发明的液晶装置的1个像素的结构图。如图1所示，1个像素的结构为包含：像素电路50、和横向电场模式的液晶（在此为IPS液晶。但是，不限于此）30。

横向电场模式的液晶是对液晶层施加基板面方向的电场来进行液晶分子的取向控制的方式的液晶，按照对液晶施加电场的电极的方式，已知称为IPS（面内切换，In-Plane Switching）方式、FFS（弥散场切换，Fringe-Field Switching）方式等。横向电场模式的液晶，具有在夹持液晶的2个基板中的一个基板侧配置对应于1像素的2个电极的结构，如TN液晶那样，与在全像素中使用共通的共用电极（LCcom）的情形相比，负载电容小（即，横向电场模式的液晶的各像素的负载电容是仅相当于一像素的电容）。因此，在反相对液晶施加的电压的情况下，各电极的电压都急速变化。在本发明中，着眼于横向电场模式的液晶的这种特性，为了减少负载和加速两电极的电压变化，积极地采用横向电场模式的液晶。

再有，使用图12及图13在此后描述IPS液晶装置的结构。如图12所表明的，IPS液晶装置在同一基板侧邻接配置第1及第2像素电极（由光反射性材料形成）218a、218b，并且，在基板的面方向水平地施加电场E。

此外，像素电路50具有：栅极连接到扫描线（WL）、另一端（源极或漏极）连接到数据线（DL）的像素选择晶体管（NMOS晶体管）M1；作为电压供给源起作用的存储电路10；用于使施加在液晶的两极上的电压反相的施加电压倒相电路（路径切换部）20；和保持与施加在液晶的两极上的电压相同电压的保持电容器32。

存储电路10在通过第1电源布线（L1a）赋予的高电平侧电源电压

(VDD: 5V) 和通过第 2 电源布线 (L2a) 赋予的接地电位 (GND) 之间进行操作。在此存储电路 10 中, 经过数据线 (DL), 写入对应于黑/白的 2 值电压 (例如, 第 1 电压: VDD (5V), 第 2 电压: GND (0V))。此存储电路 10 进行将写入电压 (VDD 或 GND) 作为电源电压提供给施加电压倒相电路 20 的操作, 不涉及对液晶施加的电压的反相。

施加电压倒相电路 (路径切换部) 20, 连接在存储电路 10 的电压提供端 (Q) 和基准电源电位 (GND) 之间。施加电压倒相电路 20 将从存储电路 10 提供的 VDD (5V) 作为高电平侧电源电压进行操作。低电平侧电源电压 (GND) 经过第 2 电源布线 (L2a) 被赋予。向此施加电压倒相电路 20 中输入彼此反相的、用于切换路径的切换控制信号 $S0 \sim S_n$, $/S0 \sim /S_n$, 在反相该切换控制信号 $S0 \sim S_n$, $/S0 \sim /S_n$ 的电压电平反相的时刻下, 切换向液晶的电压提供路径。此时, 对于保持电容器 32, 也在该时刻下切换向保持电容器 32 的电压提供路径。此外, 在向存储电路 10 写入新的显示数据的期间, 控制切换控制信号以使其不反相, 使施加电压倒相电路的输入浮置, 对液晶的两极施加在保持电容器 32 中保持的显示数据的电压。然后, 在向存储电路 10 的新的显示数据的写入结束后的阶段, 对施加电压倒相电路 20 再次输入彼此反相的、用于路径切换的切换控制信号 $S0 \sim S_n$, $/S0 \sim /S_n$ 。

在图 1 中, L1b 是用于向存储电路 10 提供第 1 电源布线 (L1a) 的电源电位 VDD 的布线。此外, L2b 是用于向施加电压倒相电路 20 提供第 2 电源布线 (L2a) 的电源电位 GND 的布线。此外, L2c 是用于向存储电路 10 提供第 2 电源布线 (L2a) 的电源电位 GND 的布线。此外, L3 是用于向施加电压倒相电路 20 提供从存储电路 10 的电压提供端 (Q) 输出的 2 值电压 (VDD、GND) 的布线。

对存储电路 10 提供接地电位的接地布线和对施加电压倒相电路 20 提供接地电位的接地布线在像素电路 50 内共通。就是说, 接地布线 (L2a、L2b、L2c) 是共通的接地布线 (即不是其它系统的接地布线), 因此, 从存储电路 10 提供的接地电位 (0V) 和作为施加电压倒相电路 20 的基准电源电位 (GND) 的接地电位 (0V) 通常一致, 不产生相对的电位差 (即, 由于如果一方变动的話另一方也同样变动, 所以常常不产生相对的电位

差)。此情况意味着,从施加电压倒相电路 20 向液晶 30 的两极施加 0V,在液晶 30 为短路状态时,不产生直流偏置。

(存储单元的结构例)

图 2 (A) ~ (C) 是表示图 1 所示的存储电路 (存储单元) 10 的电路结构例的图。是任意的 SRAM (静态随机存取存储器) 型的存储单元。

在图 2 (A) 的存储单元 (锁定型存储单元) 中,由驱动能力大的倒相器 INV1 和驱动能力小的倒相器 INV2 构成用于保持 1 位的数据的触发器。

图 2 (B) 的存储单元 (高阻抗型存储单元),由 2 个切换晶体管 (起作为像素选择晶体管之功能的 NMOS 晶体管) M1, M2、构成触发器的 NMOS 晶体管 M4, M6、和负载电阻 R1、R2 构成。作为数据线,被设置提供互补信号的 2 条数据线 (DL、/DL)。

图 2 (C) 的存储单元,是全 CMOS 结构的存储单元。与图 2 (B) 的存储单元基本结构相同。但是,触发器的负载由 PMOS 晶体管 M3、M5 构成。作为数据线,设置了提供互补信号的 2 条数据线 (DL、/DL)。

(像素电路的结构)

图 3 是表示像素电路 50 的具体电路结构的一个例子的电路图。在图 3 中,作为存储电路 10,使用图 2 (C) 所示的全 CMOS 结构的存储单元。

此外,施加电压倒相电路 20 由串联连接在存储电路 10 的电压提供端 (Q) 和基准电源电位 (GND) 之间的、作为第 1 及第 2 开关元件的 NMOS 晶体管 (M7、M8) 和同样地串联连接在存储电路 10 的电压提供端 (Q) 和基准电源电位 (GND) 之间的、作为第 3 及第 4 开关元件的 NMOS 晶体管 (M9、M10) 构成。

在作为第 1 及第 2 开关元件的 NMOS 晶体管 (M7、M8) 的共通连接点 (c) 和作为第 3 及第 4 开关元件的 NMOS 晶体管 (M9、M10) 的共通连接点 (d) 的每一个上连接有横向电场模式的液晶 (IPS 液晶元件) 30 的第 1 及第 2 电极 (图 13 的参照符号 218a、218b) 及保持电容器 32。

而且,向作为第 1 及第 4 开关元件的 NMOS 晶体管 (M7、M10) 的栅极输入切换控制信号 (S0~Sn),利用此切换控制信号 (S0~Sn),控制 NMOS 晶体管 (M7、M10) 同步导通或截止。

同样地,向作为第 2 及第 3 开关元件的 NMOS 晶体管 (M8、M9) 的栅

极输入与作为切换控制信号的 $S_0 \sim S_n$ 反相的切换控制信号 ($/S_0 \sim /S_n$)，利用此切换控制信号 ($/S_0 \sim /S_n$)，控制 NMOS 晶体管 (M8、M9) 同步导通、或截止。

即，NMOS 晶体管 (M7、M8) 是串联连接在存储电路 10 的电压提供端 (Q) 和基准电源电位 (GND) 之间的一组晶体管。同样地，第 3 及第 4 晶体管 (M9、M10) 也是串联连接在存储电路 10 的电压提供端 (Q) 和基准电源电位 (GND) 之间的一组晶体管。而且，各组晶体管 (M7 及 M8、M9 和 M10) 具有并联连接在存储电路 10 的电压提供端 (Q) 和基准电源电位 (GND) 之间这样的关系。各组的 2 个 NMOS 晶体管的共通连接点 (c、d) 电连接到液晶元件 30 的第 1 及第 2 像素电极 (图 13 的参照符号 218a、218b) 及保持电容器 32。

而且，一个组的一个晶体管 (在此为第 1NMOS 晶体管 (M7)) 导通，向液晶元件 30 的一个电极 (图 13 的 218a) 及保持电容器 32 提供来自存储电路 10 的电压时，另一个组的一个 NMOS 晶体管 (在此为第 4NMOS 晶体管 M10) 导通，向液晶元件 30 的另一个电极 (图 13 的 218b) 及保持电容器 32 提供基准电源电位 (地)。

同样地，另一个组的另一个晶体管 (即第 3NMOS 晶体管 (M9)) 导通，向液晶元件 30 的一个电极 (图 13 的 218a) 及保持电容器 32 提供来自存储电路 10 的电压时，一个组的另一个 NMOS 晶体管 (即第 2NMOS 晶体管 M8) 导通，向液晶元件 30 的另一个电极 (图 13 的 218b) 及保持电容器 32 提供基准电源电位 (地)。

此外，在对存储电路 10 进行新的数据的写入的期间，控制向作为第 1 及第 4 开关元件的 NMOS 晶体管 (M7、M10) 的栅极、及作为第 2 及第 3 开关元件的 NMOS 晶体管 (M8、M9) 的栅极输入的切换控制信号 ($S_0 \sim S_n$ 、 $/S_0 \sim /S_n$)，使这些所有的 NMOS 晶体管 (M7、M8、M9、M10) 截止，保持在保持电容器 32 中的显示数据的电压被施加在液晶元件 30 的两电极上，在液晶元件 30 中显示前一个的显示数据。而且，如上所述，为了在向存储电路 10 的新的数据的写入期间结束时驱动施加电压倒相电路，使切换控制信号 ($S_0 \sim S_n$ 、 $/S_0 \sim /S_n$) 为反相的信号，并提供给作为第 1 及第 4 开关元件的 NMOS 晶体管 (M7、M10) 的栅极及作为第 2 及第 3 开关元件的

NMOS 晶体管 (M8、M9) 的栅极。

此外, 如前面所说明的, 通过共通的接地布线 (L2 (具体地为 L2a、L2b、L2c)) 提供存储电路 10 的接地电位及施加电压倒相电路 20 的接地电位。由此, 在对液晶元件 30 的两电极 (218a、218b) 及保持电容器 32 的每一个提供接地电位时, 在此电压电平中没有相对的差, 不发生直流偏置, 不用担心产生熔烧 (burn-in) 现象。

此外, 在图 3 的电路中, 从存储电路 10 提供的电压, 直接施加到构成施加电压倒相电路 20 的上侧的 NMOS 晶体管 (M7、M9) 的一端 (源极或漏极)。通常, 由于 MOS 晶体管的源/漏间的耐压比栅极・源极间的耐压高, 所以没有特别产生耐压问题。

此外, 在图 3 的像素电路的情形下, 存储电路 10 和施加电压倒相电路 20 直接连接, 例如, 如上述专利文献 4 所公开的, 未形成在液晶的电压提供总线中存在 MOS 晶体管的栅极/源极路径这样的连接方式。因此, 存储电路 10 及施加电压倒相电路 20 的高电平侧的电源电压 (VDD) 的值可以相同 (即 VDD 都为 5V), 因此, 能够使构成各电路 (10、20) 的 MOS 晶体管 (M1~M10) 的尺寸相同。例如, 不需要使构成存储电路 10 的晶体管 (M1~M5) 为高耐压晶体管。

此外, 驱动施加电压倒相电路所使用的互补的切换控制信号 (S0~Sn、/S0~/Sn) 在数字电路中被广泛地使用, 容易生成。特别地, 根据在使用 PWM 的数字灰度等级驱动中使用的时序脉冲, 容易得到互补时钟的切换控制信号 (S0~Sn、/S0~/Sn)。

此外, 在图 3 的像素电路中, 从存储电路 10 提供的 VDD (5V) 仍为施加电压倒相电路 20 的高电平侧的电源电压, 而且, 基于电压利用效率的观点, 优选仍向液晶元件 30 的一个电极 (图 13 的 218a) 及保持电容器 32 提供此 VDD (5V)。为了实现它, 在 NMOS 晶体管 (M7、M9) 的源极・漏极间不发生电压下降为条件, 为此, 可以提供能够使第 1 及第 3NMOS 晶体管 (M7、M9) 充分导通的栅极电压。

具体地, 可以用 (5V (VDD) + 阈值电压 (Vth)) 以上的电压电平的切换控制信号 (S0~Sn 或 /S0~/Sn) 驱动第 1 及第 3NMOS 晶体管 (M7、M9) 的栅极。将切换控制信号 S0~Sn 或 /S0~/Sn 升压为超过 VDD 的电压就不

那么困难。例如，由于通过使用自举电路升压电源电压（VDD）就能够简单的得到，所以在实现上述这样的 NMOS 晶体管的栅极驱动方法时，没有特别的问题。

在此，保持电容器 32 可以连接在作为第 1 及第 2 开关元件的 NMOS 晶体管（M7、M8）的共通连接点（c）和作为所述第 3 及第 4 开关元件的 NMOS 晶体管（M9、M10）的共通连接点（d）之间，保持电容器 32，还可以其一端与作为上述第 1 及第 2 开关元件的 NMOS 晶体管（M7、M8）的共通连接点（c）或作为上述第 3 及第 4 开关元件的 NMOS 晶体管（M9、M10）的共通连接点（d）的任何一个连接，另一端与规定的直流电位连接（图 3 中，用虚线示出了这种连接方式的保持电容器 32'）。保持电容器 32 在任何一种连接方法下，在向像素电路 50 中的存储电路 10 写入新的显示数据的期间，使施加电压倒相电路 20 的输入浮置，使作为构成施加电压倒相电路 20 的开关元件的 NMOS 晶体管（M7、M8、M9、M10）全部截止，通过在液晶元件 30 上施加在保持电容器 32 中保持的显示数据的电压，就能够在液晶元件 30 中继续显示前 1 个的显示数据。

（施加电压倒相电路的基本操作）

图 4(A)～(C)是用于说明利用施加电压倒相电路对液晶施加的电压的极性反相操作的图。

图 4(A)示出了在施加电压倒相电路 20 中连接了液晶元件 30 及与液晶元件 30 并联连接的保持电容器 32 的状态。在图 4(B)中，使第 1 及第 4 的 NMOS 晶体管（M7、M10）导通，通过由粗线所示的路径，对液晶元件 30 的两电极及保持电容器 32 施加电压。在图 4(C)中，使第 2 及第 3 的 NMOS 晶体管（M8、M9）导通，通过由粗线所示的路径，对液晶元件 30 的两电极及保持电容器 32 施加电压。

在图 4(B)的状态下，从存储电路 10 提供的电压被施加在液晶元件 30 的上侧的电极及保持电容器 32 的上侧的电极上，基准电源电位（GND）被施加在液晶元件 30 的下侧的电极及保持电容器 32 的下侧的电极上。与此相对，在图 4(C)的状态下，从存储电路 10 提供的电压被施加在液晶元件 30 的下侧的电极及保持电容器 32 的下侧的电极上，基准电源电位（GND）被施加在液晶元件 30 的上侧的电极及保持电容器 32 的上侧的电

极上。如此，通过切换电压施加路径，就能够高速地切换对液晶元件 30 及保持电容器 32 施加的电压。

此外，如图 4 (B)、(C) 所表明的，仅仅是切换电压施加路径，对液晶元件 30 及保持电容器 32 施加的电压的电压源(源极)没有任何变化。即，对液晶元件 30 及保持电容器 32 施加的电压，是从存储电路 10 提供的电压、和施加电压倒相电路 20 的基准电源电位 (GND)，此情况在图 4 (A)、(B) 的各状态中是共通的。因此，在极性反相的前后，电压值没有差异，可保证正确的极性反相并且能够简单地进行这样的电压反相。

根据本实施方式的电路，就再也不需要如现有技术那样、单独控制下部电极和相对电极(共通电极)的电压 (V_p 、 V_{com})、高精度地调整两电压的电平并且使各电压的施加时序一致这样的复杂控制。

(存储电路及施加电压倒相电路的具体操作)

图 5 是表示图 3 的像素电路的操作时序的时序图，图 5(A) 是表示存储电路的操作的时序图，图 5(B) 是表示施加电压倒相电路的操作的时序图。

首先，参照图 5 (A)，说明存储电路 10 的操作。在时刻 t_1 ，扫描线 WL 从低电平变为高电平，在时刻 t_2 ，数据线 DL 的电位从高电平变为低电平。与此相对应，图 3 的 a 点 (SRAM 的输出点) 的电压从高电平变为低电平，b 点 (SRAM 的另一个输出点：作为存储电路的电压提供端 Q 起作用) 的电压从低电平变为高电平。

在时刻 t_3 ，扫描线 WL 成为低电平，此后，在时刻 t_4 再次变为高电平，在时刻 t_5 ，数据线 (/DL) 的电位从高电平变为低电平。与相对应，图 3 的 a 点 (SRAM 的输出点) 的电压从低电平变为高电平，b 点 (SRAM 的另一输出点：作为存储电路的电压提供点 Q 起作用) 的电压从高电平变为低电平。

接着，说明施加电压倒相电路 20 的操作。如图 5 (B) 所示，互补切换控制信号 ($S_0 \sim S_n$ 、 $/S_0 \sim /S_n$) 的电压电平周期性地反相电压电平。在切换控制信号 $S_0 \sim S_n$ 为高电平期间 ($t_{11} \sim t_{12}$ 、 $t_{13} \sim t_{14}$ 、 $t_{16} \sim t_{17}$ 、 $t_{18} \sim t_{19}$ 、 $t_{21} \sim t_{22}$)，通过图 4 (B) 中由粗线表示的路径对液晶元件 30 及保持电容器 32 施加电压。此时，c 点电位成为 b 点 (即存储电路 10 的电压提供端 Q) 的电位，d 点电位成为基准电源电位 (接地电位：GND)。

另一方面，在切换控制信号（/S0～/Sn）为高电平期间（t12～t13、t14～t16、t17～t18、t19～t21），通过图4（C）中由粗线表示的路径对液晶元件30及保持电容器32施加电压。此时，d点电位成为b点（即存储电路10的电压提供端Q）的电位，c点电位成为基准电源电位（接地电位：GND）。

然后，b点（即存储电路10的电压提供端Q）的电位，如图5（B）所示，在时刻t15从高电平变为低电平，在时刻20从低电平变为高电平。就是说，此期间是为了更新显示数据对存储电路10写入新的显示数据的期间。因此，在不具备电容器32的情况下，此期间，连接到各像素电路50的液晶元件30因向该存储电路10写入新的显示数据而受到影响，不可能进行稳定的图像显示，在画面上就会产生闪烁。但是，在本发明的液晶装置中，由于设置有保持电容器32，所以直到时刻t15之前，由于前1个显示数据的电压被施加在保持电容器32上，所以，在液晶元件30中与向存储电路的新的显示数据的写入没有关系，在液晶元件30中继续显示前1个数据。即，如图1所示，在将新的显示数据写入存储电路的期间，通过控制在除此之外的期间中互补生成的切换控制信号S0～Sn、/S0～/Sn，使作为数据电压倒相电路20中的开关元件的NMOS晶体管（M7、M8、M9、M10）截止，将保持在保持电容器32中的显示数据的电压施加在液晶元件30的两端的电极上，因此，即使在存储电路10中写入新的显示数据的期间，由于在结束向连接到1扫描线的所有存储电路的显示数据的写入之前，在液晶元件中继续显示前1个的显示数据，所以，在画面上不出现显示数据的重写，就能够防止闪烁等。

（液晶装置的整体结构）

图6是表示本发明的液晶装置的整体结构的一个例子的方框图。在图6的液晶装置中，作为数字灰度等级驱动方式，采用等间隔子场驱动（将1个场周期分割为等间隔的子场，控制各子场的液晶元件30的导通/截止的方式）（但是不限于此）。

图6的液晶装置，通过使用PWM的驱动来进行256灰度等级的灰度等级显示，像素数为1024×768，1次能够发送数据的每1行的像素数是128，利用等间隔子场驱动显示面板。

如图所示，液晶装置具有时序脉冲发生电路 1、扫描线驱动电路 2、数据线驱动电路 3、显示存储器 4、包含多个像素电路（50a、50b…）的图像显示区域 5 和灰度等级存储器 6。

时序脉冲产生电路 1 根据基本时钟脉冲 CLK1 而产生水平同步信号、垂直同步信号、子场时序脉冲、扫描线驱动电路开始信号、数据线驱动电路开始信号 YSP、Y 时钟信号 YCLK、X 时钟信号、时钟时序脉冲（CLK2、CLK3）等，并向扫描线驱动电路 2 及数据线驱动电路 3 输出。

扫描线驱动电路 2，在上述扫描线驱动脉冲的时序中，顺序向各扫描线（WL）输出“H（高）”电平的信号。此外，此扫描线驱动电路 2 还输出用于供给到在各像素电路（50a、50b…）中所包含的施加电压倒相电路 20 的切换控制信号（S0～Sn、/S0～/Sn）。

显示存储器 4 是临时存储从外部提供的显示数据的存储器，具有与图像显示区域 5 的像素数相同数量的存储槽，临时存储 1 场的显示数据。显示数据例如是表示显示亮度的灰度等级的 8 位的灰度等级数据，取值“0”～“255”。例如，“0”表示黑色，“255”表示白色。将从显示存储器 4 读出的显示数据 VD 提供给数据线驱动电路 3。

此外，灰度等级存储器 6 是预先存储与显示数据对应的子场编号的存储器，存储与各显示数据对应的子场编号。将从灰度等级存储器 6 读出的数据 VS 提供给数据线驱动电路 3。

数据线驱动电路 3 对每个扫描线从显示存储器 4 读出显示数据 VD，按照上述灰度等级存储器 6 的内容将读出的显示数据 VD 切换为子场编号。然后，根据扫描线驱动系的信号、子场时序脉冲及上述的子场编号驱动各像素。

对各像素电路（50a、50b…）中包含的施加电压倒相电路 20 所提供的互补切换控制信号（S0～Sn、/S0～/Sn），根据从时序脉冲产生电路 1 输出的各种时序脉冲（CLK3）来生成控制信号 S、/S，并据此来生成切换控制信号 S0～Sn、/S0～/Sn。因此，在图 6 的液晶装置中，为了生成控制信号（S、/S、S0～Sn、/S0～/Sn），需要简单的电路，因此，能够简化电路结构（系统结构）。

（显示数据写入的面顺序驱动）

图7示出了用于说明本发明的、在显示数据写入中进行面顺序驱动的液晶装置的操作的方框图。如图所示,液晶装置具有扫描线驱动电路2、数据线驱动电路3和包含多个像素电路(50a、50b...)的像素显示区域5。再有,省略对在图6中说明过的液晶装置的构成的说明。扫描线驱动电路2由第1扫描线驱动电路2A和第2扫描线驱动电路2B构成,第1扫描线驱动电路2A,在扫描线驱动开始信号YSP的时序中,对各扫描线(WL)顺序输出“H(高)”电平的信号。此外,第2扫描线驱动电路2B输出用于向包含在各像素电路(50a、50b...)中的施加电压倒相电路20提供的互补切换控制信号 $S_0 \sim S_n$ 、 $/S_0 \sim /S_n$ 。即,在第2扫描线驱动电路2B中,具有顺序逻辑电路,例如移位寄存器这样的计数器电路52,在计数器电路52中,包含驱动电路54,其从如图6所示的时序电路中输入Y时钟信号YCLK,并向信号线S1、S2输出来自计数器电路52的输出信号S、 $/S$,以及分别与各信号线S1、S2连接并设置在各扫描线WL中。驱动电路54根据来自计数器电路52的输出信号S、 $/S$,输出向与1扫描线连接的像素电路(500~50m)中的施加电压倒相电路20提供的互补的切换控制信号($S_0 \sim S_n$ 、 $/S_0 \sim /S_n$)。在本发明的液晶装置中,为了在显示数据写入中进行面顺序驱动,顺序选择所有的扫描线 $WL_0 \sim WL_n$,对每个扫描线,通过利用数据线选择开关56顺序选择数据线来选择连接到选择出的扫描线的像素电路,在与1扫描线连接的像素电路中顺序写入显示数据,对于构成1画面的所有像素电路,在显示数据的写入结束后的阶段,通过在液晶元件中显示所有显示数据,来显示1画面的显示数据。

接着,使用图8,说明本发明的在显示数据写入中进行面顺序驱动的液晶装置中的显示数据的写入。图8是在本发明的显示数据写入中进行面顺序驱动的液晶装置的操作时序图。

时序脉冲生成电路根据外部输入的时钟信号CLK1,生成扫描线驱动电路开始信号YSP、Y时钟信号YCLK。利用扫描线驱动电路开始信号YSP启动扫描线驱动电路2A、2B,根据Y时钟信号YCLK,扫描线驱动电路2A选择扫描线 WL_0 。在选择扫描线 WL_0 期间,通过顺序选择与扫描线 WL_0 连接的所有的数据线 $DL_0 \sim DL_m$,由此,从数据线驱动电路向与这些数据线连接的像素电路500~50m发送显示数据Vid. DATA1。如此这样,对与1条扫描

线 WL0 连接的所有像素电路 50 进行显示数据 Vid.DATA1 的写入,接着,对与扫描线 WL1 连接的所有像素电路 500~50m 进行显示数据 Vid.DATA1 的写入,同样地,对与扫描线 WLn 连接的所有像素电路 50 进行显示数据 Vid.DATA1 的写入。在此,也从时序脉冲生成电路向扫描线驱动电路 2B 输入扫描线驱动开始信号 YSP 及 Y 时钟信号 YCLK,在计数器电路 52 中向信号线 S1、S2 同时输出低电平的计数器输出信号 S、/S。然后,接收低电平的计数器输出信号 S、/S,在驱动电路 54 中,输出全部低电平的切换控制信号 S0~Sn、/S0~/Sn,提供给所有的像素电路 50。

在此显示期间(0),对与施加电压倒相电路 20 连接的液晶元件 30,从保持电容器 32 中提供在显示期间(0)之前写入的显示数据 Vid.DATA0 的电压,并在液晶元件 30 中继续显示。

通过在显示期间(0)选择数据线 DLn,进入到数据更新期间(1)。由于数据更新期间(1)短,计数器输出信号 S 变化为高电平,因此切换控制信号 S0~Sn 变为高电平。因此,向图 3 的 NMOS 晶体管(M7、M10)的栅极输入高电平的信号,使 NMOS 晶体管(M7、M10)导通,在显示期间(0),在液晶元件 30 中显示写入到存储电路 10 的显示数据 Vid.DATA1,同时,通过在保持电容器 32 上施加显示数据 Vid.DATA1 的电压,来更新显示数据。而且,在显示数据被更新时,计数器输出信号 S 变成低电平,伴随于此,切换控制信号 S0~Sn 也变为低电平,结束数据更新期间(1)。

接着,根据 Y 时钟信号 YCLK,扫描线驱动电路 2A 选择扫描线 WL0。当选择扫描线 WL0 时,通过顺序选择与扫描线 WL0 连接的所有的数据线 DL0~DLm,从数据线驱动电路向与这些数据线连接的像素电路 50 发送显示数据 Vid.DATA2。如此这样,对与 1 条扫描线 WL0 连接的所有的像素电路 50 进行显示数据 Vid.DATA2 的写入。接着,对与扫描线 WL1 连接的所有像素电路 50 进行显示数据 Vid.DATA2 的写入,同样地,对与扫描线 WLn 连接的所有像素电路 50 进行显示数据 Vid.DATA2 的写入。在此,也从时序脉冲生成电路向扫描线驱动电路 2B 输入 Y 时钟信号 YCLK,在计数器电路 52 中向信号线 S1、S2 同时输出低电平的计数器输出信号 S、/S。然后,接收低电平的计数器输出信号 S、/S,在驱动电路 54 中,输出全部低电平的切换控制信号 S0~Sn、/S0~/Sn,提供给所有的像素电路 50。

在此显示期间(1), 对与施加电压倒相电路 20 连接的液晶元件 30, 从保持电容器 32 中提供在显示期间(1)之前的显示期间(0)中写入像素电路 50 的显示数据 Vid. DATA1 的电压, 并在液晶元件 30 中继续显示。

通过在显示期间(1)选择数据线 DLn, 进入到数据更新期间(2)。在数据更新期间(2)中, 为了切换施加电压倒相电路 20 中的路径, 通过使计数器输出信号/S 变化为高电平, 来使切换控制信号/S0~/Sn 变为高电平。因此, 向图 3 中的 NMOS 晶体管(M8、M9)的栅极输入高电平信号, 使 NMOS 晶体管(M8、M9)导通, 在画面显示期间(1), 在液晶元件 30 中显示写入到存储电路 10 的显示数据 Vid. DATA2, 同时, 在保持电容器 32 上施加显示数据 Vid. DATA2 的电压, 由此来更新显示数据。而且, 当显示数据被更新时, 计数器输出信号/S 变成低电平, 伴随于此, 切换控制信号/S0~/Sn 也变为低电平, 结束数据更新期间(2)。

如此, 通过不仅在数据更新期间将重写的显示数据的电压提供给液晶元件 30, 而且将其提供给与液晶元件 30 连接的保持电容器 32, 由此, 在将新的显示数据写入像素电路 50 的存储电路 10 中的期间, 通过使施加电压倒相电路 20 的输入浮置, 并对液晶元件 30 施加在保持电容器 32 中保持的显示数据的电压, 通过在液晶元件 30 中显示前一个的显示数据, 由此, 在存储电路 10 中, 在进行显示数据的重写的期间, 在画面上不出现显示数据的重写的过程, 能够防止闪烁等。

(显示数据写入的线顺序驱动的第 1 实施方式)

图 9 中示出了用于说明本发明的、在显示数据写入中进行线顺序驱动的液晶装置的操作的方框图。如图所示, 液晶装置具有扫描线驱动电路 2、数据线驱动电路 3 和包含多个像素电路(500~50m)的像素显示区域 5。再有, 省略对在图 6 中说明过的液晶装置的构成的说明。扫描线驱动电路 2 由扫描线驱动电路开始信号 YSP 驱动, 在 Y 时钟信号 YCLK 的时序中, 向各扫描线(WL)顺序输出“H(高)”电平的信号。此外, 扫描线驱动电路 2 输出用于向包含在各像素电路(500~50m)中的施加电压倒相电路 20 提供的切换控制信号 S0~Sn、/S0~/Sn。即, 在扫描线驱动电路 2 中, 具有顺序逻辑电路, 例如移位寄存器这样的计数器电路 52, 在计数器电路 52 中, 包含驱动电路 54, 其从图 6 所示的时序脉冲生成电路 1 中输入 Y

时钟信号 YCLK, 向信号线 S1、S2 输出来自计数器电路 52 的输出信号 S、/S, 分别与各信号线 S1、S2 连接并设置在各扫描线中, 在规定的时序(数据更新期间)输入在扫描线驱动电路的输出部中提供的复位信号 rst0~rstn。驱动电路 54 是将来自计数器电路 52 的输出信号 S、/S, 及复位信号 rst0~rstn 作为输入的逻辑电路, 例如 AND 电路 AND1~ANDn、AND2~AND2n, 输出向与 1 扫描线连接的像素电路(500~50m)中的施加电压倒相电路 20 提供的切换控制信号(S0~Sn、/S0~/Sn)。在本发明的液晶装置中, 为了对显示数据写入进行线顺序驱动, 选择 1 条扫描线, 通过对与该扫描线连接的像素电路进行数据线选择开关 56 的切换来顺序写入显示数据, 在对与该扫描线连接的所有像素电路写入新的显示数据的结束阶段, 在液晶元件中显示相当于 1 条扫描线的新的显示数据, 同样地, 顺序选择扫描线 WL2~WLn, 对与 1 条扫描线连接的像素电路 50, 顺序地写入新的显示数据, 在写入结束阶段, 在液晶元件中显示新写入的显示数据, 由此, 对构成 1 画面的所有的像素电路, 在液晶元件中显示显示数据。

接着, 使用图 10, 说明在显示数据写入中进行线顺序驱动的液晶装置的操作。图 10 是在本发明的显示数据写入中进行线顺序驱动的液晶装置的操作时序图。

时序脉冲生成电路 1, 根据外部输入的时钟信号 CLK1, 生成扫描线驱动电路开始信号 YSP、Y 时钟信号 YCLK。利用扫描线驱动电路开始信号 YSP 启动扫描线驱动电路 2, 根据 Y 时钟信号 YCLK, 扫描线驱动电路 2 选择扫描线 WL0。选择扫描线 WL0 时, 顺序选择与扫描线 WL0 连接的所有的数据线 DL0~DLm, 由此, 从数据线驱动电路向与这些数据线连接的像素电路 50 发送显示数据 Vid.DATA1。如此这样, 对与 1 条扫描线 WL0 连接的所有像素电路 50 进行显示数据 Vid.DATA1 的写入。

另一方面, 此时, 从时序脉冲生成电路 1 输入 Y 时钟信号 YCLK, 在计数器电路 52 中, 向信号线 S1 输出低电平的计数器输出信号 S、向信号线 S2 输出高电平的计数器输出信号/S, 同时, 在扫描线驱动电路 2 中, 在数据更新期间(1)输出低电平的复位信号 rst0。因此, 通过 AND 电路 AND1 输出低电平的切换控制信号 S0, 同时, 通过 AND 电路 AND2 输出低电平的切换控制信号/S0。因此, 由于图 3 所示的像素电路 50 中的施加电压倒相

电路 20 的输入成为浮置状态, 所以, 在此数据更新期间 (1), 对与施加电压倒相电路 20 连接的液晶元件 30, 从保持电容器 32 中提供在显示期间 (1) 之前的显示期间 (0) 写入的显示数据 Vid. DATA0 的电压, 并在液晶元件 30 中继续显示。然后, 使复位信号 rst0 成为高电平, 使得 AND 电路 AND1 的输出即 S0 成为低电平, AND2 的输出即 /S0 成为高电平, 对图 3 中的 NMOS 晶体管 (M8、M9) 的栅极提供高电平的信号 /S0, 使 NMOS 晶体管 (M8、M9) 导通, 在液晶元件 30 中显示显示数据 VinDATA1, 同时, 在保持电容器 32 中保持显示数据 VinDATA1 的电压。

同样地, 对连接到扫描线 WL1~WLn 的像素电路 50 进行显示数据 Vid. DATA1 的写入。在选择扫描线 WLn 的数据更新期间 (1), 在提供低电平的复位信号 rstn 的同时, 使与选择的扫描线对应的切换控制信号 Sn 和 /Sn 都为低电平。因此, 由于图 3 所示的像素电路 50 中的施加电压倒相电路 20 的输入成为浮置状态, 所以, 在此数据更新期间 (1), 对与施加电压倒相电路 20 连接的液晶元件 30, 从保持电容器 32 中提供在显示期间 (1) 的前一个的显示期间 (0) 写入的显示数据 Vid. DATA0 的电压, 并在液晶元件 30 中继续显示。然后, 使复位信号 rstn 成为高电平, 使得 AND 电路 AND1 的输出即 Sn 成为低电平, AND2 的输出即 /Sn 成为高电平, 对图 3 中的 NMOS 晶体管 (M8、M9) 的栅极提供高电平的信号 /Sn, 使 NMOS 晶体管 (M8、M9) 导通, 在液晶元件 30 中显示显示数据 VinDATA1 的同时, 在保持电容器 32 中保持显示数据 VinDATA1 的电压。

如此, 这样, 对与扫描线 WL1~WLn 连接的所有的像素电路 50 进行显示数据 Vid. DATA1 的写入, 结束 1 画面的显示数据的写入。

关于第 2 画面的显示数据的写入, 也是相同的, 时序脉冲生成电路 1 根据外部输入的时钟信号 CLK1, 生成扫描线驱动电路开始信号 YSP、Y 时钟信号 YCLK。利用扫描线驱动电路开始信号 YSP 启动扫描线驱动电路 2, 根据 Y 时钟信号 YCLK, 扫描线驱动电路 2 选择扫描线 WL0。选择扫描线 WL0 时, 顺序选择与扫描线 WL0 连接的所有的数据线 DL0~DLm, 由此, 从数据线驱动电路向与这些数据线连接的像素电路 50 发送显示数据 Vid. DATA2。如此这样, 对与 1 条扫描线 WL0 连接的所有像素电路 50 进行显示数据 Vid. DATA2 的写入。

另一方面,此时,从时序脉冲生成电路 1 输入 Y 时钟信号 YCLK,在计数器电路 52 中,向信号线 S1 输出高电平的计数器输出信号 S、向信号线 S2 输出低电平的计数器输出信号/S,同时,从扫描线驱动电路 2 中,在数据更新期间(2)输出低电平的复位信号 rst0。因此,通过 AND 电路 AND1 输出低电平的切换控制信号 S0,同时,通过 AND 电路 AND2 输出低电平的切换控制信号/S0。因此,由于图 3 所示的像素电路 50 中的施加电压倒相电路 20 的输入成为浮置状态,所以,在此数据更新期间(2),对与施加电压倒相电路 20 连接的液晶元件 30,从保持电容器 32 中提供在显示期间(2)前 1 个显示期间(1)写入的显示数据 Vid.DATA1 的电压,并在液晶元件 30 中继续显示。然后,使复位信号 rst0 成为高电平,结束数据更新期间(2),由此 AND 电路 AND1 的输出即 S0 成为高电平,AND2 的输出即/S0 成为低电平,对图 3 中的 NMOS 晶体管(M7、M10)的栅极提供高电平信号 S0,使 NMOS 晶体管(M7、M10)导通,在液晶元件 30 中显示显示数据 VinDATA2 的同时,在保持电容器 32 中保持显示数据 VinDATA2 的电压。

同样地,对连接到扫描线 WL1~WLn 的像素电路 50 进行显示数据 Vid.DATA2 的写入。在选择扫描线 WLn 的数据更新期间(2)中,在提供低电平的复位信号 rstn 的同时,使与选择的扫描线对应的切换控制信号 Sn 和/Sn 都为低电平。因此,由于图 3 所示的像素电路 50 中的施加电压倒相电路 20 的输入成为浮置状态,所以,在此数据更新期间(2),对与施加电压倒相电路 20 连接的液晶元件 30,从保持电容器 32 中提供在显示期间(2)的前一个的显示期间(1)中写入的显示数据 Vid.DATA1 的电压,并在液晶元件 30 中继续显示。然后,使复位信号 rstn 成为高电平,使得 AND 电路 AND1 的输出即 Sn 成为高电平,AND2 的输出即/Sn 成为低电平,对图 3 中的 NMOS 晶体管(M7、M10)的栅极提供高电平信号 Sn,使 NMOS 晶体管(M7、M10)导通,在液晶元件 30 中显示显示数据 VinDATA2 的同时,在保持电容器 32 中保持显示数据 VinDATA2 的电压。

如此,这样,对与扫描线 WL1~WLn 连接的所有的像素电路 50 进行显示数据 Vid.DATA2 的写入,结束第 2 画面的显示数据的写入。

如此,在进行向与 1 扫描线连接的像素电路的数据的写入的期间,不仅将显示数据的电压提供给液晶元件,而且将其提供给与液晶元件连接的

保持电容器，由此，在将下一显示数据写入像素电路中的存储电路中的期间，使施加电压倒相电路的输入浮置，在液晶元件中继续显示在保持电容器中保持的前一个的显示数据，在存储电路中进行显示数据的重写的期间，由于通过电隔离存储电路和液晶元件及保持电容器，可以使画面上不受数据重写操作的影响，因此能够防止闪烁等。

（显示数据写入的线顺序驱动的第2实施方式）

在图11中示出了本发明的、在显示数据写入中进行线顺序驱动的液晶装置中的显示数据的写入操作及显示数据的更新的一时序图。在本实施方式中，切换控制信号S0、/S0的波形与图10不同。

即，在进行本发明的显示数据写入的线顺序驱动的液晶装置中，在向与1个扫描线WL0~WLn连接的像素电路中顺序写入数据的期间，如果提供复位信号rst0~rstn的话，则在向像素电路的存储电路中写入下一显示数据的期间，通过使用复位信号rst0~rstn进行控制，来使施加电压倒相电路的输入浮置，由于能够在液晶元件中继续显示在保持电容器中保持的前1个的显示数据，所以其它期间不论切换控制信号S0、/S0的电位电平如何，都能够得到与显示数据写入的线顺序驱动的第1实施方式相同的效果。

（横向电场模式的液晶元件的器件结构）

图12是表示本发明的有源矩阵基板的主要部分的剖面结构图。在图12中，主要记载了在阵列基板200上集成的构成施加电压倒相电路20的4个晶体管（M8~M10）的剖面结构。但是，存储电路（SRAM）10同样地也形成在阵列基板200上。再有，在图12中，省略了遮光膜和取向膜。

如图12所示，在阵列基板200上形成经过构图的多晶硅层204，通过对此多晶硅层204选择地注入杂质，来形成源极/漏极（202、206）。形成栅极绝缘膜210以便填埋多晶硅层204，在此栅极绝缘膜210上，形成由多晶硅制成的栅电极（208a~208d）。

对栅电极（208b、208d）提供切换控制信号（S0~Sn），对栅电极（208a、208c）提供切换控制信号（/S0~/Sn）。

在栅电极（208a~208d）上形成第1层间绝缘膜（212），在此第1层间绝缘膜（212）中选择地形成接触孔。由用于反射光的导电性材料（铝

等金属材料)形成的电极(214a~214e)通过接触孔与源极/漏极(202、206)连接。

在电极(214a、214e)上施加作为基准电源电位(基准电源电位)的接地电位(GND)。此外,在电极214c上连接存储电路(SRAM)10。从存储电路(SRAM)10经过布线N5,提供2值电压(第1及第2电压:VDD和GND)。

在电极(214a~214e)上形成第2层间绝缘膜216,在此第2层间绝缘膜216中选择地设置接触孔。第1及第2像素电极(218a、218b)分别经过该接触孔连接到位于下侧的电极(214b、214d)。此第1及第2像素电极(218a、218b)相当于图3的c点、d点,利用此第1及第2电极(218a、218b)对液晶元件30及保持电容器32施加电压。

图13是表示采用图12中所示的有源矩阵基板的液晶装置(横向电场模式的液晶装置)的剖面结构的剖面图。如图所示,用图12的有源矩阵基板和相对基板224夹持液晶层220。参照符号222是滤色片层,参照符号226是偏光板。

在液晶层220中,如图中箭头标记所示,对基板面水平地施加电场E,液晶分子仍旧保持与基板面平行的状态旋转,由此,改变液晶层220的光透过率。图13所示的横向电场模式的液晶装置(IPS液晶装置)接近阵列基板220侧设置2个像素电极(218a、218b),因此,容易引出电极,此外,由于不使用共通电极(LCcom),负载电容小(仅相当于1像素的液晶电容成为负载),像素电极(218a、218b)双方的电压迅速变化。因此,能够高速进行用于防止熔烧的液晶的施加电压的反相操作,此情况有助于闪烁的减少。

(第3实施方式)

在本实施方式中,说明抑制施加电压倒相电路20中的贯通电流(I_{peak})的电路结构。

图14是用于说明具有用来抑制贯通电流(I_{peak})的手段的施加电压倒相电路的电路结构和操作的图,图14(A)是表示电路结构的电路图,图14(B)是表示图14(A)的电路操作的时序图,图14(C)是表示不具有用来抑制贯通电流的手段的比较例的电路的操作的时序图。在图14中,对于

与前面的附图共通的部分赋予相同的参照符号。

图3所示的施加电压倒相电路20具有在存储电路20的电压提供端(Q)和基准电源电位之间串联连接2个MOS晶体管(M7和M8、M9和M10)的结构,互补地使各MOS晶体管导通/截止。在切换各MOS晶体管的导通/截止的途中,产生各晶体管同时导通的状态,此时肯定流过贯通电流。此贯通电流,使基准电源电位波动,不能说此情况没有对电路操作造成坏影响的可能性。

即,如图14(C)所示,在互补切换控制信号($S_0 \sim S_n$ 、 $/S_0 \sim /S_n$)的电压电平变化的时序(时刻 t_{20} 、 t_{21} 、 t_{22})中,2个MOS晶体管(M7和M8、M9和M10)同时成为导通状态,产生贯通电流(I_{peak})。

因此,在图14(A)的电路中,在存储电路10和串联连接的MOS晶体管(M7和M8、M9和M10)之间设置贯通电流防止晶体管(开关元件:MA),利用时序信号(SEL)控制此贯通电流防止晶体管(MA)的导通/截止。在图14的电路中,贯通电流防止晶体管(MA)是NMOS晶体管。

通过使贯通电流防止晶体管(MA)在能产生贯通电流的时序(即,互补切换控制信号($S_0 \sim S_n$ 、 $/S_0 \sim /S_n$)的电压电平变化的时序)中截止,来停止来自存储电路10的电压(电流)的提供,因此,可靠地防止贯通电流(I_{peak})流过。

即,如图14(B)所示,用于使贯通电流防止晶体管(MA)截止的时序信号(SEL)在互补切换控制信号($S_0 \sim S_n$ 、 $/S_0 \sim /S_n$)的电压电平变化的时序(时刻 t_{21} 、 t_{22} 、 t_{23})中变成低电平。因此,贯通电流防止晶体管(MA)截止,遮断从存储电路10向4个晶体管(M7~M10)提供电压(电流)。因此,能够可靠地防止贯通电流(I_{peak})流过。

(第4实施方式)

接着,说明装载本发明的液晶装置(使用横向电场模式的液晶的、带SRAM的反射型液晶装置)的电子设备。

(具备副面板的便携式终端)

图15是包括副面板的便携式终端(包含便携式电话终端、PDA终端、可移动的个人计算机)的斜视图。图15的便携式终端1300是便携式电话终端,如图所示,包括:上部框体1304、设置在此上部框体1304的内表

面上的副面板 100、下部框体 1306 和操作键 1302。再有，在下部框体 1306 的外面设置主面板，在图 15 中没有图示出主面板。

使用本发明的液晶装置（使用横向电场模式的液晶的、带 SRAM 的反射型液晶装置）来构成副面板 100。由于能够在 SRAM 中保持图像，例如，一旦结束副面板 10 的图像显示，移向主面板（未图示）的显示，此后，使副面板 1 的显示恢复，在这样的情况下，仅通过读出保持的数据就能进行图像再显示。

此外，由于使用横向电场模式的液晶（IPS 液晶），所以能够进行发色性且高视野角的高画质的图像显示。此外，由于通过对液晶施加的电压的理想反相、和没有施加电压时液晶的两极的理想短路而不产生直流偏置，所以能减少显示图像的时效的劣化。此外，由于对液晶施加的电压的极性反相通常对称地并且高速地进行，所以可得到不产生闪烁、不产生画质的下降这样的效果。此外，由于使用不需要背光的反射型液晶作为副面板，所以，能够延长电池的寿命。在进行向与 1 扫描线连接的像素电路写入数据的期间，不仅向液晶元件提供显示数据的电压，而且向与液晶元件连接的保持电容器提供，由此，在对像素电路的存储电路中写入下一显示数据的期间，通过使施加电压倒相电路的输入浮置，在液晶元件中继续显示在保持电容器中保持的前 1 个显示数据，由此在存储电路中进行显示数据的重写的期间，使存储电路和液晶元件及保持电容器电隔离，由于不影响画面上的数据重写操作，所以在通过线顺序驱动或面顺序驱动进行画面显示的情况下，就能够防止闪烁的产生。

（低功耗的便携式信息终端）

图 16 是采用本发明的液晶装置的便携式信息终端（PDA、个人计算机、文字处理机等）的斜视图。便携式信息终端 1200 具有上部框体 1206 及下部框体 1204、键盘等的输入部 1202、和使用本发明的反射型液晶装置的显示面板 100。此外，在此便携式信息终端中，能够得到与上述便携式终端相同的效果。

（反射型投影机）

图 17 是表示采用本发明的反射型液晶装置作为光调制器的投影机（投射型显示装置）的主要部分的简要结构图。如图所示，投影机 1100 具有：

偏光照明装置 1110；投射光学系统 1160；偏振光束分光器 1140（包含偏振光束反射面 1141）；分色镜 1151、1152，和对应 RGB 各色的、作为光调制器的本发明的反射型液晶装置（100R、100G、100B）。

如图所示，沿系统光轴 PL 配置偏光照明装置 1110。在此偏光照明装置 1110 中，来自光源 1112 的出射光，通过反射镜 1114 的反射，成为大致平行的光束，射入第 1 积分透镜 1120 中。由此，来自光源 1112 的出射光，被分割成多个中间光束。此分割的中间光束，由在光入射侧具有第 2 积分透镜的偏光切换元件 1130，切换成偏光方向大致一致的同一类型的偏振光束（s 偏振光束），成为从偏光照明装置 1110 射出。

从偏光照明装置 1110 射出的 s 偏振光束，被偏振光束分光器 1140 的 s 偏振光束反射面 1141 反射。此反射光束中，蓝色光（B）的光束被分色镜 1151 的蓝色光反射层反射，由反射型的液晶装置 100B 来进行调制。此外，透过分色镜 1151 的蓝色反射层的光束中，红色光（R）的光束，被分色镜 1152 的红色光反射层反射，由反射型的液晶装置 100R 来进行调制。

另一方面，透过分色镜 1151 的蓝色光反射层的光束中，绿色光（G）的光束透过分色镜 1152 的红色光反射层，由反射型的液晶装置 100G 来进行调制。

如此这样，由液晶装置 100R、100G、100B 分别进行了色光调制的红色、绿色、蓝色的光，通过分色镜 1152、1151、偏振光束分光器 1140 顺序合成后，被投射光学系统 1160 投射到屏幕 1170 上。在此便携式信息终端也能够得到上述的效果。

以上，根据实施方式说明了本发明，但本发明不限于实施方式，能够进行各种变形和应用。例如，作为构成施加电压倒相电路的晶体管（开关元件），还可使用双极晶体管。作为存储电路，还可使用 SRAM 以外的存储器。此外，本说明书中的“横向电场模式的液晶”广泛包含加在液晶层上的电场与基板面平行的各种驱动方式的液晶。

如以上所说明的，根据本发明的各实施方式，例如能够得到以下的主要效果。但是，本发明的液晶装置不需要同时产生以下记载的所有效果，下记效果的列举，不是本发明的无效限定的依据。（1）积极采用横向电场模式的液晶而减轻驱动负载，由此，使液晶的两电极的迅速的电压变化

成为可能,此外,由于采用完全分离电压提供和电压反相的各功能的新的像素电路结构,所以,例如利用互补的切换控制信号($S0 \sim S_n$ 、 $/S0 \sim /S_n$)能够实现高速且高精度的施加电压的反相。此外还有,在向像素电路中的存储电路写入新的显示数据的期间,通过控制切换控制信号($S0 \sim S_n$ 、 $/S0 \sim /S_n$)的电位,就对液晶元件提供在保持电容器中保持的显示数据的电压,由此在液晶元件中显示前1个显示数据,由于在结束上述写入期间时在液晶元件及保持电容上施加有新的显示数据的电压,因为能够不对画面显示带来影响的进行显示数据的重写,所以不产生闪烁,利用线顺序驱动及面顺序驱动就能够进行高画质的图像显示。

(2) 施加电压倒相电路仅切换来自存储电路的电源电压(VDD、GND)及施加电压倒相电路本身的基准电源电压(GND)向液晶的提供路径。因此,对液晶施加电压的电压源本身通常是共通的,电压的反相前和反相后的电压值本身没有任何的变化,因此,实现了正确的电压的极性反相。此外,由于液晶的面内分散(不均),各像素中的电压电平即便发生一些变化,在此像素内,电压的反相前和反相后的电压值本身也没有任何的变化,因此,在各像素中没有发生直流偏置。因此,不发生熔烧,不产生时效变化的图像劣化。

(3) 此外,由于是仅切换电压的供给路径,所以通过简单的电路就能够同时实现向第1及第2像素电极分别提供的电压电平的切换。就不需要如现有技术那样用单独的电路控制共通Vcom和下部电极的电压Vp、高精度地调整各电压并且取得各电压的切换时序的同步,从而能够简化控制方式。

(4) 此外,施加电压倒相电路的基准电源电压例如是地电平时,如果从存储电路提供的电压为0V的话,在液晶的两电极上施加的电压同时正确地变为0V,可实现未向液晶施加电压情形下的短路状态,此时,不产生直流偏置。因此不发生熔烧,不产生时效变化的图像劣化。(5) 此外,施加电压倒相电路例如能够由设置在存储电路的电压提供端和基准电源电位之间的4个开关元件(第1~第4晶体管)构成,例如使用互补的切换控制信号($S0 \sim S_n$ 、 $/S0 \sim /S_n$)就能够简单地实现各开关元件的同步的切换控制。而且,通过使切换控制信号($S0 \sim S_n$ 、 $/S0 \sim /S_n$)都为低电平,

就能够形成液晶装置的数据更新期间，在对像素电路中的存储电路写入新的显示数据的期间，通过对液晶元件施加在保持电容器中保持的前1个的显示数据的电压，就能够防止因显示数据的重写而在画面上出现闪烁。此外，由于施加电压倒相电路由最小尺寸的元件构成，所以能够实现以上不能简单化的小型电路。

(6) 此外，存储电路及施加电压倒相电路的高电平侧的电源电压的值可以相同，因此可使构成各电路的MOS晶体管的尺寸相同，例如，也不需要使构成存储电路的晶体管为高耐压晶体管。(7) 此外，驱动施加电压倒相电路的切换控制信号($S_0 \sim S_n$ 、 $/S_0 \sim /S_n$)可广泛用于数字电路中，特别地，通过援用等数字灰度等级驱动(PWM驱动)中的时序脉冲，就能够简单地获得。因此，能够简化电路结构(系统结构)。

(8) 此外，通过对进行向液晶提供来自存储电路的电压操作的第1及第3的MOS晶体管(M7、M9)的栅极赋予($V_{DD} + \text{阈值电压}(V_{th})$)以上的控制电压而使其充分导通，就能原样向液晶提供来自存储电路的电压($5V = V_{DD}$)，不发生电压下降。

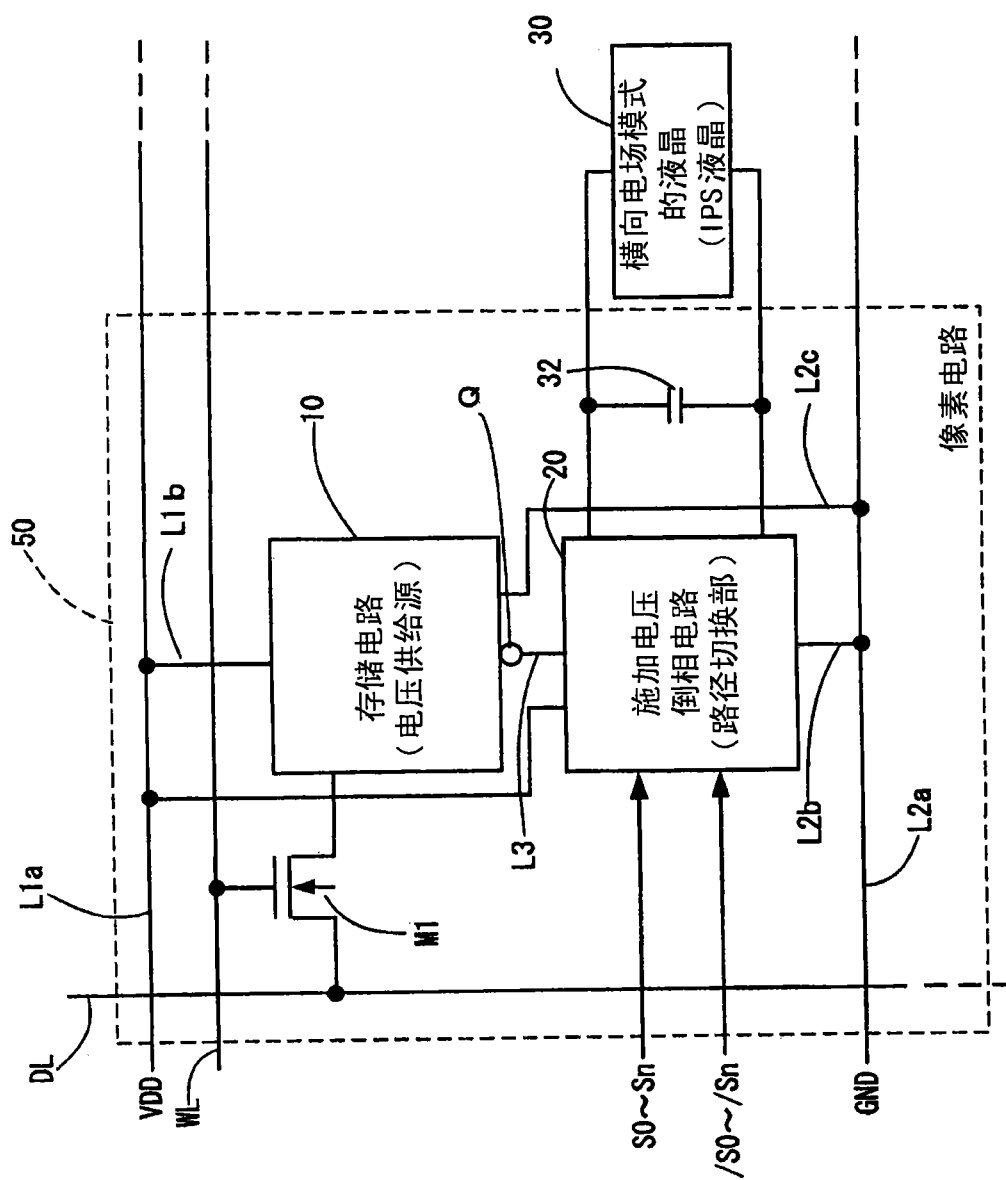
(9) 通过在施加电压倒相电路中设置用于防止贯通电流的开关元件，以及在产生贯通电流的时序下使开关元件截止，能够可靠地防止贯通电流的产生。

(10) 此外，通过使存储电路的接地布线及施加电压倒相电路的接地布线在像素电路内共通，假设，即便因液晶的面内分散等导致电压电平(0V)产生了变化，但由于双方的电位同样地变化，所以结果是没有产生在液晶的两电极上施加的电压电平的相对的电位差，在未对液晶施加电压时，可实现高精度的短路状态，不用担心产生直流偏置和产生熔烧。(11) 此外，在反射型液晶的情况下，能够在像素电极的下部设置元件形成区域。由于本发明的施加电压倒相电路成为简单化的结构，所以在像素电极的下部的空闲空间内配置存储电路及施加电压倒相电路并不困难。因此，不增大像素电路的占有面积，就能够形成本发明的像素电路。

(12) 例如，本发明的液晶装置可以装载在便携式电话的副面板、低耗电的笔记本型个人计算机、反射型投影机等电子设备中，此情况下，由于在抑制伴随电压反相的静态画面的闪烁的同时，在显示数据的重写期间

不对画面造成影响，因而抑制了闪烁，所以就能够显示高画质的图像。此外，由于减少了直流偏置的产生和难以产生熔烧，所以显示图像的画质的时效劣化也很难产生。本发明通过简单的电路结构以及简单的控制，就能够一面抑制闪烁一面实现施加电压的高精度的反相，此外在未对液晶施加电压时，得到能够实现不产生直流偏置的短路状态这样的效果，因此，作为时效变化少的高功能的液晶装置（特别地，反射型液晶装置）很有用。此外，本发明的液晶装置，例如能够装载在便携式电话的副面板、低耗电的便携式信息设备（个人计算机等）、反射型投影机等电子设备中，由此，能够实现电子设备的高功能化。

如此，根据本发明，实现了在各像素中包括存储器和电压倒相电路、能够线顺序驱动以及面顺序驱动的新型的液晶装置和像素电路。因此能够得到可进行高精度的图像显示、并且便利性高的电子设备。



一
圖

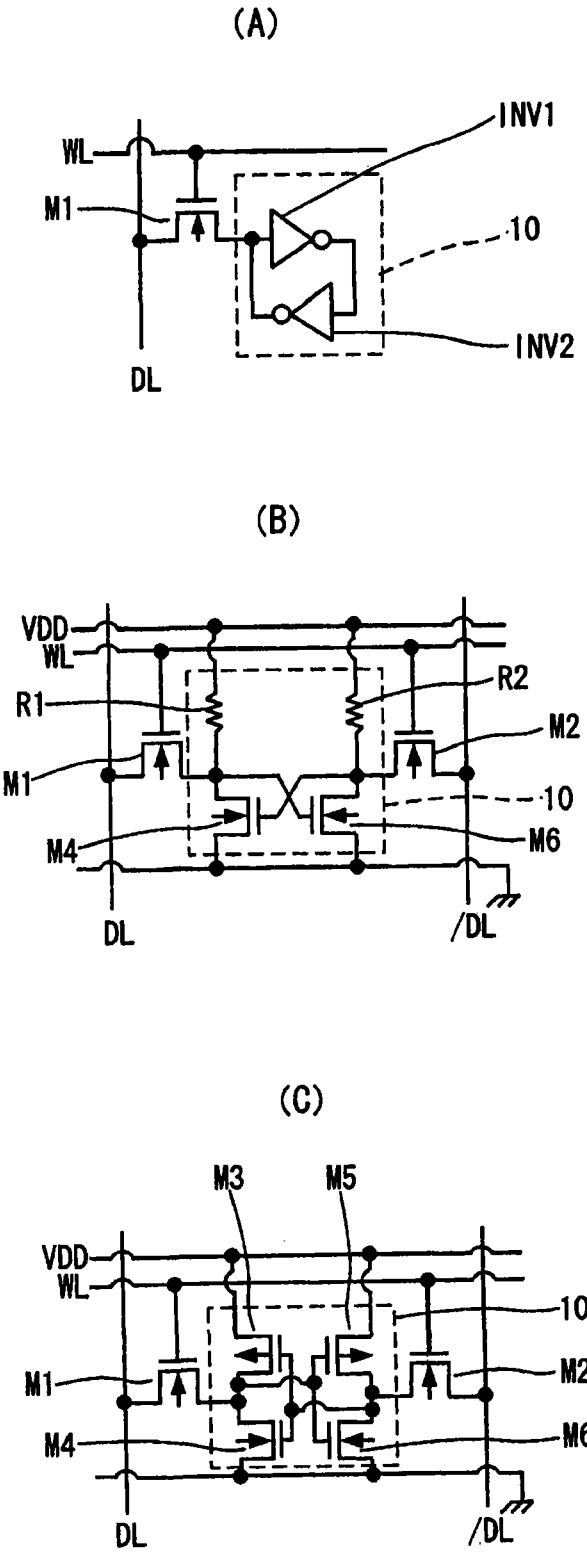


图 2

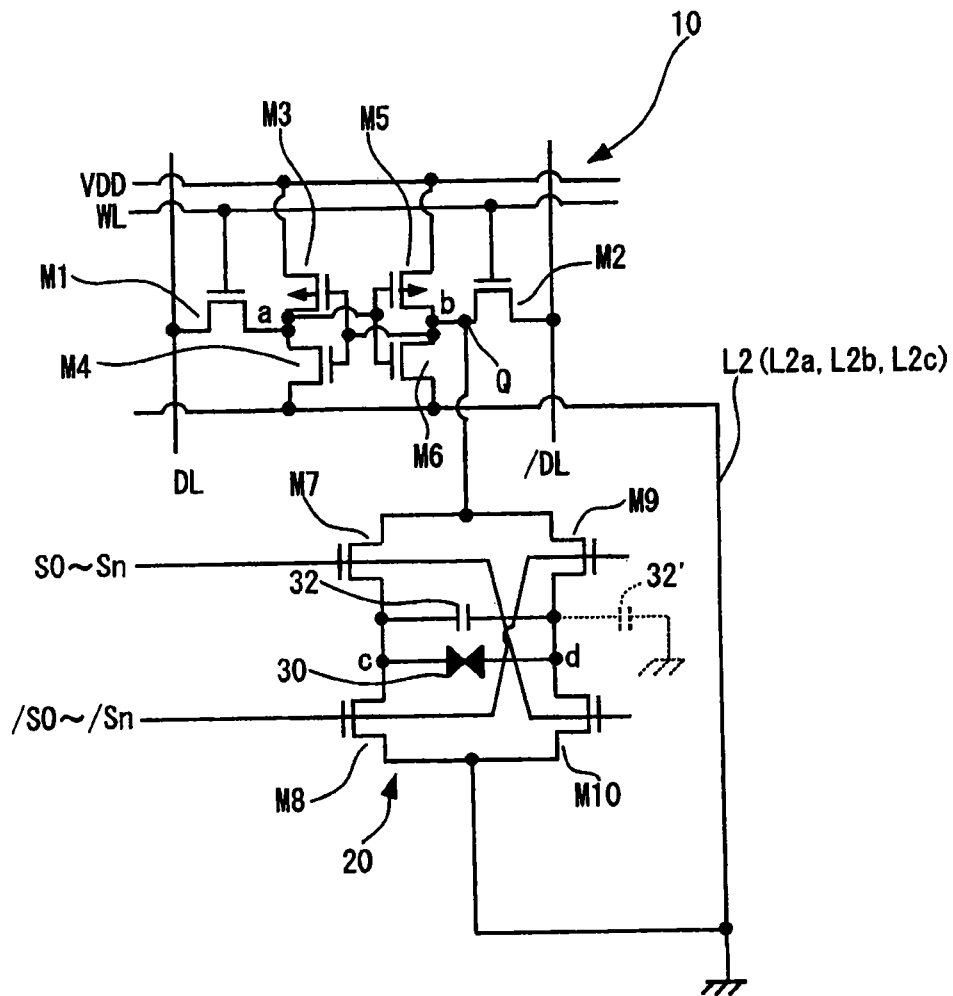


图 3

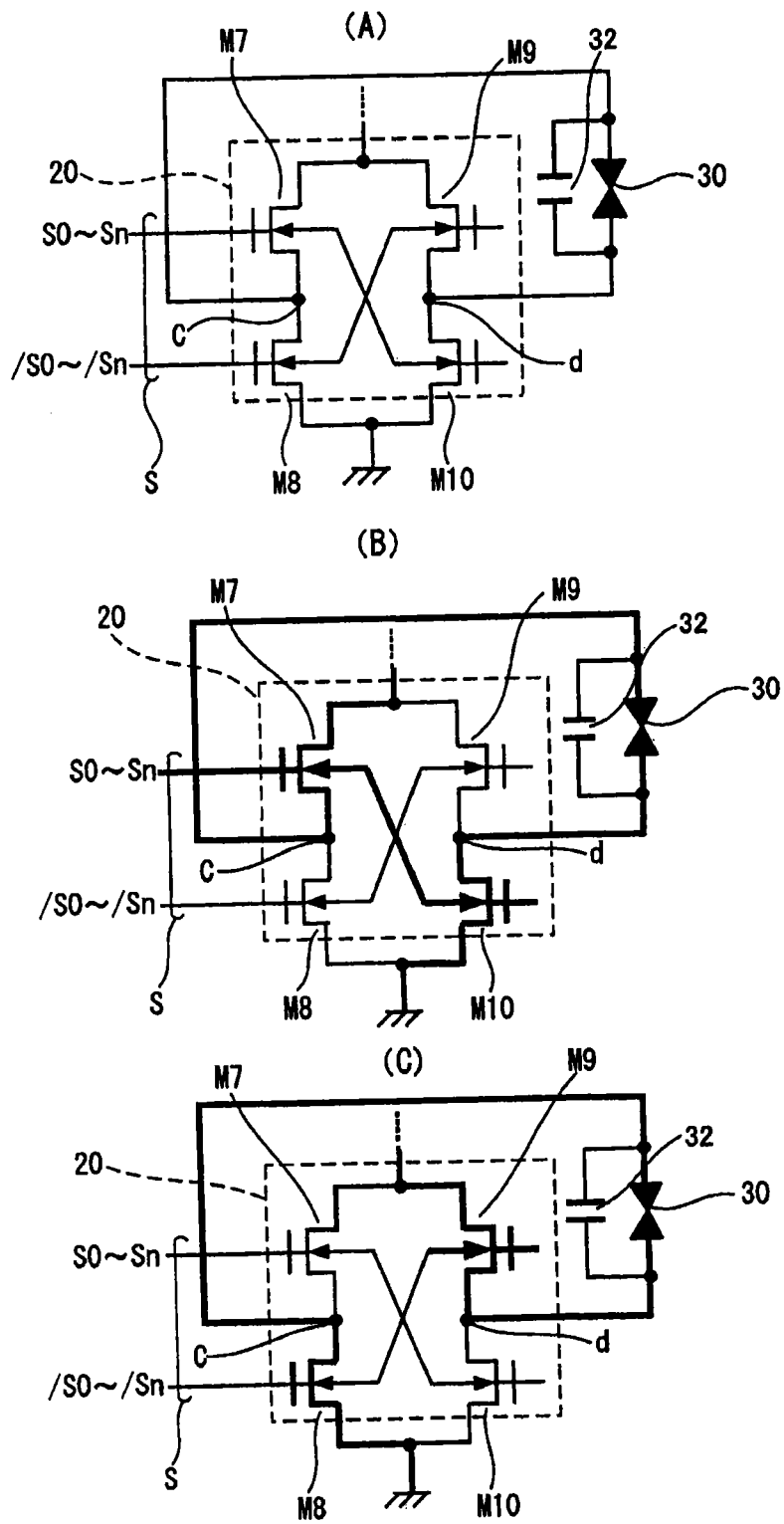


图 4

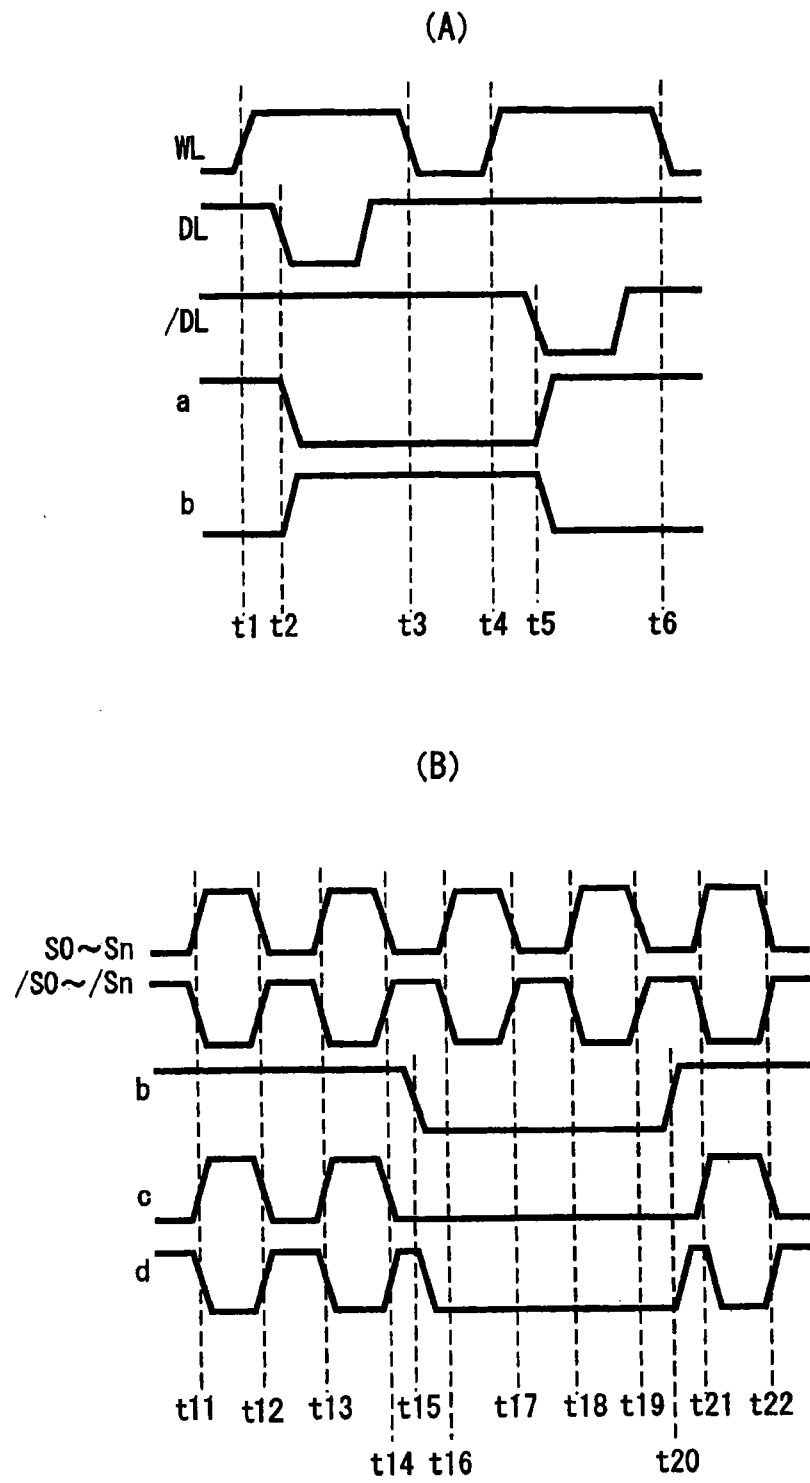


图 5

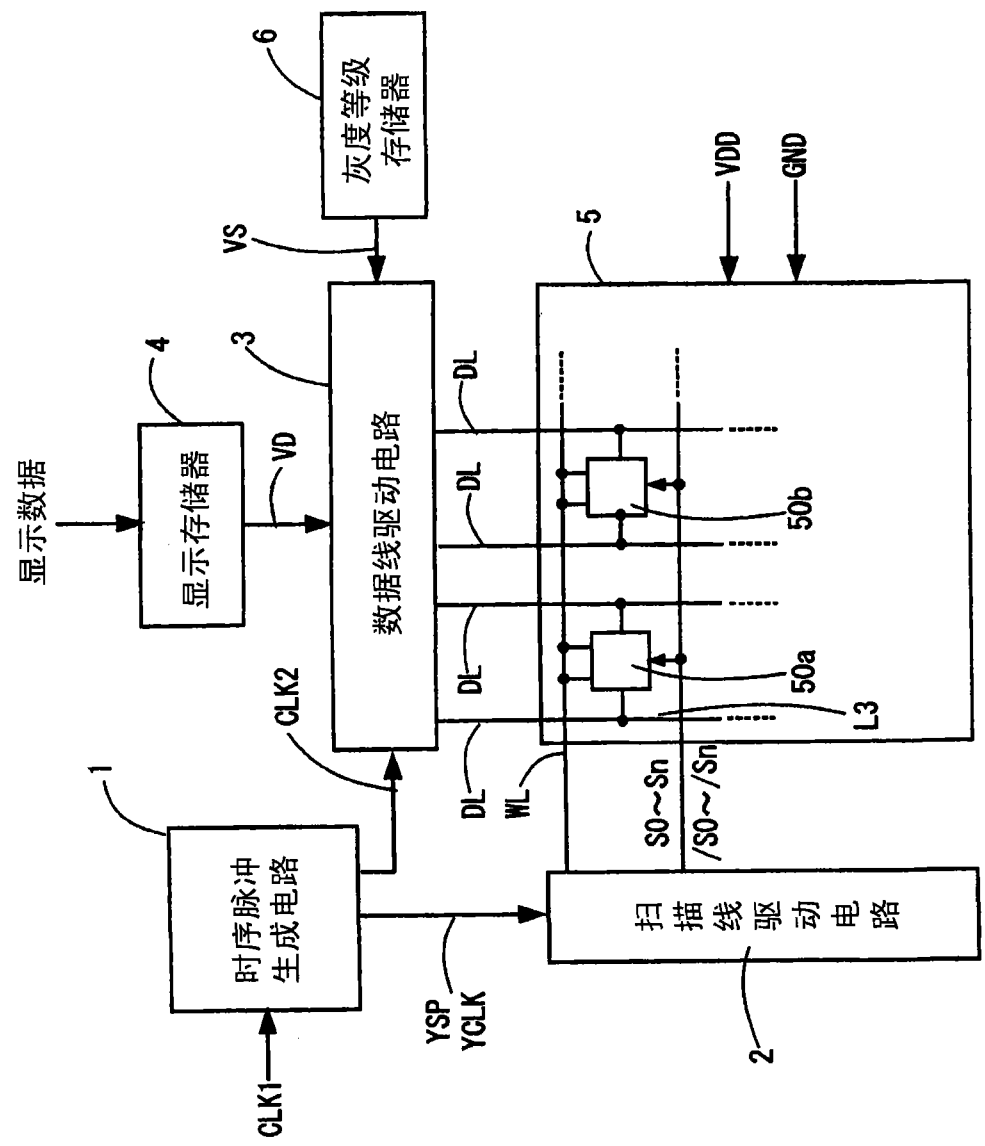


图 6

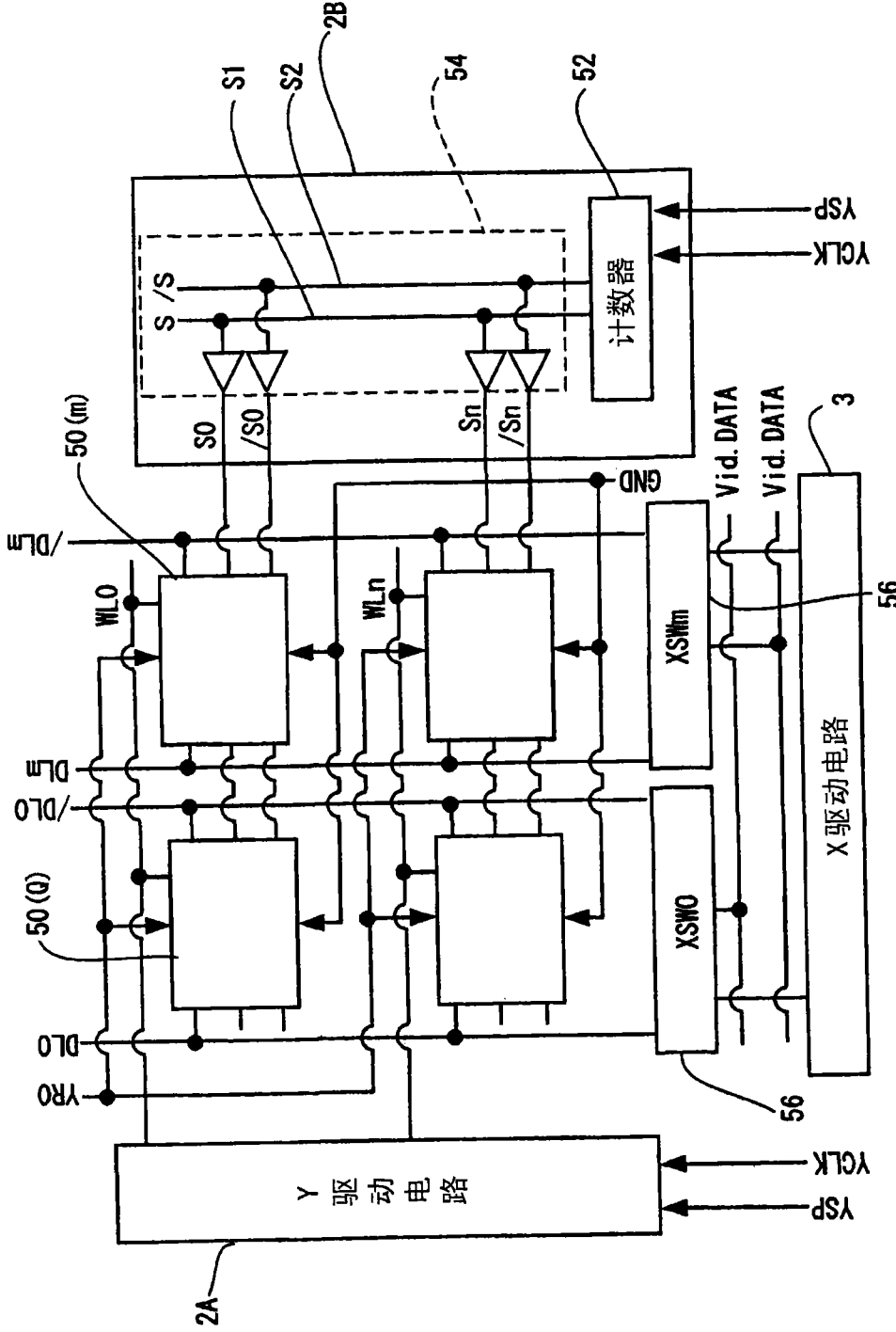


图 7

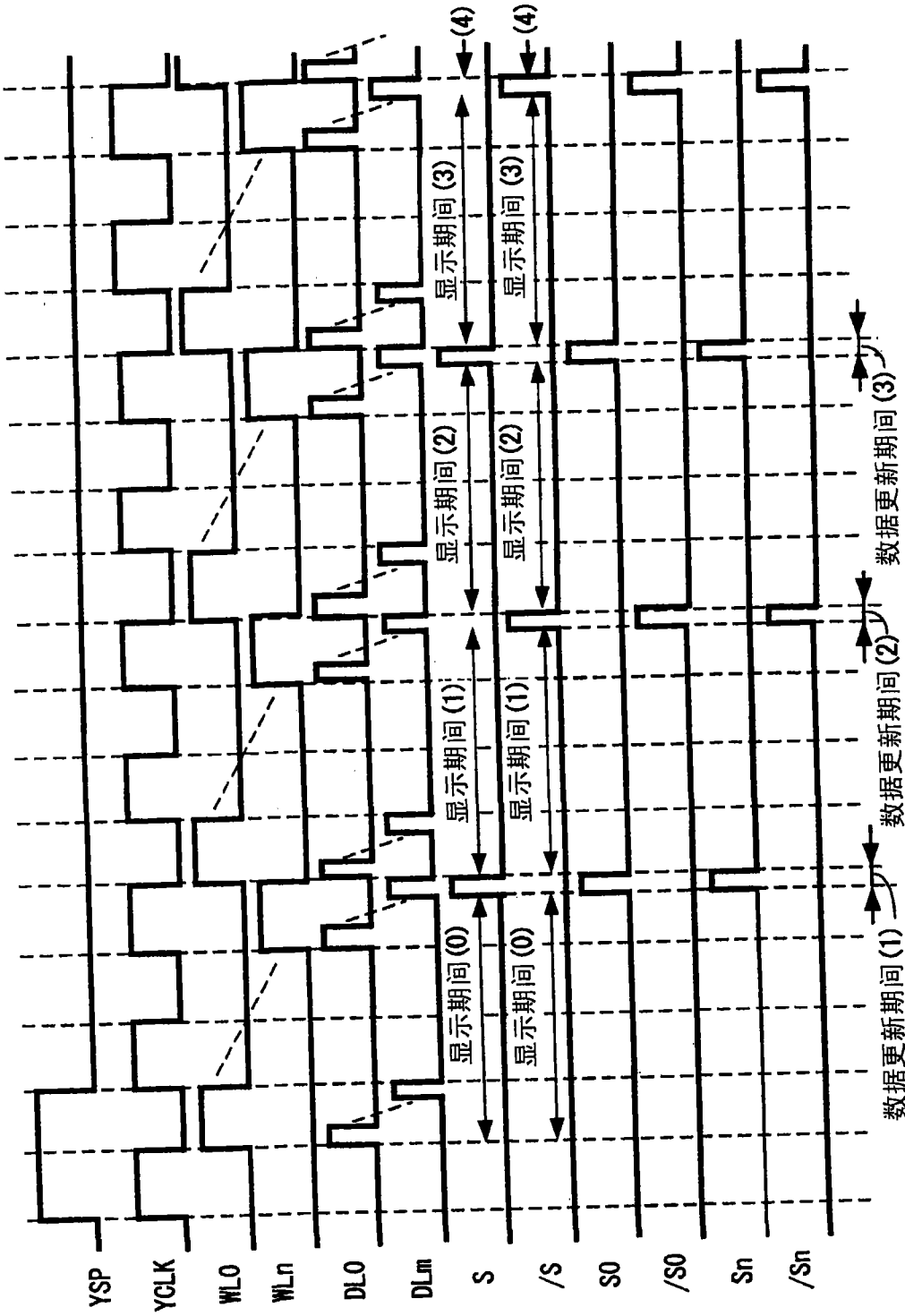


图 8

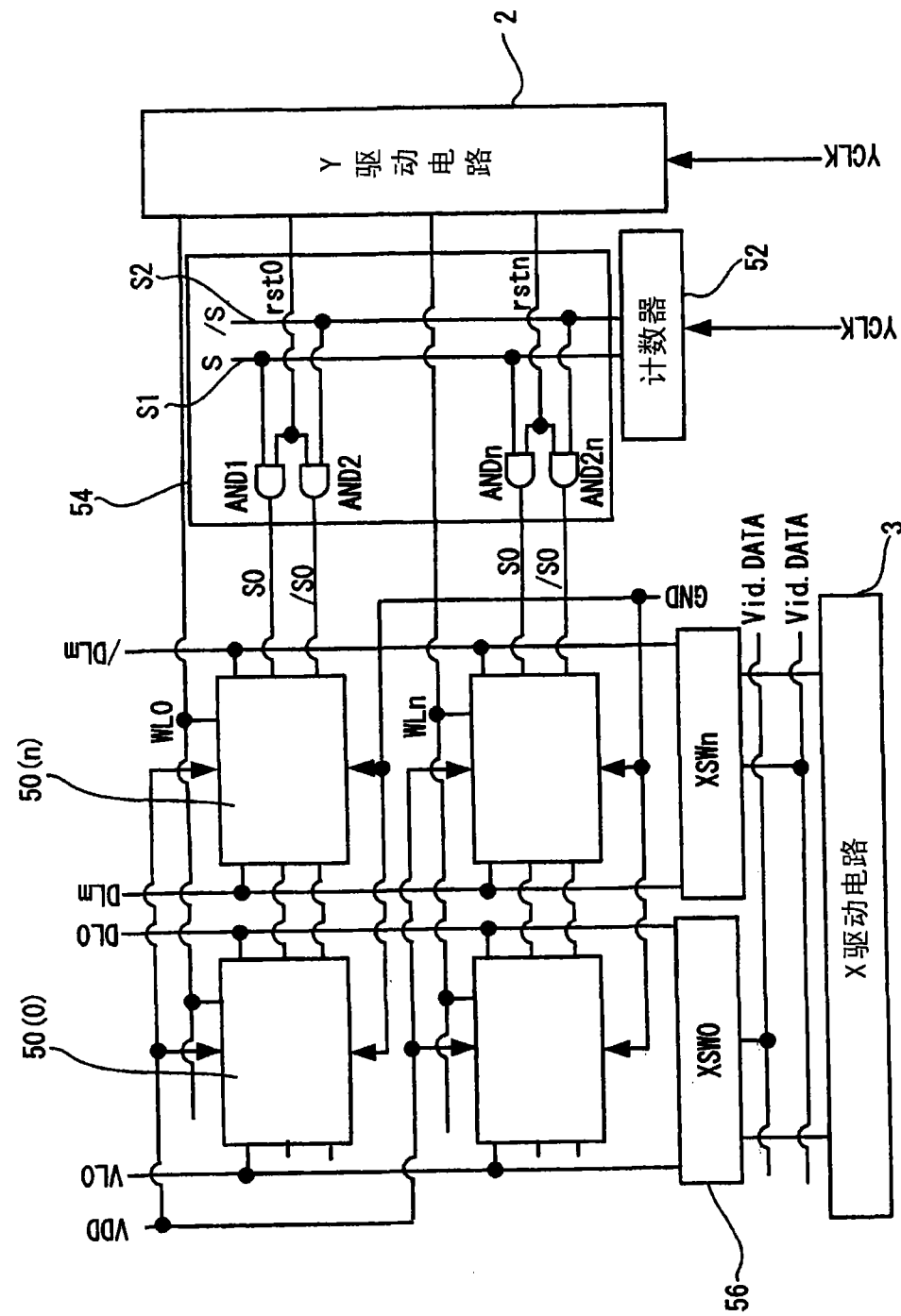


图 9

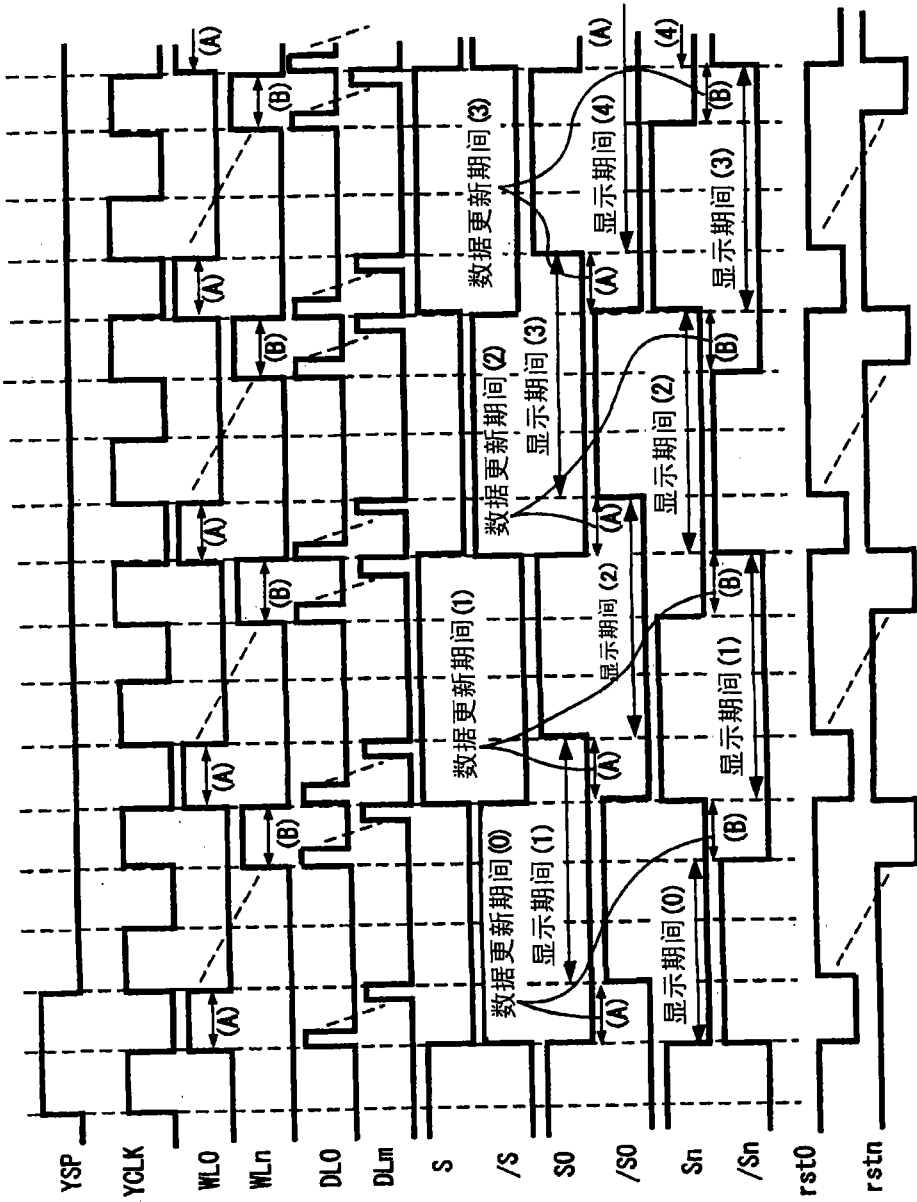


图 10

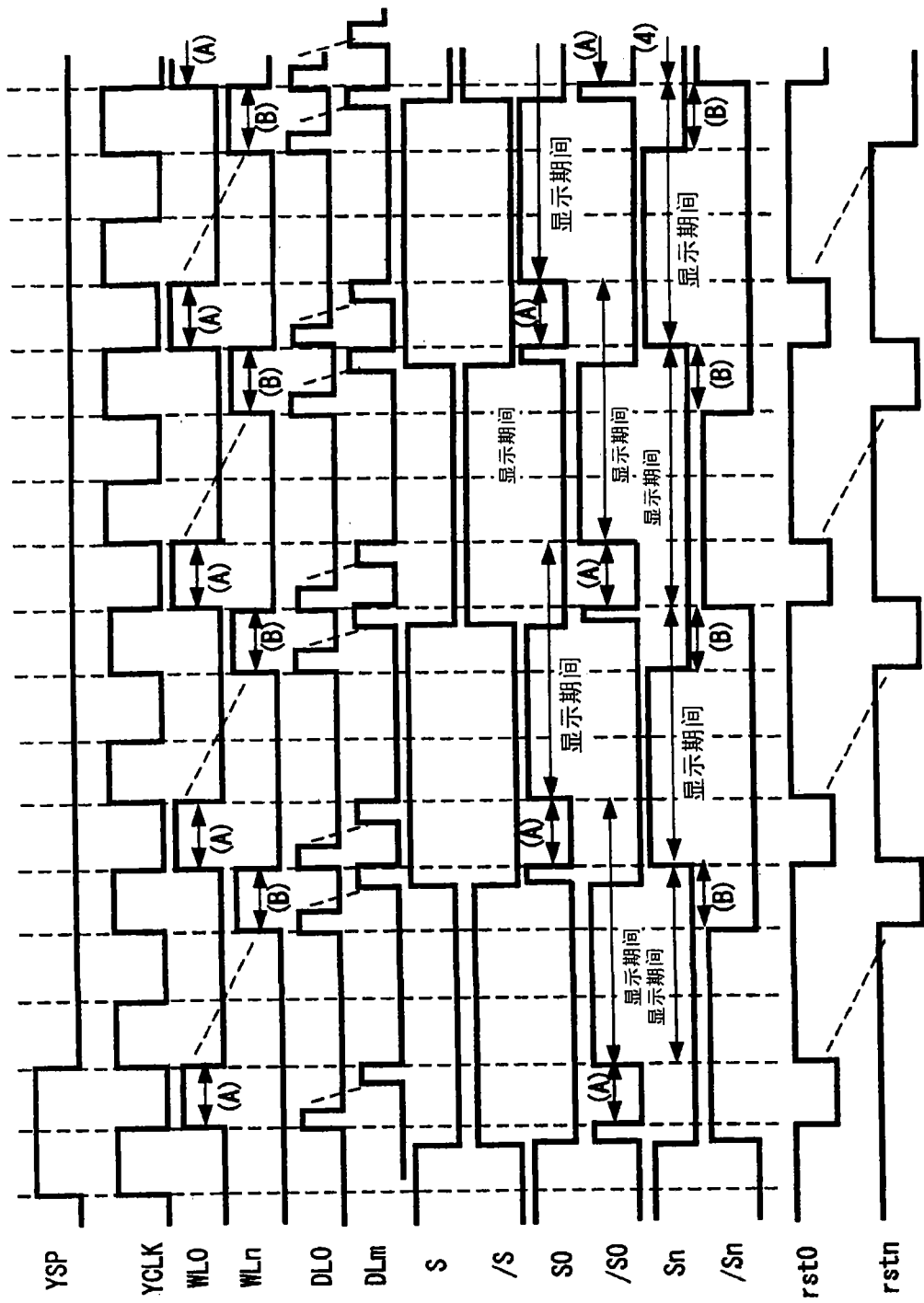


图 11

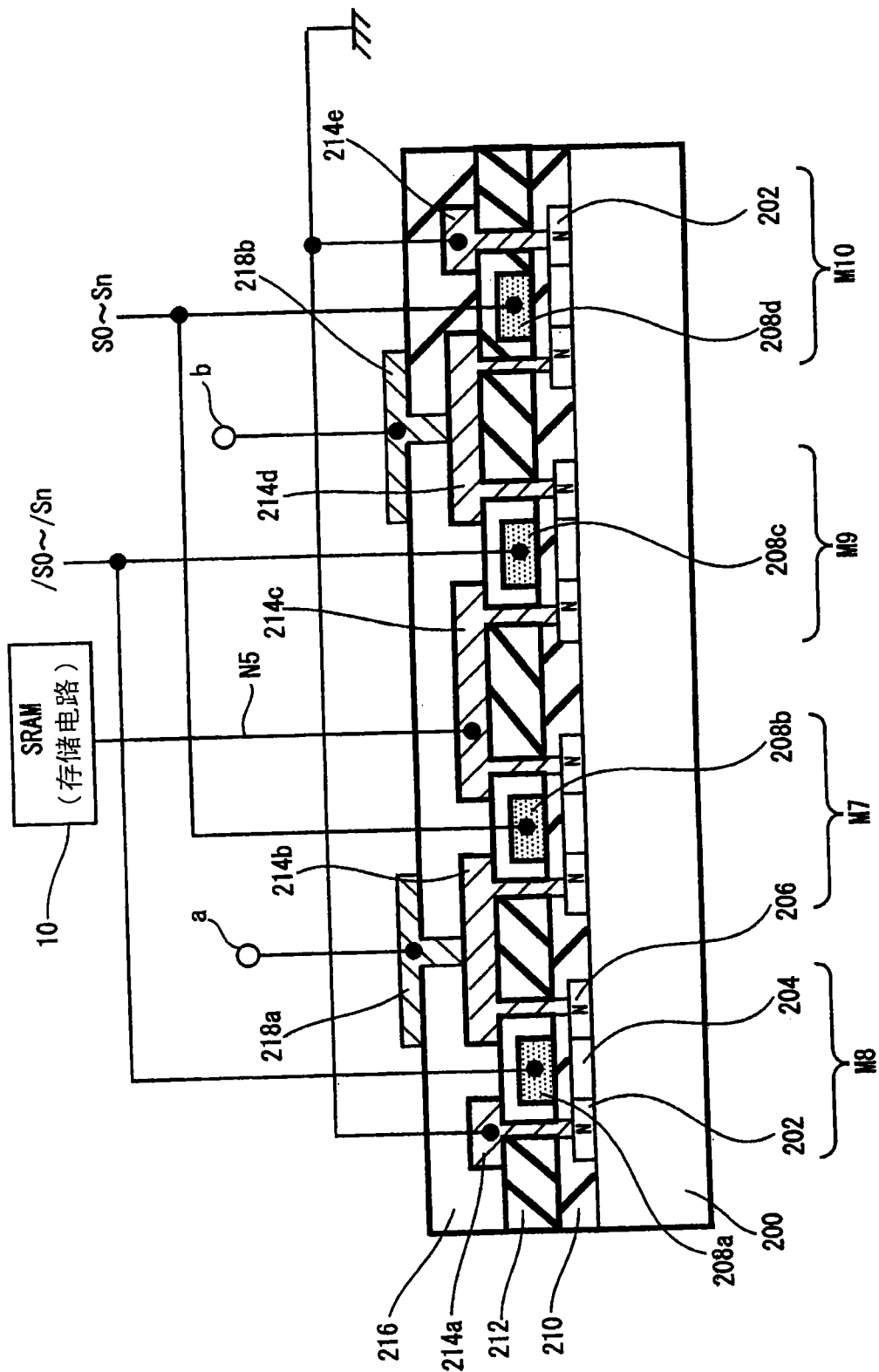


图 12

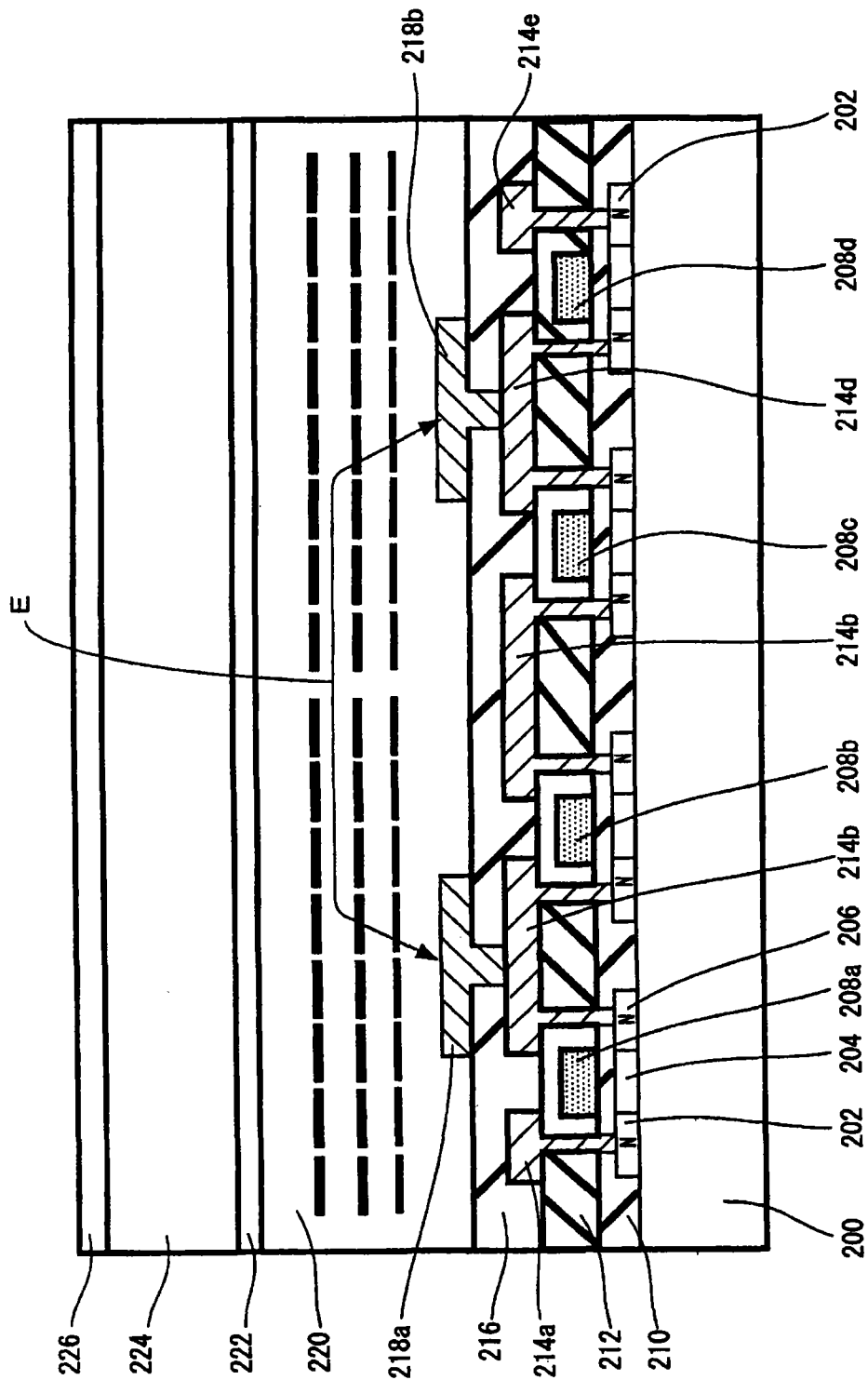


图 13

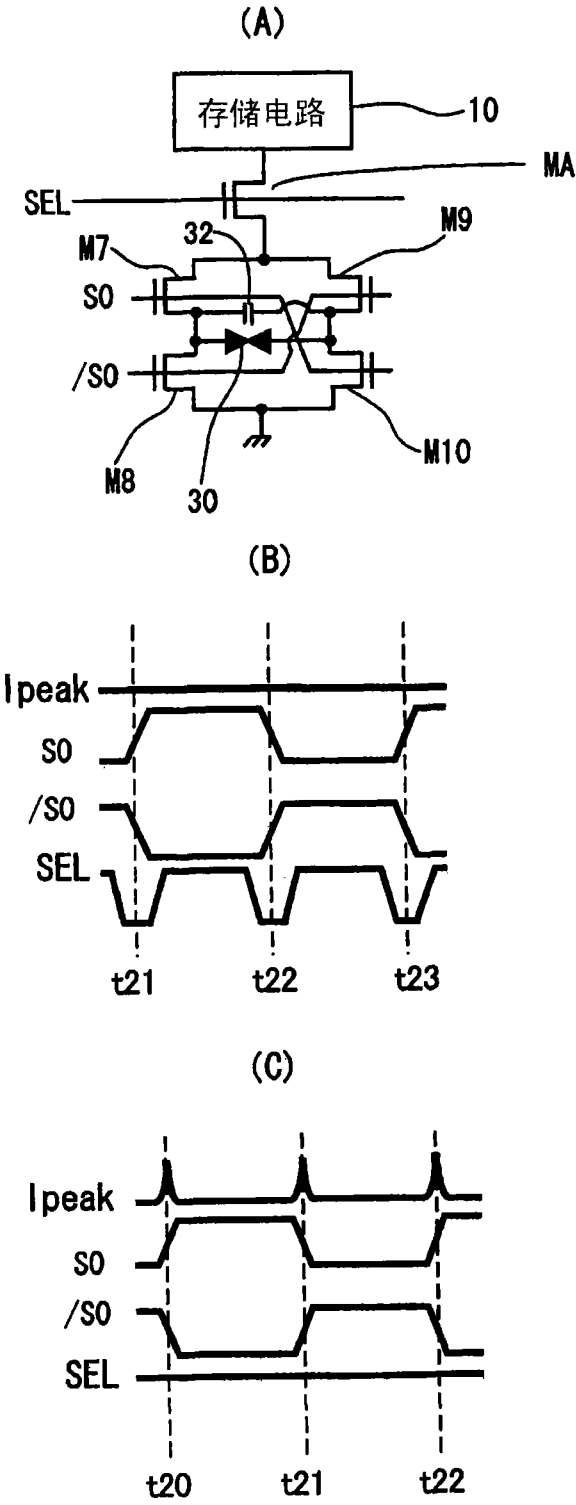


图 14

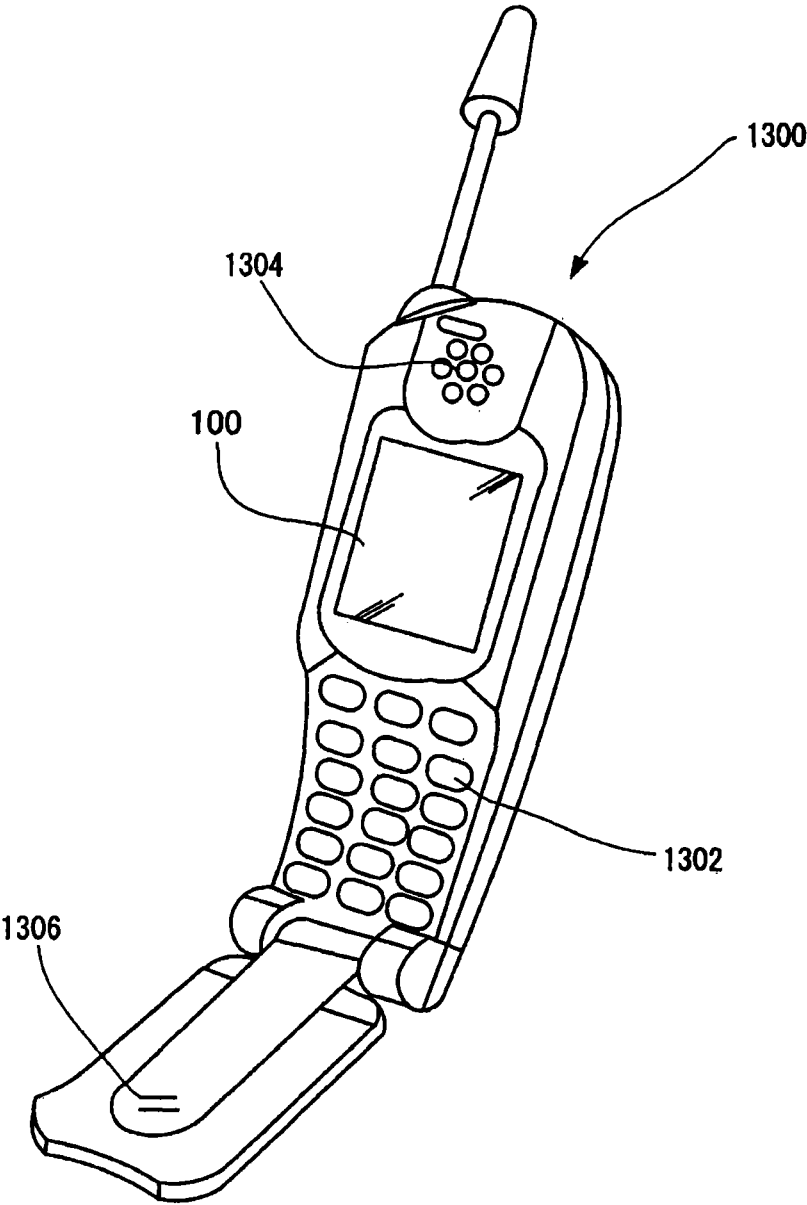


图 15

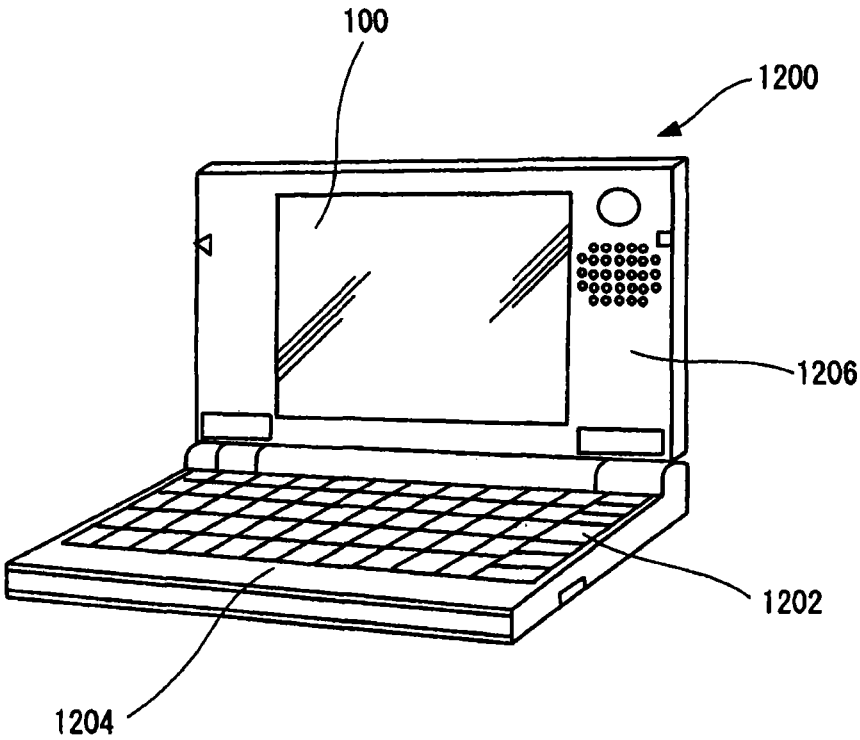


图 16

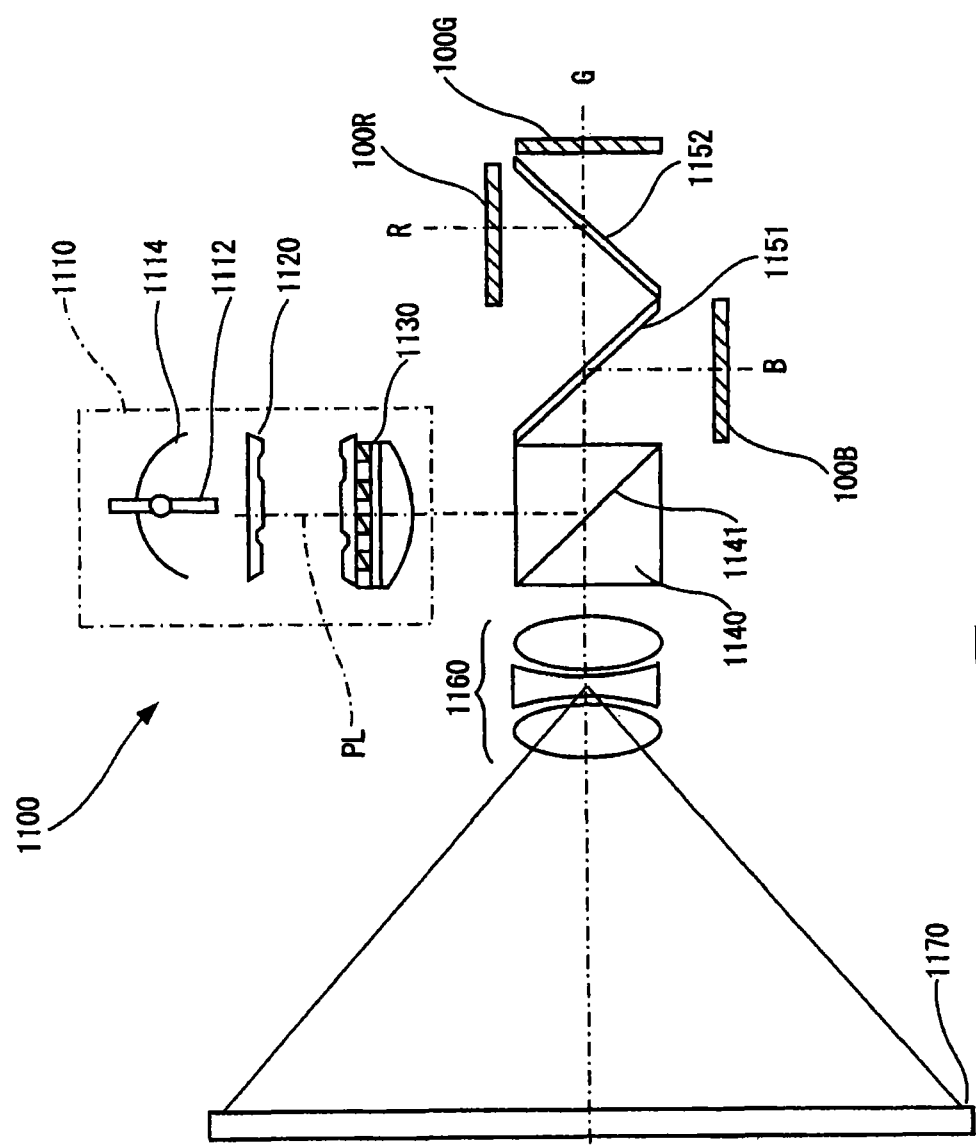


图 17

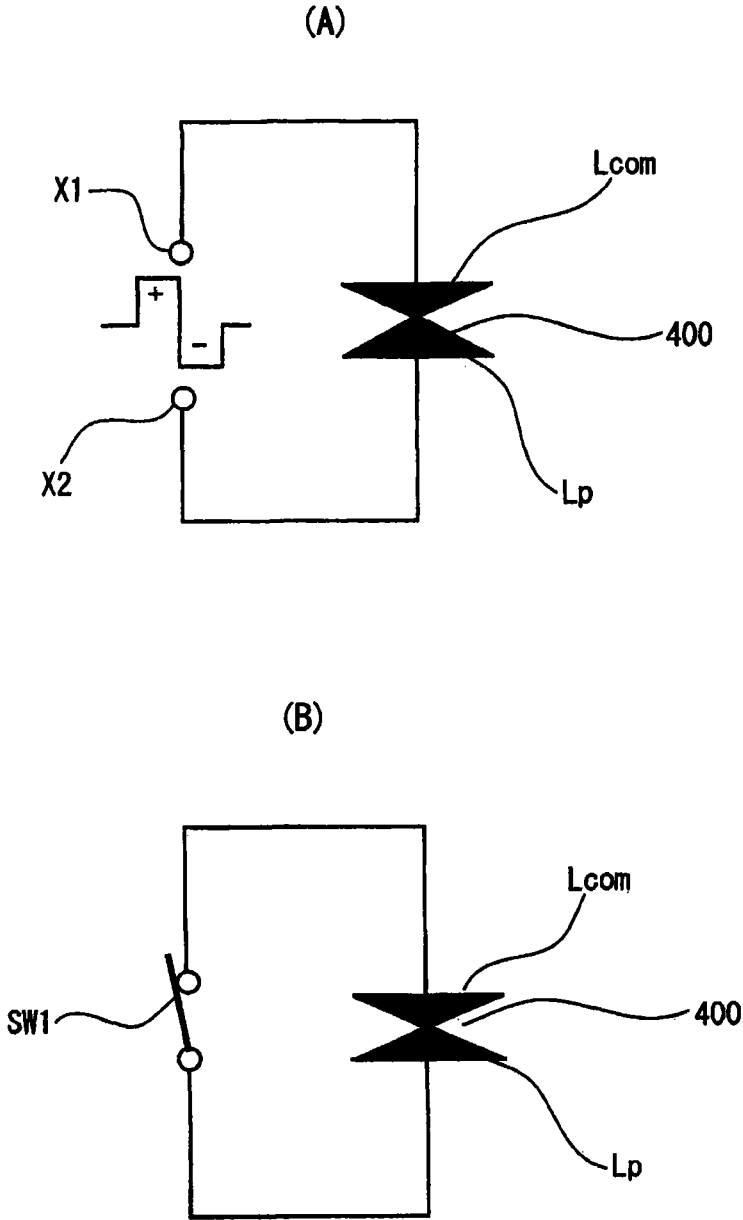


图 18

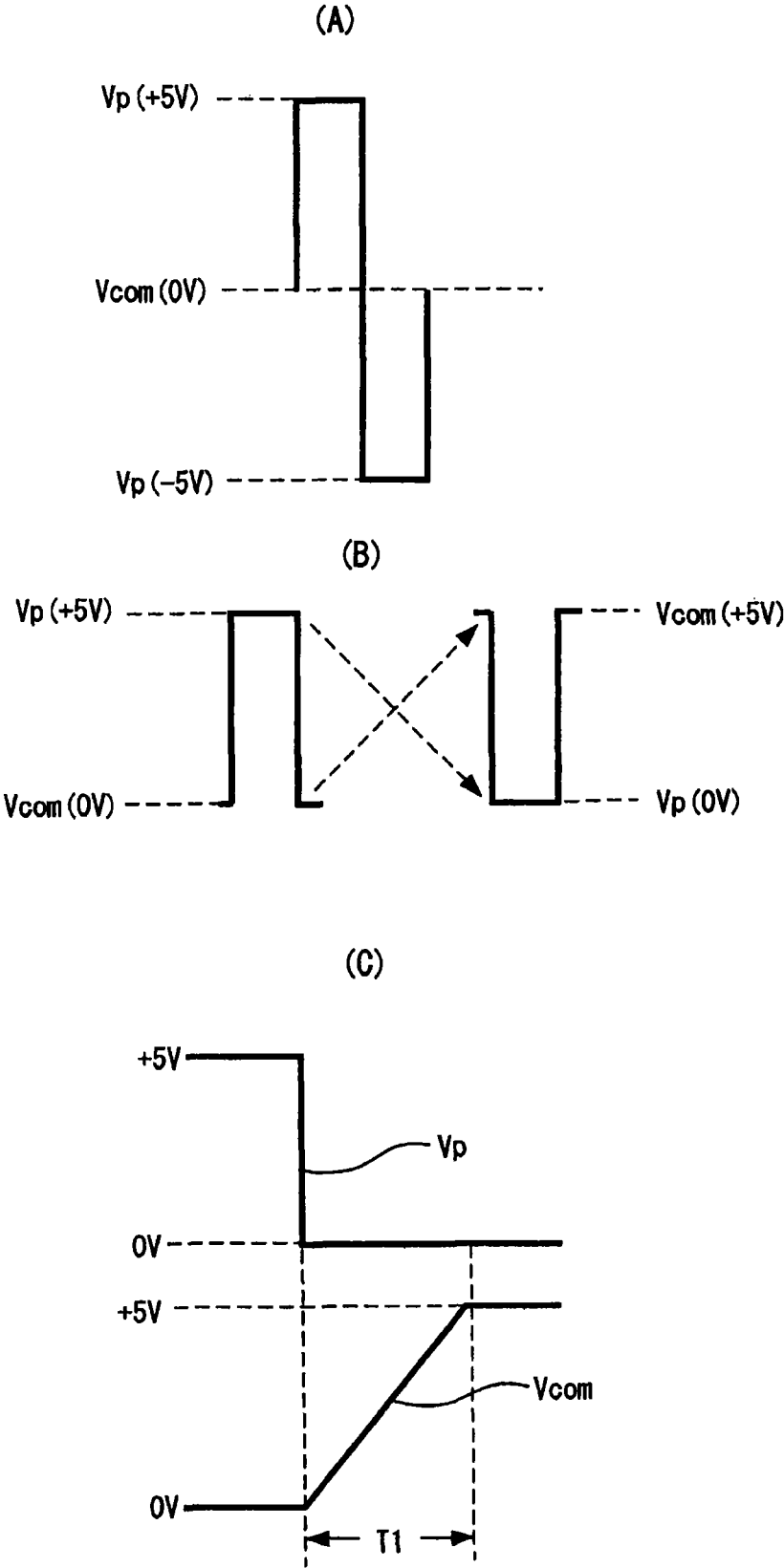


图 19

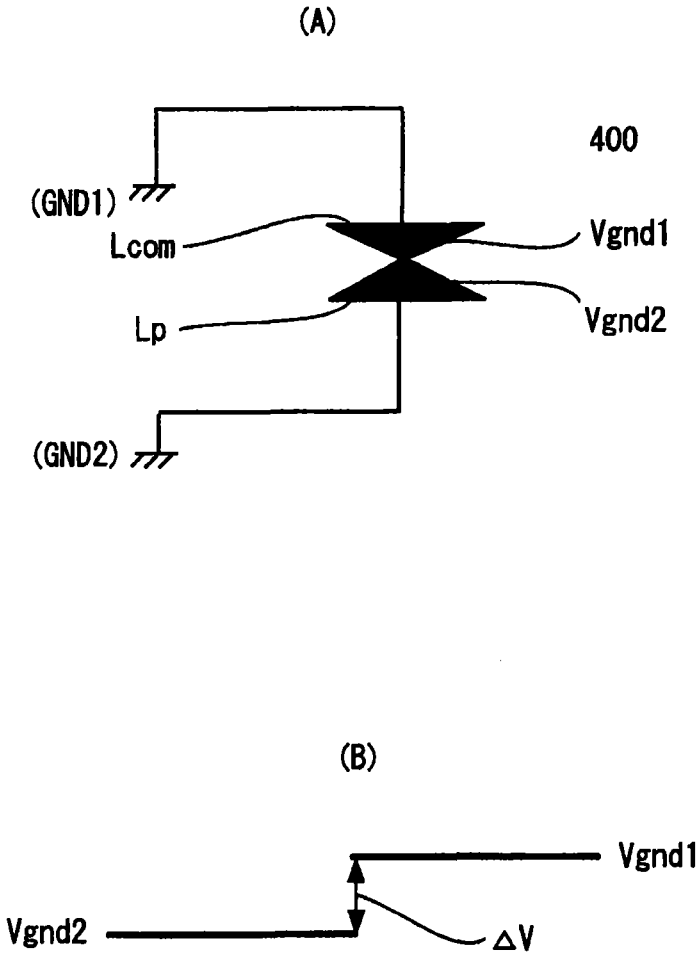


图 20