



Patent dodatkowy
do patentu nr _____

Zgłoszono: 04.11.72 (P. 158616)

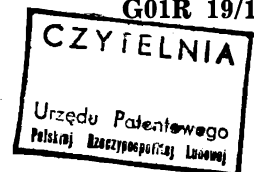
Pierwszeństwo: _____

Zgłoszenie ogłoszono: 01.04.74

Opis patentowy opublikowano: 31.12.1976

MKP G01n 19/04
G01r 19/16

Int. Cl.² G01N 19/04
G01R 19/16



Twórcy wynalazku: Jerzy Iwiński, Kolański Jan, Szczesny Rosiński

Uprawniony z patentu: Instytut Badań Jądrowych, Warszawa (Polska)

Jednokanałowy analizator amplitudy na obwodach scalonych

1

Przedmiotem wynalazku jest jednokanałowy analizator amplitudy na obwodach scalonych znajdujący szczególnie szerokie zastosowanie w technice jądrowej. Analizatory takie służą do selekcji amplitudowej impulsów, względnie badania rozkładu ich wysokości.

Znane są układy analizatorów z zastosowaniem dyskryminatorów górnego i dolnego progu oraz układu antykoincydencji impulsów powstających na wyjściu dyskryminatorów, oraz układów opóźniających. Znany jest też ze zgłoszeniowego opisu patentowego RFN Nr 1931917 układ jednokanałowego analizatora amplitudy z zastosowaniem dyskryminatorów dolnego i górnego progu, przerzutnika typu RS z czterema wejściami R,S,T,C i dwoma wyjściami I i O, bramki odwracającej I i dwuwejściowej bramki NOR.

W układzie tym wyjście dyskryminatora górnego progu połączone jest bezpośrednio z wejściem R przerzutnika RS, a wyjście dyskryminatora dolnego progu połączone jest za pośrednictwem bramki I odwracającej polaryzację sygnału z wejściem T tego przerzutnika.

Wejście zerujące C przerzutnika jest uziemione, a jego wyjście połączone jest z wyjściem S. Jedno z wejść wyjściowej bramki NOR połączone jest z wyjściem O przerzutnika, a drugie wejście tej bramki z wyjściem dyskryminatora dolnego progu.

W drugim układzie analizatora według zgłosze-

2

niowego opisu patentowego RFN Nr 1931917 zastosowano poza dyskryminatorami przerzutnik typu DTL z wejściem bezpośredniego kasowania CD, wejściem wymuszającym T i wejściem zerującym C. W układzie tym zastosowano ponadto dwuwejściową bramkę NAND. Elementy te są połączone w ten sposób, że wyjście dyskryminatora górnego progu połączone jest z wejściem bezpośredniego kasowania CD przerzutnika DTL, a wyjście dyskryminatora dolnego progu z wejściem wymuszającym T tego przerzutnika. Wejście zerujące C tego przerzutnika jest uziemione, a pozostałe jego wejścia są niewykorzystane. Jedno z wejść bramki wyjściowej NAND połączone jest z wyjściem I przerzutnika, a drugie jej wejście z wyjściem dyskryminatora dolnego progu. W wyniku działania układu zbudowanego z elementów połączonych w opisane sposoby na wyjściu układu powstaje:

a) w przypadku gdy impuls wejściowy przekracza dolny próg a nie przekracza górnego progu — impuls o czasie trwania odpowiadającym czasowi przekroczenia dolnego progu przez impuls wejściowy,

b) w przypadku przekroczenia przez impuls wejściowy wartości górnego progu — impuls o czasie trwania odpowiadającym czasowi od momentu przekroczenia przez ten impuls wartości dolnego progu aż do zakończenia czasu trwania następnego impulsu wejściowego, który przekracza dolny a nie przekracza górnego progu.

W układzie analizatora według wynalazku zasto-

sowano dyskryminatory dolnego i górnego progu, dwuwejściową bramkę na wyjściu oraz układy formujące. Wyjście dyskryminatora dolnego progu połączone jest z wejściem układu formującego impuls wyjściowy w czasie opadania impulsu wejściowego. Natomiast wyjście tego układu formującego połączone jest z jednym z wejść I pierwszej bramki oraz wejściem synchronizującym przerzutnika dwustanowego, którego wyzwianie następuje w czasie opadania impulsu synchronizującego. Wyjście przerzutnika dwustanowego połączone jest z drugim wejściem pierwszej bramki. Wyjście dyskryminatora górnego progu połączone jest z wejściem układu formującego impuls wyjściowy w czasie narastania impulsu wejściowego. Wyjście tego układu formującego połączone jest z wejściem zerującym przerzutnika dwustanowego.

Układ formujący impuls wyjściowy w czasie opadania impulsu wejściowego, zbudowany jest z drugim bramki scalonej, której wyjście połączone jest przez kondensator z wejściem trzeciej bramki scalonej oraz anodą diody, której katoda połączona jest z odpowiednio dobranym dodatnim napięciem zasilania. Impuls wyjściowy tego układu pobierany jest z wyjścia trzeciej bramki scalonej.

Analizator według wynalazku odznacza się krótszym czasem rozdzielczym oraz krótszym czasem trwania impulsów wyjściowych w stosunku do znanych analizatorów amplitudy. Ponadto w układzie nie występuje szkodliwy efekt powstawania impulsów wyjściowych przy impulsach na wejściu przekraczających wartość górnego progu.

Przedmiot wynalazku jest bliżej objaśniony na przykładzie pokazanym na rysunku, gdzie fig. 1 przedstawia schemat blokowy jednokanałowego analizatora amplitudy, a fig 2 układ formujący impuls wyjściowy w czasie narastania impulsu wejściowego.

Impuls z wejścia analizatora przyłożony jest do dyskryminatorów dolnego progu 1 oraz górnego progu 2.

Dyskryminator górnego progu 2, ma zawsze próg dyskryminacji ustawiony na wyższym poziomie niż dyskryminator dolnego progu 1.

Można rozróżnić następujące trzy przypadki w zależności od wielkości impulsu wejściowego. Przypadek pierwszy zachodzi gdy amplituda impulsu wejściowego jest niższa od poziomu dolnego progu. W tym przypadku żadne zjawiska w układzie nie zachodzą. Przypadek drugi zachodzi gdy amplituda impulsu wejściowego przekroczy dolny, a nie przekroczy górnego progu. Na wyjściu dyskryminatora dolnego progu 1 powstaje impuls o stałej wartości amplitudy, natomiast o czasie narastania i szerokości zależnym od parametrów impulsu wejściowego. Impuls ten podany jest na wejściu 11 układu formującego impuls wyjściowy w czasie opadania impulsu wejściowego 3. Bramka 7 tego układu daje na swoim wyjściu dodatni impuls o czasie narastania i opadania niezależnym od czasu narastania i opadania impulsu na jej wejściu. Kondensator 8 zostaje naładowany w bardzo krótkim czasie poprzez bardzo małą oporność diody 10.

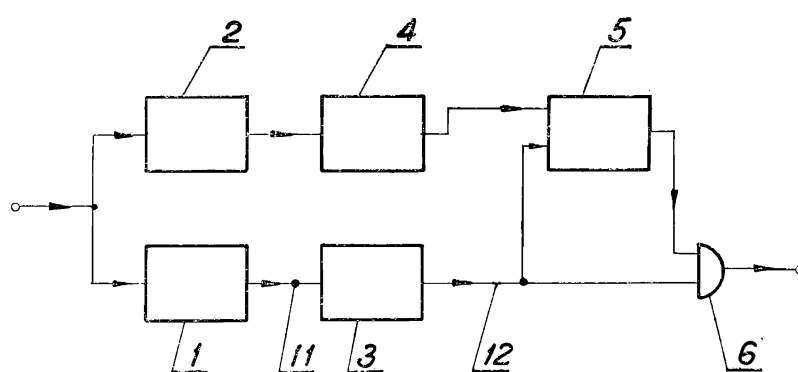
Po zamknięciu impulsu wyjściowego bramki 7, ładunek na kondensatorze 8 powoduje zmianę stanu bramki 9 na czas potrzebny na rozładowanie kondensatora 8 poprzez oporność wejściową bramki 9. Na skutek dużej różnicy stałej czasu ładowania i rozładowania kondensatora 8 szerokość impulsu na wyjściu 12 bramki 9 pozostaje stała, nawet w przypadku gdy szerokość impulsów wejściowych jest od niej wielokrotnie mniejsza. Bramka 6 utrzymywana jest w stanie otwarcia przez przerzutnik 5, dla impulsu wyjściowego analizatora. Przypadek trzeci zachodzi, gdy wielkość impulsu wejściowego przekroczy próg dyskryminacji dyskryminatora górnego progu 2. Impuls powstający na wyjściu dyskryminatora górnego progu 2, przyłożony jest na wejście układu formującego impuls wyjściowy w czasie narastania impulsu wejściowego 4.

Impuls z wyjścia tego układu przyłożony jest na wejście zerujące przerzutnika 5 powodując zmianę jego stanu oraz zamknięcie bramki 6. Impuls powstający na wyjściu układu formującego impuls wyjściowy na tylnym zboczach impulsu wejściowego 3, występuje później niż impuls na wyjściu układu formującego impuls na przednim zboczach impulsu wejściowego 4 i zostaje bramką 6 już zamknięty. Impuls ten przyłożony jest do wejścia zegarowego przerzutnika 5 i przerzuca go swoim tylnym zboczem do stanu wywołującego otwarcie bramki 6, przygotowując analizator do następnego impulsu wejściowego.

Zastrzeżenia patentowe

1. Jednokanałowy analizator amplitudy z dwoma dyskryminatorami dolnego i górnego progu na wejściu, dwuwejściową bramką na wyjściu oraz układem formująco-antykoincydencyjnym zawierającym przerzutnik, którego jedno z wyjść połączone jest z wejściem bramki wyjściowej, **znamienny tym**, że wyjście dyskryminatora dolnego progu (1) połączone jest z wejściem (11) układu formującego impuls wyjściowy w czasie opadania impulsu wejściowego (3), natomiast wyjście (12) układu (3) połączone jest z jednym z wejść bramki wyjściowej (6) oraz wejściem synchronizującym przerzutnika dwustanowego (5) wyzwalanego w czasie opadania impulsu synchronizującego, a wyjście dyskryminatora górnego progu (2) połączone jest z wejściem układu formującego impuls wyjściowy w czasie narastania impulsu wejściowego (4), natomiast wyjście tego układu (4) połączone jest z wejściem zerującym przerzutnika dwustanowego (5) wyzwalanego w czasie opadania impulsu synchronizującego.

2. Jednokanałowy analizator według zastrz. 1, **znamienny tym**, że układ formujący impuls wyjściowy w czasie opadania impulsu wejściowego (3), zbudowany jest z drugiej bramki (7), której wyjście połączone jest przez kondensator (8) z wejściem trzeciej bramki (9) oraz anodą diody (10), której katoda połączona jest z odpowiednio dobranym dodatnim napięciem zasilania, natomiast impuls wyjściowy pobierany jest z wyjścia (12) trzeciej bramki (9).

*fig 1*

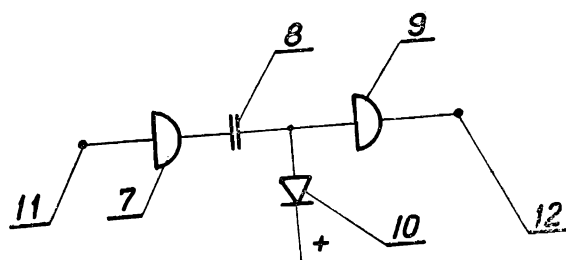


fig. 2