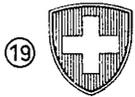


CH 627 912 A3



SCHWEIZERISCHE EIDGENOSSENSCHAFT
BUNDESAMT FÜR GEISTIGES EIGENTUM

⑤ Int. Cl.³: H 02 H 11/00
H 01 L 27/22
G 04 G 1/00

Patentgesuch für die Schweiz und Liechtenstein
Schweizerisch-liechtensteinischer Patentschutzvertrag vom 22. Dezember 1978

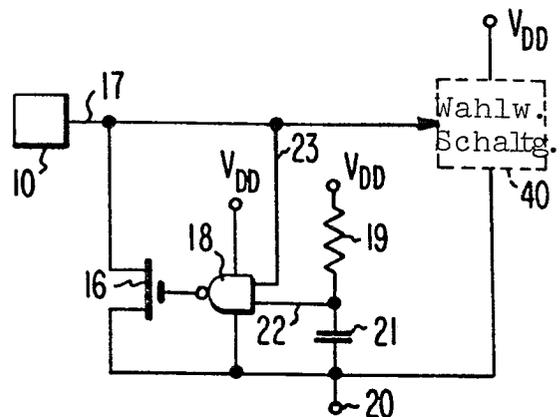
⑫ **AUSLEGESCHRIFT** A3

⑪ **627 912 G**

⑲ Gesuchsnummer: 3857/80	⑦ Patentbewerber: RCA Corporation, New York/NY (US)
⑳ Anmeldungsdatum: 16.05.1980	⑧ Erfinder: Nicholas Kucharewski, Lebanon/NJ (US)
⑳ Priorität(en): 17.05.1979 US 039882	⑦ Vertreter: A. Braun, Braun, Héritier, Eschmann AG, Patentanwälte, Basel
④ Gesuch bekanntgemacht: 15.02.1982	⑥ Recherchenbericht siehe Rückseite
④ Auslegeschrift veröffentlicht: 15.02.1982	

⑤ Integrierte Klemmschaltung.

⑦ Die freie Anschluss-Kontaktfläche (10) des unbenützten IC-Abschnittes ist über einen Transistor (16) mit einem Referenzpotential (V_{DD}) verbunden, um eine regenerative Rückkopplung über eine NAND-Schaltung (18) zu bilden, welche den Transistor im Einschaltzustand hält, wenn die freie Anschluss-Kontaktfläche (10) beliebiges Potential annehmen kann. Wenn dagegen über die freie Anschluss-Kontaktfläche (10) Energie zugeführt werden soll, geht der Transistor (16) in seinen Sperrzustand über, um einen Energieverlust zu vermeiden. Die Schaltung ist so ausgebildet, dass von der Primärenergiequelle keine Energie erforderlich ist.



**OCTROOI
ONGEWIJZIGD
VERLEEND**

DOOR QUALITY



**RAPPORT DE RECHERCHE
RECHERCHENBERICHT**

Demande de Brevet No.
Patentgesuch Nr.:

CH 3857/80

OFB. Nr.:

HO 14 124

Documents considérés comme pertinents Einschlägige Dokumente		
Categorie Kategorie	Citation du document avec indication, en cas de besoin, des parties pertinentes. Kennzeichnung des Dokuments, mit Angabe, soweit erforderlich, der massgeblichen Teile	Revendications con- cernées Betrifft Anspruch Nr.
	<p><u>FR - A - 2 079 405</u> (NATIONAL CASH REGISTER)</p> <p>* Seite 4, Zeile 16 bis Seite 5, Zeile 13; Figur 1 *</p> <p>---</p> <p>IBM TECHNICAL DISCLOSURE BULLETIN, Band 13, Nr. 5, Oktober 1970, NEW YORK (US) W. FISCHER et al.: "Resistor-thick oxide FET gate protection device for thin oxide FET", Seiten 1272-3.</p> <p>* Seite 1273, letzter Absatz; Figur A *</p> <p>-----</p>	<p>1</p> <p>1</p>
		<p>Domaines techniques recherchés Recherchierte Sachgebiete (INT. CL.)</p> <p>H 01 L 27/02 23/56 G 04 G 1/00 H 02 H 11/00</p>
		<p>Catégorie des documents cités Kategorie der genannten Dokumente</p> <p>X: particulièrement pertinent von besonderer Bedeutung</p> <p>A: arrière-plan technologique technologischer Hintergrund</p> <p>O: divulgation non-écrite nichtschriftliche Offenbarung</p> <p>P: document intercalaire Zwischenliteratur</p> <p>T: théorie ou principe à la base de l'invention der Erfindung zugrunde liegende Theorien oder Grundsätze</p> <p>E: demande faisant interference kollidierende Anmeldung</p> <p>L: document cité pour d'autres raisons aus andern Gründen angeführtes Dokument</p> <p>D: document cité dans la demande in der Anmeldung angeführtes Dokume & membre de la même famille, document correspondant. Mitglied der gleichen Patentfamilie; übereinstimmendes Dokument</p>
Etendue de la recherche/Umfang der Recherche		
<p>Revendications ayant fait l'objet de recherches alle Recherchierte Patentansprüche:</p> <p>Revendications n'ayant pas fait l'objet de recherches Nicht recherchierte Patentansprüche:</p> <p>Raison: Grund:</p>		
Date d'achèvement de la recherche/Abschlussdatum der Recherche		Examineur / Prüfer
21. November 1980		

PATENTANSPRÜCHE

1. Integrierte Klemmschaltung mit einem ersten und einem zweiten Versorgungsspannungsanschluss und einem Eingangsanschluss, welcher unangeschlossen bleiben kann, gekennzeichnet durch einen Transistor (16) mit einer ersten und zweiten Elektrode, zwischen denen ein Hauptleitungsweg besteht, der durch eine zwischen eine Steuerelektrode des Transistors und seine erste Elektrode angelegte Spannung steuerbar ist, eine erste und eine zweite (17) Verbindung, über welche die erste bzw. zweite Elektrode des Transistors (16) an den ersten Betriebsspannungsanschluss (20) bzw. den Eingangsanschluss (10) angeschlossen sind, und eine Steuerschaltung, die mit einem Ausgangsanschluss an die Steuerelektrode des Transistors (16) angeschlossen ist und ein Potential erzeugt, bei welchem der Transistor (16) leitet, wenn das an seiner Eingangslektrode liegende Potential sich dem Potential am ersten Betriebsspannungsanschluss (20) nähert, und bei welchem der Transistor (16) unmittelbar nach Anlegen eines Potentials an den zweiten Betriebsspannungsanschluss (V_{DD}) momentan leitet, unabhängig von dem am Eingangsanschluss (10) herrschenden Potential.

2. Integrierte Schaltung nach Anspruch 1, gekennzeichnet durch eine logische Inverterschaltung (14), die mit einem Eingangsanschluss (13) an den Ausgangsanschluss der Steuerschaltung angeschlossen ist und an einem Ausgangsanschluss Logiksignale liefert, die im wesentlichen gleich einem logischen Äquivalent des dem Eingangsanschluss (10) zugeführten Potentials sind.

3. Integrierte Schaltung nach Anspruch 1, dadurch gekennzeichnet, dass die Steuerschaltung eine Logikschaltung (18, 12) enthält, welche mit einem ersten Eingang (17) an den Eingangsanschluss (10) und mit einem Ausgang (13) an die Steuerelektrode des Transistors (16) angeschlossen ist und ein Ausgangspotential liefert, welches ausreicht, um den Transistor (16) immer dann leiten zu lassen, wenn das Potential an ihrem ersten Eingang (17, 13) oder ihrem zweiten Eingang (22, 11) oder an beiden Eingängen im wesentlichen gleich dem dem ersten Versorgungsspannungsanschluss (20) zugeführten Potential oder äquivalent einem ersten Logikpotential ist, und dass die Steuerschaltung eine Einrichtung (19, 21, 22) aufweist, welche ein erstes Logikpotential vorbestimmter Dauer bei Anlegen eines Potentials an den zweiten Versorgungsspannungsanschluss (V_{DD}) und danach ein zweites Logikpotential erzeugt, wobei das erste und das zweite Logikpotential dem zweiten Eingang (22, 11) der Logikschaltung zugeführt werden.

4. Integrierte Schaltung nach Anspruch 3, dadurch gekennzeichnet, dass die Einrichtung (19, 21, 22) zur Erzeugung eines ersten Logikpotentials vorbestimmter Dauer einen Widerstand (19), der mit einem Ende an das zweite Betriebsspannungspotential (V_{DD}) angeschlossen ist, einen Kondensator (21), der mit einem ersten Belag an den ersten Betriebsspannungsanschluss (20) angeschlossen ist, und eine Verbindung (22) zur Verbindung des zweiten Endes des Widerstandes (19) mit dem zweiten Belag des Kondensators (21) und dem zweiten Eingang (22) der Logikschaltung aufweist.

5. Integrierte Schaltung nach Anspruch 3, dadurch gekennzeichnet, dass die Einrichtung zur Erzeugung des ersten Logikpotentials vorbestimmter Dauer eine beim Spannungszuschalten aktivierte Rücksetzschaltung (6) aufweist, welche an einem Ausgangsanschluss einen Impuls (POR) des zweiten Logikpotentials von vorgeschriebener Dauer erzeugt, wenn dem zweiten Versorgungsspannungsanschluss (V_{DD}) Spannung zugeführt wird, sowie eine logische Inverterschaltung, die mit einem Eingang an den Ausgangsanschluss der Rücksetzschaltung angeschlossen ist und deren Ausgangsanschluss (11) mit dem zweiten Eingang der Logikschaltung (12) verbunden ist.

Die Erfindung betrifft eine integrierte Klemmschaltung zur Bestimmung des Potentials nicht angeschlossener Eingangskontaktflächen sogenannter LSI-Feldeffekttransistorschaltungen gemäß dem Oberbegriff des Patentanspruchs 1.

Elektronische Schaltungen, wie beispielsweise Digitaluhren, Taschenrechner und elektronische Spiele, enthalten im allgemeinen eine integrierte Schaltung, die an eine Batterie, verschiedene Schalter und eine Anzeigeeinheit oder eine andere Ausgangseinrichtung angeschlossen ist. Die Kosten der integrierten Schaltung oder des IC betragen nur einen kleinen Teil der Kosten des gesamten Gerätes. Da die IC-Kosten klein sind, kann es sich der Hersteller des betreffenden Gerätes leisten, nicht alle möglichen Funktionen auszunutzen, die ein spezieller IC erlaubt. Beispielsweise kann ein Zeitsteuer-IC für eine Digitaluhr die Möglichkeit bieten, entweder einen 12- oder einen 24-Stunden-Takt-Zyklus zu zählen. Zur Realisierung der 24-Stunden-Möglichkeit wird ein Steueranschluss an das Betriebspotential angeschlossen, andernfalls bleibt der Steueranschluss frei.

Freie Eingangsanschlüsse, insbesondere bei Metalloxid-Halbleiterschaltungen, oder MOS-IC's, neigen dazu, sich infolge statischer elektrischer Aufladungen auf sich verändernde Potentiale aufzuladen. Infolge solcher Aufladungen kann der freie Anschluss die zugehörige Schaltung unerwünschterweise ansteuern. Um dieser Erscheinung zu begegnen, verbinden IC-Hersteller im allgemeinen einen solchen freizulassenden Anschluss über eine hohe Impedanz mit einem Bezugs- oder Betriebspotential, um die statische Ladung abzuführen. Wenn jedoch der Anschluss mit dem Betriebspotential verbunden wird, weil man die erwähnte spezielle Möglichkeit der Schaltung ausnutzen möchte, dann führt diese hochohmige Impedanzschaltung Betriebsstrom und verbraucht Energie. Ein solcher Zustand ist insbesondere dann unerwünscht, wenn die Leistung von einer Quelle begrenzter Kapazität zugeführt wird, wie etwa von einer Uhrenbatterie.

Diesbezüglich beschreibt die FR-PS 2 079 405 eine Schutzschaltung für einen Feldeffekttransistor mit isolierter Steuerelektrode des Anreicherungstyps, in welchem praktisch kein Strom zwischen Quelle und Abfluss fließt, wenn am Tor keine Steuerspannung liegt. Die Schutzschaltung benützt hierzu einen Feldeffekttransistor des Verarmungs-Typs, dessen Quelle-Abfluss-Pfad zwischen die Steuerelektrode und die Quellenelektrode des zu schützenden Anreicherungs-Typ-Transistors geschaltet ist, wobei durch Anlegen einer Steuerspannung der Anreicherungs-Typ-Transistor leitend gemacht wird und der Verarmungs-Typ-Transistor sperrt.

Im IBM-Technical Disclosure Bulletin, Vol. 13, Nr. 5, Okt. 1970, wird auf den Seiten 1272-73 eine Schutzschaltung für einen Dünnschicht-FET unter Verwendung eines Widerstands-Dickschicht-FET beschrieben, mit dem der Dünnschicht-FET gegen die Zerstörung durch hohe Spannungsimpulse geschützt werden soll.

In beiden der zum Stand der Technik angeführten Publikationen wird zwar ein Transistor gezeigt, der zwischen die Eingangsklemme einer integrierten Schaltung und einem Betätigungspotential geschaltet ist. Indessen ist in keiner der genannten Publikationen eine Steuerschaltung vorhanden, welche eine Spannung an die Eingangsklemme des Transistors liefert, die diesen bei Annäherung des Potentials an das Eingangspotential der integrierten Schaltung in seinen leitenden Zustand steuert. Aus diesem Grunde arbeiten die Schalttransistoren beider Publikationen nicht im Sinne einer integrierten Klemmschaltung, bei der das Potential an der Eingangsklemme vorliegt, auch wenn die Eingangsklemme nicht angeschlossen ist.

Die erfindungsgemäße Lösung der sich aus dem vorstehenden herleitenden Aufgabe ergibt sich aus den kennzeichnenden Merkmalen des Patentanspruchs 1. Die erfindungsgemäße Klemmschaltung enthält somit einen Transistor, welcher

einen IC-Eingangsanschluss an ein Bezugspotential klemmt, wenn der Anschluss nicht für die Schaltung benötigt wird, und welcher praktisch abgetrennt wird, wenn über den Anschluss Energie zugeführt werden soll. Von besonderem Vorteil ist, dass die Klemmschaltung so ausgebildet ist, dass von der Primärenergiequelle keine Energie erforderlich ist.

Die Erfindung ist nachstehend anhand der Zeichnung beispielsweise erläutert. Darin zeigen:

Fig. 1 eine Ableitungsschaltung nach dem Stande der Technik;

Fig. 2 und 3 Ausführungsformen der Erfindung; und

Fig. 4 einen zeitlichen Spannungsverlauf zur Veranschaulichung gegenseitiger Spannungsbeziehungen an den Schaltungsknoten der in den Fig. 1 und 2 gezeigten Schaltungen.

Die in Fig. 1 dargestellte Schaltung sei ein Teil einer integrierten Schaltung (IC), die auf einem monolithischen Plättchen ausgebildet ist. Die Fläche 10 ist ein Schaltungseingangsanschluss oder eine Kontaktfläche, über welche eine Verbindung zwischen dem IC und einer ausserhalb des IC befindlichen Schaltung hergestellt wird. Die Verbindung 17 ist eine elektrische Verbindung zwischen der Kontaktfläche 10 und einer wahlweise verwendbaren Schaltung 40, welche auf dem IC enthalten ist. Die Kontaktfläche 10 muss nicht notwendigerweise angeschlossen werden, wenn der IC in ein elektronisches System eingebaut wird. Zur Aktivierung der Schaltung 40 wird die Kontaktfläche 10 über eine Verbindung 9 mit einer ausserhalb des IC befindlichen Spannungsquelle verbunden.

Ein Transistor 8 ist mit seiner Sourceelektrode S an ein Bezugspotential angeschlossen, und seine Drainelektrode D und sein Gate G sind an eine Verbindung 17 angeschlossen; der Transistor ist ein solcher Typ, welcher leitet, wenn seine Gate-Source-Spannung in Richtung auf die Betriebsspannung V_{DD} , vom Bezugspotential aus gesehen, ansteigt. Ist V_{DD} gegenüber dem Potential an der Sourceelektrode S positiv, dann wäre der Transistor 8 ein N-Kanal-Transistor, ist V_{DD} gegenüber dem Sourcepotential negativ, dann wäre der Transistor 8 ein P-Kanal-Transistor. Wenn also die Kontaktfläche 10 unangeschlossen ist, also keine externe Verbindung zu ihr besteht, dann neigt statische Elektrizität oder ein IC-Leckstrom dazu, sie auf ein Potential in Richtung der Versorgungsspannung V_{DD} aufzuladen, und der Source-Drain-Leitungsweg des Transistors 8 beginnt zu leiten, wenn das Potential den Einschalt- oder Schwellwert des Transistors erreicht. Wenn der Transistor erst einmal zu leiten begonnen hat, dann wird die Aufladung der Kontaktfläche 10 verhindert, und die Schaltung 40 kann nicht versehentlich aktiviert werden. Das Einschaltpotential des Transistors 8 ist mit gleichem Wert wie die Einschaltspannungen der in der Schaltung 40 enthaltenen Transistoren anzunehmen. Insoweit ist ein gewisser Schutz gegen unbeabsichtigte Aktivierung der Schaltung gegeben, es sei denn, die Störungsunempfindlichkeit ist niedrig.

Die Drain-Source-Impedanz des Transistors 8 ist relativ hoch im Sinne einer Strombegrenzung, wenn die Kontaktfläche 10 an V_{DD} angeschlossen ist. Ein typischer Drain-Source-Impedanzwert für den als Diode geschalteten Transistor 8 liegt bei mehreren Meg-Ohm, so dass das Eingangspotential die Klemmwirkung des Transistors leicht überfahren kann. Obwohl der vom Transistor 8 geführte Strom extrem klein ist – in der Grössenordnung von 100 Nanoampere – ist jeglicher Stromverlust bei batteriebetriebenen Systemen, insbesondere bei ihren, von Bedeutung.

Die Schaltung gemäss Fig. 2 klemmt die Kontaktfläche 10 auf das Bezugspotential 20, wenn sie andernfalls potentialfrei wäre, während sie bei Anschluss der Kontaktfläche 10 an V_{DD} den Parallelstromverlust unterbindet. Der Transistor 16 ist mit seiner Drainelektrode an die Verbindung 17 angeschlossen, und seine mit Bezugspotential 20 verbundene Sourceelektrode

wird wahlweise so konditioniert, dass sie leitet und die Kontaktfläche 10 an Bezugspotential klemmt. Eine dem Gate des Transistors 16 vom Ausgang der NAND-Schaltung 18 zugeführte Steuerschaltung bestimmt das selektive Leiten. Die Drain-Source-Impedanz des Transistors 16 ist hoch, so dass ein der Kontaktfläche 10 zugeführtes Potential nicht überfahren und auf Bezugspotential geklemmt wird.

Die NAND-Schaltung 18 hat Eingangsleitungen 23 und 22 und liefert ein Ausgangspotential hohen Logikwertes, welches ausreicht, um den Transistor 16 leiten zu lassen, wenn das Potential an einem ihrer Eingangsanschlüsse einen niedrigen Logikwert hat. Ein niedriges Logikpotential entspricht einem Potentialbereich nahe dem Bezugspotential 20. Die Klemmwirkung des Transistors 16, durch welche die Verbindung 17 und der NAND-Schaltungseingang 23 auf niedriges Potential gezogen wird, bewirkt die Vervollständigung einer Mitkopplungsschaltung, die dazu neigt, die Verbindung 17 und die Kontaktfläche 10 auf niedrigem Potential zu verriegeln, damit die Schaltung 40 inaktiv bleibt.

Das Ausgangspotential der NAND-Schaltung 18 springt praktisch zwischen V_{DD} und Bezugspotential entsprechend der Logikzuständen hohen bzw. niedrigen Potentials. Führt man dem Gate des Transistors 16 ein hohes Logikpotential zu, dann wird der Transistor in den Triodenbereich oder nichtlinearen Betriebsbereich gesteuert, in welchem seine Drain-Source-Spannung gegen 0 Volt geht und kein Gleichstrom in seinem Drain-Source-Kreis fliesst. Wenn also der Kontaktfläche 10 kein positives Potential zugeführt wird und der Transistor zum Leiten gebracht wird, dann kommt das Potential der Kontaktfläche 10 nahe an Bezugspotential, und es ergibt sich eine grössere Wahrscheinlichkeit, dass die Schaltung 40 nicht unbeabsichtigt aktiviert wird.

Die Schaltung mit dem Widerstand 19 und dem Kondensator 21, welche an den Eingangsanschluss 22 der NAND-Schaltung angeschlossen ist, konditioniert die NOR-Schaltung 18 so, dass sie zeitweilig ein Ausgangssignal hohen Wertes liefert, unmittelbar nachdem die Versorgungsspannung V_{DD} an den IC gelegt ist. Die typische NAND-Schaltung ändert ihren Zustand von einem hohen Logikausgangswert in einen niedrigen bei einer Eingangspotentialamplitude, welche die Hälfte der Versorgungsspannung übersteigt, also $V_{DD}/2$. Nimmt man an, dass der Kondensator 21 zunächst entladen ist, ehe der IC an Spannung gelegt wird, dann wächst das Potential am Eingangsanschluss 22 der NAND-Schaltung nach dem Ausdruck $V_{DD}(1-\exp[-t/RC])$. Das Potential am Eingang 22 liegt während einer Zeit von etwa $0,7 RC$ im niedrigen Logikwertebereich, wobei R der Wert des Widerstandes 19 und C der Kapazitätswert des Kondensators 21 ist. Für Perioden, die grösser als $0,7 RC$ sind, und solange, wie die Versorgungsspannung V_{DD} kontinuierlich angeschlossen bleibt, herrscht am Eingang 22 ein Zustand hohen Logikwertes. Bei Anlegen der Betriebsspannung ist also sichergestellt, dass die NAND-Schaltung 18 einen hohen Logikausgangswert für einen Zeitraum von mindestens $0,7 RC$ hat, wodurch der Transistor 16 eingeschaltet wird und die Kontaktfläche 10 auf Bezugspotential zieht, wenn sie nicht angeschlossen ist. Wenn das Potential auf der Verbindungsleitung 17 erst einmal auf einen niedrigen Logikwert herabgesetzt ist, dann verriegelt sich die Schaltung mit dem Transistor 16 und der NAND-Schaltung 18 in der bereits erwähnten Weise, so dass die Kontaktfläche 10 auf Bezugspotential verbleibt, wenn ihr nicht ein positives Potential zugeführt wird.

Die RC-Schaltung sorgt für die richtige Einleitung dieser Verriegelungswirkung der Schaltung. Wäre die Kontaktfläche 10 statisch auf ein hohes Potential aufgeladen, wenn das Versorgungspotential V_{DD} zugeführt wird, dann würde die Rückkopplung über den Eingang 33 den Transistor 16 nicht einschalten können und würde ihn gesperrt halten wollen. Daher

besteht eine Notwendigkeit, die NAND-Schaltung 18 anfänglich über den anderen Eingangsanschluss zu steuern.

Wenn andererseits die Kontaktfläche 10 an die V_{DD} -Leitung angeschlossen ist und dem IC Betriebsspannung zugeführt wird, dann erzeugt die NAND-Schaltung 18 wiederum ein Ausgangssignal hohen Logikwertes, welches den Transistor 16 zum Leiten bringt. Die Drain-Source-Impedanz des leitenden Transistors 16 ist genügend hoch gewählt, so dass das Potential an der Verbindung 17 nicht aus dem Bereich hoher Logikwerte weggezogen wird. Nach einem Zeitintervall, welches RC äquivalent ist, nimmt das Potential am Eingang 22 der NAND-Schaltung ebenfalls einen hohen Logikwert an, so dass das Ausgangssignal der NAND-Schaltung 18 einen niedrigen Wert annimmt und den Transistor 16 sperrt. Der Transistor 16 lässt einen Parallelstrom von der Versorgungsspannungsquelle nur für die Einleitungsperiode fließen, welche durch RC-Zeitkonstante bestimmt wird, und hält auf diese Weise die Verlustleistung in der Potentialsteuerschaltung minimal. Dies gilt insbesondere, wenn die NAND-Schaltung 18 in komplementärer MOS-Technik aufgebaut ist, bei welcher keine Gleichstromverluste auftreten.

Die Widerstands- und Kapazitätswerte für die Elemente 19 bzw. 21 werden im Hinblick auf die Einschaltimpedanz des Transistors 16 und die Streukapazität der Kontaktfläche 10 und der Verbindung 17 gewählt. Die Dauer der Zeitkonstante RC muss so bemessen werden, dass die statische Ladung in der Streukapazität auf einen niedrigen logischen Potentialwert durch die vom Transistor 16 in dessen Leitungszustand dargebotene Impedanz entladen wird.

Die RC-Verzögerungsschaltung gemäss Fig. 2 stellt nur eine Möglichkeit zur Erzeugung eines vorübergehenden niedrigen Logikpotentials am zweiten Eingang der NAND-Schaltung 18 dar. Man kann auch andere Methoden anwenden, um vorübergehend ein niedriges Potential zu erzeugen, beispielsweise in Form des invertieren Signals von einer Rücksetzschaltung, die einen Rücksetzimpuls an eine besondere Schaltung liefert, wenn ein IC anfänglich an Spannung gelegt wird.

Fig. 4 zeigt den zeitlichen Spannungsverlauf zur Veranschaulichung der Beziehung der Potentiale am Eingang 22 der NAND-Schaltung für eine RC-Schaltung bzw. eine Rücksetzschaltung der erwähnten Art bei Anlegen der Betriebsspannung V_{DD} . Die Kurve (a) veranschaulicht das Anlegen der Betriebsspannung V_{DD} , die Kurve (b) zeigt das Potential am NAND-Eingang 22 infolge des Aufladens des Kondensators 21, und die Kurve (c) zeigt die zeitliche Beziehung eines invertierten Impulses einer Rücksetzschaltung, welcher dem Eingang 21 anstelle des von der RC-Schaltung erzeugten Potentials zugeführt werden kann.

Die in Fig. 3 gezeigte Schaltung steuert die wahlweise verwendbare Schaltung über eine von der Kontaktfläche 10 über eine NAND-Schaltung 12 und einen Inverter 14 verlaufende

Reihenschaltung. Durch diese Anordnung wird verhindert, dass der Schaltung 40 zugeführtes Steuerpotential bei Fehlen der Betriebsspannung zu einer Aufladung auf einen Einschaltpegel führt, wie es bei der Schaltung gemäss Fig. 2 der Fall sein kann. Das Ausgangspotential des Inverters 14 an der Verbindung 15 bleibt auf einem niedrigen Logikwert, bis der Eingangsverbindung 13 ein niedriges Potential zugeführt wird und Betriebsspannung angeschaltet wird.

Die zwei Eingänge aufweisende NAND-Schaltung 12 hat eine erste Verbindung zur Kontaktfläche 10 und zum Klemmtransistor 16 zur Bildung einer Mitkopplungsverriegelung mit dem Transistor 16, wenn das Potential dort erst einmal einen niedrigen Logikwert angenommen hat. Im Hauptleitungsweg des Transistors 16 liegen Widerstände 7, um für genügend Impedanz zu sorgen, damit nach dem Anschliessen der Kontaktfläche 10 an die Betriebsspannung diese nicht kurzgeschlossen, also belastet wird. Ein zweiter Eingang 11 liegt an einer Schaltung, welche einen zeitweiligen oder vorübergehenden niedrigen Logikwert liefert, um sicherzustellen, dass der Transistor 16 anfänglich eingeschaltet wird, wenn Spannung an die Schaltung gelegt wird, wobei das Potential dann auf einem hohen Logikwert bleibt, solange die Versorgungsspannung kontinuierlich zugeführt wird, so dass die NAND-Schaltung 12 durch das Eingangspotential an der Verbindung 17 gesteuert wird.

Die NAND-Schaltung 12 und der Inverter 14, die zwischen der Kontaktfläche 10 und der Verbindung 15 liegen, bewirken eine doppelte Inversion des der Kontaktfläche 10 zugeführten Potentials. Der Logikwert an der Verbindung 15 ist somit gegenüber der Kontaktfläche 10 der «wahre» Wert.

Die in Fig. 3 gezeigte Schaltung sorgt bei Ableitung des vorübergehenden Signals am Eingang 11 der NAND-Schaltung von einer beim Spannunganlegen aktivierten Rücksetzschaltung dafür, dass die wahlweise verwendbare Schaltung 40 nicht aktiviert wird, ehe die Rücksetzfunktion erfolgt ist.

Die Erfindung ist anhand bestimmter veranschaulichter Ausführungsformen erläutert worden, es versteht sich jedoch für den in integrierten Schaltungen bewanderten Fachmann, dass zahlreiche Abwandlungen innerhalb des Erfindungsgedankens möglich sind, welche durch die Ansprüche umfasst werden. Beispielsweise kann der Klemmtransistor 16 mit einem bipolaren Element realisiert werden, und das vorübergehende Eingangspotential der NAND-Schaltung kann durch eine monostabile Schaltung geliefert werden. Weiterhin kann der Klemmtransistor zwischen V_{DD} und den Steueranschluss geschaltet werden, um letzteren auf die Versorgungsspannung anstatt auf das Bezugspotential zu klemmen. In diesem Fall würde die NAND-Schaltung mit zwei Eingängen durch eine NOR-Schaltung mit zwei Eingängen ersetzt werden, und der Klemmtransistor durch einen Typ, welcher leitet, wenn sein Steuer- oder Gatepotential sich auf das Bezugspotential zu ändert.

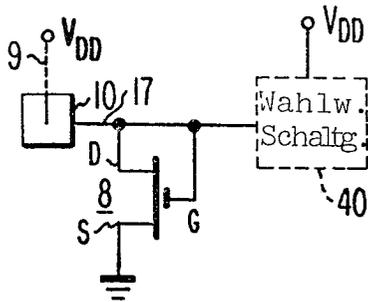


Fig. 1

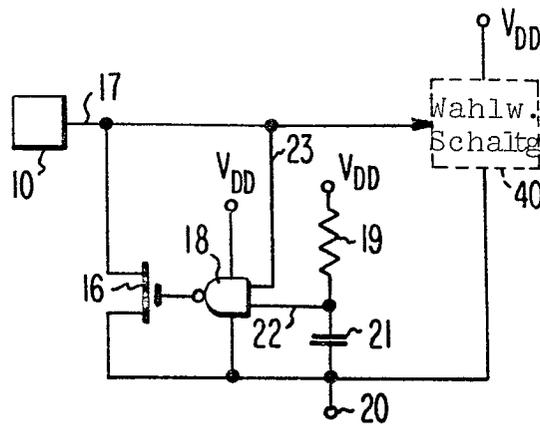


Fig. 2

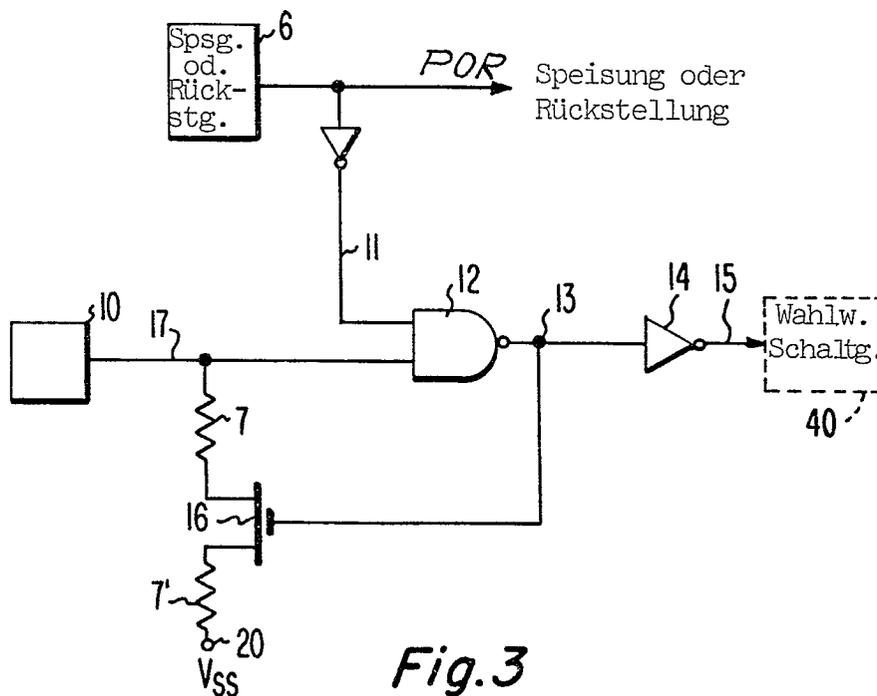


Fig. 3

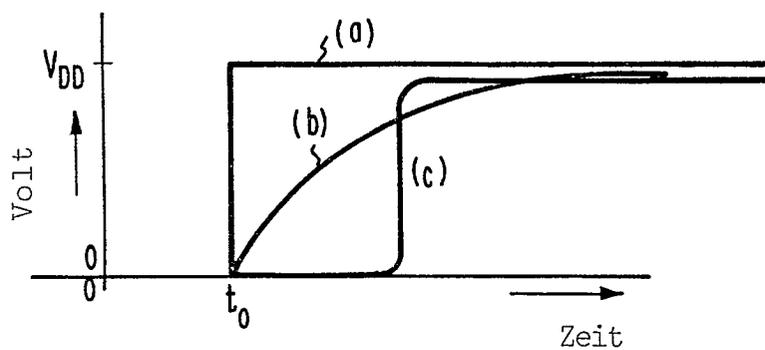


Fig. 4