(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0090275
(43) 공개일자 2008년10월08일

(51) Int. Cl.
G01K 7/00 (2006.01) *G01K 7/21* (2006.01)
G01K 7/24 (2006.01)
(21) 출원번호 10-2008-0024582
(22) 출원일자 2008년03월17일
심사청구일자 2008년03월17일
(30) 우선권주장
1020070032360 2007년04월02일 대한민국(KR)

(71) 출원인
고려대학교 산학협력단
서울 성북구 안암동5가1 고려대학교 내
(72) 발명자
김철우
서울 성북구 길음동 1283 길음뉴타운 605-1301호
송장훈
경기 의정부시 신곡1동 신일아파트 105동 1101호
(뒷면에 계속)
(74) 대리인
전종학

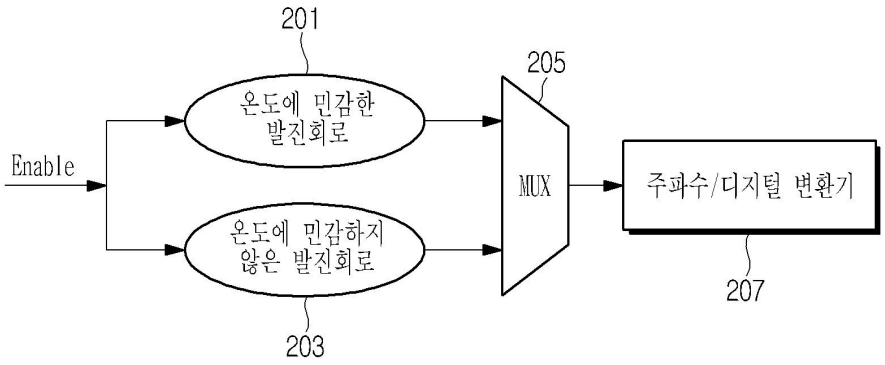
전체 청구항 수 : 총 16 항

(54) 발진 회로를 이용한 온도 측정 장치 및 방법

(57) 요 약

본 발명은 발진 회로를 이용한 온도 측정 장치 및 방법에 관한 것이다. 상기 온도 측정 장치는 온도에 민감한 제1 발진 회로; 온도에 민감하지 않은 제2 발진 회로; 상기 제1 발진 회로에서 출력되는 제1 주파수 신호 및 상기 제2 발진 회로에서 출력되는 제2 주파수 신호를 선택적으로 통과시키는 먹스; 및 상기 제1 주파수 신호 및 상기 제2 주파수 신호의 주파수 차이를 디지털 코드로 변환하는 주파수/디지털 변환기를 포함한다.

대 표 도 - 도2



(72) 발명자

윤길원

서울 중랑구 면목6동 목동아파트 6단지 609동 801호

정상돈

서울 동대문구 용두2동 737-3번지 406호

특허청구의 범위

청구항 1

제1 발진 회로;

제2 발진 회로;

상기 제1 발진 회로에서 출력되는 제1 주파수 신호 및 상기 제2 발진 회로에서 출력되는 제2 주파수 신호를 선택적으로 통과시키는 먹스; 및

상기 제1 주파수 신호 및 상기 제2 주파수 신호의 주파수 차이를 디지털 코드로 변환하는 주파수/디지털 변환기를 포함하는 온도 센서.

청구항 2

제1항에 있어서,

상기 제1 발진 회로는 온도에 민감한 발진 회로이며, 상기 제2 발진 회로는 온도에 민감하지 않은 발진 회로인 것

을 특징으로 하는 온도 센서.

청구항 3

제2항에 있어서,

상기 제2 발진 회로는 상기 제1 발진 회로에 온도에 의한 변화를 보상시켜주는 회로를 추가하여 구성되는 것

을 특징으로 하는 온도 센서.

청구항 4

제2항에 있어서,

상기 제1 발진 회로 및 상기 제2 발진 회로는 게이티드 발진 회로인 것

을 특징으로 하는 온도 센서.

청구항 5

제2항에 있어서,

상기 제1 발진 회로는 다중 위상 주파수 신호를 발생시키는 발진 회로인 것

을 특징으로 하는 온도 센서.

청구항 6

제5항에 있어서,

상기 다중 위상 주파수 신호를 이용하여 미세 해상도 코드를 발생시키는 미세 해상도 발생 회로를 더 포함하는 것

을 특징으로 하는 온도 센서.

청구항 7

제2항에 있어서,

상기 주파수/디지털 변환기는

상기 제1 주파수 신호가 입력되는 경우 카운트 업 동작을 수행하고, 상기 제2 주파수 신호가 입력되는 경우 카운트 다운 동작을 수행하는 업다운 카운터; 및

상기 업다운 카운터에서 카운트된 최종 값을 외부로 출력하는 카운트 버퍼를 포함하는 것

을 특징으로 하는 온도 센서.

청구항 8

제7항에 있어서,

상기 업다운 카운터의 1 비트는 Up/Down 제어 신호가 입력되는 먹스, Reset 제어 신호가 입력되는 XOR, Run/Hold 제어 신호가 입력되는 AND 및 플립플롭을 포함하는 것

을 특징으로 하는 온도 센서.

청구항 9

제7항에 있어서,

상기 카운터 버퍼는 다수의 버퍼를 포함하며, 상기 다수의 버퍼 중 제일 첫 버퍼단의 전원 공급부에 전원 제어용 트랜지스터가 결합되는 것

을 특징으로 하는 온도 센서.

청구항 10

제1항에 있어서,

상기 제1 발진 회로 및 상기 제2 발진 회로는 Enable 신호에 의하여 동작하고, Disable 신호에 의하여 동작이 중지되는 것

을 특징으로 하는 온도 센서.

청구항 11

제1 발진 회로 및 제2 발진 회로를 포함하는 온도 센서에서 온도를 측정하는 방법에 있어서,

상기 제1 발진 회로 및 상기 제2 발진 회로를 동작시키는 단계;

상기 제1 발진 회로에서 출력되는 제1 주파수 신호 및 상기 제2 발진 회로에서 출력되는 제2 주파수 신호를 선택적으로 통과시키는 단계; 및

상기 제1 주파수 신호 및 상기 제2 주파수 신호의 차이를 디지털 코드로 변환하는 단계를 포함하되,

상기 디지털 코드는 측정하고자 하는 온도에 상응하는 것

을 특징으로 하는 온도 측정 방법.

청구항 12

제11항에 있어서,

상기 제1 발진 회로는 온도에 민감한 발진 회로이며, 상기 제2 발진 회로는 온도에 민감하지 않은 발진 회로인 것

을 특징으로 하는 온도 측정 방법.

청구항 13

제11항에 있어서,

Disable 신호에 의하여 상기 제1 발진 회로 및 상기 제2 발진 회로의 동작을 중지하는 단계를 더 포함하는 것

을 특징으로 하는 온도 측정 방법.

청구항 14

제11항에 있어서,

상기 제1 발진 회로 및 상기 제2 발진 회로는 게이티드 발진 회로인 것

을 특징으로 하는 온도 측정 방법.

청구항 15

제11항에 있어서,

상기 제1 발진 회로는 다중 위상 주파수 신호를 발생시키는 발진 회로인 것

을 특징으로 하는 온도 측정 방법.

청구항 16

제15항에 있어서,

상기 다중 위상 주파수 신호를 이용하여 미세 해상도 코드를 발생시키는 단계를 더 포함하는 것

을 특징으로 하는 온도 측정 방법.

명 세 서

발명의 상세한 설명

기 술 분 야

<1> 본 발명은 발진 회로를 이용한 온도 측정 장치 및 방법에 관한 것이다. 구체적으로 본 발명은 온도에 민감한 발진 회로와 온도에 민감하지 않은 발진 회로에서 발생하는 신호들의 주파수의 차이를 이용하여 온도를 측정하는 장치 및 방법에 관한 것이다.

배 경 기 술

<2> 종래의 CMOS(Complementary Metal Oxide Semiconductor) 공정을 이용한 온도센서의 구성은 도 1과 같다. 도 1을 참조하면, 종래의 CMOS 온도 센서는 온도 감지부(Temperature Detector, 101), 참조부(Reference, 103) 및 아날로그/디지털 변환기(ADC; Analog-to-Digital Converter, 105)를 포함한다. 상기 온도 감지부(101)는 온도를 감지하는 역할을 하는 부분이다. 상기 온도 감지부(101)는 밴드갭 레퍼런스(Bandgap Reference) 회로 일부를 사용하여 출력 전압이 온도에 비례하여 나타나도록 하거나, 인버터와 같은 지연 라인(Delay Line)을 다수 사용하여 지연되는 양이 온도에 비례하게 나타나도록 만든 회로가 사용되거나 또는 특수한 소자를 이용하여 온도에 비례하여 신호가 발생하도록 설계된다. 상기 참조부(103)는 온도가 변해도 일정한 기준을 제공하는 기능을 수행한다. 상기 참조부(103)는 대부분 밴드갭 레퍼런스(Bandgap Reference)를 사용하거나 온도에 덜 민감한 지연 라인(Delay Line)을 사용하여 구현된다. 상기 아날로그/디지털 변환기(105)는 상기 온도 감지부(101) 및 상기 참조부(103)로부터 수신한 아날로그 신호를 디지털 신호로 변환하는 기능을 수행한다. 상기 아날로그/디지털 변환기(105)는 시그마-델타(Sigma-delta) 타입이나 Successive-approximation 레지스터 타입 또는 이중 적분 방식의 아날로그/디지털 변환기를 사용한 것이 대부분이며, 그 외에 콤퍼레이터(Comparator)를 이용하거나 TDC(Time to Digital Converter)를 이용하여 구현한 것들이 몇몇 있다.

<3> 그러나 상기에서 열거한 종래의 회로 기법들을 사용하여 제작된 온도 센서들은 아날로그적 특성으로 인해 노이즈에 민감하고 전력 소모가 크다는 단점이 있다. 또한 상기 회로 기법들에 의하여 제작된 온도 센서들은 복잡한 구현 방식으로 인하여 회로의 크기가 아주 크며, DRAM(Dynamic RAM)이나 마이크로프로세서와 같이 다른 전자 회로들과 함께 내장되어 단일 칩 시스템(System on a Chip; SoC)으로 구현되기 어려운 단점이 있다.

발명의 내용

해결 하고자하는 과제

<4> 상기와 같은 문제점을 해결하기 위한 본 발명의 목적은 크기를 획기적으로 줄이며 전력 소모를 크게 감소시킬 수 있는 CMOS 온도 센서 및 온도 측정 방법을 제공하고자 하는 것이다.

<5> 본 발명의 다른 목적은 온도를 추출하는 동안 낭비되는 전력을 줄이고, 온도가 추출된 후에는 발진 회로의 동

작을 차단시켜 불필요한 전력 소모를 막고 노이즈가 발생하는 것을 차단하도록 하여, 효율적으로 온도를 측정하는 장치 및 방법을 제공하고자 하는 것이다.

<6> 또한 본 발명의 또 다른 목적은 다중 위상 신호를 발생시키는 발진 회로에서 발생되는 다중 위상 신호를 이용하여 높은 해상도를 가지는 온도 측정 장치 및 방법을 제공하고자 하는 것이다.

과제 해결수단

<7> 상술한 목적들을 달성하기 위하여, 본 발명의 일 측면에 따르면 제1 발진 회로; 제2 발진 회로; 상기 제1 발진 회로에서 출력되는 제1 주파수 신호 및 상기 제2 발진 회로에서 출력되는 제2 주파수 신호를 선택적으로 통과시키는 먹스; 및 상기 제1 주파수 신호 및 상기 제2 주파수 신호의 차이를 디지털 코드로 변환하는 주파수/디지털 변환기를 포함하는 온도 센서를 제공할 수 있다.

<8> 바람직한 실시예에서 상기 제1 발진 회로는 온도에 민감한 발진 회로이며, 상기 제2 발진 회로는 온도에 민감하지 않은 발진 회로인 것을 특징으로 한다. 또한 상기 제2 발진 회로는 상기 제1 발진 회로에 온도에 의한 변화를 보상시켜주는 회로를 추가하여 구성되는 것을 특징으로 한다. 또한 상기 제1 발진 회로 및 상기 제2 발진 회로는 게이티드 발진 회로인 것을 특징으로 한다. 또한 상기 제1 발진 회로는 다중 위상 주파수 신호를 발생시키는 발진 회로인 것을 특징으로 한다. 또한 상기 다중 위상 주파수 신호를 이용하여 미세 해상도 코드를 발생시키는 미세 해상도 발생 회로를 더 포함하는 것을 특징으로 한다. 또한 상기 주파수/디지털 변환기는 상기 제1 주파수 신호가 입력되는 경우 카운트 업 동작을 수행하고, 상기 제2 주파수 신호가 입력되면 카운트 다운 동작을 수행하는 업다운 카운터; 및 상기 업다운 카운터에서 카운트된 최종 값을 외부로 출력하는 카운트 버퍼를 포함하는 것을 특징으로 한다. 또한 상기 업다운 카운터의 1 비트는 Up/Down 제어 신호가 입력되는 먹스, Reset 제어 신호가 입력되는 XOR, Run/Hold 제어 신호가 입력되는 AND 및 플립플롭을 포함하는 것을 특징으로 한다. 또한 상기 카운터 버퍼는 다수의 버퍼를 포함하며, 상기 다수의 버퍼 중 제일 첫 버퍼단의 전원 공급부에 전원 제어용 트랜지스터가 결합되는 것을 특징으로 한다. 또한 상기 제1 발진 회로 및 상기 제2 발진 회로는 Enable 신호에 의하여 동작하고, Disable 신호에 의하여 동작이 중지되는 것을 특징으로 한다.

<9> 본 발명의 다른 측면에 따르면, 제1 발진 회로 및 제2 발진 회로를 포함하는 온도 센서에서 온도를 측정하는 방법에 있어서, 상기 제1 발진 회로 및 상기 제2 발진 회로를 동작시키는 단계; 상기 제1 발진 회로에서 출력되는 제1 주파수 신호 및 상기 제2 발진 회로에서 출력되는 제2 주파수 신호를 선택적으로 통과시키는 단계; 및 상기 제1 주파수 신호 및 상기 제2 주파수 신호의 차이를 디지털 코드로 변환하는 단계를 포함하되, 상기 디지털 코드는 측정하고자 하는 온도에 상응하는 것을 특징으로 하는 온도 측정 방법을 제공할 수 있다.

<10> 바람직한 실시예에서 상기 제1 발진 회로는 온도에 민감한 발진 회로이며, 상기 제2 발진 회로는 온도에 민감하지 않은 발진 회로인 것을 특징으로 한다. 또한 상기 방법은 Disable 신호에 의하여 상기 제1 발진 회로 및 상기 제2 발진 회로의 동작을 중지하는 단계를 더 포함하는 것을 특징으로 한다. 또한 상기 방법은 상기 제1 발진 회로 및 상기 제2 발진 회로가 게이티드 발진 회로인 것을 특징으로 한다. 또한 상기 방법은 상기 제1 발진 회로가 다중 위상 주파수 신호를 발생시키는 발진 회로인 것을 특징으로 한다. 또한 상기 방법은 상기 다중 위상 주파수 신호를 이용하여 미세 해상도 코드를 발생시키는 단계를 더 포함하는 것을 특징으로 한다.

효 과

<11> 본 발명에 따른 CMOS 온도 센서는 온도에 민감한 발진 회로, 온도에 민감하지 않은 발진 회로, 각 발진 회로로부터 나오는 주파수 신호를 선택적으로 통과시키는 먹스 및 입력되는 주파수 신호를 디지털 코드로 변환하는 주파수/디지털 변환기(FDC)로 간단히 구성됨으로써 기존 온도 센서에 비하여 크기를 획기적으로 줄일 수 있는 이점이 있다.

<12> 또한 본 발명에 의하면 온도 감지의 해상도에 따라 주파수/디지털 변환기(FDC)의 업다운 카운터 비트를 조절하면 되므로, 원하는 제품의 스펙에 맞도록 해상도를 쉽게 조절할 수 있는 이점이 있다.

<13> 또한 본 발명에 의하면 온도에 민감한 발진 회로가 다중 위상 주파수 신호를 발생하는 경우, 상기 다중 위상 신호를 이용한 미세 해상도 발생 회로는 전력소모의 증가 없이 해상도를 획기적으로 증가시킬 수 있는 이점이 있다.

<14> 또한 본 발명에 의하면 주파수/디지털 변환기(FDC)의 카운터 버퍼 동작에 의하여 불필요한 중간 신호들이 밖으로 전달되는 것을 막고 최종 온도를 나타내는 디지털 코드만이 밖으로 전달되므로 불필요한 전력 소비를 줄일

수 있는 이점이 있다.

<15> 또한 본 발명에 의하면 온도 센서의 전체 회로에 절전 동작 모드를 적용하여 필요할 때에만 온도 센서를 동작시키고 필요 없는 경우에는 온도 센서를 동작시키지 아니하여 전체 동작 전력 소모를 줄일 수 있는 이점이 있다.

발명의 실시를 위한 구체적인 내용

<16> 첨부한 도면들을 참조하여 본 발명의 바람직한 실시예를 상세히 설명하기로 한다.

<17> 도 2는 본 발명의 바람직한 일 실시예에 따른 발진 회로를 이용한 온도 센서의 구성도이다.

<18> 도 2를 참조하면, 본 발명에 따른 온도 센서는 두 개의 발진 회로(201, 203), 먹스(MUX, 205), 및 주파수/디지털 변환기(FDC; Frequence-to-Digital Converter, 207)를 포함한다. 상기 온도 센서는 바람직하게는 CMOS(Complementary Metal Oxide Semiconductor) 반도체 공정을 이용해 제작될 수 있다.

<19> 상기 두 개의 발진 회로중 하나는 온도에 민감한 발진 회로(201)이며, 다른 하나는 온도에 민감하지 않은 발진 회로(203)이다. 상기 온도에 민감한 발진 회로(201)는 전압 제어 발진 회로(Voltage Controlled Oscillator) 또는 고리형 발진 회로(Ring Oscillator)로 구성될 수 있다. 상기 온도에 민감하지 않은 발진 회로(203)는 온도에 민감한 발진 회로(201)를 구성하는 회로에 온도에 의한 변화를 보상시켜주는 회로를 추가로 장착하여 구성된다. 이때 상기 온도에 민감하지 않은 발진 회로(203)에서 온도 변화를 보상시켜주는 회로를 제외한 나머지 부분은 상기 온도 변화에 민감한 발진 회로(201)와 동일하게 구성되는 것이 바람직하다. 그래야만 제작 공정에 따른 변화(Process Variation)나 전압 변화(Voltage Variation)에 의한 에러를 제거한 순수 온도(Temperature Variation)에 대한 변수만을 얻을 수 있기 때문이다.

<20> 상기 두 개의 발진 회로(201, 203)의 온도에 따른 출력 주파수는 도 4와 같다. 도 4의 그래프를 살펴보면 가로축은 온도를 나타내고, 세로축은 주파수를 나타낸다. 상기 그래프에서 온도에 민감한 발진 회로(201)의 출력 주파수(301)는 온도가 증가할수록 감소하며, 온도에 민감하지 않은 발진 회로(203)의 출력 주파수(303)는 온도 변화에 무관함을 알 수 있다. 상기 두 개의 발진 회로(201, 203)의 출력 주파수의 차를 구하면 도 5와 같이 나타난다. 본 발명에 따른 온도 센서에서는 이러한 발진 회로들(201, 203)에 대한 주파수의 온도적 특성을 이용하여 온도를 검출하는 것이다.

<21> 상기 온도에 민감한 발진 회로(201)와 상기 온도에 민감하지 않은 발진 회로(203)는 모두 Enable/Disable 신호를 통해 동작이 결정된다. Enable 신호가 입력되면 상기 발진 회로들(201, 203)은 동작을 하여 온도를 검출하게 되며, 온도 검출이 완료되어 더 이상 동작이 필요 없는 경우에는 Disable 신호가 상기 발진 회로들(201, 203)에 입력되어 동작이 멈추게 된다.

<22> 상기 온도에 민감한 발진 회로(201)와 상기 온도에 민감하지 않은 발진 회로(203)가 순차적으로 동작한다는 점을 이용하여 상기 두 개의 발진 회로들(201,203)이 도 3과 같이 게이티드 발진기 형태로 구성되는 경우에는, 온도 검출 단계에서도 동작이 필요 없는 때에는 상기 두 개의 발진 회로들의 동작이 차단됨으로써 불필요한 전력 소모가 차단될 수 있다. 이러한 절전 동작 모드를 온도 센서에 구현함으로써 필요시에만 상기 온도 센서를 동작시키고, 그렇지 않을 때에는 상기 온도 센서의 회로를 꺼놓아 전체 소모 전력을 크게 줄일 수 있고, 또한 상기 두 개의 발진 회로(201, 203)가 불필요하게 계속 동작하면서 발생되는 노이즈를 차단할 수 있다.

<23> 상기 먹스(205)는 상기 두 개의 발진 회로(201, 203)에서 출력되는 주파수 신호를 입력받아 선택적으로 상기 주파수/디지털 변환기(207)로 출력하는 기능을 수행한다.

<24> 상기 주파수/디지털 변환기(207)는 상기 먹스(205)로부터 출력되는 주파수 신호를 디지털 코드로 변환하는 기능을 수행한다. 즉 상기 주파수/디지털 변환기(207)는 상기 두 개의 발진 회로(201, 203)의 주파수 신호들을 상기 먹스(205)를 통해 선택적으로 입력받아 두 주파수 신호의 차이를 계수화하는 역할을 수행한다. 이때 상기 두 신호의 주파수 차이가 바로 측정하고자 하는 온도에 해당된다.

<25> 도 6은 본 발명의 다른 실시예에 따른 제1 발진 회로(201)가 다중 위상 주파수 신호를 발생시키는 것을 특징으로 하는 발진기인 경우, 상기 다중 위상 주파수 신호를 이용한 미세 해상도 발생 회로(209)를 더 포함하는 온도 센서의 구성도이다. 도 6의 업/다운 카운터(601) 및 버퍼(603)는 상기 주파수/디지탈 변환기(207)에 포함되는 것으로 자세한 설명은 도 10을 참조하여 후술될 것이다.

<26> 상기 미세 해상도 발생 회로(209)는 상기 온도에 민감한 발진 회로(201)가 발생시키는 다중 위상 주파수 신호를

이용하는 회로로서, 외부 컨트롤러(211)의 신호에 따라 온도에 민감한 발진 회로가 동작을 끝내는 시점의 신호 위치를 파악하여 미세 해상도를 디지털 코드로 출력한다. 상기 외부 컨트롤러(211)는 상기 온도에 민감하지 않은 발진 회로(203)에서 나온 신호의 상승 클록을 카운팅하는 시간과 상기 온도에 민감한 발진 회로(201)에서 나온 신호의 상승 클록을 카운팅하는 시간을 동일하게 배분하는 역할을 한다. 상기 미세 해상도 발생 회로(209)에 의해 전력 소모의 증가 없이 해상도가 획기적으로 증가 될 수 있다.

<27> 도 7은 본 발명의 바람직한 일 실시예에 따른 상기 온도에 민감한 제1 발진 회로(201)가 다중 위상 주파수 신호를 발생시키는 경우에 있어서, 상기 미세 해상도 발생 회로(209)가 상기 다중 위상 주파수 신호를 이용하여 미세 코드를 발생시키는 예시도이다.

<28> 도 7은 예로서 상기 온도에 민감한 발진회로(201)가 3개의 다른 위상을 가지는 다중 위상 신호를 발생시키는 경우가 사용되었으며, 상기 3개의 다른 위상을 갖는 다중 위상 신호는 온도에 민감한 발진 회로가 단일 위상 신호를 발생시키는 경우의 한 주기를 8등분 하는 역할을 한다. 즉, 1개의 위상 신호가 사용되는 경우에는 상승 신호 사이의 정보를 이용할 수 없지만, 상기 3개의 다중 위상 신호가 사용되는 경우에는, 상기 외부 컨트롤러(211)에서 내보내는 업/다운 방향 결정 신호(701)가 상기 온도에 민감한 발진 회로(201)에서 상기 온도에 민감하지 않은 발진 회로(203)로 방향을 바꾸는 시점의 위치를 포착하여, 상기 미세 코드 발생 회로(209)가 그 지점에서의 미세코드를 발생함으로써 상승 신호 사이의 정보를 이용할 수 있도록 하여 더욱 높아진 해상도가 보장될 수 있다.

<29> 도 7의 상기 외부 컨트롤러(211)가 업/다운 카운터의 방향을 변화시키는 시점(703)의 온도에 민감한 발진 회로의 미세코드는 [1 1 0]으로 나타내어 짐을 볼 수 있다. 이와 같이 상기 다중 위상 신호를 이용한 미세 코드 발생회로(209)에 의해 1개의 위상 신호를 사용하는 경우 나타낼 수 없는 부분을 좀 더 세밀히 나누어 나타낼 수 있도록 함으로써 해상도가 증가 되는 것을 알 수 있다.

<30> 도 8은 본 발명의 바람직한 일 실시예에 따른 미세 코드 발생회로를 포함한 경우와 포함하지 않은 경우에 있어서, 해상도의 차이를 나타내어주는 그래프이다.

<31> 도 8(a)는 미세 코드 발생 회로를 포함하지 않는 경우의 해상도를 나타내고, 도 8(b)는 미세 코드 발생 회로를 포함한 경우의 해상도를 나타낸다.

<32> 도 8(a)를 참조하면 상기 온도에 민감한 발진 회로(201)에서 나온 신호의 상승 클록을 카운팅한 디지털 출력(801a)과 상기 온도에 민감하지 않은 발진 회로(203)에서 나온 신호의 상승 클록을 카운팅한 디지털 출력(803a)의 차이가 측정하고자 하는 온도(805a)가 됨을 알 수 있다. 따라서, 미세 코드 발생 회로를 포함하지 않는 경우에 있어서 해상도는 출력 가능한 온도들의 차이(807a)가 된다.

<33> 상기와 같은 방식으로 도 8(b)를 참조하면 미세 코드 발생 회로를 포함하는 경우의 해상도는 출력 가능한 온도들의 차이(807b)가 된다.

<34> 따라서 상기 미세 코드 발생 회로(209)를 포함하는 경우에는 상기 미세코드 발생회로(209)를 포함하지 않는 경우보다 상기 온도에 민감한 제1 발진 회로(201)와 상기 온도에 민감하지 않은 제2 발진 회로(203)에서 나온 신호들의 디지털 출력의 차를 더 미세하게 나타낼 수 있게 됨을 알 수 있다. 이에 따라 온도를 표현하는 해상도가 증가 될 수 있다.

<35> 도 9는 본 발명의 바람직한 일 실시예에 따른 온도에 민감하지 않은 발진 회로의 회로도이다.

<36> 도 9를 참조하여 상기 온도에 민감하지 않은 발진 회로에서 온도에 따른 변화를 보상시켜주는 과정을 설명하기로 한다.

<37> 상기 회로도에서 P3에 흐르는 전류는 하기 <수학식 1>과 같다.

수학식 1

<38>
$$I_{D,P3} = \frac{1}{2}\mu C_{OX}\left(\frac{W}{L}\right)(V_{GS,P3} - V_T)^2(1 + \lambda V_{GS,P3}).$$

<39> $I_{D,P3}$: PMOS 트랜지스터(P3)의 드레인(drain)에 흐르는 전류

<40> μ : 캐리어 이동성(carrier mobility)

<41> C_{OX} : 실리콘 절연층을 이루는 Oxide의 커패시턴스

<42> W : MOS의 Width

<43> L : MOS의 Gate length

<44> $V_{GS,P3}$: PMOS 트랜지스터(P3)의 Gate source 전압

<45> V_T : MOS 트랜지스터의 Threshold voltage

<46> λ: channel length modulation에 의해 drain 전압이 current에 영향을 미치는 정도

<47> 상기 <수학식 1>에서 MOS는 V_{GS}에 의해 전류 양이 조절되며, 상기 V_{GS}가 상기 V_T 이상이어야 상기 MOS 트랜지스터가 동작한다. 또한 <수학식 1>에서 λ와 곱해진 상기 V_{GS}는 사실 V_{DS}지만 drain과 gate가 연결되어 있기 때문에 상기 <수학식1>과 같이 표현될 수 있다.

<48> 한편, 상기 <수학식 1>의 온도에 따른 전류는 하기 <수학식 2>와 같이 표현될 수 있다.

수학식 2

<49>
$$I_{D,P3} = \frac{1}{2}\mu_0 C_{OX}\left(\frac{W}{L}\right)\left(\frac{T}{T_0}\right)^{km} \times [V_{GS,P3} - V_T(T_0) - \alpha(T - T_0)]^2(1 + \lambda V_{GS,P3})$$

<50> μ_0 : 일정한 온도에서의 캐리어 이동성(carrier mobility) 상수

<51> T : 절대온도 값

<52> T_0 : 기준 절대온도 값 상수

<53> k, m : 물질에 대한 소자 정보 상수

<54> α: 온도 변화에 따른 전류 변화량을 계산해주는 상수

<55> 상기 <수학식 2>를 온도에 대하여 미분하고 하기 <수학식 3>을 만족하는 조건을 찾으면 하기 <수학식 4>와 같다.

수학식 3

<56>
$$\partial I_{D,P3}/\partial T = 0$$

수학식 4

<57>
$$V_{GS,P3} = V_T(T_0) + \alpha(T - T_0) + 2\frac{\alpha \cdot T}{km} \quad (k, m, \alpha\text{는 공정에 의한 변수})$$

<58> 상기 <수학식 4>를 상기 <수학식 2>에 대입하여 정리하면 하기 <수학식 5>와 같다.

수학식 5

<59>
$$I_{D,P3} = \frac{1}{2}\mu_0 C_{OX}\left(\frac{W}{L}\right)(\alpha T_0)^2(1 + \lambda V_{GS,P3}).$$

<60> 상기 <수학식 5>를 살펴보면 트랜지스터 P3에 흐르는 전류가 온도 T에 의존하지 않고 있다는 것을 알 수 있다. 따라서 온도에 민감하지 않은 전류 $I_{D,P3}$를 P1과 P2로 이루어진 전류 미러(Current Mirror)와 N1과 N2로 이루어진 전류 미러를 통해 점선 부분의 발진 회로로 공급하면 상기 온도에 민감하지 않은 발진 회로는 온도에 의존하

지 않은 특성을 보이게 된다.

<61> 도 10은 본 발명의 바람직한 일 실시예에 따른 주파수/디지털 변환기(FDC; Frequence-to-Digital Converter)의 구성도이다.

<62> 도 10을 참조하면, 본 발명에 따른 주파수/디지털 변환기는 업다운 카운터(Up-down Counter, 601) 및 카운터 버퍼(Counter Buffer, 603)를 포함한다. 상기 업다운 컨버터(601)는 카운터를 초기화 시키는 Reset 신호단, 카운터가 카운트 업(Count up)할지 카운트 다운(Count down)할 지를 결정하는 Up/Down 신호단, 카운터가 카운트를 계속 할 지 아니면 현재 값을 유지하고 있을 지를 결정하는 Run/Hold 신호단과 연결된다. 상기 Run/Hold 신호단은 상기 카운트 버퍼(603)에 연결되어 상기 카운트 버퍼(603)가 내부 신호를 외부 신호로 출력할 지를 제어한다.

<63> 상기 업다운 카운터(601)로 Run 신호가 입력되면, 상기 업다운 카운터는 먹스에서 출력되는 신호(MUX_out)를 수신한다. 상기 먹스의 출력 신호는 두 개의 발진 회로로부터 발생되는 주파수의 신호가 상기 먹스를 통해 선택적으로 통과된 신호이다. 우선 상기 먹스의 출력 신호가 온도에 민감한 발진 회로에서 나온 주파수 신호인 경우 업다운 카운터(601)는 Up 신호 제어에 의하여 카운트 업 동작을 수행한다. 한편 상기 먹스의 출력 신호가 온도에 민감하지 않은 발진 회로에서 나온 주파수 신호인 경우, 상기 업다운 카운터(601)는 Down 신호 제어에 의하여 상기 온도에 민감한 발진 회로에서 나온 주파수 신호에 대해 카운트 업 동작을 수행한 동일한 시간에 대하여 카운트 다운 동작을 수행하여 상기 두 주파수 간의 차이를 계수화 한다. 상기 업다운 카운터(601)에서 두 주파수 차의 디지털 코드화 과정이 완료되면 Hold 신호가 입력되어 상기 업다운 카운터(601) 및 모든 발진 회로의 동작은 정지되고 현재 값을 유지하게 된다. 한편 상기 카운터 버퍼(603)는 Hold 신호가 입력되는 경우 상기 업다운 카운터(601)에서 유지하고 있는 값을 전달받아 이 값을 외부로 출력한다.

<64> 상기 카운터 버퍼(603)와 상기 업다운 카운터(601)는 동일한 Run/Hold 신호에 의해 제어되지만 서로 반대로 동작을 한다. 즉 Run 신호가 입력되는 경우 상기 업다운 카운터(601)는 카운트 업이나 카운트 다운 동작을 수행하지만, 상기 카운터 버퍼(603)는 동작을 멈추고 내부의 변화를 외부로 출력하지 않는다. 반대로 Hold 신호가 입력되는 경우 상기 업다운 카운터(601)는 동작을 멈추고 현재의 값을 유지하고 있으며, 상기 카운터 버퍼(603)는 내부의 값을 외부로 출력한다. 이러한 동작을 통하여 필요 없이 소모되는 전력을 크게 낮출 수 있게 된다.

<65> 한편, 상기 Reset 신호는 온도를 측정할 때 처음 상기 업다운 카운터(601)를 초기화 하는 용도로 사용된다.

<66> 도 11은 본 발명에 바람직한 일 실시예에 따른 주파수/디지털 변환기의 세부 블록도를 나타낸 도면이다. 도 11에서의 주파수/디지털 변환기는 10비트의 업다운 카운터가 사용된 예를 든 것이다.

<67> 도 11을 참조하면, 주파수/디지털 변환기의 업다운 컨버터 1비트는 XOR, 플립플롭(Flip Flop), 먹스(MUX) 및 AND를 한 개씩 포함하고 있다. 여기서 상기 먹스에는 Up/Down 신호가 입력되고, 상기 XOR에는 Reset 신호가 입력되고, AND에는 Run/Hold 신호가 제어 신호로서 입력된다.

<68> 한편 온도 감지의 해상도를 높이기 위해서는 상기 주파수/디지털 변환기의 업다운 컨버터의 비트 수를 높이면 된다. 따라서 원하는 온도 센서의 스펙에 맞도록 해상도 조정이 가능하다.

<69> 도 12는 본 발명의 바람직한 일 실시예에 따른 카운터 버퍼의 구성도이다.

<70> 도 12를 참조하면, 본 발명에 따른 카운터 버퍼는 최종단의 부하(Load)를 구동하는데 필요한 수만큼의 버퍼 단 또는 인버터 단이 사용되고, 제일 처음의 버퍼단의 전원 공급부에 제어용 트랜지스터를 달아 제일 앞의 버퍼단의 전원 공급을 Run/Hold 신호로 제어하도록 구성되어 있다. Run 신호가 입력되면 제어용 트랜지스터가 꺼져 버퍼단의 동작은 멈추게 되고, Hold 신호가 입력되면 제어용 트랜지스터가 동작하여 버퍼단이 신호를 외부로 내보낼 수 있다. 따라서 버퍼단 앞부분의 신호가 어떻게 바뀌고 있든 간에 상기 카운터 버퍼는 최종 출력만을 외부로 출력함으로써 전력 소비가 크게 줄어든다.

<71> 도 13은 본 발명의 바람직한 일 실시예에 따른 발진 회로를 이용한 온도 센서에서 온도를 측정하는 절차를 나타낸 순서도이다.

<72> 도 13을 참조하면, 먼저 본 발명에 따른 온도 센서는 온도 측정을 위하여 Enable 신호가 입력되면 온도에 민감한 발진 회로 및 온도에 민감하지 않은 발진 회로를 구동한다(단계 901). 이때 상기 두 개의 발진 회로는 온도에 상응하여 각각의 주파수 신호를 발생한다. 이후 상기 온도 센서의 먹스는 상기 두 개의 발진 회로에서 출력되는 상기 두 개의 주파수 신호를 선택적으로 통과하여 상기 온도 센서 내부의 주파수/디지털 변환기로 출력한다(단계 903). 이후 상기 주파수/디지털 변환기는 상기 먹스로부터 입력되는 주파수 신호를 디지털 코드로 변환

한다(단계 905). 이때 변환된 상기 디지털 코드는 상기 두 개의 주파수 신호의 차이에 상응하는 값으로서 측정하고자 하는 온도에 해당된다.

<73> 온도 측정이 완료된 경우 상기 온도 센서는 Disable 신호에 의하여 상기 두 개의 발진 회로 및 업다운 카운터의 동작을 멈추게 하여 절전 동작 모드로 진입한다(단계 907).

<74> 본 발명은 상기 실시예에 한정되지 않으며, 많은 변형이 본 발명의 사상 내에서 당 분야에서 통상의 지식을 가진 자에 의하여 가능함은 물론이다.

도면의 간단한 설명

<75> 도 1은 종래의 CMOS(Complementary Metal Oxide Semiconductor) 공정을 이용한 온도 센서의 구성도.

<76> 도 2는 본 발명의 바람직한 일 실시예에 따른 발진 회로를 이용한 온도 센서의 구성도.

<77> 도 3은 본 발명의 바람직한 일 실시예에 따른 게이티드 발진 회로의 구성도.

<78> 도 4는 본 발명의 바람직한 일 실시예에 따른 온도에 민감한 발진 회로와 온도에 민감하지 않은 발진 회로에서 생성되는 주파수 신호의 온도에 따른 특성 그래프.

<79> 도 5는 본 발명의 바람직한 일 실시예에 따른 온도에 민감한 발진 회로와 온도에 민감하지 않은 발진 회로에서 생성되는 주파수 신호 특성의 차를 나타낸 그래프.

<80> 도 6은 본 발명의 바람직한 일 실시예에 따른 제1 발진기가 다중 위상 주파수 신호를 발생시키는 발진기인 경우에 있어서, 상기 다중 위상 주파수 신호를 이용한 미세 해상도 발생 회로를 더 포함하는 온도 센서의 구성도.

<81> 도 7은 본 발명의 바람직한 일 실시예에 따른 미세 해상도 발생 회로가 다중 위상 주파수 신호를 이용하여 미세 코드를 발생시키는 과정을 나타내는 예시도.

<82> 도 8은 본 발명의 바람직한 일 실시예에 따른 미세 코드 발생 회로를 포함하는 경우에 있어서, 해상도 증가를 나타내는 비교 그래프.

<83> 도 9는 본 발명의 바람직한 일 실시예에 따른 온도에 민감하지 않은 발진 회로의 회로도.

<84> 도 10은 본 발명의 바람직한 일 실시예에 따른 주파수/디지털 변환기(FDC; Frequence-to-Digital Converter)의 구성도.

<85> 도 11은 본 발명에 바람직한 일 실시예에 따른 주파수/디지털 변환기의 세부 블록도.

<86> 도 12는 본 발명의 바람직한 일 실시예에 따른 카운터 버퍼의 구성도.

<87> 도 13은 본 발명의 바람직한 일 실시예에 따른 발진 회로를 이용한 온도 센서에서 온도를 측정하는 절차를 나타낸 순서도.

<88> <도면의 주요 부분에 대한 부호의 설명>

<89> 201 : 온도에 민감한 발진 회로

<90> 203 : 온도에 민감하지 않은 발진 회로

<91> 205 : 먹스(MUX)

<92> 207 : 주파수/디지털 변환기(FDC; Frequence-to-Digital Converter)

<93> 209 : 다중 위상 주파수 신호를 이용한 미세 해상도 발생 회로

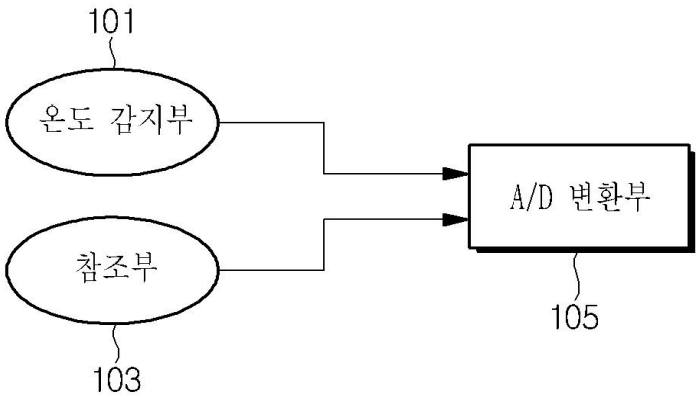
<94> 211 : 외부 컨트롤러

<95> 601 : 업다운 카운터

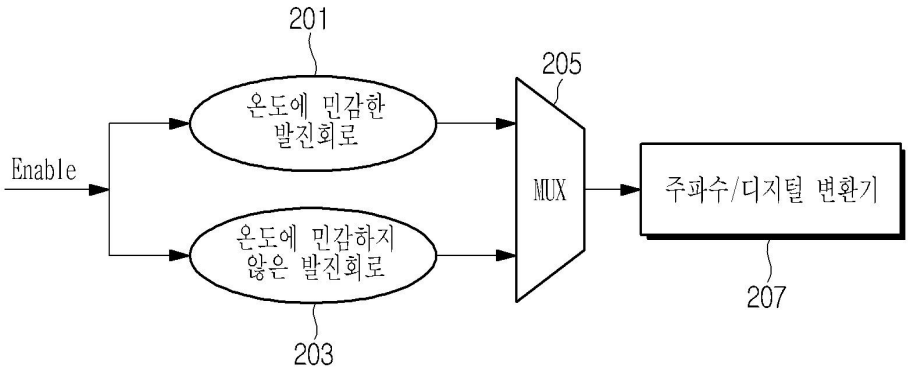
<96> 603 : 카운터 버퍼

도면

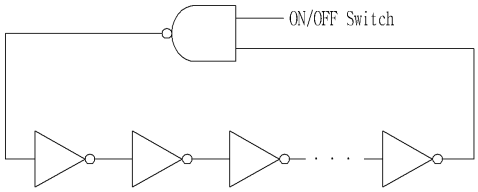
도면1



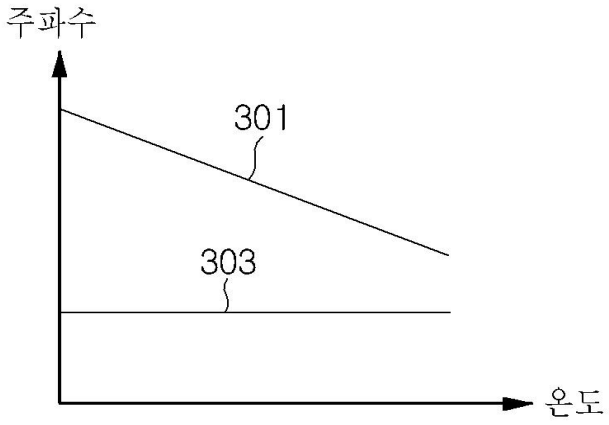
도면2



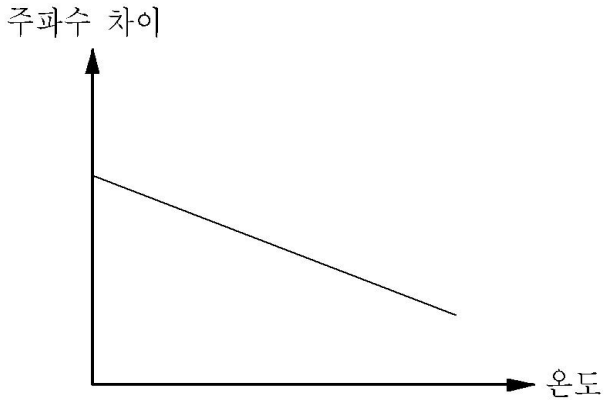
도면3



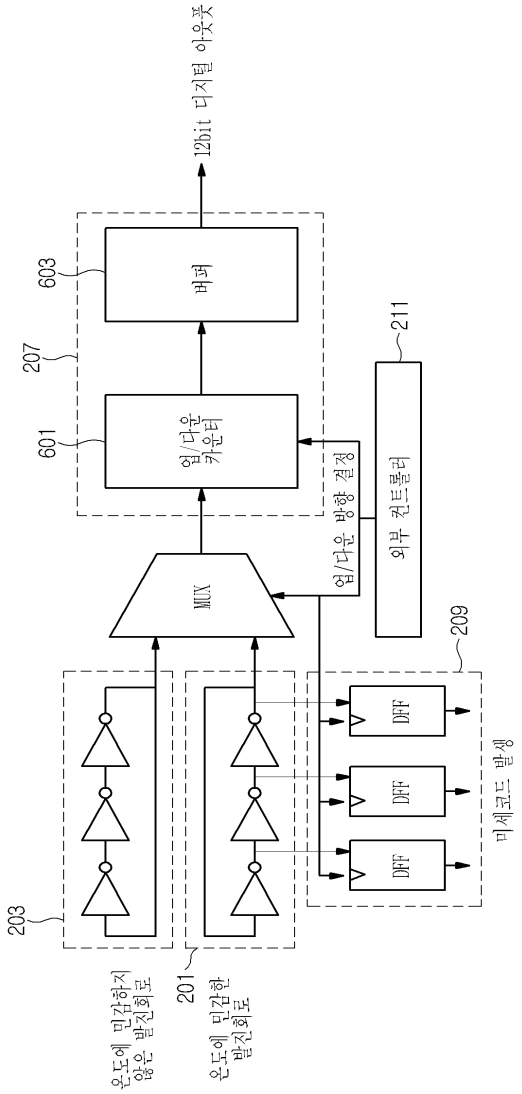
도면4



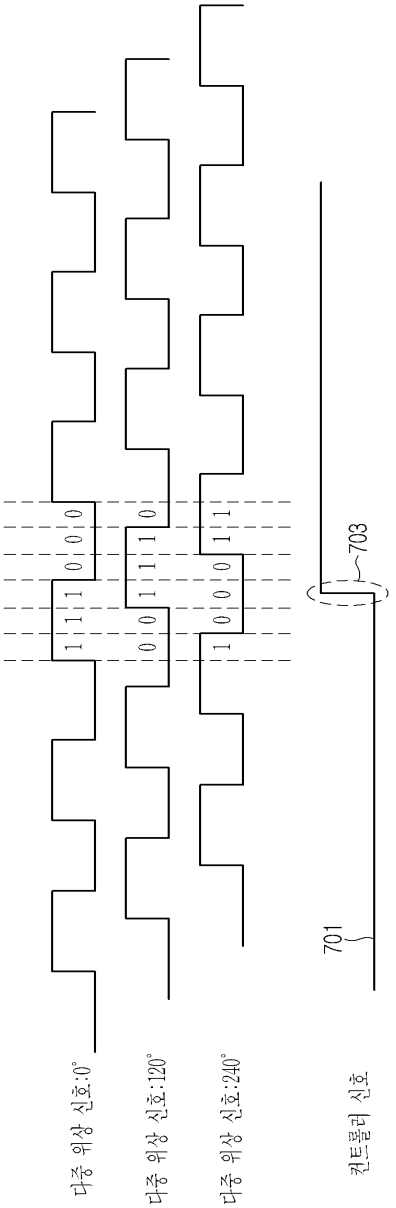
도면5



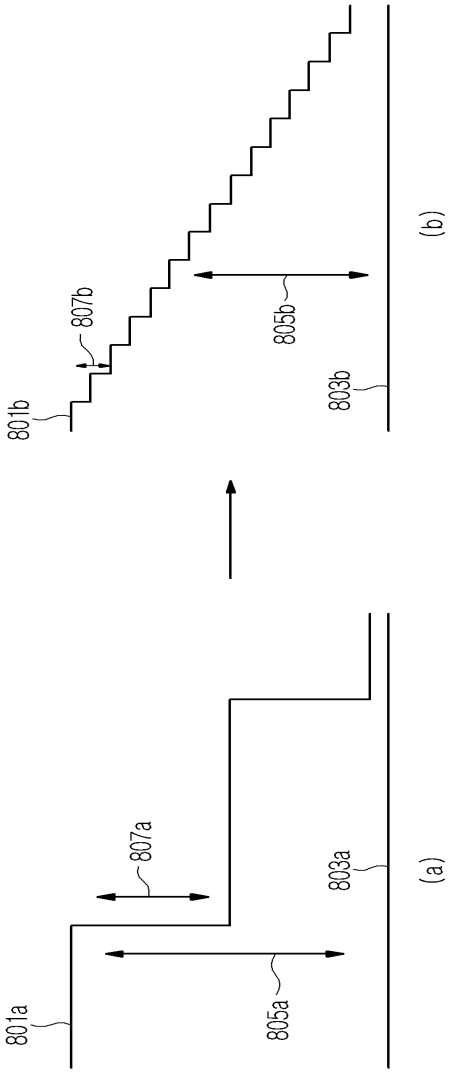
도면6


12bit 디지털 아웃풋
버퍼
업/다운 카운터
MUX
업/다운 방향 결정
외부 컨트롤러
DFF
DFF
DFF
미세코드 발생
온도에 민감한 발진회로
온도에 민감하지 않은 발진회로
603
207
601
211
209
203
201

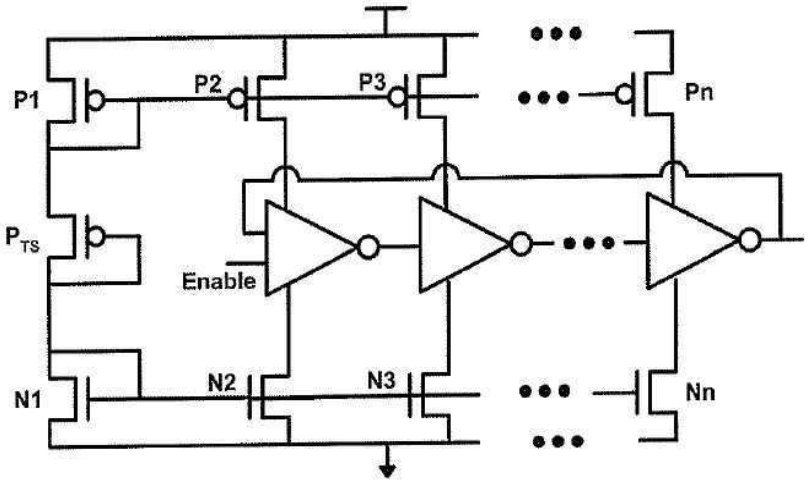
도면7


다중 위상 신호:0°
다중 위상 신호:120°
다중 위상 신호:240°
컨트롤러 신호
701
703
1 1 1 0 0 0
0 0 1 1 1 0
1 0 0 0 1 1

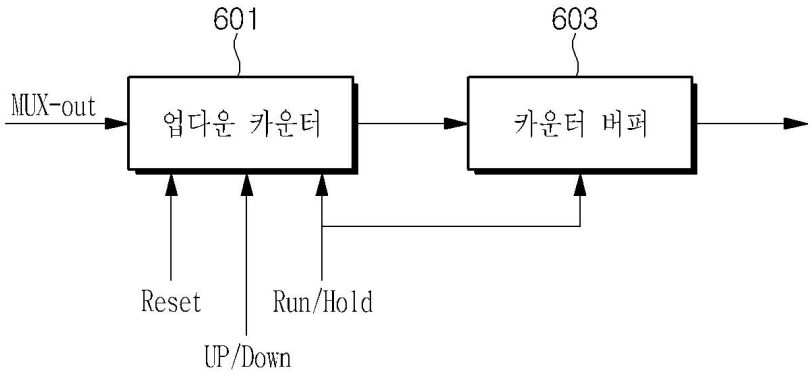
도면8


(b)
807b
805b
803b
801b
(a)
807a
803a
805a
801a

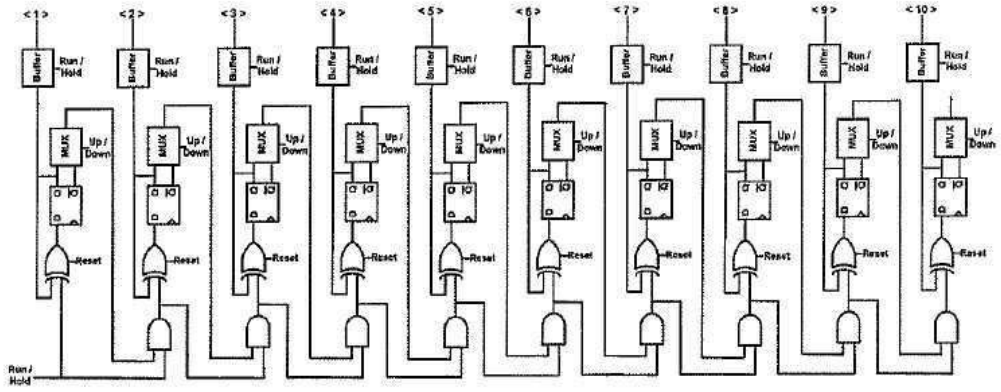
도면9


P1
P2
P3
Pn
PTS
Enable
N1
N2
N3
Nn

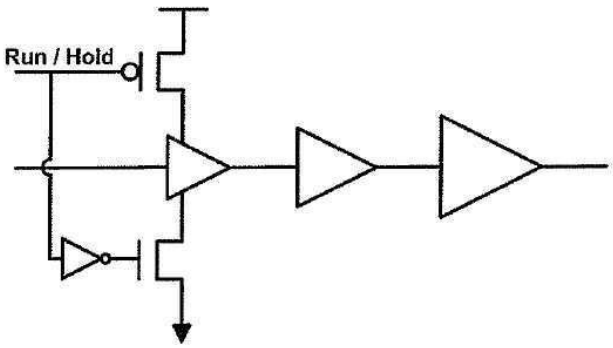
도면10



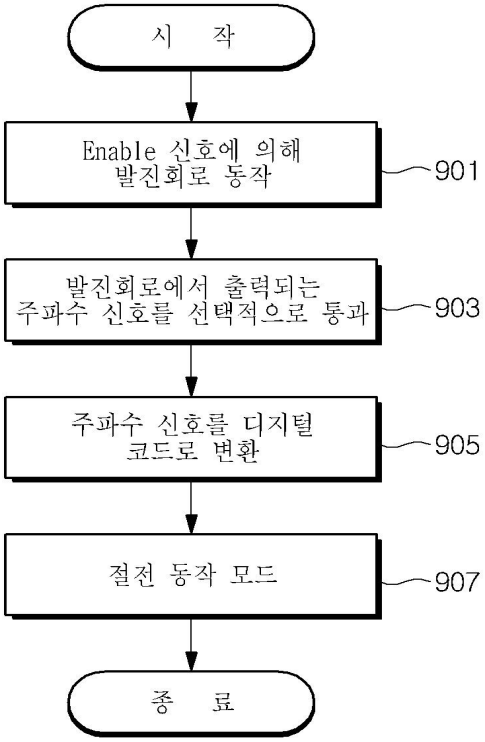
도면11



도면12



도면13


시 작
Enable 신호에 의해
발진회로 동작
901
발진회로에서 출력되는
주파수 신호를 선택적으로 통과
903
주파수 신호를 디지털
코드로 변환
905
절전 동작 모드
907
종 료