



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I860337 B

(45)公告日：中華民國 113 (2024) 年 11 月 01 日

(21)申請案號：109108082

(22)申請日：中華民國 109 (2020) 年 03 月 11 日

(51)Int. Cl. : H01L21/02 (2006.01)

H01L27/14 (2006.01)

(30)優先權：2019/03/15 日本

2019-048551

(71)申請人：日商索尼半導體解決方案公司 (日本) SONY SEMICONDUCTOR SOLUTIONS CORPORATION (JP)

日本

(72)發明人：三宅慎一 MIYAKE, SHINICHI (JP)；山下浩史 YAMASHITA, HIROFUMI (JP)

(74)代理人：陳長文

(56)參考文獻：

TW 201633532A

JP 2014-022561A

JP 2015-162668A

WO 2017/169884A1

審查人員：賴名亮

申請專利範圍項數：18 項 圖式數：52 共 114 頁

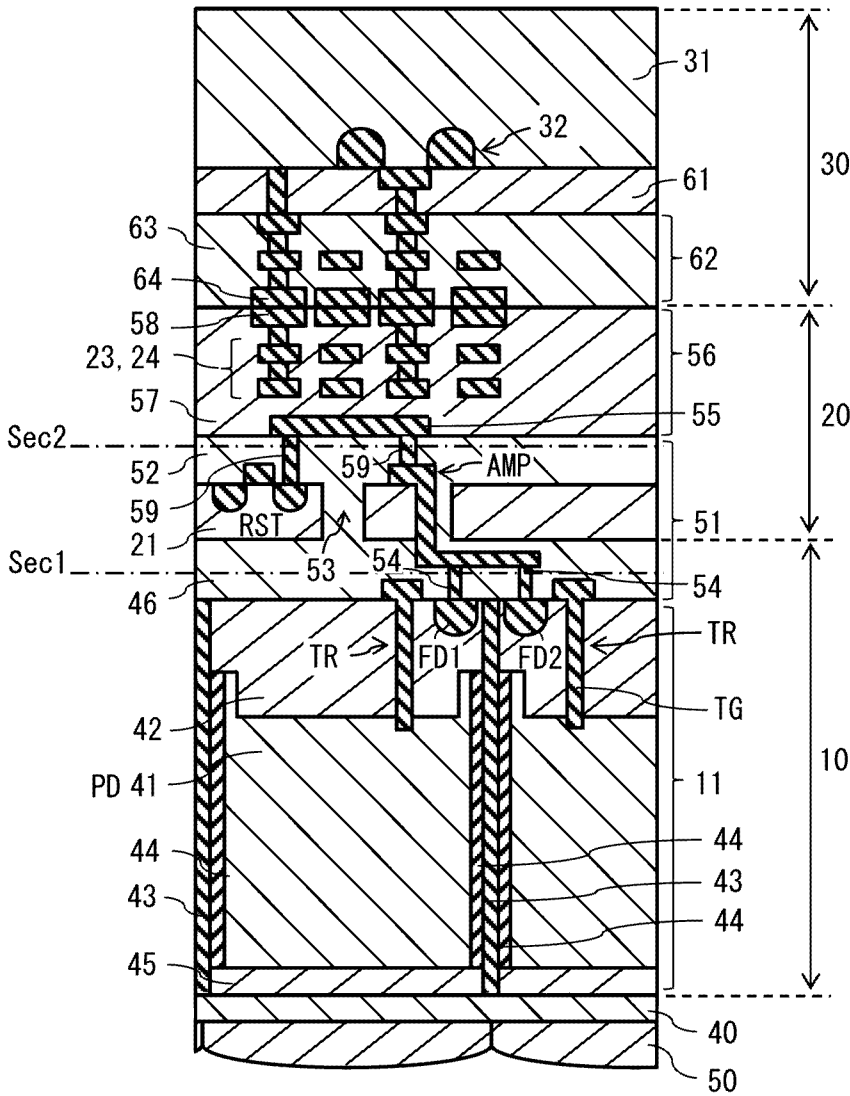
(54)名稱

攝像元件及半導體元件

(57)摘要

本發明之一實施形態之攝像元件具備：第 1 半導體基板、及介隔著絕緣層積層於前述第 1 半導體基板之第 2 半導體基板。第 1 半導體基板具有：光電轉換部、及保持自光電轉換部傳送之電荷之電荷保持部。第 2 半導體基板具有產生與由電荷保持部保持之電荷之位準相應之電壓之信號之放大電晶體。放大電晶體在與第 2 半導體基板之表面交叉之面內具有通道區域、源極區域及汲極區域，且具有介隔著閘極絕緣膜與通道區域對向且與電荷保持部電性連接之閘極電極。

指定代表圖：



【圖3】

符號簡單說明：

- 10:第 1 基板
- 11:半導體基板
- 20:第 2 基板
- 21:半導體基板
- 23:像素驅動線
- 24:垂直信號線
- 30:第 3 基板
- 31:半導體基板
- 32:邏輯電路
- 40:彩色濾光器
- 41:PD
- 42:p 井層
- 43:元件分離部
- 44:p 井層
- 45:固定電荷膜
- 46:絕緣層
- 50:受光透鏡
- 51:層間絕緣膜
- 52:絕緣層
- 53:絕緣層
- 54:連接部
- 55:連接配線
- 56:配線層
- 57:絕緣層
- 58:墊電極
- 59:連接部
- 61:層間絕緣膜
- 62:配線層
- 63:絕緣層
- 64:墊電極
- AMP:放大電晶體
- RST:重置電晶體
- Sec1:剖面
- Sec2:剖面
- TG:傳送閘極
- TR:傳送電晶體



I860337

【發明摘要】

公告本

【中文發明名稱】

攝像元件及半導體元件

【中文】

本發明之一實施形態之攝像元件具備：第1半導體基板、及介隔著絕緣層積層於前述第1半導體基板之第2半導體基板。第1半導體基板具有：光電轉換部、及保持自光電轉換部傳送之電荷之電荷保持部。第2半導體基板具有產生與由電荷保持部保持之電荷之位準相應之電壓之信號之放大電晶體。放大電晶體在與第2半導體基板之表面交叉之面內具有通道區域、源極區域及汲極區域，且具有介隔著閘極絕緣膜與通道區域對向且與電荷保持部電性連接之閘極電極。

【指定代表圖】

圖3

【代表圖之符號簡單說明】

10:第1基板

11:半導體基板

20:第2基板

21:半導體基板

23:像素驅動線

24:垂直信號線

30:第3基板

31:半導體基板

32:邏輯電路

40:彩色濾光器

41:PD

42:p井層

43:元件分離部

44:p井層

45:固定電荷膜

46:絕緣層

50:受光透鏡

51:層間絕緣膜

52:絕緣層

53:絕緣層

54:連接部

55:連接配線

56:配線層

57:絕緣層

58:墊電極

59:連接部

61:層間絕緣膜

62:配線層

63:絕緣層

64:墊電極

AMP:放大電晶體

RST:重置電晶體

Sec1:剖面

Sec2:剖面

TG:傳送閘極

TR:傳送電晶體

【發明說明書】

【中文發明名稱】

攝像元件及半導體元件

【技術領域】

【0001】

本發明係關於一種攝像元件及半導體元件。

【先前技術】

【0002】

先前，二維構造之攝像元件之每一像素之面積之微細化藉由微細製程之導入及安裝密度之提高而逐漸實現。近年來，為了實現攝像元件之進一步小型化及像素之高密度化，而業界不斷開發三維構造之攝像元件。在三維構造之攝像元件中，例如，具有複數個光電轉換部之半導體基板、及具有產生與由各光電轉換部獲得之電荷之位準相應之電壓之信號之放大電晶體之半導體基板相互積層。

[先前技術文獻]

[專利文獻]

【0003】

[專利文獻1]日本特開2010-245506號公報

【發明內容】

【0004】

然而，在利用配線連接下側之半導體基板與上側之半導體基板之情形下，有配線長變長，因寄生電容之增加而效率轉換劣化之虞。其係並不僅限定在攝像元件，在所有半導體元件均可能產生之問題。因而，較理想

為提供一種可抑制效率轉換之降低之攝像元件及半導體元件。

【0005】

本發明之一實施形態之攝像元件具備：第1半導體基板、及介隔著絕緣層積層於前述第1半導體基板之第2半導體基板。第1半導體基板具有：光電轉換部、及保持自光電轉換部傳送之電荷之電荷保持部。第2半導體基板具有產生與由電荷保持部保持之電荷之位準相應之電壓之信號之放大電晶體。放大電晶體在與第2半導體基板之表面交叉之面內具有通道區域、源極區域及汲極區域，且具有介隔著閘極絕緣膜與通道區域對向且與電荷保持部電性連接之閘極電極。

【0006】

在本發明之一實施形態之攝像元件中設置有放大電晶體，該放大電晶體在與第2半導體基板之表面交叉之面內具有通道區域、源極區域及汲極區域，且具有介隔著閘極絕緣膜與通道區域對向且與電荷保持部電性連接之閘極電極。藉此，可縮短連接放大電晶體與電荷保持部之配線長，而可降低寄生電容。

【0007】

本發明之一實施形態之半導體元件具備：第1半導體基板，其具有第1電晶體或光電轉換部；及第2半導體基板，其介隔著絕緣層積層於第1半導體基板，且具有第2電晶體。第2電晶體在與第2半導體基板之表面交叉之面內具有通道區域、源極區域及汲極區域，且具有介隔著閘極絕緣膜與通道區域對向且與第1半導體基板電性連接之閘極電極。

【0008】

在本發明之一實施形態之半導體元件中設置有放大電晶體，該放大

電晶體在與第2半導體基板之表面交叉之面內具有通道區域、源極區域及汲極區域，且具有介隔著閘極絕緣膜與通道區域對向且與電荷保持部電性連接之閘極電極。藉此，可縮短連接第2電晶體與第1半導體基板之配線長，而可降低寄生電容。

【圖式簡單說明】

【0009】

圖1係顯示本發明之一實施形態之攝像元件之概略構成之一例的圖。

圖2係顯示圖1之感測器像素及讀出電路之電路構成之一例之圖。

圖3係顯示圖1之感測器像素之剖面構成之一例的圖。

圖4係將圖3之剖面構成之一部分放大而顯示之圖。

圖5係顯示圖4之Sec1、Sec2之剖面構成之一例的圖。

圖6係顯示圖4之Sec2之剖面構成之一變化例之圖。

圖7係顯示圖4之剖面構成之一變化例之圖。

圖8係顯示圖4之Sec2之剖面構成之一變化例之圖。

圖9係顯示圖7、圖8之AMP之平面構成例之圖。

圖10係顯示圖4之剖面構成之一變化例之圖。

圖11係顯示圖4之Sec2之剖面構成之一變化例之圖。

圖12係顯示圖11之RST、SEL之垂直方向之剖面構成例的圖。

圖13係顯示圖4之Sec2之剖面構成之一變化例之圖。

圖14係顯示圖13之RST、SEL之垂直方向之剖面構成例的圖。

圖15係顯示圖13之RST、SEL之垂直方向之剖面構成例的圖。

圖16係顯示圖1之感測器像素及讀出電路之電路構成之一例之圖。

圖17係顯示具備圖16之電路之攝像元件之Sec2之剖面構成之一例的

圖。

圖18係顯示具備圖16之電路之攝像元件之Sec2之剖面構成之一變化例的圖。

圖19係顯示具備圖16之電路之攝像元件之Sec2之剖面構成之一變化例的圖。

圖20係顯示具備圖16之電路之攝像元件之Sec2之剖面構成之一變化例的圖。

圖21係顯示具備圖16之電路之攝像元件之Sec2之剖面構成之一變化例的圖。

圖22係顯示圖4之剖面構成之一變化例之圖。

圖23係顯示圖4之剖面構成之一變化例之圖。

圖24係顯示圖1之感測器像素及讀出電路之電路構成之一變化例之圖。

圖25係顯示圖1之感測器像素及讀出電路之電路構成之一變化例之圖。

圖26係顯示圖4之剖面構成之一變化例之圖。

圖27係顯示圖4之剖面構成之一變化例之圖。

圖28係顯示圖26、圖27之2個AMP之平面構成例之圖。

圖29係顯示圖4之剖面構成之一變化例之圖。

圖30係顯示圖4之剖面構成之一變化例之圖。

圖31係顯示圖29、圖30之4個AMP及SEL之平面構成例之圖。

圖32係顯示圖31之平面構成之一變化例之圖。

圖33係顯示圖4之剖面構成之一變化例之圖。

圖34係顯示圖4之剖面構成之一變化例之圖。

圖35係顯示圖4之剖面構成之一變化例之圖。

圖36係顯示圖4之剖面構成之一變化例之圖。

圖37係顯示圖4之剖面構成之一變化例之圖。

圖38係顯示圖4之剖面構成之一變化例之圖。

圖39係顯示圖22之剖面構成之一變化例之圖。

圖40係顯示圖23之剖面構成之一變化例之圖。

圖41係顯示圖33之剖面構成之一變化例之圖。

圖42係顯示圖34之剖面構成之一變化例之圖。

圖43係顯示圖2之電路構成之變化例之圖。

圖44係顯示具備圖43之電路構成之感測器像素之剖面構成之一變化例的圖。

圖45係顯示具備上述實施形態及其變化例之攝像元件之攝像系統之概略構成之一例的圖。

圖46係顯示圖45之攝像系統之攝像程序之一例的圖。

圖47係顯示車輛控制系統之概略構成之一例之方塊圖。

圖48係顯示車外資訊檢測部及攝像部之設置位置之一例之說明圖。

圖49係顯示內視鏡手術系統之概略構成之一例之圖。

圖50係顯示相機頭及CCU之功能構成之一例之方塊圖。

圖51係顯示將上述實施形態等之攝像元件之構成應用於半導體元件之例之圖。

圖52係顯示將上述實施形態等之攝像元件之構成應用於半導體元件之例之圖。

【實施方式】**【0010】**

以下，針對本發明之實施形態，參照圖式詳細地說明。此外，說明係按照以下之順序進行。

1.實施形態(攝像元件)

AMP之閘極形成於垂直面之例(圖1～圖5)

2.變化例(攝像元件)

變化例A：形成4端子構造之例(圖6)

變化例B：形成雙閘極構造之例(圖7～圖9)

變化例C：形成三閘極構造之例(圖10)

變化例D：RST、SEL之閘極亦形成於垂直面之例(圖11～圖15)

變化例E：形成有FDG之例(圖16～圖21)

變化例F：將AMP設置於元件分離部上之例(圖22、圖23)

變化例G：將複數個AMP並聯連接，且

經由連接墊連接FD與AMP之例(圖24～圖32)

變化例H：共有FD之例(圖33～圖38)

變化例I：將AMP之閘極直接連接於FD之例(圖39～圖42)

變化例J：讀出電路就每一感測器像素各設置1個之例(圖43、圖44)

3.應用例

將上述實施形態及其變化例之攝像元件

應用於攝像系統之例(圖45、圖46)

4.應用例

應用例1…將上述實施形態及其變化例之攝像元件

應用於移動體之例(圖47、圖48)

應用例2…將上述實施形態及其變化例之攝像元件

應用於手術系統之例(圖49、圖50)

5.其他之應用例

將上述實施形態等之攝像元件之構成應用於半導體元件之例
(圖51、圖52)

【0011】

<1.實施形態>

[構成]

針對本發明之一實施形態之攝像元件1進行說明。攝像元件1例如係包含CMOS(Complementary Metal Oxide Semiconductor，互補式金屬氧化物半導體)影像感測器等之背面照射型影像感測器。攝像元件1藉由接收來自被攝體之光並進行光電轉換，產生圖像信號，而拍攝圖像。攝像元件1輸出與入射光相應之像素信號。

【0012】

所謂背面照射型影像感測器係為下述構成之影像感測器，即：在供來自被攝體之光入射之受光面與設置有驅動各像素之電晶體等之配線之配線層之間設置接收來自被攝體之光並轉換為電信號之光電二極體等之光電轉換部。此外，本發明並不限定於對於CMOS影像感測器之應用。

【0013】

圖1係顯示本發明之一實施形態之攝像元件1之概略構成之一例者。攝像元件1具備3個基板(第1基板10、第2基板20、第3基板30)。攝像元件1係將3個基板(第1基板10、第2基板20、第3基板30)貼合而構成之三維構

造之攝像裝置。第1基板10、第2基板20及第3基板30被依序積層。

【0014】

第1基板10具有呈行列狀配置有進行光電轉換之複數個感測器像素12之像素區域13。像素區域13形成於半導體基板11。第2基板20具有輸出基於自感測器像素12輸出之電荷之像素信號之複數個讀出電路22。複數個讀出電路22形成於半導體基板21，例如就每1個感測器像素12各分配1個。第2基板20具有：在列方向延伸之複數條像素驅動線23、及在行方向延伸之複數條垂直信號線24。第3基板30具有處理像素信號之邏輯電路32。邏輯電路32形成於半導體基板31。邏輯電路32例如具有：垂直驅動電路33、行信號處理電路34、水平驅動電路35及系統控制電路36。邏輯電路32(具體而言水平驅動電路35)將每一感測器像素12之輸出電壓 V_{out} 輸出至外部。

【0015】

垂直驅動電路33例如以列單位依序選擇複數個感測器像素12。行信號處理電路34例如對於從由垂直驅動電路33選擇之列之各感測器像素12輸出之像素信號，進行相關雙取樣(Correlated Double Sampling : CDS)處理。行信號處理電路34例如藉由施以CDS處理而提取像素信號之信號位準，並保持與各感測器像素12之受光量相應之像素資料。水平驅動電路35例如將由行信號處理電路34保持之像素資料依序輸出至外部。系統控制電路36例如控制邏輯電路32內之各區塊(垂直驅動電路33、行信號處理電路34及水平驅動電路35)之驅動。

【0016】

圖2係顯示感測器像素12及讀出電路22之一例者。以下，如圖2所

示，針對4個感測器像素12共有1個讀出電路22之情形進行說明。此處，所謂「共有」係意指將4個感測器像素12之輸出輸入至共通之讀出電路22。

【0017】

各感測器像素12具有相互共通之構成要素。在圖2中，為了將各感測器像素12之構成要素相互區別，而在各感測器像素12之構成要素之符號之末尾賦予辨識編號(1、2、3、4)。以下，雖然在必須將各感測器像素12之構成要素相互區別之情形下，於各感測器像素12之構成要素之符號之末尾賦予辨識編號，但在無須將各感測器像素12之構成要素相互區別之情形下，設為省略各感測器像素12之構成要素之符號之末尾之辨識編號者。

【0018】

各感測器像素12例如具有：光電二極體PD；傳送電晶體TR，其與光電二極體PD電性連接；浮動擴散部FD，其等暫時保持經由傳送電晶體TR自光電二極體PD傳送之電荷。光電二極體PD相當於本發明之「光電轉換部」之一具體例。光電二極體PD進行光電轉換而產生與受光量相應之電荷。光電二極體PD之陰極電性連接於傳送電晶體TR之源極，光電二極體PD之陽極電性連接於基準電位線(例如接地)。傳送電晶體TR之汲極電性連接於浮動擴散部FD，傳送電晶體TR之閘極電性連接於像素驅動線23。傳送電晶體TR例如為CMOS(Complementary Metal Oxide Semiconductor，互補式金屬氧化物半導體)電晶體。

【0019】

共有1個讀出電路22之各感測器像素12之浮動擴散部FD相互電性連接，且電性連接於共通之讀出電路22之輸入端。讀出電路22例如具有：

重置電晶體RST、選擇電晶體SEL、及放大電晶體AMP。此外，選擇電晶體SEL可根據需要而省略。重置電晶體RST之源極(讀出電路22之輸入端)電性連接於浮動擴散部FD，重置電晶體RST之汲極電性連接於電源線VDD及放大電晶體AMP之汲極。重置電晶體RST之閘極電性連接於像素驅動線23(參照圖1)。放大電晶體AMP之源極電性連接於選擇電晶體SEL之汲極，放大電晶體AMP之閘極電性連接於重置電晶體RST之源極。選擇電晶體SEL之源極(讀出電路22之輸出端)電性連接於垂直信號線24，選擇電晶體SEL之閘極電性連接於像素驅動線23(參照圖1)。

【0020】

傳送電晶體TR在傳送電晶體TR成為導通狀態時，將光電二極體PD之電荷傳送至浮動擴散部FD。傳送電晶體TR之閘極(傳送閘極TG)例如如後述之圖3所示般自半導體基板11之表面延伸至貫通p井層42且到達PD 41之深度。重置電晶體RST將浮動擴散部FD之電位重置為特定之電位。在重置電晶體RST成為導通狀態時，將浮動擴散部FD之電位重置為電源線VDD之電位。選擇電晶體SEL控制來自讀出電路22之像素信號之輸出時序。放大電晶體AMP產生與由浮動擴散部FD保持之電荷之位準相應之電壓之信號，而作為像素信號。放大電晶體AMP構成源極隨耦器型放大器，係輸出與在光電二極體PD產生之電荷之位準相應之電壓之像素信號者。放大電晶體AMP在選擇電晶體SEL成為導通狀態時將浮動擴散部FD之電位放大，將與該電位相應之電壓經由垂直信號線24輸出至行信號處理電路34。重置電晶體RST、放大電晶體AMP及選擇電晶體SEL例如為CMOS電晶體。

【0021】

此外，選擇電晶體SEL可設置於電源線VDD與放大電晶體AMP之間。此情形下，重置電晶體RST之汲極電性連接於電源線VDD及選擇電晶體SEL之汲極。選擇電晶體SEL之源極電性連接於放大電晶體AMP之汲極，選擇電晶體SEL之閘極電性連接於像素驅動線23(參照圖1)。放大電晶體AMP之源極(讀出電路22之輸出端)電性連接於垂直信號線24，放大電晶體AMP之閘極電性連接於重置電晶體RST之源極。

【0022】

圖3係顯示攝像元件1之垂直方向之剖面構成之一例者。在圖3中例示在攝像元件1中與感測器像素12對向之部位之剖面構成。圖4係將攝像元件1之第1基板10及第2基板20之連接部位放大而顯示者。攝像元件1依序積層第1基板10、第2基板20及第3基板30而構成，進而在第1基板10之背面側(光入射面側)具備彩色濾光器40及受光透鏡50。彩色濾光器40及受光透鏡50例如分別就每一感測器像素12各設置1個。即，攝像元件1係背面照射型攝像裝置。

【0023】

第1基板10係在半導體基板11上積層絕緣層46而構成。絕緣層46相當於本發明之「絕緣層」之一具體例。絕緣層46由例如SiO₂、或SiN等之無機絕緣材料構成。第1基板10具有絕緣層46，而作為層間絕緣膜51之一部分。絕緣層46設置於半導體基板11與後述之半導體基板21之間隙。即，半導體基板21介隔著絕緣層46積層於半導體基板11。半導體基板11由矽基板構成。半導體基板11例如在表面之一部分及其附近具有p井層42，在其以外之區域(較p井層42更深之區域)具有與p井層42為不同導電型之PD 41。p井層42由p型之半導體區域構成。PD 41由與p井層42為不同導電型

(具體而言n型)之半導體區域構成。半導體基板11在p井層42內具有浮動擴散部FD，而作為與p井層42為不同導電型(具體而言n型)之半導體區域。

【0024】

第1基板10(半導體基板11)就每一感測器像素12具有光電二極體PD、傳送電晶體TR及浮動擴散部FD。第1基板10形成在半導體基板11之表面側(與光入射面側為相反側、第2基板20側)之部分設置有傳送電晶體TR及浮動擴散部FD之構成。第1基板10(半導體基板11)具有將各感測器像素12分離之元件分離部43。元件分離部43在半導體基板11之法線方向(相對於半導體基板11之表面垂直之方向)延伸而形成。元件分離部43設置於相互相鄰之2個感測器像素12之間。元件分離部43將相互相鄰之感測器像素12彼此電性分離。元件分離部43由例如氧化矽構成。元件分離部43例如貫通半導體基板11。

【0025】

第1基板10例如更具有p井層44，該p井層44為元件分離部43之側面且與光電二極體PD側之面相接。p井層44由與光電二極體PD為不同導電型(具體而言p型)之半導體區域構成。第1基板10例如更具有與半導體基板11之背面相接之固定電荷膜45。固定電荷膜45為了抑制產生起因於半導體基板11之受光面側之界面狀態的暗電流，而帶負電。固定電荷膜45例如由具有負的固定電荷之絕緣膜形成。作為此絕緣膜之材料，例如可舉出氧化鉛、氧化銻、氧化鋁、氧化鈦或氧化鉭。藉由固定電荷膜45誘發之電場，而在半導體基板11之受光面側之界面形成電洞蓄積層。藉由該電洞蓄積層而抑制產生來自界面之電子。彩色濾光器40設置於半導體基板11之背面側。彩色濾光器40例如與固定電荷膜45相接地設置，設置於介隔著

固定電荷膜45與感測器像素12對向之位置。受光透鏡50例如與彩色濾光器40相接地設置，設置於介隔著彩色濾光器40及固定電荷膜45與感測器像素12對向之位置。

【0026】

第2基板20係在半導體基板21上積層絕緣層52而構成。絕緣層52由例如SiO₂、或SiN等之無機絕緣材料構成。第2基板20具有絕緣層52，而作為層間絕緣膜51之一部分。絕緣層52設置於半導體基板21與半導體基板31之間隙。半導體基板21由矽基板構成。第2基板20(半導體基板21)就每4個感測器像素12具有1個讀出電路22。第2基板20形成在半導體基板21之表面側(第3基板30側)之部分設置有讀出電路22之構成。第2基板20將半導體基板21之背面朝向半導體基板11之表面側而貼合於第1基板10。第2基板20進而在與半導體基板21相同之層內具有貫通半導體基板21之絕緣層53。絕緣層53由例如SiO₂、或SiN等之無機絕緣材料構成。第2基板20具有絕緣層53，而作為層間絕緣膜51之一部分。絕緣層53設置為覆蓋放大電晶體AMP之側面、及後述之貫通配線47、48之側面等。

【0027】

包含第1基板10及第2基板20之積層體具有：層間絕緣膜51、及設置於層間絕緣膜51內之複數個連接部54。上述積層體就每一感測器像素12具有1個連接部54。連接部54在半導體基板21之法線方向延伸。第1基板10及第2基板20藉由複數個連接部54而相互電性連接。具體而言，連接部54與浮動擴散部FD、及放大電晶體AMP之閘極電極74(後述)之下端連結，且電性連接於對應之浮動擴散部FD及放大電晶體AMP之閘極電極74。

【0028】

包含第1基板10及第2基板20之積層體更具有設置於層間絕緣膜51內之貫通配線47、48(參照後述之圖5)。上述積層體就每一感測器像素12具有1條貫通配線47、及1條貫通配線48。貫通配線47、48分別在半導體基板21之法線方向延伸，貫通層間絕緣膜51中之包含絕緣層53之部位而設置。第1基板10及第2基板20藉由貫通配線47、48而相互電性連接。具體而言，貫通配線47電性連接於半導體基板11之p井層42、及第2基板20內之配線。貫通配線48電性連接於傳送閘極TG及像素驅動線23。

【0029】

第2基板20例如在絕緣層52內具有與讀出電路22及半導體基板21電性連接之複數個連接部59。第2基板20例如進一步在絕緣層52上具有配線層56。配線層56例如具有：絕緣層57、及設置於絕緣層57內之複數條像素驅動線23及複數條垂直信號線24。配線層56例如進一步在絕緣層57內將複數條連接配線55就每一讀出電路22各具有1條。連接配線55將放大電晶體AMP之閘極電極74與重置電晶體RST之源極相互電性連接。此處，貫通配線47、48之總數多於第1基板10中所含之感測器像素12之總數，成為第1基板10中所含之感測器像素12之總數之2倍。又，貫通配線47、48及連接部54之總數多於第1基板10中所含之感測器像素12之總數，成為第1基板10中所含之感測器像素12之總數之3倍。

【0030】

配線層56例如進一步在絕緣層57內具有複數個墊電極58。各墊電極58由例如Cu(銅)、Al(鋁)等之金屬形成。各墊電極58露出於配線層56之表面。各墊電極58用於第2基板20與第3基板30之電性連接、及第2基板20與

第3基板30之貼合。複數個墊電極58例如就每一像素驅動線23及垂直信號線24各設置1個。此處，墊電極58之總數(或，墊電極58與墊電極64(後述)之接合之總數)少於第1基板10中所含之感測器像素12之總數。

【0031】

第3基板30例如在半導體基板31上積層層間絕緣膜61而構成。此外，由於第3基板30如後述般以表面側之面彼此貼合於第2基板20，故在針對第3基板30內之構成進行說明時，上下之說明與圖式中之上下方向相反。半導體基板31由矽基板構成。第3基板30形成在半導體基板31之表面側之部分設置有邏輯電路32之構成。第3基板30例如進一步在層間絕緣膜61上具有配線層62。配線層62例如具有：絕緣層63、及設置於絕緣層63內之複數個墊電極64。複數個墊電極64與邏輯電路32電性連接。各墊電極64由例如Cu(銅)形成。各墊電極64露出於配線層62之表面。各墊電極64用於第2基板20與第3基板30之電性連接、及第2基板20與第3基板30之貼合。又，墊電極64可不必要為複數個，即便為1個亦可與邏輯電路32電性連接。第2基板20及第3基板30藉由墊電極58、64彼此之接合而相互電性連接。即，傳送電晶體TR之閘極(傳送閘極TG)經由連接部54、墊電極58、64電性連接於邏輯電路32。第3基板30將半導體基板31之表面朝向半導體基板21之表面側而貼合於第2基板20。

【0032】

如圖3、圖4所示，第1基板10與第2基板20藉由連接部54而相互電性連接。又，如圖3所示，第2基板20與第3基板30藉由墊電極58、64彼此之接合而相互電性連接。此處，由於讀出電路22形成於第2基板20，邏輯電路32形成於第3基板30，故將用於將第2基板20與第3基板30相互電性連接

之構造和用於將第1基板10與第2基板20相互電性連接之構造相比，可以更自由之佈局形成用於配置或連接之接點之數目等。因而，可利用墊電極58、64彼此之接合，作為將第2基板20與第3基板30相互電性連接之構造。

【0033】

圖5係顯示攝像元件1之水平方向之剖面構成之一例者。圖5之上側之圖係顯示圖3之剖面Sec1中之剖面構成之一例的圖，圖5之下側之圖係顯示圖3之剖面Sec2中之剖面構成之一例的圖。在圖5中例示在第1方向H及第2方向V排列有4組2×2之4個感測器像素12之構成，此外，在圖5之上側之剖視圖中，於顯示圖3之剖面Sec1中之剖面構成之一例之圖中重合顯示半導體基板11之表面構成之一例之圖，且省略絕緣層46。又，在圖5之下側之剖視圖中，於顯示圖3之剖面Sec2中之剖面構成之一例之圖中重合顯示半導體層21之表面構成之一例之圖。

【0034】

如圖5所示，複數個連接部54、複數條貫通配線48及複數條貫通配線47在第1基板10之面內於第1方向H(圖5之左右方向)呈帶狀排列地配置。此外，在圖5中例示覆數個連接部54、複數條貫通配線48及複數條貫通配線47在第1方向H呈2行排列地配置之情形。第1方向H與矩陣狀配置之複數個感測器像素12之2個排列方向(例如列方向及行方向)中之一個排列方向(例如行方向)平行。在共有讀出電路22之4個感測器像素12中，4個浮動擴散部FD例如介隔著元件分離部43相互接近地配置。在共有讀出電路22之4個感測器像素12中，4個傳送閘極TG以包圍4個浮動擴散部FD之方式配置，例如形成藉由4個傳送閘極TG形成圓環形狀之形狀。即，第1基板

10中所含之複數個浮動擴散部FD被均分為複數個群組。

【0035】

絕緣層53由在第1方向H延伸之複數個區塊構成。半導體基板21在第1方向H延伸，且由介隔著絕緣層53在與第1方向H正交之第2方向V排列地配置之複數個島狀之區塊21A構成。在各區塊21A中，例如設置有複數組重置電晶體RST、放大電晶體AMP及選擇電晶體SEL。由4個感測器像素12(即4個浮動擴散部FD)共有之1個讀出電路22由例如位於與4個感測器像素12對向之區域內之重置電晶體RST、放大電晶體AMP及選擇電晶體SEL構成。由4個感測器像素12共有之1個讀出電路22由例如絕緣層53之左鄰之區塊21A內之放大電晶體AMP、絕緣層53之右鄰之區塊21A內之重置電晶體RST及選擇電晶體SEL構成。即，複數個讀出電路22被均分於上述之每一群組，就上述之每一群組各分配1個。

【0036】

相互相鄰之4個連接部54例如與放大電晶體AMP之閘極電極74之下端相接，且與放大電晶體AMP之閘極電極74電性連接。相互相鄰之4個連接部54例如進一步經由放大電晶體AMP之閘極電極74、連接配線55及連接部59電性連接於重置電晶體RST之閘極。即，4個浮動擴散部FD藉由與閘極電極74之下端經由連接部54連結，而與對應之放大電晶體AMP電性連接。此外，浮動擴散部FD可藉由與閘極電極74之下端直接連結，而與對應之放大電晶體AMP電性連接。

【0037】

其次，針對放大電晶體AMP、重置電晶體RST及選擇電晶體SEL進行說明。

【0038】

在本實施形態中，重置電晶體RST及選擇電晶體SEL例如如圖4、圖5所示般形成平面型。另一方面，放大電晶體AMP例如如圖4、圖5所示，在藉由對於半導體基板21之選擇性蝕刻而形成之開口之內側面內具有通道區域71、源極區域72及汲極區域73。即，放大電晶體AMP在與半導體基板21之表面交叉之面內具有通道區域71、源極區域72及汲極區域73。放大電晶體AMP更具有與通道區域71相接之閘極絕緣膜76，且具有介隔著該閘極絕緣膜76與通道區域71對向之閘極電極74。即，放大電晶體AMP形成垂直閘極型。放大電晶體AMP例如可為通道區域71、源極區域72及汲極區域73具有同一極性之無接面電晶體。

【0039】

閘極電極74由例如摻雜有雜質之多晶矽、經矽化物化之矽、或控制功函數之金屬材料等形成。閘極電極74在與通道區域71、源極區域72及汲極區域73之形成之面平行之方向(即，半導體基板21之厚度方向)延伸。即，在放大電晶體AMP中，通道寬度不受形成於第1基板10之感測器像素12之尺寸制約。閘極電極74進一步延伸至絕緣層46內。閘極電極74之下端與複數個連接部54相接，與由1個讀出電路22共有之複數個浮動擴散部FD電性連接。即，電性連接閘極電極74與浮動擴散部FD之配線不經由配線層56，而在閘極電極74與浮動擴散部FD之最短距離處形成。

【0040】

此外，在閘極電極74中，與通道區域71對向之部分、及連接於複數個連接部54之部分既可批次形成，也可在製造過程分別形成。於在製造過程中分別形成在閘極電極74中與通道區域71對向之部分、及連接於複數

個連接部54之部分之情形下，在閘極電極74中與通道區域71對向之部分、及連接於複數個連接部54之部分既可以互為相同之材料形成，也可以互不相同之材料形成。

【0041】

又，在本實施形態中，於通道區域71之上表面殘存選擇性蝕刻所使用之硬遮罩75，硬遮罩75不作為閘極絕緣膜發揮功能。

【0042】

[製造方法]

其次，針對攝像元件1之製造方法進行說明。

【0043】

首先，在半導體基板11形成p井層42、元件分離部43、及p井層44。其次，在半導體基板11形成光電二極體PD、傳送電晶體TR及浮動擴散部FD。藉此，在半導體基板11形成感測器像素12。之後，在半導體基板11上形成絕緣層46。

【0044】

此時，利用例如微影術或乾式蝕刻，將複數個連接部54、及與複數個連接部54之上部相接之閘極電極74之一部分(以下，稱為「閘極電極層74'」)預先形成於絕緣層46內。在去除在形成各連接部54及閘極電極層74'時產生之過多之材料時，利用例如乾式蝕刻或CMP等。如此，形成第1基板10。

【0045】

其次，在第1基板10(絕緣層46)上貼合半導體基板21。此時，根據需要將半導體基板21薄壁化。此時，將半導體基板21之厚度設為讀出電路

22之形成所需之膜厚。又，此時，可進行用於調整半導體基板21中所含之雜質濃度之佈植。

【0046】

其次，在半導體基板21之表面形成特定之圖案形狀之硬遮罩75。繼而，藉由對半導體基板21進行經由硬遮罩75之乾式蝕刻，而形成放大電晶體AMP之通道區域71。此時，藉由對半導體基板21予以過蝕刻，而使絕緣層46內之閘極電極層74'之表面露出。通道區域71位於形成於半導體基板21之開口之內側面。

【0047】

其次，藉由將形成於半導體基板21之開口之內側面氧化或成膜，而形成閘極絕緣膜76。此時，閘極絕緣膜76由例如SiO₂、或SiN、HfO₂等之高介電常數絕緣材料形成。繼而，當在包含閘極絕緣膜76之表面整體，利用例如經摻雜雜質之多晶矽、經矽化物化之Si(矽)或控制功函數之金屬材料等之導電性材料成膜後，以自對準將成膜之導電性材料予以蝕刻。藉此，在通道區域71之側面殘留導電性材料，在半導體基板21之上表面、半導體基板21之開口之底面中，去除導電性材料。此時，覆蓋閘極電極層74'之表面之氧化膜亦被去除。其結果為，閘極電極層74'之表面露出於半導體基板21之開口之底面。

【0048】

其次，在包含殘留之導電性材料、及閘極電極層74'之表面之表面整體，利用例如摻雜有雜質之多晶矽、經矽化物化之Si(矽)、W(鎢)或Cu(銅)等之低電阻材料成膜。繼而，利用例如微影術或乾式蝕刻，選擇性地去除低電阻材料。藉此，形成放大電晶體AMP之閘極電極74等。此

時，去除形成於不必要之部位之閘極絕緣膜76。

【0049】

其次，利用例如離子佈植、或固相擴散等，形成放大電晶體AMP之源極區域72及汲極區域73。藉此，在半導體基板21之開口之側面中之未由閘極電極74等被覆之部位，形成放大電晶體AMP之源極區域72及汲極區域73。

【0050】

其次，以將放大電晶體AMP等埋入之方式，將絕緣層53、52成膜。繼而，當在絕緣層52之特定之部位設置有開口後，在包含絕緣層52之開口之表面整體，利用例如摻雜有雜質之多晶矽、經矽化物化之Si(矽)、W(鎢)或Cu(銅)等之低電阻材料成膜。繼而，利用例如微影術或乾式蝕刻，選擇性地去除低電阻材料。藉此，形成複數個連接部59、複數條連接配線55、及複數條貫通配線47、48。

【0051】

之後，利用一般之方法，在複數條連接配線55上形成配線層56。藉此，形成第2基板20。再者，當利用一般之方法，在半導體基板31上形成層間絕緣膜61及配線層62後，將配線層62側朝向配線層56而將第3基板30貼合於第2基板20。藉此，形成第2基板20與第3基板30之電性連接。最後，將彩色濾光器40及受光透鏡50貼合於第1基板10之背面(受光面)。如此，製造本實施形態之攝像元件1。

【0052】

[效果]

其次，針對本實施形態之攝像元件1之效果進行說明。

【0053】

先前，二維構造之攝像元件之每一像素之面積之微細化藉由微細製程之導入及安裝密度之提高而逐漸實現。近年來，為了實現攝像元件之進一步小型化及像素之高密度化，而業界不斷開發三維構造之攝像元件。在三維構造之攝像元件中，例如，具有複數個光電轉換部之半導體基板、及具有產生與由各光電轉換部獲得之電荷之位準相應之電壓之信號之放大電晶體之半導體基板相互積層。然而，在利用配線連接下側之半導體基板與上側之半導體基板之情形下，有配線長變長，因寄生電容之增加而效率轉換劣化之虞。

【0054】

另一方面，在本實施形態中設置有放大電晶體AMP，該放大電晶體AMP在與半導體基板21之表面交叉之面內具有通道區域71、源極區域72及汲極區域73，且具有介隔著閘極絕緣膜76與通道區域71對向且與浮動擴散部FD電性連接之閘極電極74。藉此，可縮短連接放大電晶體AMP與浮動擴散部FD之配線長，而可降低寄生電容。其結果為，可抑制效率轉換之降低。

【0055】

又，在本實施形態中，閘極電極74在與通道區域71、源極區域72及汲極區域73之形成之面平行之方向(即，半導體基板21之厚度方向)延伸。藉此，在放大電晶體AMP中，由於通道寬度不受形成於第1基板10之感測器像素12之尺寸制約，故可增長通道寬度，減小放大電晶體AMP之導通電阻，而可謀求低雜訊化。又，在放大電晶體AMP中，由於可將通道區域放大，故可提高轉換效率。

【0056】

又，在本實施形態中，閘極電極74之下端與複數個連接部54相接，與由1個讀出電路22共有之複數個浮動擴散部FD電性連接。藉此，可將電性連接閘極電極74與浮動擴散部FD之配線不經由配線層56，而在閘極電極74與浮動擴散部FD之最短距離處形成。其結果為，可減小配線電容，而可抑制效率轉換之降低。

【0057】

<2.變化例>

以下，針對上述實施形態之攝像元件1之變化例進行說明。

【0058】

[變化例A]

在上述實施形態中，放大電晶體AMP形成完全空乏型之3端子(閘極、源極及汲極)器件構造。然而，在上述實施形態中，於半導體基板21例如如圖6所示般在通道區域71、源極區域72及汲極區域73之周圍具有井區域25之情形下，可對第2基板20設置與井區域25相接之連接部59，將該連接部59設為放大電晶體AMP之第4個端子。此情形下，由於可經由連接部59固定井區域25之電位，故可抑制放大電晶體AMP之基板浮遊效果，而可抑制特性不一。

【0059】

[變化例B]

在上述實施形態之放大電晶體AMP中，閘極電極74例如可如圖7、圖8、圖9所示般形成自與半導體基板21之表面平行之方向將通道區域71夾入之雙閘極構造。在圖9中顯示圖7之放大電晶體之平面構成例。此時，放

大電晶體AMP例如可為通道區域71、源極區域72及汲極區域73具有同一極性之無接面電晶體。又，閘極電極74由下述部分構成，即：第1部分電極74A及第2部分電極74B，其等自與半導體基板21之表面平行之方向將通道區域71夾入；及第3部分電極74C，其與該等第1部分電極74A及第2部分電極74B電性連接。此情形下，通道寬度可增加至2倍，而可進一步降低導通電阻，且可進行雜訊降低。

【0060】

[變化例C]

在上述實施形態之放大電晶體AMP中，閘極電極74例如可如圖8、圖10所示般形成自與半導體基板21之表面平行之方向將通道區域71夾入，且在與半導體基板21之表面交叉之方向上介隔著閘極絕緣膜76與通道區域71對向之三閘極構造。此時，放大電晶體AMP例如可為通道區域71、源極區域72及汲極區域73具有同一極性之無接面電晶體。又，閘極電極74由下述部分構成，即：第1部分電極74A及第2部分電極74B，其等自與半導體基板21之表面平行之方向將通道區域71夾入；及第3部分電極74C，其與該等第1部分電極74A及第2部分電極74B電性連接，且介隔著閘極絕緣膜76與通道區域71對向。此情形下，可將通道寬度增加至2倍以上，而可進一步降低導通電阻。亦可期待進一步之雜訊降低效果。

【0061】

[變化例D]

在上述實施形態及變化例A～C中，重置電晶體RST及選擇電晶體SEL亦可如例如圖11、圖12所示般形成與圖4所記載之放大電晶體AMP同樣之垂直閘極構造。此外，圖12係顯示圖11之重置電晶體RST及選擇電晶

體SEL之垂直方向之剖面構成例者。

【0062】

重置電晶體RST例如如圖12所示，在藉由對於半導體基板21之選擇性蝕刻而形成之開口之內側面內具有通道區域81、源極區域及汲極區域。即，重置電晶體RST在與半導體基板21之表面交叉之面內具有通道區域81、源極區域及汲極區域。重置電晶體RST更具有與通道區域81相接之閘極絕緣膜83，且具有介隔著該閘極絕緣膜83與通道區域81對向之閘極電極82。此外，在通道區域81之上表面殘存有選擇性蝕刻所使用之硬遮罩75，硬遮罩75不作為閘極絕緣膜發揮功能。

【0063】

閘極電極82由例如摻雜有雜質之多晶矽、經矽化物化之矽、或控制功函數之金屬材料等形成。閘極電極82在與通道區域81、源極區域及汲極區域之形成之面平行之方向(即，半導體基板21之厚度方向)延伸。即，在重置電晶體RST中，通道寬度不受形成於第1基板10之感測器像素12之尺寸制約。

【0064】

選擇電晶體SEL例如如圖12所示，在藉由對於半導體基板21之選擇性蝕刻而形成之開口之內側面內具有通道區域91、源極區域及汲極區域。即，選擇電晶體SEL在與半導體基板21之表面交叉之面內具有通道區域91、源極區域及汲極區域。選擇電晶體SEL更具有與通道區域91相接之閘極絕緣膜93，且具有介隔著該閘極絕緣膜93與通道區域91對向之閘極電極92。此外，在通道區域91之上表面殘存有選擇性蝕刻所使用之硬遮罩75，硬遮罩75不作為閘極絕緣膜發揮功能。

【0065】

閘極電極92由例如摻雜有雜質之多晶矽、經矽化物化之矽、或控制功函數之金屬材料等形成。閘極電極92在與通道區域91、源極區域及汲極區域之形成之面平行之方向(即，半導體基板21之厚度方向)延伸。即，在選擇電晶體SEL中，通道寬度不受形成於第1基板10之感測器像素12之尺寸制約。

【0066】

如此，在重置電晶體RST及選擇電晶體SEL亦形成與圖4所記載之放大電晶體AMP同樣之垂直閘極構造之情形下，在製造過程中，可以共通之製程形成放大電晶體AMP、重置電晶體RST及選擇電晶體SEL，而可將製造製程簡單化。又，此情形下，可將重置電晶體RST或選擇電晶體SEL之閘極電極與其他之配線(例如，用於驅動重置電晶體RST或選擇電晶體SEL之配線)直接連接。

【0067】

又，在上述實施形態及變化例A～C中，重置電晶體RST及選擇電晶體SEL亦可如例如圖13、圖14所示般形成與圖7所記載之放大電晶體AMP同樣之垂直閘極構造。此外，圖14係顯示圖13之重置電晶體RST及選擇電晶體SEL之垂直方向之剖面構成例者。

【0068】

重置電晶體RST例如如圖14所示，在藉由對於半導體基板21之選擇性蝕刻而形成之開口之內側面內具有通道區域81、源極區域及汲極區域。即，重置電晶體RST在與半導體基板21之表面交叉之面內具有通道區域81、源極區域及汲極區域。重置電晶體RST更具有與通道區域81相接之閘

極絕緣膜83，且具有介隔著該閘極絕緣膜83與通道區域81對向之閘極電極82。

【0069】

閘極電極82形成自與半導體基板21之表面平行之方向將通道區域81夾入之雙閘極構造。閘極電極82由下述部分構成，即：第1部分電極82A及第2部分電極82B，其等自與半導體基板21之表面平行之方向將通道區域81夾入；及第3部分電極82C，其與該等第1部分電極82A及第2部分電極82B電性連接。此情形下，通道寬度可增加至2倍，而可進一步降低導通電阻，且可進行雜訊降低。

【0070】

選擇電晶體SEL例如如圖14所示，在藉由對於半導體基板21之選擇性蝕刻而形成之開口之內側面內具有通道區域91、源極區域及汲極區域。即，選擇電晶體SEL在與半導體基板21之表面交叉之面內具有通道區域91、源極區域及汲極區域。選擇電晶體SEL更具有與通道區域91相接之閘極絕緣膜93，且具有介隔著該閘極絕緣膜93與通道區域91對向之閘極電極92。

【0071】

閘極電極92形成自與半導體基板21之表面平行之方向將通道區域91夾入之雙閘極構造。閘極電極92由下述部分構成，即：第1部分電極92A及第2部分電極92B，其等自與半導體基板21之表面平行之方向將通道區域91夾入；及第3部分電極92C，其與該等第1部分電極92A及第2部分電極92B電性連接。此情形下，通道寬度可增加至2倍，而可進一步降低導通電阻，且可進行雜訊降低。

【0072】

如此，在重置電晶體RST及選擇電晶體SEL亦形成與圖7所記載之雙閘極型放大電晶體AMP同樣之構造之情形下，在製造過程中，可以共通之製程形成放大電晶體AMP、重置電晶體RST及選擇電晶體SEL，而可將製造製程簡單化。又，此情形下，可將重置電晶體RST或選擇電晶體SEL之閘極電極與其他之配線(例如，用於驅動重置電晶體RST或選擇電晶體SEL之配線)直接連接。

【0073】

又，在上述實施形態及變化例A～C中，重置電晶體RST及選擇電晶體SEL亦可如例如圖13、圖15所示般成形成與圖10所記載之放大電晶體AMP同樣之垂直閘極構造。此外，圖15係顯示圖13之重置電晶體RST及選擇電晶體SEL之垂直方向之剖面構成例者。

【0074】

重置電晶體RST例如如圖15所示，在藉由對於半導體基板21之選擇性蝕刻而形成之開口之內側面內具有通道區域81、源極區域及汲極區域。即，重置電晶體RST在與半導體基板21之表面交叉之面內具有通道區域81、源極區域及汲極區域。重置電晶體RST更具有與通道區域81相接之閘極絕緣膜83，且具有介隔著該閘極絕緣膜83與通道區域81對向之閘極電極82。

【0075】

閘極電極82可形成自與半導體基板21之表面平行之方向將通道區域81夾入，且在與半導體基板21之表面交叉之方向上介隔著閘極絕緣膜83與通道區域81對向之三閘極構造。閘極電極82由下述部分構成，即：第1

部分電極82A及第2部分電極82B，其等自與半導體基板21之表面平行之方向將通道區域81夾入；及第3部分電極82C，其與該等第1部分電極82A及第2部分電極82B電性連接，且介隔著閘極絕緣膜83與通道區域81對向。此情形下，通道寬度可增加至2倍以上，而可進一步降低導通電阻。亦可期待進一步之雜訊降低效果。

【0076】

選擇電晶體SEL例如如圖15所示，在藉由對於半導體基板21之選擇性蝕刻而形成之開口之內側面內具有通道區域91、源極區域及汲極區域。即，選擇電晶體SEL在與半導體基板21之表面交叉之面內具有通道區域91、源極區域及汲極區域。選擇電晶體SEL更具有與通道區域91相接之閘極絕緣膜93，且具有介隔著該閘極絕緣膜93與通道區域91對向之閘極電極92。

【0077】

閘極電極92可形成自與半導體基板21之表面平行之方向將通道區域91夾入，且在與半導體基板21之表面交叉之方向上介隔著閘極絕緣膜93與通道區域91對向之三閘極構造。閘極電極92由下述部分構成，即：第1部分電極92A及第2部分電極92B，其等自與半導體基板21之表面平行之方向將通道區域91夾入；及第3部分電極92C，其與該等第1部分電極92A及第2部分電極92B電性連接，且介隔著閘極絕緣膜93與通道區域81對向。此情形下，通道寬度可增加至2倍以上，而可進一步降低導通電阻。亦可期待進一步之雜訊降低效果。

【0078】

如此，在重置電晶體RST及選擇電晶體SEL亦形成與放大電晶體

AMP同樣之構造之情形下，在製造過程中，可以共通之製程形成放大電晶體AMP、重置電晶體RST及選擇電晶體SEL，而可將製造製程簡單化。又，此情形下，可將重置電晶體RST或選擇電晶體SEL之閘極電極與其他之配線(例如，用於驅動重置電晶體RST或選擇電晶體SEL之配線)直接連接。

【0079】

[變化例E]

在上述實施形態及變化例A～D中，攝像元件1例如可如圖16所示般具有FD傳送電晶體FDG。此情形下，FD傳送電晶體FDG例如設置於重置電晶體RST之源極與放大電晶體AMP之閘極之間。

【0080】

FD傳送電晶體FDG在切換轉換效率時使用。一般而言，於在較暗之場所之攝影時，像素信號較小。在基於 $Q=CV$ 進行電荷電壓轉換時，若浮動擴散部FD之電容(FD電容C)較大，則在放大電晶體AMP轉換為電壓時之V變小。另一方面，在較亮之場所中，由於像素信號變大，故若FD電容C不大，則在浮動擴散部FD不會完全接收光電二極體PD之電荷。進而，FD電容C必須變大，以使在放大電晶體AMP轉換為電壓時之V不會變得過大(換言之變小)。基於其等，在將FD傳送電晶體FDG設為導通時，由於增加FD傳送電晶體FDG之量之閘極電容，故整體之FD電容C變大。另一方面，在將FD傳送電晶體FDG設為關斷時，整體之FD電容C變小。如此，藉由將FD傳送電晶體FDG進行導通關斷切換，而可將FD電容C設為可變，切換轉換效率。

【0081】

在上述實施形態中，FD傳送電晶體FDG例如如圖17所示般形成與重置電晶體RST及選擇電晶體SEL共通之構成(平面型)。又，在上述變化例A中，FD傳送電晶體FDG例如如圖18所示般形成與重置電晶體RST及選擇電晶體SEL共通之構成(平面型)。又，在上述變化例B、C中，FD傳送電晶體FDG例如如圖19所示般形成與重置電晶體RST及選擇電晶體SEL共通之構成(平面型)。又，在上述變化例D中，FD傳送電晶體FDG例如如圖20、圖21所示般形成與放大電晶體AMP共通之構成(垂直閘極型)。

【0082】

[變化例F]

在上述實施形態及變化例A～E中，放大電晶體AMP例如可如圖22、圖23所示般形成於與元件分離部43對向之位置。此情形下，在放大電晶體AMP形成上述之雙閘極構造或三閘極構造時，可將第1部分電極74A及第2部分電極74B各者連接於1個或複數個連接部54，且可經由1個或複數個連接部54電性連接於1個或複數個浮動擴散部FD。即，4個浮動擴散部FD藉由與第1部分電極74A或第2部分電極74B之下端經由連接部54連結，而與對應之放大電晶體AMP電性連接。此外，浮動擴散部FD可藉由與第1部分電極74A或第2部分電極74B之下端直接連結，而與對應之放大電晶體AMP電性連接。其結果為，可藉由放大電晶體AMP之閘極電極74進行複數個浮動擴散部FD之電性連接，而無須另行設置配線。因而，可降低寄生電容。其結果為，可抑制效率轉換之降低。

【0083】

又，在本變化例中，複數個浮動擴散部FD藉由與第1部分電極74A及

第2部分電極74B之任一者相接，而與對應之放大電晶體AMP電性連接。藉此，可藉由放大電晶體AMP之閘極電極74進行複數個浮動擴散部FD之電性連接，而無須另行設置配線。因而，可降低寄生電容。其結果為，可抑制效率轉換之降低。

【0084】

又，在本變化例中，與將放大電晶體AMP形成於與元件分離部43非對向之位置之情形相比，可在半導體基板21中之與元件分離部43非對向之位置形成放大電晶體AMP以外之元件。其結果為，由於能夠提高半導體基板21之積體度，故可將攝像元件1小型化。

【0085】

[變化例G]

在上述實施形態及變化例A～F中，讀出電路22例如可如圖24、圖25、圖26、圖27、圖28所示般具有相互並聯連接之複數個放大電晶體AMP。「相互並聯連接之複數個放大電晶體AMP」也可謂在特定之方向排列配置之具有複數組通道區域71、源極區域72及汲極區域73、及介隔著閘極絕緣膜76與各通道區域71對向配置之閘極電極74的1個放大電晶體。在圖26中顯示雙閘極型之2個放大電晶體AMP相互並聯連接之例，在圖27中顯示三閘極型之2個放大電晶體AMP相互並聯連接之例。在圖28中顯示圖26、圖27所記載之相互並聯連接之2個放大電晶體AMP之平面構成例。在相互並聯連接之2個放大電晶體AMP中，一個放大電晶體AMP與另一放大電晶體AMP例如可如圖28所示般共有第1部分電極74A。

【0086】

此情形下，讀出電路22可具有就上述之群組之每一者各分配1個之複

數個連接墊77。此情形下，進而，在各上述之群組中，複數個浮動擴散部FD可經由連接墊77與對應之放大電晶體AMP電性連接。藉此，與將連接部59連接於浮動擴散部FD之情形相比，可減小浮動擴散部FD。其結果為，可將攝像元件1小型化。

【0087】

在本變化例之讀出電路22中，包含相互並聯連接之複數個放大電晶體AMP之複數組放大電晶體群例如可如圖29、圖30、圖31、圖32所示般藉由連接配線55而相互並聯連接。在圖29中顯示雙閘極型之2組放大電晶體群相互並聯連接之例，在圖30中顯示三閘極型之2組放大電晶體群相互並聯連接之例。在圖31中顯示圖29、圖30所記載之放大電晶體群、及選擇電晶體SEL之平面構成例。在圖32中顯示圖31之平面構成之一變化例。在圖32中顯示設置垂直閘極型之選擇電晶體SEL，而取代圖31之平面型選擇電晶體SEL之情形下之平面構成例。如圖31、圖32所示，2個放大電晶體群及選擇電晶體SEL相互個別地形成於區塊21A。

【0088】

此情形下，可容易增加屬上述之群組之感測器像素12(浮動擴散部FD)之數目。在上述實施形態及變化例A～F之讀出電路22中，可將形成共有2×2像素者設為例如共有2×4像素。

【0089】

[變化例H]

在上述實施形態及變化例A～G之讀出電路22中，元件分離部43例如可如圖33、圖34、圖35、圖36、圖37、圖38所示般，不貫通半導體基板11，自半導體基板11之受光面(背面)形成至不到達半導體基板11之上表面

(形成浮動擴散部FD等之面)之深度。在圖33中顯示雙閘極型之2組放大電晶體群相互並聯連接之例，在圖34中顯示三閘極型之2組放大電晶體群相互並聯連接之例。在圖35中例示雙閘極型放大電晶體AMP之第1部分電極74A及第2部分電極74B之兩者與浮動擴散部FD相接之情形，在圖36中例示三閘極型放大電晶體AMP之第1部分電極74A及第2部分電極74B之兩者與浮動擴散部FD相接之情形。在圖37中顯示雙閘極型之2組放大電晶體群相互並聯連接之例，在圖38中顯示三閘極型之2組放大電晶體群相互並聯連接之例。

【0090】

此情形下，複數個光電二極體PD中之相互鄰接之複數個光電二極體PD可共有浮動擴散部FD。此時，複數個放大電晶體AMP被均分於由複數個光電二極體PD共有之每一浮動擴散部FD，就由複數個光電二極體PD共有之每一浮動擴散部FD各分配1個。進而，閘極電極74與由複數個光電二極體PD共有之浮動擴散部FD電性連接。藉此，由於與浮動擴散部FD不被共有之情形相比，可提高半導體基板11之積體度，故可將攝像元件1小型化。

【0091】

[變化例I]

在上述實施形態及變化例A～H之讀出電路22中，放大電晶體AMP之閘極電極74例如可如圖39、圖40、圖41、圖42所示般直接與浮動擴散部FD相接。此時，放大電晶體AMP之閘極電極74在積層方向延伸，放大電晶體AMP之閘極電極74之下端直接與浮動擴散部FD相接。此外，在圖39中記載圖22所記載之剖面構成之一變化例。在圖40中記載圖23所記載之

剖面構成之一變化例。在圖41中記載圖33所記載之剖面構成之一變化例。在圖42中記載圖34所記載之剖面構成之一變化例。此情形下，由於可省略連接放大電晶體AMP之閘極電極74與浮動擴散部FD之連接部54，故可將製造工序削減省略連接部54之量。又，由於自浮動擴散部FD朝放大電晶體AMP之閘極電極74之振動傳遞距離變短，故信號傳送變快，可降低雜訊。

【0092】

[變化例J]

在上述實施形態及變化例A～I之讀出電路22中，讀出電路22例如可如圖43所示般就每一感測器像素12各設置1個。此情形下，放大電晶體AMP之閘極電極74例如可如圖44所示般直接與浮動擴散部FD相接。此時，放大電晶體AMP之閘極電極74在積層方向延伸，放大電晶體AMP之閘極電極74之下端直接與浮動擴散部FD相接。此情形下，由於可省略連接放大電晶體AMP之閘極電極74與浮動擴散部FD之連接部54，故可將製造工序削減省略連接部54之量。又，由於自浮動擴散部FD朝放大電晶體AMP之閘極電極74之振動傳遞距離變短，故信號傳送變快，可降低雜訊。

【0093】

[變化例K]

在上述實施形態及變化例A～J之第2基板20中，能夠構成讀出電路22之放大電晶體AMP、重置電晶體RST、選擇電晶體SEL形成於相同之半導體基板21。然而，例如，在上述實施形態及變化例A～J之第2基板20中，可行的是，將讀出電路22中所含之至少1個電晶體形成於半導體基板21，

將其餘之電晶體形成於與半導體基板11及21不同之半導體基板21A。此時，第2基板20雖未圖示，但例如，可藉由在半導體基板21上形成絕緣層52、57、連接部59、連接配線55，進而積層半導體基板21A而形成。半導體基板21A在與層間絕緣膜51之位置關係中，可積層於與半導體基板11側為相反側之區域內，而形成所期望之電晶體。作為一例，可在半導體基板21形成放大電晶體AMP，將重置電晶體RST及/或選擇電晶體SEL形成於半導體基板21A。

【0094】

又，可對於上述實施形態及變化例A～J之第2基板20，設置複數個新的半導體基板，且在各者設置讀出電路22中所含之所期望之電晶體。作為一例，可在半導體基板21形成放大電晶體AMP。進而，可在半導體基板21上積層絕緣層、連接部、連接配線，在其上積層半導體基板21A，而在半導體基板21A形成重置電晶體RST。可在半導體基板21A上積層絕緣層、連接部、連接配線，在其上積層半導體基板21B，而在半導體基板21B形成選擇電晶體SEL。形成於半導體基板21、21A、21B之電晶體可為構成讀出電路22之任一電晶體。

【0095】

如此，藉由在第2基板20設置複數個半導體基板，而可減小1個讀出電路22所佔據之半導體基板21之面積。若可減小各讀出電路22之面積，或將各電晶體微細化，而也可減小晶片之面積。又，可將能夠構成讀出電路22之放大電晶體AMP、重置電晶體RST、選擇電晶體SEL中之所期望之電晶體之面積放大。尤其是，藉由將放大電晶體AMP之面積放大，而也可期待雜訊降低效果。

【0096】**<3.應用例>**

圖45係顯示具備上述實施形態及其變化例之攝像元件1之攝像系統2之概略構成之一例者。

【0097】

攝像系統2係例如數位靜態相機或視訊攝影機等之攝像裝置、或智慧型手機或平板型終端等之可攜式終端裝置等之電子機器。攝像系統2例如具備：上述實施形態及其變化例之攝像元件1、光學系統141、快門裝置142、控制電路143、DSP電路144、圖框記憶體145、顯示部146、記憶部147、操作部148及電源部149。在攝像系統2中，上述實施形態及其變化例之攝像元件1、DSP電路144、圖框記憶體145、顯示部146、記憶部147、操作部148及電源部149經由匯流排線150相互連接。

【0098】

光學系統141具有1片或複數片透鏡而構成，將來自被攝體之光(入射光)導引至攝像元件1，而使其在攝像元件1之受光面成像。快門裝置142配置於光學系統141及攝像元件1之間，依照控制電路143之控制而控制朝攝像元件1之光照射期間及遮光期間。攝像元件1與經由光學系統141及快門裝置142在受光面成像之光相應地在一定期間內蓄積信號電荷。蓄積於攝像元件1之信號電荷依照自控制電路143供給之驅動信號(時序信號)傳送至DSP電路144，而作為像素信號(圖像資料)。即，攝像元件1接收經由光學系統141及快門裝置142入射之像光(入射光)，並將與接收之像光(入射光)相應之像素信號輸出至DSP電路144。控制電路143輸出控制攝像元件1之傳送動作、及快門裝置142之快門動作之驅動信號，而驅動攝像元件1及

快門裝置142。

【0099】

DSP電路144係處理自攝像元件1輸出之像素信號(圖像資料)之信號處理電路。圖框記憶體145以圖框單位暫時地保持經DSP電路144處理之圖像資料。顯示部146包含例如液晶面板或有機EL(Electro Luminescence，電致發光)面板等之面板型顯示裝置，且顯示由攝像元件1拍攝之動畫或靜畫。記憶部147將由攝像元件1拍攝之動畫或靜畫之圖像資料記錄於半導體記憶體或硬碟等之記錄媒體。操作部148依照使用者之操作發出針對攝像系統2具有之各種功能之操作指令。電源部149將成為攝像元件1、DSP電路144、圖框記憶體145、顯示部146、記憶部147、及操作部148之動作電源之各種電源對該等供給對象適宜供給。

【0100】

其次，針對攝像系統2之攝像程序進行說明。

【0101】

圖46顯示攝像系統2之攝像動作之流程圖之一例。使用者藉由操作操作部148而指示攝像開始(步驟S101)。如是，操作部148將攝像指令發送至控制電路143(步驟S102)。控制電路143在接收到攝像指令時，開始快門裝置142及攝像元件1之控制。攝像元件1(具體而言係系統控制電路32d)藉由控制電路143之控制而執行利用特定之攝像方式之攝像(步驟S103)。快門裝置142藉由控制電路143之控制而控制朝攝像元件1之光照射期間及遮光期間。

【0102】

攝像元件1將藉由攝像而獲得之圖像資料輸出至DSP電路144。此

處，所謂圖像資料係基於由浮動擴散部FD暫時保持之電荷而產生之像素信號之所有像素份額之資料。DSP電路144基於自攝像元件1輸入之圖像資料進行特定之信號處理(例如雜訊降低處理等)(步驟S104)。DSP電路144使已進行特定之信號處理之圖像資料保持於圖框記憶體145，圖框記憶體145使圖像資料記憶於記憶部147(步驟S105)。如此，進行攝像系統2之攝像。

【0103】

在本應用例中，將上述實施形態及其變化例之攝像元件1應用於攝像系統2。藉此，由於可將攝像元件1小型化或高精細化，故可提供一種小型或高精細之攝像系統2。

【0104】

<4.應用例>

[應用例1]

本發明之技術(本發明)可對於各種產品應用。例如，本發明之技術可實現為搭載於汽車、電動汽車、油電混合汽車、機車、自行車、個人移動性裝置、飛機、無人機、船舶、機器人等任一種類之移動體之裝置。

【0105】

圖47係顯示作為可應用本發明之技術之移動體控制系統之一例之車輛控制系統之概略構成例的方塊圖。

【0106】

車輛控制系統12000具備經由通訊網路12001連接之複數個電子控制單元。在圖47所示之例中，車輛控制系統12000具備：驅動系統控制單元12010、車體系統控制單元12020、車外資訊檢測單元12030、車內資訊檢

測單元12040、及綜合控制單元12050。又，作為綜合控制單元12050之功能構成，圖示有微電腦12051、聲音圖像輸出部12052、及車載網路I/F(interface，介面)12053。

【0107】

驅動系統控制單元12010依照各種程式控制與車輛之驅動系統相關聯之裝置之動作。例如，驅動系統控制單元12010作為內燃機或驅動用馬達等之用於產生車輛之驅動力之驅動力產生裝置、用於將驅動力傳遞至車輪之驅動力傳遞機構、調節車輛之舵角之轉向機構、及產生車輛之制動力之制動裝置等的控制裝置而發揮功能。

【0108】

車體系統控制單元12020依照各種程式控制裝備於車體之各種裝置之動作。例如，車體系統控制單元12020作為無鑰匙門禁系統、智慧型鑰匙系統、電動車窗裝置、或頭燈、尾燈、煞車燈、方向燈或霧燈等各種燈之控制裝置發揮功能。此情形下，可對車體系統控制單元12020輸入自代替鑰匙之可攜式機發出之電波或各種開關之信號。車體系統控制單元12020受理該等電波或信號之輸入，而控制車輛之門鎖裝置、電動車窗裝置、燈等。

【0109】

車外資訊檢測單元12030檢測搭載車輛控制系統12000車輛之外部之資訊。例如，於車外資訊檢測單元12030連接有攝像部12031。車外資訊檢測單元12030使攝像部12031拍攝車外之圖像，且接收所拍攝之圖像。車外資訊檢測單元12030可基於接收到之圖像，進行人、車、障礙物、標識或路面上之文字等之物體檢測處理或距離檢測處理。

【0110】

攝像部12031係接收光且輸出與該光之受光量相應之電信號之光感測器。攝像部12031可將電信號作為圖像輸出，亦可作為測距之資訊而輸出。又，攝像部12031所接收之光可為可見光，也可為紅外線等之非可見光。

【0111】

車內資訊檢測單元12040檢測車內之資訊。在車內資訊檢測單元12040連接有例如檢測駕駛者之狀態之駕駛者狀態檢測部12041。駕駛者狀態檢測部12041包含例如拍攝駕駛者之相機，車內資訊檢測單元12040基於自駕駛者狀態檢測部12041輸入之檢測資訊，可算出駕駛者之疲勞度或注意力集中度，亦可判別駕駛者是否打瞌睡。

【0112】

微電腦12051可基於由車外資訊檢測單元12030或車內資訊檢測單元12040取得之車內外之資訊，運算驅動力產生裝置、轉向機構或制動裝置之控制目標值，且對驅動系統控制單元12010輸出控制指令。例如，微電腦12051可進行以實現包含車輛之避免碰撞或緩和衝擊、基於車距之追隨行駛、車速維持行駛、車輛之碰撞警告、或車輛之車道偏離警告等的ADAS(Advanced Driver Assistance System，先進駕駛輔助系統)之功能為目的之協調控制。

【0113】

又，微電腦12051藉由基於由車外資訊檢測單元12030或車內資訊檢測單元12040取得之車輛之周圍之資訊而控制驅動力產生裝置、轉向機構或制動裝置等，而可進行以不依賴駕駛者之操作而自律行駛之自動駕駛等

為目的之協調控制。

【0114】

又，微電腦12051可基於由車外資訊檢測單元12030取得之車外之資訊，對車體系統控制單元12020輸出控制指令。例如，微電腦12051可進行根據由車外資訊檢測單元12030檢測到之前方車或對向車之位置而控制頭燈、而將遠光燈切換為近光燈等之以謀求防眩為目的之協調控制。

【0115】

聲音圖像輸出部12052朝可針對車輛之乘客或車外以視覺性或聽覺性通知資訊之輸出裝置，發送聲音及圖像中之至少一者之輸出信號。在圖47之例中，例示有音訊揚聲器12061、顯示部12062及儀表板12063作為輸出裝置。顯示部12062例如可包含車載顯示器及抬頭顯示器之至少一者。

【0116】

圖48係顯示攝像部12031之設置位置之例之圖。

【0117】

在圖48中，車輛12100具有攝像部12101、12102、12103、12104、12105作為攝像部12031。

【0118】

攝像部12101、12102、12103、12104、12105設置於例如車輛12100之前保險桿、後視鏡、後保險桿、後門及車廂內之擋風玻璃之上部等之位置。前保險桿所具備之攝像部12101及車廂內之擋風玻璃之上部所具備之攝像部12105主要取得車輛12100之前方之圖像。後視鏡所具備之攝像部12102、12103主要取得車輛12100之側方之圖像。後保險桿或後門所具備之攝像部12104主要取得車輛12100之後方之圖像。由攝像部12101

及12105取得之前方之圖像主要用於前方車輛或行人、障礙物、號志機、交通標誌或車道線等之檢測。

【0119】

又，在圖48中，顯示攝像部12101至12104之攝影範圍之一例。攝像範圍12111表示設置於前保險桿之攝像部12101之攝像範圍，攝像範圍12112、12113表示分別設置於後視鏡之攝像部12102、12103之攝像範圍，攝像範圍12114表示設置於後保險桿或後門之攝像部12104之攝像範圍。例如，藉由重疊由攝像部12101至12104拍攝之圖像資料，可獲得自上方觀察車輛12100之俯瞰圖像。

【0120】

攝像部12101至12104之至少一者可具有取得距離資訊之功能。例如，攝像部12101～12104之至少一者既可為包含複數個攝像元件之立體攝影機，也可為具有相位差檢測用之像素之攝像元件。

【0121】

例如，微電腦12051藉由基於根據攝像部12101至12104取得之距離資訊，求得與攝像範圍12111至12114內之各立體物相隔之距離、及該距離之時間性變化(對於車輛12100之相對速度)，而可尤其將位於車輛12100之行進路上最近之立體物、且為在與車輛12100大致相同之方向以特定之速度(例如0 km/h以上)行駛之立體物擷取作為前方車。進而，微電腦12051可設定針對前方車於近前應預先確保之車距，進行自動煞車控制(亦包含停止追隨控制)、自動加速控制(亦包含追隨起步控制)等。如此般可進行不依賴駕駛者之操作而自律行駛之自動駕駛等為目的之協調控制。

【0122】

例如，微電腦12051可基於自攝像部12101至12104取得之距離資訊，將與立體物相關之立體物資料分類為機車、普通車輛、大型車輛、行人、電線桿等其他之立體物而加以擷取，用於自動迴避障礙物。例如，微電腦12051可將車輛12100之周邊之障礙物辨識為車輛12100之駕駛員可視認之障礙物及難以視認之障礙物。且，微電腦12051判斷顯示與各障礙物碰撞之危險度之碰撞風險，當遇到碰撞風險為設定值以上而有可能發生碰撞之狀況時，藉由經由音訊揚聲器12061或顯示部12062對駕駛員輸出警報，或經由驅動系統控制單元12010進行強制減速或迴避操舵，而可進行用於避免碰撞之駕駛支援。

【0123】

攝像部12101至12104之至少1個可為檢測紅外線之紅外線相機。例如，微電腦12051可藉由判定在攝像部12101至12104之攝像圖像中是否存在有行人而辨識行人。如此之行人之辨識藉由例如提取作為紅外線相機之攝像部12101至12104之攝像圖像之特徵點之程序、針對表示物體之輪廓之一系列特徵點進行圖案匹配處理而判別是否為行人之程序而進行。微電腦12051當判定出在攝像部12101至12104之攝像圖像中存在行人，且辨識為行人時，聲音圖像輸出部12052以針對該被辨識出之行人重疊顯示用於強調之方形輪廓線之方式控制顯示部12062。又，聲音圖像輸出部12052亦可以將顯示行人之圖標等顯示於所期望之位置之方式控制顯示部12062。

【0124】

以上，針對可應用本發明之技術之移動體控制系統之一例進行了說明。本發明之技術可應用於以上所說明之構成之中之攝像部12031。具體

而言，上述實施形態及其變化例之攝像元件1可應用於攝像部12031。由於藉由將本發明之技術應用於攝像部12031，而可抑制攝像部12031之效率轉換之降低，故可提供高畫質之移動體控制系統。

【0125】

[應用例2]

圖49係顯示可應用本發明之技術(本發明)之內視鏡手術系統之概略構成之一例的圖。

【0126】

在圖49中，圖示施術者(醫生)11131使用內視鏡手術系統11000對病床11133上之患者11132進行手術之狀況。如圖示般，內視鏡手術系統11000包含：內視鏡11100、氣腹管11111或能量處置具11112等之其他手術器具11110、支持內視鏡11100之支持臂裝置11120、及搭載有用於內視鏡下手術之各種裝置之手推車11200。

【0127】

內視鏡11100由將距前端特定之長度之區域插入患者11132之體腔內之鏡筒11101、及連接於鏡筒11101之基端之相機頭11102構成。在圖示之例中，圖示構成為具有剛性之鏡筒11101之所謂剛性鏡之內視鏡11100，但內視鏡11100可構成為具有撓性之鏡筒之所謂撓性鏡。

【0128】

在鏡筒11101之前端，設置有供物鏡嵌入之開口部。在內視鏡11100連接有光源裝置11203，由該光源裝置11203產生之光由在鏡筒11101之內部延伸設置之光導光至該鏡筒之前端，並經由物鏡朝向患者11132之體腔內之觀察對象照射。此外，內視鏡11100既可為直視鏡，也可為斜視鏡或

側視鏡。

【0129】

在相機頭11102之內部設置有光學系統及攝像元件，來自觀察對象之反射光(觀察光)藉由該光學系統而集光於該攝像元件。藉由該攝像元件對觀察光進行光電轉換，產生與觀察光對應之電信號、亦即與觀察像對應之圖像信號。該圖像信號作為RAW資料朝相機控制單元(CCU: Camera Control Unit)11201發送。

【0130】

CCU 11201係由CPU(Central Processing Unit，中央處理單元)或GPU(Graphics Processing Unit，圖形處理單元)等構成，統括地控制內視鏡11100及顯示裝置11202之動作。再者，CCU 11201自相機頭11102接收圖像信號，對該圖像信號實施例如顯影處理(解馬賽克處理)等用於顯示基於該圖像信號之圖像之各種圖像處理。

【0131】

顯示裝置11202藉由來自CCU 11201之控制而顯示基於由該CCU 11201實施圖像處理之圖像信號的圖像。

【0132】

光源裝置11203由例如LED(Light Emitting Diode，發光二極體)等光源構成，對內視鏡11100供給拍攝手術部位等時之照射光。

【0133】

輸入裝置11204係對於內視鏡手術系統11000之輸入介面。使用者可經由輸入裝置11204對於內視鏡手術系統11000進行各種資訊之輸入或指示輸入。例如，使用者輸入變更內視鏡11100之攝像條件(照射光之種類、

倍率及焦距等)之意旨之指示等。

【0134】

處置具控制裝置11205控制用於燒灼組織、切開或封閉血管等之能量處置具11112之驅動。氣腹裝置11206出於確保內視鏡11100之視野及確保施術者之作業空間之目的，為了使患者11132之體腔膨脹，而經由氣腹管11111將氣體送入該體腔內。記錄器11207係可記錄與手術相關之各種資訊之裝置。印表機11208係可以文字、圖像或圖等各種形式印刷與手術相關之各種資訊之裝置。

【0135】

此外，對內視鏡11100供給拍攝手術部位時之照射光之光源裝置11203可由包含例如LED、雷射光源或由其等之組合構成之白色光源構成。在由RGB雷射光源之組合構成白色光源時，由於能夠高精度地控制各色(各波長)之輸出強度及輸出時序，故在光源裝置11203中可進行攝像圖像之白平衡之調整。又，該情形下，藉由分時對觀察對象照射來自RGB雷射光源各者之雷射光，與該照射時序同步地控制相機頭11102之攝像元件之驅動，而也可分時拍攝與RGB各者對應之圖像。根據該方法，即便在該攝像元件不設置彩色濾光器，亦可獲得彩色圖像。

【0136】

又，光源裝置11203可以每隔特定之時間變更所輸出之光之強度之方式控制該驅動。與該光之強度之變更之時序同步地控制相機頭11102之攝像元件之驅動而分時取得圖像，藉由合成該圖像而可產生無所謂欠曝及過曝之高動態範圍之圖像。

【0137】

又，光源裝置11203可構成為可供給與特殊光觀察對應之特定之波長頻帶下之光。在特殊光觀察中，例如，藉由利用生物體組織之光之吸收之波長依賴性，與一般之觀察時之照射光(亦即白色光)相比照射窄頻之光，而進行以高對比度拍攝黏膜表層之血管等之特定之組織之所謂之窄頻光觀察(Narrow Band Imaging，窄頻影像)。或，在特殊光觀察中，可進行利用藉由照射激發光而產生之螢光獲得圖像之螢光觀察。在螢光觀察中，可進行對生物體組織照射激發光而觀察來自該生物體組織之螢光(本身螢光觀察)、或對生物體組織局部注射靛氰綠(ICG)等之試劑且對該生物體組織照射與該試劑之螢光波長對應之激發光而獲得螢光像等。光源裝置11203可構成為可供給與此特殊光觀察對應之窄頻光及/或激發光。

【0138】

圖50係顯示圖49所示之相機頭11102及CCU 11201之功能構成之一例的方塊圖。

【0139】

相機頭11102具有：透鏡單元11401、攝像部11402、驅動部11403、通訊部11404、及相機頭控制部11405。CCU 11201具有：通訊部11411、圖像處理部11412、及控制部11413。相機頭11102與CCU 11201藉由傳送纜線11400可相互通訊地連接。

【0140】

透鏡單元11401係設置於與鏡筒11101之連接部之光學系統。自鏡筒11101之前端擷取入之觀察光被導光至相機頭11102，而朝該透鏡單元11401入射。透鏡單元11401係組合有包含變焦透鏡及對焦透鏡之複數個透鏡而構成。

【0141】

攝像部11402由攝像元件構成。構成攝像部11402之攝像元件既可為1個(所謂之單板式)，也可為複數個(所謂之多板式)。若攝像部11402由多板式構成，例如由各攝像元件產生與RGB各者對應之圖像信號，藉由將其等合成而可獲得彩色圖像。或，攝像部11402可構成為具有用於分別取得與3D(Dimensional，維度)顯示對應之右眼用及左眼用之圖像信號的1對攝像元件。藉由進行3D顯示，而施術者11131可更正確地掌握手術部位之生物體組織之深度。此外，若攝像部11402由多板式構成，可與各攝像元件對應地，亦將透鏡單元11401設置複數個系統。

【0142】

又，攝像部11402可未必設置於相機頭11102。例如，攝像部11402可在鏡筒11101之內部設置於物鏡之正後方。

【0143】

驅動部11403由致動器構成，藉由來自相機頭控制部11405之控制，而使透鏡單元11401之變焦透鏡及對焦透鏡沿光軸移動特定之距離。藉此，可適宜地調整由攝像部11402拍攝之攝像圖像之倍率及焦點。

【0144】

通訊部11404由用於在與CCU 11201之間收發各種資訊之通訊裝置而構成。通訊部11404將自攝像部11402獲得之圖像信號作為RAW資料經由傳送纜線11400發送至CCU 11201。

【0145】

又，通訊部11404自CCU 11201接收用於控制相機頭11102之驅動之控制信號，且對相機頭控制部11405供給。該控制信號中包含例如指定攝

像圖像之圖框率之意旨之資訊、指定攝像時之曝光值之意旨之資訊、及/或指定攝像圖像之倍率及焦點之意旨之資訊等與攝像條件相關之資訊。

【0146】

此外，上述之圖框率或曝光值、倍率、焦點等攝像條件既可由使用者適宜地指定，亦可基於所取得之圖像信號由CCU 11201之控制部11413自動地設定。如為後者，需在內視鏡11100搭載有所謂之AE(Auto Exposure，自動曝光)功能、AF(Auto Focus，自動對焦)功能及AWB(Auto White Balance，自動白平衡)功能。

【0147】

相機頭控制部11405基於經由通訊部11404接收之來自CCU 11201之控制信號，控制相機頭11102之驅動。

【0148】

通訊部11411由用於在與相機頭11102之間收發各種資訊之通訊裝置而構成。通訊部11411接收自相機頭11102經由傳送纜線11400發送之圖像信號。

【0149】

又，通訊部11411對相機頭11102發送用於控制相機頭11102之驅動之控制信號。圖像信號或控制信號可藉由電通訊或光通訊等發送。

【0150】

圖像處理部11412對自相機頭11102發送之作為RAW資料之圖像信號實施各種圖像處理。

【0151】

控制部11413進行與內視鏡11100對手術部位等之攝像、及由手術部

位等之攝像獲得之攝像圖像之顯示相關之各種控制。例如，控制部11413產生用於控制相機頭11102之驅動之控制信號。

【0152】

又，控制部11413基於由圖像處理部11412實施圖像處理之圖像信號使顯示裝置11202顯示拍攝到手術部位等之攝像圖像。此時，控制部11413可利用各種圖像辨識技術辨識攝像圖像內之各種物體。例如，控制部11413藉由檢測攝像圖像中所含之物體之邊緣之形狀或顏色等，而可辨識鑷子等手術器具、特定之生物體部位、出血、能量處置具11112之使用時之霧氣等。控制部11413可在使顯示裝置11202顯示攝像圖像時，利用該辨識結果使各種手術支援資訊重疊顯示於該手術部位之圖像。藉由重疊顯示手術支援資訊，對施術者11131予以提示，而可減輕施術者11131之負擔，而施術者11131準確地進行手術。

【0153】

連接相機頭11102及CCU 11201之傳送纜線11400可為與電信號之通訊對應之電信號纜線、與光通訊對應之光纖、或其等之複合纜線。

【0154】

此處，在圖示之例中，可利用傳送纜線11400以有線進行通訊，但相機頭11102與CCU 11201之間之通訊可以無線進行。

【0155】

以上，針對可應用本發明之技術之內視鏡手術系統之一例進行了說明。本發明之技術可較佳地應用於以上所說明之構成中之設置於內視鏡11100之相機頭11102之攝像部11402。由於藉由將本發明之技術應用於攝像部11402，而可抑制攝像部11402之效率轉換之降低，故可提供高畫質

之內視鏡11100。

【0156】

以上，舉出實施形態及其變化例、適用例以及應用例說明了本發明，但本發明並不限定於上述實施形態等，可進行各種變化。此外，本說明書中所記載之效果終極而言僅為例示。本發明之效果並不限定於本說明書中所記載之效果。本發明可具有本說明書中所記載之效果以外之效果。

【0157】

<5.其他之應用例>

本發明並非係限定於例如攝像元件者，也可應用於例如半導體元件。例如，可將上述實施形態及其變化例之攝像元件1之構成要素應用於半導體元件。

【0158】

例如，也可將上述實施形態及其變化例之攝像元件1之構成要素應用於例如如圖51所示之半導體元件3。

【0159】

半導體元件3係依序積層有半導體基板310、絕緣層330、半導體基板320及絕緣層340之積層體。半導體基板310、320係例如矽基板。絕緣層330、340由例如SiO₂、或SiN等之無機絕緣材料構成。半導體基板320在與半導體基板320相同之層內具有貫通半導體基板320之絕緣層350。絕緣層350由例如SiO₂、或SiN等之無機絕緣材料構成。

【0160】

半導體基板310具有例如電晶體311。電晶體311相當於本發明之「第1電晶體」之一具體例。半導體基板320介隔著絕緣層330積層於半導體基

板310，具有例如具有與上述實施形態等所記載之放大電晶體AMP共通之構成之電晶體321、及電晶體322。電晶體321相當於本發明之「第2電晶體」之一具體例。電晶體321之閘極電極321B與電晶體322之源極或汲極藉由例如設置於絕緣層340內之連接部341、342、及設置於絕緣層340上之配線343等而電性連接。閘極電極321B由摻雜有雜質之多晶矽、經矽化物化之矽、或控制功函數之金屬材料形成。

【0161】

電晶體321例如在藉由對於半導體基板320之選擇性蝕刻而形成之開口之內側面內具有通道區域321A、源極區域及汲極區域。即，電晶體321在與半導體基板320之表面交叉之面內具有通道區域321A、源極區域及汲極區域。電晶體321更具有與通道區域321A相接之閘極絕緣膜321D，且具有介隔著該閘極絕緣膜321D與通道區域321A對向之閘極電極321B。

【0162】

閘極電極321B在與通道區域321A、源極區域及汲極區域之形成之面平行之方向(即，半導體基板320之厚度方向)延伸。閘極電極321B進一步延伸至絕緣層330內。閘極電極321B之下端與連接部331相接，且經由連接部331與電晶體311之源極或汲極電性連接。即，電性連接閘極電極321B與電晶體311之源極或汲極之配線不經由絕緣層340內，而在閘極電極321B與電晶體311之源極或汲極之最短距離處形成。

【0163】

此外，閘極電極321B例如可與圖7所記載之之閘極電極74同樣地，形成自與半導體基板320之表面平行之方向將通道區域81夾入之雙閘極構造。此時，電晶體321例如可為通道區域321A、源極區域及汲極區域具有

同一極性之無接面電晶體。又，閘極電極321B例如可與圖10所記載之閘極電極74同樣地，形成自與半導體基板320之表面平行之方向將通道區域321A夾入，且在與半導體基板320之表面交叉之方向上介隔著閘極絕緣膜321D與通道區域321A對向之三閘極構造。此時，電晶體321例如可為通道區域321A、源極區域及汲極區域具有同一極性之無接面電晶體。

【0164】

又，在閘極電極321B中與通道區域321A對向之部分、及連接部331既可批次形成，也可在製造過程分別形成。於在製造過程中分別形成在閘極電極321B中與通道區域321A對向之部分、及連接部331之情形下，在閘極電極321B中與通道區域321A對向之部分、及連接部331既可以互為相同之材料形成，也可以互不相同之材料形成。

【0165】

又，半導體基板320例如可與圖26、圖27、圖29、圖30所記載之放大電晶體AMP同樣地，具有相互並聯連接之複數個電晶體321。「相互並聯連接之複數個電晶體321」也可謂在特定之方向排列配置之具有複數組通道區域321A、源極區域及汲極區域、及介隔著閘極絕緣膜321D與各通道區域321A對向配置之閘極電極321B的1個電晶體。

【0166】

又，例如，也可將上述實施形態及其變化例之攝像元件1之構成要素應用於例如如圖52所示之半導體元件4。半導體元件4可形成在半導體元件3設置有光電二極體312而取代電晶體311之構成。光電二極體312與連接部331電性連接。

【0167】

又，本發明亦可採用如以下之構成。

(1)

一種攝像元件，其具備：

第1半導體基板，其具有：光電轉換部、及保持自前述光電轉換部傳送之電荷之電荷保持部；及

第2半導體基板，其介隔著絕緣層積層於前述第1半導體基板，具有產生與由前述電荷保持部保持之電荷之位準相應之電壓之信號之放大電晶體；且

前述放大電晶體在與前述第2半導體基板之表面交叉之面內具有通道區域、源極區域及汲極區域，且具有介隔著閘極絕緣膜與前述通道區域對向且與前述電荷保持部電性連接之閘極電極。

(2)

如(1)之攝像元件，其中前述閘極電極形成自與前述第2半導體基板之表面平行之第1方向將前述通道區域夾入之雙閘極構造。

(3)

如(1)之攝像元件，其中前述閘極電極形成自與前述第2半導體基板之表面平行之第1方向將前述通道區域夾入，且在與前述第2半導體基板之表面交叉之第2方向上介隔著前述閘極絕緣膜與前述通道區域對向之三閘極構造。

(4)

如(1)至(3)中任一項之攝像元件，其中前述放大電晶體係前述通道區域、前述源極區域及前述汲極區域具有同一極性之無接面電晶體。

(5)

如(1)至(4)中任一項之攝像元件，其中前述放大電晶體具有在前述第1方向排列配置之複數組前述通道區域、前述源極區域及前述汲極區域；
且

在前述放大電晶體中，前述閘極電極介隔著前述閘極絕緣膜與各前述通道區域對向配置。

(6)

如(1)至(5)中任一項之攝像元件，其中前述閘極電極由摻雜有雜質之多晶矽、經矽化物化之矽、或控制功函數之金屬材料形成。

(7)

如(2)之攝像元件，其中前述第1半導體基板具有將前述複數個感測器像素分離為每一前述光電轉換部之元件分離部；且

前述放大電晶體形成於與前述元件分離部對向之位置。

(8)

如(7)之攝像元件，其中前述複數個電荷保持部被均分為複數個群組；且

前述複數個放大電晶體被均分於每一前述群組；

前述閘極電極包含自前述第1方向將前述通道區域夾入之第1部分電極及第2部分電極；

在各前述群組中，前述複數個電荷保持部藉由與前述第1部分電極及前述第2部分電極之任一者之下端直接連結或經由連接部連結，而與對應之前述放大電晶體電性連接。

(9)

如(7)之攝像元件，其中前述複數個電荷保持部被均分為複數個群

組；且

前述複數個放大電晶體被均分於每一前述群組；

該攝像元件更具備分配於每一前述群組之複數個連接墊；

在各前述群組中，前述複數個電荷保持部經由前述連接墊與對應之前述放大電晶體電性連接。

(10)

如(7)之攝像元件，其中前述複數個光電轉換部中相互相鄰之複數個前述光電轉換部共有前述電荷保持部；且

前述複數個放大電晶體被均分於由複數個前述光電轉換部共有之每一前述電荷保持部；

前述閘極電極與由複數個前述光電轉換部共有之前述電荷保持部電性連接。

(11)

如(3)之攝像元件，其中前述第1半導體基板具有將前述複數個感測器像素分離為每一前述光電轉換部之元件分離部；且

前述放大電晶體形成於與前述元件分離部對向之位置。

(12)

如(11)之攝像元件，其中前述複數個電荷保持部被均分為複數個群組；且

前述複數個放大電晶體被均分於每一前述群組；

前述閘極電極包含：第1部分電極及第2部分電極，其等自前述第1方向將前述通道區域夾入；及第3部分電極，其在前述第2方向上介隔著前述閘極絕緣膜與前述通道區域對向且與前述第1部分電極及前述第2部分電極

相接；且

在各前述群組中，前述複數個電荷保持部藉由與前述第1部分電極及前述第2部分電極之任一者之下端直接連結或經由連接部連結，而與對應之前述放大電晶體電性連接。

(13)

如(11)之攝像元件，其中前述複數個電荷保持部被均分為複數個群組；且

前述複數個放大電晶體被均分於每一前述群組；

該攝像元件更具備分配於每一前述群組之複數個連接墊；

在各前述群組中，前述複數個電荷保持部經由前述連接墊與對應之前述放大電晶體電性連接。

(14)

如(11)之攝像元件，其中前述複數個光電轉換部中相互相鄰之複數個前述光電轉換部共有前述電荷保持部；且

前述複數個放大電晶體被均分於由複數個前述光電轉換部共有之每一前述電荷保持部；

前述閘極電極與由複數個前述光電轉換部共有之前述電荷保持部電性連接。

(15)

一種半導體元件，其具備：

第1半導體基板，其具有第1電晶體或光電轉換部；及

第2半導體基板，其介隔著絕緣層積層於前述第1半導體基板，且具有第2電晶體；且

前述第2電晶體在與前述第2半導體基板之表面交叉之面內具有通道區域、源極區域及汲極區域，且具有介隔著閘極絕緣膜與前述通道區域對向且與前述第1半導體基板電性連接之閘極電極。

(16)

如(15)之半導體元件，其中前述閘極電極形成自與前述第2半導體基板之表面平行之第1方向將前述通道區域夾入之雙閘極構造。

(17)

如(15)之半導體元件，其中前述閘極電極形成自與前述第2半導體基板之表面平行之第1方向將前述通道區域夾入，且在與前述第2半導體基板之表面交叉之第2方向上介隔著前述閘極絕緣膜與前述通道區域對向之三閘極構造。

(18)

如(15)之半導體元件，其中前述第2電晶體係前述通道區域、前述源極區域及前述汲極區域具有同一極性之無接面電晶體。

(19)

如(15)之半導體元件，其中前述第2電晶體具有在前述第1方向排列配置之複數組前述通道區域、前述源極區域及前述汲極區域；且

在前述第2電晶體中，前述閘極電極介隔著前述閘極絕緣膜與各前述通道區域對向配置。

(20)

如(15)之半導體元件，其中前述閘極電極由摻雜有雜質之多晶矽、經矽化物化之矽、或控制功函數之金屬材料形成。

【0168】

根據本發明之一實施形態之攝像元件，由於可縮短連接放大電晶體與電荷保持部之配線長，而可降低寄生電容，故可抑制效率轉換之降低。

【0169】

根據本發明之一實施形態之半導體元件，由於可縮短連接第2電晶體與第1半導體基板之配線長，而可降低寄生電容，故可抑制效率轉換之降低。

【0170】

此外，本發明之效果未必限定於此處所記載之效果，可為本說明書中所記載之任一效果。

【0171】

本發明申請案以在日本專利廳於2019年3月15日申請之日本專利申請案編號第2019-048551號為基礎而主張其優先權，並藉由參照該發明申請案之全部內容而援用於本發明申請案。

【0172】

雖然只要是熟悉此項技術者即可根據設計方面之要件及其他要因想到各種修正、組合、子組合、及變更，但可理解為其等包含於後附之申請專利之範圍及其均等物之範圍內。

【符號說明】

【0173】

1:攝像元件

2:攝像系統

3:半導體元件

4:半導體元件

- 10:第1基板
- 11:半導體基板
- 12:感測器像素
- 13:像素區域
- 20:第2基板
- 21:半導體基板
- 21A:區塊/半導體基板
- 22:讀出電路
- 23:像素驅動線
- 24:垂直信號線
- 25:井區域
- 30:第3基板
- 31:半導體基板
- 32:邏輯電路
- 33:垂直驅動電路
- 34:行信號處理電路
- 35:水平驅動電路
- 36:系統控制電路
- 40:彩色濾光器
- 41:PD
- 42:p井層
- 43:元件分離部
- 44:p井層

- 45:固定電荷膜
- 46:絕緣層
- 47:貫通配線
- 48:貫通配線
- 50:受光透鏡
- 51:層間絕緣膜
- 52:絕緣層
- 53:絕緣層
- 54:連接部
- 55:連接配線
- 56:配線層
- 57:絕緣層
- 58:墊電極
- 59:連接部
- 61:層間絕緣膜
- 62:配線層
- 63:絕緣層
- 64:墊電極
- 71:通道區域
- 72:源極區域
- 73:汲極區域
- 74:閘極電極/閘極電極層
- 74A:第1部分電極

74B:第2部分電極

74C:第3部分電極

75:硬遮罩

76:閘極絕緣膜

77:連接墊

81:通道區域

82:閘極電極

82A:第1部分電極

82B:第2部分電極

82C:第3部分電極

83:閘極絕緣膜

91:通道區域

92:閘極電極

92A:第1部分電極

92B:第2部分電極

92C:第3部分電極

93:閘極絕緣膜

141:光學系統

142:快門裝置

143:控制電路

144:DSP電路

145:圖框記憶體

146:顯示部

147:記憶部
148:操作部
149:電源部
150:匯流排線
310:半導體基板
311:電晶體
312:光電二極體
320:半導體基板
321:電晶體
321A:通道區域
321B:閘極電極
321D:閘極絕緣膜
322:電晶體
330:絕緣層
331:連接部
340:絕緣層
341:連接部
342:連接部
343:配線
350:絕緣層
11000:內視鏡手術系統
11100:內視鏡
11101:鏡筒

- 11102:相機頭
- 11110:手術器具
 - 11111:氣腹管
 - 11112:能量處置具
- 11120:支持臂裝置
 - 11131:施術者(醫生)
 - 11132:患者
 - 11133:病床
- 11200:手推車
 - 11201:相機控制單元(CCU)
 - 11202:顯示裝置
 - 11203:光源裝置
 - 11204:輸入裝置
 - 11205:處置具控制裝置
 - 11206:氣腹裝置
 - 11207:記錄器
 - 11208:印表機
- 11400:傳送纜線
 - 11401:透鏡單元
 - 11402:攝像部
 - 11403:驅動部
 - 11404:通訊部
 - 11405:相機頭控制部

- 11411:通訊部
- 11412:圖像處理部
- 11413:控制部
- 12000:車輛控制系統
- 12001:通訊網路
- 12010:驅動系統控制單元
- 12020:車體系統控制單元
- 12030:車外資訊檢測單元
- 12031:攝像部
- 12040:車內資訊檢測單元
- 12041:駕駛者狀態檢測部
- 12050:綜合控制單元
- 12051:微電腦
- 12052:聲音圖像輸出部
- 12053:車載網路I/F
- 12061:音訊揚聲器
- 12062:顯示部
- 12063:儀表板
- 12100:車輛
- 12101:攝像部
- 12102:攝像部
- 12103:攝像部
- 12104:攝像部

12105:攝像部

12111:攝像範圍

12112:攝像範圍

12113:攝像範圍

12114:攝像範圍

AMP:放大電晶體

FD:浮動擴散部

FDG:FD傳送電晶體

H:第1方向

RST:重置電晶體

SEL:選擇電晶體

Sec1:剖面

Sec2:剖面

TG:傳送閘極

TR:傳送電晶體

V:第2方向

VDD:電源線

Vout:輸出電壓

【發明申請專利範圍】

【請求項1】

一種攝像元件，其具備：

第1半導體基板，其具有：光電轉換部、及保持自前述光電轉換部傳送之電荷之電荷保持部；及

第2半導體基板，其介隔著絕緣層積層於前述第1半導體基板，具有產生與由前述電荷保持部保持之電荷之位準相應之電壓之信號之放大電晶體；且

前述放大電晶體在與前述第2半導體基板之表面交叉之面內具有通道區域、源極區域及汲極區域，且具有介隔著閘極絕緣膜與前述通道區域對向且與前述電荷保持部電性連接之閘極電極，

其中前述放大電晶體具有在前述第1方向排列配置之複數組前述通道區域、前述源極區域及前述汲極區域；且

在前述放大電晶體中，前述閘極電極介隔著前述閘極絕緣膜與各前述通道區域對向配置。

【請求項2】

如請求項1之攝像元件，其中前述閘極電極形成自與前述第2半導體基板之表面平行之第1方向將前述通道區域夾入之雙閘極構造。

【請求項3】

如請求項1之攝像元件，其中前述閘極電極形成自與前述第2半導體基板之表面平行之第1方向將前述通道區域夾入，且在與前述第2半導體基板之表面交叉之第2方向上介隔著前述閘極絕緣膜與前述通道區域對向之三閘極構造。

【請求項4】

如請求項1之攝像元件，其中前述放大電晶體係前述通道區域、前述源極區域及前述汲極區域具有同一極性之無接面電晶體。

【請求項5】

如請求項1之攝像元件，其中前述閘極電極由摻雜有雜質之多晶矽、經矽化物化之矽、或控制功函數之金屬材料形成。

【請求項6】

如請求項2之攝像元件，其中前述第1半導體基板具有將前述複數個感測器像素分離為每一前述光電轉換部之元件分離部；且

前述放大電晶體形成於與前述元件分離部對向之位置。

【請求項7】

如請求項6之攝像元件，其中前述複數個電荷保持部被均分為複數個群組；且

前述複數個放大電晶體被均分於每一前述群組；

前述閘極電極包含自前述第1方向將前述通道區域夾入之第1部分電極及第2部分電極；

在各前述群組中，前述複數個電荷保持部藉由與前述第1部分電極及前述第2部分電極之任一者之下端直接連結或經由連接部連結，而與對應之前述放大電晶體電性連接。

【請求項8】

如請求項6之攝像元件，其中前述複數個電荷保持部被均分為複數個群組；且

前述複數個放大電晶體被均分於每一前述群組；

該攝像元件更具備被分配於每一前述群組之複數個連接墊；

在各前述群組中，前述複數個電荷保持部經由前述連接墊與對應之前述放大電晶體電性連接。

【請求項9】

如請求項6之攝像元件，其中前述複數個光電轉換部中相互相鄰之複數個前述光電轉換部共有前述電荷保持部；且

前述複數個放大電晶體被均分於由複數個前述光電轉換部共有之每一前述電荷保持部；

前述閘極電極與由複數個前述光電轉換部共有之前述電荷保持部電性連接。

【請求項10】

如請求項3之攝像元件，其中前述第1半導體基板具有將前述複數個感測器像素分離為每一前述光電轉換部之元件分離部；且

前述放大電晶體形成於與前述元件分離部對向之位置。

【請求項11】

如請求項10之攝像元件，其中前述複數個電荷保持部被均分為複數個群組；且

前述複數個放大電晶體被均分於每一前述群組；

前述閘極電極包含：第1部分電極及第2部分電極，其等自前述第1方向將前述通道區域夾入；及第3部分電極，其在前述第2方向上介隔著前述閘極絕緣膜與前述通道區域對向且與前述第1部分電極及前述第2部分電極相接；且

在各前述群組中，前述複數個電荷保持部藉由與前述第1部分電極及

前述第2部分電極之任一者之下端直接連結或經由連接部連結，而與對應之前述放大電晶體電性連接。

【請求項12】

如請求項10之攝像元件，其中前述複數個電荷保持部被均分為複數個群組；且

前述複數個放大電晶體被均分於每一前述群組；

該攝像元件更具備分配於每一前述群組之複數個連接墊；

在各前述群組中，前述複數個電荷保持部經由前述連接墊與對應之前述放大電晶體電性連接。

【請求項13】

如請求項10之攝像元件，其中前述複數個光電轉換部中相互相鄰之複數個前述光電轉換部共有前述電荷保持部；且

前述複數個放大電晶體被均分於由複數個前述光電轉換部共有之每一前述電荷保持部；

前述閘極電極與由複數個前述光電轉換部共有之前述電荷保持部電性連接。

【請求項14】

一種半導體元件，其具備：

第1半導體基板，其具有第1電晶體或光電轉換部；及

第2半導體基板，其介隔著絕緣層積層於前述第1半導體基板，且具有第2電晶體；且

前述第2電晶體在與前述第2半導體基板之表面交叉之面內具有通道區域、源極區域及汲極區域，且具有介隔著閘極絕緣膜與前述通道區域對

向且與前述第1半導體基板電性連接之閘極電極，

其中前述第2電晶體具有在前述第1方向排列配置之複數組前述通道區域、前述源極區域及前述汲極區域；且

在前述第2電晶體中，前述閘極電極介隔著前述閘極絕緣膜與各前述通道區域對向配置。

【請求項15】

如請求項14之半導體元件，其中前述閘極電極形成自與前述第2半導體基板之表面平行之第1方向將前述通道區域夾入之雙閘極構造。

【請求項16】

如請求項14之半導體元件，其中前述閘極電極形成自與前述第2半導體基板之表面平行之第1方向將前述通道區域夾入，且在與前述第2半導體基板之表面交叉之第2方向上介隔著前述閘極絕緣膜與前述通道區域對向之三閘極構造。

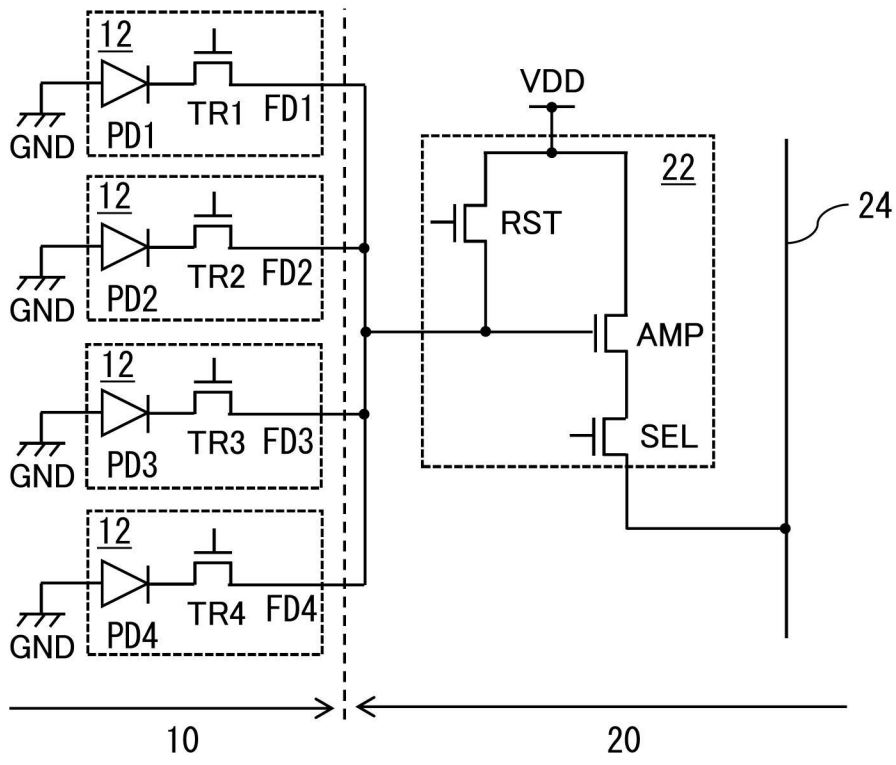
【請求項17】

如請求項14之半導體元件，其中前述第2電晶體係前述通道區域、前述源極區域及前述汲極區域具有同一極性之無接面電晶體。

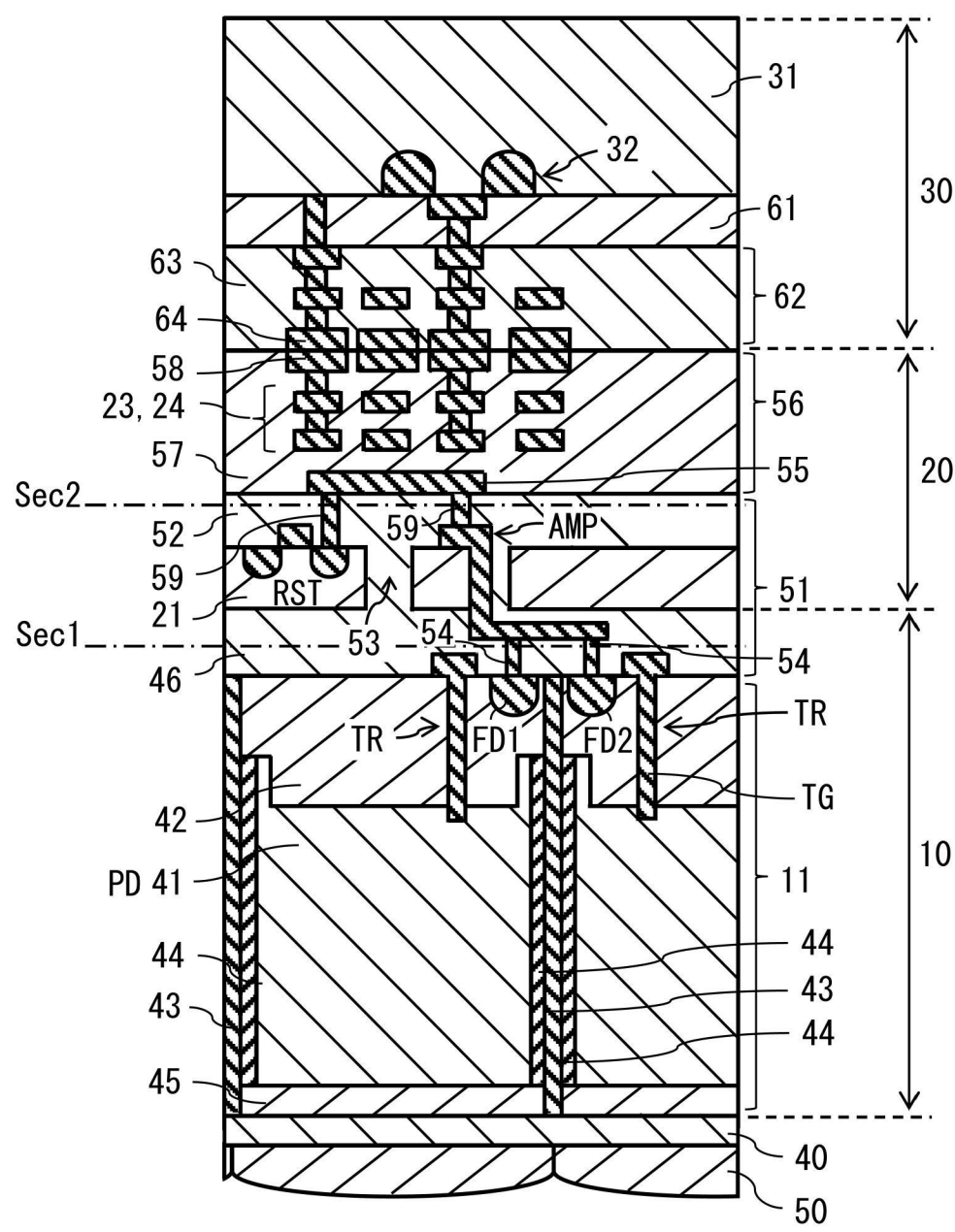
【請求項18】

如請求項14之半導體元件，其中前述閘極電極由摻雜有雜質之多晶矽、經矽化物化之矽、或控制功函數之金屬材料形成。

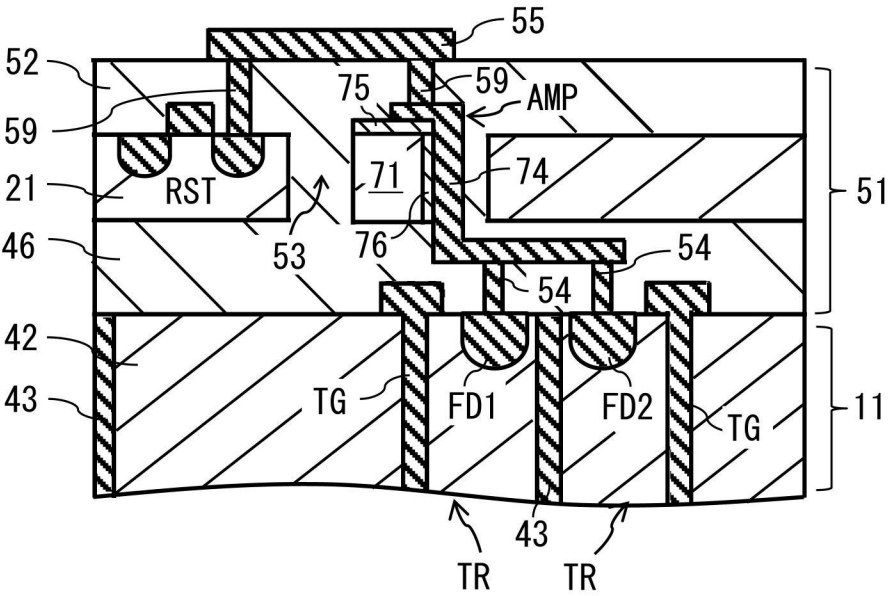




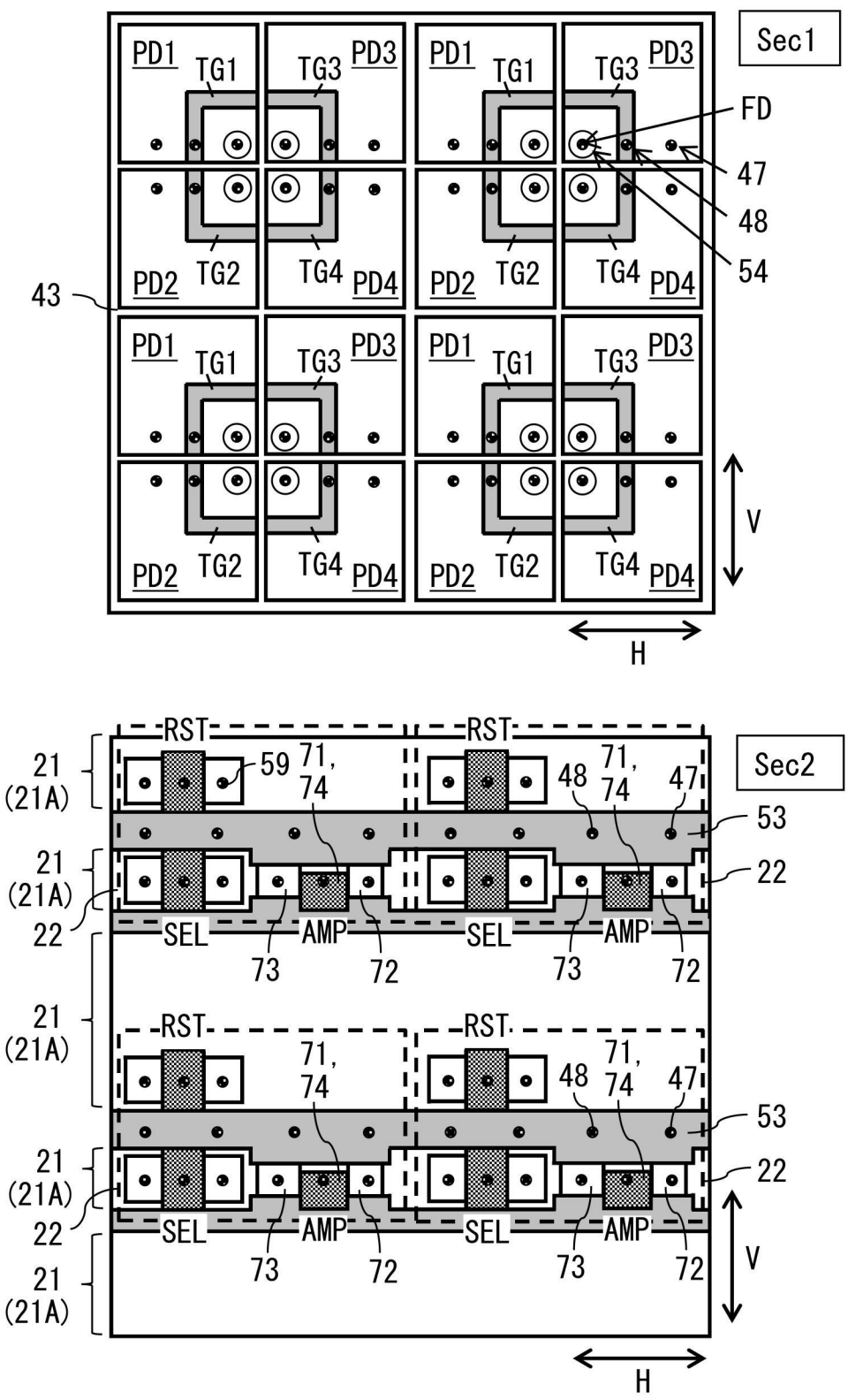
【圖2】



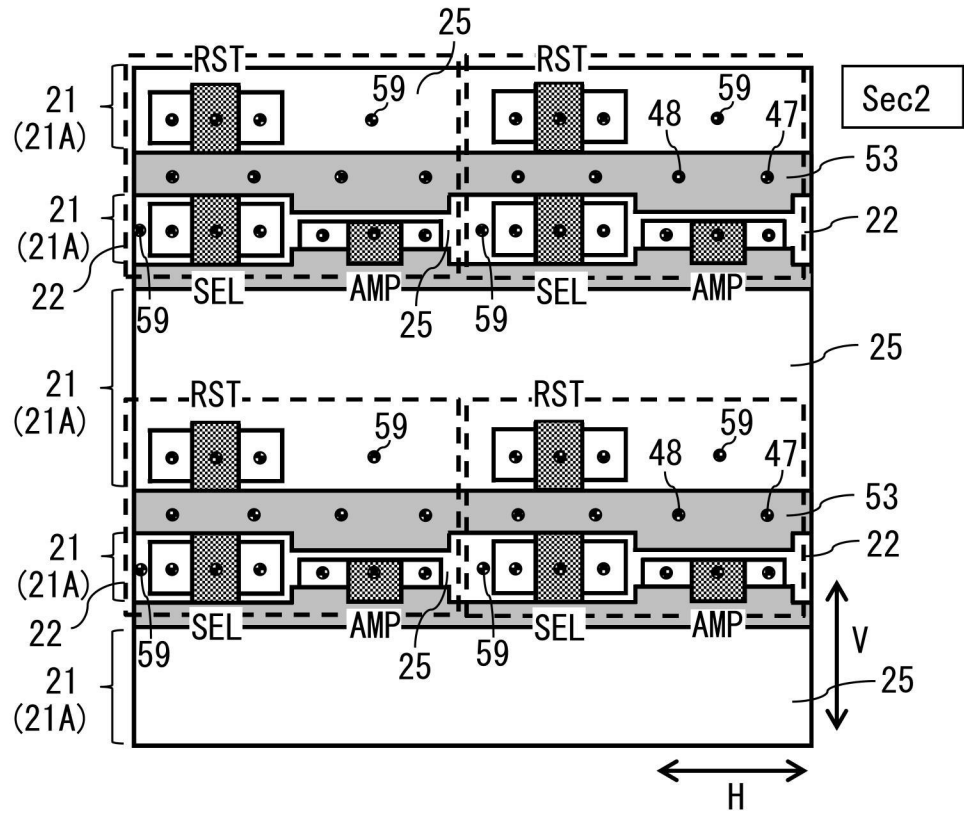
【圖3】



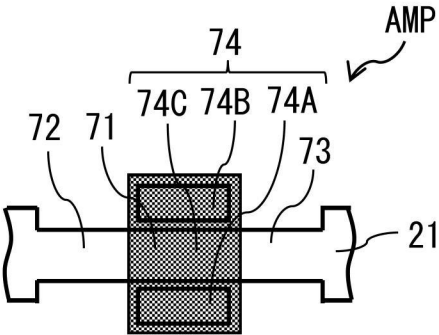
【圖4】



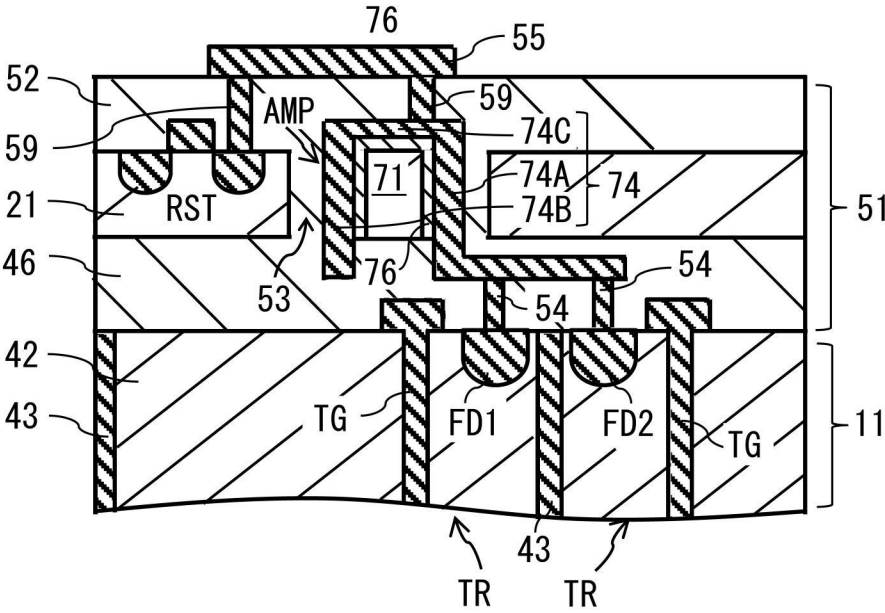
【圖5】



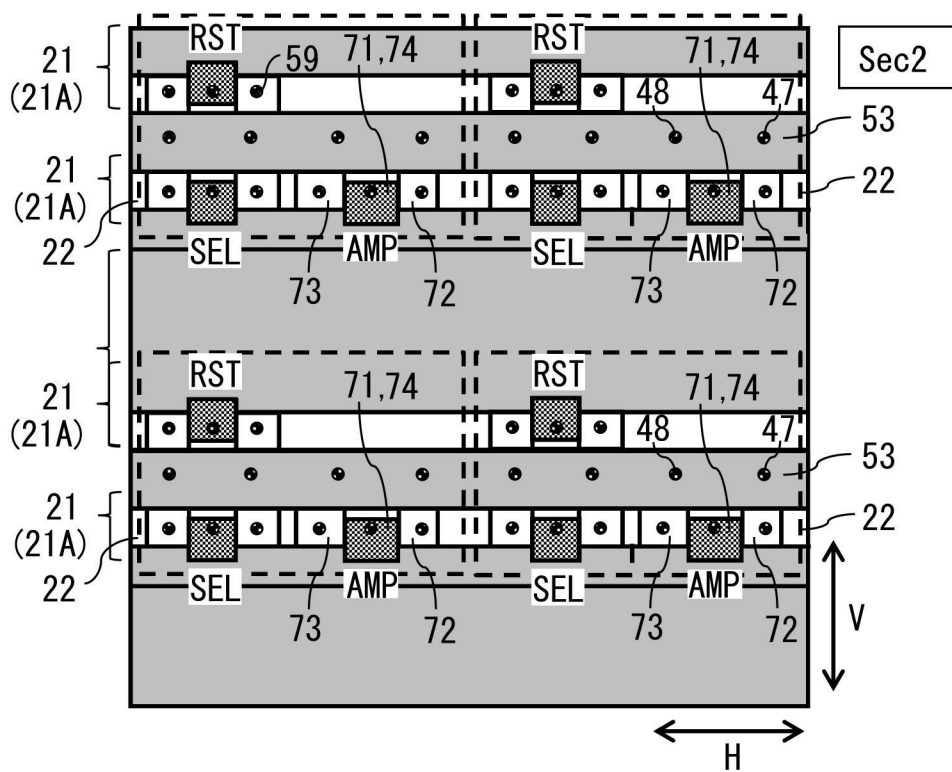
【圖6】



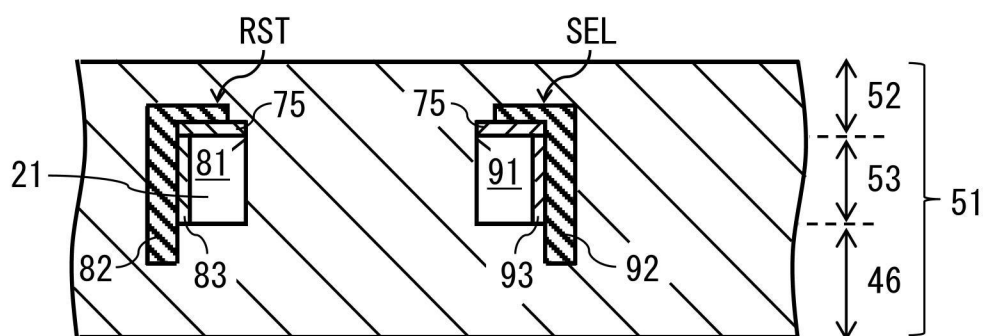
【圖9】



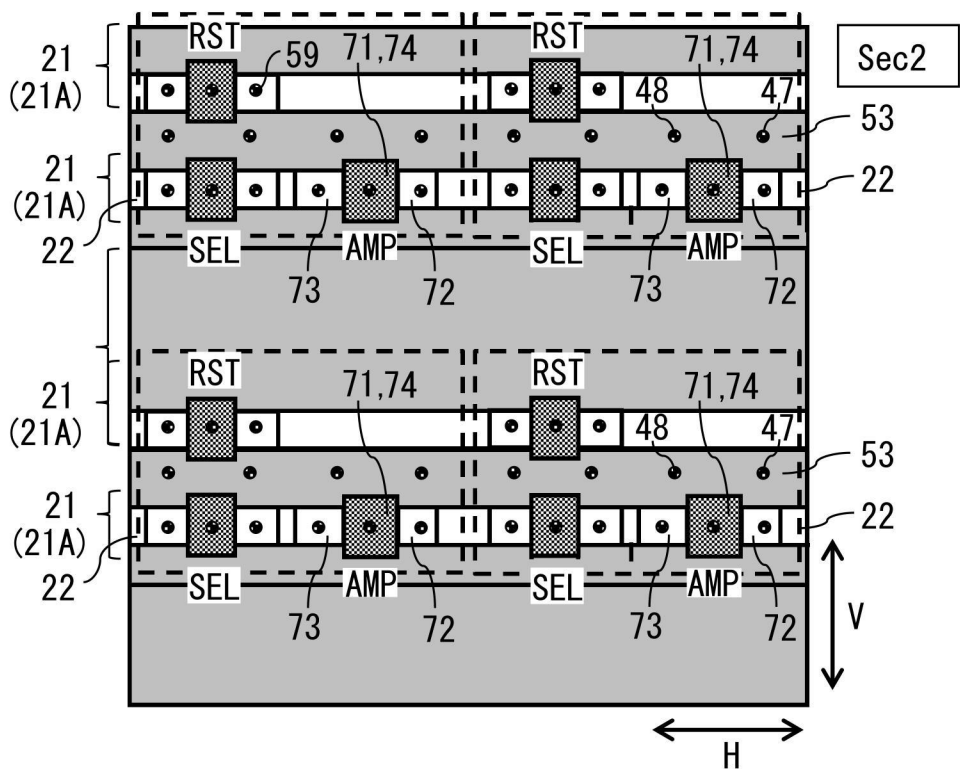
【圖10】



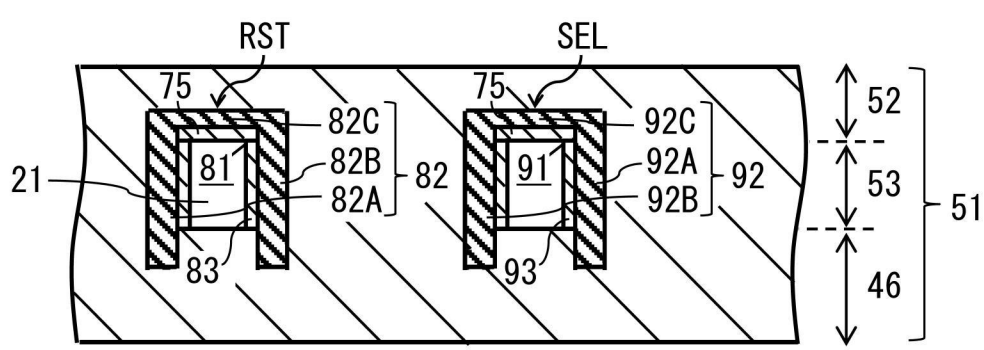
【圖11】



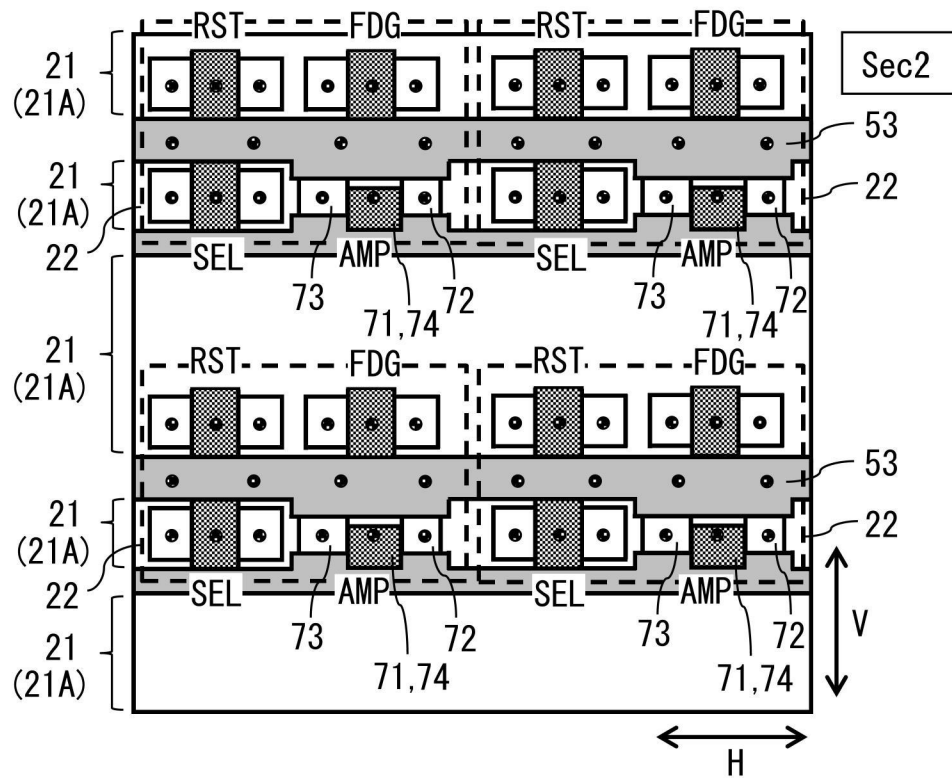
【圖12】



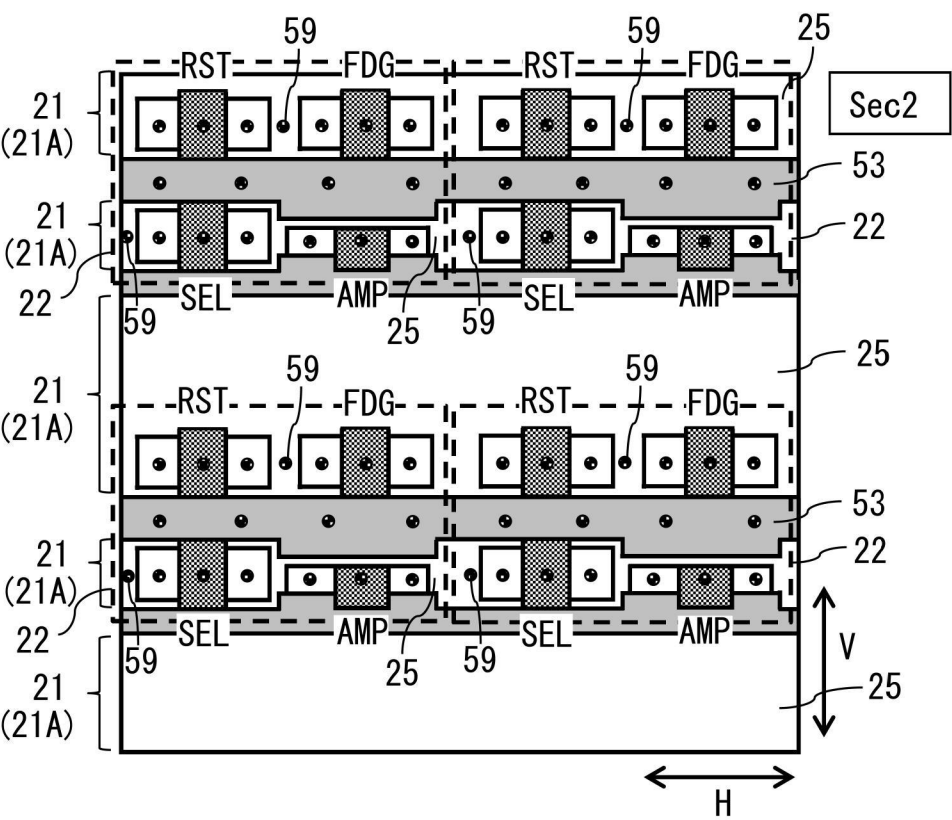
【圖13】



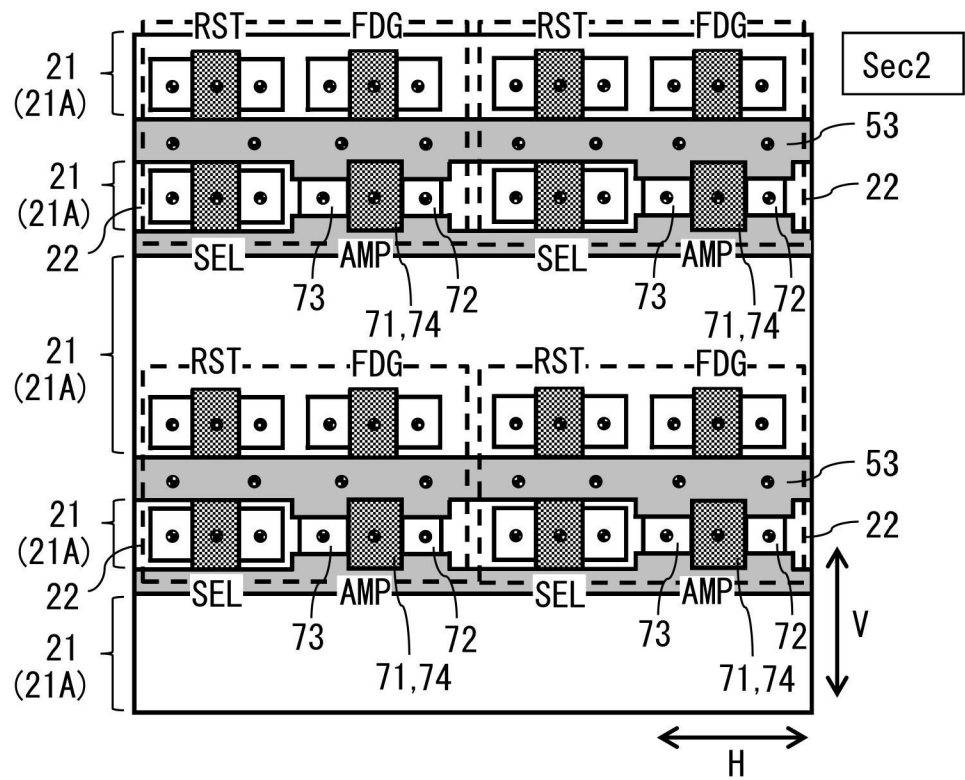
【圖14】



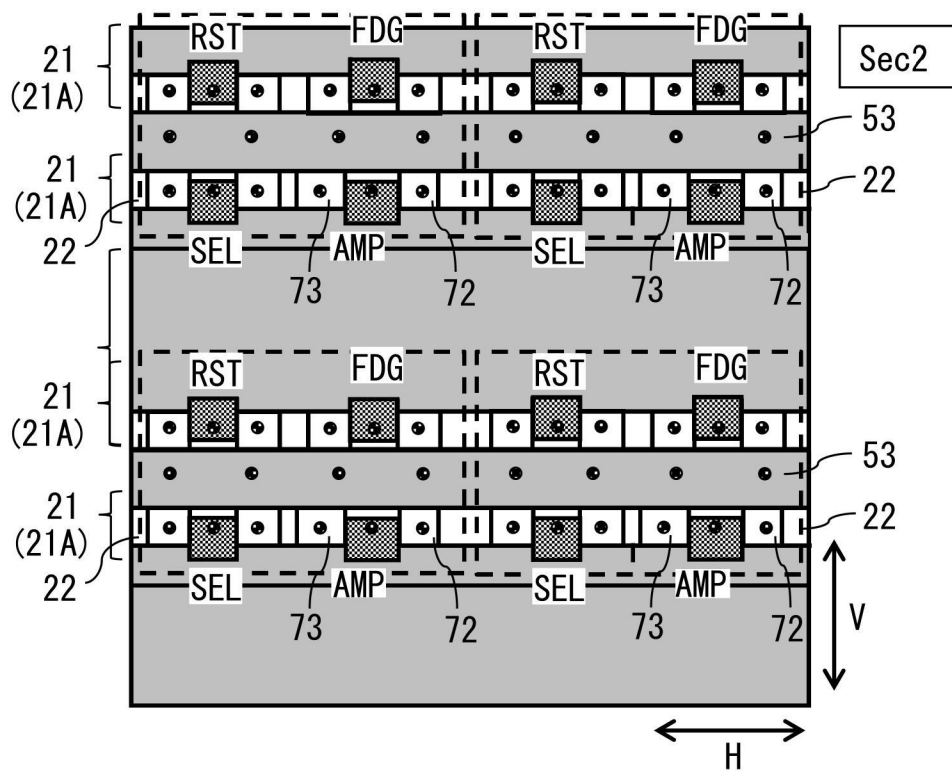
【圖17】



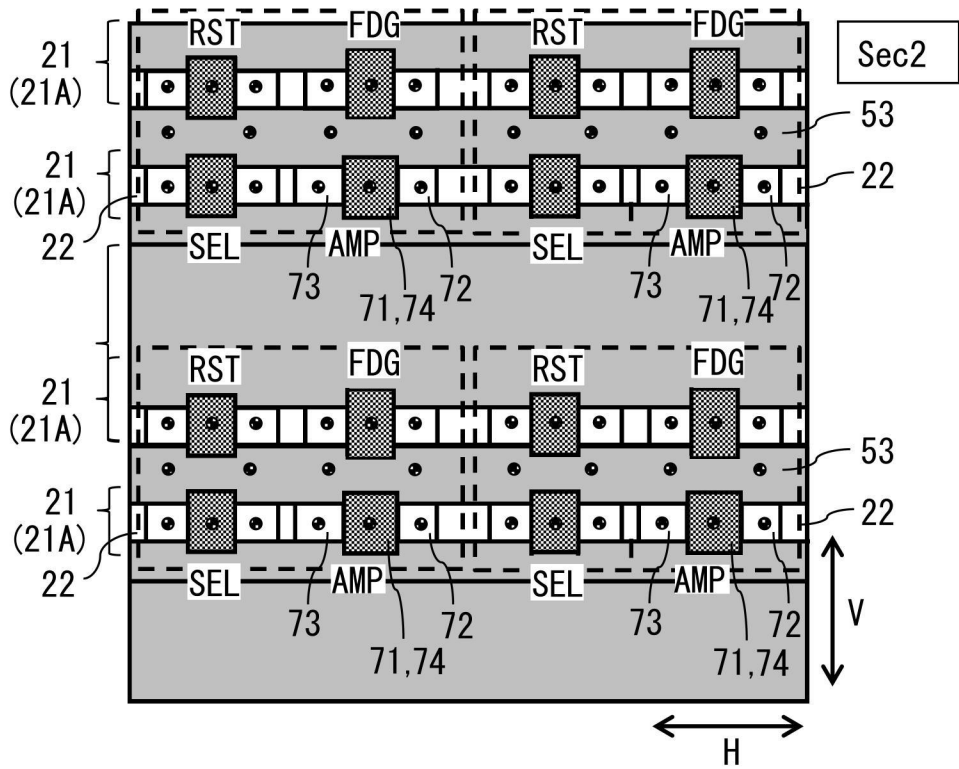
【圖18】



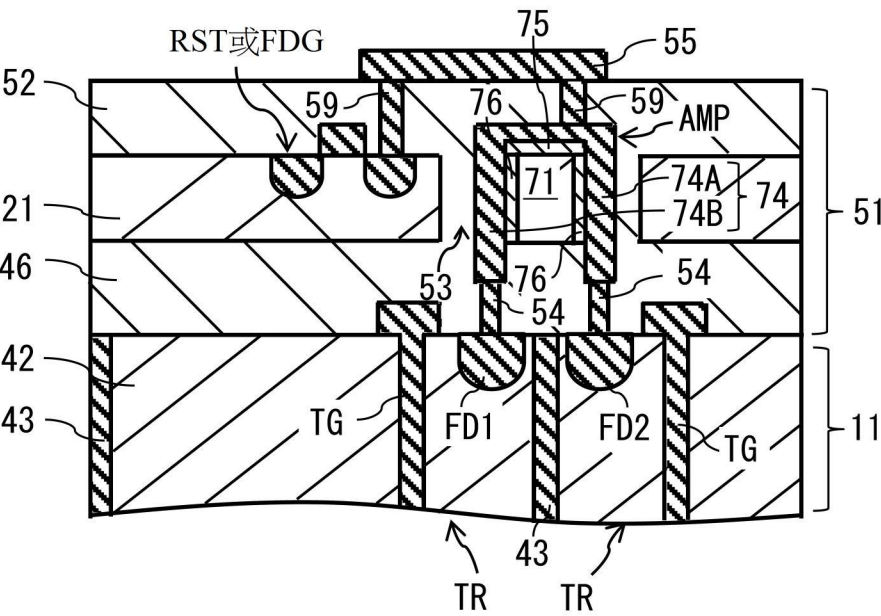
【圖19】



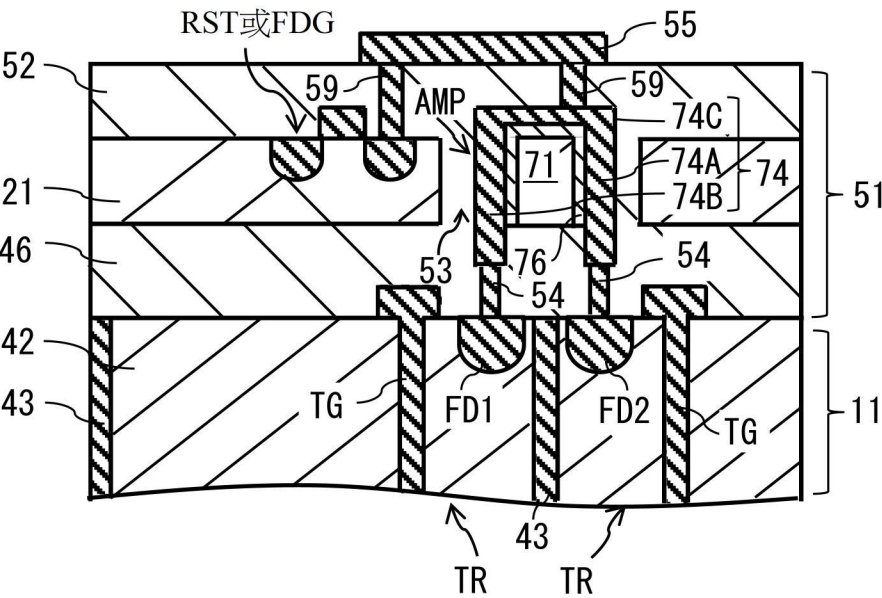
【圖20】



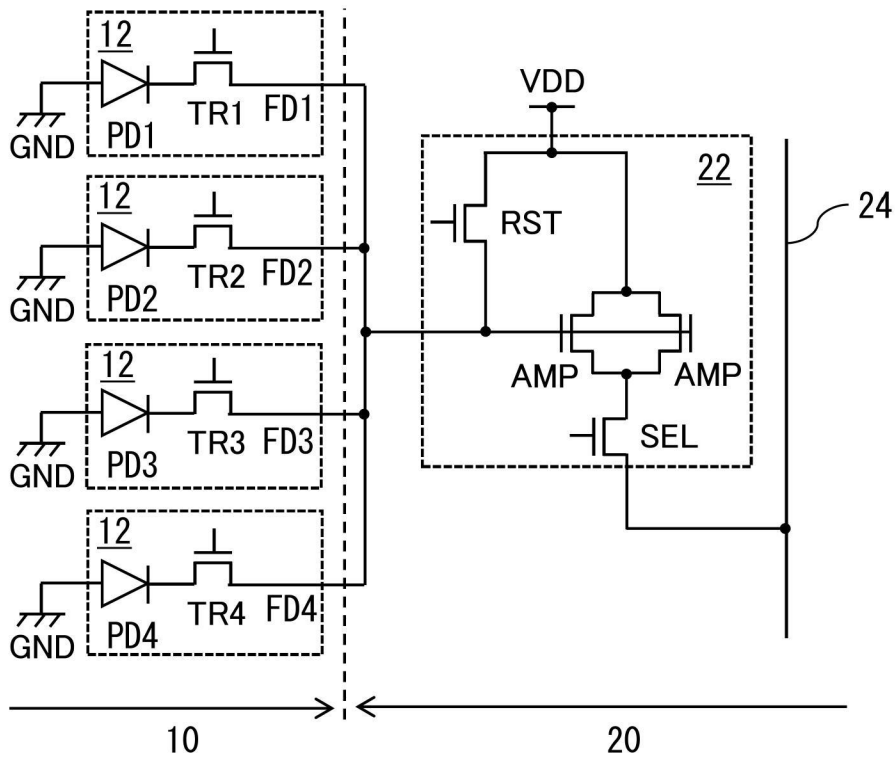
【圖21】



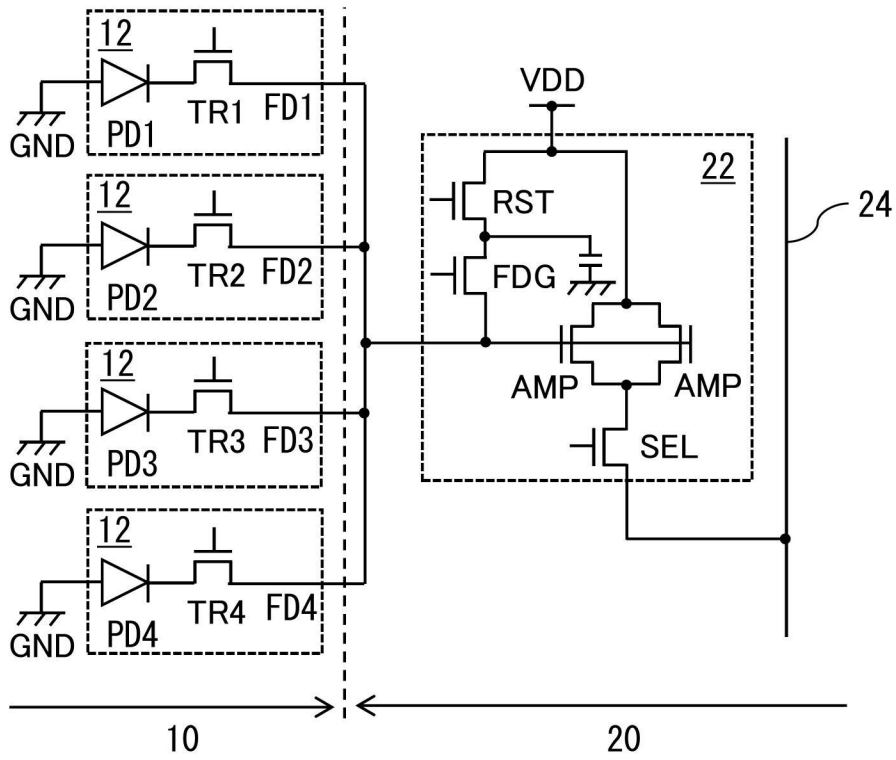
【圖22】



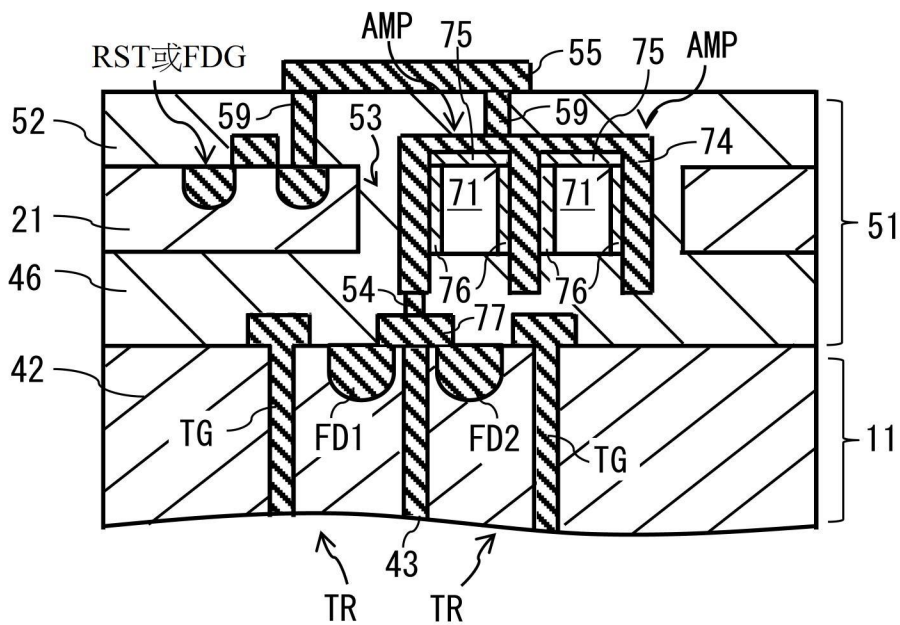
【圖23】



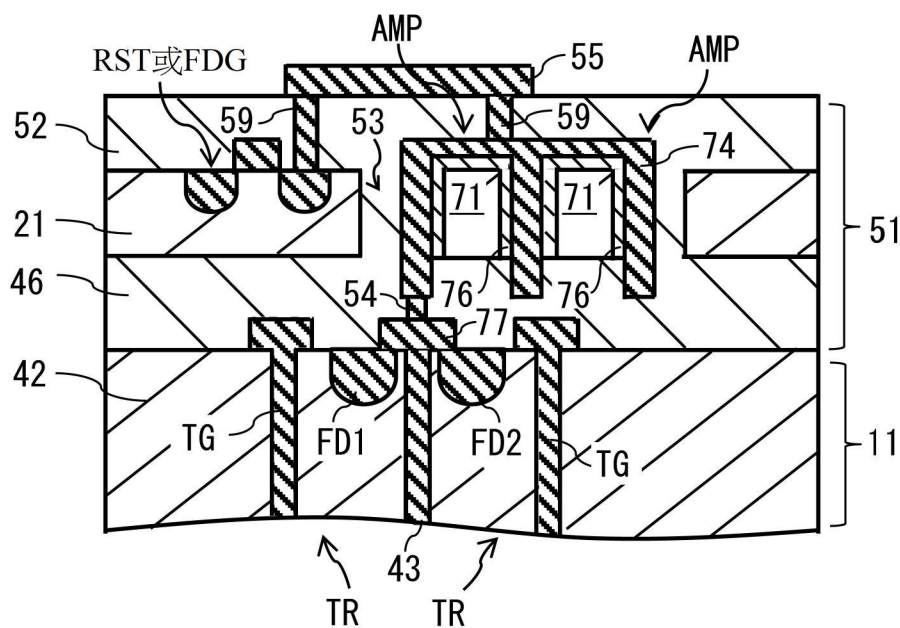
【圖24】



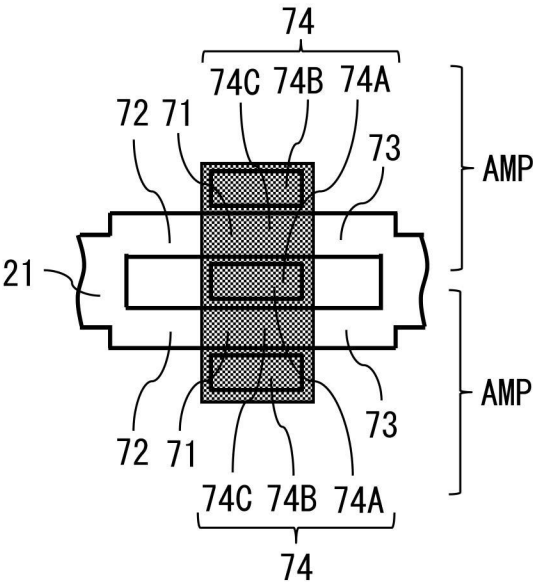
【圖25】



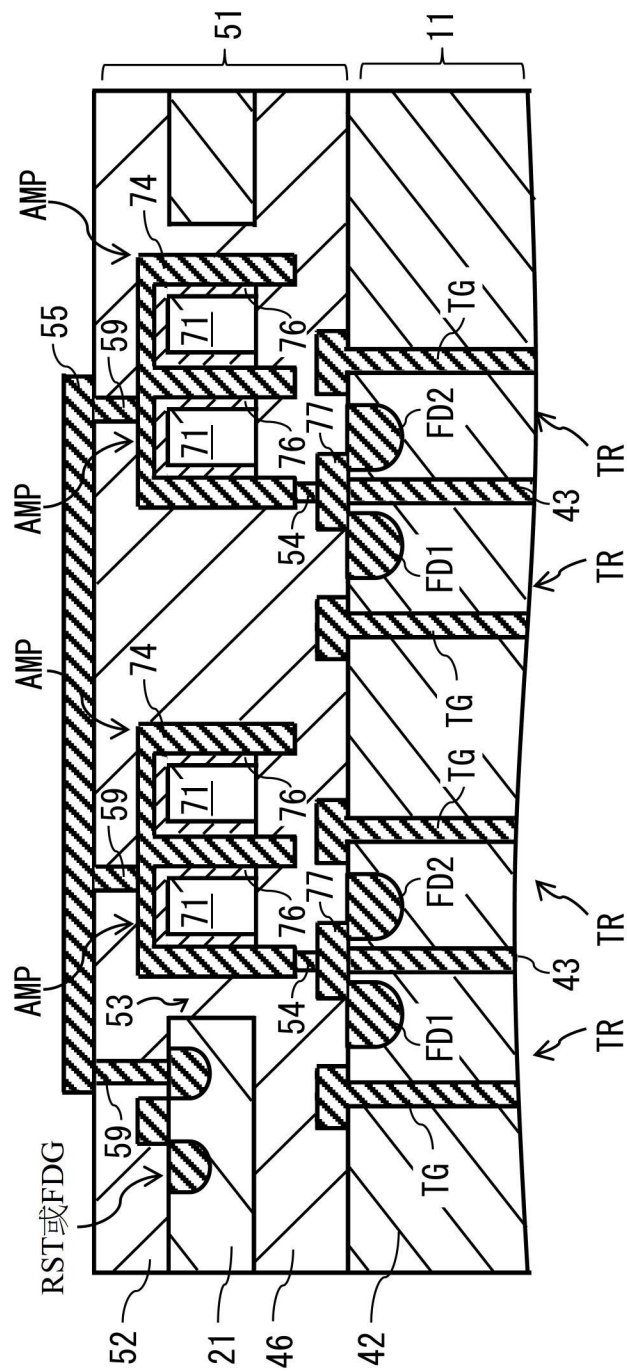
【圖26】



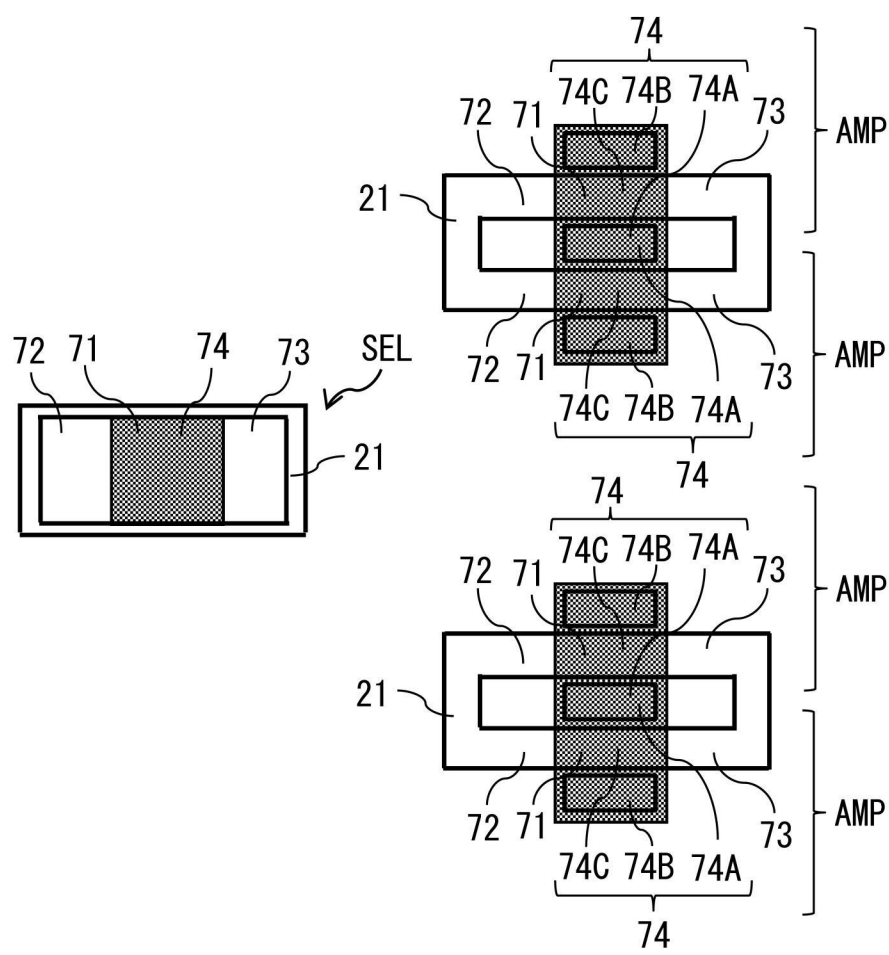
【圖27】



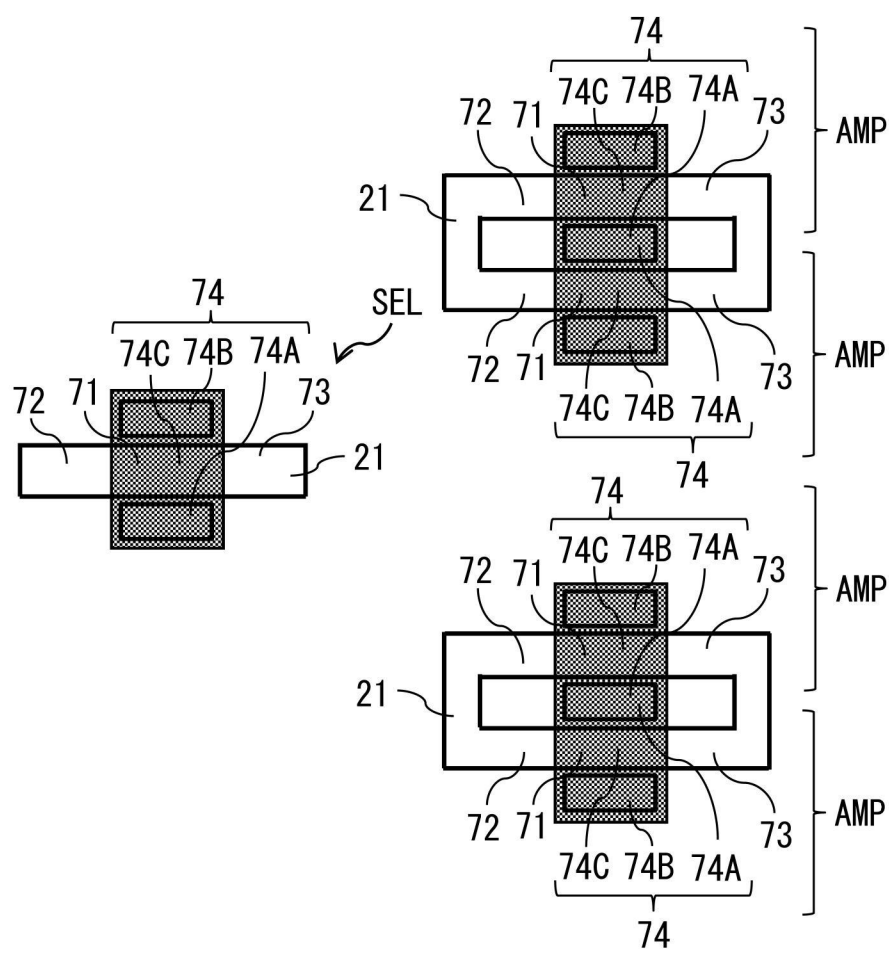
【圖28】



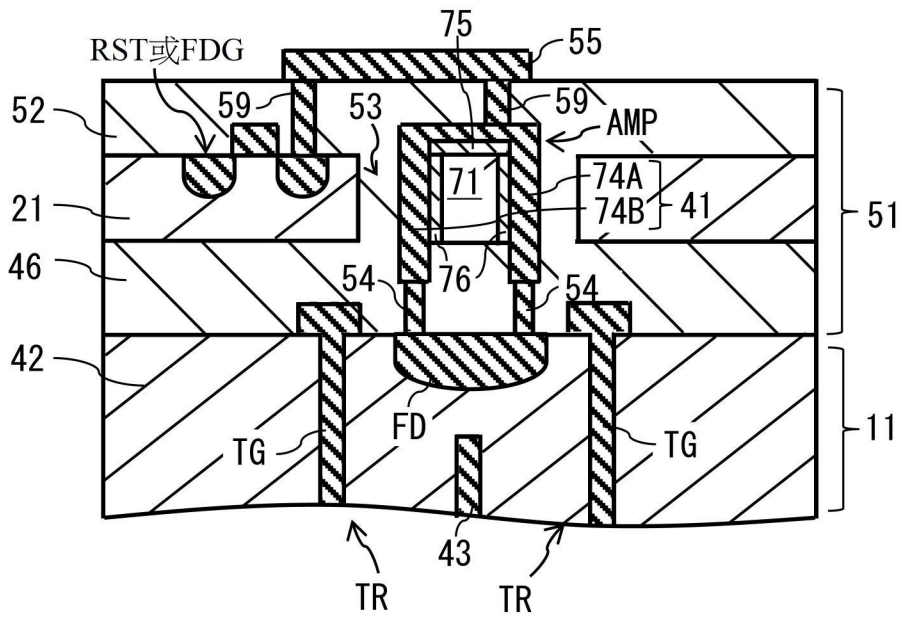
【圖30】



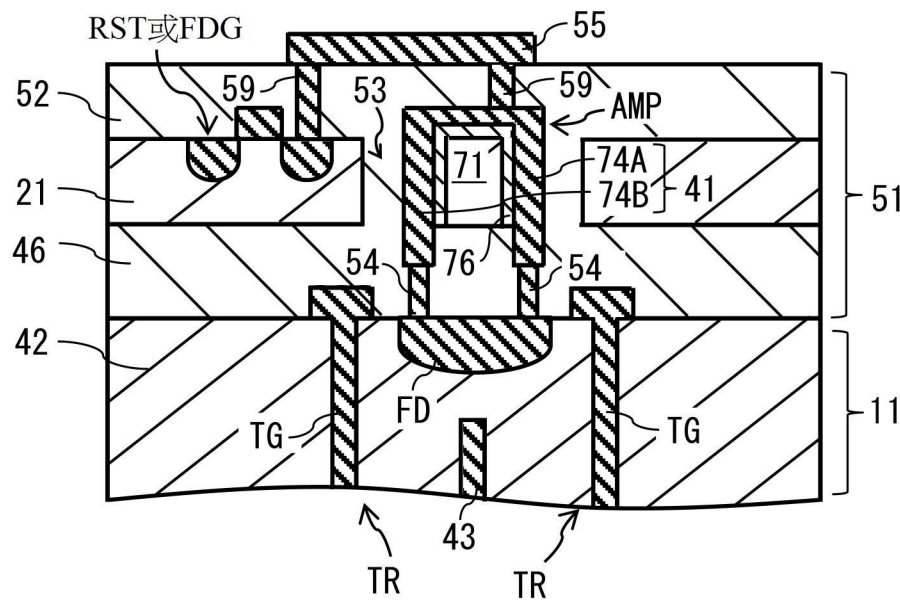
【圖31】



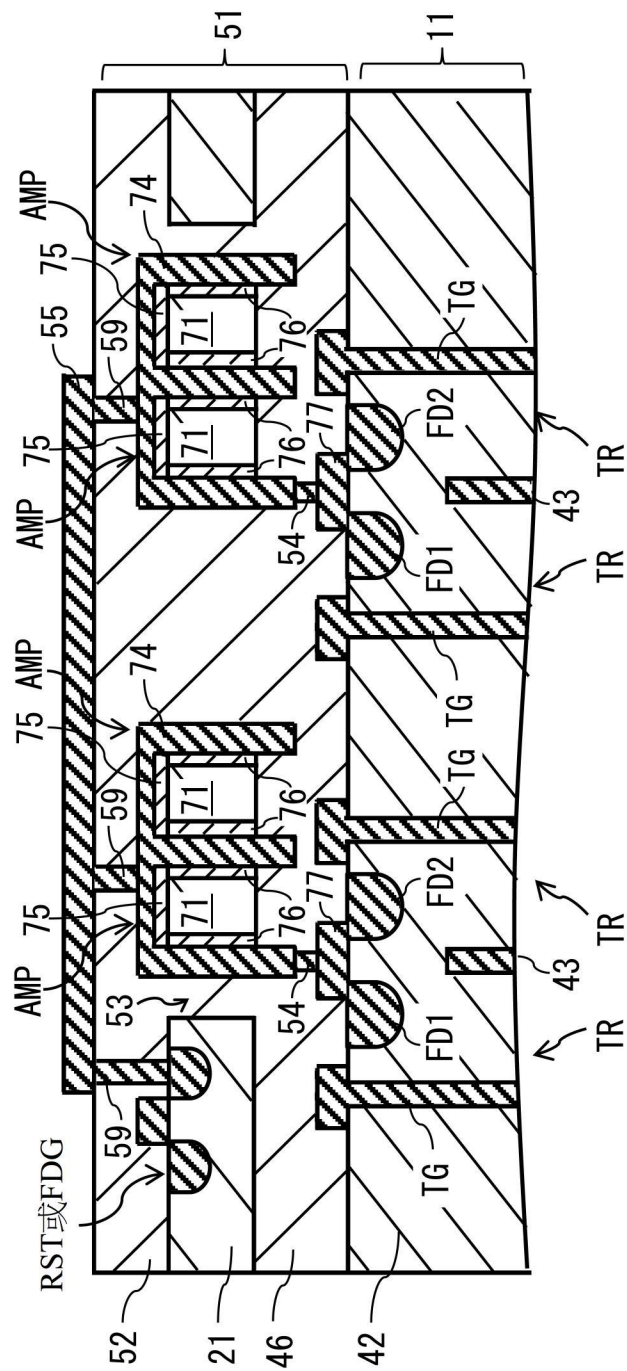
【圖32】



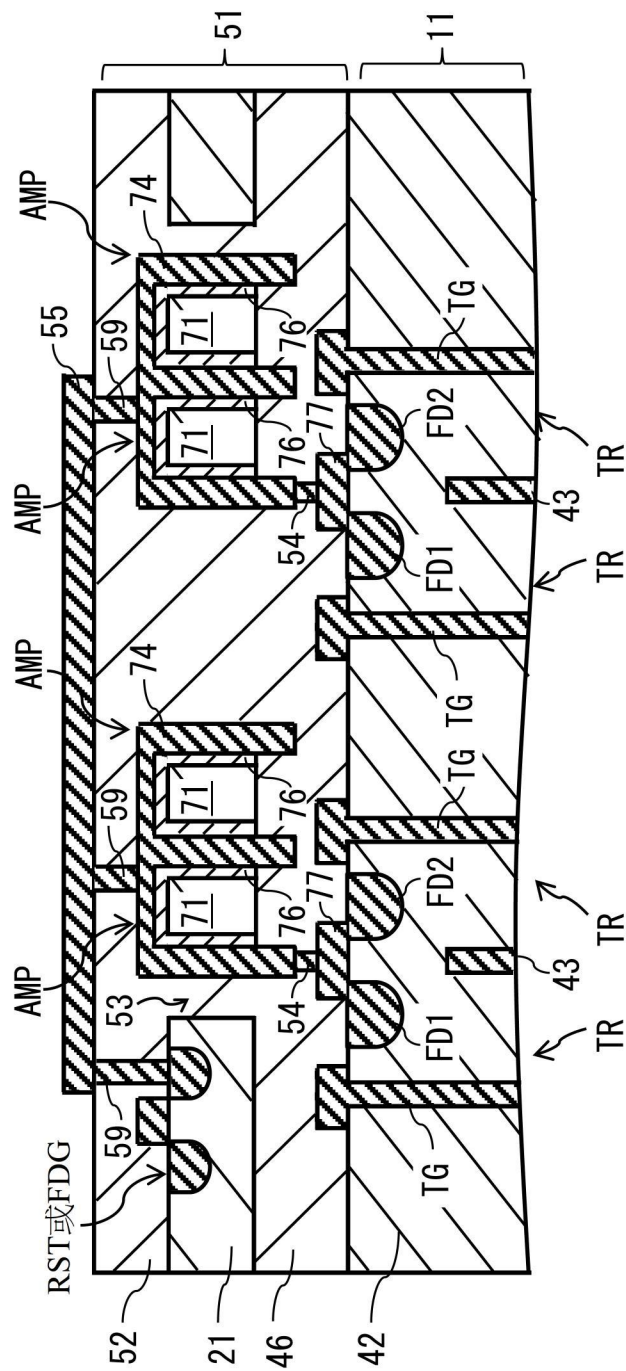
【圖35】



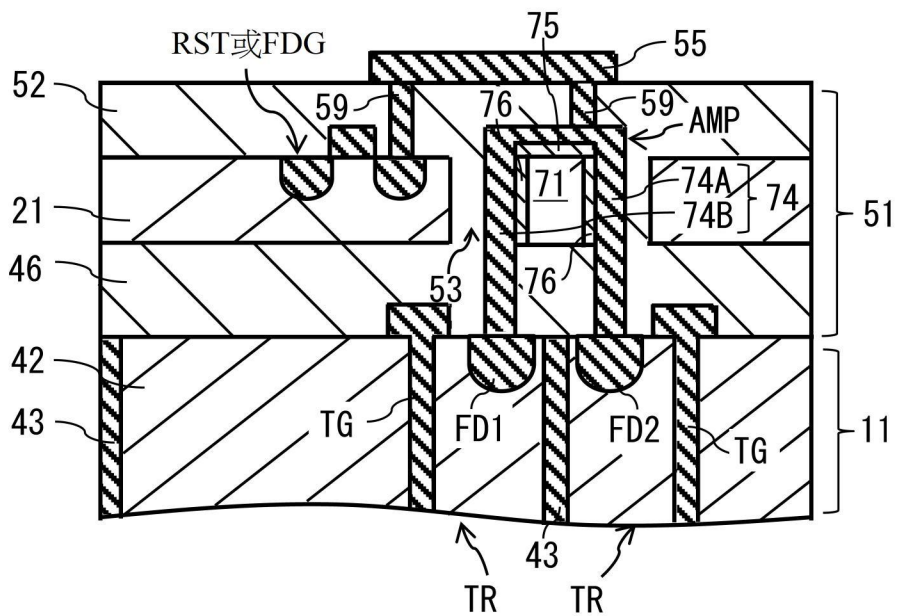
【圖36】



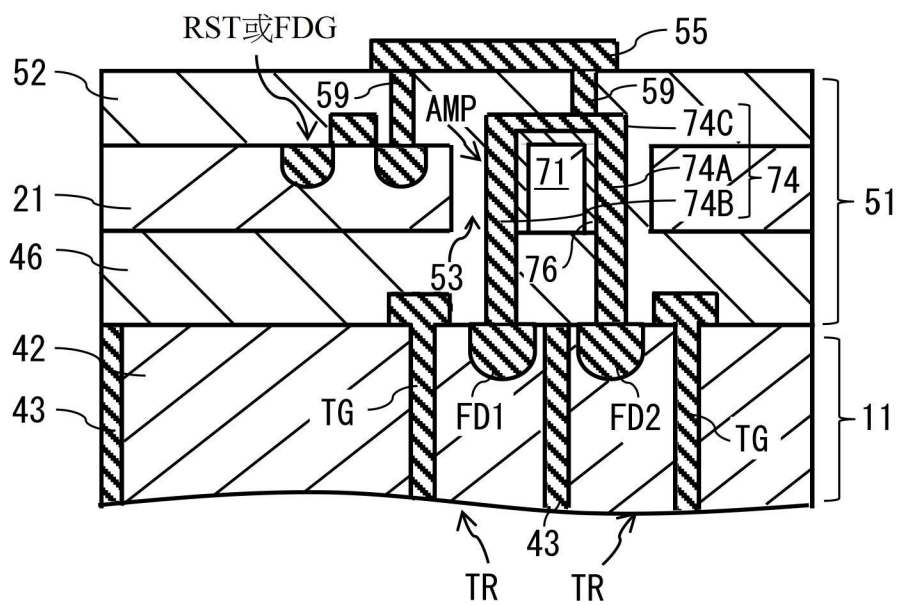
【圖37】



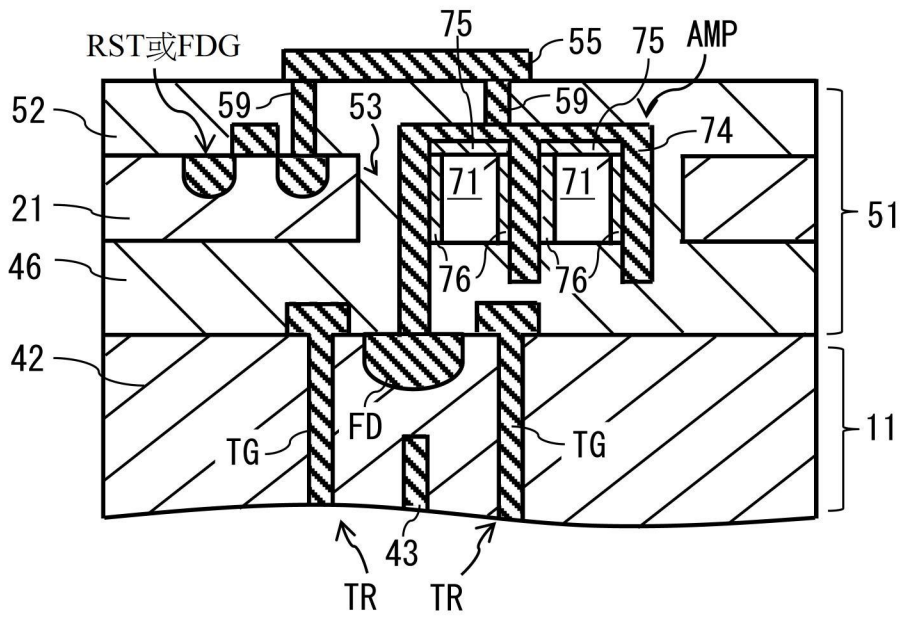
【圖38】



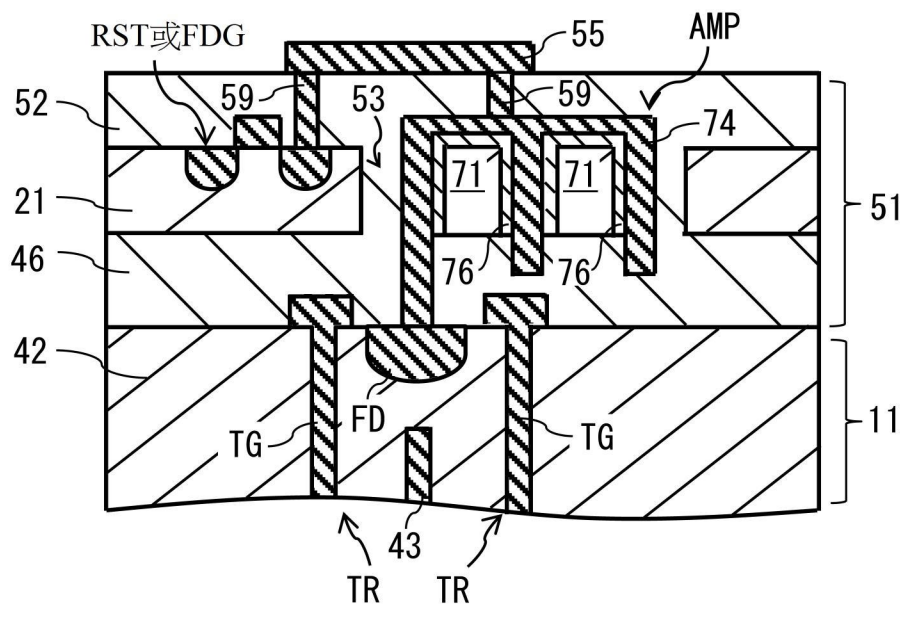
【圖39】



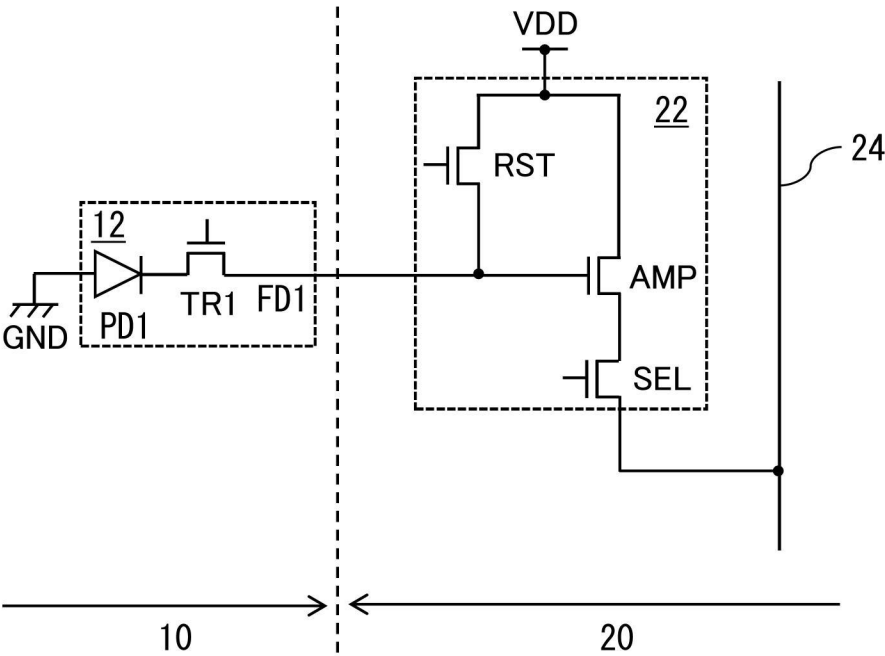
【圖40】



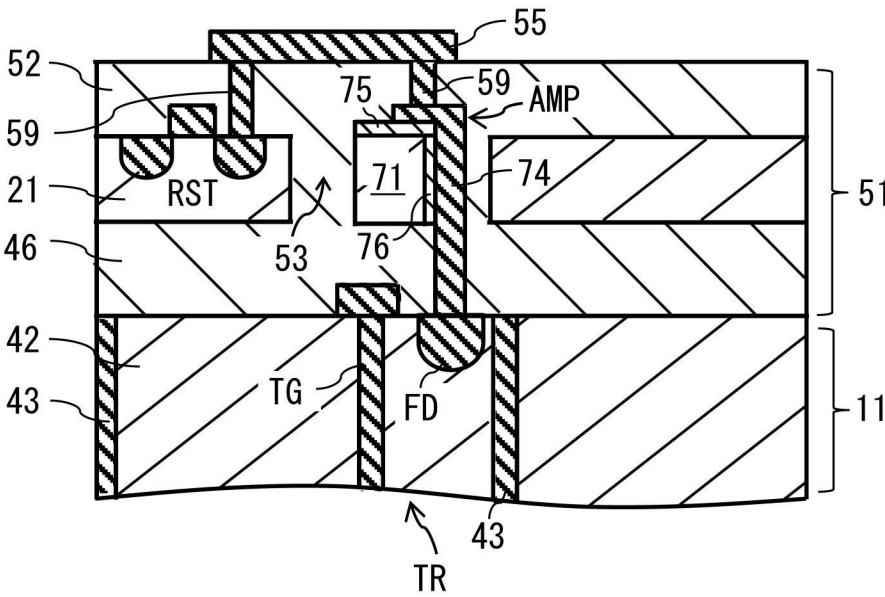
【圖41】



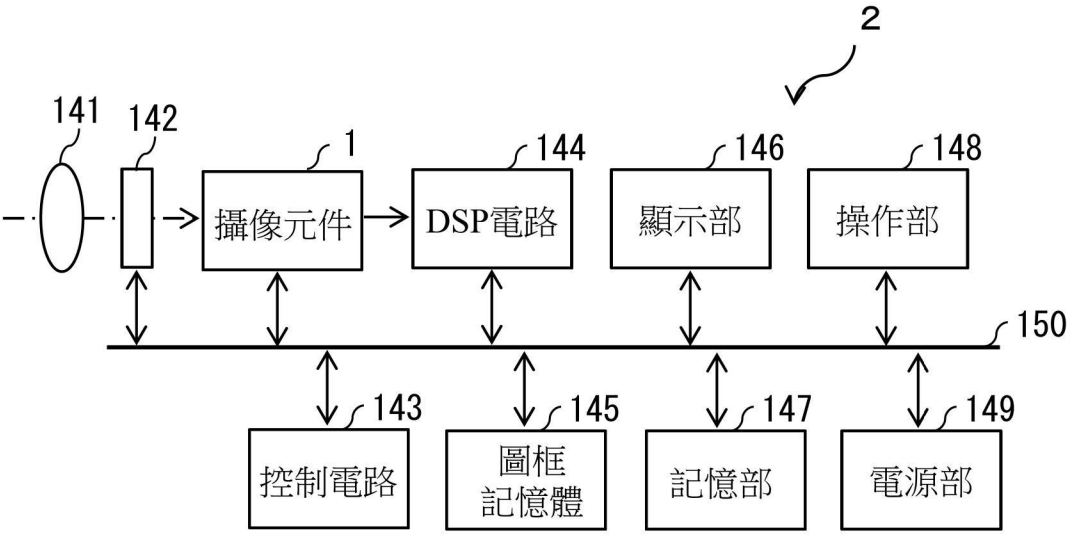
【圖42】



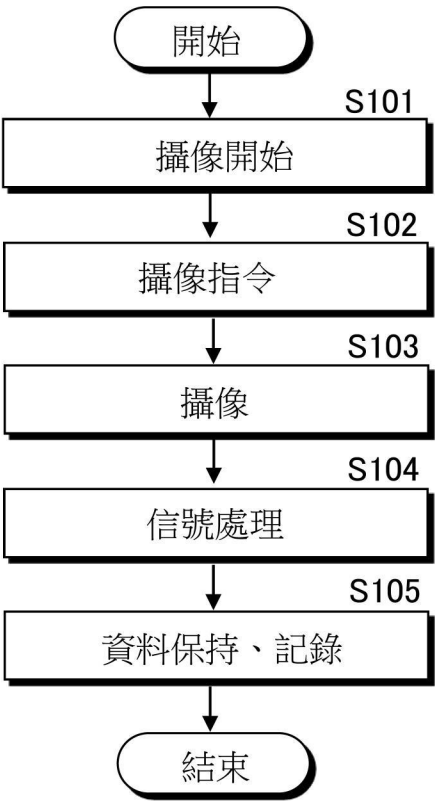
【圖43】



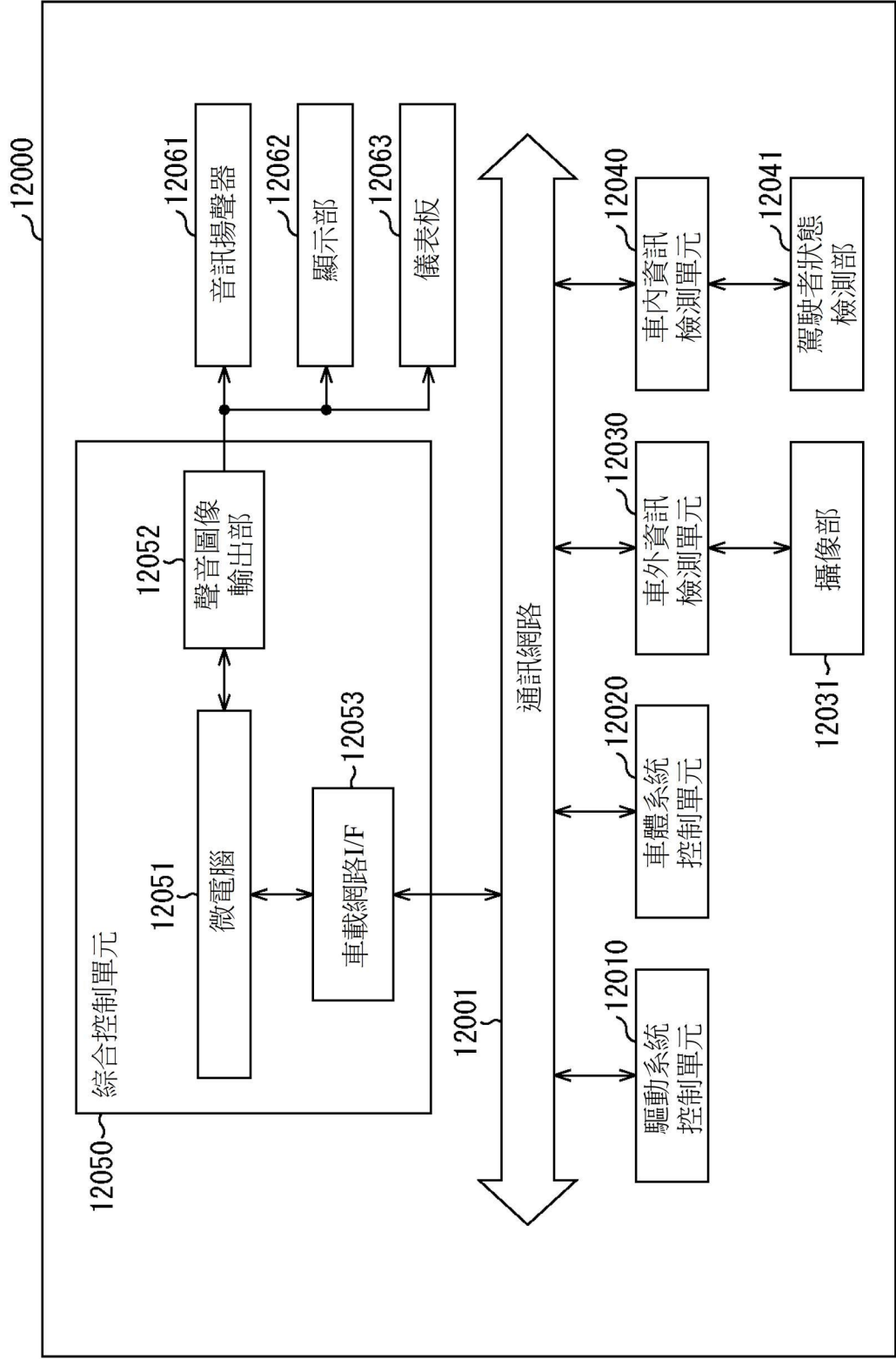
【圖44】



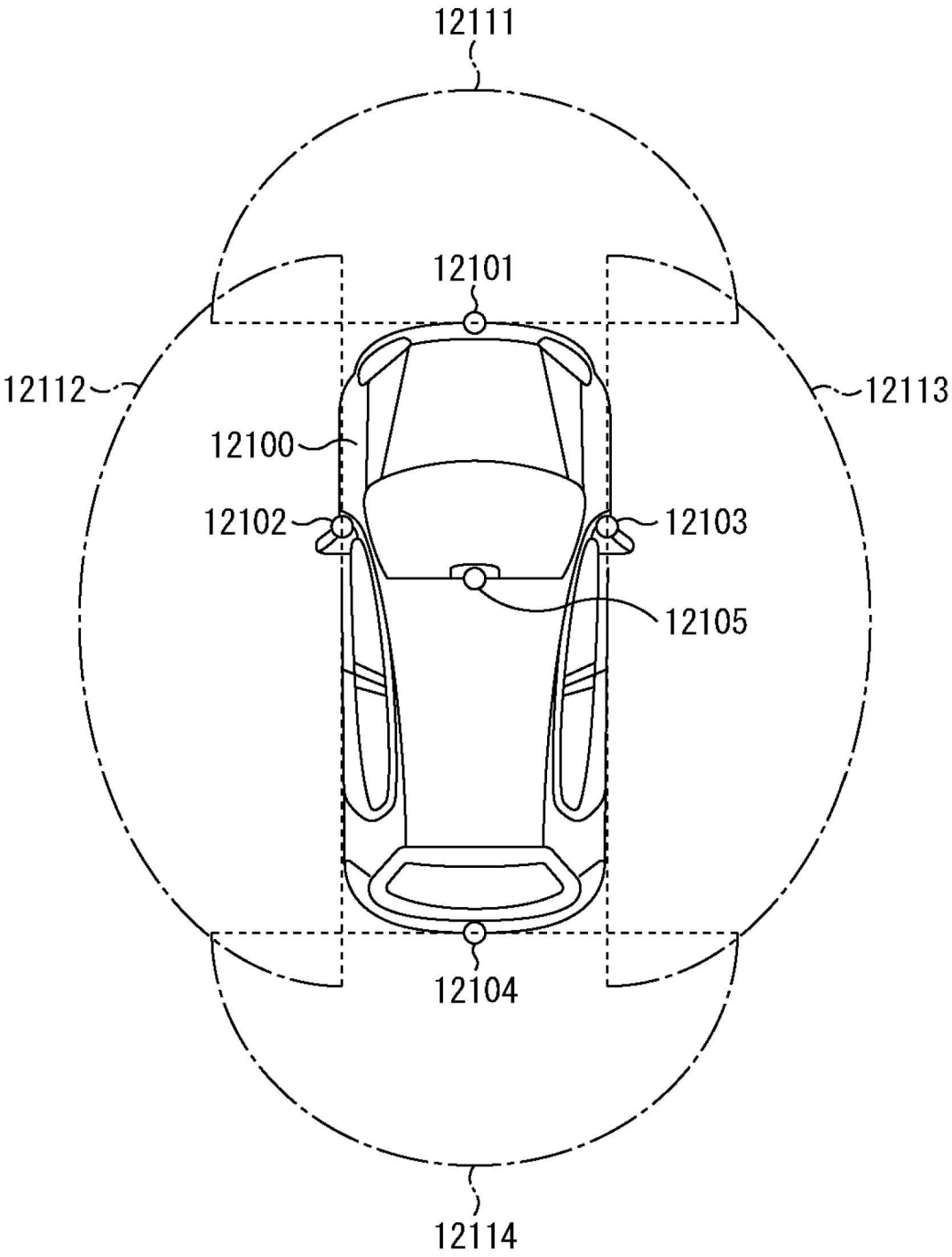
【圖45】



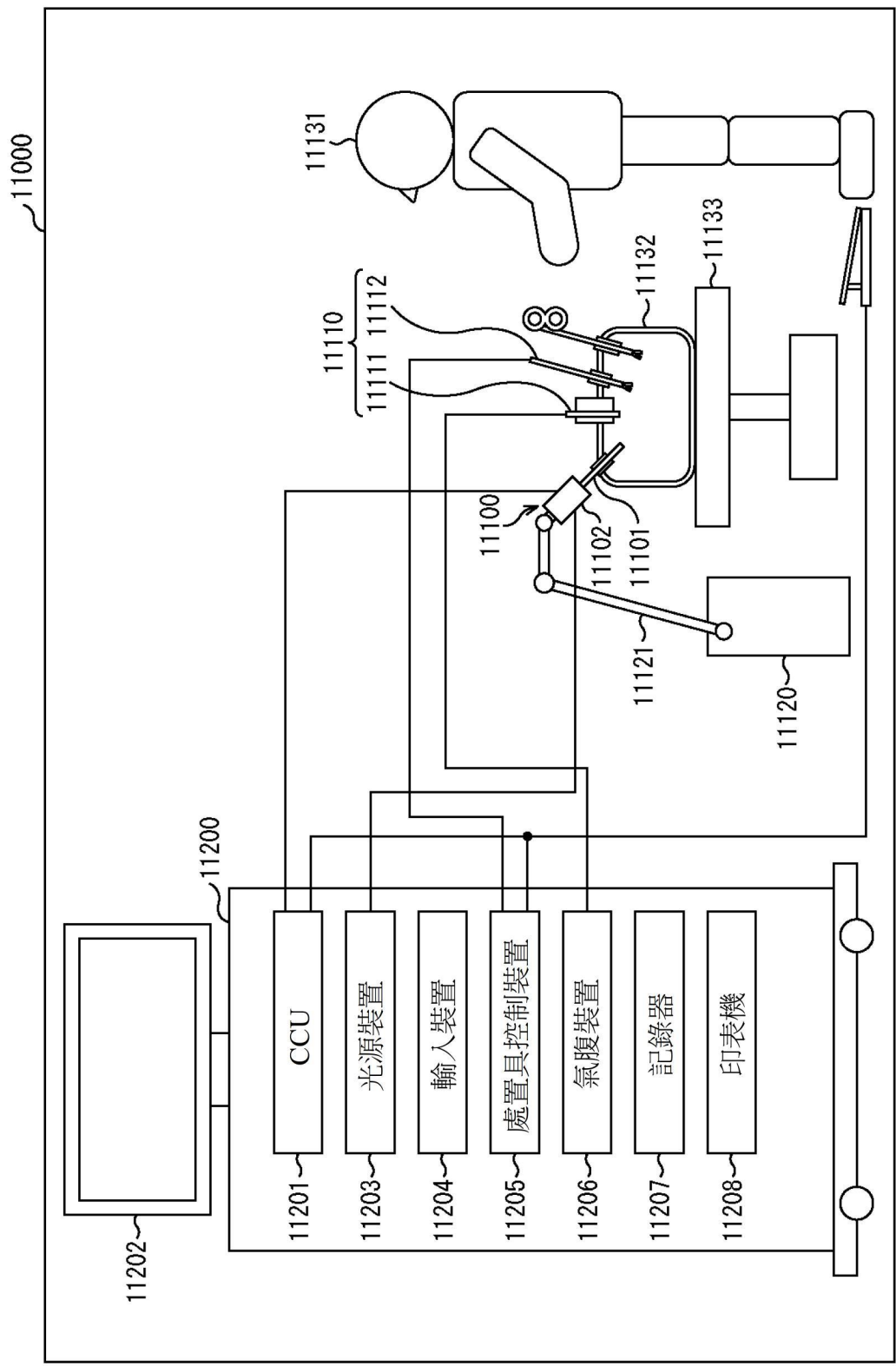
【圖46】



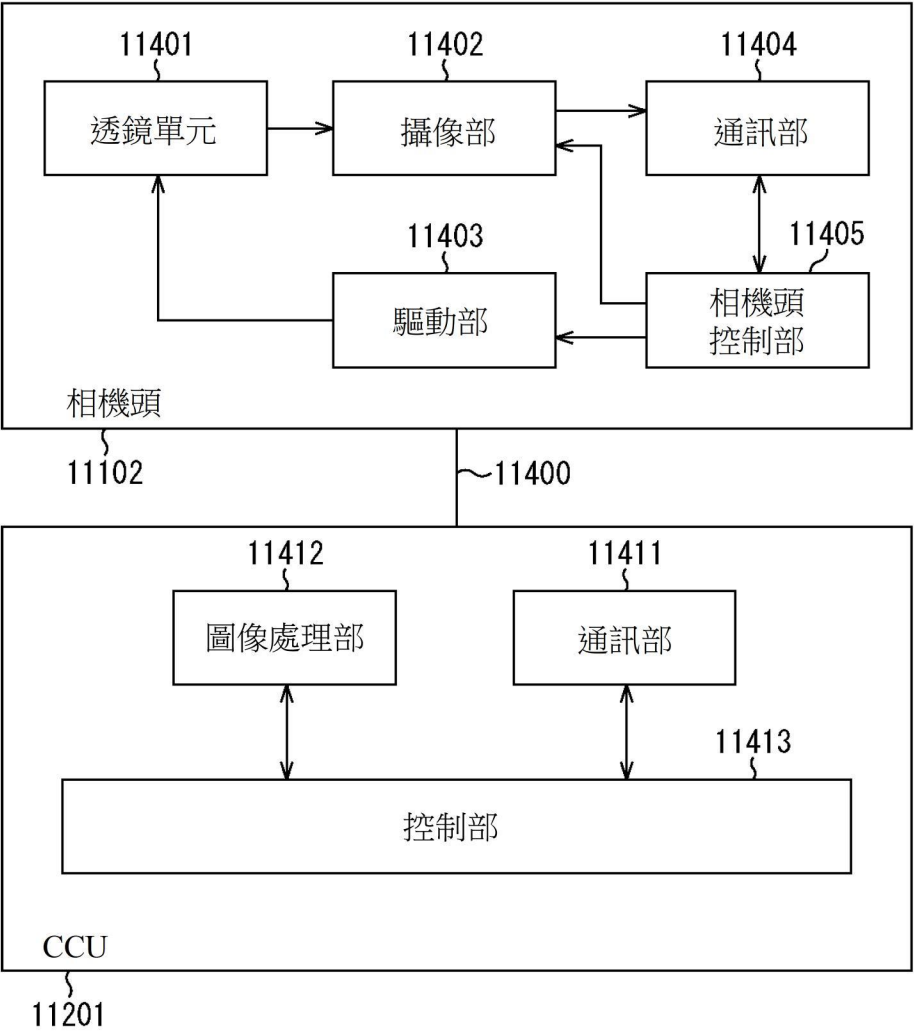
【圖47】



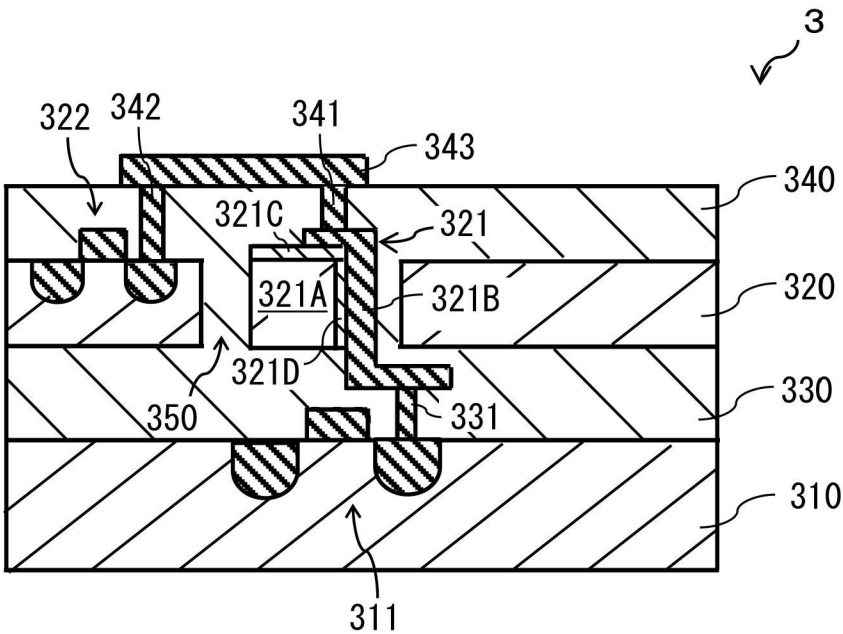
【圖48】



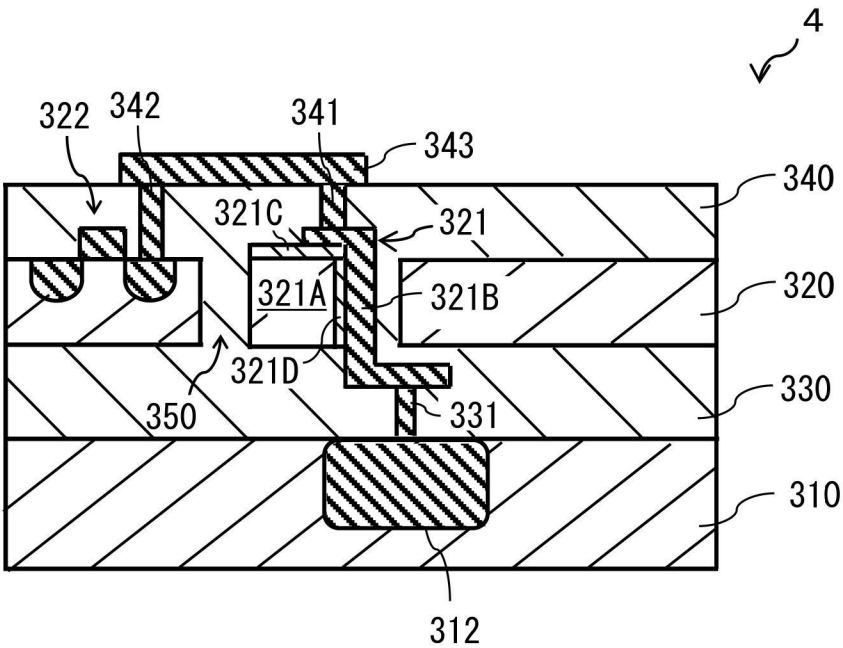
【圖49】



【圖50】



【圖51】



【圖52】