



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0088088
(43) 공개일자 2017년08월01일

(51) 국제특허분류(Int. Cl.)
H01L 51/05 (2006.01) H01L 51/10 (2006.01)
(52) CPC특허분류
H01L 51/0558 (2013.01)
H01L 51/0512 (2013.01)
(21) 출원번호 10-2016-0007991
(22) 출원일자 2016년01월22일
심사청구일자 2016년01월22일

(71) 출원인
경희대학교 산학협력단
경기도 용인시 기흥구 덕영대로 1732 (서천동, 경희대학교 국제캠퍼스내)
(72) 발명자
배진우
서울특별시 관악구 남부순환로260길 10 (남현동)
송기국
경기도 성남시 분당구 양현로94번길 28, 307동 1301호 (이매동, 이매촌동신3단지아파트)
(74) 대리인
특허법인 하나

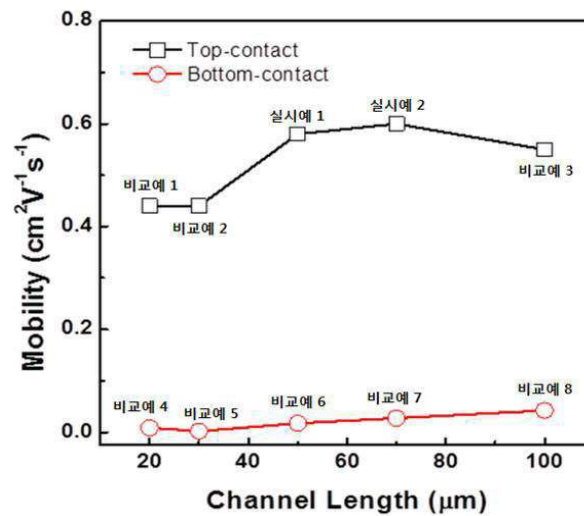
전체 청구항 수 : 총 7 항

(54) 발명의 명칭 상부 접촉 구조를 가지는 유기박막 트랜지스터

(57) 요약

본 발명의 일 측면은 기판, 게이트전극, 게이트절연층, 활성층, 및 전극물질층을 순차적으로 포함하고, 상기 전극물질층이 소스 전극 및 드레인 전극을 포함하고, 상기 소스 전극 및 드레인 전극이 50 μm 내지 70 μm 의 간격으로 상호 이격된 유기박막 트랜지스터를 제공한다.

대표도 - 도2



(52) CPC특허분류

H01L 51/105 (2013.01)

H01L 2251/10 (2013.01)

H01L 2924/13069 (2013.01)

H01L 2924/1307 (2013.01)

이 발명을 지원한 국가연구개발사업

과제고유번호 10053627

부처명 산업통상자원부

연구관리전문기관 한국산업기술평가관리원

연구사업명 전략적핵심소재기술개발사업

연구과제명 곡률반경 2mm 이하, 10만회 이상 접을 수 있는 성능을 갖는 디스플레이용 가변형 점접착소
재 개발

기 여 율 1/1

주관기관 (주)이그팩스

연구기간 2015.06.01 ~ 2016.05.31

명세서

청구범위

청구항 1

기관, 게이트전극, 게이트절연층, 활성층, 및 전극물질층을 순차적으로 포함하고,
상기 전극물질층이 소스 전극 및 드레인 전극을 포함하고,
상기 소스 전극 및 드레인 전극이 $50\mu\text{m}$ 내지 $70\mu\text{m}$ 의 간격으로 상호 이격된, 유기박막 트랜지스터.

청구항 2

제1항에 있어서,
상기 활성층이 상기 게이트절연층 상에만 형성된 유기박막 트랜지스터.

청구항 3

제2항에 있어서,
상기 활성층의 두께가 50nm 이하인 유기박막 트랜지스터.

청구항 4

제2항에 있어서,
상기 활성층이 펜타센을 포함하는 유기박막 트랜지스터.

청구항 5

제4항에 있어서,
상기 펜타센의 평균 입도가 $0.5\mu\text{m}$ 내지 $1.0\mu\text{m}$ 인 유기박막 트랜지스터.

청구항 6

제4항에 있어서,
상기 활성층의 하기 식 1에 따른 라만 강도비(R)가 1.0 이하인 유기박막 트랜지스터:

<식 1>

$$R = I_{1597} / I_{1533}$$

상기 식 1에서, I_{1597} 및 I_{1533} 이 각각 1597cm^{-1} 및 1533cm^{-1} 파수에서 상기 펜타센의 라만 강도이다.

청구항 7

제4항에 있어서,
상기 펜타센이 상기 게이트절연층의 표면에 대해 수직 방향으로 배향된 유기박막 트랜지스터.

발명의 설명

기술 분야

[0001] 본 발명은 상부 접촉 구조를 가지는 유기박막 트랜지스터에 관한 것이다.

배경 기술

- [0002] 정보통신기술의 발달과 함께 작고, 가볍고, 사용하기 편리한 정보통신기기와 이를 가능하게 하는 소자, 전자재료에 대한 수요가 늘어나고 있다. 그 중에서도 유기박막 트랜지스터(OTFT)는 종래의 비정질 실리콘 및 폴리실리콘을 이용한 유기박막 트랜지스터에 비해 제조공정이 간단하고, 플렉서블 디스플레이의 구현을 위한 플라스틱 기판들과 호환성이 뛰어나 최근 많은 연구가 이루어지고 있다.
- [0003] 유기박막 트랜지스터의 성능을 평가하기 위한 주요 물성으로는 전하이동도와 점멸비(on/off ratio)를 들 수 있고, 특히, 전하이동도는 반도체 재료의 종류, 박막 형성방법(구조 및 형태학), 구동전압 등에 따라 다르게 나타난다.
- [0004] 관련하여, 펜타센은 전계효과 이동도(field effect mobility), 온/오프 전류비(I_{on}/I_{off}), 및 임계 전압(threshold voltage, V_{th})과 같은 물성이 우수하여 유기박막 트랜지스터에 통상적으로 적용되는 반도체 물질이다. 이러한 물성은 펜타센 분자의 평면 구조, 즉, 고충진 구조에 기인한 것이다. 펜타센 분자가 유기박막 트랜지스터에 적용되는 경우 분자의 결정 성장과 분자 충전(molecular packing)에 관한 연구가 수행되어 왔다. 고충진 결정 상태는 분자를 통한 전도성을 향상시키므로 유기 분자의 분자 충전 구조는 소자의 성능에 큰 영향을 미친다.
- [0005] 유기 분자는 기판에 따라 상이한 충전도를 가지는 결정 구조를 형성한다. 펜타센 결정의 충전도 차이는 증착된 펜타센 분자와 기판 사이의 경계면에 의해 발생한다. 따라서, 유기박막 트랜지스터의 제조방법에 따라 증착된 분자와 기판 간의 상호작용이 변하여 상이한 형태의 충전 구조를 형성할 수 있다. 예를 들어, 유기박막 트랜지스터는 전극물질층과 활성층의 위치 관계에 따라 상부 및 하부 접촉 구조로 분류될 수 있다. 구체적으로, 상부 및 하부 접촉 구조는 각각 전극물질층이 활성층의 상부에 위치한 경우, 및 전극물질층이 활성층의 하부에 위치한 경우를 말한다.
- [0006] 일반적으로 상부 접촉 구조를 가지는 펜타센 유기박막 트랜지스터가 하부 접촉 구조를 가지는 것에 비해 성능이 우수한 것으로 알려져 있으나, 이들의 성능에 차이를 유발한 근거에 대해서는 명확하게 밝혀지지 않은 실정이다.

발명의 내용

해결하려는 과제

- [0007] 본 발명은 전술한 종래 기술의 문제점을 해결하기 위한 것으로, 본 발명의 목적은 유기박막 트랜지스터의 활성층의 배향성이 정밀하게 제어되어 전하 이동도가 향상된 유기박막 트랜지스터를 제공하는 것이다.

과제의 해결 수단

- [0008] 본 발명의 일 측면은 기판, 게이트전극, 게이트절연층, 활성층, 및 전극물질층을 순차적으로 포함하고, 상기 전극물질층이 소스 전극 및 드레인 전극을 포함하고, 상기 소스 전극 및 드레인 전극이 $50\mu\text{m}$ 내지 $70\mu\text{m}$ 의 간격으로 상호 이격된 유기박막 트랜지스터를 제공한다.
- [0009] 일 실시예에 있어서, 상기 활성층이 상기 게이트절연층 상에만 형성될 수 있다.
- [0010] 일 실시예에 있어서, 상기 활성층의 두께가 50nm 이하일 수 있다.
- [0011] 일 실시예에 있어서, 상기 활성층이 펜타센을 포함할 수 있다.
- [0012] 일 실시예에 있어서, 상기 펜타센의 평균 입도가 $0.5\mu\text{m}$ 내지 $1.0\mu\text{m}$ 일 수 있다.
- [0013] 일 실시예에 있어서, 상기 활성층의 하기 식 1에 따른 라만 강도비(R)가 1.0 이하일 수 있다.
- [0014] <식 1>
- [0015]
$$R = I_{1597} / I_{1533}$$
- [0016] 상기 식 1에서, I_{1597} 및 I_{1533} 이 각각 1597cm^{-1} 및 1533cm^{-1} 파수에서 상기 펜타센의 라만 강도이다.
- [0017] 일 실시예에 있어서, 상기 펜타센이 상기 게이트절연층의 표면에 대해 수직 방향으로 배향될 수 있다.

발명의 효과

- [0018] 본 발명의 일 측면에 따른 상부 접촉 구조를 가지는 유기박막 트랜지스터는, 활성층을 이루는 물질, 활성층의 두께, 및 전극의 이격 거리(채널 길이) 등을 조절하여 상기 활성층에 일정한 배향성을 부여할 수 있다. 상기 활성층에 부여된 배향성은 상기 활성층을 통한 정공, 전하의 이동성을 향상시킬 수 있고, 나아가 유기박막 트랜지스터의 전기적 성능을 향상시킬 수 있다.
- [0019] 본 발명의 효과는 상기한 효과로 한정되는 것은 아니며, 본 발명의 상세한 설명 또는 청구범위에 기재된 발명의 구성으로부터 추론 가능한 모든 효과를 포함하는 것으로 이해되어야 한다.

도면의 간단한 설명

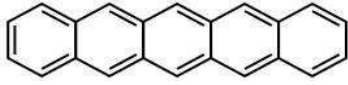
- [0020] 도 1은 본 발명의 일 실시예에 따른 유기박막 트랜지스터의 층상 구조를 나타낸다.
- 도 2는 본 발명의 실시예에 따른 유기박막 트랜지스터의 채널 길이에 따른 정공 이동성 변화를 나타낸다.
- 도 3 및 도 4는 본 발명의 실시예에 따른 유기박막 트랜지스터의 활성층에 대한 AFM 이미지이다.
- 도 5는 펜타센 분말 시료에 대한 라만 스펙트럼을 나타낸다.
- 도 6은 본 발명의 일 실시예에 따른 유기박막 트랜지스터의 활성층에 대한 라만 스펙트럼 및 활성층 두께에 따른 라만 강도비 변화를 나타낸다.
- 도 7은 본 발명의 일 비교예에 따른 유기박막 트랜지스터의 활성층에 대한 라만 스펙트럼을 나타낸다.

발명을 실시하기 위한 구체적인 내용

- [0021] 이하에서는 첨부된 도면을 참고하여 본 발명을 설명하기로 한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며, 따라서 여기에서 설명하는 실시예로 한정되는 것은 아니다. 그리고 도면에서 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 유사한 부분에 대해서는 유사한 도면 부호를 붙였다.
- [0022] 명세서 전체에서, 어떤 부분이 다른 부분과 "연결"되어 있다고 할 때, 이는 "직접적으로 연결"되어 있는 경우뿐 아니라, 그 중간에 다른 부재를 사이에 두고 "간접적으로 연결"되어 있는 경우도 포함한다. 또한 어떤 부분이 어떤 구성요소를 "포함"한다고 할 때, 이는 특별히 반대되는 기재가 없는 한 다른 구성요소를 제외하는 것이 아니라 다른 구성요소를 더 구비할 수 있다는 것을 의미한다.
- [0023] 이하, 첨부된 도면을 참고하여 본 발명의 실시예를 상세히 설명하기로 한다.
- [0024] 본 발명의 일 측면은 기판, 게이트전극, 게이트절연층, 활성층, 및 전극물질층을 순차적으로 포함하고, 상기 전극물질층이 소스 전극 및 드레인 전극을 포함하고, 상기 소스 전극 및 드레인 전극이 $50\mu\text{m}$ 내지 $70\mu\text{m}$ 의 간격으로 상호 이격된 유기박막 트랜지스터를 제공한다.
- [0025] 도 1은 본 발명의 실시예에 따른 유기박막 트랜지스터의 층상 구조를 나타낸다. 먼저, 도 1(a)를 참조하면, 상기 유기박막 트랜지스터가 기판(10), 게이트전극(20), 게이트절연층(30), 활성층(40), 및 전극물질층(50)을 순차적으로 포함할 수 있고, 상기 전극물질층(50)이 소스 전극 및 드레인 전극을 포함하며, 상기 소스 전극 및 드레인 전극이 일정 간격으로 상호 이격된 것일 수 있다.
- [0026] 유기박막 트랜지스터는 전극물질층과 활성층의 위치 관계에 따라 상부 및 하부 접촉 구조로 분류될 수 있다. 상기 상부 접촉 구조는 상기 전극물질층이 상기 활성층의 상부에 형성된 것을 의미할 수 있고, 경우에 따라 상기 활성층이 상기 게이트절연층 상에만 형성된 것을 의미할 수도 있다.
- [0027] 관련하여, 도 1(a)의 유기박막 트랜지스터는 게이트절연층, 활성층, 및 전극물질층을 순차적으로 포함하고, 상기 활성층이 상기 게이트절연층 상에만 형성된 상부 접촉 구조를 가질 수 있다. 반면, 도 1(b)의 유기박막 트랜지스터는 활성층이 게이트절연층 및 전극물질층 상에 형성된 하부 접촉 구조를 가질 수 있다.
- [0028] 일반적으로 상부 접촉 구조를 가지는 유기박막 트랜지스터가 하부 접촉 구조를 가지는 것에 비해 전기적 성능이 우수한 것으로 알려져 있다. 다만, 상부 접촉 구조에 있어서, 활성층을 이루는 물질의 종류, 활성층의 두께, 전극 간 이격 거리 등에 따라 유기박막 트랜지스터의 전기적 성능이 달라질 수 있다.
- [0029] 먼저, 상기 활성층이 펜타센을 포함할 수 있다. 상기 펜타센은 하기 화학식 1로 표시되는 화합물로서, 전체효

과 이동도(field effect mobility), 온/오프 전류비(I_{on}/I_{off}), 및 임계 전압(threshold voltage, V_{th})과 같은 물성이 우수하여 유기박막 트랜지스터에 통상적으로 적용되는 반도체 물질이다.

[0030] <화학식 1>



[0031] 상기 펜타센은 상기 활성층 내에서 일정 형태의 결정으로 존재할 수 있고, 이러한 결정의 형태, 크기는 상기 유기박막 트랜지스터의 구조와 활성층의 두께 등에 따라 상이할 수 있다. 상기 유기박막 트랜지스터가 상부 접촉 구조를 가지는 경우, 상기 펜타센 결정은 평균 입도가 $0.5\mu\text{m}$ 내지 $1.0\mu\text{m}$ 인 덴드라이트 형태를 가질 수 있다. 반면, 하부 접촉 구조를 가지는 경우, 상기 펜타센 결정은 평균 입도가 약 150nm 인 아일랜드 형태를 가질 수 있다. 본 명세서에 사용된 용어, "아일랜드"는 결정이 상호 연결되지 않고 독립적으로 존재하는 형태, 즉, 결정이 상호 분리된 형태를 의미한다.

[0032] 상기 펜타센 결정은 상기 활성층의 두께가 증가함에 따라 성장할 수 있다. 특히, 상부 접촉 구조는 펜타센 결정이 성장하면서 생성된 결정 간 접촉, 연결 빈도가 하부 접촉 구조에 비해 상대적으로 높고, 결정 간의 간극이 작으므로 전하 이동성이 향상될 수 있다. 상기 펜타센 결정의 평균 입도가 $0.5\mu\text{m}$ 미만이면 전하 이동성이 저하될 수 있고, $1.0\mu\text{m}$ 초과이면 활성층이 후막화될 수 있다.

[0033] 또한, 상기 활성층의 두께는 전술한 펜타센 결정의 형태, 크기 뿐만 아니라 펜타센 분자의 배향성에도 영향을 미칠 수 있다. 상기 상부 접촉 구조를 가지는 유기박막 트랜지스터는 하부 접촉 구조를 가지는 것에 비해 활성층을 이루는 펜타센 분자의 수직 배향성이 우세할 수 있고, 바람직하게는 상기 활성층을 이루는 펜타센 분자가 전체적으로 게이트절연층 표면에 대해 수직 방향으로 배향될 수 있다.

[0034] 본 명세서에 사용된 용어, "수직" 또는 "수직 배향"은 2개의 선 또는 면이 이루는 각이 90° 인 경우, 또는 복수의 선 또는 면이 이루는 각의 평균 값이 90° 이어서 그 각을 실질적으로 90° 로 볼 수 있는 경우를 의미한다. 또한, 본 명세서에 사용된 용어, "평행", "평행 배향", 또는 "평면 배향"은 2개의 선 또는 면이 이루는 각이 0° 인 경우, 또는 복수의 선 또는 면이 이루는 각의 평균 값이 0° 이어서 그 각을 실질적으로 0° 로 볼 수 있는 경우를 의미한다.

[0035] 관련하여, 상기 활성층의 하기 식 1에 따른 라만 강도비(R)가 1.0 이하일 수 있고, 바람직하게는, 0.5 이하일 수 있다.

[0036] <식 1>

$$R = I_{1597} / I_{1533}$$

[0037] 상기 식 1에서, I_{1597} 및 I_{1533} 이 각각 1597cm^{-1} 및 1533cm^{-1} 파수에서 상기 펜타센의 라만 강도이다.

[0038] 도 5의 라만 스펙트럼에서, 1597cm^{-1} 피크 또는 밴드는 1533cm^{-1} 피크 또는 밴드에 비해 펜타센 분자의 배향에 민감한 특성을 가지므로, 상기 식 1에 따른 라만 강도비로부터 상기 펜타센 분자의 배향성을 구별할 수 있다. 구체적으로, 펜타센 분자의 장축이 게이트절연층의 표면에 대해 수직으로 배열될 때 1597cm^{-1} 밴드의 강도가 0일 수 있다.

[0039] 도 6(b)를 참고하면, 상부 접촉 구조에서 라만 강도비가 0.5이하, 바람직하게는 0.3 이하의 값을 가지는 반면에, 하부 접촉 구조에서는 평면 배향된 펜타센 분자의 π 전자와 금 표면의 상호작용에 의해 1.0을 초과한 값을 가질 수 있다. 즉, 라만 강도비가 1.0 이하, 바람직하게는 0.5 이하, 더 바람직하게는 0.3 이하인 경우, 상기 펜타센 분자가 상기 게이트절연층의 표면에 대해 수직 방향으로 배향될 수 있다.

[0040] 상기 활성층의 두께는 50nm 이하일 수 있다. 상기 활성층의 두께는 상기 펜타센의 증착 속도 및 시간에 의해 조절될 수 있다. 상기 활성층의 두께가 50nm 초과이면 유기박막 트랜지스터가 과도하게 두꺼워져 상용성, 호환성이 저하될 수 있다.

[0041] 또한, 활성층의 두께에 따른 펜타센 분자의 배향성 변화는 하부 접촉 구조를 가지는 유기박막 트랜지스터에서 더 현저하게 나타난다. 도 6(b)를 다시 참고하면, 활성층의 두께가 10nm 미만이면 라만 강도비가 1.5를 초과하

여 평면 배향성이 크게 우세한 반면에, 10nm 초과이면 수직 배향된 펜타센 분자가 증가하면서 평면 배향성이 다소 완화된다는 것을 알 수 있다.

[0044] 한편, 상기 소스 및 드레인 전극은 상기 활성층 상에 일정 거리로 이격될 수 있다. 상기 전극물질층, 즉, 상기 소스 및 드레인 전극은 상기 활성층 상에 새도 마스크를 통해 금을 증착시켜 형성될 수 있다. 이 때, 상기 금의 증착 속도 및 시간을 조절하여 상기 전극의 두께를 10 내지 100nm로 조절할 수 있고, 상기 새도 마스크의 형상을 통해 채널 길이, 채널 폭 등을 다변화할 수 있다.

[0045] 본 명세서에 사용된 용어, "채널"은 상기 소스 및 드레인 전극 사이에 형성된 간극을 의미한다. 상기 소스 및 드레인 전극은 50 μ m 내지 70 μ m의 간격으로 상호 이격될 수 있다. 즉, 상기 유기박막 트랜지스터의 채널 길이가 50 μ m 내지 70 μ m일 수 있다. 상기 채널 길이가 상기 범위를 벗어나면 전하 이동성이 저하될 수 있다.

[0046] 이하, 본 발명의 실시예를 상세히 설명하기로 한다.

[0047] 실시예 1

[0048] 열적 성장한 SiO₂ 표면을 가지는 p-형 실리콘 기판을 준비하였다. 초고진공(1×10^{-6} Torr) 조건 하에서, 90℃로 가열된 SiO₂ 층 상에 0.1Å/s의 속도로 펜타센 분말을 증착시켜 50nm 두께의 활성층을 형성하였다. 활성층 상에 새도 마스크를 통해 금을 1Å/s의 속도로 증착시켜 50nm 두께의 소스 및 드레인 전극을 형성(채널 길이: 50 μ m, 채널 폭: 0.5~1mm)함으로써 상부 접촉 구조를 가지는 유기박막 트랜지스터를 완성하였다. 증착된 펜타센과 전극의 두께를 증착 챔버 내에 구비된 수정진동자 저울(Quartz Crystal Microbalance)을 사용하여 측정하였다.

[0049] 실시예 2

[0050] 소스 및 드레인 전극 형성 시 채널 길이를 70 μ m로 변경한 것을 제외하면, 상기 실시예 1과 동일한 방법으로 유기박막 트랜지스터를 완성하였다.

[0051] 실시예 3

[0052] 활성층의 두께를 2nm로 조절한 것을 제외하면, 상기 실시예 1과 동일한 방법으로 유기박막 트랜지스터를 완성하였다.

[0053] 실시예 4

[0054] 활성층의 두께를 10nm로 조절한 것을 제외하면, 상기 실시예 1과 동일한 방법으로 유기박막 트랜지스터를 완성하였다.

[0055] 비교예 1

[0056] 소스 및 드레인 전극 형성 시 채널 길이를 20 μ m로 변경한 것을 제외하면, 상기 실시예 1과 동일한 방법으로 유기박막 트랜지스터를 완성하였다.

[0057] 비교예 2

[0058] 소스 및 드레인 전극 형성 시 채널 길이를 30 μ m로 변경한 것을 제외하면, 상기 실시예 1과 동일한 방법으로 유기박막 트랜지스터를 완성하였다.

[0059] 비교예 3

[0060] 소스 및 드레인 전극 형성 시 채널 길이를 100 μ m로 변경한 것을 제외하면, 상기 실시예 1과 동일한 방법으로 유기박막 트랜지스터를 완성하였다.

[0061] 비교예 4

[0062] 열적 성장한 SiO₂ 표면을 가지는 p-형 실리콘 기판을 준비하였다. SiO₂ 층 상에 새도 마스크를 통해 금을 1Å/s의 속도로 증착시켜 50nm 두께의 소스 및 드레인 전극을 형성(채널 길이: 20 μ m, 채널 폭: 0.5~1mm)하였다. 새도 마스크를 제거한 후 초고진공(1×10^{-6} Torr) 조건 하에서, 전극 및 기판의 노출면에 0.1Å/s의 속도로 펜타센 분말을 증착시켜 50nm 두께의 활성층을 형성함으로써 하부 접촉 구조를 가지는 유기박막 트랜지스터를 완성하였다. 증착된 펜타센과 전극의 두께를 증착 챔버 내에 구비된 수정진동자 저울(Quartz Crystal Microbalance)을 사용하여 측정하였다.

- [0063] 비교예 5
- [0064] 소스 및 드레인 전극 형성 시 채널 길이를 $30\mu\text{m}$ 로 변경한 것을 제외하면, 상기 비교예 4와 동일한 방법으로 유기박막 트랜지스터를 완성하였다.
- [0065] 비교예 6
- [0066] 소스 및 드레인 전극 형성 시 채널 길이를 $50\mu\text{m}$ 로 변경한 것을 제외하면, 상기 비교예 4와 동일한 방법으로 유기박막 트랜지스터를 완성하였다.
- [0067] 비교예 7
- [0068] 소스 및 드레인 전극 형성 시 채널 길이를 $70\mu\text{m}$ 로 변경한 것을 제외하면, 상기 비교예 4와 동일한 방법으로 유기박막 트랜지스터를 완성하였다.
- [0069] 비교예 8
- [0070] 소스 및 드레인 전극 형성 시 채널 길이를 $100\mu\text{m}$ 로 변경한 것을 제외하면, 상기 비교예 4와 동일한 방법으로 유기박막 트랜지스터를 완성하였다.
- [0071] 비교예 9
- [0072] 활성층의 두께를 2nm 로 조절한 것을 제외하면, 상기 비교예 6 과 동일한 방법으로 유기박막 트랜지스터를 완성하였다.
- [0073] 비교예 10
- [0074] 활성층의 두께를 10nm 로 조절한 것을 제외하면, 상기 비교예 6 과 동일한 방법으로 유기박막 트랜지스터를 완성하였다.
- [0075] 상기 실시예 1~4, 및 비교예 1~10에 따른 유기박막 트랜지스터의 구조적 특징을 하기 표 1에 나타내었다.

표 1

구분	구조	채널 길이 (μm)	활성층 두께 (nm)
실시예 1	상부 접촉	50	50
실시예 2	상부 접촉	70	50
실시예 3	상부 접촉	50	2
실시예 4	상부 접촉	50	10
비교예 1	상부 접촉	20	50
비교예 2	상부 접촉	30	50
비교예 3	상부 접촉	100	50
비교예 4	하부 접촉	20	50
비교예 5	하부 접촉	30	50
비교예 6	하부 접촉	50	50
비교예 7	하부 접촉	70	50
비교예 8	하부 접촉	100	50
비교예 9	하부 접촉	50	2
비교예 10	하부 접촉	50	10

- [0077] 실험예 1: 정공 이동성(Hole mobility)
- [0078] 도 2를 참고하면, 상부 접촉 구조(실시예 1~2, 비교예 1~3)를 가지는 유기박막 트랜지스터의 전하 이동성 평균 값이 $0.5\text{cm}^2/\text{Vs}$ 인 반면에, 하부 접촉 구조(비교예 4~8)의 경우 $0.05\text{cm}^2/\text{Vs}$ 로 나타나, 상부 접촉 구조의 정공 이동성이 상대적으로 우수함을 알 수 있다.
- [0079] 또한, 상부 접촉 구조를 가지는 유기박막 트랜지스터에 있어서, 채널 길이에 따라 전하 이동성이 상이하게 나타났는데, 그 길이가 $50\mu\text{m}$ 내지 $70\mu\text{m}$ 인 실시예 1, 2의 경우 비교예 1~3에 비해 향상된 정공 이동성을 나타내었다.
- [0080] 실험예 2: 펜타센 결정 입자의 모폴로지 1
- [0081] 도 3에서 밝게 표시된 부분이 금이 증착된 전극을 나타낸다. 도 3(a)를 참고하면, 상기 실시예 1의 경우 전극

및 도 3(a)의 전 영역에 걸쳐 텐드라이트 형태를 가지는 펜타센 결정 입자의 균일한 모폴로지가 관찰되었다. 상기 결정 입자의 평균 입도는 $1\mu\text{m}$ 으로 측정되었다.

[0082] 반면, 도 3(b)를 참고하면, 상기 비교예 6의 경우 상이한 크기의 펜타센 결정 입자와 SiO_2 층(어두운 부분)과 전극(밝은 부분)의 경계 영역이 뚜렷하게 관찰되었다. 구체적으로, SiO_2 층의 표면에서 텐드라이트 형태의 펜타센 결정 입자가 형성된 반면에, 전극 표면에서는 상대적으로 작은 아일랜드 형태의 펜타센 결정 입자가 형성되었다. 또한, SiO_2 층과 전극의 경계 영역에서 양 결정 입자 형태가 공존함을 확인하였다. 상기 결과로부터 증착된 활성층의 표면 모폴로지가 기판에 따라 상이함을 알 수 있다.

[0083] 증착된 펜타센의 결정 성장 메커니즘을 밝히기 위해 활성층의 두께를 달리하여 활성층의 표면 모폴로지를 관찰하였고, 그 결과를 도 4에 나타내었다. 도 4(a)를 참고하면, 결정 성장 초기 단계(실시에 3)에서, 측방 평면 및 중간 크기의 펜타센 결정 입자가 SiO_2 층의 표면에 형성되고, 결정 입자는 인접한 결정 입자와 연결되어 입자 경계를 형성하였다. 펜타센의 증착을 지속하여 활성층의 두께가 50nm인 때(실시에 1), 평균 입도가 $1\mu\text{m}$ 인 텐드라이트 형태의 결정 입자가 형성되었다.

[0084] 반면, 도 4(b)를 참고하면, 금 표면에 대한 펜타센의 증착 초기(비교예 9)에 다수의 작은 아일랜드 형태의 결정들이 형성되었다. 증착을 지속하면, 이러한 아일랜드 형태의 결정들이 약 150nm의 평균 입도로 성장하였고(비교예 6), 다수의 결정 입자 경계를 형성하였다. 금 표면에서 펜타센 결정의 성장은 화학 흡착된(chemisorbed) 초기 펜타센 층의 불량한 젖음성(wetting)에 따른 것으로서, 이는 아일랜드 입자의 상호 연결을 방해할 수 있다.

[0085] 실험예 3: 펜타센 결정 입자의 모폴로지 2

[0086] 증착된 펜타센 분자의 배향성을 조사하기 위해 펜타센 분말 시료의 공명 강화 라만 스펙트럼(resonance enhanced Raman spectroscopy)을 분석하였고, 그 결과를 도 5에 나타내었다. 공명 강화 라만 스펙트럼에서 라만 신호는 시료의 전자 흡수 파장과 유사한 파장을 가지는 레이저 여기(laser excitation)에 의해 강화될 수 있다. 532nm의 레이저 파장은 펜타센의 전자 흡수 파장인 545nm와 유사하므로 펜타센에 대해 공명 강화 효과를 가질 수 있다. 도 5를 참고하면, 1597cm^{-1} 및 1371cm^{-1} 에서의 라만 밴드가 532nm 여기 레이저로 얻어진 스펙트럼에서 뚜렷하게 관찰되었다. 1597cm^{-1} 밴드의 강도는 펜타센 분자의 배향에 매우 민감하므로, 펜타센 분자의 장축이 기판 표면에 대해 수직으로 배열될 때 강도가 0이 되는 1597cm^{-1} 밴드를 분석함으로써 상기 실시예 1, 비교예 6에서 펜타센 분자의 배향성을 확인할 수 있다.

[0087] 도 6(a)를 참고하면, 비교예 6의 활성층의 1597cm^{-1} 밴드 강도가 실시예 1보다 컸고, 이로부터 실시예 1의 활성층에서 펜타센 분자의 수직 배향성이 상대적으로 강화되었음을 알 수 있다.

[0088] 또한, 활성층의 두께를 변화시키면서 1533cm^{-1} 밴드에 대한 1597cm^{-1} 밴드의 강도 비를 측정하였고, 그 결과를 도 6(b)에 나타내었다. 도 6(b)를 참고하면, 상부 접촉 구조의 경우 활성층의 두께가 2nm(실시에 3)에서 50nm(실시에 1)로 증가하면서 강도 비가 0에서 0.3으로 증가하였고, 이는 펜타센 분자가 증착 초기에 SiO_2 층에 대해 수직 배향성을 가지다가 증착이 지속되면서 다소 기울어진 배향성을 가짐을 나타낸다.

[0089] 반면, 하부 접촉 구조의 경우 활성층의 두께가 2nm(비교예 9)인 증착 초기에 강도 비가 2.7이었다가 증착이 지속되면서 점차 감소하였다. 펜타센 분자의 π 전자와 금속 기판의 상호작용이 활발함을 가정하면, 펜타센 분자의 평면 배향은 π 전자와 금 사이의 상호 작용을 최대화할 수 있다. 따라서, 결정 성장 초기에 펜타센 분자가 금의 거친 표면 상에서 랜덤한 배향성을 가지는 반면에, 증착을 지속할수록(비교예 10, 6) 활성층의 상부에서 수직 배향성이 유도되어 강도 비가 감소한 것으로 나타났다.

[0090] 한편, 도 7은 도 3(b)의 (1) 내지 (5) 영역에 대한 라만 스펙트럼을 나타낸다. 도 3(b) 및 도 7을 참고하면, 비교예 6에서 펜타센 분자는 SiO_2 층((1), (2) 영역)과 금 전극((4), (5) 영역) 상에 증착되었다. 도 7에서 펜타센 분자의 1597cm^{-1} 밴드를 살펴보면, (1), (2) 영역에서의 피크 강도가 (4), (5) 영역에 비해 약하게 나타났고, 이는 각 영역에서 펜타센 분자의 배향이 상이하기 때문인 것으로 분석된다. 구체적으로, SiO_2 층((1), (2) 영역) 상에 증착된 펜타센 분자는 SiO_2 층 표면에 대해 수직으로 배향되고, 금 전극 상에 증착된 펜타센 분자는 그에 비해 다소 기울어진 방향으로 배향되었다. 즉, 펜타센 분자가 금 전극에서 멀어질수록 그 배향성이 랜덤

한 방향에서 수직 방향으로 전환됨을 알 수 있다.

[0091] 상기와 같이, 실시예 1~4의 상부 접촉 구조를 가지는 유기박막 트랜지스터는 하부 접촉 구조를 가지는 것에 비해 전하 및 정공 이동성이 우수하고, 이는 상부 접촉 구조에서 활성층을 이루는 펜타센 분자가 SiO₂ 층에 대해 수직 방향으로 배향된 것에 기인한 것으로 분석된다. 이러한 펜타센 분자의 수직 배향은 SiO₂ 층의 표면을 따른 π -적층(π -stacked) 구조를 통해 전하 이동성을 비롯한 유기박막 트랜지스터의 전기적 성능을 현저히 향상시킬 수 있다.

[0092] 전술한 본 발명의 설명은 예시를 위한 것이며, 본 발명이 속하는 기술분야의 통상의 지식을 가진 자는 본 발명의 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 쉽게 변형이 가능하다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다. 예를 들어, 단일형으로 설명되어 있는 각 구성 요소는 분산되어 실시될 수도 있으며, 마찬가지로 분산된 것으로 설명되어 있는 구성 요소들도 결합된 형태로 실시될 수 있다.

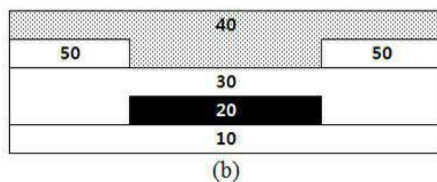
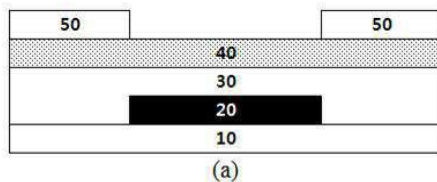
[0093] 본 발명의 범위는 후술하는 청구범위에 의하여 나타내어지며, 청구범위의 의미 및 범위 그리고 그 균등 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

부호의 설명

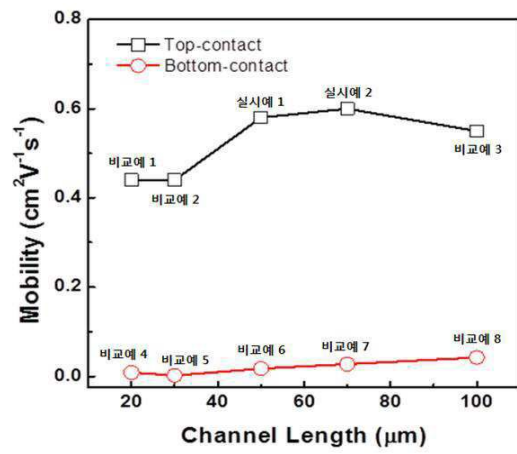
[0095] 10: 기판
20: 게이트전극
30: 게이트절연층
40: 활성층
50: 전극물질층

도면

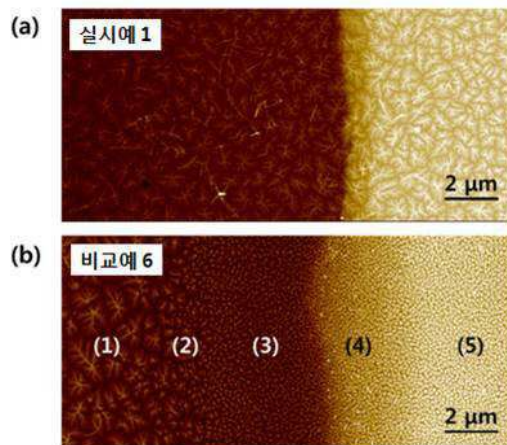
도면1



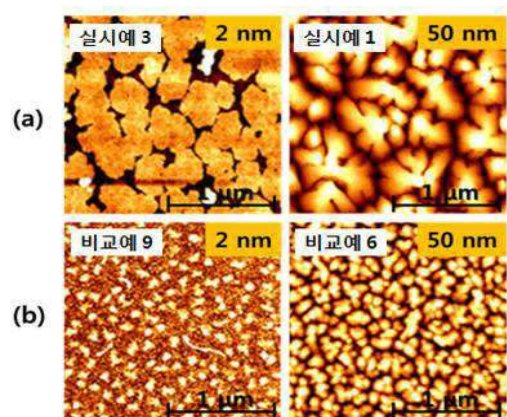
도면2



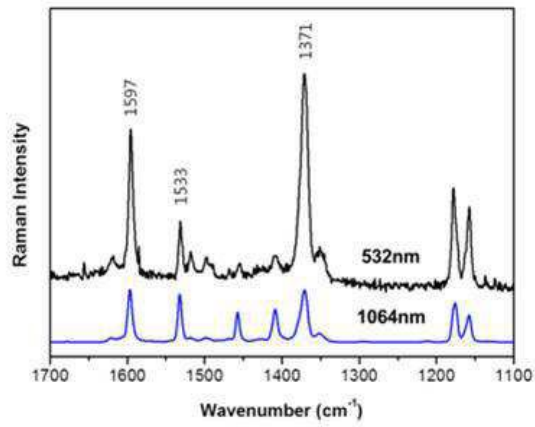
도면3



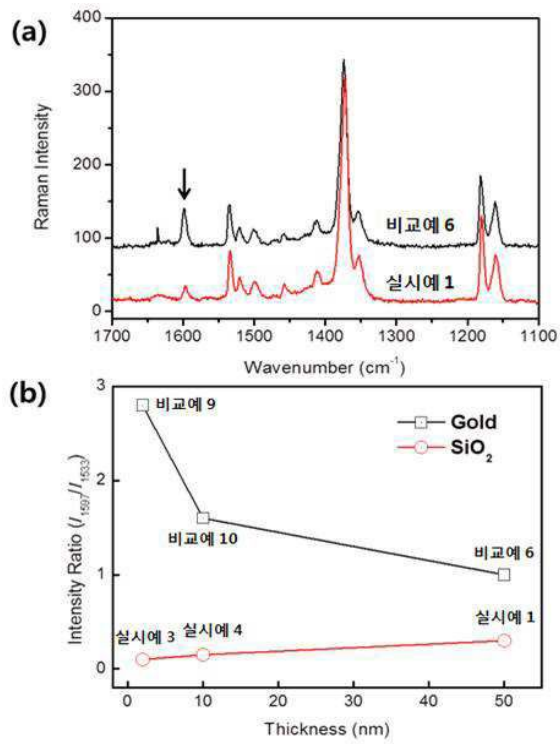
도면4



도면5



도면6



도면7

