



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

207082
(11) (B1)

(51) Int. Cl.³
G 06 F 7/52

(22) Přihlášeno 27 11 79
(21) (PV 8160-79)

(40) Zveřejněno 15 09 80

(45) Vydáno 15 10 83

(75)

Autor vynálezu

ZDRAŽIL ZDENĚK ing., PRAHA

(54) Násobička v soustavě s pohyblivou čárkou obsahující pevné paměti

Vynález se týká násobičky v soustavě s pohyblivou čárkou obsahující pevné paměti.

Dosud se používá pro násobení v oblasti číslicové techniky buď násobiček založených na technických prostředcích, nebo násobiček založených na programových prostředcích. Násobičky založené na technických prostředcích jsou obecně rychlejší a z hlediska realizace nákladnější než násobičky založené na programových prostředcích.

Nevýhodou současného stavu je aplikace násobiček v soustavě s pohyblivou čárkou, kdy je nutné po každé operaci násobení aplikovat relativně rozsáhlý programový blok normalizace.

Výhody provedení podle vynálezu spočívají ve spojení operace násobení s operací normalizace. Obě tyto operace jsou vykonávány technickými prostředky, což umožňuje dosažení rychlosti vyšší než při stávajících způsobech. Základem jsou tabulky logaritmů a antilogaritmů uložené v pevných pamětech. Násobení je pak nahrazeno výběrem logaritmů pro dané operandy, jejich součtem a nalezením výsledku v tabulce antilogaritmů. Normalizace je provedena jednoduše na úrovni logaritmů využitím přenosu při součtu logaritmů.

Podstata násobičky podle vynálezu spočívá v tom, že výstup mantisy prvního čísla vstupního registru je proveden se vstupem prvního

bloku tabulky logaritmů, jehož výstup je napojen na první vstup sčítačky logaritmů. Výstup mantisy druhého čísla vstupního registru je propojen se vstupem druhého bloku tabulky logaritmů, jehož výstup je napojen na druhý vstup sčítačky logaritmů, jejíž součtový výstup je propojen přes blok tabulky antilogaritmů na mantisový vstup výstupního registru. Výstup exponentu prvního čísla vstupního registru je propojen s prvním vstupem sčítačky exponentů, výstup exponentu druhého čísla vstupního registru je propojen s druhým vstupem sčítačky exponentů, jejíž výstup je propojen přes blok řízeného přičtení čísla -1 s exponentovým vstupem výstupního registru. Přenosový výstup sčítačky logaritmů je napojen na řídicí vstup bloku řízeného přičtení čísla -1 .

Příklad zapojení podle vynálezu je znázorněn na výkrese, který představuje blokové schéma násobičky.

Výstup mantisy prvního čísla vstupního registru **1** je propojen se vstupem prvního bloku **2** tabulky logaritmů, jehož výstup je napojen na první vstup sčítačky **4** logaritmů. Výstup mantisy druhého čísla vstupního registru **1** je propojen se vstupem druhého bloku **3** tabulky logaritmů, jehož výstup je napojen na druhý vstup sčítačky **4** logaritmů, jejíž součtový výstup je propojen přes blok **5** tabulky antilogaritmů na mantisový vstup vý-

stupního registru 6. Výstup exponentu prvního čísla vstupního registru 1 je propojen s prvním vstupem sčítačky 7 exponentů. Výstup exponentu druhého čísla vstupního registru 1 je propojen s druhým vstupem sčítačky 7 exponentů, jejíž výstup je napojen přes blok 8 řízeného přičtení čísla -1 s exponentovým vstupem výstupního registru 6. Přenosový výstup sčítačky 4 logaritmu je napojen na řídicí vstup bloku 8 řízeného přičtení čísla -1 .

Podstatou činnosti násobičky je aplikace logaritmování na operaci násobení v soustavě s pohyblivou čárkou. Čísla jsou v ní zpravidla vyjádřena následujícím způsobem:

$A = x \cdot 2^i$, $B = y \cdot 2^j$, $0,5 \leq x, y < 1$. Vzhledem k použité binární formě reprezentace čísel jsou optimální logaritmy o základu 2. Operaci násobení odpovídá v prostoru logaritmů operace sčítání a tedy: $A \cdot B = \text{antilog}(\log A + \log B) = 2^{i+j} \text{antilog}(\log x + \log y) = 2^{i+j} z$. Tabulky logaritmů ve schématu jsou obsaženy v pevných pamětech. Na každé adrese je v paměťovém slovu uložen logaritmus číselného vyjádření adresy. Přivedením mantisy na vstup této paměti se získá na jejím výstupu odpovídající logaritmus. Po sečtení logaritmů obou mantis se stejným způsobem odlogaritmují v tabulce antilogaritmů. Exponenty obou vstupních operandů jsou sečteny a v závislosti na hodnotě přenosu ze sčítačky logaritmů je k výsledku při-

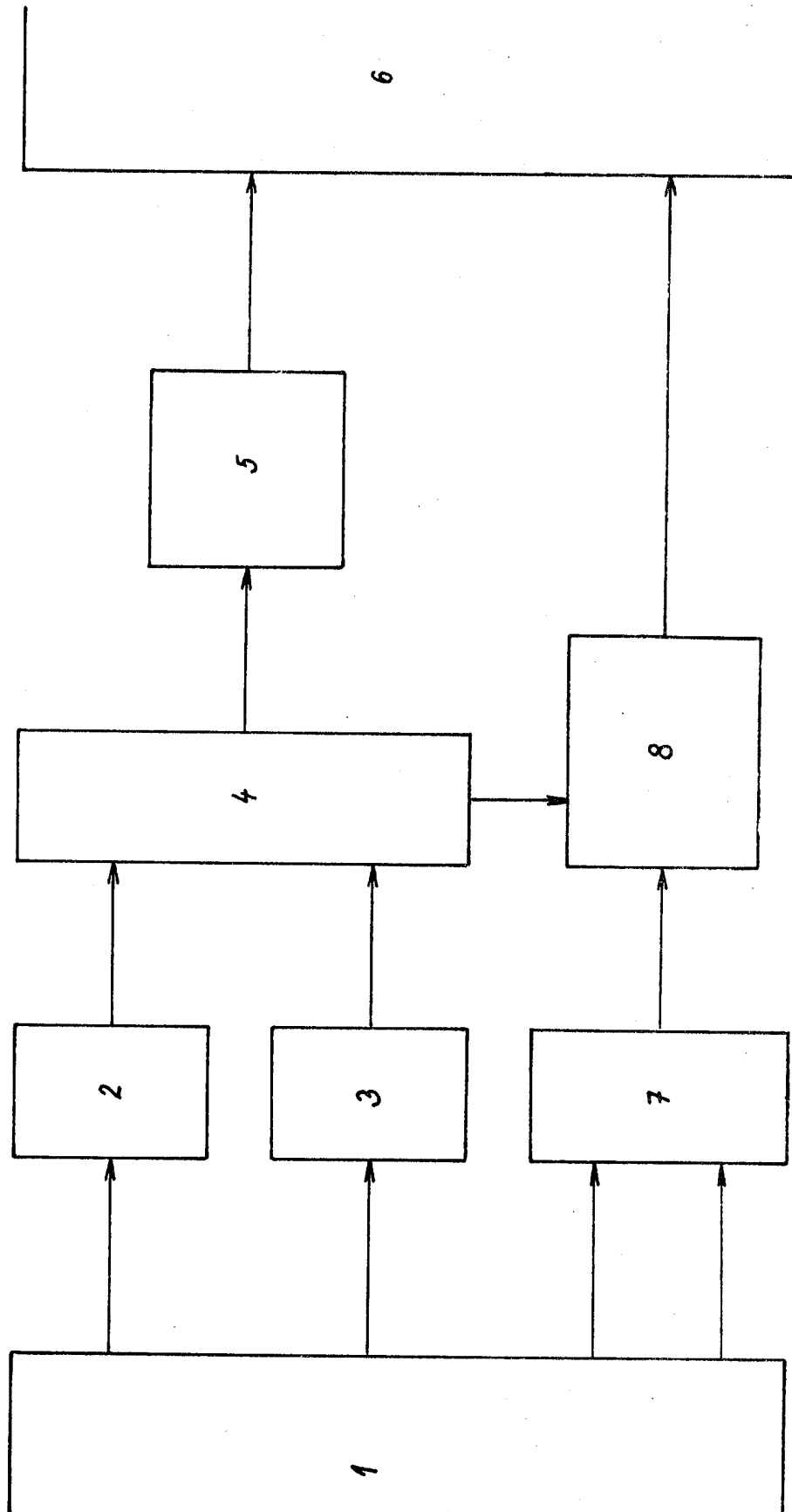
čteno číslo -1 nebo $\emptyset$. Jestliže je přenos ze sčítačky logaritmů jednotkový, pak výsledná mantisa bude v normalizovaném rozsahu, když výsledný exponent se sníží o jednotku. Při nulovém přenosu ze sčítačky logaritmů je výsledek v normalizovaném tvaru při pouhém sečtení exponentů obou operandů. Záporná čísla lze transformovat na kladná a znaménko generovat externě. Soustava s pohyblivou čárkou umožňuje, vzhledem k normalizaci, vypuštění i prvního bitu za znaménkovým bitem, neboť jeho hodnota bude vždy jednotková. Paměť s organizací 256×8 bitů tím například umožní realizaci tabulky logaritmů pro desetibitovou mantisu, jejíž logaritmus bude vyjádřen s osmibitovou přesností.

Vynálezu je možné s výhodou použít zejména v oblasti mikropočítačové techniky, kde je operace násobení zpravidla vykonávána relativně pomalým podprogramem. Nelze zde ekonomicky využít rychlých bipolárních násobiček v integrovaném provedení, neboť jejich cena několikanásobně převyšuje cenu průměrného mikroprocesoru. Výrazně může aplikace vynálezu ovlivnit rychlost výpočtu v regulační smyčce. Nespornou výhodou činnosti násobičky je její asynchronní režim činnosti. Znamená to, že po definovaném zpoždění, daném použitými součástkami, je výsledek operace ve výstupním registru.

PŘEDMĚT VYNÁLEZU

Násobička v soustavě s pohyblivou čárkou obsahující pevné paměti, vyznačená tím, že výstup mantisy prvního čísla vstupního registru (1) je propojen se vstupem prvního bloku (2) tabulky logaritmů, jehož výstup je napojen na první vstup sčítačky (4) logaritmů, výstup mantisy druhého čísla vstupního registru (1) je propojen se vstupem druhého bloku (3) tabulky logaritmů, jehož výstup je napojen na druhý vstup sčítačky (4) logaritmů, jejíž součtový výstup je propojen přes blok (5) tabulky antilogaritmů na mantisový

vstup výstupního registru (6), výstup exponentu prvního čísla vstupního registru (1) je propojen s prvním vstupem sčítačky (7) exponentů, výstup exponentu druhého čísla vstupního registru (1) je propojen s druhým vstupem sčítačky (7) exponentů, jejíž výstup je propojen přes blok (8) řízeného přičtení čísla -1 s exponentovým vstupem výstupního registru (6), a přenosový výstup sčítačky (4) logaritmů je napojen na řídicí vstup bloku (8) řízeného přičtení čísla -1 .



Obr. 1