

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2024年5月16日(16.05.2024)

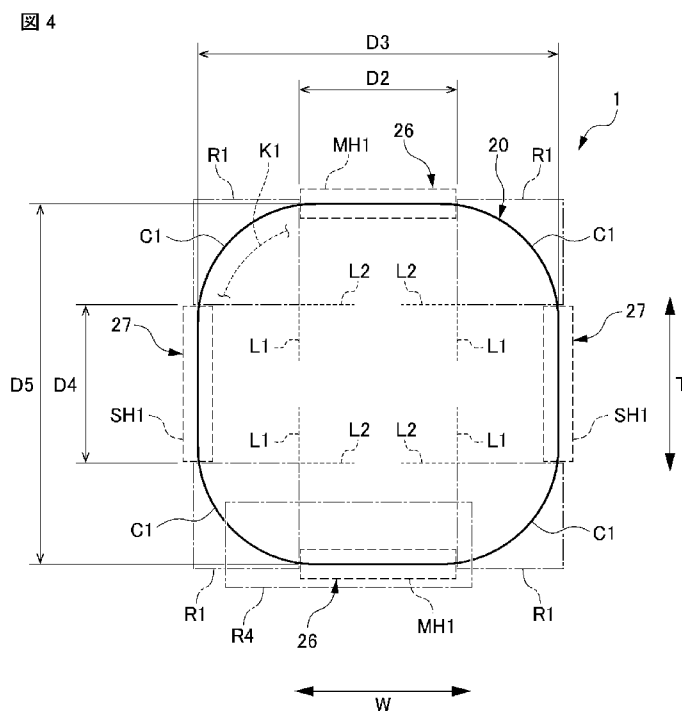


(10) 国際公開番号
WO 2024/100973 A1

- (51) 国際特許分類:
H01G 4/30 (2006.01)
- (21) 国際出願番号: PCT/JP2023/032095
- (22) 国際出願日: 2023年9月1日(01.09.2023)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2022-180344 2022年11月10日(10.11.2022) JP
- (71) 出願人: 株式会社村田製作所
(MURATA MANUFACTURING CO., LTD.) [JP/JP]; 〒6178555 京都府長岡京市東神足1丁目10番1号 Kyoto (JP).
- (72) 発明者: 奥田 光(OKUDA Hikaru); 〒6178555 京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内 Kyoto (JP).
- (74) 代理人: 加藤 竜太, 外 (KATO Ryuta et al.); 〒1000005 東京都千代田区丸の内1-7-12 サピアタワー Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY,

(54) Title: MULTILAYER CERAMIC CAPACITOR

(54) 発明の名称: 積層セラミックコンデンサ



(57) Abstract: The present invention provides a multilayer ceramic capacitor (1) with which it is possible to improve stability when mounting on a substrate, and in which contact by a case with the multilayer ceramic capacitor (1) is suppressed. In the multilayer ceramic capacitor (1), $0.26 \leq \frac{\text{length in the width direction (W) of a main surface horizontal part of a WT surface (MH1)}}{\text{length in the width direction (W) of an external electrode (20)}} \leq 0.56$, $0.26 \leq \frac{\text{length in the lamination direction (T) of a side surface horizontal part of the WT surface (SH1)}}{\text{length in the lamination direction}}$



WO 2024/100973 A1

MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,
PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK,
SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類 :

一 国際調査報告 (条約第21条(3))

(T) of the external electrode (20) ≤ 0.56 , the main surface horizontal part of the WT surface (MH1) is positioned closer to a main surface (M) than a shoulder part of the WT surface (C1), the side surface horizontal part of the WT surface (SH1) is positioned closer to a side surface (S) than a shoulder part of the WT surface (C3), $0.26 \leq$ the length in the length direction (L) of a main surface horizontal part of an LT surface (MH2)/the length in the length direction (L) of the external electrode (20) ≤ 0.56 , the main surface horizontal part of the LT surface (MH2) is positioned closer to the main surface (S) than the shoulder part of the LT surface (C2) and a non-horizontal part of the LT surface (MH2), $0.26 \leq$ the length of a side surface horizontal part of a WL surface (SH3)/the length in the length direction (L) of the external electrode (20) ≤ 0.56 , and the side surface horizontal part of the WL surface (SH3) is positioned closer to the side surface (S) than the shoulder part of the WL surface (C3) and a non-horizontal part of the WL surface (N2).

(57) 要約 : 基板に実装する際の安定性を向上させることができるとともに、積層セラミックコンデンサ (1) に筐体が接触することが抑制された積層セラミックコンデンサ (1) を提供すること。積層セラミックコンデンサ (1) は、 $0.26 \leq$ WT面主面水平部 (MH1) の幅方向 (W) の長さ / 外部電極 (20) の幅方向 (W) の長さ ≤ 0.56 、であり、 $0.26 \leq$ WT面側面水平部 (SH1) の積層方向 (T) の長さ / 外部電極 (20) の積層方向 (T) の長さ ≤ 0.56 、であり、WT面主面水平部 (MH1) は、WT面肩部 (C1) よりも主面 (M) 側に位置し、WT面側面水平部 (SH1) は、WT面肩部 (C3) よりも側面 (S) 側に位置し、 $0.26 \leq$ LT面主面水平部 (MH2) の長さ方向 (L) の長さ / 外部電極 (20) の長さ方向 (L) の長さ ≤ 0.56 、であり、LT面主面水平部 (MH2) は、LT面肩部 (C2) 及びLT面非水平部 (MH2) よりも主面 (S) 側に位置し、 $0.26 \leq$ WL面側面水平部 (SH3) の長さ / 外部電極 (20) の長さ方向 (L) の長さ ≤ 0.56 、であり、WL面側面水平部 (SH3) は、WL面肩部 (C3) 及びWL面非水平部 (N2) よりも側面 (S) 側に位置する。

明 細 書

発明の名称：積層セラミックコンデンサ

技術分野

[0001] 本発明は、積層セラミックコンデンサに関する。

背景技術

[0002] 特許文献1などにおいて、可撓性の筐体と、筐体に内蔵される非可撓性の複数の基板と、複数の基板を連結する可撓性のフレキシブル基板と、を備えたディスプレイモジュールが知られている。このディスプレイモジュールは、全体として可撓性を有するため、屈曲した状態でも使用可能である。また、ディスプレイモジュールには非可撓性の基板が接続されており、その基板には電子部品が実装されている。この電子部品の中には、積層セラミックコンデンサが含まれている。

先行技術文献

特許文献

[0003] 特許文献1：特開2008-306244号公報

発明の概要

発明が解決しようとする課題

[0004] 近年、ディスプレイモジュールをはじめとする可撓性モジュールにおいて、薄型化が進んでいる。薄型化された可撓性モジュールでは、可撓性を有する筐体が屈曲した際に、基板に実装された積層セラミック部品に筐体が接触するおそれがある。積層セラミックコンデンサが筐体に接触した場合、積層セラミックコンデンサが破損するおそれがある。

そこで本発明は、基板に実装する際の安定性を向上させることができるとともに、積層セラミックコンデンサに筐体が接触することが抑制された、積層セラミックコンデンサを提供することを目的とする。

課題を解決するための手段

[0005] 積層セラミックコンデンサは、

積層された複数の誘電体層及び複数の内部電極層を含み、

積層方向に相対する第1の主面及び第2の主面と、積層方向に直交する幅方向に相対する第1の側面及び第2の側面と、積層方向及び幅方向に直交する長さ方向に相対する第1の端面及び第2の端面と、を有する積層体と、

前記第1の端面及び前記第2の端面に配置され、前記内部電極層と接続された外部電極と、を備え、

前記外部電極は、それぞれ、前記の第1の主面、第2の主面、第1の側面及び第2の側面の少なくとも一部まで延在し、

前記幅方向及び前記積層方向に平行な断面をWT断面とし、前記長さ方向及び前記積層方向に平行な断面をLT断面とし、前記幅方向及び前記長さ方向に平行な断面をWL断面とし、

前記WT断面で見たときに、前記外部電極は、WT面主面水平部と、WT面側面水平部と、前記WT面主面水平部と前記WT面側面水平部とを結ぶWT面肩部と、を有し、

$0.26 \leq$ 前記WT面主面水平部の幅方向の長さ/前記外部電極の幅方向の長さ ≤ 0.56 、であり、

$0.26 \leq$ 前記WT面側面水平部の積層方向の長さ/前記外部電極の積層方向の長さ ≤ 0.56 、であり、

前記WT面主面水平部は、前記WT面肩部よりも前記主面側に位置し、

前記WT面側面水平部は、前記WT面肩部よりも前記側面側に位置し、

前記LT断面で見たときに、前記外部電極は、LT面主面水平部と、LT面端面水平部と、LT面主面水平部とLT面端面水平部とを結ぶLT面肩部と、前記LT面主面水平部と前記積層体とを結ぶLT面非水平部と、を有し、

$0.26 \leq$ 前記LT面主面水平部の長さ方向の長さ/前記外部電極の長さ方向の長さ ≤ 0.56 、であり、

前記LT面主面水平部は、前記LT面肩部及び前記LT面非水平部よりも主面側に位置し、

前記WL断面で見たときに、前記外部電極は、WL面側面水平部と、WL面端面水平部と、前記WL面側面水平部と前記WL面端面水平部とを結ぶWL面肩部と、前記WL面側面水平部と前記積層体とを結ぶWL面非水平部と、を有し、

0.26 ≤ 前記WL面側面水平部の長さ / 前記外部電極の長さ方向の長さ ≤ 0.56、であり、

前記WL面側面水平部は、前記WL面肩部及び前記WL面非水平部よりも側面側に位置する。

発明の効果

[0006] 本発明によれば、基板に実装する際の安定性を向上させることができるとともに、積層セラミックコンデンサに筐体が接触することが抑制された積層セラミックコンデンサを提供することができる。

図面の簡単な説明

[0007] [図1]本発明の積層セラミックコンデンサの斜視図である。

[図2]図1のI-I線断面図である。

[図3]図1のII-II線断面図である。

[図4]外部電極のWT断面を模式的に示す図である。

[図5]水平部を説明するための図である。

[図6]積層セラミックコンデンサのLT断面を模式的に示す図である。

[図7]積層セラミックコンデンサのLW断面を模式的に示す図である。

発明を実施するための形態

[0008] 以下、添付の図面を参照して本発明の実施形態の一例について説明する。なお、各図面において同一又は相当の部分に対しては同一の符号を付すこととする。

[0009] <積層セラミックコンデンサの外形>

図1に基づいて、積層セラミックコンデンサ1の外觀の概要を説明する。

図1は、本実施形態の積層セラミックコンデンサ1を示す斜視図である。

積層セラミックコンデンサ1は、積層体2及び外部電極20を備える。外

部電極 20 は、第 1 の外部電極 20 a 及び第 2 の外部電極 20 b を含む。

[0010] <方向の定義>

図 1 から図 7 には、L 方向、W 方向及び T 方向が示されている。L 方向は、積層セラミックコンデンサ 1 の長さ方向 L である。W 方向は、積層セラミックコンデンサ 1 の幅方向 W である。T 方向は、積層セラミックコンデンサ 1 の積層方向 T である。

これにより、図 2 に示す断面は L T 断面と称され、図 3 に示す断面は W T 断面と称される。

長さ方向 L、幅方向 W 及び積層方向 T は、必ずしも互いに直交する関係でなくてもよい。長さ方向 L、幅方向 W 及び積層方向 T は、互いに交差する関係であってもよい。

[0011] <積層体の外形>

積層体 2 は、図 1 に示すように、略直方体型の形状を有する。

積層体は、2 つの主面 M、2 つの端面 E 及び 2 つの側面 S を有する。主面 M は、積層方向 T に対向する面である。端面 E は、長さ方向 L に対向する面である。側面 S は、幅方向 W に対向する面である。

2 つの主面 M を、第 1 の主面 M 1 及び第 2 の主面 M 2 とする。2 つの端面 E を、第 1 の端面 E 1 及び第 2 の端面 E 2 とする。2 つの側面 S を、第 1 の側面 S 1 及び第 2 の側面 S 2 とする。

[0012] 積層体 2 の稜線部及び角部には、丸みがつけられていることが好ましい。稜線部とは、積層体 2 の 2 面が交る部分である。角部とは、積層体 2 の 3 面が交る部分である。

[0013] <積層体の大きさ>

積層体 2 の大きさは特には限定されない。一例としては、積層体 2 の長さ方向 L の長さは、0.05 mm 以上 1.00 mm 以下とすることができる。積層体 2 の積層方向 T の長さは、0.10 mm 以上 0.50 mm 以下とすることができる。積層体 2 の幅方向 W の長さは、0.10 mm 以上 0.50 mm 以下とすることができる。

積層体2の各部の長さは、マイクロメータ又は光学顕微鏡で測定することができる。なお、長さ方向Lの長さは、幅方向Wの長さよりも必ずしも長くなくてもよい。

[0014] <外部電極の水平部>

本実施形態の積層セラミックコンデンサ1では、外部電極20に、所定の形状を備えた水平部Hが設けられている。

具体的には、主面水平部MH、側面水平部SH及び端面水平部EHが、外部電極20に設けられている。これらの水平部Hについては、後に説明する。

[0015] <積層体の内部構造>

図2に基づいて、積層体2の内部構造について説明する。図2は、図1に示す積層セラミックコンデンサのI-I線断面図である。

積層体2は、複数の誘電体層4及び複数の内部電極層10を含む。複数の誘電体層4及び複数の内部電極層10は、互いに積層方向Tに積層されている。

[0016] <内層部と外層部>

積層体2は、積層方向Tにおいて、内層部IL及び外層部OLを有する。外層部OLは、第1の外層部OL1及び第2の外層部OL2を含む。第1の外層部OL1及び第2の外層部OL2は、内層部ILを積層方向Tにおいて挟み込むように配置されている。

[0017] 内層部ILは、複数の誘電体層4の一部と複数の内部電極層10とを含む。内層部ILでは、複数の内部電極層10が誘電体層4を介して対向して配置されている。

内層部ILは、静電容量が形成される部分であり、実質的にコンデンサとして機能する部分である。これより、内層部ILは、有効部ともいわれる。

[0018] 第1の外層部OL1は、積層体2の第1の主面M1の側に配置されている。第2の外層部OL2は、積層体2の第2の主面M2の側に配置されている。

具体的には、第1の外層部OL1は、複数の内部電極層10のうち第1の主面M1に最も近い内部電極層10と第1の主面M1との間に配置されている。第2の外層部OL2は、複数の内部電極層10のうち第2の主面M2に最も近い内部電極層10と第2の主面M2との間に配置されている。

第1の外層部OL1及び第2の外層部OL2は内部電極層10を含まない。第1の外層部OL1及び第2の外層部OL2は、複数の誘電体層4のうち、内層部ILのための誘電体層4を除く残りの誘電体層4を含む。

第1の外層部OL1及び第2の外層部OL2は、内層部ILの保護層として機能する。

[0019] <誘電体層>

誘電体層4は、外層誘電体層5及び内層誘電体層6を含む。

<外層誘電体層>

外層誘電体層5は、誘電体層4のうち、第1の外層部OL1及び第2の外層部OL2を構成する誘電体層4である。外層誘電体層5は、第1の主面M1と、第1の主面M1に最も近い内部電極層10との間、及び、第2の主面M2と、第2の主面M2に最も近い内部電極層10との間に配置されている。

[0020] <内層誘電体層>

内層誘電体層6は、内部電極層10の間に位置し、内部電極層10とともに内層部ILを構成する誘電体層4である。

内層誘電体層6は、以下に説明する第1の内部電極層10aと第2の内部電極層10bとの間に配置されている。

[0021] <誘電体層の枚数>

積層体2に積層される誘電体層4の枚数は、例えば、10枚以上2000枚以下とすることができる。この誘電体層4の枚数は、外層誘電体層5の枚数及び内層誘電体層6の枚数を含む枚数である。

[0022] <誘電体層の厚さ>

誘電体層4のうち、外層誘電体層5の厚さは、例えば、10 μ m以上10

0 μm 以下とすることができる。内層誘電体層6の厚さは、例えば、0.8 μm 以上3.0 μm 以下とすることができる。

[0023] <誘電体層の材料>

誘電体層4の材料は、例えば、 BaTiO_3 、 CaTiO_3 、 SrTiO_3 、 CaZrO_3 又は TiO_2 などを含む誘電体セラミックとすることができる。

誘電体層4の材料は、前述の誘電体セラミックに、Mn化合物、Fe化合物、Cr化合物、Co化合物、Ni化合物などを主成分よりも少ない含有量だけ添加したものであってもよい。

[0024] <内部電極層>

内部電極層10は、第1の内部電極層10a及び第2の内部電極層10bを含む。第1の内部電極層10aは、第1の外部電極20aに接続された内部電極層10である。第2の内部電極層10bは、第2の外部電極20bに接続された内部電極層10である。

第1の内部電極層10aは、第1の端面E1から、第2の端面E2に向かって延在する。第2の内部電極層10bは、第2の端面E2から、第1の端面E1に向かって延在する。

[0025] <対向部と引き出し部>

第1の内部電極層10a及び第2の内部電極層10bは、それぞれ、対向電極部11及び引き出し電極部12を有する。

対向電極部11は、内部電極層10において、第1の内部電極層10aと第2の内部電極層10bとが積層方向Tにおいて対向する部分である。引き出し電極部12は、内部電極層10において、対向電極部11から、積層体2の端面E1又は端面E2まで引き出された部分である。

[0026] 第1の内部電極層10aの対向電極部11を第1の対向電極部11aとし、第1の内部電極層10aの引き出し電極部12を第1の引き出し電極部12aとする。第1の引き出し電極部12aは、第1の対向電極部11aから、積層体2の第1の端面E1まで引き出された部分である。

同様に、第2の内部電極層10bの対向電極部11を第2の対向電極部1

1 bとし、第2の内部電極層10 bの引き出し電極部12を第2の引き出し電極部12 bとする。第2の引き出し電極部12 bは、第2の対向電極部11 bから、積層体2の第2の端面E2まで引き出された部分である。

[0027] <内部電極層の枚数>

内部電極層10の枚数は、例えば、10枚以上1000枚以下とすることができる。この内部電極層10の枚数は、第1の内部電極層10 aの枚数及び第2の内部電極層10 bの枚数を含む枚数である。

[0028] <内部電極層の厚さ>

内部電極層10の厚さは、例えば、0.3 μm 以上0.4 μm 以下とすることができる。

[0029] <内部電極層の材料>

内部電極層10の材料は、例えば、Ni、Cu、Ag、Pd、及びAuなどの金属や、NiとCuの合金やAgとPdの合金などとすることができる。内部電極層10の材料は、それに加えて、誘電体層4に含まれるセラミックと同一組成系の誘電体粒子を含んでいてもよい。

[0030] <電極対向部>

積層体2の長さ方向Lの区分について説明する。

積層体2は、長さ方向Lにおいて、電極対向部LF及びエンドギャップ部EGを有する。エンドギャップ部EGは、第1のエンドギャップ部EG1及び第2のエンドギャップ部EG2を含む。

電極対向部LFは、第1の内部電極層10 aと第2の内部電極層10 bとが積層方向Tにおいて対向する部分である。すなわち、電極対向部LFは、第1の対向電極部11 aと第2の対向電極部11 bとが積層方向Tにおいて対向する部分である。

電極対向部LFは、積層体2の長さ方向Lにおいて中央部分に位置する。

電極対向部LFは、静電容量が形成される部分であり、実質的にコンデンサとして機能する部分である。これより、電極対向部LFは、有効部ともいわれる。

[0031] <エンドギャップ部>

エンドギャップ部EGは、第1の内部電極層10aと第2の内部電極層10bとが積層方向Tにおいて対向しない部分である。

具体的には、積層方向Tにおいて、第1の内部電極層10aが配置され、第2の内部電極層10bが配置されていない部分が、第1のエンドギャップ部EG1である。同様に、第2の内部電極層10bが配置され、第1の内部電極層10aが配置されていない部分が、第2のエンドギャップ部EG2である。

[0032] 第1のエンドギャップ部EG1は、第1の引き出し電極部12aが配置されている部分に対応し、第2のエンドギャップ部EG2は、第2の引き出し電極部12bが配置されている部分に対応する。

第1のエンドギャップ部EG1は、第1の内部電極層10aの第1の端面E1への引出電極として機能し、第2のエンドギャップ部EG2は、第2の内部電極層10bの第2の端面E2への引出電極として機能する。

エンドギャップ部EGは、長さ方向Lにおける区分であるため、Lギャップともいわれる。

[0033] エンドギャップ部EGの長さ方向Lの長さは、例えば、5 μ m以上30 μ m以下とすることができる。

[0034] <外部電極>

外部電極は、第1の外部電極20a及び第2の外部電極20bを含む。

<第1の外部電極>

第1の外部電極20aは、積層体2の第1の端面E1に配置された外部電極である。第1の外部電極20aは、第1の内部電極層10aと電氣的に接続されている。

[0035] <第2の外部電極>

第2の外部電極20bは、積層体2の第2の端面E2に配置された外部電極である。第2の外部電極20bは、第2の内部電極層10bと電氣的に接続されている。

[0036] <各面の外部電極>

外部電極20は、端面Eから、2つの主面Mの一部まで及び2つの側面Sの一部まで延在する。

外部電極20のうち、端面Eに配置された部分を端面外部電極25とする。外部電極20のうち、主面Mの一部に配置された部分を主面外部電極26とする。外部電極20のうち、側面Sの一部に配置された部分を側面外部電極27とする。

[0037] 具体的には、第1の外部電極20aのうち、第1の端面E1に配置された部分を第1の端面外部電極25aとする。第1の外部電極20aのうち、第1の主面M1の一部又は第2の主面M2の一部に配置された部分を第1の主面外部電極26aとする。第1の外部電極20aのうち、第1の側面S1の一部又は第2の側面S2の一部に配置された部分を第1の側面外部電極27aとする。

[0038] また、第2の外部電極20bについても第1の外部電極20aと同様に、第2の外部電極20bのうち、第2の端面E2に配置された部分を、第2の端面外部電極25bとする。第2の外部電極20bのうち、第1の主面M1の一部又は第2の主面M2の一部に配置された部分を、第2の主面外部電極26bとする。第2の外部電極20bのうち、第1の側面S1の一部又は第2の側面S2の一部に配置された部分を、第2の側面外部電極27bとする。

[0039] <外部電極の水平部>

前述の主面水平部MHは、第1の主面外部電極26a及び第2の主面外部電極26bに設けられている。また、端面水平部EHは、第1の端面外部電極25a及び第2の端面外部電極25bに設けられている。

[0040] <外部電極の層構成>

外部電極20の層構成を、図2に基づいてについて説明する。

外部電極20は、下地電極層21、内めっき層23及び表めっき層24の3層を含む。これらの層は、積層体2の端面Eから、下地電極層21、内め

つき層 23、表めつき層 24 の順に配置されている。

具体的には、第 1 の外部電極 20 a は、第 1 の下地電極層 21 a、第 1 の内めつき層 23 a 及び第 1 の表めつき層 24 a を含む。同様に、第 2 の外部電極 20 b は、第 2 の下地電極層 21 b、第 2 の内めつき層 23 b 及び第 2 の表めつき層 24 b を含む。

なお、外部電極 20 の説明において、積層体 2 の端面 E から離れる方向を上とする場合がある。例えば、前述の下地電極層 21 と樹脂電極層 22 とにおいて、樹脂電極層 22 は下地電極層 21 の上に配置されている、と記載する場合がある。

[0041] <下地電極層>

第 1 の下地電極層 21 a は、積層体 2 の第 1 の端面 E 1 の上に配置されており、第 1 の端面 E 1 を覆う。第 1 の下地電極層 21 a は、第 1 の端面 E 1 から、第 1 の主面 M 1 の一部、第 2 の主面 M 2 の一部、第 1 の側面 S 1 の一部及び第 2 の側面 S 2 の一部に延びていてもよい。

[0042] 同様に、第 2 の下地電極層 21 b は、積層体 2 の第 2 の端面 E 2 の上に配置されており、第 2 の端面 E 2 を覆う。第 2 の下地電極層 21 b は、第 2 の端面 E 2 から、第 2 の主面 M 1 の一部、第 2 の主面 M 2 の一部、第 1 の側面 S 1 の一部及び第 2 の側面 S 2 の一部に延びていてもよい。

[0043] <焼成層>

下地電極層 21 は、金属とガラスとを含む焼成層とすることができる。

焼成層は、金属及びガラスを含む導電性ペーストをディップ法によって積層体に塗布して焼成した層である。焼成層を形成するための焼成は、内部電極層の焼成後に行ってもよく、又は内部電極層の焼成と同時に行ってもよい。また、焼成層は、複数層であってもよい。

[0044] 焼成層に含まれる金属は、Cu を主成分として含む。また、金属としては、例えば Ni、Ag、Pd、又は Au 等の金属、又は Ag-Pd 合金等の合金、から選ばれる少なくとも 1 つを主成分として含んでもよく、又はそれを主成分以外の成分として含んでもよい。

- [0045] 焼成層に含まれるガラスとしては、B、Si、Ba、Mg、Al、又はLi等から選ばれる少なくとも1つを含むガラス成分が挙げられる。具体例として、ホウケイ酸ガラスを用いることができる。
- [0046] また、下地電極層21は、導電性粒子と熱硬化性樹脂とを含む樹脂層であってもよい。樹脂層は、上述した焼成層上に形成されてもよいし、焼成層を形成せずに積層体に直接形成されてもよい。
- [0047] 樹脂層は、導電性粒子と熱硬化性樹脂とを含む導電性ペーストを塗布法によって積層体に塗布して焼成した層である。なお、内部電極層の焼成後に焼成されてもよく、内部電極層と同時に焼成されてもよい。また、樹脂層は、複数層であってもよい。
- [0048] 焼成層または樹脂層としての下地電極層21の一層あたりの厚さとしては、特に限定されず、1 μ m以上10 μ m以下であってもよい。
- [0049] また、下地電極層21は、スパッタ法又は蒸着法等の薄膜形成法により形成され、金属粒子が堆積された1 μ m以下の薄膜層であってもよい。
- [0050] <内めっき層>
- 内めっき層23は、下地電極層21の上に配置されており、下地電極層21の少なくとも一部を覆う。内めっき層23は、例えば、Cu、Ni、Ag、Pd及びAu等の金属、並びにAg-Pd合金等の合金の中から選ばれる少なくとも1つを含む。
- [0051] <表めっき層>
- 表めっき層24は、内めっき層23の上に配置されており、内めっき層23の少なくとも一部を覆う。表めっき層24は、例えば、Sn等の金属を含む。
- [0052] 内めっき層23は、好ましくはNiめっき層であり、表めっき層24は、好ましくはSnめっき層である。
- Niめっき層は、下地電極層がセラミック電子部品を実装する際のはんだによって侵食されることを防止することができる。Snめっき層は、セラミック電子部品を実装する際のはんだの濡れ性を向上させ、実装を容易にする

ことができる。表めっき層24を S_n めっき層とすることで、外部電極20に対するはんだの濡れ性を向上させることができる。

[0053] <積層体の内部構造(WT断面)>

図3に基づいて、積層体2の内部構造、特に、第2の端面E2から見た内部構造を説明する。図3は、図1に示す積層セラミックコンデンサの11-11線断面図である。

積層体2は、幅方向Wにおいて、内部電極層10が対向する電極対向部WF及びサイドギャップ部SGを有する。サイドギャップ部SGは、第1のサイドギャップ部SG1及び第2のサイドギャップ部SG2を含む。第1のサイドギャップ部SG1及び第2のサイドギャップ部SG2は、電極対向部WFを挟み込むように配置されている。

第1のサイドギャップ部SG1は、電極対向部WFと第1の側面S1との間に位置し、第2のサイドギャップ部SG2は、電極対向部WFと第2の側面S2との間に位置する。

[0054] 具体的には、第1のサイドギャップ部SG1は、内部電極層10の第1の側面S1側の端と第1の側面S1との間に位置し、第2のサイドギャップ部SG2は、内部電極層10の第2の側面S2側の端と第2の側面S2との間に位置する。

第1のサイドギャップ部SG1及び第2のサイドギャップ部SG2は、内部電極層10を含まず、誘電体層4のみを含む。

第1のサイドギャップ部SG1及び第2のサイドギャップ部SG2は、内部電極層10の保護層として機能する。

サイドギャップ部SGは、幅方向Wにおける区分であるため、Wギャップともいわれる。

[0055] サイドギャップ部SGの幅方向Wの長さは、例えば、積層体2の幅方向Wの長さの10分の1又は $5\mu\text{m}$ 以上 $30\mu\text{m}$ 以下とすることができる。

[0056] <外部電極の水平部>

前述の主面水平部MHは、前述の図2に基づく説明と同様に、第1の主面

外部電極 26 a 及び第 2 の主面外部電極 26 b に設けられている。また、側面水平部 S H は、第 1 の側面外部電極 27 a 及び第 2 の側面外部電極 27 b に設けられている。

[0057] <積層セラミックコンデンサの大きさ>

積層体 2 及び外部電極 20 を含めた積層セラミックコンデンサ 1 全体の長さ方向 L の長さは、例えば、0.2 mm 以上 2.0 mm 以下とすることができる。積層セラミックコンデンサ 1 全体の積層方向 T の長さは、例えば、0.1 mm 以上 1.2 mm 以下とすることができる。積層セラミックコンデンサ 1 全体の幅方向 W の長さは、例えば、0.1 mm 以上 1.2 mm 以下とすることができる。

[0058] なお、本実施形態では、積層セラミックコンデンサ 1 は、2 端子のコンデンサとした。積層セラミックコンデンサ 1 は、2 端子に限定されず、3 端子以上の多端子のコンデンサとすることもできる。

[0059] <外部電極の形状>

本実施形態の積層セラミックコンデンサ 1 では、外部電極 20 に水平部 H が存在している。そして、水平部 H の長さが所定の割合を満たしている。

また、外部電極 20 の水平部 H 以外の部分が、水平部 H よりも低い位置、すなわち、積層体 2 の内側により近い位置に存在している。

これにより、本実施形態の積層セラミックコンデンサ 1 では、基板に実装する際の安定性を向上させることができる。また、本実施形態の積層セラミックコンデンサ 1 では、筐体が積層セラミックコンデンサ 1 に接触することを抑制することができる。

[0060] <用語の説明>

以下の説明では、水平部 H に加えて、肩部 C、非水平部 N 及び積層体肩部 K との用語を用いる。

水平部 H は、主面水平部 M H、側面水平部 S H 及び端面水平部 E H を含む。

また、主面水平部 M H は、W T 面主面水平部 M H 1 及び L T 面主面水平部

MH 2 を含む。側面水平部SH は、WT 面側面水平部SH 1 及びWL 面側面水平部SH 3 を含む。端面水平部EH は、LT 面端面水平部EH 2 及びWL 面端面水平部EH 3 を含む。

肩部C は、WT 面肩部C 1、LT 面肩部C 2 及びWL 面肩部C 3 を含む。

非水平部N は、LT 面非水平部N 1 及びWL 面非水平部N 2 を含む。

積層体角部K は、WT 面積層体肩部K 1、LT 面積層体肩部K 2 及びWL 面積層体肩部K 3 を含む。

[0061] まず、図面に基づいて、水平部H などの概要を説明する。図4 は、外部電極20 のWT 断面を模式的に示す図である。図6 は、積層セラミックコンデンサ1 のLT 断面を模式的に示す図である。図7 は、積層セラミックコンデンサ1 のLW 断面を模式的に示す図である。

[0062] <WT 断面>

図4 に基づいてWT 断面について説明する。

<水平部>

外部電極20 は、主面外部電極26 にWT 面主面水平部MH 1 を有している。WT 面主面水平部MH 1 は、積層体2 の第1 の主面M 1 及び第2 の主面M 2 (図1 に図示) にそれぞれ設けられている。そのため、WT 面主面水平部MH 1 は、WT 断面に2 つ含まれている。

WT 面主面水平部MH 1 は、積層体2 の主面M にほぼ水平な部分を含んでいる。

[0063] また、外部電極20 は、側面外部電極27 にWT 面側面水平部SH 1 を有している。WT 面側面水平部SH 1 は、積層体2 の第1 の側面S 1 及び第2 の側面S 2 (図1 に図示) にそれぞれ設けられている。そのため、WT 面側面水平部SH 1 は、WT 断面に2 つ含まれている。

WT 側面水平部SH 1 は、積層体2 の側面S にほぼ水平な部分を含んでいる。

水平部H の詳細な定義については、図5 に基づいて後に説明する。

[0064] <肩部>

外部電極20は、WT面肩部C1を有している。

WT面肩部C1は、WT面主面水平部MH1とWT面端面水平部SH1とを結ぶ部分である。

具体的には、WT面肩部C1は、図4に示す角部領域R1に存在する外部電極20である。この角部領域R1は、線L1及び線L2によって画定された領域である。

線L1は、WT面主面水平部MH1の幅方向Wの端部から積層方向Tに平行に延伸された線である。線L2は、WT面側面水平部SH1の積層方向Tの端部から幅方向Wに平行に延伸された線である。

WT面肩部C1は、積層体2の4つの稜線にそれぞれ存在する。そのため、WT面肩部C1は、WT断面に4つ含まれている。

[0065] <水平部の詳細>

図5に基づいて、水平部Hについて説明する。図5は、水平部Hを説明するための、WT断面を拡大した図である。

図5は、図4の領域R4を拡大した図である。すなわち、図5は、WT面主面水平部MH1を拡大して示している。

図5に示す点P1は、WT断面において、外部電極20の最も第1の主面M1の側の位置を示す点である。言い換えると、点P1は、WT断面において、第1の主面M1の側で最も外側の外部電極20の位置を示す点である。

また、図5に示す点P2は、点P1から、長さD1だけ積層方向Tに平行に、積層体2の内部の方向に進んだ位置を示す点である。

WT面主面水平部MH1は、点P1と点P2との間に位置する外部電極20である。より詳しくは、WT面主面水平部MH1は、WT断面において、点P1を通り第1の主面M1に平行な線と、点P2を通り第1の主面M1に平行な線と、の間に位置する外部電極20である。前述の長さD1は、0.5 μ m以上3 μ m以下とすることができる。

[0066] 前述の説明では、水平部HについてWT面主面水平部MH1を例にして説明した。この説明は、他の水平部Hにも妥当する。すなわち、水平部Hは、

各面の外部電極20において、最もその各面の側に存在する点を基準として、その点から所定の距離だけ積層体2の内部の方向に進んだ位置までの範囲に属する外部電極20である。

以下、先に示した6つの水平部Hにおける、前述の所定の距離を記載する。

[0067] WT面主面水平部MH1は、WT面において、最も主面Mの側に存在する点を基準として、0.5 μ m以上3.0 μ m以下だけ内側までの部分である。

WT面側面水平部SH1は、WT面において、最も側面Sの側に存在する点を基準として、0.5 μ m以上3.0 μ m以下だけ内側までの部分である。

LT面主面水平部MH2は、LT面において、最も主面Mの側に存在する点を基準として、0.5 μ m以上2.5 μ m以下だけ内側までの部分である。

LT面端面水平部EH2は、LT面において、最も端面Eの側に存在する点を基準として、0.5 μ m以上4.0 μ m以下だけ内側までの部分である。

WL面側面水平部SH3は、WT面において、最も側面Sの側に存在する点を基準として、0.5 μ m以上2.5 μ m以下だけ内側までの部分である。

WL面端面水平部EH3は、WT面において、最も端面Eの側に存在する点を基準として、0.5 μ m以上4.0 μ m以下だけ内側までの部分である。

[0068] 以上のように、水平部Hは、外部電極20における厳密な意味での水平な部分のみを指すのではない。水平部Hは、厳密な意味での水平な部分を含め、前述の範囲に含まれる外部電極20を指す。

[0069] <LT面>

以下、WT面以外の面について説明する。

まず、LT面について説明する。図6は、積層セラミックコンデンサ1のLT断面を模式的に示す図である。図6には、外部電極20に関して、第1の端面E1に配置されている外部電極20についてのみ詳細が記載されている。ただし、第2の端面E2に配置されている外部電極20も、第1の端面E1に配置されている外部電極20と同様である。

[0070] LT面において、外部電極20は、水平部Hとして、LT面主面水平部MH2及びLT面端面水平部EH2を有している。

LT面主面水平部MH2は、第1の主面M1に配置された主面外部電極26、及び、第2の主面M2に配置された主面外部電極26に存在する。

また、LT面端面水平部EH2は、第1の端面E1に配置された端面外部電極25に存在する。

[0071] LT面主面水平部MH2及びLT面端面水平部EH2の範囲は、前述の通りである。

すなわち、LT面主面水平部MH2は、外部電極20において、最も主面Mの側に存在する点を基準として所定の長さだけ内側までの部分である。また、LT面端面水平部EH2は、外部電極20において、最も端面Eの側に存在する点を基準として所定の長さだけ内側までの部分である。

[0072] <肩部>

また、LT面において、外部電極20は、LT面肩部C2を有している。

LT面肩部C2は、LT面主面水平部MH2とLT面端面水平部EH2とを結ぶ部分である。

LT面肩部C2は、先に説明したWT面肩部C1と同様に、図6に示された線L3及び線L4によって画定される範囲に存在する外部電極20である。

ここで、線L3は、LT面主面水平部MH2の第1の端面E1の側の端部から積層方向Tに平行に延伸された線である。線L4は、LT面端面水平部EH2の端部から長さ方向Lの平行に延伸された線である。

LT面肩部C2は、積層体2の4つの稜線にそれぞれ存在する。そのため

、L T面肩部C 2は、L T断面に4つ含まれている。

[0073] <非水平部>

また、L T面において、外部電極2 0は、L T面非水平部N 1を有する。

L T面非水平部N 1は、L T面において、L T面主面水平部MH 2の第2の端面E 2の側の端部から、外部電極2 0の第2の端面E 2側の端部P 3までの範囲に存在する外部電極2 0である。

L T面非水平部N 1は、L T面において、第1の主面M 1の側及び第2の主面M 2の側に設けられている。

[0074] <L T面積層体肩部>

次にL T面積層体角部K 2について説明する。

L T面積層体角部K 2は、L T面主面水平部MH 2とL T面端面水平部EH 2とを結ぶ外部電極2 0に接する積層体2の角部である。言い換えると、L T面積層体角部K 2は、L T面肩部C 2に接する積層体2の角部である。

[0075] 具体的には、L T面積層体角部K 2は、図6に示す角部領域R 2に存在する積層体2である。この角部領域R 2は、前述した線L 3及び線L 4によって画定された領域である。

L T面積層体角部K 2は、積層体2の4つの稜線にそれぞれ存在する。そのため、L T面積層体角部K 2は、L T断面に4つ含まれている。

[0076] <WL面>

次に、WL面について説明する。図7は、積層セラミックコンデンサ1のWL断面を模式的に示す図である。図7には、外部電極2 0に関して、第1の端面E 1に配置されている外部電極2 0についてのみ詳細が記載されている。ただし、第2の端面E 2に配置されている外部電極2 0も、第1の端面E 1に配置されている外部電極2 0と同様である。

[0077] WL面における外部電極2 0の配置は、前述のL T面における外部電極2 0の配置と同様である。

WL面において、外部電極2 0は、水平部Hとして、WL面側面水平部SH 3及びWL面端面水平部EH 3を有している。

WL面側面水平部SH3は、第1の側面S1に配置された側面外部電極27、及び、第2の側面S2に配置された側面外部電極27に存在する。

また、WL面端面水平部EH3は、第1の端面E1に配置された端面外部電極25に存在する。

[0078] WL面側面水平部SH3及びWL面端面水平部EH3の範囲は、前述の通りである。

すなわち、WL面側面水平部SH3は、外部電極20において、最も側面Sの側に存在する点を基準として所定の長さだけ内側までの部分である。また、WL面端面水平部EH3は、外部電極20において、最も端面Eの側に存在する点を基準として所定の長さだけ内側までの部分である。

[0079] <肩部>

また、WL面において、外部電極20は、WL面肩部C3を有している。

WL面肩部C3は、WL面側面水平部SH3とWL面端面水平部EH3とを結ぶ部分である。

WL面肩部C3は、先に説明したWT面肩部C1及びLT面肩部C2と同様に、図7に示された線L5及び線L6によって画定される範囲に存在する外部電極20である。

ここで、線L5は、WL面側面水平部SH3の第1の端面E1の側の端部から幅方向Wに平行に延伸された線である。線L6は、WL面端面水平部EH3の端部から長さ方向Lの平行に延伸された線である。

WL面肩部C3は、積層体2の4つの稜線にそれぞれ存在する。そのため、WL面肩部C3は、WL断面に4つ含まれている。

[0080] <非水平部>

また、WL面において、外部電極20は、WL面非水平部N2を有する。

WL面非水平部N2は、WL面において、WL面側面水平部SH3の第2の端面E2の側の端部から、外部電極20の第2の端面E2側の端部P4までの範囲に存在する外部電極20である。

WL面非水平部N2は、WL面において、第1の側面S1の側及び第2の

側面S 2の側に設けられている。

[0081] <WL面積層体肩部>

次にWL面積層体肩部K 3について説明する。

WL面積層体肩部K 3は、WL面側面水平部SH 3とWL面端面水平部EH 3とを結ぶ外部電極2 0に接する積層体2の角部である。言い換えると、WL面積層体肩部K 3は、WL面肩部C 3に接する積層体2の角部である。

[0082] 具体的には、WL面積層体肩部K 3は、図7に示す角部領域R 3に存在する積層体2である。この角部領域R 3は、前述した線L 5及び線L 6によって画定された領域である。

WL面積層体肩部K 3は、積層体2の4つの稜線にそれぞれ存在する。そのため、WL面積層体肩部K 3は、WL断面に4つ含まれている。

[0083] 本実施形態のセラミックコンデンサ1の特徴について説明する。

<特徴1>

本実施形態のセラミックコンデンサ1は、特徴1として、以下の(1-1)から(1-11)を兼ね備える。

(1-1) : WT面で見るときに、外部電極2 0は、WT面主面水平部MH 1と、WT面側面水平部SH 1と、WT面主面水平部MH 1とWT面側面水平部SH 1とを結ぶWT面肩部C 1と、を有する。

(1-2) : $0.26 \leq$ WT面主面水平部MH 1の幅方向Wの長さD 2 / 外部電極2 0の幅方向Wの長さD 3 ≤ 0.56 、である。

(1-3) : $0.26 \leq$ WT面主面水平部SH 1の積層方向Tの長さD 4 / 外部電極2 0の積層方向Tの長さD 5 ≤ 0.56 、である。

(1-4) : WT面主面水平部MH 1は、WT面肩部C 1よりも主面Mの側に位置する。

(1-5) : WT面側面水平部SH 1は、WT面肩部C 1よりも側面Sの側に位置する。

(1-6) : LT断面で見るときに、外部電極2 0は、LT面主面水平部MH 2と、LT面端面水平部EH 2と、LT面主面水平部MH 2とLT面端

面水平部EH2とを結ぶLT面肩部C2と、LT面主面水平部MH2と積層体2とを結ぶLT面非水平部N1と、を有する。

(1-7) : $0.26 \leq \text{LT面主面水平部MH2の長さ方向Lの長さD6} / \text{外部電極20の長さ方向Lの長さD7} \leq 0.56$ 、である。

(1-8) : LT面主面水平部MH2は、LT面肩部C2及びLT面非水平部N1よりも主面Mの側に位置する。

(1-9) : WL断面で見たときに、外部電極20は、WL面側面水平部SH3と、WL面端面水平部EH3と、WL面側面水平部SH3とWL面端面水平部EH3とを結ぶWL面肩部C3と、WL面側面水平部SH3と積層体2とを結ぶWL面非水平部N2、を有する。

(1-10) : $0.26 \leq \text{WL断面主面水平部SH3の長さ方向Lの長さD8} / \text{外部電極20の長さ方向Lの長さD7} \leq 0.56$ 、である。

(1-11) : WL面側面水平部SH3は、WL面肩部C3及びWL面非水平部N2よりも側面Sの側に位置する。

[0084] <長さの関係>

特徴1に含まれる長さの関係について、図面に基づいて説明する。

まず、(1-2)及び(1-3)について、図4に基づいて説明する。

図4に、WT面主面水平部MH1の幅方向Wの長さをD2で示す。また、外部電極20の幅方向Wの長さをD3で示す。本実施形態のWT面主面水平部MH1は、 $0.26 \leq D2 / D3 \leq 0.56$ 、を満たす。

同様に、図4に、WT面主面水平部SH1の積層方向Tの長さをD4で示す。また、外部電極20の積層方向Tの長さをD5で示す。本実施形態のWT面主面水平部SH1は、 $0.26 \leq D4 / D5 \leq 0.56$ 、を満たす。

[0085] (1-7)について、図6に基づいて説明する。

図6に、LT面主面水平部MH2の長さ方向Lの長さをD6で示す。また、外部電極20の長さ方向Lの長さをD7で示す。本実施形態のLT面主面水平部MH2は、 $0.26 \leq D6 / D7 \leq 0.56$ 、を満たす。

[0086] (1-10)について、図7に基づいて説明する。

図7に、WL断面主面水平部SH3の長さ方向Lの長さをD8で示す。また、外部電極20の長さ方向Lの長さをD7で示す。本実施形態のWL断面主面水平部SH3は、 $0.26 \leq D8 / D7 \leq 0.56$ 、を満たす。

[0087] <位置の関係>

特徴1に含まれる位置の関係について、図面に基づいて説明する。

まず、(1-4)及び(1-5)について、図4に基づいて説明する。

図4に示すように、WT面主面水平部MH1は、WT面肩部C1よりも主面Mの側に位置している。ここで、主面Mの側に位置するとは、積層方向Tにおいてより外側に位置することを意味する。

また、図4に示すように、WT面側面水平部SH1は、WT面肩部C1よりも側面Sの側に位置している。ここで、側面Sの側に位置するとは、幅方向Wにおいてより外側に位置することを意味する。

[0088] 次に、(1-8)について、図6に基づいて説明する。

図6に示すように、LT面主面水平部MH2は、LT面肩部C2及びLT面非水平部N1よりも主面Mの側に位置している。ここで、主面Mの側に位置するとは、積層方向においてより外側に位置することを意味する。

[0089] 次に、(1-11)について、図7に基づいて説明する。

図7に示すように、WL面側面水平部SH3は、WL面肩部C3及びWL面非水平部N2よりも側面Sの側に位置している。ここで、側面Sの側に位置するとは、幅方向Wにおいてより外側に位置することを意味する。

[0090] <特徴1による効果>

本実施形態の積層セラミックコンデンサ1は、(1-1)から(1-11)を兼ね備えることによって、以下の2つの効果を実現することができる。

すなわち、本実施形態の積層セラミックコンデンサ1は、基板に実装された際の安定性を増すことができる。所定の長さの水平部Hを有しているためである。

[0091] また、本実施形態の積層セラミックコンデンサ1は、筐体のすべての方向の変形に対して、筐体の積層セラミックコンデンサ1への接触を抑制するこ

とができる。

例えば、筐体に基板が備えられ、その基板に積層セラミックコンデンサ 1 が実装されている場合を考える。筐体が可撓性を有する場合、屈曲した筐体が、基板に実装された積層セラミックコンデンサ 1 に接触するおそれがある。

本実施形態の積層セラミックコンデンサ 1 は、WT 面肩部 C 1、LT 面肩部 C 2、WL 面肩部 C 3、LT 面非水平部 N 1 及び WL 面非水平部 N 2 を有する。そして、これらが、水平部 H と、前述のような所定の位置関係を満たしている。

そのため、本実施形態の積層セラミックコンデンサ 1 は、筐体の変形によって筐体が積層セラミックコンデンサ 1 に接触を抑制することができる。

[0092] <特徴 2>

次に、特徴 2 について説明する。

本実施形態のセラミックコンデンサ 1 は、特徴 2 として、以下の (2-1) から (2-3) を兼ね備える。

まず、(2-1) から (2-3) の前提として、WT 面積層体肩部 K 1、WT 面肩部 C 1、LT 面積層体肩部 K 2、LT 面肩部 C 2、WL 面積層体肩部 K 3 及び WL 面肩部 C 3 は、それぞれ曲線である。

(2-1) : WT 面積層体肩部 K 1 の曲率半径は、WT 面肩部 C 1 の曲率半径よりも大きい。

(2-2) : LT 面積層体肩部 K 2 の曲率半径は、LT 面肩部 C 2 の曲率半径よりも大きい。

(2-3) : WL 面積層体肩部 K 3 の曲率半径は、WL 面肩部 C 3 の曲率半径よりも大きい。

[0093] 図 4 に WT 面積層体肩部 K 1 及び WT 面肩部 C 1 を示し、図 6 に LT 面積層体肩部 K 2 及び LT 面肩部 C 2 を示し、図 7 に WL 面積層体肩部 K 3 及び WL 面肩部 C 3 を示している。

各図に示すように、積層体角部 K の曲率半径は、それに対応する肩部 C の

曲率半径よりも大きくなっている。

[0094] <特徴 2 による効果>

本実施形態の積層セラミックコンデンサ 1 は、(2-1) から (2-3) を兼ね備えることによって、以下の効果を実現することができる。

本実施形態のセラミックコンデンサ 1 では、外形における角部の角張りが抑制されている。外部電極 20 の肩部 C の曲率半径が大きくなっているためである。また、セラミックコンデンサ 1 の全体の体積が抑制されている。外形における角部の角張りが抑制されているためである。

以上により、筐体の変形によって筐体が積層セラミックコンデンサ 1 に接触することを、より抑制することができる。

[0095] <特徴 3 >

次に、特徴 3 について説明する。

本実施形態のセラミックコンデンサ 1 は、特徴 3 として、以下の (3-1) から (3-3) を兼ね備える。

[0096] <特徴 3 による効果>

(3-1) : WT 面肩部 C 1 の曲率半径は、 $10\ \mu\text{m}$ 以上 $20\ \mu\text{m}$ 以下である。

(3-2) : LT 面肩部 C 2 の曲率半径は、 $10\ \mu\text{m}$ 以上 $20\ \mu\text{m}$ 以下である。

(3-3) : WL 面肩部 C 3 の曲率半径は、 $10\ \mu\text{m}$ 以上 $20\ \mu\text{m}$ 以下である。

[0097] <特徴 3 による効果>

本実施形態の積層セラミックコンデンサ 1 は、(3-1) から (3-3) を兼ね備えることによって、以下の効果を実現することができる。

本実施形態のセラミックコンデンサ 1 では、肩部 C の曲率半径を所定の範囲内の値にすることで、外部電極 20 の厚さが肩部 C で極端に薄くなりすぎることなく、外部電極 20 の角張りを抑制することができる。これにより、外部電極 20 の導通性を確保しながらも、筐体の変形によって筐体が積層セ

ラミックコンデンサ1に接触することを、より抑制することができる。

[0098] <特徴4>

次に、特徴4について説明する。

本実施形態のセラミックコンデンサ1は、特徴4として、以下の(4-1)から(4-3)を兼ね備える。

(4-1) : WT面積層体肩部K1の曲率半径は、 $8\mu\text{m}$ 以上 $16\mu\text{m}$ 以下である。

(4-2) : LT面積層体肩部K2の曲率半径は、 $8\mu\text{m}$ 以上 $16\mu\text{m}$ 以下である。

(4-3) : WL面積層体肩部K3の曲率半径は、 $8\mu\text{m}$ 以上 $16\mu\text{m}$ 以下である。

[0099] <特徴4による効果>

本実施形態の積層セラミックコンデンサ1は、(4-1)から(4-3)を兼ね備えることによって、以下の効果を実現することができる。

本実施形態のセラミックコンデンサ1では、積層体肩部Kの曲率半径を所定の範囲内の値にすることで、その外側に位置する肩部Cの曲率半径を所望の範囲に設定しやすくなる。これにより、筐体の変形によって筐体が積層セラミックコンデンサ1に接触することを、より抑制することができる。

[0100] <積層セラミックコンデンサの製造方法>

製造方法について説明する。

本実施形態の積層セラミックコンデンサ1は、製造工程の大まかな流れとしては、従来の積層セラミックコンデンサ1と同様の方法で製造することができる。

そして、所望の水平部H、肩部C及び非水平部Nを形成するためには、例えば、外部電極層20を形成した後に、外部電極層20を研磨する方法が例示できる。

[0101] また、所望の積層体角部Kを形成するためには、積層体2を形成した後に、積層体2を研磨する方法が例示できる。

[0102] 以上本発明の実施形態について説明したが、本発明は前述した実施形態に限定されることなく、種々の変更及び変形が可能である。

[0103] < 1 >

積層された複数の誘電体層及び複数の内部電極層を含み、

積層方向に相対する第1の主面及び第2の主面と、積層方向に直交する幅方向に相対する第1の側面及び第2の側面と、積層方向及び幅方向に直交する長さ方向に相対する第1の端面及び第2の端面と、を有する積層体と、

前記第1の端面及び前記第2の端面に配置され、前記内部電極層と接続された外部電極と、を備え、

前記外部電極は、それぞれ、前記の第1の主面、第2の主面、第1の側面及び第2の側面の少なくとも一部まで延在し、

前記幅方向及び前記積層方向に平行な断面をWT断面とし、前記長さ方向及び前記積層方向に平行な断面をLT断面とし、前記幅方向及び前記長さ方向に平行な断面をWL断面とし、

前記WT断面で見たときに、前記外部電極は、WT面主面水平部と、WT面側面水平部と、前記WT面主面水平部と前記WT面側面水平部とを結ぶWT面肩部と、を有し、

$0.26 \leq \text{前記WT面主面水平部の幅方向の長さ} / \text{前記外部電極の幅方向の長さ} \leq 0.56$ 、であり、

$0.26 \leq \text{前記WT面側面水平部の積層方向の長さ} / \text{前記外部電極の積層方向の長さ} \leq 0.56$ 、であり、

前記WT面主面水平部は、前記WT面肩部よりも前記主面側に位置し、

前記WT面側面水平部は、前記WT面肩部よりも前記側面側に位置し、

前記LT断面で見たときに、前記外部電極は、LT面主面水平部と、LT面端面水平部と、LT面主面水平部とLT面端面水平部とを結ぶLT面肩部と、前記LT面主面水平部と前記積層体とを結ぶLT面非水平部と、を有し、

$0.26 \leq \text{前記LT面主面水平部の長さ方向の長さ} / \text{前記外部電極の長さ}$

方向の長さ ≤ 0.56 、であり、

前記L T面主面水平部は、前記L T面肩部及び前記L T面非水平部よりも主面側に位置し、

前記WL断面で見たときに、前記外部電極は、WL面側面水平部と、WL面端面水平部と、前記WL面側面水平部と前記WL面端面水平部とを結ぶWL面肩部と、前記WL面側面水平部と前記積層体とを結ぶWL面非水平部と、を有し、

$0.26 \leq$ 前記WL面側面水平部の長さ/前記外部電極の長さ方向の長さ ≤ 0.56 、であり、

前記WL面側面水平部は、前記WL面肩部及び前記WL面非水平部よりも側面側に位置する、

積層セラミックコンデンサ。

[0104] <2>

前記WT断面で見たときに、前記積層体において、前記主面と前記側面とが交わる部分をWT面積層体肩部とし、

前記L T断面で見たときに、前記積層体において、前記主面と前記端面とが交わる部分をL T面積層体肩部とし、

前記WL断面で見たときに、前記積層体において、前記側面と前記端面とが交わる部分をWL面積層体肩部とし、

WT面積層体肩部の曲率半径は、前記WT面肩部の曲率半径よりも大きく

、

L T面積層体肩部の曲率半径は、前記L T面肩部の曲率半径よりも大きく

、

WL面積層体肩部の曲率半径は、前記WL面肩部の曲率半径よりも大きい

、

<1>に記載の積層セラミックコンデンサ。

[0105] <3>

前記WT面積層体肩部の曲率半径は、前記WT面肩部の曲率半径よりも1

- ・ 25%以上2%以下の範囲で大きく、
前記L T面積層体肩部の曲率半径は、前記L T面肩部の曲率半径よりも1
- ・ 25%以上2%以下の範囲で大きく、
前記WL面積層体肩部の曲率半径は、前記WL面肩部の曲率半径よりも1
- ・ 25%以上2%以下の範囲で大きい、
<2>に記載の積層セラミックコンデンサ。

[0106] <4>

前記WT面肩部の曲率半径は、10 μ m以上20 μ m以下であり、
前記L T面肩部の曲率半径は、10 μ m以上20 μ m以下であり、
前記WL面肩部の曲率半径は、10 μ m以上20 μ m以下である、
<1>から<3>のいずれか1つに記載の積層セラミックコンデンサ。

[0107] <5>

前記WT面積層体肩部の曲率半径は、8 μ m以上16 μ m以下であり、
前記L T面積層体肩部の曲率半径は、8 μ m以上16 μ m以下であり、
前記WL面積層体肩部の曲率半径は、8 μ m以上16 μ m以下である、
<2>又は<3>に記載の積層セラミックコンデンサ。

[0108] <6>

前記外部電極は、下地電極層と、前記下地電極層を覆う内めっき層と、前記内めっき層を覆う表めっき層とを有し、
前記内めっき層は、Niめっき層を含み、
前記表めっき層は、Snめっき層を含む、
<1>から<5>のいずれか1つに記載の積層セラミックコンデンサ。

符号の説明

- | | | |
|--------|---|--------------|
| [0109] | 1 | 積層セラミックコンデンサ |
| | 2 | 積層体 |
| | 4 | 誘電体層 |
| | 5 | 外層誘電体層 |
| | 6 | 内層誘電体層 |

| | |
|-----|----------|
| 1 0 | 内部電極層 |
| 1 1 | 対向電極部 |
| 1 2 | 引き出し電極部 |
| 2 0 | 外部電極 |
| 2 1 | 下地電極層 |
| 2 2 | 樹脂電極層 |
| 2 3 | 内めっき層 |
| 2 4 | 表めっき層 |
| 2 5 | 端面外部電極 |
| 2 6 | 主面外部電極 |
| 2 7 | 側面外部電極 |
| I L | 内層部 |
| O L | 外層部 |
| L F | 電極対向部 |
| E G | エンドギャップ部 |
| W F | 電極対向部 |
| S G | サイドギャップ部 |
| M | 主面 |
| E | 端面 |
| S | 側面 |
| T | 積層方向 |
| L | 長さ方向 |
| W | 幅方向 |
| H | 水平部 |
| M H | 主面水平部 |
| S H | 側面水平部 |
| E H | 端面水平部 |
| C | 肩部 |

| | |
|-------|-----------|
| N | 非水平部 |
| K | 積層体角部 |
| M H 1 | W T面主面水平部 |
| S H 1 | W T面側面水平部 |
| C 1 | W T面肩部 |
| M H 2 | L T面主面水平部 |
| E H 2 | L T面端面水平部 |
| C 2 | L T面肩部 |
| N 1 | L T面非水平部 |
| S H 3 | W L面側面水平部 |
| E H 3 | W L面端面水平部 |
| C 3 | W L面肩部 |
| N 2 | W L面非水平部 |
| K 1 | W T面積層体肩部 |
| K 2 | L T面積層体肩部 |
| K 3 | W L面積層体肩部 |

請求の範囲

[請求項1]

積層された複数の誘電体層及び複数の内部電極層を含み、

積層方向に相対する第1の主面及び第2の主面と、積層方向に直交する幅方向に相対する第1の側面及び第2の側面と、積層方向及び幅方向に直交する長さ方向に相対する第1の端面及び第2の端面と、を有する積層体と、

前記第1の端面及び前記第2の端面に配置され、前記内部電極層と接続された外部電極と、を備え、

前記外部電極は、それぞれ、前記の第1の主面、第2の主面、第1の側面及び第2の側面の少なくとも一部まで延在し、

前記幅方向及び前記積層方向に平行な断面をWT断面とし、前記長さ方向及び前記積層方向に平行な断面をLT断面とし、前記幅方向及び前記長さ方向に平行な断面をWL断面とし、

前記WT断面で見たときに、前記外部電極は、WT面主面水平部と、WT面側面水平部と、前記WT面主面水平部と前記WT面側面水平部とを結ぶWT面肩部と、を有し、

$0.26 \leq \text{前記WT面主面水平部の幅方向の長さ} / \text{前記外部電極の幅方向の長さ} \leq 0.56$ 、であり、

$0.26 \leq \text{前記WT面側面水平部の積層方向の長さ} / \text{前記外部電極の積層方向の長さ} \leq 0.56$ 、であり、

前記WT面主面水平部は、前記WT面肩部よりも前記主面側に位置し、

前記WT面側面水平部は、前記WT面肩部よりも前記側面側に位置し、

前記LT断面で見たときに、前記外部電極は、LT面主面水平部と、LT面端面水平部と、LT面主面水平部とLT面端面水平部とを結ぶLT面肩部と、前記LT面主面水平部と前記積層体とを結ぶLT面非水平部と、を有し、

0. $26 \leq$ 前記L T面主面水平部の長さ方向の長さ／前記外部電極の長さ方向の長さ ≤ 0.56 、であり、

前記L T面主面水平部は、前記L T面肩部及び前記L T面非水平部よりも主面側に位置し、

前記WL断面で見たときに、前記外部電極は、WL面側面水平部と、WL面端面水平部と、前記WL面側面水平部と前記WL面端面水平部とを結ぶWL面肩部と、前記WL面側面水平部と前記積層体とを結ぶWL面非水平部と、を有し、

0. $26 \leq$ 前記WL面側面水平部の長さ／前記外部電極の長さ方向の長さ ≤ 0.56 、であり、

前記WL面側面水平部は、前記WL面肩部及び前記WL面非水平部よりも側面側に位置する、

積層セラミックコンデンサ。

[請求項2]

前記WT断面で見たときに、前記積層体において、前記主面と前記側面とが交わる部分をWT面積層体肩部とし、

前記L T断面で見たときに、前記積層体において、前記主面と前記端面とが交わる部分をL T面積層体肩部とし、

前記WL断面で見たときに、前記積層体において、前記側面と前記端面とが交わる部分をWL面積層体肩部とし、

WT面積層体肩部の曲率半径は、前記WT面肩部の曲率半径よりも大きく、

L T面積層体肩部の曲率半径は、前記L T面肩部の曲率半径よりも大きく、

WL面積層体肩部の曲率半径は、前記WL面肩部の曲率半径よりも大きい、

請求項1に記載の積層セラミックコンデンサ。

[請求項3]

前記WT面積層体肩部の曲率半径は、前記WT面肩部の曲率半径よりも1.25%以上2%以下の範囲で大きく、

前記L T面積層体肩部の曲率半径は、前記L T面肩部の曲率半径よりも1.25%以上2%以下の範囲で大きく、

前記WL面積層体肩部の曲率半径は、前記WL面肩部の曲率半径よりも1.25%以上2%以下の範囲で大きい、

請求項2に記載の積層セラミックコンデンサ。

[請求項4]

前記WT面肩部の曲率半径は、 $10\mu\text{m}$ 以上 $20\mu\text{m}$ 以下であり、
前記L T面肩部の曲率半径は、 $10\mu\text{m}$ 以上 $20\mu\text{m}$ 以下であり、
前記WL面肩部の曲率半径は、 $10\mu\text{m}$ 以上 $20\mu\text{m}$ 以下である、
請求項1から3のいずれか1項に記載の積層セラミックコンデンサ

。

[請求項5]

前記WT面積層体肩部の曲率半径は、 $8\mu\text{m}$ 以上 $16\mu\text{m}$ 以下であり、

前記L T面積層体肩部の曲率半径は、 $8\mu\text{m}$ 以上 $16\mu\text{m}$ 以下であり、

前記WL面積層体肩部の曲率半径は、 $8\mu\text{m}$ 以上 $16\mu\text{m}$ 以下である、

請求項2又は3に記載の積層セラミックコンデンサ。

[請求項6]

前記外部電極は、下地電極層と、前記下地電極層を覆う内めっき層と、前記内めっき層を覆う表めっき層とを有し、

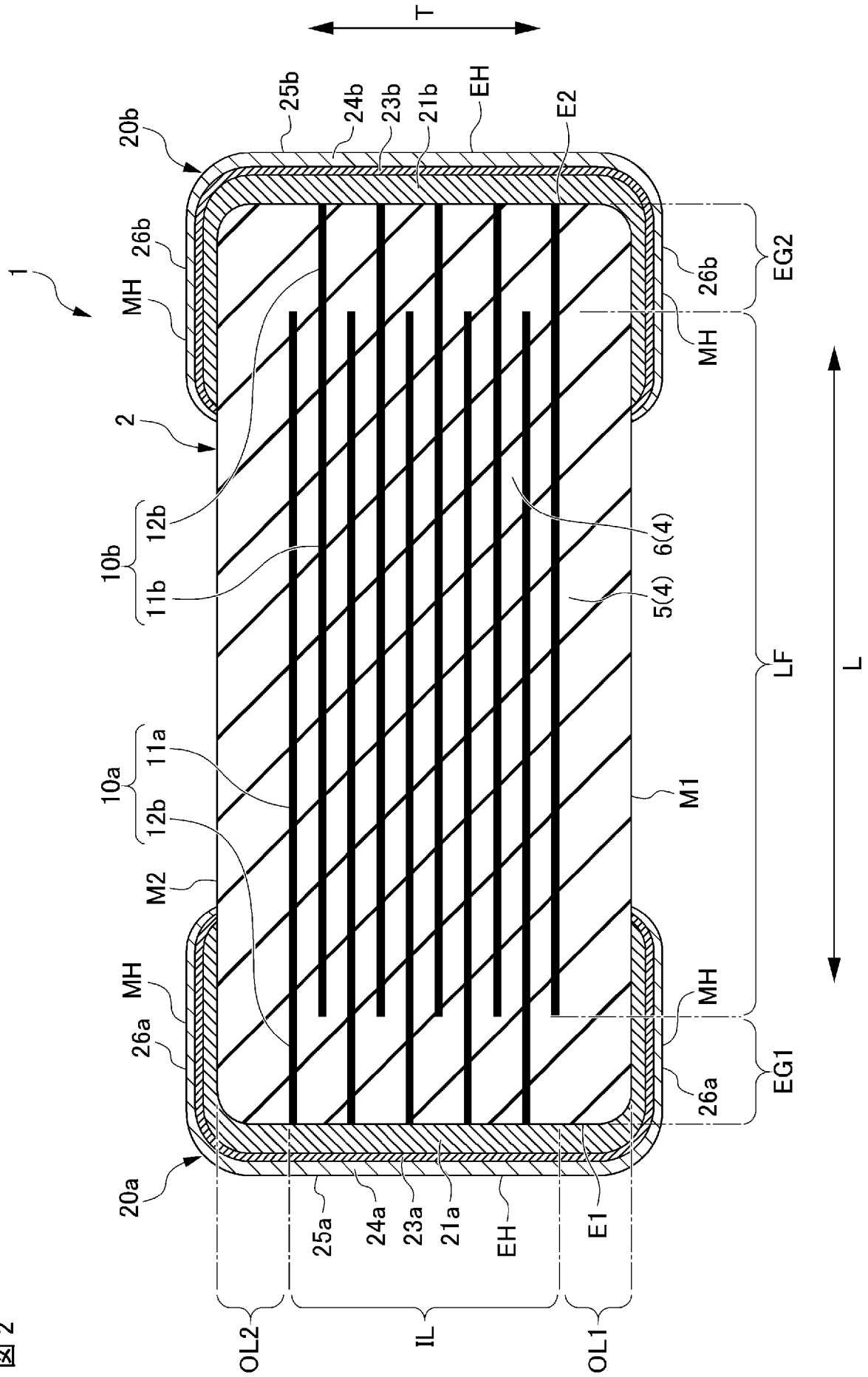
前記内めっき層は、Niめっき層を含み、

前記表めっき層は、Snめっき層を含む、

請求項1から5のいずれか1項に記載の積層セラミックコンデンサ

。

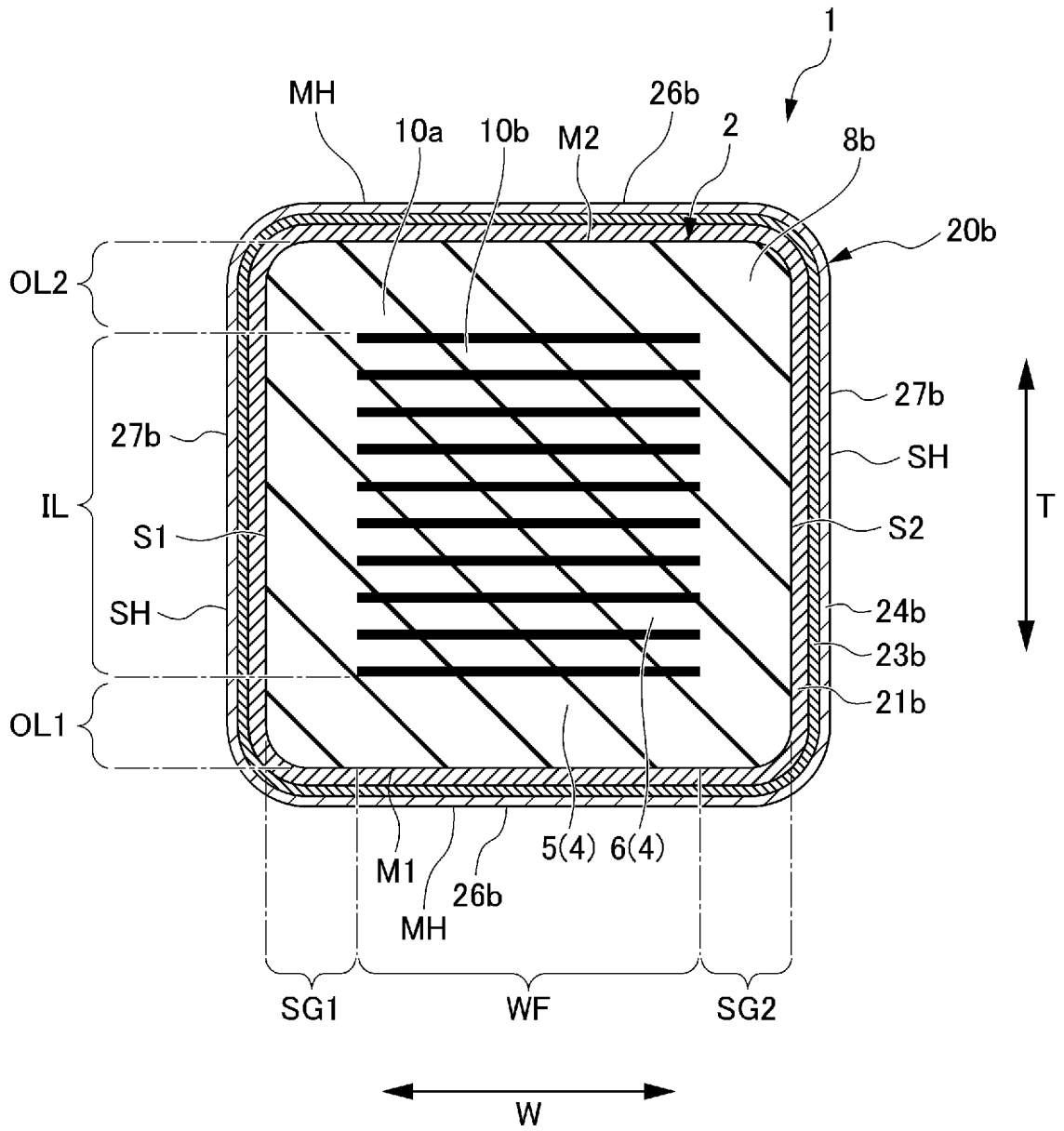
[図2]



[図2]

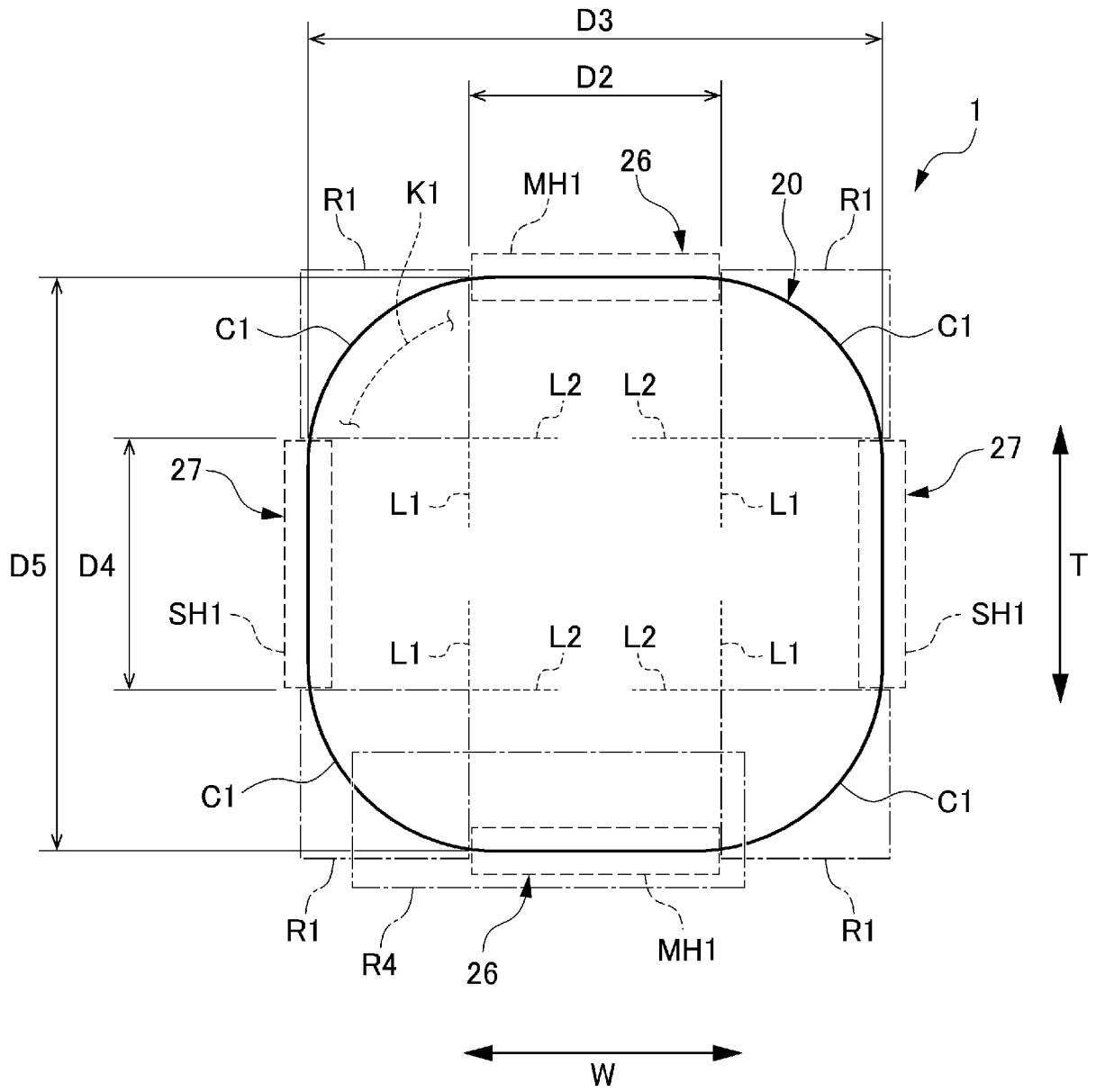
[図3]

図 3



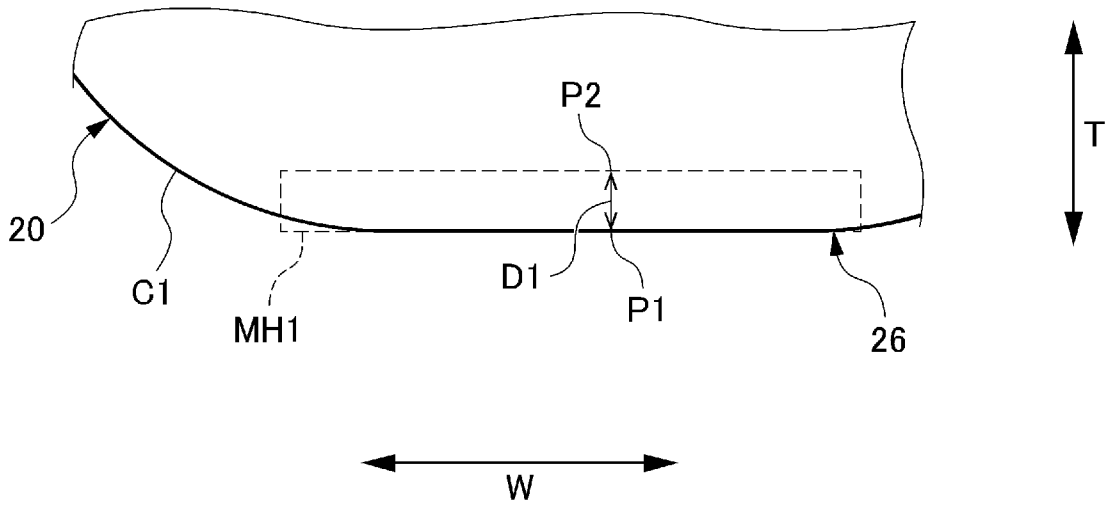
[図4]

図 4



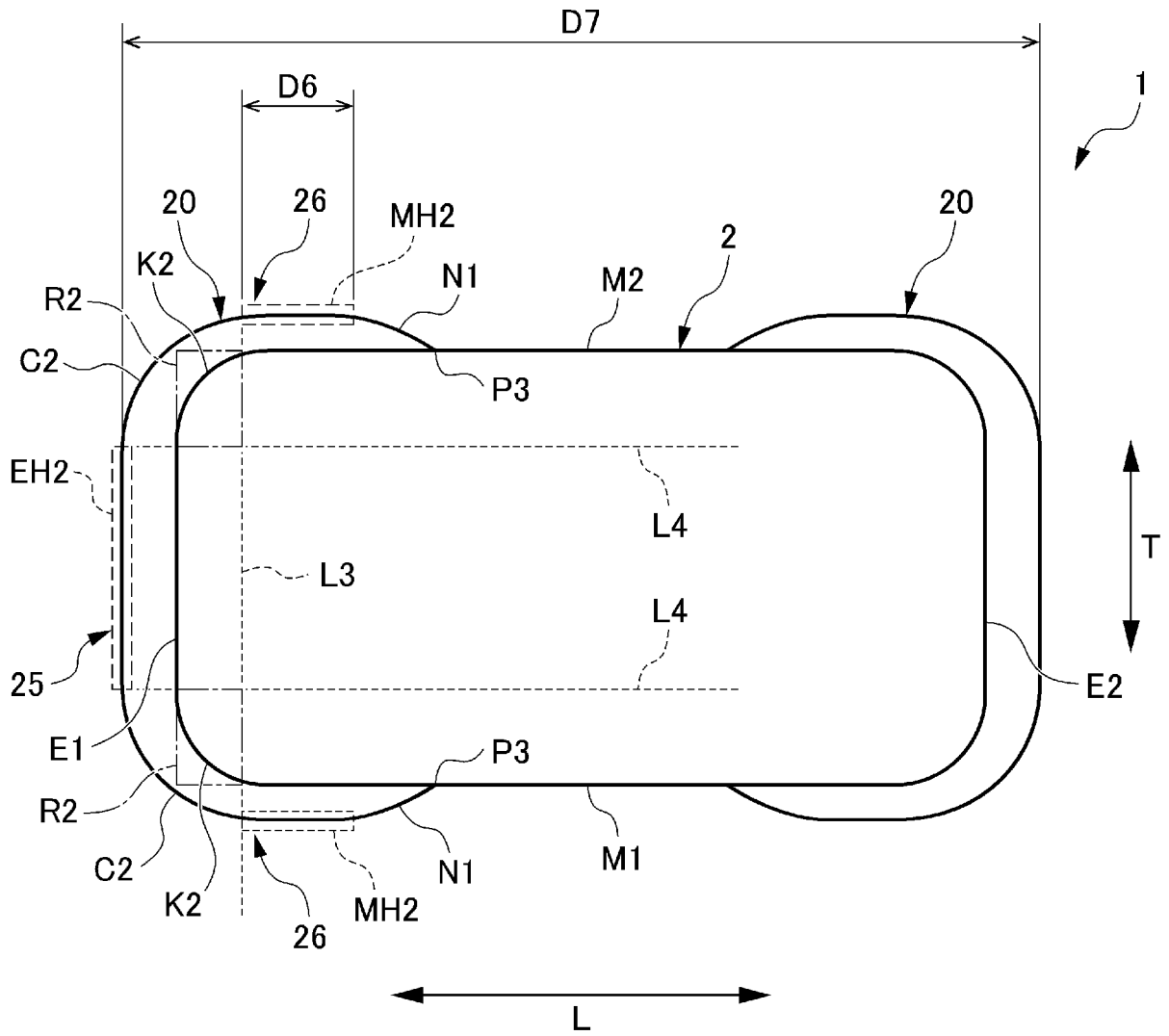
[図5]

図 5



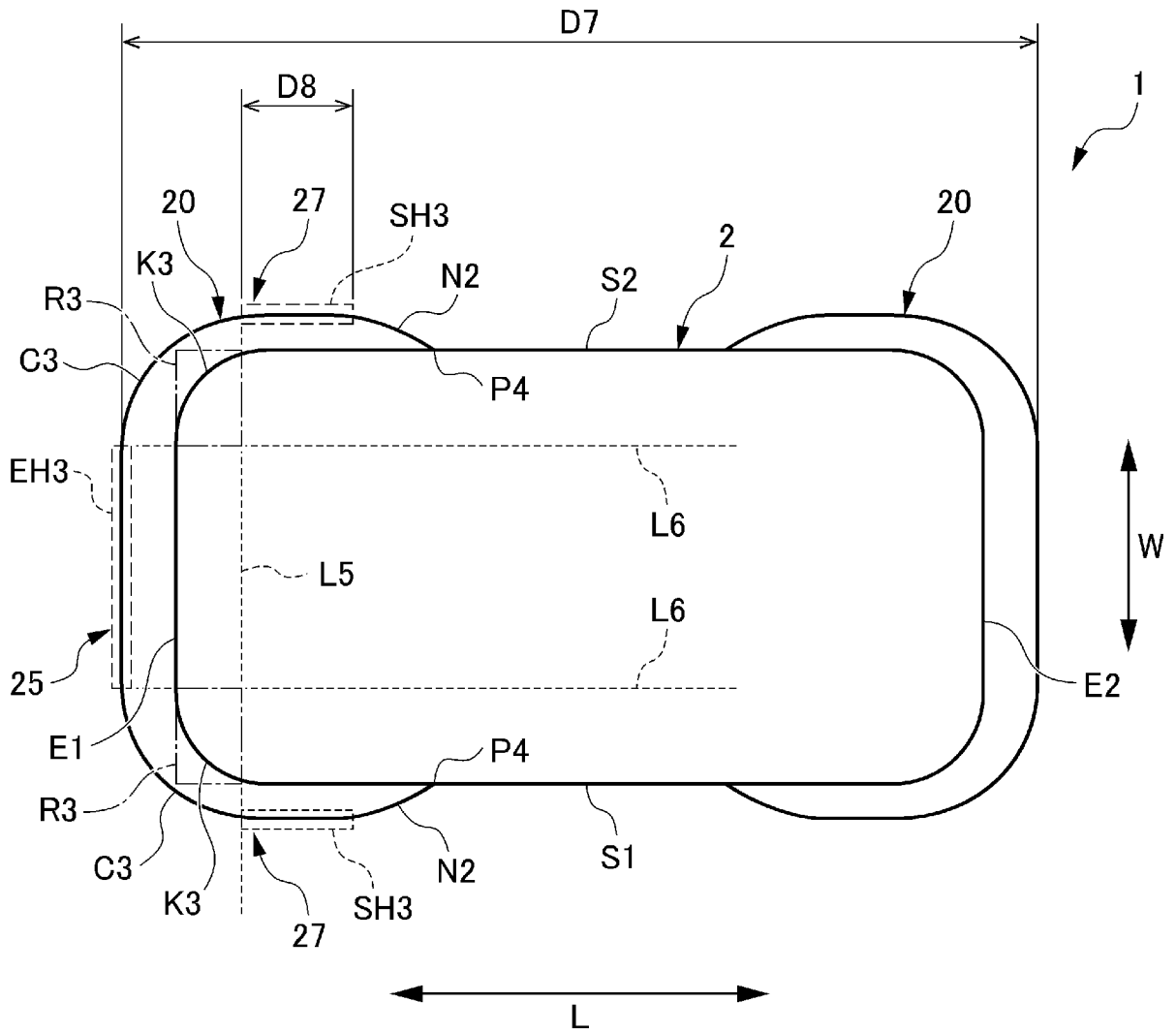
[図6]

図 6



[図7]

図 7



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2023/032095

| A. CLASSIFICATION OF SUBJECT MATTER | | |
|--|--|--|
| <i>H01G 4/30</i> (2006.01)i | | |
| FI: H01G4/30 201F; H01G4/30 513; H01G4/30 512; H01G4/30 201K | | |
| According to International Patent Classification (IPC) or to both national classification and IPC | | |
| B. FIELDS SEARCHED | | |
| Minimum documentation searched (classification system followed by classification symbols) | | |
| H01G4/30 | | |
| Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched | | |
| Published examined utility model applications of Japan 1922-1996 | | |
| Published unexamined utility model applications of Japan 1971-2023 | | |
| Registered utility model specifications of Japan 1996-2023 | | |
| Published registered utility model applications of Japan 1994-2023 | | |
| Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) | | |
| C. DOCUMENTS CONSIDERED TO BE RELEVANT | | |
| Category* | Citation of document, with indication, where appropriate, of the relevant passages | Relevant to claim No. |
| X | LEE, Chul-Seung et al. Investigation and Analysis of Cracks in Multi-layer Ceramic Capacitor. Journal of the Korean Ceramic Society. 2009, vol. 46, no. 2, pp. 211-218 | 1, 4, 6 |
| Y | p. 212, 2.1, p. 214, fig. 3(a) | |
| Y | p. 212, 2.1, p. 214, fig. 3(a) | 2-3, 5 |
| Y | JP 2014-72522 A (SAMSUNG ELECTRO-MECHANICS CO LTD) 21 April 2014 (2014-04-21) | 2-3, 5 |
| | paragraph [0032], fig. 1-2 | |
| A | JP 2017-11142 A (TDK CORP) 12 January 2017 (2017-01-12) | 1-6 |
| A | JP 2007-281212 A (MATSUSHITA ELECTRIC IND CO LTD) 25 October 2007 (2007-10-25) | 1-6 |
| A | JP 2009-49319 A (TDK CORP) 05 March 2009 (2009-03-05) | 1-6 |
| A | JP 11-111564 A (TDK CORP) 23 April 1999 (1999-04-23) | 1-6 |
| <input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex. | | |
| * Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family | | |
| Date of the actual completion of the international search | | Date of mailing of the international search report |
| 06 November 2023 | | 14 November 2023 |
| Name and mailing address of the ISA/JP | | Authorized officer |
| Japan Patent Office (ISA/JP) 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915 Japan | | |
| | | Telephone No. |

INTERNATIONAL SEARCH REPORT
Information on patent family members

| |
|---|
| International application No. PCT/JP2023/032095 |
|---|

| Patent document cited in search report | | | Publication date (day/month/year) | Patent family member(s) | Publication date (day/month/year) |
|--|-------------|---|-----------------------------------|--|-----------------------------------|
| JP | 2014-72522 | A | 21 April 2014 | US 2014/0085770 A1 paragraph [0034], fig. 1-2 KR 10-2014-0041022 A | |
| ----- | | | | | |
| JP | 2017-11142 | A | 12 January 2017 | (Family: none) | |
| ----- | | | | | |
| JP | 2007-281212 | A | 25 October 2007 | (Family: none) | |
| ----- | | | | | |
| JP | 2009-49319 | A | 05 March 2009 | US 2009/0053853 A1 CN 101373663 A | |
| ----- | | | | | |
| JP | 11-111564 | A | 23 April 1999 | US 6124769 A EP 964415 A1 CN 100380541 C KR 10-2000-0069266 A | |
| ----- | | | | | |

| A. 発明の属する分野の分類（国際特許分類（IPC）） H01G 4/30(2006.01)i FI: H01G4/30 201F; H01G4/30 513; H01G4/30 512; H01G4/30 201K | | |
|---|--|----------------|
| B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H01G4/30 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2023年 日本国実用新案登録公報 1996-2023年 日本国登録実用新案公報 1994-2023年 | | |
| 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語） | | |
| C. 関連すると認められる文献 | | |
| 引用文献の カテゴリー* | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示 | 関連する 請求項の番号 |
| X | LEE, Chul-Seung et al., Investigation and Analysis of Cracks in Multi-layer Ceramic Capacitor, Journal of the Korean Ceramic Society, 2009, Vol. 46, No. 2, pp. 211~218, 第212頁2.1, 第214頁図3(a) | 1, 4, 6 |
| Y | 第212頁2.1, 第214頁図3(a) | 2-3, 5 |
| Y | JP 2014-72522 A (サムソン エレクトロメカニクス カンパニーリミテッド.) 21.04.2014 (2014-04-21) 段落[0032], 図1-2 | 2-3, 5 |
| A | JP 2017-11142 A (TDK株式会社) 12.01.2017 (2017-01-12) | 1-6 |
| A | JP 2007-281212 A (松下電器産業株式会社) 25.10.2007 (2007-10-25) | 1-6 |
| A | JP 2009-49319 A (TDK株式会社) 05.03.2009 (2009-03-05) | 1-6 |
| A | JP 11-111564 A (ティーディーケイ株式会社) 23.04.1999 (1999-04-23) | 1-6 |
| <input type="checkbox"/> C欄の続きにも文献が列挙されている。 <input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。 | | |
| * 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献 | | |
| 国際調査を完了した日 06.11.2023 | 国際調査報告の発送日 14.11.2023 | |
| 名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号 | 権限のある職員（特許庁審査官） 多田 幸司 5D 5292 電話番号 03-3581-1101 内線 3551 | |

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2023/032095

| 引用文献 | | | 公表日 | パテントファミリー文献 | | | 公表日 |
|-------|-------------|---|------------|-------------|-----------------|----|-----|
| JP | 2014-72522 | A | 21.04.2014 | US | 2014/0085770 | A1 | |
| | | | | | 段落[0034], 図1-2 | | |
| | | | | KR | 10-2014-0041022 | A | |
| ----- | | | | | | | |
| JP | 2017-11142 | A | 12.01.2017 | (ファミリーなし) | | | |
| ----- | | | | | | | |
| JP | 2007-281212 | A | 25.10.2007 | (ファミリーなし) | | | |
| ----- | | | | | | | |
| JP | 2009-49319 | A | 05.03.2009 | US | 2009/0053853 | A1 | |
| | | | | CN | 101373663 | A | |
| ----- | | | | | | | |
| JP | 11-111564 | A | 23.04.1999 | US | 6124769 | A | |
| | | | | EP | 964415 | A1 | |
| | | | | CN | 100380541 | C | |
| | | | | KR | 10-2000-0069266 | A | |
| ----- | | | | | | | |