

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2012-19237

(P2012-19237A)

(43) 公開日 平成24年1月26日(2012.1.26)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 29/786 (2006.01)	HO 1 L 29/78 6 1 7 K	4 M 1 0 4
HO 1 L 21/336 (2006.01)	HO 1 L 29/78 6 1 7 J	5 C 0 9 4
HO 1 L 21/3205 (2006.01)	HO 1 L 29/78 6 1 6 K	5 F 0 0 4
HO 1 L 21/3213 (2006.01)	HO 1 L 29/78 6 1 7 V	5 F 0 3 3
HO 1 L 21/28 (2006.01)	HO 1 L 29/78 6 1 7 U	5 F 1 1 0

審査請求 有 請求項の数 37 O L (全 37 頁) 最終頁に続く

(21) 出願番号 特願2011-221894 (P2011-221894)
 (22) 出願日 平成23年10月6日 (2011.10.6)
 (62) 分割の表示 特願2010-251747 (P2010-251747) の分割
 原出願日 平成11年7月22日 (1999.7.22)

(71) 出願人 000153878
 株式会社半導体エネルギー研究所
 神奈川県厚木市長谷398番地
 (72) 発明者 須沢 英臣
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 (72) 発明者 小野 幸治
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 F ターム (参考) 4M104 AA01 AA08 AA09 BB14 BB17
 BB18 BB33 CC05 DD37 DD65
 DD86 DD89 FF08 FF13 GG08
 GG14 HH20

最終頁に続く

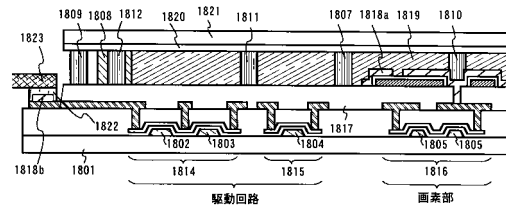
(54) 【発明の名称】 半導体装置の作製方法

(57) 【要約】

【課題】 下地に対する選択比が大きく、テーパ形状の配線を形成するドライエッチング方法を提供する。

【解決手段】 基板上に導電性材料からなる膜を形成し、ICPエッチング装置を用いて前記導電性材料からなる膜をドライエッチングして、テーパ角が60°以下の配線を形成する。また、基板上に導電性材料からなる膜を形成し、ICPエッチング装置を用いて前記導電性材料からなる膜をドライエッチングして、テーパ角が60°以下のゲート配線を形成し、前記ゲート配線上にゲート絶縁膜を形成し、前記ゲート絶縁膜上に活性層を形成する。

【選択図】 図14



【特許請求の範囲】

【請求項 1】

半導体層上に第 1 の絶縁膜を形成する工程と、
 前記第 1 の絶縁膜上に導電性材料からなる膜を形成する工程と、
 ドライエッチング法を用いて前記導電性材料からなる膜を加工し、テーパ角が 5 ° 以上 85 ° 以下の第 1 の配線及び第 2 の配線を形成する工程と、
 前記第 1 の配線と、前記第 2 の配線と、前記第 1 の絶縁膜を覆う第 2 の絶縁膜を形成する工程と、
 前記第 1 の絶縁膜及び前記第 2 の絶縁膜にコンタクトホールを形成する工程と、
 前記第 2 の絶縁膜上に、前記コンタクトホールを介して前記半導体層と電気的に接続する電極を形成する工程と、を有し、
 前記ドライエッチング法を用いた加工を行う際に、オーバーエッチングにより前記第 1 の絶縁膜の一部を薄くする処理が行われ、
 前記第 1 の配線は、前記半導体層に形成される 2 つのチャネル形成領域と重なる領域を有し、
 前記第 2 の配線は、前記半導体層と重なる領域を有し、
 前記コンタクトホールは、前記第 1 の配線と前記第 2 の配線との間に位置する前記半導体層の領域に達するように形成されることを特徴とする半導体装置の作製方法。

【請求項 2】

半導体層上に第 1 の絶縁膜を形成する工程と、
 前記第 1 の絶縁膜上に導電性材料からなる膜を形成する工程と、
 前記導電性材料からなる膜から、テーパ角が 5 ° 以上 85 ° 以下の第 1 の配線及び第 2 の配線を形成する工程と、
 前記第 1 の配線と、前記第 2 の配線と、前記第 1 の絶縁膜を覆う第 2 の絶縁膜を形成する工程と、
 前記第 1 の絶縁膜及び前記第 2 の絶縁膜にコンタクトホールを形成する工程と、
 前記第 2 の絶縁膜上に、前記コンタクトホールを介して前記半導体層と電気的に接続する電極を形成する工程と、を有し、
 前記第 1 の配線と前記第 2 の配線を形成する工程には、ドライエッチング法が用いられ、
 前記第 1 の配線と前記第 2 の配線を形成する工程には、オーバーエッチングにより前記第 1 の絶縁膜の一部を薄くする処理が用いられ、
 前記第 1 の配線は、前記半導体層に形成される 2 つのチャネル形成領域と重なる領域を有し、
 前記第 2 の配線は、前記半導体層と重なる領域を有し、
 前記コンタクトホールは、前記第 1 の配線と前記第 2 の配線との間に位置する前記半導体層の領域に達するように形成されることを特徴とする半導体装置の作製方法。

【請求項 3】

第 1 の領域と第 2 の領域を有する半導体層上に第 1 の絶縁膜を形成する工程と、
 前記第 1 の絶縁膜上に導電性材料からなる膜を形成する工程と、
 ドライエッチング法を用いて前記導電性材料からなる膜を加工し、テーパ角が 5 ° 以上 85 ° 以下の第 1 の配線及び第 2 の配線を形成する工程と、
 前記第 1 の配線と、前記第 2 の配線と、前記第 1 の絶縁膜を覆う第 2 の絶縁膜を形成する工程と、
 前記第 1 の絶縁膜及び前記第 2 の絶縁膜にコンタクトホールを形成する工程と、
 前記第 2 の絶縁膜上に、前記コンタクトホールを介して前記半導体層と電気的に接続する電極を形成する工程と、を有し、
 前記ドライエッチング法を用いた加工を行う際に、オーバーエッチングにより前記第 1 の絶縁膜の一部を薄くする処理が行われ、
 前記第 1 の領域には、第 1 の不純物領域、第 2 の不純物領域、第 3 の不純物領域、第 1

のチャンネル形成領域、第2のチャンネル形成領域が形成され、

前記第1の不純物領域は、前記第1のチャンネル形成領域と前記第2のチャンネル形成領域との間に形成され、

前記第1のチャンネル形成領域は、前記第1の不純物領域と前記第2の不純物領域との間に形成され、

前記第2のチャンネル形成領域は、前記第1の不純物領域と前記第3の不純物領域との間に形成され、

前記第3の不純物領域は、前記第2のチャンネル形成領域と前記第2の領域との間に形成され、

前記第1の配線は、前記第1の絶縁膜を介して前記第1のチャンネル形成領域と前記第2のチャンネル形成領域と重なる領域を有し、

前記第2の配線は、前記第1の絶縁膜を介して前記第2の領域と重なる領域を有し、

前記コンタクトホールは、前記第3の不純物領域に達するように形成されることを特徴とする半導体装置の作製方法。

【請求項4】

第1の領域と第2の領域を有する半導体層上に第1の絶縁膜を形成する工程と、

前記第1の絶縁膜上に導電性材料からなる膜を形成する工程と、

前記導電性材料からなる膜から、テーパ角が5°以上85°以下の第1の配線及び第2の配線を形成する工程と、

前記第1の配線と、前記第2の配線と、前記第1の絶縁膜を覆う第2の絶縁膜を形成する工程と、

前記第1の絶縁膜及び前記第2の絶縁膜にコンタクトホールを形成する工程と、

前記第2の絶縁膜上に、前記コンタクトホールを介して前記半導体層と電気的に接続する電極を形成する工程と、を有し、

前記第1の配線と前記第2の配線を形成する工程には、ドライエッチング法が用いられ、

前記第1の配線と前記第2の配線を形成する工程には、オーバーエッチングにより前記第1の絶縁膜の一部を薄くする処理が用いられ、

前記第1の領域には、第1の不純物領域、第2の不純物領域、第3の不純物領域、第1のチャンネル形成領域、第2のチャンネル形成領域が形成され、

前記第1の不純物領域は、前記第1のチャンネル形成領域と前記第2のチャンネル形成領域との間に形成され、

前記第1のチャンネル形成領域は、前記第1の不純物領域と前記第2の不純物領域との間に形成され、

前記第2のチャンネル形成領域は、前記第1の不純物領域と前記第3の不純物領域との間に形成され、

前記第3の不純物領域は、前記第2のチャンネル形成領域と前記第2の領域との間に形成され、

前記第1の配線は、前記第1の絶縁膜を介して前記第1のチャンネル形成領域と前記第2のチャンネル形成領域と重なる領域を有し、

前記第2の配線は、前記第1の絶縁膜を介して前記第2の領域と重なる領域を有し、

前記コンタクトホールは、前記第3の不純物領域に達するように形成されることを特徴とする半導体装置の作製方法。

【請求項5】

半導体層上に第1の絶縁膜を形成する工程と、

前記第1の絶縁膜上に導電性材料からなる膜を形成する工程と、

ドライエッチング法を用いて前記導電性材料からなる膜を加工し、テーパ角が5°以上80°以下の第1の配線及び第2の配線を形成する工程と、

前記第1の配線と、前記第2の配線と、前記第1の絶縁膜を覆う第2の絶縁膜を形成する工程と、

10

20

30

40

50

前記第 1 の絶縁膜及び前記第 2 の絶縁膜にコンタクトホールを形成する工程と、
 前記第 2 の絶縁膜上に、前記コンタクトホールを介して前記半導体層と電氣的に接続する電極を形成する工程と、を有し、
 前記ドライエッチング法を用いた加工を行う際に、オーバーエッチングにより前記第 1 の絶縁膜の一部を薄くする処理が行われ、
 前記第 1 の配線は、前記半導体層に形成される 2 つのチャンネル形成領域と重なる領域を有し、
 前記第 2 の配線は、前記半導体層と重なる領域を有し、
 前記コンタクトホールは、前記第 1 の配線と前記第 2 の配線との間に位置する前記半導体層の領域に達するように形成されることを特徴とする半導体装置の作製方法。

10

【請求項 6】

半導体層上に第 1 の絶縁膜を形成する工程と、
 前記第 1 の絶縁膜上に導電性材料からなる膜を形成する工程と、
 前記導電性材料からなる膜から、テーパ角が 5 ° 以上 80 ° 以下の第 1 の配線及び第 2 の配線を形成する工程と、
 前記第 1 の配線と、前記第 2 の配線と、前記第 1 の絶縁膜を覆う第 2 の絶縁膜を形成する工程と、
 前記第 1 の絶縁膜及び前記第 2 の絶縁膜にコンタクトホールを形成する工程と、
 前記第 2 の絶縁膜上に、前記コンタクトホールを介して前記半導体層と電氣的に接続する電極を形成する工程と、を有し、
 前記第 1 の配線と前記第 2 の配線を形成する工程には、ドライエッチング法が用いられ、

20

前記第 1 の配線と前記第 2 の配線を形成する工程には、オーバーエッチングにより前記第 1 の絶縁膜の一部を薄くする処理が用いられ、
 前記第 1 の配線は、前記半導体層に形成される 2 つのチャンネル形成領域と重なる領域を有し、
 前記第 2 の配線は、前記半導体層と重なる領域を有し、
 前記コンタクトホールは、前記第 1 の配線と前記第 2 の配線との間に位置する前記半導体層の領域に達するように形成されることを特徴とする半導体装置の作製方法。

30

【請求項 7】

第 1 の領域と第 2 の領域を有する半導体層上に第 1 の絶縁膜を形成する工程と、
 前記第 1 の絶縁膜上に導電性材料からなる膜を形成する工程と、
 ドライエッチング法を用いて前記導電性材料からなる膜を加工し、テーパ角が 5 ° 以上 80 ° 以下の第 1 の配線及び第 2 の配線を形成する工程と、
 前記第 1 の配線と、前記第 2 の配線と、前記第 1 の絶縁膜を覆う第 2 の絶縁膜を形成する工程と、
 前記第 1 の絶縁膜及び前記第 2 の絶縁膜にコンタクトホールを形成する工程と、
 前記第 2 の絶縁膜上に、前記コンタクトホールを介して前記半導体層と電氣的に接続する電極を形成する工程と、を有し、
 前記ドライエッチング法を用いた加工を行う際に、オーバーエッチングにより前記第 1 の絶縁膜の一部を薄くする処理が行われ、
 前記第 1 の領域には、第 1 の不純物領域、第 2 の不純物領域、第 3 の不純物領域、第 1 のチャンネル形成領域、第 2 のチャンネル形成領域が形成され、
 前記第 1 の不純物領域は、前記第 1 のチャンネル形成領域と前記第 2 のチャンネル形成領域との間に形成され、
 前記第 1 のチャンネル形成領域は、前記第 1 の不純物領域と前記第 2 の不純物領域との間に形成され、
 前記第 2 のチャンネル形成領域は、前記第 1 の不純物領域と前記第 3 の不純物領域との間に形成され、
 前記第 3 の不純物領域は、前記第 2 のチャンネル形成領域と前記第 2 の領域との間に形成

40

50

され、

前記第 1 の配線は、前記第 1 の絶縁膜を介して前記第 1 のチャンネル形成領域と前記第 2 のチャンネル形成領域と重なる領域を有し、

前記第 2 の配線は、前記第 1 の絶縁膜を介して前記第 2 の領域と重なる領域を有し、

前記コンタクトホールは、前記第 3 の不純物領域に達するように形成されることを特徴とする半導体装置の作製方法。

【請求項 8】

第 1 の領域と第 2 の領域を有する半導体層上に第 1 の絶縁膜を形成する工程と、

前記第 1 の絶縁膜上に導電性材料からなる膜を形成する工程と、

前記導電性材料からなる膜から、テーパ角が 5° 以上 80° 以下の第 1 の配線及び第 2 の配線を形成する工程と、

前記第 1 の配線と、前記第 2 の配線と、前記第 1 の絶縁膜を覆う第 2 の絶縁膜を形成する工程と、

前記第 1 の絶縁膜及び前記第 2 の絶縁膜にコンタクトホールを形成する工程と、

前記第 2 の絶縁膜上に、前記コンタクトホールを介して前記半導体層と電氣的に接続する電極を形成する工程と、を有し、

前記第 1 の配線と前記第 2 の配線を形成する工程には、ドライエッチング法が用いられ

、前記第 1 の配線と前記第 2 の配線を形成する工程には、オーバーエッチングにより前記第 1 の絶縁膜の一部を薄くする処理が用いられ、

前記第 1 の領域には、第 1 の不純物領域、第 2 の不純物領域、第 3 の不純物領域、第 1 のチャンネル形成領域、第 2 のチャンネル形成領域が形成され、

前記第 1 の不純物領域は、前記第 1 のチャンネル形成領域と前記第 2 のチャンネル形成領域との間に形成され、

前記第 1 のチャンネル形成領域は、前記第 1 の不純物領域と前記第 2 の不純物領域との間に形成され、

前記第 2 のチャンネル形成領域は、前記第 1 の不純物領域と前記第 3 の不純物領域との間に形成され、

前記第 3 の不純物領域は、前記第 2 のチャンネル形成領域と前記第 2 の領域との間に形成され、

前記第 1 の配線は、前記第 1 の絶縁膜を介して前記第 1 のチャンネル形成領域と前記第 2 のチャンネル形成領域と重なる領域を有し、

前記第 2 の配線は、前記第 1 の絶縁膜を介して前記第 2 の領域と重なる領域を有し、

前記コンタクトホールは、前記第 3 の不純物領域に達するように形成されることを特徴とする半導体装置の作製方法。

【請求項 9】

半導体層上に第 1 の絶縁膜を形成する工程と、

前記第 1 の絶縁膜上に導電性材料からなる膜を形成する工程と、

ドライエッチング法を用いて前記導電性材料からなる膜を加工し、テーパ角が 5° 以上 70° 以下の第 1 の配線及び第 2 の配線を形成する工程と、

前記第 1 の配線と、前記第 2 の配線と、前記第 1 の絶縁膜を覆う第 2 の絶縁膜を形成する工程と、

前記第 1 の絶縁膜及び前記第 2 の絶縁膜にコンタクトホールを形成する工程と、

前記第 2 の絶縁膜上に、前記コンタクトホールを介して前記半導体層と電氣的に接続する電極を形成する工程と、を有し、

前記ドライエッチング法を用いた加工を行う際に、オーバーエッチングにより前記第 1 の絶縁膜の一部を薄くする処理が行われ、

前記第 1 の配線は、前記半導体層に形成される 2 つのチャンネル形成領域と重なる領域を有し、

前記第 2 の配線は、前記半導体層と重なる領域を有し、

10

20

30

40

50

前記コンタクトホールは、前記第 1 の配線と前記第 2 の配線との間に位置する前記半導体層の領域に達するように形成されることを特徴とする半導体装置の作製方法。

【請求項 10】

半導体層上に第 1 の絶縁膜を形成する工程と、
 前記第 1 の絶縁膜上に導電性材料からなる膜を形成する工程と、
 前記導電性材料からなる膜から、テーパ角が 5 °以上 70 °以下の第 1 の配線及び第 2 の配線を形成する工程と、
 前記第 1 の配線と、前記第 2 の配線と、前記第 1 の絶縁膜を覆う第 2 の絶縁膜を形成する工程と、
 前記第 1 の絶縁膜及び前記第 2 の絶縁膜にコンタクトホールを形成する工程と、
 前記第 2 の絶縁膜上に、前記コンタクトホールを介して前記半導体層と電氣的に接続する電極を形成する工程と、を有し、
 前記第 1 の配線と前記第 2 の配線を形成する工程には、ドライエッチング法が用いられ、
 前記第 1 の配線と前記第 2 の配線を形成する工程には、オーバーエッチングにより前記第 1 の絶縁膜の一部を薄くする処理が用いられ、
 前記第 1 の配線は、前記半導体層に形成される 2 つのチャンネル形成領域と重なる領域を有し、
 前記第 2 の配線は、前記半導体層と重なる領域を有し、
 前記コンタクトホールは、前記第 1 の配線と前記第 2 の配線との間に位置する前記半導体層の領域に達するように形成されることを特徴とする半導体装置の作製方法。

【請求項 11】

第 1 の領域と第 2 の領域を有する半導体層上に第 1 の絶縁膜を形成する工程と、
 前記第 1 の絶縁膜上に導電性材料からなる膜を形成する工程と、
 ドライエッチング法を用いて前記導電性材料からなる膜を加工し、テーパ角が 5 °以上 70 °以下の第 1 の配線及び第 2 の配線を形成する工程と、
 前記第 1 の配線と、前記第 2 の配線と、前記第 1 の絶縁膜を覆う第 2 の絶縁膜を形成する工程と、
 前記第 1 の絶縁膜及び前記第 2 の絶縁膜にコンタクトホールを形成する工程と、
 前記第 2 の絶縁膜上に、前記コンタクトホールを介して前記半導体層と電氣的に接続する電極を形成する工程と、を有し、
 前記ドライエッチング法を用いた加工を行う際に、オーバーエッチングにより前記第 1 の絶縁膜の一部を薄くする処理が行われ、
 前記第 1 の領域には、第 1 の不純物領域、第 2 の不純物領域、第 3 の不純物領域、第 1 のチャンネル形成領域、第 2 のチャンネル形成領域が形成され、
 前記第 1 の不純物領域は、前記第 1 のチャンネル形成領域と前記第 2 のチャンネル形成領域との間に形成され、
 前記第 1 のチャンネル形成領域は、前記第 1 の不純物領域と前記第 2 の不純物領域との間に形成され、
 前記第 2 のチャンネル形成領域は、前記第 1 の不純物領域と前記第 3 の不純物領域との間に形成され、
 前記第 3 の不純物領域は、前記第 2 のチャンネル形成領域と前記第 2 の領域との間に形成され、
 前記第 1 の配線は、前記第 1 の絶縁膜を介して前記第 1 のチャンネル形成領域と前記第 2 のチャンネル形成領域と重なる領域を有し、
 前記第 2 の配線は、前記第 1 の絶縁膜を介して前記第 2 の領域と重なる領域を有し、
 前記コンタクトホールは、前記第 3 の不純物領域に達するように形成されることを特徴とする半導体装置の作製方法。

【請求項 12】

第 1 の領域と第 2 の領域を有する半導体層上に第 1 の絶縁膜を形成する工程と、

前記第 1 の絶縁膜上に導電性材料からなる膜を形成する工程と、
 前記導電性材料からなる膜から、テーパ角が 5 ° 以上 70 ° 以下の第 1 の配線及び第 2 の配線を形成する工程と、
 前記第 1 の配線と、前記第 2 の配線と、前記第 1 の絶縁膜を覆う第 2 の絶縁膜を形成する工程と、
 前記第 1 の絶縁膜及び前記第 2 の絶縁膜にコンタクトホールを形成する工程と、
 前記第 2 の絶縁膜上に、前記コンタクトホールを介して前記半導体層と電氣的に接続する電極を形成する工程と、を有し、
 前記第 1 の配線と前記第 2 の配線を形成する工程には、ドライエッチング法が用いられ、
 前記第 1 の配線と前記第 2 の配線を形成する工程には、オーバーエッチングにより前記第 1 の絶縁膜の一部を薄くする処理が用いられ、
 前記第 1 の領域には、第 1 の不純物領域、第 2 の不純物領域、第 3 の不純物領域、第 1 のチャンネル形成領域、第 2 のチャンネル形成領域が形成され、
 前記第 1 の不純物領域は、前記第 1 のチャンネル形成領域と前記第 2 のチャンネル形成領域との間に形成され、
 前記第 1 のチャンネル形成領域は、前記第 1 の不純物領域と前記第 2 の不純物領域との間に形成され、
 前記第 2 のチャンネル形成領域は、前記第 1 の不純物領域と前記第 3 の不純物領域との間に形成され、
 前記第 3 の不純物領域は、前記第 2 のチャンネル形成領域と前記第 2 の領域との間に形成され、
 前記第 1 の配線は、前記第 1 の絶縁膜を介して前記第 1 のチャンネル形成領域と前記第 2 のチャンネル形成領域と重なる領域を有し、
 前記第 2 の配線は、前記第 1 の絶縁膜を介して前記第 2 の領域と重なる領域を有し、
 前記コンタクトホールは、前記第 3 の不純物領域に達するように形成されることを特徴とする半導体装置の作製方法。

10

20

【請求項 13】

半導体層上に第 1 の絶縁膜を形成する工程と、
 前記第 1 の絶縁膜上に導電性材料からなる膜を形成する工程と、
 ドライエッチング法を用いて前記導電性材料からなる膜を加工し、テーパ角が 5 ° 以上 60 ° 以下の第 1 の配線及び第 2 の配線を形成する工程と、
 前記第 1 の配線と、前記第 2 の配線と、前記第 1 の絶縁膜を覆う第 2 の絶縁膜を形成する工程と、
 前記第 1 の絶縁膜及び前記第 2 の絶縁膜にコンタクトホールを形成する工程と、
 前記第 2 の絶縁膜上に、前記コンタクトホールを介して前記半導体層と電氣的に接続する電極を形成する工程と、を有し、
 前記ドライエッチング法を用いた加工を行う際に、オーバーエッチングにより前記第 1 の絶縁膜の一部を薄くする処理が行われ、
 前記第 1 の配線は、前記半導体層に形成される 2 つのチャンネル形成領域と重なる領域を有し、
 前記第 2 の配線は、前記半導体層と重なる領域を有し、
 前記コンタクトホールは、前記第 1 の配線と前記第 2 の配線との間に位置する前記半導体層の領域に達するように形成されることを特徴とする半導体装置の作製方法。

30

40

【請求項 14】

半導体層上に第 1 の絶縁膜を形成する工程と、
 前記第 1 の絶縁膜上に導電性材料からなる膜を形成する工程と、
 前記導電性材料からなる膜から、テーパ角が 5 ° 以上 60 ° 以下の第 1 の配線及び第 2 の配線を形成する工程と、
 前記第 1 の配線と、前記第 2 の配線と、前記第 1 の絶縁膜を覆う第 2 の絶縁膜を形成す

50

る工程と、

前記第 1 の絶縁膜及び前記第 2 の絶縁膜にコンタクトホールを形成する工程と、

前記第 2 の絶縁膜上に、前記コンタクトホールを介して前記半導体層と電氣的に接続する電極を形成する工程と、を有し、

前記第 1 の配線と前記第 2 の配線を形成する工程には、ドライエッチング法が用いられ、

前記第 1 の配線と前記第 2 の配線を形成する工程には、オーバーエッチングにより前記第 1 の絶縁膜の一部を薄くする処理が用いられ、

前記第 1 の配線は、前記半導体層に形成される 2 つのチャンネル形成領域と重なる領域を有し、

前記第 2 の配線は、前記半導体層と重なる領域を有し、

前記コンタクトホールは、前記第 1 の配線と前記第 2 の配線との間に位置する前記半導体層の領域に達するように形成されることを特徴とする半導体装置の作製方法。

【請求項 15】

第 1 の領域と第 2 の領域を有する半導体層上に第 1 の絶縁膜を形成する工程と、

前記第 1 の絶縁膜上に導電性材料からなる膜を形成する工程と、

ドライエッチング法を用いて前記導電性材料からなる膜を加工し、テーパ角が 5 ° 以上 60 ° 以下の第 1 の配線及び第 2 の配線を形成する工程と、

前記第 1 の配線と、前記第 2 の配線と、前記第 1 の絶縁膜を覆う第 2 の絶縁膜を形成する工程と、

前記第 1 の絶縁膜及び前記第 2 の絶縁膜にコンタクトホールを形成する工程と、

前記第 2 の絶縁膜上に、前記コンタクトホールを介して前記半導体層と電氣的に接続する電極を形成する工程と、を有し、

前記ドライエッチング法を用いた加工を行う際に、オーバーエッチングにより前記第 1 の絶縁膜の一部を薄くする処理が行われ、

前記第 1 の領域には、第 1 の不純物領域、第 2 の不純物領域、第 3 の不純物領域、第 1 のチャンネル形成領域、第 2 のチャンネル形成領域が形成され、

前記第 1 の不純物領域は、前記第 1 のチャンネル形成領域と前記第 2 のチャンネル形成領域との間に形成され、

前記第 1 のチャンネル形成領域は、前記第 1 の不純物領域と前記第 2 の不純物領域との間に形成され、

前記第 2 のチャンネル形成領域は、前記第 1 の不純物領域と前記第 3 の不純物領域との間に形成され、

前記第 3 の不純物領域は、前記第 2 のチャンネル形成領域と前記第 2 の領域との間に形成され、

前記第 1 の配線は、前記第 1 の絶縁膜を介して前記第 1 のチャンネル形成領域と前記第 2 のチャンネル形成領域と重なる領域を有し、

前記第 2 の配線は、前記第 1 の絶縁膜を介して前記第 2 の領域と重なる領域を有し、

前記コンタクトホールは、前記第 3 の不純物領域に達するように形成されることを特徴とする半導体装置の作製方法。

【請求項 16】

第 1 の領域と第 2 の領域を有する半導体層上に第 1 の絶縁膜を形成する工程と、

前記第 1 の絶縁膜上に導電性材料からなる膜を形成する工程と、

前記導電性材料からなる膜から、テーパ角が 5 ° 以上 60 ° 以下の第 1 の配線及び第 2 の配線を形成する工程と、

前記第 1 の配線と、前記第 2 の配線と、前記第 1 の絶縁膜を覆う第 2 の絶縁膜を形成する工程と、

前記第 1 の絶縁膜及び前記第 2 の絶縁膜にコンタクトホールを形成する工程と、

前記第 2 の絶縁膜上に、前記コンタクトホールを介して前記半導体層と電氣的に接続する電極を形成する工程と、を有し、

10

20

30

40

50

前記第 1 の配線と前記第 2 の配線を形成する工程には、ドライエッチング法が用いられ、

前記第 1 の配線と前記第 2 の配線を形成する工程には、オーバーエッチングにより前記第 1 の絶縁膜の一部を薄くする処理が用いられ、

前記第 1 の領域には、第 1 の不純物領域、第 2 の不純物領域、第 3 の不純物領域、第 1 のチャンネル形成領域、第 2 のチャンネル形成領域が形成され、

前記第 1 の不純物領域は、前記第 1 のチャンネル形成領域と前記第 2 のチャンネル形成領域との間に形成され、

前記第 1 のチャンネル形成領域は、前記第 1 の不純物領域と前記第 2 の不純物領域との間に形成され、

前記第 2 のチャンネル形成領域は、前記第 1 の不純物領域と前記第 3 の不純物領域との間に形成され、

前記第 3 の不純物領域は、前記第 2 のチャンネル形成領域と前記第 2 の領域との間に形成され、

前記第 1 の配線は、前記第 1 の絶縁膜を介して前記第 1 のチャンネル形成領域と前記第 2 のチャンネル形成領域と重なる領域を有し、

前記第 2 の配線は、前記第 1 の絶縁膜を介して前記第 2 の領域と重なる領域を有し、

前記コンタクトホールは、前記第 3 の不純物領域に達するように形成されることを特徴とする半導体装置の作製方法。

【請求項 17】

半導体層上に第 1 の絶縁膜を形成する工程と、

前記第 1 の絶縁膜上に導電性材料からなる膜を形成する工程と、

ドライエッチング法を用いて前記導電性材料からなる膜を加工し、テーパー角が 20° 以上 85° 以下の第 1 の配線及び第 2 の配線を形成する工程と、

前記第 1 の配線と、前記第 2 の配線と、前記第 1 の絶縁膜を覆う第 2 の絶縁膜を形成する工程と、

前記第 1 の絶縁膜及び前記第 2 の絶縁膜にコンタクトホールを形成する工程と、

前記第 2 の絶縁膜上に、前記コンタクトホールを介して前記半導体層と電氣的に接続する電極を形成する工程と、を有し、

前記ドライエッチング法を用いた加工を行う際に、オーバーエッチングにより前記第 1 の絶縁膜の一部を薄くする処理が行われ、

前記第 1 の配線は、前記半導体層に形成される 2 つのチャンネル形成領域と重なる領域を有し、

前記第 2 の配線は、前記半導体層と重なる領域を有し、

前記コンタクトホールは、前記第 1 の配線と前記第 2 の配線との間に位置する前記半導体層の領域に達するように形成されることを特徴とする半導体装置の作製方法。

【請求項 18】

半導体層上に第 1 の絶縁膜を形成する工程と、

前記第 1 の絶縁膜上に導電性材料からなる膜を形成する工程と、

前記導電性材料からなる膜から、テーパー角が 20° 以上 85° 以下の第 1 の配線及び第 2 の配線を形成する工程と、

前記第 1 の配線と、前記第 2 の配線と、前記第 1 の絶縁膜を覆う第 2 の絶縁膜を形成する工程と、

前記第 1 の絶縁膜及び前記第 2 の絶縁膜にコンタクトホールを形成する工程と、

前記第 2 の絶縁膜上に、前記コンタクトホールを介して前記半導体層と電氣的に接続する電極を形成する工程と、を有し、

前記第 1 の配線と前記第 2 の配線を形成する工程には、ドライエッチング法が用いられ、

、

前記第 1 の配線と前記第 2 の配線を形成する工程には、オーバーエッチングにより前記第 1 の絶縁膜の一部を薄くする処理が用いられ、

前記第 1 の配線は、前記半導体層に形成される 2 つのチャネル形成領域と重なる領域を有し、

前記第 2 の配線は、前記半導体層と重なる領域を有し、

前記コンタクトホールは、前記第 1 の配線と前記第 2 の配線との間に位置する前記半導体層の領域に達するように形成されることを特徴とする半導体装置の作製方法。

【請求項 19】

第 1 の領域と第 2 の領域を有する半導体層上に第 1 の絶縁膜を形成する工程と、

前記第 1 の絶縁膜上に導電性材料からなる膜を形成する工程と、

ドライエッチング法を用いて前記導電性材料からなる膜を加工し、テーパ角が 20° 以上 85° 以下の第 1 の配線及び第 2 の配線を形成する工程と、

前記第 1 の配線と、前記第 2 の配線と、前記第 1 の絶縁膜を覆う第 2 の絶縁膜を形成する工程と、

前記第 1 の絶縁膜及び前記第 2 の絶縁膜にコンタクトホールを形成する工程と、

前記第 2 の絶縁膜上に、前記コンタクトホールを介して前記半導体層と電氣的に接続する電極を形成する工程と、を有し、

前記ドライエッチング法を用いた加工を行う際に、オーバーエッチングにより前記第 1 の絶縁膜の一部を薄くする処理が行われ、

前記第 1 の領域には、第 1 の不純物領域、第 2 の不純物領域、第 3 の不純物領域、第 1 のチャネル形成領域、第 2 のチャネル形成領域が形成され、

前記第 1 の不純物領域は、前記第 1 のチャネル形成領域と前記第 2 のチャネル形成領域との間に形成され、

前記第 1 のチャネル形成領域は、前記第 1 の不純物領域と前記第 2 の不純物領域との間に形成され、

前記第 2 のチャネル形成領域は、前記第 1 の不純物領域と前記第 3 の不純物領域との間に形成され、

前記第 3 の不純物領域は、前記第 2 のチャネル形成領域と前記第 2 の領域との間に形成され、

前記第 1 の配線は、前記第 1 の絶縁膜を介して前記第 1 のチャネル形成領域と前記第 2 のチャネル形成領域と重なる領域を有し、

前記第 2 の配線は、前記第 1 の絶縁膜を介して前記第 2 の領域と重なる領域を有し、

前記コンタクトホールは、前記第 3 の不純物領域に達するように形成されることを特徴とする半導体装置の作製方法。

【請求項 20】

第 1 の領域と第 2 の領域を有する半導体層上に第 1 の絶縁膜を形成する工程と、

前記第 1 の絶縁膜上に導電性材料からなる膜を形成する工程と、

前記導電性材料からなる膜から、テーパ角が 20° 以上 85° 以下の第 1 の配線及び第 2 の配線を形成する工程と、

前記第 1 の配線と、前記第 2 の配線と、前記第 1 の絶縁膜を覆う第 2 の絶縁膜を形成する工程と、

前記第 1 の絶縁膜及び前記第 2 の絶縁膜にコンタクトホールを形成する工程と、

前記第 2 の絶縁膜上に、前記コンタクトホールを介して前記半導体層と電氣的に接続する電極を形成する工程と、を有し、

前記第 1 の配線と前記第 2 の配線を形成する工程には、ドライエッチング法が用いられ、

前記第 1 の配線と前記第 2 の配線を形成する工程には、オーバーエッチングにより前記第 1 の絶縁膜の一部を薄くする処理が用いられ、

前記第 1 の領域には、第 1 の不純物領域、第 2 の不純物領域、第 3 の不純物領域、第 1 のチャネル形成領域、第 2 のチャネル形成領域が形成され、

前記第 1 の不純物領域は、前記第 1 のチャネル形成領域と前記第 2 のチャネル形成領域との間に形成され、

前記第 2 の不純物領域は、前記第 1 のチャネル形成領域と前記第 3 の不純物領域との間に形成され、

前記第 3 の不純物領域は、前記第 2 のチャネル形成領域と前記第 2 の領域との間に形成され、

前記第 1 のチャネル形成領域は、前記第 1 の不純物領域と前記第 2 の不純物領域との間に形成され、

前記第 2 のチャネル形成領域は、前記第 1 の不純物領域と前記第 3 の不純物領域との間に形成され、

前記第 3 の不純物領域は、前記第 2 のチャネル形成領域と前記第 2 の領域との間に形成され、

前記第 1 の配線は、前記第 1 の絶縁膜を介して前記第 1 のチャネル形成領域と前記第 2 のチャネル形成領域と重なる領域を有し、

前記第 2 の配線は、前記第 1 の絶縁膜を介して前記第 2 の領域と重なる領域を有し、

前記コンタクトホールは、前記第 3 の不純物領域に達するように形成されることを特徴とする半導体装置の作製方法。

10

20

30

40

50

前記第 1 のチャンネル形成領域は、前記第 1 の不純物領域と前記第 2 の不純物領域との間に形成され、

前記第 2 のチャンネル形成領域は、前記第 1 の不純物領域と前記第 3 の不純物領域との間に形成され、

前記第 3 の不純物領域は、前記第 2 のチャンネル形成領域と前記第 2 の領域との間に形成され、

前記第 1 の配線は、前記第 1 の絶縁膜を介して前記第 1 のチャンネル形成領域と前記第 2 のチャンネル形成領域と重なる領域を有し、

前記第 2 の配線は、前記第 1 の絶縁膜を介して前記第 2 の領域と重なる領域を有し、

前記コンタクトホールは、前記第 3 の不純物領域に達するように形成されることを特徴とする半導体装置の作製方法。

10

【請求項 2 1】

半導体層上に第 1 の絶縁膜を形成する工程と、

前記第 1 の絶縁膜上に導電性材料からなる膜を形成する工程と、

ドライエッチング法を用いて前記導電性材料からなる膜を加工し、テーパ角が 20° 以上 80° 以下の第 1 の配線及び第 2 の配線を形成する工程と、

前記第 1 の配線と、前記第 2 の配線と、前記第 1 の絶縁膜を覆う第 2 の絶縁膜を形成する工程と、

前記第 1 の絶縁膜及び前記第 2 の絶縁膜にコンタクトホールを形成する工程と、

前記第 2 の絶縁膜上に、前記コンタクトホールを介して前記半導体層と電氣的に接続する電極を形成する工程と、を有し、

20

前記ドライエッチング法を用いた加工を行う際に、オーバーエッチングにより前記第 1 の絶縁膜の一部を薄くする処理が行われ、

前記第 1 の配線は、前記半導体層に形成される 2 つのチャンネル形成領域と重なる領域を有し、

前記第 2 の配線は、前記半導体層と重なる領域を有し、

前記コンタクトホールは、前記第 1 の配線と前記第 2 の配線との間に位置する前記半導体層の領域に達するように形成されることを特徴とする半導体装置の作製方法。

【請求項 2 2】

半導体層上に第 1 の絶縁膜を形成する工程と、

前記第 1 の絶縁膜上に導電性材料からなる膜を形成する工程と、

前記導電性材料からなる膜から、テーパ角が 20° 以上 80° 以下の第 1 の配線及び第 2 の配線を形成する工程と、

30

前記第 1 の配線と、前記第 2 の配線と、前記第 1 の絶縁膜を覆う第 2 の絶縁膜を形成する工程と、

前記第 1 の絶縁膜及び前記第 2 の絶縁膜にコンタクトホールを形成する工程と、

前記第 2 の絶縁膜上に、前記コンタクトホールを介して前記半導体層と電氣的に接続する電極を形成する工程と、を有し、

前記第 1 の配線と前記第 2 の配線を形成する工程には、ドライエッチング法が用いられ、

40

前記第 1 の配線と前記第 2 の配線を形成する工程には、オーバーエッチングにより前記第 1 の絶縁膜の一部を薄くする処理が用いられ、

前記第 1 の配線は、前記半導体層に形成される 2 つのチャンネル形成領域と重なる領域を有し、

前記第 2 の配線は、前記半導体層と重なる領域を有し、

前記コンタクトホールは、前記第 1 の配線と前記第 2 の配線との間に位置する前記半導体層の領域に達するように形成されることを特徴とする半導体装置の作製方法。

【請求項 2 3】

第 1 の領域と第 2 の領域を有する半導体層上に第 1 の絶縁膜を形成する工程と、

前記第 1 の絶縁膜上に導電性材料からなる膜を形成する工程と、

50

ドライエッチング法を用いて前記導電性材料からなる膜を加工し、テーパ角が 20° 以上 80° 以下の第1の配線及び第2の配線を形成する工程と、

前記第1の配線と、前記第2の配線と、前記第1の絶縁膜を覆う第2の絶縁膜を形成する工程と、

前記第1の絶縁膜及び前記第2の絶縁膜にコンタクトホールを形成する工程と、

前記第2の絶縁膜上に、前記コンタクトホールを介して前記半導体層と電氣的に接続する電極を形成する工程と、を有し、

前記ドライエッチング法を用いた加工を行う際に、オーバーエッチングにより前記第1の絶縁膜の一部を薄くする処理が行われ、

前記第1の領域には、第1の不純物領域、第2の不純物領域、第3の不純物領域、第1のチャンネル形成領域、第2のチャンネル形成領域が形成され、

前記第1の不純物領域は、前記第1のチャンネル形成領域と前記第2のチャンネル形成領域との間に形成され、

前記第1のチャンネル形成領域は、前記第1の不純物領域と前記第2の不純物領域との間に形成され、

前記第2のチャンネル形成領域は、前記第1の不純物領域と前記第3の不純物領域との間に形成され、

前記第3の不純物領域は、前記第2のチャンネル形成領域と前記第2の領域との間に形成され、

前記第1の配線は、前記第1の絶縁膜を介して前記第1のチャンネル形成領域と前記第2のチャンネル形成領域と重なる領域を有し、

前記第2の配線は、前記第1の絶縁膜を介して前記第2の領域と重なる領域を有し、

前記コンタクトホールは、前記第3の不純物領域に達するように形成されることを特徴とする半導体装置の作製方法。

【請求項24】

第1の領域と第2の領域を有する半導体層上に第1の絶縁膜を形成する工程と、

前記第1の絶縁膜上に導電性材料からなる膜を形成する工程と、

前記導電性材料からなる膜から、テーパ角が 20° 以上 80° 以下の第1の配線及び第2の配線を形成する工程と、

前記第1の配線と、前記第2の配線と、前記第1の絶縁膜を覆う第2の絶縁膜を形成する工程と、

前記第1の絶縁膜及び前記第2の絶縁膜にコンタクトホールを形成する工程と、

前記第2の絶縁膜上に、前記コンタクトホールを介して前記半導体層と電氣的に接続する電極を形成する工程と、を有し、

前記第1の配線と前記第2の配線を形成する工程には、ドライエッチング法が用いられ、

前記第1の配線と前記第2の配線を形成する工程には、オーバーエッチングにより前記第1の絶縁膜の一部を薄くする処理が用いられ、

前記第1の領域には、第1の不純物領域、第2の不純物領域、第3の不純物領域、第1のチャンネル形成領域、第2のチャンネル形成領域が形成され、

前記第1の不純物領域は、前記第1のチャンネル形成領域と前記第2のチャンネル形成領域との間に形成され、

前記第1のチャンネル形成領域は、前記第1の不純物領域と前記第2の不純物領域との間に形成され、

前記第2のチャンネル形成領域は、前記第1の不純物領域と前記第3の不純物領域との間に形成され、

前記第3の不純物領域は、前記第2のチャンネル形成領域と前記第2の領域との間に形成され、

前記第1の配線は、前記第1の絶縁膜を介して前記第1のチャンネル形成領域と前記第2のチャンネル形成領域と重なる領域を有し、

10

20

30

40

50

前記第 2 の配線は、前記第 1 の絶縁膜を介して前記第 2 の領域と重なる領域を有し、
前記コンタクトホールは、前記第 3 の不純物領域に達するように形成されることを特徴とする半導体装置の作製方法。

【請求項 25】

半導体層上に第 1 の絶縁膜を形成する工程と、
前記第 1 の絶縁膜上に導電性材料からなる膜を形成する工程と、
ドライエッチング法を用いて前記導電性材料からなる膜を加工し、テーパ角が 20°以上 70°以下の第 1 の配線及び第 2 の配線を形成する工程と、
前記第 1 の配線と、前記第 2 の配線と、前記第 1 の絶縁膜を覆う第 2 の絶縁膜を形成する工程と、
前記第 1 の絶縁膜及び前記第 2 の絶縁膜にコンタクトホールを形成する工程と、
前記第 2 の絶縁膜上に、前記コンタクトホールを介して前記半導体層と電氣的に接続する電極を形成する工程と、を有し、
前記ドライエッチング法を用いた加工を行う際に、オーバーエッチングにより前記第 1 の絶縁膜の一部を薄くする処理が行われ、
前記第 1 の配線は、前記半導体層に形成される 2 つのチャンネル形成領域と重なる領域を有し、
前記第 2 の配線は、前記半導体層と重なる領域を有し、
前記コンタクトホールは、前記第 1 の配線と前記第 2 の配線との間に位置する前記半導体層の領域に達するように形成されることを特徴とする半導体装置の作製方法。

10

20

【請求項 26】

半導体層上に第 1 の絶縁膜を形成する工程と、
前記第 1 の絶縁膜上に導電性材料からなる膜を形成する工程と、
前記導電性材料からなる膜から、テーパ角が 20°以上 70°以下の第 1 の配線及び第 2 の配線を形成する工程と、
前記第 1 の配線と、前記第 2 の配線と、前記第 1 の絶縁膜を覆う第 2 の絶縁膜を形成する工程と、
前記第 1 の絶縁膜及び前記第 2 の絶縁膜にコンタクトホールを形成する工程と、
前記第 2 の絶縁膜上に、前記コンタクトホールを介して前記半導体層と電氣的に接続する電極を形成する工程と、を有し、
前記第 1 の配線と前記第 2 の配線を形成する工程には、ドライエッチング法が用いられ、
前記第 1 の配線と前記第 2 の配線を形成する工程には、オーバーエッチングにより前記第 1 の絶縁膜の一部を薄くする処理が用いられ、
前記第 1 の配線は、前記半導体層に形成される 2 つのチャンネル形成領域と重なる領域を有し、
前記第 2 の配線は、前記半導体層と重なる領域を有し、
前記コンタクトホールは、前記第 1 の配線と前記第 2 の配線との間に位置する前記半導体層の領域に達するように形成されることを特徴とする半導体装置の作製方法。

30

40

【請求項 27】

第 1 の領域と第 2 の領域を有する半導体層上に第 1 の絶縁膜を形成する工程と、
前記第 1 の絶縁膜上に導電性材料からなる膜を形成する工程と、
ドライエッチング法を用いて前記導電性材料からなる膜を加工し、テーパ角が 20°以上 70°以下の第 1 の配線及び第 2 の配線を形成する工程と、
前記第 1 の配線と、前記第 2 の配線と、前記第 1 の絶縁膜を覆う第 2 の絶縁膜を形成する工程と、
前記第 1 の絶縁膜及び前記第 2 の絶縁膜にコンタクトホールを形成する工程と、
前記第 2 の絶縁膜上に、前記コンタクトホールを介して前記半導体層と電氣的に接続する電極を形成する工程と、を有し、
前記ドライエッチング法を用いた加工を行う際に、オーバーエッチングにより前記第 1

50

の絶縁膜の一部を薄くする処理が行われ、

前記第 1 の領域には、第 1 の不純物領域、第 2 の不純物領域、第 3 の不純物領域、第 1 のチャンネル形成領域、第 2 のチャンネル形成領域が形成され、

前記第 1 の不純物領域は、前記第 1 のチャンネル形成領域と前記第 2 のチャンネル形成領域との間に形成され、

前記第 1 のチャンネル形成領域は、前記第 1 の不純物領域と前記第 2 の不純物領域との間に形成され、

前記第 2 のチャンネル形成領域は、前記第 1 の不純物領域と前記第 3 の不純物領域との間に形成され、

前記第 3 の不純物領域は、前記第 2 のチャンネル形成領域と前記第 2 の領域との間に形成され、

前記第 1 の配線は、前記第 1 の絶縁膜を介して前記第 1 のチャンネル形成領域と前記第 2 のチャンネル形成領域と重なる領域を有し、

前記第 2 の配線は、前記第 1 の絶縁膜を介して前記第 2 の領域と重なる領域を有し、

前記コンタクトホールは、前記第 3 の不純物領域に達するように形成されることを特徴とする半導体装置の作製方法。

【請求項 28】

第 1 の領域と第 2 の領域を有する半導体層上に第 1 の絶縁膜を形成する工程と、

前記第 1 の絶縁膜上に導電性材料からなる膜を形成する工程と、

前記導電性材料からなる膜から、テーパ角が 20° 以上 70° 以下の第 1 の配線及び第 2 の配線を形成する工程と、

前記第 1 の配線と、前記第 2 の配線と、前記第 1 の絶縁膜を覆う第 2 の絶縁膜を形成する工程と、

前記第 1 の絶縁膜及び前記第 2 の絶縁膜にコンタクトホールを形成する工程と、

前記第 2 の絶縁膜上に、前記コンタクトホールを介して前記半導体層と電氣的に接続する電極を形成する工程と、を有し、

前記第 1 の配線と前記第 2 の配線を形成する工程には、ドライエッチング法が用いられ、

前記第 1 の配線と前記第 2 の配線を形成する工程には、オーバーエッチングにより前記第 1 の絶縁膜の一部を薄くする処理が用いられ、

前記第 1 の領域には、第 1 の不純物領域、第 2 の不純物領域、第 3 の不純物領域、第 1 のチャンネル形成領域、第 2 のチャンネル形成領域が形成され、

前記第 1 の不純物領域は、前記第 1 のチャンネル形成領域と前記第 2 のチャンネル形成領域との間に形成され、

前記第 1 のチャンネル形成領域は、前記第 1 の不純物領域と前記第 2 の不純物領域との間に形成され、

前記第 2 のチャンネル形成領域は、前記第 1 の不純物領域と前記第 3 の不純物領域との間に形成され、

前記第 3 の不純物領域は、前記第 2 のチャンネル形成領域と前記第 2 の領域との間に形成され、

前記第 1 の配線は、前記第 1 の絶縁膜を介して前記第 1 のチャンネル形成領域と前記第 2 のチャンネル形成領域と重なる領域を有し、

前記第 2 の配線は、前記第 1 の絶縁膜を介して前記第 2 の領域と重なる領域を有し、

前記コンタクトホールは、前記第 3 の不純物領域に達するように形成されることを特徴とする半導体装置の作製方法。

【請求項 29】

半導体層上に第 1 の絶縁膜を形成する工程と、

前記第 1 の絶縁膜上に導電性材料からなる膜を形成する工程と、

ドライエッチング法を用いて前記導電性材料からなる膜を加工し、テーパ角が 20° 以上 60° 以下の第 1 の配線及び第 2 の配線を形成する工程と、

前記第 1 の配線と、前記第 2 の配線と、前記第 1 の絶縁膜を覆う第 2 の絶縁膜を形成する工程と、

前記第 1 の絶縁膜及び前記第 2 の絶縁膜にコンタクトホールを形成する工程と、

前記第 2 の絶縁膜上に、前記コンタクトホールを介して前記半導体層と電氣的に接続する電極を形成する工程と、を有し、

前記ドライエッチング法を用いた加工を行う際に、オーバーエッチングにより前記第 1 の絶縁膜の一部を薄くする処理が行われ、

前記第 1 の配線は、前記半導体層に形成される 2 つのチャンネル形成領域と重なる領域を有し、

前記第 2 の配線は、前記半導体層と重なる領域を有し、

10

前記コンタクトホールは、前記第 1 の配線と前記第 2 の配線との間に位置する前記半導体層の領域に達するように形成されることを特徴とする半導体装置の作製方法。

【請求項 30】

半導体層上に第 1 の絶縁膜を形成する工程と、

前記第 1 の絶縁膜上に導電性材料からなる膜を形成する工程と、

前記導電性材料からなる膜から、テーパ角が 20°以上 60°以下の第 1 の配線及び第 2 の配線を形成する工程と、

前記第 1 の配線と、前記第 2 の配線と、前記第 1 の絶縁膜を覆う第 2 の絶縁膜を形成する工程と、

前記第 1 の絶縁膜及び前記第 2 の絶縁膜にコンタクトホールを形成する工程と、

20

前記第 2 の絶縁膜上に、前記コンタクトホールを介して前記半導体層と電氣的に接続する電極を形成する工程と、を有し、

前記第 1 の配線と前記第 2 の配線を形成する工程には、ドライエッチング法が用いられ、

前記第 1 の配線と前記第 2 の配線を形成する工程には、オーバーエッチングにより前記第 1 の絶縁膜の一部を薄くする処理が用いられ、

前記第 1 の配線は、前記半導体層に形成される 2 つのチャンネル形成領域と重なる領域を有し、

前記第 2 の配線は、前記半導体層と重なる領域を有し、

30

前記コンタクトホールは、前記第 1 の配線と前記第 2 の配線との間に位置する前記半導体層の領域に達するように形成されることを特徴とする半導体装置の作製方法。

【請求項 31】

第 1 の領域と第 2 の領域を有する半導体層上に第 1 の絶縁膜を形成する工程と、

前記第 1 の絶縁膜上に導電性材料からなる膜を形成する工程と、

ドライエッチング法を用いて前記導電性材料からなる膜を加工し、テーパ角が 20°以上 60°以下の第 1 の配線及び第 2 の配線を形成する工程と、

前記第 1 の配線と、前記第 2 の配線と、前記第 1 の絶縁膜を覆う第 2 の絶縁膜を形成する工程と、

前記第 1 の絶縁膜及び前記第 2 の絶縁膜にコンタクトホールを形成する工程と、

40

前記第 2 の絶縁膜上に、前記コンタクトホールを介して前記半導体層と電氣的に接続する電極を形成する工程と、を有し、

前記ドライエッチング法を用いた加工を行う際に、オーバーエッチングにより前記第 1 の絶縁膜の一部を薄くする処理が行われ、

前記第 1 の領域には、第 1 の不純物領域、第 2 の不純物領域、第 3 の不純物領域、第 1 のチャンネル形成領域、第 2 のチャンネル形成領域が形成され、

前記第 1 の不純物領域は、前記第 1 のチャンネル形成領域と前記第 2 のチャンネル形成領域との間に形成され、

前記第 1 のチャンネル形成領域は、前記第 1 の不純物領域と前記第 2 の不純物領域との間に形成され、

前記第 2 のチャンネル形成領域は、前記第 1 の不純物領域と前記第 3 の不純物領域との間

50

に形成され、

前記第3の不純物領域は、前記第2のチャンネル形成領域と前記第2の領域との間に形成され、

前記第1の配線は、前記第1の絶縁膜を介して前記第1のチャンネル形成領域と前記第2のチャンネル形成領域と重なる領域を有し、

前記第2の配線は、前記第1の絶縁膜を介して前記第2の領域と重なる領域を有し、

前記コンタクトホールは、前記第3の不純物領域に達するように形成されることを特徴とする半導体装置の作製方法。

【請求項32】

第1の領域と第2の領域を有する半導体層上に第1の絶縁膜を形成する工程と、

前記第1の絶縁膜上に導電性材料からなる膜を形成する工程と、

前記導電性材料からなる膜から、テーパ角が20°以上60°以下の第1の配線及び第2の配線を形成する工程と、

前記第1の配線と、前記第2の配線と、前記第1の絶縁膜を覆う第2の絶縁膜を形成する工程と、

前記第1の絶縁膜及び前記第2の絶縁膜にコンタクトホールを形成する工程と、

前記第2の絶縁膜上に、前記コンタクトホールを介して前記半導体層と電氣的に接続する電極を形成する工程と、を有し、

前記第1の配線と前記第2の配線を形成する工程には、ドライエッチング法が用いられ

、

前記第1の配線と前記第2の配線を形成する工程には、オーバーエッチングにより前記第1の絶縁膜の一部を薄くする処理が用いられ、

前記第1の領域には、第1の不純物領域、第2の不純物領域、第3の不純物領域、第1のチャンネル形成領域、第2のチャンネル形成領域が形成され、

前記第1の不純物領域は、前記第1のチャンネル形成領域と前記第2のチャンネル形成領域との間に形成され、

前記第1のチャンネル形成領域は、前記第1の不純物領域と前記第2の不純物領域との間に形成され、

前記第2のチャンネル形成領域は、前記第1の不純物領域と前記第3の不純物領域との間に形成され、

前記第3の不純物領域は、前記第2のチャンネル形成領域と前記第2の領域との間に形成され、

前記第1の配線は、前記第1の絶縁膜を介して前記第1のチャンネル形成領域と前記第2のチャンネル形成領域と重なる領域を有し、

前記第2の配線は、前記第1の絶縁膜を介して前記第2の領域と重なる領域を有し、

前記コンタクトホールは、前記第3の不純物領域に達するように形成されることを特徴とする半導体装置の作製方法。

【請求項33】

請求項1乃至32のいずれか一項において、

前記第1の配線及び前記第2の配線を形成する工程において、前記処理の後、プラズマ窒化処理を施すことを特徴とする半導体装置の作成方法。

【請求項34】

請求項1乃至33のいずれか一項において、

プラズマCVD法を用いて前記第1の絶縁膜を形成することを特徴とする半導体装置の作製方法。

【請求項35】

請求項1乃至33のいずれか一項において、

スパッタ法を用いて前記第1の絶縁膜を形成することを特徴とする半導体装置の作製方法。

【請求項36】

10

20

30

40

50

請求項 1 乃至 3 5 のいずれか一項において、
前記第 1 の絶縁膜は、単層構造であることを特徴とする半導体装置の作製方法。

【請求項 3 7】

請求項 1 乃至 3 5 のいずれか一項において、
前記第 1 の絶縁膜は、積層構造であることを特徴とする半導体装置の作製方法。

【発明の詳細な説明】

【技術分野】

【0001】

本願発明は薄膜トランジスタ（以下、TFTという）で構成された回路を有する半導体装置およびその作製方法に関する。例えば、液晶表示パネルに代表される電気光学装置およびその様な電気光学装置を部品として搭載した電子機器に関する。特に本発明は金属薄膜をエッチングするドライエッチング法、及び、そのドライエッチング法により得られるテーパ形状の配線を備えた半導体装置に関する。

10

【0002】

なお、本明細書中において半導体装置とは、半導体特性を利用することで機能しうる装置全般を指し、電気光学装置、半導体回路および電子機器は全て半導体装置である。

【背景技術】

【0003】

近年、絶縁表面を有する基板上に形成された半導体薄膜（厚さ数～数百nm程度）を用いて薄膜トランジスタ（TFT）を構成する技術が注目されている。薄膜トランジスタはICや電気光学装置のような電子デバイスに広く応用され、特に画像表示装置のスイッチング素子として開発が急がれている。

20

【0004】

従来、TFTの配線材料には、加工のしやすさ、電気抵抗率、および耐薬品性などから、Alが多用されている。しかし、AlをTFTの配線に用いた場合、熱処理によってヒロックやウイスキー等の突起物の形成や、アルミニウム原子のチャンネル形成領域への拡散により、TFTの動作不良やTFT特性の低下を引き起こしていた。そのため、Al以外の配線材料としては、バルクの比抵抗が $5.5 \mu \cdot \text{cm}$ と比較的低く、耐熱性の高いタングステン（W）が望ましい材料として挙げられる。

【0005】

30

また、近年、微細加工技術への要求はますます厳しくなっている。特に液晶ディスプレイにおいては、高精細化および大画面化に伴い、配線の加工工程において高選択比とともに非常に厳しい線幅の制御が求められている。

【0006】

一般に配線の加工は、溶液を用いるウェットエッチングまたは、ガスを用いるドライエッチングで行うことができる。ただし、ウェットエッチングは、配線の微細化、再現性確保、廃棄物の削減およびコストの低減を考慮した場合、不利であるため、配線の加工はドライエッチングに向かうものと考えられる。

【0007】

タングステン（W）をドライエッチング法により加工する際、用いられるエッチングガスとしては SF_6 と Cl_2 との混合ガスが一般的であった。この混合ガスを用いた場合にはエッチングレートが大きく短時間での微細加工が可能である一方、所望のテーパ形状を得ることは困難であった。配線の上に形成する積層膜のカバレッジを改善するため、デバイス構造によっては配線の断面を意図的に順テーパとする場合がある。

40

【発明の概要】

【発明が解決しようとする課題】

【0008】

そこで、本発明の課題は、タングステン（W）またはタングステン化合物からなる被エッチング層をその断面が順テーパ形状となるようにパターニングするドライエッチング方法を提供することである。また、このようなドライエッチング方法において被エッチング層の場所

50

によらず、均一なテーパ角度で、且つ任意のテーパ角度を制御する方法を提供する。加えて、上記方法により得られた任意のテーパ角度を有する配線を用いた半導体装置およびその作製方法を提供する。

【課題を解決するための手段】

【0009】

本明細書で開示する配線に関する発明の構成は、タングステン膜、タングステン化合物を主成分とする金属化合物膜、またはタングステン合金を主成分とする金属合金膜からなり、テーパ角が $5^{\circ} \sim 85^{\circ}$ の範囲であることを特徴とする配線である。

【0010】

また、配線に関する他の発明の構成は、タングステン膜、タングステン化合物を主成分とする金属化合物膜、またはタングステン合金を主成分とする金属合金膜から選ばれた薄膜を積層した積層構造を有し、テーパ角が $5^{\circ} \sim 85^{\circ}$ の範囲である配線である。

10

【0011】

また、上記各構成において、前記金属合金膜は、Ta、Ti、Mo、Cr、Nb、Siから選ばれた一種の元素または複数種の元素とタングステンとの合金膜であることを特徴としている。

【0012】

また、上記各構成において、前記金属化合物膜は、タングステンの窒化物膜であることを特徴としている。

【0013】

20

また、上記各構成において、密着性を向上させるために導電性を有するシリコン膜（例えばリンドープシリコン膜、ボロンドープシリコン膜等）を最下層に設ける構成としてもよい。

【0014】

また、半導体装置に関する発明の構成は、タングステン膜、タングステン化合物を主成分とする金属化合物膜、またはタングステン合金を主成分とする金属合金膜からなり、テーパ角が $5^{\circ} \sim 85^{\circ}$ の範囲である配線を備えた半導体装置である。

【0015】

また、半導体装置に関する他の発明の構成は、タングステン膜、タングステン化合物を主成分とする金属化合物膜、またはタングステン合金を主成分とする金属合金膜から選ばれた薄膜を積層した積層構造を有し、テーパ角が $5^{\circ} \sim 85^{\circ}$ の範囲である配線を備えた半導体装置である。

30

【0016】

また、上記半導体装置に関する各構成において、前記配線は、TFTのゲート配線であることを特徴としている。

【0017】

また、配線の作製方法に関する発明の構成は、下地膜上に金属薄膜を形成する工程と、前記金属薄膜上にレジストパターンを形成する工程と、前記レジストパターンを有する金属薄膜にエッチングを行い、バイアスパワー密度に応じてテーパ角が制御された配線を形成する工程とを有する配線の作製方法である。

40

【0018】

また、配線の作製方法に関する他の発明の構成は、下地膜上に金属薄膜を形成する工程と、前記金属薄膜上にレジストパターンを形成する工程と、前記レジストパターンを有する金属薄膜にエッチングを行い、フッ素を含む反応ガスの流量に応じてテーパ角が制御された配線を形成する工程とを有する配線の作製方法である。

【0019】

また、上記配線の作製方法に関する各構成において、前記エッチングは、フッ素を含む第1反応ガスと塩素を含む第2反応ガスとの混合ガスであるエッチングガスを用い、前記エッチングガスにおける前記下地膜と前記金属薄膜との選択比が2.5より大きいことを特徴としている。

50

【0020】

また、上記配線の作製方法に関する各構成において、前記金属薄膜は、タングステン膜、タングステン化合物を主成分とする金属化合物膜、またはタングステン合金を主成分とする金属合金膜から選ばれた薄膜、またはそれらの積層膜であることを特徴としている。

【0021】

また、ドライエッチング方法に関する発明の構成は、タングステン膜、タングステン化合物を主成分とする金属化合物膜、またはタングステン合金を主成分とする金属合金膜から選ばれた薄膜の所望部分をエッチングガスによって除去するドライエッチング方法であって、前記エッチングガスは、フッ素を含む第1反応ガスと塩素を含む第2反応ガスとの混合ガスであることを特徴とするドライエッチング方法である。

10

【0022】

また、上記ドライエッチング方法に関する発明の構成において、前記第1反応ガスは、 CF_4 、 C_2F_6 、または C_4F_8 から選ばれたガスであることを特徴としている。

【0023】

また、上記ドライエッチング方法に関する発明の構成において、前記第2反応ガスは、 Cl_2 、 $SiCl_4$ 、または BCl_3 から選ばれたガスであることを特徴としている。

【0024】

また、上記ドライエッチング方法に関する発明の構成において、ICPエッチング装置を用いてドライエッチングを行うことを特徴としている。

20

【0025】

また、上記ドライエッチング方法に関する発明の構成において、前記ICPエッチング装置のバイアスパワー密度を調節することによってテーパ角を制御することを特徴としている。

【0026】

また、ドライエッチング方法に関する他の発明の構成は、エッチングによって形成される穴、溝等の内側側壁のテーパ角を、バイアスパワー密度に応じて制御することを特徴とするドライエッチング方法である。

【0027】

また、ドライエッチング方法に関する他の発明の構成は、エッチングによって形成される穴、溝等の内側側壁のテーパ角を、ガスの流量比に応じて制御することを特徴とするドライエッチング方法である。

30

【発明の効果】

【0028】

本発明によれば、配線のテーパ角が制御可能な条件、バイアスパワー及びガス流量比を適宜設定することにより、下地に対する選択比を高くとりつつ、所望のテーパ角を得ることができる。その結果、その配線上に形成する膜の被覆性が良好となるため、配線の欠け、断線、短絡等の不良発生を低減することができる。

【0029】

また、面内分布よくエッチングすることができ、均一な配線形状が得られる。

【0030】

また、本発明をコンタクトホール等の開口工程に適用することもできる。

40

【図面の簡単な説明】

【0031】

【図1】テーパ角のバイアスパワー依存性を示した図である。

【図2】テーパ角と CF_4 の流量比依存性を示した図である。

【図3】テーパ角と(W/レジスト)選択比依存性を示した図である。

【図4】ICPエッチング装置のプラズマ生成機構を示した図である。

【図5】マルチスパイラルコイル方式のICPエッチング装置を示した図である。

【図6】テーパ角、の説明図である。

【図7】配線の断面SEM写真図である。

50

【図 8】配線の断面 SEM 写真図である。

【図 9】エッチングレート及び (W/レジスト) 選択比のバイアスパワー依存性を示した図である。

【図 10】エッチングレート及び (W/レジスト) 選択比の CF₄ 流量比依存性を示した図である。

【図 11】エッチングレート及び (W/レジスト) 選択比の ICP パワー依存性を示した図である。

【図 12】アクティブマトリクス型液晶表示装置の断面構造図。

【図 13】アクティブマトリクス型液晶表示装置の断面構造図。

【図 14】アクティブマトリクス型液晶表示装置の断面構造図。

【図 15】配線の断面構造図。

【図 16】アクティブマトリクス型 EL 表示装置の構成を示す図。

【図 17】AM-LCD の外観を示す図。

【図 18】電子機器の一例を示す図。

【図 19】電子機器の一例を示す図。

【発明を実施するための形態】

【0032】

本願発明の実施形態について、図 1 ~ 図 8 を用いて以下に説明する。

【0033】

本発明では、高密度プラズマを使用する ICP (Inductively Coupled Plasma) エッチング装置を使用した。簡略に説明すると、ICP エッチング装置は、低圧力で RF 電力を誘導的にプラズマ中に結合させることで、 10^{11} 個/cm³ 以上のプラズマ密度を達成して、高選択比かつ高エッチングレートの加工を行うものである。

【0034】

まず、ICP ドライエッチング装置プラズマ生成機構について図 4 を用いて詳細に説明する。

【0035】

図 4 にエッチングチャンバーの簡略構造図を示す。チャンバー上部の石英板 11 上にアンテナコイル 12 を配置し、マッチングボックス 13 を介して RF 電源 14 に接続されている。また、対向に配置された基板側の下部電極 15 にもマッチングボックス 16 を介して RF 電源 17 が接続されている。

【0036】

基板上方のアンテナコイル 12 に RF 電流が印加されると、アンテナコイル 12 に RF 電流 J が θ 方向に流れ、 Z 方向に磁界 B が発生する。

【0037】

【数 1】

$$\mu_0 J = \text{rot } B$$

【0038】

ファラデーの電磁誘導の法則に従い、 θ 方向に誘導電界 E が生じる。

【0039】

10

20

30

40

【数 2】

$$\frac{\partial B}{\partial t} = \text{rot } E$$

10

【0040】

この誘導電界 E で電子が 方向に加速されガス分子と衝突し、プラズマが生成される。誘導電界の方向が 方向なので、荷電粒子がエッチングチャンパー壁や、基板に衝突して電荷を消失する確率が低くなる。従って、1 Pa 程度の低圧力でも高密度のプラズマを発生させることができる。また、下流へは、磁界 B がほとんどないので、シート状に広がった高密度プラズマ領域となる。

【0041】

アンテナコイル 12 (ICP パワーが印加される) と基板側の下部電極 15 (バイアスパワーが印加される) のそれぞれに印加する RF パワーを調節することによってプラズマ密度と自己バイアス電圧を独立に制御することが可能である。また、被処理物の材料に応じて印加する RF パワーの周波数を異ならせることも可能となる。

20

【0042】

ICP エッチング装置で高密度プラズマを得るためには、アンテナコイル 12 に流れる RF 電流 J を低損失で流す必要があり、大面積化するためには、アンテナコイル 12 のインダクタンスを低下させなければならない。そのために図 5 に示したようにアンテナを分割したマルチスパイラルコイル 22 の ICP エッチング装置が開発された。図 5 中の 21 は石英板、23、26 はマッチングボックス、24、27 は RF 電源である。また、チャンパーの底部には、基板 28 を保持する下部電極 25 が絶縁体 29 を介して設けられている。このようなマルチスパイラルコイルを適用した ICP を用いたエッチング装置を用いると、前記耐熱性導電性材料のエッチングを良好に行うことができる。

30

【0043】

本発明人は、このマルチスパイラルコイル方式の ICP エッチング装置 (松下電器産業製: E645) を用いてエッチング条件を振り、いくつかの実験を行った。

【0044】

まず、実験に用いたエッチング試料を説明する。絶縁性基板 (1737 基板) 上に窒化酸化シリコン膜からなる下地膜 (200 nm) を形成し、その上にスパッタ法により金属積層膜を形成した。ここでは純度が 6N 以上のタングステンターゲットを用いた。また、スパッタガスとしてはアルゴン (Ar)、クリプトン (Kr)、キセノン (Xe) 等の単体ガスまたはそれらの混合ガスを用いればよい。なお、スパッタパワー、ガスの圧力、基板温度等の成膜条件は適宜実施者が制御すればよい。

40

【0045】

この金属積層膜は下層に WN_x (但し、 $0 < x < 1$) で示される窒化タングステン膜 (膜厚; 30 nm) を有し、上層にタングステン膜 (370 nm) を有している。

【0046】

こうして得られる金属積層膜は、不純物元素がほとんど含まれておらず、特に酸素の含有量は 30 ppm 以下とすることができ、電気抵抗率は $20 \mu \cdot \text{cm}$ 以下、代表的には、 $6 \mu \sim 15 \mu \cdot \text{cm}$ とすることができ、また、膜の応力は、 $-5 \times 10^9 \sim 5 \times 10^9 \text{ dyn/cm}^2$ とすることができ、

【0047】

50

なお、本明細書中において窒化酸化シリコン膜とは SiO_xNy で表される絶縁膜であり、珪素、酸素、窒素を所定の割合で含む絶縁膜を指す。

【0048】

このエッチング試料をマルチスパイラルコイル方式の ICP エッチング装置を用いて金属積層膜のパターニング実験を行った。なお、ドライエッチングを行う際には、レジストを用いて所望の形状にパターニングしたレジストマスクパターン（膜厚： $1.5\mu m$ ）を形成しておくことは言うまでもないことである。

【0049】

エッチング処理前のエッチング試料の模式断面図を図6(A)に示した。図6(A)中、601は基板、602は下地膜、603a、603bは金属積層膜（膜厚 $X = 400nm$ ）、604a、604bはレジストマスクパターン（膜厚 $Y = 1.5\mu m$ ）である。また、エッチング処理後の状態を示した図が図6(B)である。

10

【0050】

なお、本明細書中において、テーパ角とは図6(B)に示すように、配線603の断面形状のテーパ部（傾斜部）と下地膜602の表面がなす角をいう。また、テーパ角はテーパ部の幅 Z と、膜厚 X を用いて、 $\tan = X/Z$ と定義できる。

【0051】

本発明人は、様々なドライエッチング条件を振り、配線の断面形状の観察を行った。

【0052】

実験1)

図1はテーパ角のバイアスパワー依存性を示した図である。 $13.56MHz$ のバイアスパワーを $20W$ 、 $30W$ 、 $40W$ 、 $60W$ 、 $100W$ 、即ち、バイアスパワー密度 (W/cm^2) を、 0.128 、 0.192 、 0.256 、 0.384 、 0.64 にして実験を行った。なお、下部電極は、 $12.5cm \times 12.5cm$ である。また、レジスト膜厚は $1.5\mu m$ 、ガス圧は $1.0Pa$ 、ガス組成は $CF_4/Cl_2 = 30/30sccm$ （ただし、 $sccm$ は標準状態における体積流量 ($cm^3/分$) を表す）である。また、ICP パワーは $500W$ 、即ち、ICP パワー密度は、 $1.02W/cm^2$ である。ただし、本明細書中では、ICP パワーを ICP エリア面積（直径 $25cm$ ）で割った値を ICP パワー密度 (W/cm^2) としている。

20

30

【0053】

図1より、バイアスパワー密度が高いほど配線のテーパ角が小さくなることがわかる。また、単にバイアスパワー密度を調節することにより、所望のテーパ角 $= 5^\circ \sim 85^\circ$ （好ましくは $20^\circ \sim 70^\circ$ の範囲）を形成することができる。

【0054】

なお、バイアスパワーを $20W$ （バイアスパワー密度； $0.128W/cm^2$ ）とした時の断面SEM写真を図7(A)、バイアスパワーを $30W$ （バイアスパワー密度； $0.192W/cm^2$ ）とした時の断面SEM写真を図7(B)、バイアスパワーを $40W$ （バイアスパワー密度； $0.256W/cm^2$ ）とした時の断面SEM写真を図7(C)、バイアスパワーを $60W$ （バイアスパワー密度； $0.384W/cm^2$ ）とした時の断面SEM写真を図8(A)、バイアスパワーを $100W$ （バイアスパワー密度； $0.64W/cm^2$ ）とした時の断面SEM写真を図8(B)にそれぞれ示した。図7および図8に示した各SEM写真からテーパ角が $20^\circ \sim 70^\circ$ の範囲に形成されていることが観察でき、テーパ角はバイアスパワー密度を変えることで制御できることがわかる。

40

【0055】

これは、タンゲステンとレジストとの選択比が小さくなり、レジストの後退現象が生じるためと考えられる。

【0056】

実験2)

50

また、図2はテーパ角と CF_4 の流量比依存性を示した図である。ガス組成比を $CF_4/Cl_2 = 20/40$ sccm、 $30/30$ sccm、 $40/20$ sccmにして実験を行った。ガス圧は 1.0 Pa、バイアスパワー密度は 0.128 W/cm²、レジスト膜厚は 1.5 μm、ICPパワーを 500 W (ICPパワー密度; 1.02 W/cm²) である。

【0057】

図2により CF_4 の流量比が大きいほどタングステンとレジストとの選択比が大きくなり、配線のテーパ角が大きくなることわかる。また、下地の荒れも少なくなる。下地の荒れについては CF_4 の流量比増(Cl_2 流量比減)となることで、エッチング異方性が弱まったことが原因として考えられる。また、単に CF_4 の流量比を調節することにより、所望のテーパ角 $= 5^\circ \sim 85^\circ$ (好ましくは $60^\circ \sim 80^\circ$ の範囲)を形成することができる。

10

【0058】

実験3)

また、 13.56 MHzのICPパワーを 400 W、 500 W、 600 W、即ちICPパワー密度を 0.82 、 1.02 、 1.22 にして実験を行った。バイアスパワーは 20 W (バイアスパワー密度; 0.128 W/cm²)、レジスト膜厚は 1.5 μm、ガス圧は 1.0 Pa、ガス組成は $CF_4/Cl_2 = 30/30$ sccmである。

【0059】

ICPパワー密度が大きくなるにつれタングステンのエッチングレートは大きくなるが、エッチングレート分布が悪くなる。また、テーパ角の変化は特に見られなかった。

20

【0060】

実験4)

また、ガス圧を 1.0 Pa、 2.0 Paにして実験を行った。ICPパワーは 500 W (ICPパワー密度; 1.02 W/cm²)、ガス組成は $CF_4/Cl_2 = 30/30$ sccm、バイアスパワーは 20 W (バイアスパワー密度; 0.128 W/cm²)、レジスト膜厚は 1.5 μmである。

【0061】

高真空になるにつれタングステンのエッチングレートは早くなり、異方性も強くなる。また、 2.0 Paでは逆テーパ形状となった。

30

【0062】

実験5)

また、エッチングガスの総流量を 60 sccm、 120 sccmにして実験を行った。ガス圧は 1.0 Pa、ICPパワーは 500 W (ICPパワー密度; 1.02 W/cm²)、ガス組成は $CF_4/Cl_2 = 30/30$ sccm、バイアスパワーは 20 W (バイアスパワー密度; 0.128 W/cm²)、レジスト膜厚は 1.5 μmである。

【0063】

エッチングガスの総流量が多いほうが若干レートは大きくなった。

【0064】

上記実験結果からテーパ角は主としてバイアスパワー密度条件に左右されるため、タングステンとレジストの選択比に依存していると考えられる。図3にタングステンとレジストの選択比とテーパ角との依存性を示した。

40

【0065】

バイアスパワー密度の変化はタングステンのエッチングレートよりもタングステンとレジストの選択比に大きく影響し、バイアスパワー密度を大きくするとタングステンとレジストの選択比は低下する傾向にある。図9(A)にタングステン及びレジストのエッチングレートのバイアスパワー密度依存性を示し、図9(B)にタングステンとレジストの選択比のバイアスパワー密度依存性を示した。

【0066】

つまり、図6(A)及び図6(B)に示したようにタングステンをエッチングすると同

50

時にレジストもエッチングされるため、タングステンとレジストの選択比が大きいとテーパ角が大きくなり、タングステンとレジストの選択比が小さいとテーパ角が小さくなる。

【0067】

また、同様に CF_4 ガス流量比を小さくすると、タングステンとレジストの選択比は低下する傾向にある。図10(A)にタングステン及びレジストのエッチングレート CF_4 ガス流量比依存性を示し、図10(B)にタングステンとレジストの選択比の CF_4 ガス流量比依存性を示した。

【0068】

また、図11(A)にタングステン及びレジストのエッチングレートの ICP パワー密度依存性を示し、図11(B)にタングステンとレジストの選択比の ICP パワー密度依存性を示した。

10

【0069】

また、上記各実験ではエッチング試料として、絶縁性基板の上に窒化酸化シリコン膜からなる下地膜 (200 nm) が形成され、その上に金属積層膜 (窒化タングステン膜とタングステン膜との積層膜) が形成されたものを用いたが、本発明は、タングステン膜、タングステン化合物を主成分とする金属化合物膜、またはタングステン合金を主成分とする金属合金膜から選ばれた薄膜、またはそれらの薄膜を積層した積層構造であれば適用可能である。ただし、下地膜との選択比が 2.5 以下である場合や、エッチングレートが極端に小さいものは除く。例えば、W-Mo 合金膜 (W:Mo = 52:48 の重量%比率を有する) は、下地膜 (SiOxNy) との選択比が約 1.5 以下であり、エッチングレートが約 50 nm/min と小さいため、被加工性という観点から適さない。

20

【0070】

ここでは、W膜を一例として示したが、一般に知られている耐熱性導電性材料 (Ta、Ti、Mo、Cr、Nb、Si 等) について ICP エッチング装置を用いると、容易にパターン端部のテーパ形状として加工することができる。例えば、Ta膜のエッチング速度は 140 ~ 160 nm/min で選択比も 6 ~ 8 が選られ、W膜のエッチング速度 70 ~ 90 nm/min、また選択比 2 ~ 4 に対して優れた値となっている。従って、被加工性という観点からは Ta 膜も適しているが、表中に示さない値として、Ta膜の抵抗率は 20 ~ 30 μcm であり、W膜の抵抗率が 10 ~ 16 μcm であるのに比べて若干高い点が難点となる。

30

【0071】

また、上記ドライエッチングに用いるエッチングガスとして CF_4 (四フッ化炭素ガス) と Cl_2 ガスとの混合ガスを用いたが、特に限定されず、例えば、 C_2F_6 、または C_4F_8 から選ばれたフッ素を含む反応ガスと Cl_2 、 $SiCl_4$ 、または BCl_3 から選ばれた塩素を含むガスとの混合ガスを用いることも可能である。

【0072】

また、本発明のエッチング条件は、特に限定されず、例えば、ICP エッチング装置 (松下電器産業製: E645) を用い、四フッ化炭素ガス (CF_4) と塩素 (Cl_2) を用いた場合であれば、エッチングガス総流量: 60 ~ 120 sccm エッチングガス流量比: $CF_4/Cl_2 = 30/30\text{ sccm} \sim 50/10\text{ sccm}$ ガス圧 (エッチングガス雰囲気圧力): 1.0 Pa ~ 2.0 Pa ICP パワー密度: 0.61 W/cm² ~ 2.04 W/cm² (ICP パワー: 300 W ~ 1000 W)、周波数は、13 MHz ~ 60 MHz バイアスパワー密度: 0.064 W/cm² ~ 3.2 W/cm² (バイアスパワー: 10 W ~ 500 W)、周波数は、100 kHz ~ 60 MHz、好ましくは 6 MHz ~ 29 MHz 基板温度: 0 ~ 80、好ましくは 70 \pm 10 であり、この範囲内で適宜、実施者がエッチング条件を決定すればよい。

40

【0073】

なお、本明細書中において「電極」とは、「配線」の一部であり、他の配線との電気的接続を行う箇所、または半導体層と交差する箇所を指す。従って、説明の便宜上、「配線

50

」と「電極」とを使い分けるが、「電極」という文言に「配線」は常に含まれているものとする。

【0074】

以上の構成でなる本願発明について、以下に示す実施例でもってさらに詳細な説明を行うこととする。

【実施例1】

【0075】

本発明の実施例を図12及び図13を用いて説明する。ここでは、画素部の画素TFTおよび保持容量と、画素部の周辺に設けられる駆動回路のTFTを同時に作製したアクティブマトリクス基板を説明する。

10

【0076】

本実施例の構造は、図12に示したように、絶縁性表面を有する基板101上にTFTを有している。基板101には、ガラス基板や石英基板を使用することが望ましい。その他にもシリコン基板、金属基板またはステンレス基板の表面に絶縁膜を形成したものを基板としても良い。耐熱性が許せばプラスチック基板を用いることも可能である。

【0077】

この基板101のTFTが形成される表面には、珪素(シリコン)を含む絶縁膜(本明細書中では酸化シリコン膜、窒化シリコン膜、または窒化酸化シリコン膜の総称を指す)からなる下地膜102を有している。例えば、プラズマCVD法で SiH_4 、 NH_3 、 N_2O から作製される酸化窒化シリコン膜102aを10~200nm(好ましくは50~1000nm)、同様に SiH_4 、 N_2O 、 H_2 から作製される酸化窒化水素化シリコン膜102bを50~200nm(好ましくは100~150nm)の厚さに積層形成した。ここでは下地膜102を2層構造として示したが、前記絶縁膜の単層膜または2層以上積層させて形成しても良い。

20

【0078】

また、下地膜102上には、TFTの活性層を有している。この活性層としては、非晶質構造を有する半導体膜を結晶化させて得た結晶性半導体膜にパターンングを施したものをを用いた。結晶化方法としては、公知の技術、例えばレーザーアニール法や熱アニール法(固相成長法)、ラピットサーマルアニール法(RTA法)、または特開平7-130652号公報で開示された技術に従って、触媒元素を用いる結晶化法を適用すればよい。なお、非晶質構造を有する半導体膜には、非晶質半導体膜や微結晶半導体膜があり、非晶質シリコンゲルマニウム膜などの非晶質構造を有する化合物半導体膜を適用しても良い。

30

【0079】

上記TFTの活性層を覆うゲート絶縁膜130は、プラズマCVD法またはスパッタ法を用い、膜厚を40~150nmとしてシリコンを含む絶縁膜で形成した。本実施例では、120nmの厚さで酸化窒化シリコン膜から形成した。また、 SiH_4 と N_2O に O_2 を添加させて作製された酸化窒化シリコン膜は、膜中の固定電荷密度が低減されているのでこの用途に対して好ましい材料となる。勿論、ゲート絶縁膜はこのような酸化窒化シリコン膜に限定されるものでなく、他のシリコンを含む絶縁膜を単層または積層構造として用いても良い。

40

【0080】

上記ゲート絶縁膜上に形成されたゲート電極118~122及び容量電極123は、耐熱性導電性材料を用い、導電性の窒化物金属膜から成る導電層(A)と金属膜から成る導電層(B)とを積層した構造を有している。導電層(B)はTa、Ti、Wから選ばれた元素、または前記元素を成分とする合金か、前記元素を組み合わせた合金膜で形成すれば良い。本実施例では、純度が6NであるWターゲットを用いたスパッタ法で、Arガスと窒素(N_2)ガスを導入して導電層(A)をWN膜で50nmの厚さに形成し、導電層(B)をW膜で250nmの厚さに形成した導電積層膜をパターンングしてゲート電極118~122及び容量電極123を完成させた。なお、ゲート電極118~123の端部にテーパー部が形成されるようにエッチングする。このエッチング加工はICPEッチング

50

装置により行う。その技術の詳細は発明の実施の形態に示した通りである。本実施例では、エッチングガスに CF_4 と Cl_2 の混合ガスを用い、その流量をそれぞれ 30 sccm として、ICPパワー密度を 3.2 W/cm^2 (周波数： 13.56 MHz)、バイアスパワー密度を 0.224 W/cm^2 (周波数： 13.56 MHz)、ガス圧 1.0 Pa としてエッチングを行った。このようなエッチング条件とすることによって、ゲート電極118～122及び容量電極123の端部において、該端部から内側にむかって徐々に厚さが増加するテーパ部が形成され、その角度は $25\sim 35^\circ$ 、好ましくは 30° とすることができた。

【0081】

なお、このテーパ形状を有するゲート電極118～122、及び容量電極123を形成する際、残渣を残すことなくエッチングするために、 $10\sim 20\%$ 程度の割合でエッチング時間を増すオーバーエッチングを施したため、ゲート絶縁膜130は、実質的に薄くなった部分を有している。

【0082】

また、本実施例では、所望のLDD領域を形成するため、端部にテーパ部を有するゲート電極118～122をマスクとして自己整合的にn型またはp型を付与する不純物元素をイオンドーブ法で活性層に添加した。また、適宜、所望のLDD領域を形成するため、レジストパターンをマスクとしてn型またはp型を付与する不純物元素をイオンドーブ法で活性層に添加した。

【0083】

こうして、駆動回路の第1のpチャンネル型TF T (A) 200aには、活性層にチャンネル形成領域206、ゲート電極と重なるLDD領域207、高濃度p型不純物領域から成るソース領域208、ドレイン領域209を有した構造となっている。第1のnチャンネル型TF T (A) 201aには、活性層にチャンネル形成領域210、低濃度n型不純物領域で形成されゲート電極119と重なるLDD領域211、高濃度n型不純物領域で形成するソース領域212、ドレイン領域213を有している。チャンネル長 $3\sim 7\ \mu\text{m}$ に対して、ゲート電極119と重なるLDD領域を L_{ov} としてそのチャンネル長方向の長さは $0.1\sim 1.5\ \mu\text{m}$ 、好ましくは $0.3\sim 0.8\ \mu\text{m}$ とする。この L_{ov} の長さはゲート電極119の厚さとテーパ部の角度から制御する。

【0084】

また、駆動回路の第2のpチャンネル型TF T (A) 202aは同様に、活性層にチャンネル形成領域214、ゲート電極120と重なるLDD領域215、高濃度p型不純物領域で形成されるソース領域216、ドレイン領域217を有した構造となっている。第2のnチャンネル型TF T (A) 203aには、活性層にチャンネル形成領域218、ゲート電極121と重なるLDD領域219、高濃度n型不純物領域で形成するソース領域220、ドレイン領域221を有している。

LDD領域219は、LDD領域211と同じ構成とする。画素TF T 204には、活性層にチャンネル形成領域222a、222b、低濃度n型不純物領域で形成するLDD領域223a、223b、高濃度n型不純物領域で形成するソースまたはドレイン領域225～227を有している。LDD領域223a、223bは、LDD領域211と同じ構成とする。さらに、容量配線123と、ゲート絶縁膜と、画素TF T 204のドレイン領域227に接続する半導体層228、229とから保持容量205が形成されている。図12では、駆動回路のnチャンネル型TF Tおよびpチャンネル型TF Tを一对のソース・ドレイン間に一つのゲート電極を設けたシングルゲートの構造とし、画素TF Tをダブルゲート構造としたが、これらのTF Tはいずれもシングルゲート構造としても良いし、複数のゲート電極を一对のソース・ドレイン間に設けたマルチゲート構造としても差し支えない。

【0085】

また、ゲート電極およびゲート絶縁膜130を覆って保護絶縁膜142を有している。保護絶縁膜は酸化シリコン膜、酸化窒化シリコン膜、窒化シリコン膜、またはこれらを組み

10

20

30

40

50

合わせた積層膜で形成すれば良い。

【0086】

また、保護絶縁膜142を覆って有機絶縁物材料からなる層間絶縁膜143を有している。有機樹脂材料としては、ポリイミド、アクリル、ポリアミド、ポリイミドアミド、BCB（ベンゾシクロブテン）等を使用することができる。

【0087】

また、コンタクトホールを介してそれぞれの活性層に形成されたソース領域またはドレイン領域に接するソース配線またはドレイン配線を層間絶縁膜143上に有している。なお、ソース配線またはドレイン配線は、144a～154aで示すTiとアルミニウムの積層膜と、144b～154bで示す透明導電膜との積層構造を有している。また、ドレイン配線153a、153bは画素電極として機能するものである。透明導電膜には酸化インジウム酸化亜鉛合金（ In_2O_3 ZnO）、酸化亜鉛（ZnO）も適した材料であり、さらに可視光の透過率や導電率を高めるためにガリウム（Ga）を添加した酸化亜鉛（ZnO：Ga）などを好適に用いることができる。

10

【0088】

以上の様な構成は、画素TFTおよび駆動回路が要求する仕様に応じて各回路を構成するTFTの構造を最適化し、半導体装置の動作性能と信頼性を向上させることを可能としている。さらにゲート電極として耐熱性を有する導電性材料で形成することによりLDD領域やソース領域およびドレイン領域の活性化を容易としている。

20

【0089】

さらに、ゲート電極にゲート絶縁膜を介して重なるLDD領域を形成する際に、導電性を制御する目的で添加した不純物元素に濃度勾配を持たせてLDD領域を形成することで、特にドレイン領域近傍における電界緩和効果が高まることが期待できる。

【0090】

また、図12に示したアクティブマトリクス基板はそのまま反射型の液晶表示装置に適用することができる。

【0091】

次に、図13を用いて、図12に示したアクティブマトリクス基板を適用したアクティブマトリクス型液晶表示装置を説明する。

【0092】

まず、アクティブマトリクス基板上に樹脂膜をパターンニングして得られる柱状のスペーサ405a～405e、406を形成する。また、スペーサの配置は任意に決定すれば良い。なお、スペーサは数 μm の粒子を散布して設ける方法でも良い。

30

【0093】

次いで、アクティブマトリクス基板の画素部に、液晶を配向させるためポリイミド樹脂等からなる配向膜407を設ける。配向膜を形成した後、ラビング処理を施して液晶分子がある一定のプレチルト角を持って配向するようにした。

【0094】

対向側の対向基板401には、遮光膜402、透明導電膜403および配向膜404を形成する。遮光膜402はTi膜、Cr膜、Al膜などを150～300nmの厚さで形成する。そして、画素部と駆動回路が形成されたアクティブマトリクス基板と対向基板とをシール剤408で貼り合わせる。

40

【0095】

その後、両基板の間に液晶材料409を注入する。液晶材料には公知の液晶材料を用いれば良い。例えば、TN液晶の他に、電場に対して透過率が連続的に変化する電気光学応答性を示す、無しきい値反強誘電性混合液晶を用いることもできる。この無しきい値反強誘電性混合液晶には、V字型の電気光学応答特性を示すものもある。このようにして図13に示す反射型のアクティブマトリクス型液晶表示装置が完成する。

【0096】

一方、透過型の液晶表示装置とする場合には画素部の各画素に設ける画素電極を透明電極

50

で形成すれば良い。

【実施例 2】

【0097】

本実施例は、図 14 を用いて、上記実施例（トップゲート型 T F T）とは異なるボトムゲート型 T F T を用いた表示装置を作製した例を示す。

【0098】

まず、絶縁性基板 1801 上にスパッタ法により金属積層膜を形成する。この金属積層膜は、下層に窒化タングステン膜を有し、上層にタングステン膜を有している。なお、基板と接して SiO_xNy で表される窒化酸化シリコン膜等の下地膜を形成してもよい。次いで、所望のゲート配線パターンを得るためのレジストマスクをフォトリソグラフィ法によ

10

【0099】

ボトムゲート型 T F T においては、ゲート絶縁膜およびチャネル形成領域などをゲート配線上に形成する必要がある。ボトムゲート構造の T F T 特性、ゲート配線上に形成する膜の被覆性およびゲート絶縁膜の耐圧を向上させるため、ゲート配線 1802 ~ 1805 のテーパ角は 60° 以下、好ましくは 40° 以下であることが望ましい。

【0100】

次いで、ICP エッチング装置を用い、上記発明の実施の形態に示したようにバイアスパワーまたはガス流量比を適宜選択して、ゲート配線 1802 ~ 1805 のテーパ角を 60° 以下、好ましくは 40° 以下とした。以降の工程は、公知の技術を用いればよく、

20

【0101】

図 21 中において 1814 は CMOS 回路、1815 は n チャネル型 T F T、1816 は画素 T F T、1817 は層間絶縁膜、1818 a は画素電極、1818 b は I T O 膜である。この I T O 膜 1818 b は、F P C 等の外部端子と接続するために設ける。また、1819 は液晶材料、1820 は対向電極である。また、1801 は第 1 の基板、1808 はシール領域、1807、1809 ~ 1812 は柱状スペーサ、1821 は第 2 の基板である。

【0102】

なお、本実施例は実施例 1 と自由に組み合わせることが可能である。

30

【実施例 3】

【0103】

図 15 に本発明を利用して絶縁表面上に形成された様々な配線構造の一例を示す。図 15 (A) には絶縁表面を有する膜（または基板）1500 上にタングステンを主成分とする材料 1501 からなる単層構造の配線の断面図を示した。この配線は、ターゲットとしては純度が 6 N のものを用い、スパッタガスとしてはアルゴン (A r) の単体ガスを用いて形成した膜をパターンングして形成したものである。なお、基板温度を 300° 以下とし、スパッタガスの圧力を $1.0 Pa$ 以上として応力を制御し、他の条件（スパッタパワー等）は適宜実施者が決定すればよい。

【0104】

上記パターンングの際には、発明の実施の形態に示した方法、例えば、バイアスパワー密度に応じてテーパ角 を制御する。

40

【0105】

こうして得られる配線 1501 の断面形状は、所望のテーパ角 を有している。また、不純物元素がほとんど含まれておらず、特に酸素の含有量は $30 ppm$ 以下とすることができ、電気抵抗率は $20 \mu \cdot cm$ 以下、代表的には、 $6 \mu \sim 15 \mu \cdot cm$ とすることができる。また、膜の応力は、 $-5 \times 10^{10} \sim 5 \times 10^{10} dy n / cm^2$ とすることができる。

【0106】

また、図 15 (B) は、実施例 1 のゲート電極と同様の二層構造を示した。なお、窒化

50

タングステン (WNx) を下層とし、タングステンを上層としている。

なお、窒化タングステン膜 1502 は 10 ~ 50 nm (好ましくは 10 ~ 30 nm) とし、タングステン膜 1503 は 200 ~ 400 nm (好ましくは 250 ~ 350 nm) とすれば良い。本実施例では、大気に触れることなく、連続的にスパッタ法を用いて積層形成した。

【0107】

また、図 15 (C) は、絶縁表面を有する膜 (または基板) 1500 上に形成されたタングステンを主成分とする材料からなる配線 1504 を絶縁膜 1505 で覆った例である。絶縁膜 1505 は窒化珪素膜、酸化珪素膜、酸化窒化珪素膜 SiOxNy (但し、 $0 < x, y < 1$) またはそれらを組み合わせた積層膜で形成すれば良い。

10

【0108】

また、図 15 (D) は、絶縁表面を有する膜 (または基板) 1500 上に形成されたタングステンを主成分とする材料からなる配線 1506 の表面を窒化タングステン膜 1507 で覆った例である。なお、図 15 (A) の状態の配線にプラズマ窒化等の窒化処理を施すと図 15 (D) の構造が得られる。

【0109】

また、図 15 (E) は、絶縁表面を有する膜 (または基板) 1500 上に形成されたタングステンを主成分とする材料からなる配線 1509 を窒化タングステン膜 1510、1508 で囲った例である。なお、図 15 (B) の状態の配線にプラズマ窒化等の窒化処理を施すと図 15 (E) の構造が得られる。

20

【0110】

また、図 15 (F) は、図 15 (E) の状態を形成した後、絶縁膜 1511 で覆った例である。絶縁膜 1511 は窒化珪素膜、酸化珪素膜、酸化窒化珪素膜またはそれらを組み合わせた積層膜で形成すれば良い。

【0111】

このように、本発明は様々な配線構造に適用することができる。また、本実施例は実施例 1 または実施例 2 と自由に組み合わせることが可能である。

【実施例 4】

【0112】

本実施例では、本発明をシリコン基板上に作製した反射型液晶表示装置に適用した場合について説明する。本実施例は、実施例 1 において、結晶質シリコン膜でなる活性層の代わりに、シリコン基板 (シリコンウェハ) に直接的に n 型または p 型を付与する不純物元素を添加し、TFT 構造を実現すれば良い。また、反射型であるので、画素電極として反射率の高い金属膜 (例えばアルミニウム、銀、またはこれらの合金 (Al - Ag 合金) 等) を用いれば良い。

30

【0113】

なお、本実施例の構成は、実施例 1 ~ 3 のいずれの構成とも自由に組み合わせることが可能である。

【実施例 5】

【0114】

本発明は従来の MOSFET 上に層間絶縁膜を形成し、その上に TFT を形成する際に用いることも可能である。即ち、三次元構造の半導体装置を実現することも可能である。また、基板として SIMOX、Smart-Cut (SOITEC 社の登録商標)、ELTRAN (キャノン株式会社の登録商標) などの SOI 基板を用いることも可能である。

40

【0115】

なお、本実施例の構成は、実施例 1 ~ 4 のいずれの構成とも自由に組み合わせることが可能である。

【実施例 6】

【0116】

本発明はアクティブマトリクス型 EL ディスプレイに適用することも可能である。その

50

例を図 16 に示す。

【0117】

図 16 はアクティブマトリクス型 EL ディスプレイの回路図である。81 は画素回路を表しており、その周辺には X 方向駆動回路 82、Y 方向駆動回路 83 が設けられている。また、画素回路 81 の各画素は、スイッチ用 TFT 84、コンデンサ 85、電流制御用 TFT 86、有機 EL 素子 87 を有し、スイッチ用 TFT 84 に X 方向信号線 88a (または 88b)、Y 方向信号線 89a (または 89b、89c) が接続される。また、電流制御用 TFT 86 には、電源線 90a、90b が接続される。

【0118】

本実施例のアクティブマトリクス型 EL ディスプレイでは、X 方向駆動回路 82、Y 方向駆動回路 83 または電流制御用 TFT 86 に用いられる TFT を実施例 1 で得られる図 12 の p チャネル型 TFT 200 または 202、n チャネル型 TFT 201 または 203 を組み合わせて形成する。また、スイッチ用 TFT 84 の TFT を図 12 の n チャネル型 TFT 204 で形成する。

10

【0119】

なお、本実施例のアクティブマトリクス型 EL ディスプレイに対して、実施例 1 ~ 5 のいずれの構成を組み合わせても良い。

【実施例 7】

【0120】

実施例 1 の図 13 で示した上記アクティブマトリクス型液晶表示装置の構成を、図 17 の斜視図を用いて説明する。アクティブマトリクス基板 (第 1 の基板) は、ガラス基板 801 上に形成された、画素部 802 と、ゲート側駆動回路 803 と、ソース側駆動回路 804 で構成される。画素部の画素 TFT 805 (図 13 の画素 TFT 204 に相当する) は n チャネル型 TFT であり、画素電極 806 及び保持容量 807 (図 13 の保持容量 205 に相当する) に接続される。

20

【0121】

また、周辺に設けられる駆動回路は CMOS 回路を基本として構成されている。ゲート側駆動回路 803 と、ソース側駆動回路 804 はそれぞれゲート配線 808 とソース配線 809 で画素部 802 に接続されている。また、FPC 810 が接続された外部入出力端子 811 には駆動回路まで信号を伝達するための入出力配線 (接続配線) 812、813 が設けられている。また、814 は対向基板 (第 2 の基板) である。

30

【0122】

なお、本明細書中では図 17 に示した半導体装置をアクティブマトリクス型液晶表示装置と呼んでいるが、図 17 に示すように FPC まで取り付けられた液晶パネルのことを一般的には液晶モジュールという。従って、本実施例でいうアクティブマトリクス型液晶表示装置を液晶モジュールと呼んでも差し支えない。

【実施例 8】

【0123】

本発明を実施して形成された TFT は様々な電気光学装置に用いることができる。即ち、それら電気光学装置を表示媒体として組み込んだ電子機器全てに本発明を実施できる。

40

【0124】

その様な電子機器としては、ビデオカメラ、デジタルカメラ、ヘッドマウントディスプレイ (ゴーグル型ディスプレイ)、ウェアラブルディスプレイ、カーナビゲーション、パーソナルコンピュータ、携帯情報端末 (モバイルコンピュータ、携帯電話または電子書籍等) などが挙げられる。それらの一例を図 18 に示す。

【0125】

図 18 (A) はパーソナルコンピュータであり、本体 2001、画像入力部 2002、表示装置 2003、キーボード 2004 で構成される。本願発明を画像入力部 2002、表示装置 2003 やその他の信号駆動回路に適用することができる。

【0126】

50

図18(B)はビデオカメラであり、本体2101、表示装置2102、音声入力部2103、操作スイッチ2104、バッテリー2105、受像部2106で構成される。本願発明を表示装置2102、音声入力部2103やその他の信号駆動回路に適用することができる。

【0127】

図18(C)はモバイルコンピュータ(モビルコンピュータ)であり、本体2201、カメラ部2202、受像部2203、操作スイッチ2204、表示装置2205で構成される。本願発明は表示装置2205やその他の信号駆動回路に適用できる。

【0128】

図18(D)はゴーグル型ディスプレイであり、本体2301、表示装置2302、アーム部2303で構成される。本発明は表示装置2302やその他の信号駆動回路に適用することができる。

10

【0129】

図18(E)はプログラムを記録した記録媒体(以下、記録媒体と呼ぶ)を用いるプレーヤーであり、本体2401、表示装置2402、スピーカ部2403、記録媒体2404、操作スイッチ2405で構成される。なお、この装置は記録媒体としてDVD(Digital Versatile Disc)、CD等を用い、音楽鑑賞や映画鑑賞やゲームやインターネットを行うことができる。

本発明は表示装置2402やその他の信号駆動回路に適用することができる。

【0130】

図18(F)はデジタルカメラであり、本体2501、表示装置2502、接眼部2503、操作スイッチ2504、受像部(図示しない)で構成される。本願発明を表示装置2502やその他の信号駆動回路に適用することができる。

20

【0131】

以上の様に、本願発明の適用範囲は極めて広く、あらゆる分野の電子機器に適用することが可能である。また、本実施例の電子機器は実施例1~7のどのような組み合わせからなる構成を用いても実現することができる。

【実施例9】

【0132】

本発明を実施して形成されたTFIは様々な電気光学装置に用いることができる。即ち、それら電気光学装置を表示媒体として組み込んだ電子機器全てに本発明を実施できる。

30

【0133】

その様な電子機器としては、プロジェクター(リア型またはフロント型)などが挙げられる。それらの一例を図19に示す。

【0134】

図19(A)はフロント型プロジェクターであり、表示装置2601、スクリーン2602で構成される。本発明は表示装置やその他の信号駆動回路に適用することができる。

【0135】

図19(B)はリア型プロジェクターであり、本体2701、表示装置2702、ミラー2703、スクリーン2704で構成される。本発明は表示装置やその他の信号駆動回路に適用することができる。

40

【0136】

なお、図19(C)は、図19(A)及び図19(B)中における表示装置2601、2702の構造の一例を示した図である。表示装置2601、2702は、光源光学系2801、ミラー2802、2804~2806、ダイクロイックミラー2803、プリズム2807、液晶表示装置2808、位相差板2809、投射光学系2810で構成される。投射光学系2810は、投射レンズを含む光学系で構成される。本実施例は三板式の例を示したが、特に限定されず、例えば単板式であってもよい。また、図19(C)中において矢印で示した光路に実施者が適宜、光学レンズや、偏光機能を有するフィルムや、位相差を調節するためのフィルム、IRフィルム等の光学系を設けてもよい。

50

【 0 1 3 7 】

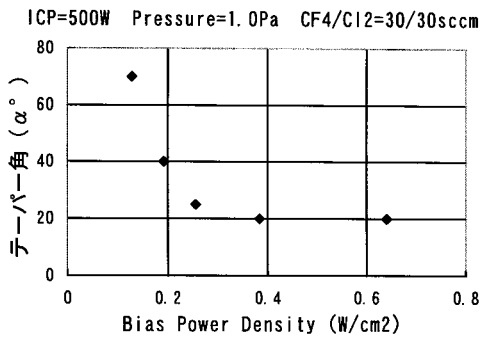
また、図 1 9 (D) は、図 1 9 (C) 中における光源光学系 2 8 0 1 の構造の一例を示した図である。本実施例では、光源光学系 2 8 0 1 は、リフレクター 2 8 1 1、光源 2 8 1 2、2 8 1 3、2 8 1 4、偏光変換素子 2 8 1 5、集光レンズ 2 8 1 6 で構成される。なお、図 1 9 (D) に示した光源光学系は一例であって特に限定されない。例えば、光源光学系に実施者が適宜、光学レンズや、偏光機能を有するフィルムや、位相差を調節するフィルム、I R フィルム等の光学系を設けてもよい。

【 0 1 3 8 】

以上の様に、本願発明の適用範囲は極めて広く、あらゆる分野の電子機器に適用することが可能である。また、本実施例の電子機器は実施例 1 ~ 3 及び実施例 7 のどのような組み合わせからなる構成を用いても実現することができる。ただし、本実施例におけるプロジェクターは、透過型の液晶表示装置であり、反射型の液晶表示装置には適用できないことは言うまでもない。

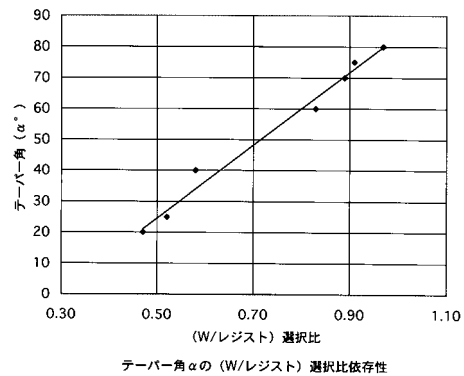
10

【 図 1 】

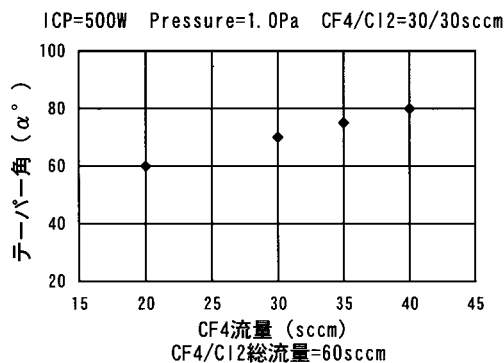


配線の断面形状 (テーパ角 α) の Bias POWER 依存性

【 図 3 】

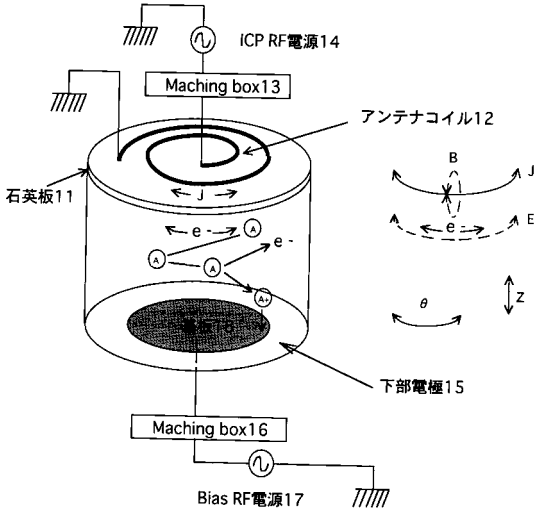


【 図 2 】

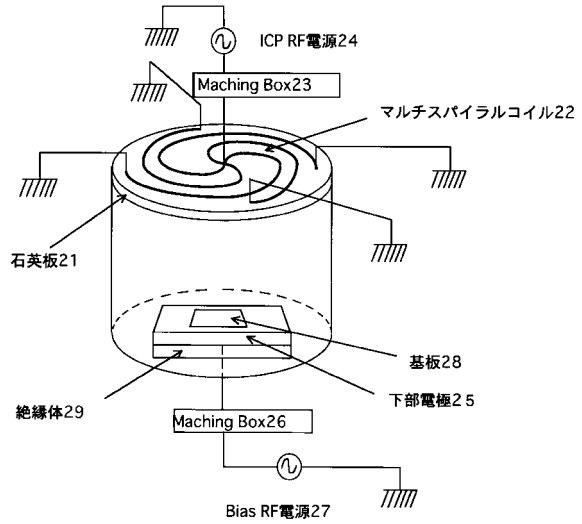


配線の断面形状 (テーパ角 α) の CF4 流量比依存性

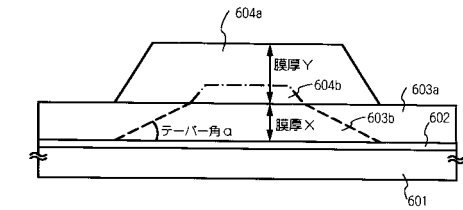
【 図 4 】



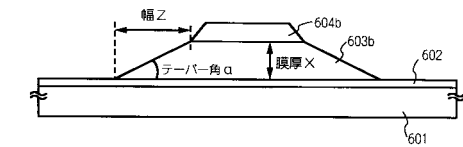
【 図 5 】



【 図 6 】

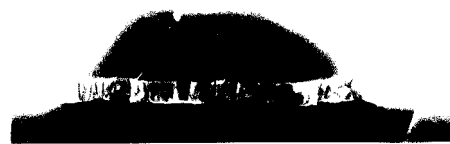


(A) エッチング処理前



(B) エッチング処理後

【 図 7 】



Bias Power:2W

(A) SEM観察写真



Bias Power:3W

(B) SEM観察写真

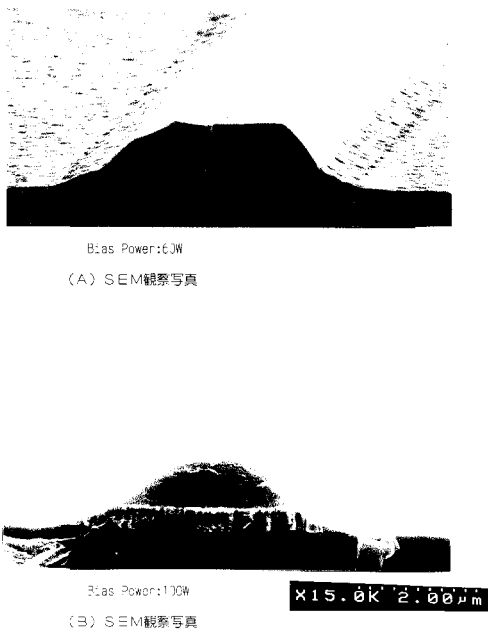


Bias Power:40W

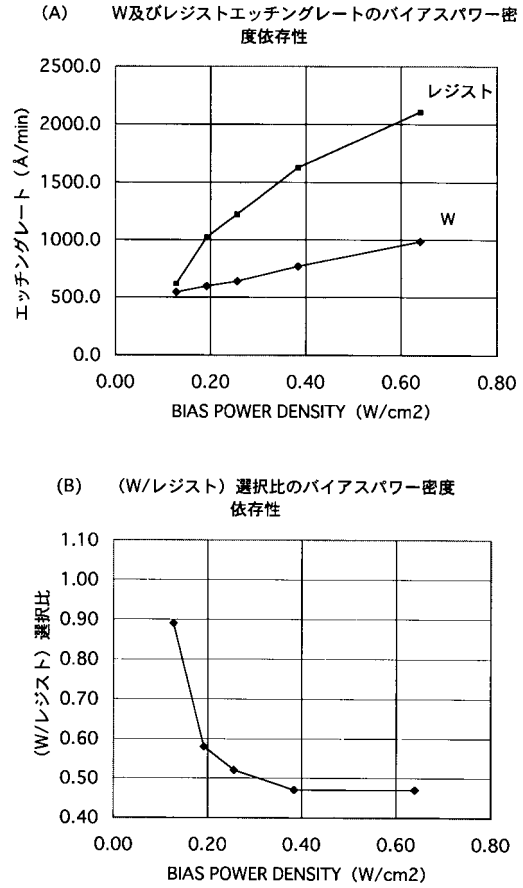
(C) SEM観察写真

x15.0k 2.00um

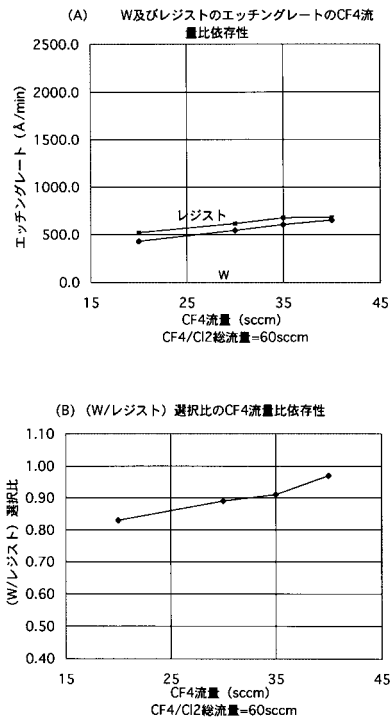
【 図 8 】



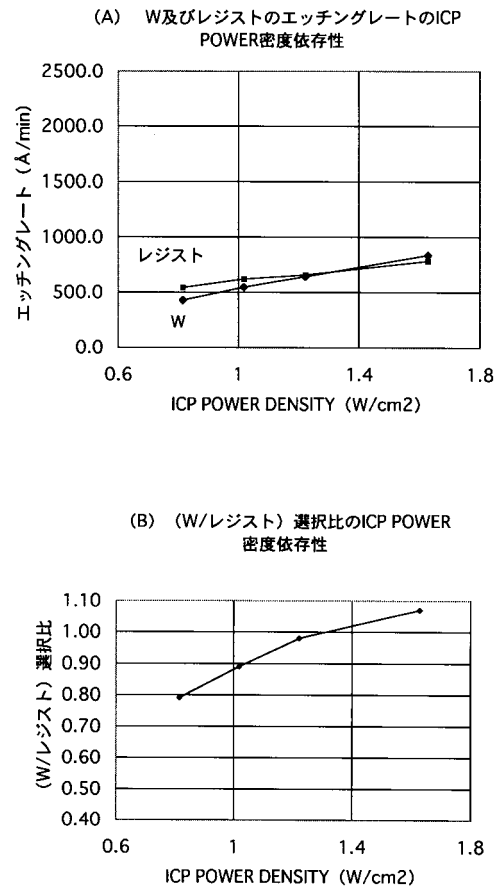
【 図 9 】



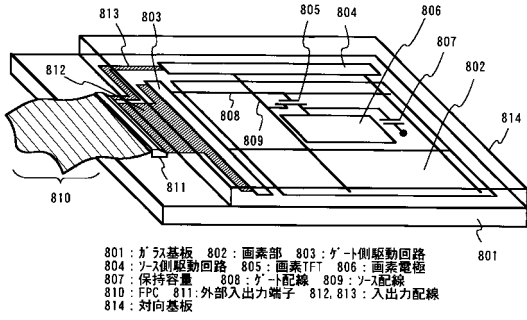
【 図 10 】



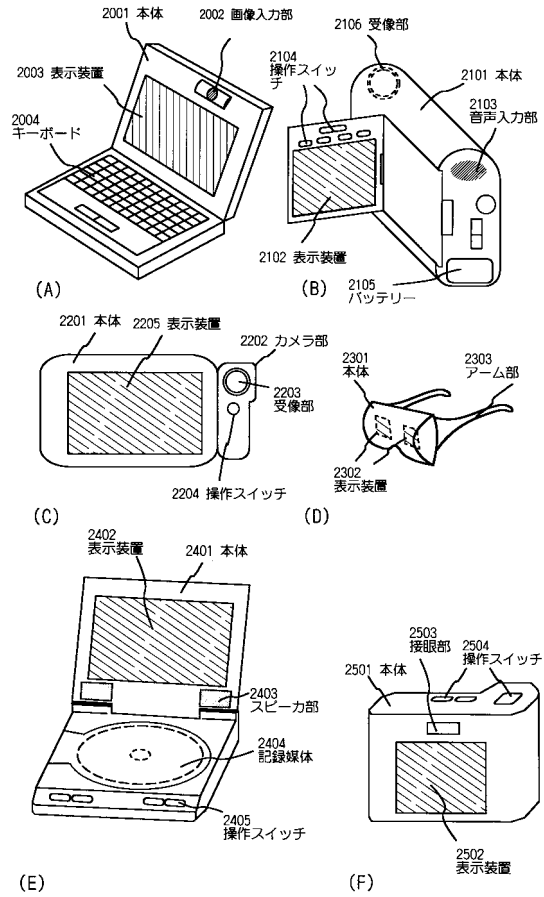
【 図 11 】



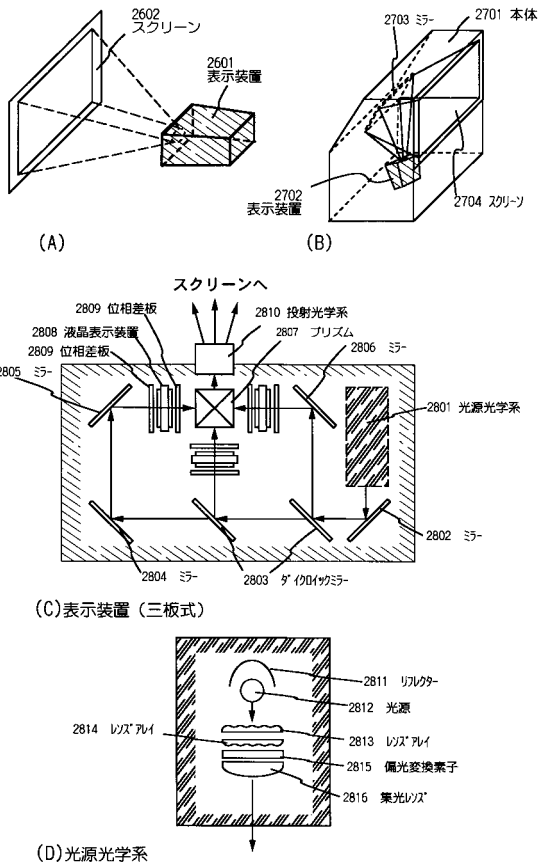
【図17】



【図18】



【図19】



フロントページの続き

(51)Int.Cl.	F I	テーマコード(参考)
H 0 1 L 29/41 (2006.01)	H 0 1 L 29/78 6 1 2 C	5 G 4 3 5
H 0 1 L 29/423 (2006.01)	H 0 1 L 21/88 F	
H 0 1 L 29/49 (2006.01)	H 0 1 L 21/88 D	
H 0 1 L 21/3065 (2006.01)	H 0 1 L 21/28 3 0 1 R	
G 0 9 F 9/30 (2006.01)	H 0 1 L 29/44 S	
G 0 9 F 9/00 (2006.01)	H 0 1 L 29/58 G	
	H 0 1 L 21/28 E	
	H 0 1 L 21/302 1 0 1 C	
	H 0 1 L 21/302 3 0 1 Z	
	H 0 1 L 21/302 1 0 4 C	
	H 0 1 L 21/302 1 0 5 A	
	G 0 9 F 9/30 3 3 8	
	G 0 9 F 9/00 3 3 8	

Fターム(参考)	5C094	AA32	AA43	AA55	BA03	BA27	BA43	DA13	FB14	GB10	HA08
		JA09									
	5F004	AA02	AA16	BA20	CA06	DA01	DA04	DB10	DB12	EB02	EB03
	5F033	GG03	GG04	HH04	HH08	HH18	HH19	HH21	HH34	HH38	JJ01
		JJ08	JJ18	JJ38	KK04	LL02	LL04	MM05	MM11	MM19	PP15
		QQ08	QQ10	QQ12	QQ34	QQ90	QQ98	RR21	RR22	VV06	VV15
		WW00	XX00								
	5F110	AA16	AA26	BB02	BB04	BB11	CC02	CC07	DD01	DD02	DD03
		DD05	DD13	DD14	DD15	DD17	EE01	EE04	EE06	EE11	EE14
		EE23	EE28	EE37	EE44	FF02	FF03	FF04	FF09	FF26	FF28
		FF30	GG01	GG02	GG13	GG28	HJ12	HJ23	HL02	HL03	HL04
		HL06	HL07	HL11	HL12	HM15	NN03	NN22	NN23	NN24	NN27
		NN72	NN74	PP01	PP02	PP03	PP34	QQ04	QQ09	QQ11	
	5G435	AA06	AA17	BB05	BB12	HH13	KK05	LL07	LL08	LL14	