

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2013年9月6日(06.09.2013)



(10) 国際公開番号

WO 2013/128767 A1

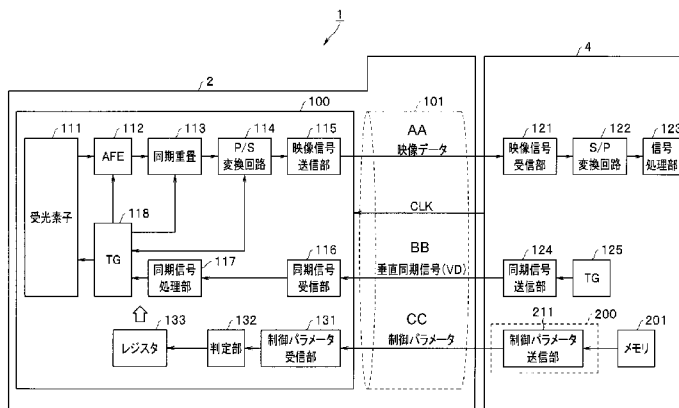
- (51) 国際特許分類:
A61B 1/04 (2006.01)
- (21) 国際出願番号: PCT/JP2012/083451
- (22) 国際出願日: 2012年12月25日(25.12.2012)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2012-045823 2012年3月1日(01.03.2012) JP
- (71) 出願人(米国を除く全ての指定国について): オリンパスメディカルシステムズ株式会社(OLYMPUS MEDICAL SYSTEMS CORP.) [JP/JP]; 〒1510072 東京都渋谷区幡ヶ谷二丁目4番2号 Tokyo (JP).
- (72) 発明者; および
- (71) 出願人(米国についてのみ): 齋藤 紗依里 (SAITO Saeri) [JP/JP]; 〒1510072 東京都渋谷区幡ヶ谷二丁目4番2号オリンパスメディカルシステムズ株式会社 Tokyo (JP).
- (74) 代理人: 伊藤 進(ITO H Susumu); 〒1600023 東京都新宿区西新宿七丁目4番4号 武蔵ビル Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシ

[続葉有]

(54) Title: IMAGING SYSTEM

(54) 発明の名称: 撮像システム

[図2]



- 111 Light-receiving element
112 Synchronous overlap
113 P/S conversion circuit
114 Video signal transmission unit
115 Synchronization signal receiver
116 Synchronization signal processing unit
117 Synchronization signal receiver
121 Video signal receiver
122 S/P conversion circuit
123 Signal processing unit
124 Synchronization signal transmission unit
131 Control parameter receiver
132 Determination unit
133 Register
201 Memory
211 Control parameter transmission unit
AA Video data
BB Vertical synchronization signal (VD)
CC Control parameter

(57) Abstract: An imaging system in which a processor and an imaging element installed at an endoscope insertion part distal end are able to communicate, wherein a plurality of control parameter groups which are to be transmitted en bloc and a checksum code pertaining to the parameters are transmitted from the processor to the imaging element, and, in the imaging element, a register is reflective of the control parameters only when all of the plurality of control parameters received are normal, on the basis of the checksum.

(57) 要約: 撮像システムは、内視鏡挿入部先端に配設した撮像素子とプロセッサとが通信可能な撮像システムであって、プロセッサから撮像素子に対して一括して送信されるべき複数の制御パラメータ群とこれらパラメータに係るチェックサム符号を送信し、撮像素子ではこのチェックサムに基づいて受信した複数の制御パラメータが全て正常であるときのみ当該制御パラメータをレジスタに反映させる。

WO 2013/128767 A1



ア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ
(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR,
GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT,
NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI
(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR,
NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称：撮像システム

技術分野

[0001] 本発明は内視鏡先端に配設される撮像素子を備えた内視鏡を含む撮像システムに関する。

背景技術

[0002] 近年、医療用分野及び工業用分野において撮像素子を備えた内視鏡が広く用いられるようになってきている。

[0003] また、内視鏡に着脱自在に接続され、内視鏡に係る各種信号処理をプロセッサと称する信号処理装置により担う技術も知られるところにある。

[0004] さらに、この種の内視鏡においては、挿入部先端側に配設された撮像素子において、起動時または起動後に当該撮像素子を制御するための複数の制御パラメータを取得し、適宜レジスタ設定を行う必要がある。なお、レジスタ設定としては、日本特開2011-147548号公報に挙げられる例が知られている。

[0005] この複数の制御パラメータは、例えばFPGAにより構成される制御部から送出されるが、この種の内視鏡の場合、撮像素子周辺に確保できるスペース上の制約から、当該制御部等は内視鏡の操作部、内視鏡とプロセッサを接続するコネクタの他、プロセッサ自体に配設されることとなる。

[0006] しかしながら、内視鏡挿入部先端に配設された撮像素子と、例えば上記プロセッサとを接続するケーブルは比較的長距離に及び、また、内視鏡装置を用いた手技の現場においては近接した位置に電気メス等のノイズ発生源も多く配設されるため、当該接続ケーブルには外乱によるノイズが混入しやすく、これにより伝送される信号が乱れ、いわゆる通信データが化けてしまう等の不具合が懸念される。

[0007] そして、上述した撮像素子を制御するための複数の制御パラメータは、複数のパラメータのうち一部でも通信データに誤りがあると正常な撮影制御が

困難になってしまう。

[0008] 本発明は上述した点に鑑みてなされたもので、内視鏡挿入部先端に配設された撮像素子に対して、撮影制御のための複数の制御パラメータを通信ケーブルを介して送信する場合において、必要な複数の制御パラメータを正確に伝送し、常に正常な撮影制御を行い得る撮像システムを提供することを目的とする。

発明の開示

課題を解決するための手段

[0009] 本発明の一態様の撮像システムは、光を受光して光電変換を行うことにより、画像信号を生成して出力する撮像装置と、前記撮像装置を駆動制御するための制御パラメータを送出する制御装置と、を備え、前記撮像装置と前記制御装置とが通信可能な撮像システムであって、前記制御装置に設けられ、前記撮像装置に対して、前記撮像装置の撮影を制御する複数の制御パラメータを送信する第1の通信部と、前記撮像装置に設けられ、前記第1の通信部から送信された制御パラメータを受信する第2の通信部と、前記第2の通信部において受信した前記複数の制御パラメータが正常であるか否かを判定する判定部と、前記撮像装置に設けられ、前記判定部における判定結果に基づいて、前記第2の通信部において受信した前記複数の制御パラメータにより撮影制御を行うための撮影制御部と、を具備する。

図面の簡単な説明

- [0010] [図1]本発明の第1の実施形態の撮像システムの全体構成を示す図。
[図2]第1の実施形態の撮像システムにおける電気系の構成を示す図。
[図3]第1の実施形態の撮像システムにおいて送信される制御パラメータの一例を説明する図。
[図4]第1の実施形態の撮像システムにおいて送信される制御パラメータの通信内容と誤り検出符号の一例を示した図。
[図5]本発明の第2の実施形態の撮像システムにおいて送信される制御パラメータの通信内容と誤り検出符号の一例を示した図。

[図6]本発明の第3の実施形態の撮像システムにおいて送信される制御パラメータの通信内容と誤り検出符号の一例を示した図。

[図7]本発明の第4の実施形態の撮像システムにおける電気系の構成を示す図。

[図8]本発明の第6の実施形態の撮像システムにおける電気系の構成を示す図。

[図9]本発明の第8の実施形態の撮像システムの全体構成を示す図。

[図10]本発明の第9の実施形態の撮像システムの全体構成を示す図。

[図11]本発明の第10の実施形態の撮像システムの全体構成を示す図。

発明を実施するための最良の形態

[0011] 以下、図面を参照して本発明の実施の形態について詳細に説明する。

[0012] (第1の実施形態)

図1に示すように本発明の第1の実施形態による撮像装置を備える撮像システム1は、撮像素子100を備えた内視鏡2と、内視鏡2が着脱自在に接続され、内視鏡2に照明光を供給する光源装置3と、内視鏡2が着脱自在に接続され、所定の信号処理を行う信号処理装置としてのプロセッサ4と、プロセッサ4により生成された画像信号を内視鏡画像として表示する表示装置としてのモニタ5と、を備える。

[0013] 内視鏡2は、体腔内に挿入される細長の挿入部6と、この挿入部6の後端に設けられた操作部7と、この操作部7から延出されたユニバーサルコード8とを有する。ユニバーサルコード8は、その基端付近又は途中でライトガイドコード9と、信号コード(信号ケーブル)10に分岐する。ライトガイドコード9の端部の光源用コネクタ11は、光源装置3に着脱自在に接続され、信号コード10の端部の信号用コネクタ12は、プロセッサ4に着脱自在に接続される。

[0014] 挿入部6、操作部7、ユニバーサルコード8内には照明光を伝送するライトガイド13が挿通されている。そして、光源用コネクタ11を光源装置3に接続することにより、光源装置3からの照明光をライトガイド13により

伝送し、挿入部 6 の先端部 1 4 に設けられた照明窓に取り付けられたライトガイド先端面から、伝送した照明光を出射する。なお、光源用コネクタ 1 1 と信号用コネクタ 1 2 とが一体となったコネクタを光源装置 3 に接続し、信号用コネクタ 1 2 の信号を、光源装置 3 とプロセッサ 4 を接続するケーブルにより、プロセッサ 4 とやり取りする構成にしても良い。

[0015] 先端部 1 4 には照明窓に隣接して観察窓（撮像窓）が設けられ、観察窓には照明された患部等の被写体の光学像を結ぶ対物レンズ 1 5 が取り付けられている。この対物レンズ 1 5 の結像位置には、例えば CMOS イメージセンサにより構成される撮像素子（以下、CIS と略記する）100 が配設されている。

[0016] 前記 CIS 100 は、挿入部 6 およびユニバーサルコード 8 内に挿通された総合同軸ケーブル 101 を介して信号用コネクタ 1 2 の内部に設けたコネクタ 1 6 と接続され、また、このコネクタ 1 6 は、プロセッサ 4 に着脱自在に接続される。

[0017] プロセッサ 4 は、撮像素子等の動作に必要な複数の電源電圧の電源を発生する図示しない電源回路と、撮像素子から出力される撮像信号に対する所定の信号処理を行う信号処理回路（図 1 では図示せず）と、前記電源回路及び信号処理回路を含む制御を行う制御回路（図 1 では図示せず）と、を備えると共に、前記 CIS 100 を制御するための複数の制御パラメータを当該 CIS 100 に対して送信するための、例えば FPGA により構成された制御部（FPGA）200 と、前記複数の制御パラメータに係る情報を格納したメモリ 201 と、を備える。なお、プロセッサ 4 における他の構成要素については、後に詳述する。

[0018] 本実施形態においては、制御部（FPGA）200 がメモリ 201 から複数の制御パラメータに係る諸設定値を読み出し、この設定値を総合同軸ケーブル 101 を介して CIS 100 に通信により伝送するようになっている。なお、複数の制御パラメータの伝送作用については、後に詳述する。

[0019] また、この制御部 200 は、本実施形態においては FPGA にて構成され

るが、これに限らず、他の通信デバイスであってもよい。

[0020] 前記総合同軸ケーブル１０１は、前記ＣＩＳ１００の出力端から前記挿入部６において延出し、さらにユニバーサルコード８内を挿通して前記信号用コネクタ１２の内部に設けたコネクタ１６を介してプロセッサ４に着脱自在に接続される。

[0021] この総合同軸ケーブル１０１は、前記ＣＩＳ１００とプロセッサ４と接続するケーブルであって、前記ＣＩＳ１００に供給される電源が伝送される他、当該ＣＩＳ１００から送信される同期信号が重畳された映像信号（シリアル信号）、プロセッサ４から送信される垂直同期信号（ＶＤ）およびプロセッサ４からＣＩＳ１００に向けて送信される複数の制御パラメータの通信内容および誤り訂正符号または誤り検出符号等が送受信される。

[0022] また、この総合同軸ケーブル１０１は、挿入部６の外装部材によるシールド部材によりシールドされている。さらにこのシールド部材は、操作部７の外装部材によるシールド部材、ユニバーサルコード８の外装部材によるシールド部材、および信号用コネクタ１２のシールド部材等に電氣的に接続される。

[0023] 図２は、本実施形態の撮像システムにおける電気系の構成を示したブロック図である。

[0024] 本実施形態における撮像素子（ＣＩＳ）１００は、いわゆるＣＭＯＳ（相補型金属酸化膜半導体）イメージセンサにより構成され、前記対物レンズ１５の結像位置に配置された受光素子１１１と、受光素子１１１から出力された信号からノイズ除去しデジタル化するＡＦＥ（アナログフロントエンド）１１２と、ＡＦＥ１１２の出力信号である映像信号に同期信号を重畳する同期重畳回路１１３と、当該映像信号を送信用のシリアル信号に変換して外部に出力するためのＰ／Ｓ変換回路１１４と、当該映像信号（シリアル信号）を外部に出力するための映像信号送信部１１５と、外部の例えばプロセッサ４からの垂直同期信号（ＶＤ）等を受信する同期信号受信部１１６と、所定の場合に前記同期信号受信部１１６で受信した外部からの同期信号（プロセ

ッサ4から受信した垂直同期信号（VD））に対して所定の処理を同期信号処理部117と、当該CIS100における自己の同期信号を生成すると共に、前記同期信号処理部117によって所定の処理が施された外部同期信号に自己の同期信号を追従させ、当該CIS100における種々の同期信号として各回路に供給するタイミングジェネレータ（TG）118と、を備えると共に、制御部（FPGA）200から送信される制御パラメータおよび誤り訂正符号または誤り検出符号を受信する制御パラメータ受信部131と、この制御パラメータ受信部131で受信した制御パラメータの通信内容に付加される誤り訂正符号または誤り検出符号（本実施形態ではチェックサム符号）に基づいて、受信した制御パラメータが正しく送受信されたか否かを判定する判定部132と、当該CIS100における撮影制御に用いるための制御パラメータ等を格納するレジスタ133と、を備えて構成される。

[0025] 一方、前記プロセッサ4は、前記CIS100から送信された映像データを有する映像信号（シリアル信号）を受信する映像信号受信部121と、この映像信号受信部121で受信した同期信号が重畳された映像信号（シリアル信号）をパラレル信号に変換するS/P変換回路122と、受信した映像信号に対して所定の信号処理を施し前記モニタ5等に出力する信号処理部123と、当該プロセッサ4における画像処理のための垂直同期信号（VD）を生成すると共に各種回路に供給するタイミングジェネレータ（TG）125と、このタイミングジェネレータ（TG）125から供給された当該プロセッサ4における垂直同期信号（VD）を前記CIS100に対して送信する同期信号送信部124と、上述した、例えばFPGAにより構成された制御部（FPGA）200と、当該制御部（FPGA）200内に構成された、前記CIS100を制御するための複数の制御パラメータを当該CIS100に対して送信するための制御パラメータ送信部211と、前記複数の制御パラメータに係る情報を格納したメモリ201とを、備える。

[0026] なお、本実施形態においては、前記制御パラメータ送信部211は前記制御部（FPGA）200内に構成されるものとしたが、当該FPGAに、他

の構成要素、前記タイミングジェネレータ（TG）125を構成してもよい。

[0027] 本実施形態においては、起動時に制御部（FPGA）200がメモリ201から複数の制御パラメータに係る諸設定値を読み出し、前記制御部（FPGA）200内の前記制御パラメータ送信部211からこの設定値を前記総合同軸ケーブル101を介して、例えばI2Cインターフェースに基づいてCIS100に伝送する。また、起動後であっても、必要に応じて撮影モード、ゲインの設定、電子シャッタの設定、切り出し位置等の設定を変更するために対応する制御パラメータを通信により伝送するようになっている。

[0028] また、本実施形態においては、通信方式としてI2Cインターフェースを採用するが、これに限らず、他の通信方式、例えば、SPIインタフェースを採用しても良い。

[0029] 次に、本実施形態において伝送する複数の制御パラメータについて説明する。

[0030] 本実施形態においては、上述したように制御部（FPGA）200がメモリ201から複数の制御パラメータに係る諸設定値を読み出し、この設定値を総合同軸ケーブル101を介してCIS100に伝送するようになっているが、この「複数の制御パラメータ」はいくつかのグループとして分類づけられる。そして、それぞれのグループに属する複数の制御パラメータは、グループ内の全ての制御パラメータが全て正常に送信されてこそ意味を成すものであり、すなわち、本実施形態では、あるグループに属する複数の制御パラメータは、予め設定された一組の纏まった情報群として扱われる。

[0031] 本実施形態の撮像システムにおいて伝送される複数の制御パラメータは、例えば、以下のグループに分類される。

[0032] <制御パラメータ：グループA>

グループAは、明るさ（調光）に関する複数の制御パラメータであり、具体的には以下の通りである。

[0033] (a) ゲイン（CDSゲイン・デジタルゲイン・AGC）

(b) 電子シャッタの位置

(c) ビニング設定（例えば、画素加算についての設定、何画素加算するか、その方向等の設定）

これらの制御パラメータは、一部だけが反映されると意図しない不適切な明るさ制御が成されてしまう虞がある。また、例えば、加算画素数が変わると明るさも変わるため、ビニング設定の制御は、ゲインの設定と電子シャッタの設定と同時に制御することが望ましい。

[0034] <制御パラメータ：グループB>

グループBは、補正位置のアドレス情報に関する制御パラメータ群であり、具体的には、x座標データに係るパラメータと、y座標データに係るパラメータの2つのパラメータが相当する。ここで、一方の制御パラメータだけが反映されても正しい動作をしないことは明らかであり、両方が同時に正確に伝送されるべきものである。なお、全てのアドレス情報が対象となる。

[0035] <制御パラメータ：グループC>

グループBは、切り出し範囲等の画面上の所定の「範囲」を指定する制御パラメータ群である。具体的には切り出し範囲を指定する場合、種々の指定方法があるが、例えば、切り出しの始点位置に係るパラメータと、終点位置に係るパラメータが相当する。この始点位置に係るパラメータと、終点位置に係るパラメータとが共に正確に伝送された場合と層でない場合について図3を用いて説明する。

[0036] 図3は、第1の実施形態の撮像システムにおいて送信される複数の制御パラメータのうち、切り出し範囲を指定するパラメータの送信例を説明する図である。

[0037] 切り出し範囲の初期状態として、例えば図3（A）に示す始点位置と終点位置とが指定された状態において、切り出す範囲を図3（B）に示す位置に変更する場合、始点位置に係るパラメータと、終点位置に係るパラメータとが共に正確に伝送された場合は、図3（B）に示す位置に反映されるが、例えば、始点位置に係るパラメータは正確に伝送された一方で終点位置に係る

パラメータが正確に伝送されないと、図 3（C）に示すように始点位置と終点位置との関係が異常状態となり、切り出し範囲が存在しないこととなる。

[0038] なお、本実施形態においては、制御パラメータのグループとして上記の 3 つの例を挙げたが、これに限られないことは云うまでもなく、他の予め設定された一組の纏まった情報群に対して本願発明が適用されても良い。

[0039] 次に、本実施形態における作用について説明する。

[0040] 本実施形態においては、上述した複数の制御パラメータの通信内容と共に、誤り訂正符号（例えば、ハミング符号等）または誤り検出符号（パリティビット、チェックサム等）を送信する。

[0041] すなわち、起動時または起動後において、プロセッサ 4 において前記制御部（FPGA）200 がメモリ 201 から複数の制御パラメータに係る諸設定値を読み出し、前記制御パラメータ送信部 211 から、複数の制御パラメータの通信内容と共に、誤り訂正符号または誤り検出符号（パリティビット、チェックサム等）を送信する。

[0042] 以下、上述したグループ A に係る複数の制御パラメータの通信内容に、前記誤り検出符号としてのチェックサム符号を付加して送信する例について説明する。

[0043] 図 4 は、第 1 の実施形態の撮像システムにおいて送信される明るさ（調光）に関する制御パラメータの通信内容にチェックサム符号を付加して送信する例を示した図であり、具体的には、ゲインの設定、電子シャッタの設定およびビニングの設定にこれら全機能全てのチェックサム符号を付加して送信する例を示したものである。

[0044] 前記 C I S 1 0 0 における制御パラメータ受信部 131 は、制御部（FPGA）200 における制御パラメータ送信部 211 から送信されたゲインの設定、電子シャッタの設定およびビニングの設定に係る通信内容と、これら全機能全てのチェックサム符号とを受信する。

[0045] この後判定部 132 は、この制御パラメータ受信部 131 で受信した制御パラメータの通信内容に付加されるチェックサム符号に基づいて、受信した

制御パラメータが正しく送受信されたか否かを判定する。

[0046] この判定部 1 3 2 の判定の結果、上記チェックサム結果が O K の場合、ゲインの設定、電子シャッタの設定およびビニングの設定の全てをレジスタ 1 3 3 に反映する。

[0047] 一方、判定部 1 3 2 の判定の結果、上記チェックサム結果が N G の場合、判定部 1 3 2 はゲインの設定、電子シャッタの設定およびビニングの設定の全ての制御パラメータについてレジスタ 1 3 3 には反映しないよう制御する。すなわち、すでにレジスタ 1 3 3 に何らかの設定値が格納されている場合は、新たに受信した設定値について更新しないように制御する。

[0048] なお、本第 1 の実施形態においては、上述したように上記チェックサム結果が N G の場合は新たな制御パラメータに係る設定の全てについてレジスタ 1 3 3 には反映しない、としたが、これに代わり、またはこれと共に、上記チェックサム結果が N G という内容、すなわち、通信結果が N G であるという内容を当該 C I S 1 0 0 内の図示しない他のレジスタに格納してもよい。

[0049] または、通信結果が N G であるという内容を、C I S 1 0 0 から映像信号を送信する信号線、若しくは C I S 1 0 0 とプロセッサ 4 との間で予め配設された他の信号線を介してプロセッサ 4 における制御部（F P G A）2 0 0 に通知するようにしてもよい。

[0050] 以上説明したように、本第 1 の実施形態によると、内視鏡挿入部の先端に C M O S イメージセンサを配設し、プロセッサ側から撮影制御に必要な予め設定された複数の制御パラメータを C M O S イメージセンサ側に伝送する撮像システムにおいて、撮影制御に必要なこれら複数の制御パラメータを一組の纏まった情報群として扱い、全ての複数の制御パラメータが正常に伝送された場合のみ、これら制御パラメータの情報を C M O S イメージセンサ内レジスタに反映させ、全ての複数の制御パラメータが正常に伝送されていない場合は、当該レジスタの内容を更新しないように制御することで、常に正常な撮影制御を行い得る撮像システムを提供することができる。

[0051] （第 2 の実施形態）

次に本発明の第２の実施形態について説明する。

- [0052] 本発明の第２の実施形態の撮像システムは、上記第１の実施形態と同様の構成をなすが、制御パラメータ送信部２１１から、ＣＩＳ１００に向けて送信する複数の制御パラメータの通信内容および誤り訂正符号または誤り検出符号の送信内容が異なる。その他の構成は第１の実施形態と同等なので、ここでの詳しい説明は省略する。
- [0053] 図５は、第２の実施形態の撮像システムにおいて送信される明るさ（調光）に関する制御パラメータの通信内容にチェックサム符号を付加して送信する例を示した図であり、具体的には、ゲインの設定、電子シャッタの設定およびビニングの設定それぞれにチェックサム符号を付加して送信する例を示したものである。
- [0054] 第２の実施形態においては、前記ＣＩＳ１００における制御パラメータ受信部１３１は、制御部（ＦＰＧＡ）２００における制御パラメータ送信部２１１から送信されたゲインの設定、電子シャッタの設定およびビニングの設定に係る通信内容と、これらにそれぞれ組み合わされたチェックサム符号とを受信する。
- [0055] この後判定部１３２は、この制御パラメータ受信部１３１で受信した制御パラメータの通信内容に付加されるそれぞれの制御パラメータに係るチェックサム符号に基づいて、受信した複数の制御パラメータがそれぞれ正しく送受信されたか否かを判定する。
- [0056] この判定部１３２の判定の結果、上記全てのチェックサム結果がＯＫの場合、ゲインの設定、電子シャッタの設定およびビニングの設定の全てをレジスタ１３３に反映する。
- [0057] 一方、判定部１３２の判定の結果、上記それぞれのチェックサム結果、いずれか一つでもＮＧの場合、判定部１３２はゲインの設定、電子シャッタの設定およびビニングの設定の全ての制御パラメータについてレジスタ１３３には反映しないよう制御する。また、この場合、すでにレジスタ１３３に何らかの設定値が格納されている場合は、第１の実施形態と同様に、新たに受

信した設定値について更新しないように制御する。

[0058] なお、本第2の実施形態においても、上記第1の実施形態と同様に、上記いずれかのチェックサム結果がNGの場合は新たな制御パラメータに係る設定の全てについてレジスタ133には反映しない、としたが、これに代わり、またはこれと共に、上記チェックサム結果がNGという内容、すなわち、通信結果がNGであるという内容を当該CIS100内の図示しない他のレジスタに格納してもよいし、または、通信結果がNGであるという内容を、CIS100から映像信号を送信する信号線、若しくはCIS100とプロセッサ4との間で予め配設された他の信号線を介してプロセッサ4における制御部(FPGA)200に通知するようにしてもよい。

[0059] なお、図5においては、ゲインの設定、電子シャッタの設定およびビニングの設定にそれぞれのチェックサム符号の組み合わせたものを連続的に送信する例を示しているが、これに限らず、送信される種類の数を予めヘッダにおいて指定し、受け手である制御パラメータ受信部131または判定部132において、全ての種類の制御パラメータが送信されたか否かを検出するようにして、一組の纏まった情報群としての複数の制御パラメータが送信されたか否かを判断するようにしてもよい。

[0060] 以上説明したように、本第2の実施形態によると、第1の実施形態同様に、内視鏡挿入部の先端にCMOSイメージセンサを配設し、プロセッサ側から撮影制御に必要な予め設定された複数の制御パラメータをCMOSイメージセンサ側に伝送する撮像システムにおいて、撮影制御に必要なこれら複数の制御パラメータを一組の纏まった情報群として扱い、全ての複数の制御パラメータが正常に伝送された場合のみ、これら制御パラメータの情報をCMOSイメージセンサ内のレジスタに反映させ、いずれかの制御パラメータが正常に伝送されていない場合は、全ての制御パラメータに関して当該レジスタの内容を更新しないように制御することで、常に正常な撮影制御を行い得る撮像システムを提供することができる。

[0061] (第3の実施形態)

次に本発明の第３の実施形態について説明する。

[0062] 本発明の第３の実施形態の撮像システムは、上記第１、第２の実施形態と同様の構成をなすが、制御パラメータ送信部２１１から、ＣＩＳ１００に向けて送信する複数の制御パラメータの通信内容および誤り訂正符号または誤り検出符号の送信内容が上記第１、第２の実施形態のいずれとも異なる。その他の構成は第１の実施形態と同等なので、ここでの詳しい説明は省略する。

[0063] 図６は、第３の実施形態の撮像システムにおいて送信される明るさ（調光）に関する制御パラメータの通信内容にチェックサム符号を付加して送信する例を示した図であり、具体的には、ゲインの設定、電子シャッタの設定およびビニングの設定それぞれにチェックサム符号を付加して送信する点では第２の実施形態と同様であるが、チェックサム符号だけを纏めて送信する例を示したものである。

[0064] 第３の実施形態においても、第２の実施形態と同様に、前記ＣＩＳ１００における制御パラメータ受信部１３１は、制御部（ＦＰＧＡ）２００における制御パラメータ送信部２１１から送信されたゲインの設定、電子シャッタの設定およびビニングの設定に係る通信内容と、これらにそれぞれ組み合わされたチェックサム符号とを受信する。

[0065] この後判定部１３２は、この制御パラメータ受信部１３１で受信した制御パラメータの通信内容に付加されるそれぞれの制御パラメータに係るチェックサム符号に基づいて、受信した複数の制御パラメータがそれぞれ正しく送受信されたか否かを判定する。

[0066] この判定部１３２の判定の結果、上記全てのチェックサム結果がＯＫの場合、第１、第２の実施形態と同様に、ゲインの設定、電子シャッタの設定およびビニングの設定の全てをレジスタ１３３に反映する。

[0067] 一方、判定部１３２の判定の結果、上記それぞれのチェックサム結果、いずれか一つでもＮＧの場合、第２の実施形態と同様に、判定部１３２はゲインの設定、電子シャッタの設定およびビニングの設定の全ての制御パラメー

タについてレジスタ 133 には反映しないよう制御する。また、この場合、すでにレジスタ 133 に何らかの設定値が格納されている場合は、第 1、第 2 の実施形態と同様に、新たに受信した設定値について更新しないように制御する。

[0068] また、本第 3 の実施形態においても、上記第 1、第 2 の実施形態と同様に、上記チェックサム結果が NG という内容、すなわち、通信結果が NG であるという内容を当該 CIS100 内の図示しない他のレジスタに格納してもよいし、または、通信結果が NG であるという内容を、CIS100 から映像信号を送信する信号線、若しくは CIS100 とプロセッサ 4 との間で予め配設された他の信号線を介してプロセッサ 4 における制御部 (FPGA) 200 に通知するようにしてもよい。

[0069] 以上説明したように、本第 3 の実施形態によると、第 2 の実施形態と同様に、内視鏡挿入部の先端に CMOS イメージセンサを配設し、プロセッサ側から撮影制御に必要な予め設定された複数の制御パラメータを CMOS イメージセンサ側に伝送する撮像システムにおいて、撮影制御に必要なこれら複数の制御パラメータを一組の纏まった情報群として扱い、全ての複数の制御パラメータが正常に伝送された場合のみ、これら制御パラメータの情報を CMOS イメージセンサ内のレジスタに反映させ、いずれかの制御パラメータが正常に伝送されていない場合は、全ての制御パラメータに関して当該レジスタの内容を更新しないように制御することで、常に正常な撮影制御を行い得る撮像システムを提供することができる。

[0070] (第 4 の実施形態)

次に本発明の第 4 の実施形態について説明する。

[0071] 上述した第 1 の実施形態の撮像システムが、プロセッサ 4 側から CIS100 側にむけて送信された複数の制御パラメータが正常に伝送されたか否かの判定を、CIS100 において行っていたのに対して、本発明の第 4 の実施形態の撮像システムは、この判定をプロセッサ 4 A 側で行うことを特徴とする。

- [0072] なお、ここでは、上記第１の実施形態と異なる部分の説明に留め、第１の実施形態と同様な構成についてはその説明は省略する。
- [0073] 図７は、本発明の第４の実施形態の撮像システムにおける電気系の構成を示したブロック図である。
- [0074] 図７に示すように本発明の第４の実施形態による撮像装置を備える撮像システム１Ａは、撮像素子（ＣＩＳ）１００Ａを備えた内視鏡２Ａと、内視鏡２Ａが着脱自在に接続され、内視鏡２Ａに照明光を供給する光源装置と、内視鏡２Ａが着脱自在に接続され、所定の信号処理を行う信号処理装置としてのプロセッサ４Ａと、プロセッサ４Ａにより生成された画像信号を内視鏡画像として表示する表示装置としてのモニタと、を備える。
- [0075] 第４の本実施形態の撮像システム１Ａにおける撮像素子（ＣＩＳ）１００Ａは、第１の実施形態と同様に、挿入部先端部に配設された、いわゆるＣＭＯＳ（相補型金属酸化膜半導体）イメージセンサにより構成され、挿入部およびユニバーサルコード内に挿通された総合同軸ケーブル１０１Ａを介してプロセッサ４Ａに接続される。
- [0076] 前記総合同軸ケーブル１０１Ａは、前記ＣＩＳ１００Ａの出力端から前記挿入部において延出し、さらにユニバーサルコード内を挿通して前記信号用コネクタの内部に設けたコネクタを介してプロセッサ４Ａに着脱自在に接続される。
- [0077] この総合同軸ケーブル１０１Ａは、前記ＣＩＳ１００Ａとプロセッサ４Ａと接続するケーブルである点においては第１～第３の実施形態と同様であるが、前記ＣＩＳ１００Ａに供給される電源が伝送される他、当該ＣＩＳ１００Ａから送信される同期信号が重畳された映像信号（シリアル信号）、プロセッサ４Ａから送信される垂直同期信号（ＶＤ）の送受信に加え、前記プロセッサ４Ａと前記ＣＩＳ１００Ａとを繋ぐ双方向の通信線１０２を有し、複数の制御パラメータ等の通信内容が送受信される。
- [0078] また前記ＣＩＳ１００Ａは、第１の実施形態と同様に、前記対物レンズ１５の結像位置に配置された受光素子１１１と、受光素子１１１から出力され

た信号からノイズ除去しデジタル化するA F E（アナログフロントエンド）1 1 2と、A F E 1 1 2の出力信号である映像信号に同期信号を重畳する同期重畳回路1 1 3と、当該映像信号を送信用のシリアル信号に変換して外部に出力するためのP／S変換回路1 1 4と、当該映像信号（シリアル信号）を外部に出力するための映像信号送信部1 1 5と、外部の例えばプロセッサ4からの垂直同期信号（V D）等を受信する同期信号受信部1 1 6と、所定の場合に前記同期信号受信部1 1 6で受信した外部からの同期信号（プロセッサ4から受信した垂直同期信号（V D））に対して所定の処理を同期信号処理部1 1 7と、当該C I S 1 0 0 Aにおける自己の同期信号を生成すると共に、前記同期信号処理部1 1 7によって所定の処理が施された外部同期信号に自己の同期信号を追従させ、当該C I S 1 0 0 Aにおける種々の同期信号として各回路に供給するタイミングジェネレータ（T G）1 1 8と、を備える。

[0079] さらに第4の実施形態における前記C I S 1 0 0 Aは、プロセッサ4に配設された制御部（F P G A）2 0 0 aから送信される制御パラメータを受信する制御パラメータ送受信部1 4 1と、この制御パラメータ送受信部1 4 1で受信した制御パラメータを一時的に格納する一時レジスタ1 4 2と、当該C I S 1 0 0 Aにおける撮影制御に用いるための制御パラメータ等を格納する本レジスタ1 4 3と、を備えて構成される。

[0080] 一方、前記プロセッサ4 Aは、第1の実施形態と同様に、前記C I S 1 0 0 Aから送信された映像データを有する映像信号（シリアル信号）を受信する映像信号受信部1 2 1と、この映像信号受信部1 2 1で受信した同期信号が重畳された映像信号（シリアル信号）をパラレル信号に変換するS／P変換回路1 2 2と、受信した映像信号に対して所定の信号処理を施し前記モニタ5等に出力する信号処理部1 2 3と、当該プロセッサ4 Aにおける画像処理のための垂直同期信号（V D）を生成すると共に各種回路に供給するタイミングジェネレータ（T G）1 2 5と、このタイミングジェネレータ（T G）1 2 5から供給された当該プロセッサ4における垂直同期信号（V D）を

前記C I S 1 0 0 Aに対して送信する同期信号送信部1 2 4と、を備える。

[0081] さらにプロセッサ4 Aは、例えばF P G Aにより構成された制御部（F P G A）2 0 0 aと、当該制御部（F P G A）2 0 0 a内に構成された、前記C I S 1 0 0 Aを制御するための複数の制御パラメータを当該C I S 1 0 0 Aに対して前記通信線1 0 2を介して送信すると共に当該C I S 1 0 0 Aからの戻りデータ（詳しくは後述する）を受信する制御パラメータ送受信部2 1 1 aと、前記C I S 1 0 0 Aからの戻りデータに基づいて、プロセッサ4 AからC I S 1 0 0 Aに対して前記複数の制御パラメータが正常に送信されたか否かを判定する判定部2 1 2 aと、前記判定部2 1 2 aにおける判定結果に基づいて、プロセッサ4 AからC I S 1 0 0 Aに対して送信した前記複数の制御パラメータの扱い等について所定の制御を行う制御部2 1 3 aと、前記複数の制御パラメータに係る情報を格納したメモリ2 0 1とを、備える。

[0082] なお、本第4の実施形態においても、前記制御パラメータ送受信部2 1 1 aは前記制御部（F P G A）2 0 0 a内に構成されるものとしたが、当該F P G Aに、他の構成要素、前記タイミングジェネレータ（T G）1 2 5を構成してもよい。

[0083] また、本第4の実施形態においても、上記第1の実施形態と同様に、起動時に制御部（F P G A）2 0 0 aがメモリ2 0 1から複数の制御パラメータに係る諸設定値を読み出し、前記制御部（F P G A）2 0 0 a内の前記制御パラメータ送受信部2 1 1 aからこの設定値を前記総合同軸ケーブル1 0 1 Aを介して、例えばI 2 Cインターフェースに基づいてC I S 1 0 0 Aに伝送する。また、起動後であっても、必要に応じて撮影モード、ゲインの設定、電子シャッタの設定、切り出し位置等の設定を変更するために対応する制御パラメータを通信により伝送するようになっている。

[0084] さらに、本第4の実施形態においても、通信方式としてI 2 Cインターフェースを採用するが、これに限らず、他の通信方式、例えば、S P Iインターフェースを採用しても良い。

- [0085] また、本第４の実施形態の撮像システムにおいて伝送する複数の制御パラメータの種類等は、第１の実施形態と同様であり、また、これら複数の制御パラメータは、予め設定された一組の纏まった情報群として扱われるものとするため、ここでの詳しい説明は省略する。
- [0086] 次に、本実施形態における作用について説明する。
- [0087] 本第４の実施形態の撮像システムにおいては、起動時または起動後において、プロセッサ４Ａにおいて前記制御部（ＦＰＧＡ）２００ａがメモリ２０１から複数の制御パラメータに係る諸設定値を読み出し、前記制御パラメータ送受信部２１１ａからＣＩＳ１００Ａに対して総合同軸ケーブル１０１Ａにおける通信線１０２を介して複数の制御パラメータを送信する。
- [0088] これに対してＣＩＳ１００Ａにおける制御パラメータ送受信部１４１は、制御部（ＦＰＧＡ）２００ａにおける制御パラメータ送受信部２１１ａから送信された複数の制御パラメータ（例えば、ゲインの設定、電子シャッタの設定およびビニングの設定に係る通信内容）を受信すると、これらの受信内容を一旦、一時レジスタ１４２に格納する。なお、この一時レジスタ１４２に格納された内容はＣＩＳ１００Ａの動作には反映されることはない。
- [0089] 前記制御パラメータ送受信部１４１は、受信した複数の制御パラメータの内容を前記総合同軸ケーブル１０１Ａにおける通信線１０２を介してプロセッサ４Ａにおける制御パラメータ送受信部２１１ａに対して送信する。なお、この制御パラメータ送受信部１４１から制御パラメータ送受信部２１１ａに向けて送信する通信内容を本明細書における発明の詳細な説明においては「戻りデータ」と呼ぶものとする。
- [0090] なお、本第４の実施形態においては、前記制御パラメータ送受信部１４１は、プロセッサ４Ａから複数の制御パラメータを受信した際、この通信内容を一時レジスタ１４２に一旦格納すると共に、直ちに「戻りデータ」としてプロセッサ４Ａ側の前記制御パラメータ送受信部２１１ａに送信するシーケンスとするが、これに限らず、前記一時レジスタ１４２に一旦格納すると共に、「戻りデータ」を送信するようプロセッサ４Ａからの要求があつて初め

て戻りデータの送信を開始するシーケンスとしても良い。

[0091] プロセッサ4 Aの制御パラメータ送受信部2 1 1 aは、C I S 1 0 0 Aから前記「戻りデータ」を受信すると、当該「戻りデータ」を判定部2 1 2 aに送信する。

[0092] 判定部2 1 2 aは、受け取った当該「戻りデータ」と、先に当該プロセッサ4 AからC I S 1 0 0 Aに向けて送信した「複数の制御パラメータに係る送信内容」とを比較し、この比較結果を制御部2 1 3 aに転送する。

[0093] 前記制御部2 1 3 aは、この判定結果がO Kであれば何もせず、一方、当該判定結果がN Gの場合は、前回送信した当該「複数の制御パラメータに係る送信内容」を破棄するよう、C I S 1 0 0 Aにその旨の制御信号を送信する。

[0094] 対して前記C I S 1 0 0 Aは、「複数の制御パラメータに係る送信内容」を破棄する旨の制御信号を受信した場合のみ、一時レジスタ1 4 2に格納した「複数の制御パラメータに係る送信内容」のデータを破棄する。

[0095] なお、本第4の実施形態では、前記判定結果がN Gの場合は、前回送信した当該「複数の制御パラメータに係る送信内容」を破棄するよう、C I S 1 0 0 Aにその旨の制御信号を送信するようにしたが、これに限らず、制御パラメータ送受信部1 4 1は、明示的に破棄する動作をせずとも、一時レジスタ1 4 2に格納した通信内容が本レジスタ1 4 3に反映されない動作になっていれば良い。

[0096] 例えば、反映の可否を示したフラグを有し、このフラグにしたがって、一時レジスタ1 4 2のデータを本レジスタ1 4 3に反映させるようにしてもよい。または、反映されたとしても無害なデータ（例えば、前回反映が確定した内容）に書き換えるように制御しても良い。

[0097] なお、第4の実施形態においては、プロセッサ4 AからC I S 1 0 0 Aに対して送信した制御パラメータの送信内容と、C I S 1 0 0 Aからの戻りデータとを比較してその正誤を判定するものとしたが、これに限らず、第1～第3の実施形態と同様に、複数の制御パラメータの通信内容と共に、誤り訂

正符号（例えば、ハミング符号等）または誤り検出符号（パリティビット、チェックサム等）を送受信し、この誤り訂正符号または誤り検出符号に基づいて、通信内容の正誤を判定してもよい。

[0098] 以上説明したように、本第4の実施形態によると、上記実施形態と同様に、内視鏡挿入部の先端にCMOSイメージセンサを配設し、プロセッサ側から撮影制御に必要な予め設定された複数の制御パラメータをCMOSイメージセンサ側に伝送する撮像システムにおいて、撮影制御に必要なこれら複数の制御パラメータを一組の纏まった情報群として扱い、全ての複数の制御パラメータが正常に伝送された場合のみ、これら制御パラメータの情報をCMOSイメージセンサ内のレジスタに反映させ、全ての複数の制御パラメータが正常に伝送されていない場合は、当該レジスタの内容を更新しないように制御することで、常に正常な撮影制御を行い得る撮像システムを提供することができる。

[0099] （第5の実施形態）

次に本発明の第5の実施形態について説明する。

[0100] 上述した第4の実施形態の撮像システムが、「戻りデータ」と、先に送信した「複数の制御パラメータに係る送信内容」とを比較し、この比較結果がOKであれば何もしなかったが、本第5の実施形態は、比較結果がOKの場合は、プロセッサ4AからCIS100Aに対して一時レジスタ142のデータを本レジスタ143に反映するよう許可を与えることを特徴とする。

[0101] その他の構成、作用・効果は第4の実施形態と同様であるので、ここで、詳しい説明は省略する。

[0102] （第6の実施形態）

次に本発明の第6の実施形態について説明する。

[0103] 上述した第4の実施形態の撮像システムは、一時レジスタ142を備え、CIS100Aから受信した複数の制御パラメータを一旦保持するバッファとしての機能を備えていたが、本第6の実施形態は、一時的にデータを保持する前記一時レジスタ142に相当する機能と備えない点で当該第4の実施

形態と異なる。

[0104] なお、ここでは、上記第４の実施形態と異なる部分の説明に留め、第４の実施形態と同様な構成についてはその説明は省略する。

[0105] 図８は、本発明の第６の実施形態の撮像システムにおける電気系の構成を示したブロック図である。

[0106] 図８に示すように本発明の第６の実施形態による撮像装置を備える撮像システム１Ｂは、撮像素子（ＣＩＳ）１００Ｂを備えた内視鏡２Ｂと、内視鏡２Ｂが着脱自在に接続され、内視鏡２Ｂに照明光を供給する光源装置と、内視鏡２Ｂが着脱自在に接続され、所定の信号処理を行う信号処理装置としてのプロセッサ４Ｂと、プロセッサ４Ｂにより生成された画像信号を内視鏡画像として表示する表示装置としてのモニタと、を備える。

[0107] 第６の本実施形態の撮像システム１Ｂにおける撮像素子（ＣＩＳ）１００Ｂは、第１の実施形態と同様に、挿入部先端部に配設された、いわゆるＣＭＯＳ（相補型金属酸化膜半導体）イメージセンサにより構成され、挿入部およびユニバーサルコード内に挿通された総合同軸ケーブル１０１Ｂを介してプロセッサ４Ｂに接続される。

[0108] また前記ＣＩＳ１００Ｂは、第１、第４のの実施形態と同様に、前記対物レンズ１５の結像位置に配置された受光素子１１１と、受光素子１１１から出力された信号からノイズ除去しデジタル化するＡＦＥ（アナログフロントエンド）１１２と、ＡＦＥ１１２の出力信号である映像信号に同期信号を重畳する同期重畳回路１１３と、当該映像信号を送信用のシリアル信号に変換して外部に出力するためのＰ／Ｓ変換回路１１４と、当該映像信号（シリアル信号）を外部に出力するための映像信号送信部１１５と、外部の例えばプロセッサ４からの垂直同期信号（ＶＤ）等を受信する同期信号受信部１１６と、所定の場合に前記同期信号受信部１１６で受信した外部からの同期信号（プロセッサ４から受信した垂直同期信号（ＶＤ））に対して所定の処理を同期信号処理部１１７と、当該ＣＩＳ１００Ａにおける自己の同期信号を生成すると共に、前記同期信号処理部１１７によって所定の処理が施された外

部同期信号に自己の同期信号を追従させ、当該C I S 1 0 0 Aにおける種々の同期信号として各回路に供給するタイミングジェネレータ (T G) 1 1 8 と、を備える。

[0109] さらに第6の実施形態における前記C I S 1 0 0 Bは、プロセッサ4 Bに配設された制御部 (F P G A) 2 0 0 bから送信される制御パラメータを受信する制御パラメータ送受信部1 5 1と、この制御パラメータ送受信部1 5 1で受信した制御パラメータを当該C I S 1 0 0 Bにおける撮影制御に用いるための制御パラメータとして格納するレジスタ1 5 2と、を備えて構成される。

[0110] 一方、前記プロセッサ4 Bは、第4の実施形態と同様に、前記C I S 1 0 0 Bから送信された映像データを有する映像信号 (シリアル信号)を受信する映像信号受信部1 2 1と、この映像信号受信部1 2 1で受信した同期信号が重畳された映像信号 (シリアル信号)をパラレル信号に変換するS / P変換回路1 2 2と、受信した映像信号に対して所定の信号処理を施し前記モニタ5等に出力する信号処理部1 2 3と、当該プロセッサ4 Bにおける画像処理のための垂直同期信号 (V D)を生成すると共に各種回路に供給するタイミングジェネレータ (T G) 1 2 5と、このタイミングジェネレータ (T G) 1 2 5から供給された当該プロセッサ4 Bにおける垂直同期信号 (V D)を前記C I S 1 0 0 Bに対して送信する同期信号送信部1 2 4と、を備える。

[0111] さらにプロセッサ4 Bは、例えばF P G Aにより構成された制御部 (F P G A) 2 0 0 bと、当該制御部 (F P G A) 2 0 0 b内に構成された、前記C I S 1 0 0 Bを制御するための複数の制御パラメータを当該C I S 1 0 0 Bに対して前記通信線1 0 2を介して送信すると共に当該C I S 1 0 0 Bからの戻りデータを受信する制御パラメータ送受信部2 1 1 bと、前記C I S 1 0 0 Bからの戻りデータに基づいて、プロセッサ4 BからC I S 1 0 0 Bに対して前記複数の制御パラメータが正常に送信されたか否かを判定する判定部2 1 2 bと、前記判定部2 1 2 bにおける判定結果に基づいて、プロセ

ッサ4 BからC I S 1 0 0 Bに対して送信した前記複数の制御パラメータの扱い等について所定の制御を行う制御部2 1 3 bと、前記複数の制御パラメータに係る情報を格納したメモリ2 0 1とを、備える。

[0112] 次に、本実施形態における作用について説明する。

[0113] 本第6の実施形態の撮像システムにおいては、起動時または起動後において、プロセッサ4 Aにおいて前記制御部（F P G A）2 0 0 bがメモリ2 0 1から複数の制御パラメータに係る諸設定値を読み出し、前記制御パラメータ送受信部2 1 1 bからC I S 1 0 0 Bに対して総合同軸ケーブル1 0 1 Bにおける通信線1 0 2を介して複数の制御パラメータを送信する。

[0114] これに対してC I S 1 0 0 Bにおける制御パラメータ送受信部1 5 1は、制御部（F P G A）2 0 0 bにおける制御パラメータ送受信部2 1 1 bから送信された複数の制御パラメータを受信すると、受信した複数の制御パラメータの内容をレジスタ1 5 2に直ちに反映させる一方で、戻りデータとして前記総合同軸ケーブル1 0 1 Bにおける通信線1 0 2を介してプロセッサ4 Bにおける制御パラメータ送受信部2 1 1 bに対して送信する。

[0115] プロセッサ4 Bの制御パラメータ送受信部2 1 1 bは、C I S 1 0 0 Bから前記「戻りデータ」を受信すると、当該「戻りデータ」を判定部2 1 2 bに送信する。

[0116] 判定部2 1 2 bは、受け取った当該「戻りデータ」と、先に当該プロセッサ4 BからC I S 1 0 0 Bに向けて送信した「複数の制御パラメータに係る送信内容」とを比較し、この比較結果を制御部2 1 3 bに転送する。

[0117] 前記制御部2 1 3 bは、判定結果がN Gの場合は、前回送信した「複数の制御パラメータに係る送信内容」と同じ内容の「複数の制御パラメータ」をC I S 1 0 0 Bに対して送信する。

[0118] なお、第6の実施形態においても、プロセッサ4 BからC I S 1 0 0 Bに対して送信した制御パラメータの送信内容と、C I S 1 0 0 Bからの戻りデータとを比較してその正誤を判定するものとしたが、これに限らず、第1～第4の実施形態と同様に、複数の制御パラメータの通信内容と共に、誤り訂

正符号（例えば、ハミング符号等）または誤り検出符号（パリティビット、チェックサム等）を送受信し、この誤り訂正符号または誤り検出符号に基づいて、通信内容の正誤を判定してもよい。

[0119] 以上説明したように、本第6の実施形態によると、上記実施形態と同様に、内視鏡挿入部の先端にCMOSイメージセンサを配設し、プロセッサ側から撮影制御に必要な予め設定された複数の制御パラメータをCMOSイメージセンサ側に伝送する撮像システムにおいて、撮影制御に必要なこれら複数の制御パラメータを一組の纏まった情報群として扱い、全ての複数の制御パラメータが正常に伝送された場合のみ、これら制御パラメータの情報をCMOSイメージセンサ内のレジスタに反映させ、全ての複数の制御パラメータが正常に伝送されていない場合は、当該レジスタの内容を更新しないように制御することで、常に正常な撮影制御を行い得る撮像システムを提供することができる。

[0120] （第7の実施形態）

次に本発明の第7の実施形態について説明する。

[0121] 上述した第6の実施形態の撮像システムが、「戻りデータ」と、先に送信した「複数の制御パラメータに係る送信内容」とを比較し、この比較結果がNGの場合は、前回送信した「複数の制御パラメータに係る送信内容」と同じ内容の「複数の制御パラメータ」をCIS100Bに対して送信するものとしたが、本第7の実施形態は、比較結果がNGの場合は、プロセッサ4BからCIS100Bに対して、現在レジスタ152に格納されている「前回送信した複数の制御パラメータに係る送信内容」を破棄し、それ以前の内容に戻す命令を送信することを特徴とする。

[0122] その他の構成、作用・効果は第6の実施形態と同様であるので、ここで、詳しい説明は省略する。

[0123] （第8の実施形態）

次に本発明の第8の実施形態について説明する。

[0124] 図9は、本発明の第8の実施形態の撮像システムの全体構成を示す図であ

る。

[0125] 上述した第1～第7の実施形態の撮像システムは、制御部（FPGA）200（200a、200b）およびメモリ201がいずれもプロセッサ4（4A、4B）に備える構成を採るが、本第8の実施形態は、これらが制御部（FPGA）200（200a、200b）およびメモリ201に相当する制御部（FPGA）300およびメモリ301を、いずれも内視鏡2側の前記コネクタ16に備えることを特徴とする。

[0126] その他の構成、作用・効果については第1～第7の実施形態と同様であるので、ここで、詳しい説明は省略する。

[0127] 本願発明の撮像システムは、内視鏡挿入部先端に配設されたCISと、当該CISから比較的長距離離間した位置に配された制御部（FPGA）との間の接続ケーブルに影響を及ぼす外乱による伝送信号の乱れに対応して、必要な複数の制御パラメータを正確に伝送し、常に正常な撮影制御を行い得る撮像システムを提供することを目的とするが、これは、CISと通信を行う制御部（FPGA）がプロセッサに配設される以外にも、本実施形態の如く、内視鏡とプロセッサとを接続するコネクタに配設された場合においても当該課題は当てはまる。

[0128] 本第8の実施形態の撮像システムにおいては、CIS100と、当該CIS100と通信を行う制御部（FPGA）300および複数の制御パラメータの情報を格納するメモリ301が、それぞれ上述した第1～第7の実施形態におけるCIS100（100A、100B）、制御部（FPGA）200（200a、200b）、メモリ201と同様な構成を備えることで、上記第1～第7の実施形態と同様の作用効果を奏するものである。

[0129] （第9の実施形態）

次に本発明の第9の実施形態について説明する。

[0130] 図10は、本発明の第9の実施形態の撮像システムの全体構成を示す図である。

[0131] 本第9の実施形態は、上記第8の実施形態と同様に、前記制御部（FPGA

A) 200 (200a、200b) およびメモリ201に相当する制御部 (FPGA) 400が内視鏡2における操作部7に、また、メモリ401が内視鏡2側の前記コネクタ16に配設されることを特徴とする。

[0132] この第9の実施形態においても、上記第8の実施形態と同様に、CIS100と、当該CIS100と通信を行う制御部 (FPGA) 400および複数の制御パラメータの情報を格納するメモリ401が、それぞれ上述した第1～第7の実施形態におけるCIS100 (100A、100B)、制御部 (FPGA) 200 (200a、200b)、メモリ201と同様な構成を備えることで、上記第1～第7の実施形態と同様の作用効果を奏するものである。

[0133] (第10の実施形態)

次に本発明の第10の実施形態について説明する。

[0134] 図11は、本発明の第10の実施形態の撮像システムの全体構成を示す図である。

[0135] 本第10の実施形態は、上記第8、第9の実施形態と同様に、前記制御部 (FPGA) 200 (200a、200b) およびメモリ201に相当する制御部 (FPGA) 500およびメモリ501がいずれも内視鏡2における操作部7に配設されることを特徴とする。

[0136] この第10の実施形態においても、CIS100と、当該CIS100と通信を行う制御部 (FPGA) とが比較的長距離ほど離間していることには上述した実施形態と同様であるので、第8、第9の実施形態と同様に、CIS100と、当該CIS100と通信を行う制御部 (FPGA) 500および複数の制御パラメータの情報を格納するメモリ501が、それぞれ上述した第1～第7の実施形態におけるCIS100 (100A、100B)、制御部 (FPGA) 200 (200a、200b)、メモリ201と同様な構成を備えることで、同じく、上記第1～第7の実施形態と同様の作用効果を奏する。

[0137] なお、上述した実施形態においては、内視鏡挿入部の先端に配設され、被

写体像を撮像すると共に、撮像制御のための制御パラメータ等を格納するレジスタを有する機能を備える撮像素子としてCMOSイメージセンサを備える撮像システムを例に挙げたが、本発明はこれに限らず、例えば、いわゆるCCDを内視鏡挿入部の先端に配設すると共に、撮影制御に用いるための制御パラメータ等を格納するレジスタを当該CCDの近傍に配設する内視鏡を備える撮像システムにも適用することができる。

[0138] なお、本発明は、上記各実施形態にそのまま限定されるものではなく、実施段階ではその要旨を逸脱しない範囲で構成要素を変形して具体化できる。また、上記各実施形態に開示されている複数の構成要素の適宜な組み合わせにより、種々の発明を形成できる。例えば、実施形態に示される全構成要素の幾つかの構成要素を削除してもよい。さらに、異なる実施形態にわたる構成要素を適宜組み合わせてもよい。

[0139] 本出願は、2012年3月1日に日本国に出願された特願2012-45823号を優先権主張の基礎として出願するものであり、上記の開示内容は、本願明細書、請求の範囲、図面に引用されたものとする。

請求の範囲

- [請求項1] 光を受光して光電変換を行うことにより、画像信号を生成して出力する撮像装置と、
- 前記撮像装置を駆動制御するための制御パラメータを送出する制御装置と、を備え、
- 前記撮像装置と前記制御装置とが通信可能な撮像システムであって、
- 前記制御装置に設けられ、前記撮像装置に対して、前記撮像装置の撮影を制御する複数の制御パラメータを送信する第1の通信部と、
- 前記撮像装置に設けられ、前記第1の通信部から送信された制御パラメータを受信する第2の通信部と、
- 前記第2の通信部において受信した前記複数の制御パラメータが正常であるか否かを判定する判定部と、
- 前記撮像装置に設けられ、前記判定部における判定結果に基づいて、前記第2の通信部において受信した前記複数の制御パラメータにより撮影制御を行うための撮影制御部と、
- を具備したことを特徴とする撮像システム。
- [請求項2] 前記第1の通信部は、前記撮像装置に対して、前記撮像装置の撮影を制御する複数の制御パラメータを送信するとともに、該複数の制御パラメータの誤りの判別または訂正を行う際に用いる誤り検出符号または誤り訂正符号を送信し、
- 前記第2の通信部は、前記第1の通信部から送信された制御パラメータと、前記誤り検出符号または前記誤り訂正符号と、を受信し、
- 前記判定部は、前記制御装置が送信する前記誤り検出符号または前記誤り訂正符号に基づいて、前記第2の通信部において受信した前記複数の制御パラメータが正常であるか否かを判定することを特徴とする請求項1に記載の撮像システム。
- [請求項3] 前記判定部は、前記第2の通信部において受信した予め設定された

一組の前記複数の制御パラメータが全て誤りなく受信できていると判別した場合に、前記第2の通信部において受信した前記複数の制御パラメータは正常であると判定する

ことを特徴とする請求項2に記載の撮像システム。

[請求項4] 前記撮影制御部は、前記判定部における判定結果に基づいて、前記第2の通信部において受信した前記複数の制御パラメータが正常でないと判定した場合は、当該受信した制御パラメータの情報を反映しない

ことを特徴とする請求項2に記載の撮像システム。

[請求項5] 前記撮影制御部は、前記判定部における判定結果に基づいて、前記第2の通信部において受信した前記複数の制御パラメータが正常でないと判定した場合は、当該受信した制御パラメータの情報を反映しない

ことを特徴とする請求項3に記載の撮像システム。

[請求項6] 前記撮影制御部は、前記判定部における判定結果に基づいて、前記第2の通信部において受信した前記複数の制御パラメータが正常でないと判定した場合は、当該通信結果を記憶する

ことを特徴とする請求項2に記載の撮像システム。

[請求項7] 前記撮影制御部は、前記判定部における判定結果に基づいて、前記第2の通信部において受信した前記複数の制御パラメータが正常でないと判定した場合は、当該通信結果を記憶する

ことを特徴とする請求項3に記載の撮像システム。

[請求項8] 前記判定部は、前記撮像装置に設けられたことを特徴とする請求項2に記載の撮像システム。

[請求項9] 前記制御装置は、

前記判定部と、

前記判定部の判定結果に基づく制御信号を前記第1の通信部を介して前記撮像装置に対して送信する制御装置側制御部とを備え、

前記第 1 の通信部が、前記撮像装置とデータの送受信が可能であり、前記撮像装置に対して前記撮像装置の撮影を制御する複数の制御パラメータを送信し、さらに、前記撮像装置からの前記複数の制御パラメータに関する通信情報を受信し、

前記判定部が、前記撮像装置からの前記複数の制御パラメータに関する通信情報に基づいて、前記撮像装置が受信した前記複数の制御パラメータが正常であるか否かを判定し、

前記撮像装置は、

前記第 2 の通信部が、前記制御装置とデータの送受信が可能であり、前記第 1 の通信部から送信された前記制御パラメータを受信すると共に、受信した前記複数の制御パラメータに関する通信情報を前記制御装置に対して送信し、

前記判定部における判定結果に基づいて、前記第 2 の通信部において受信した前記複数の制御パラメータにより撮影制御を行うための撮影制御部を具備した

ことを特徴とする請求項 1 に記載の撮像システム。

[請求項10]

前記第 1 の通信部は、さらに、前記撮像装置に対して、前記撮像装置からの前記複数の制御パラメータに関する通信情報を送信するよう要求するデータ送信要求信号を送信し、

前記第 2 の通信部は、前記データ送信要求信号に応じて、前記複数の制御パラメータに関する通信情報を前記制御装置に対して送信する

ことを特徴とする請求項 9 に記載の撮像システム。

[請求項11]

前記判定部は、前記第 2 の通信部において受信した予め設定された一組の前記複数の制御パラメータが全て誤りなく受信できていると判別した場合に、前記第 2 の通信部において受信した前記複数の制御パラメータは正常であると判定する

ことを特徴とする請求項 9 に記載の撮像システム。

[請求項12]

前記制御装置側制御部は、前記判定部における判定結果に基づいて

、前記撮像装置が受信した前記複数の制御パラメータが正常でないと判定した場合にのみ前記制御信号を送信し、

前記撮影制御部は、前記制御信号に基づいて撮影制御を行うことを特徴とする請求項 9 に記載の撮像システム。

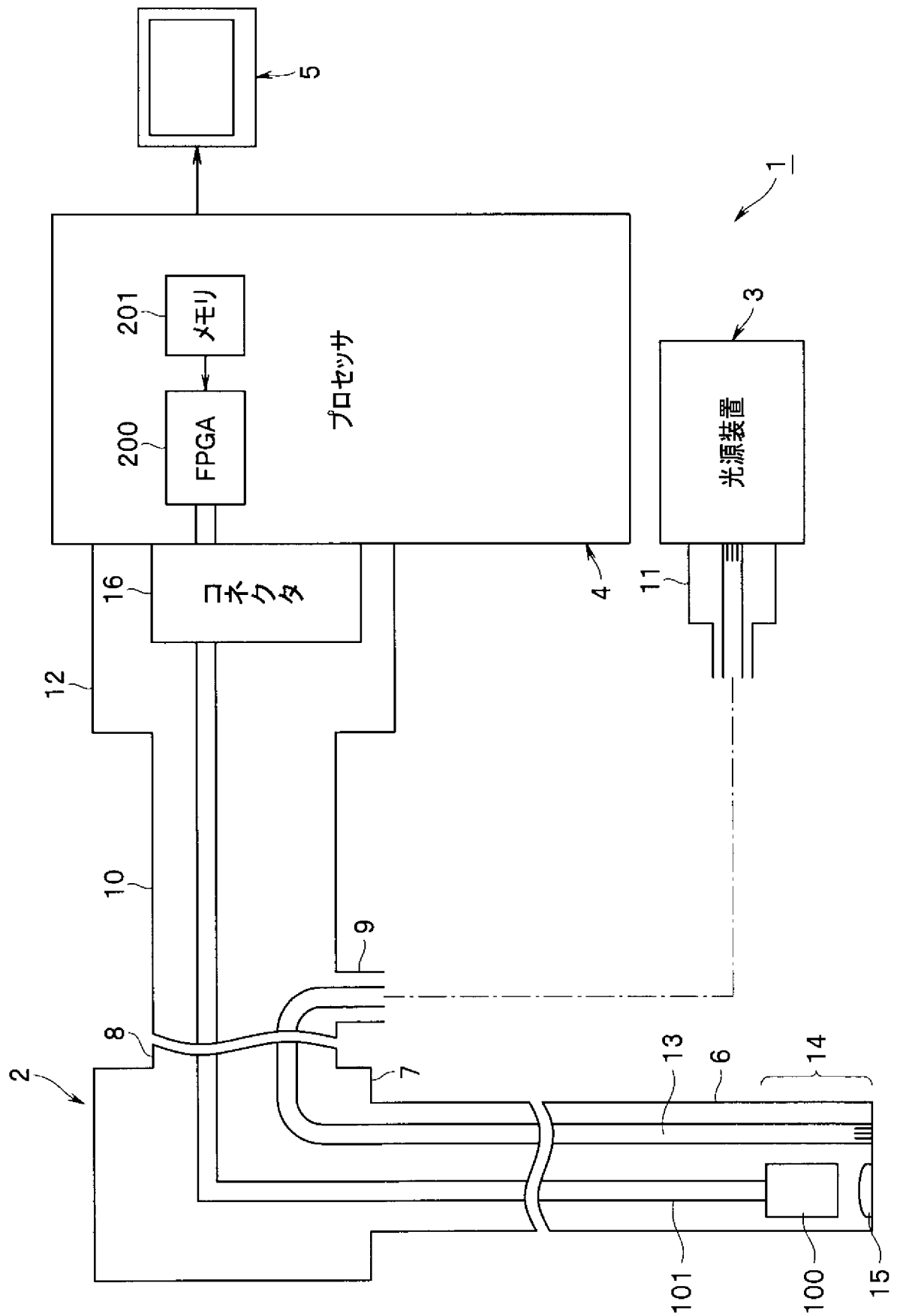
[請求項13] 前記撮影制御部は、前記制御信号に基づいて、前記判定結果に係る前記複数の制御パラメータを反映せずに撮影制御を行うことを特徴とする

ことを特徴とする請求項 9 に記載の撮像システム。

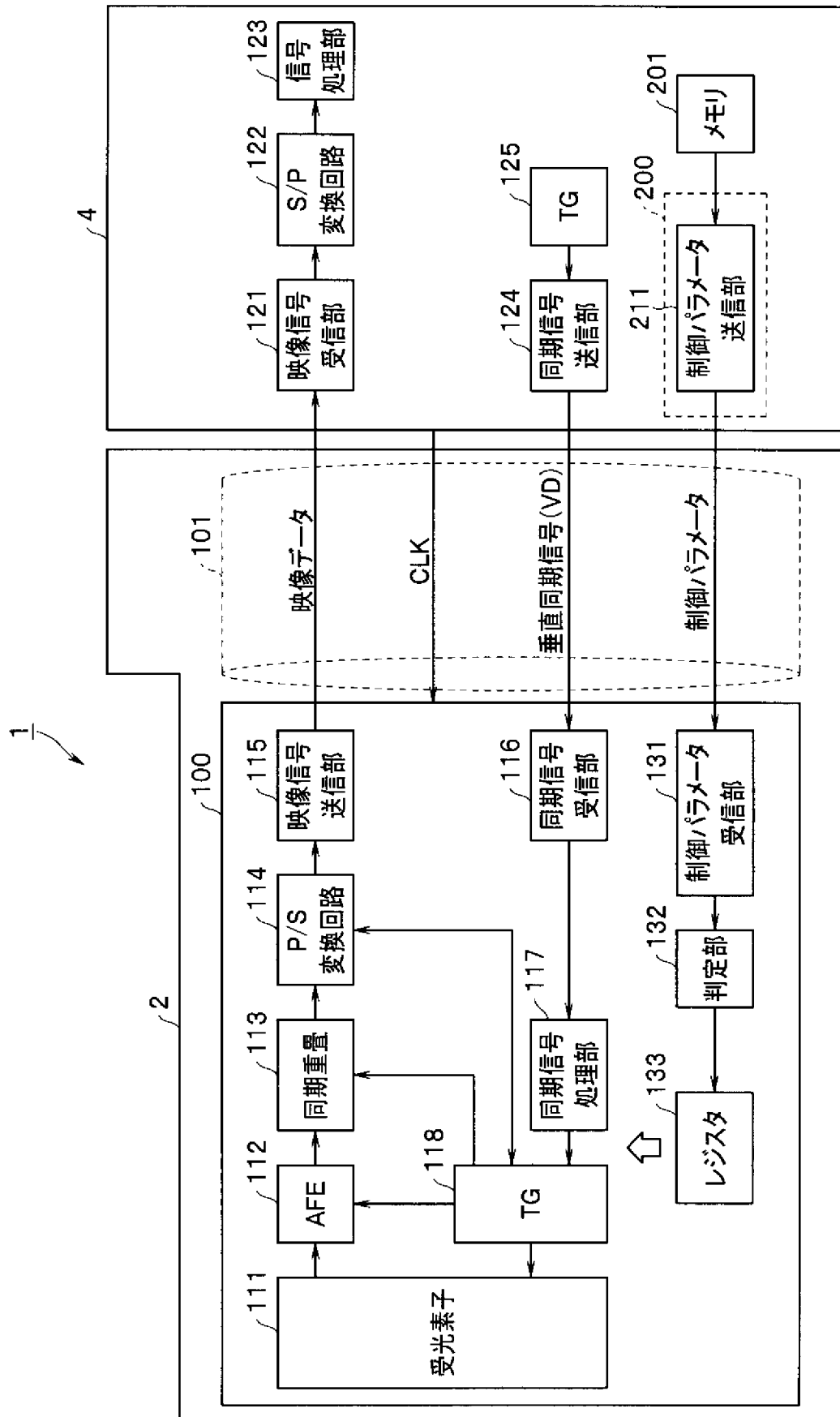
[請求項14] 前記制御装置側制御部は、前記判定部における判定結果に基づいて、前記撮像装置が受信した前記複数の制御パラメータが正常であると判定した場合、前記撮像装置に対して、当該判定結果に係る前記複数の制御パラメータの反映を許可する制御信号を送信し、

前記撮影制御部は、前記制御信号に基づいて撮影制御を行うことを特徴とする請求項 9 に記載の撮像システム。

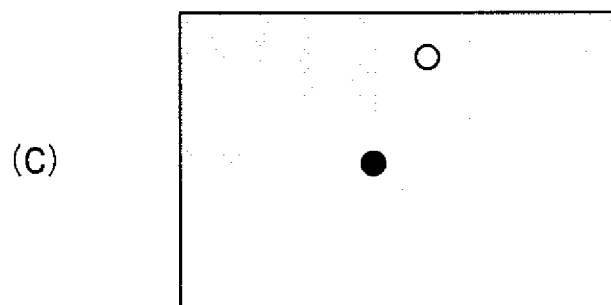
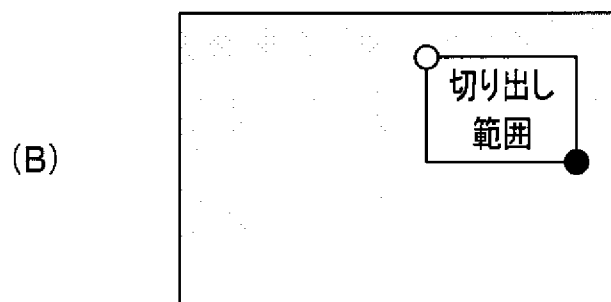
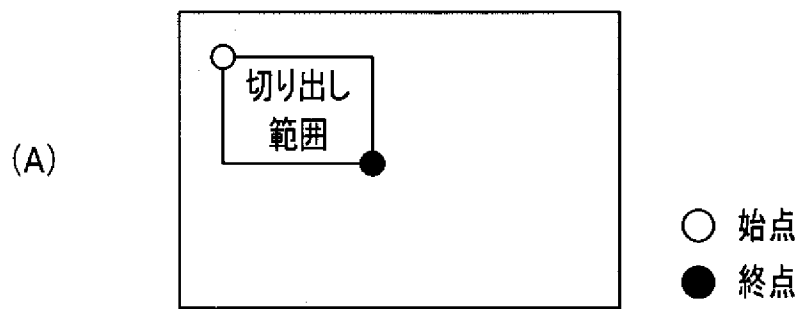
[図1]



[図2]



[図3]



[図4]

ゲインの設定	電子シャッタの設定	ピンングの設定	全機能の チェックサム
--------	-----------	---------	----------------

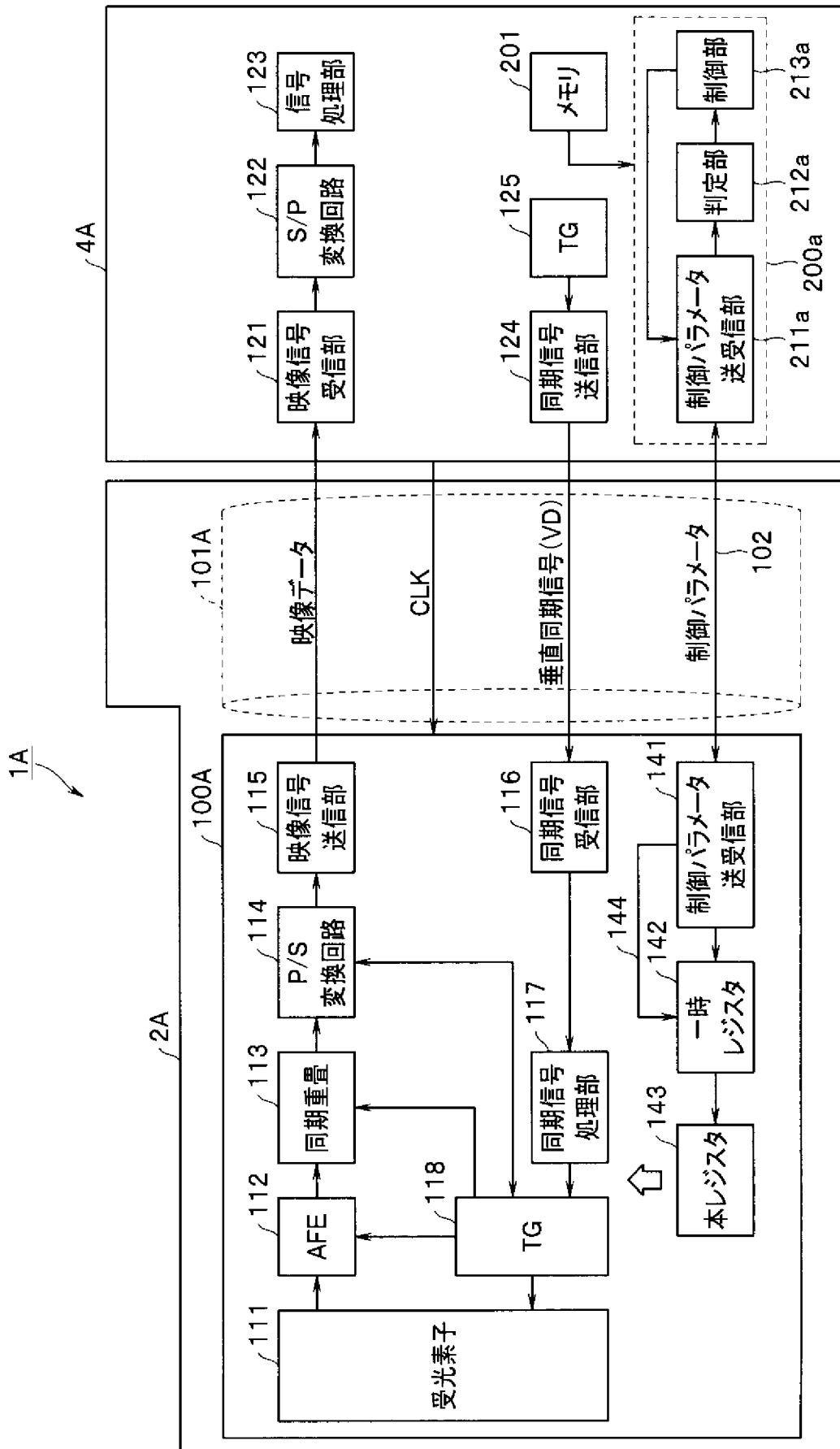
[図5]

ゲインの設定	ゲインの チェックサム	電子シャッタの設定	電子シャッタの チェックサム	ピンングの設定	ピンングの チェックサム
--------	----------------	-----------	-------------------	---------	-----------------

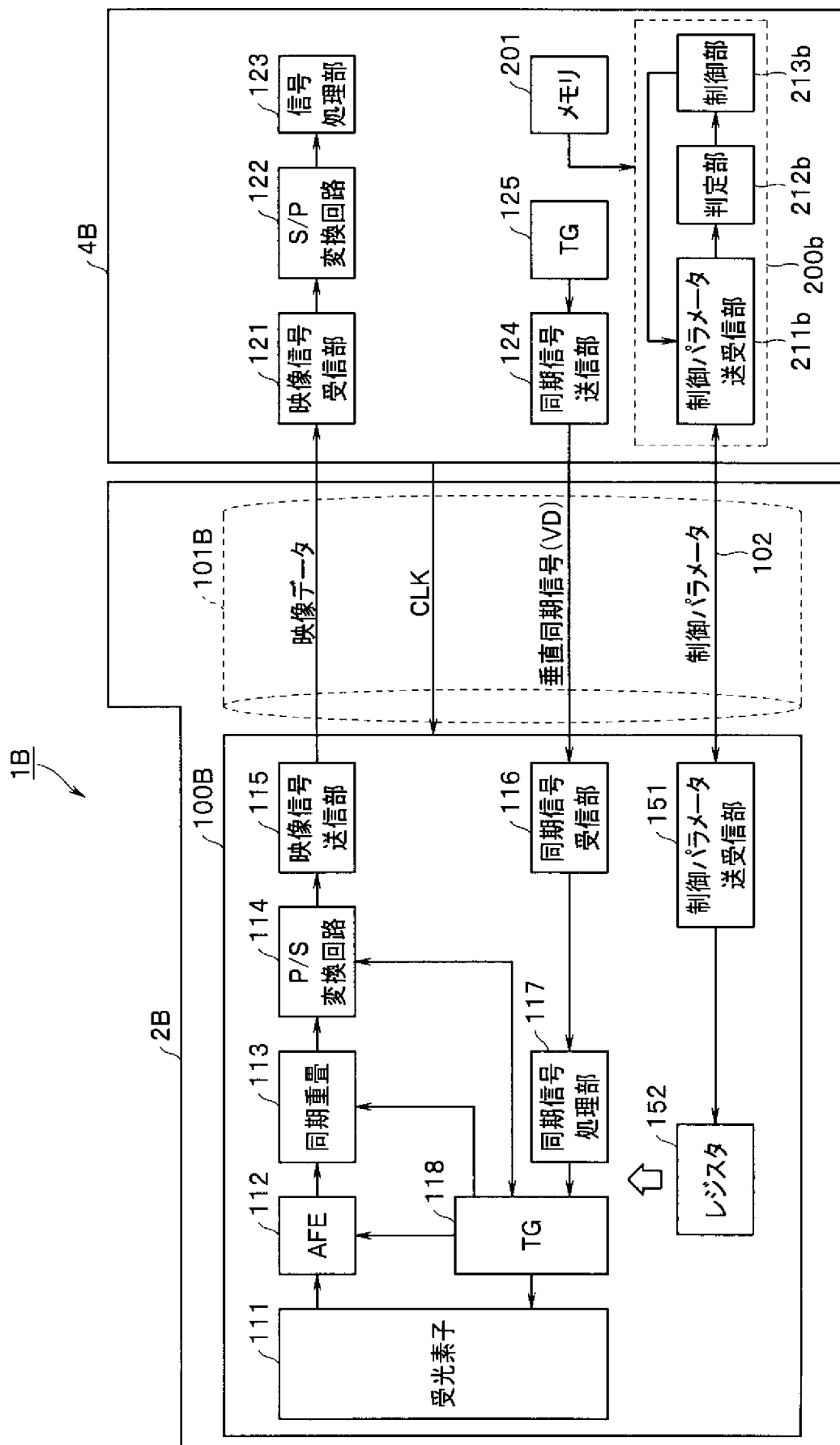
[図6]

ゲインの設定	電子シャッタの設定	ピンングの設定	ゲインの チェックサム	電子シャッタの チェックサム	ピンングの チェックサム
--------	-----------	---------	----------------	-------------------	-----------------

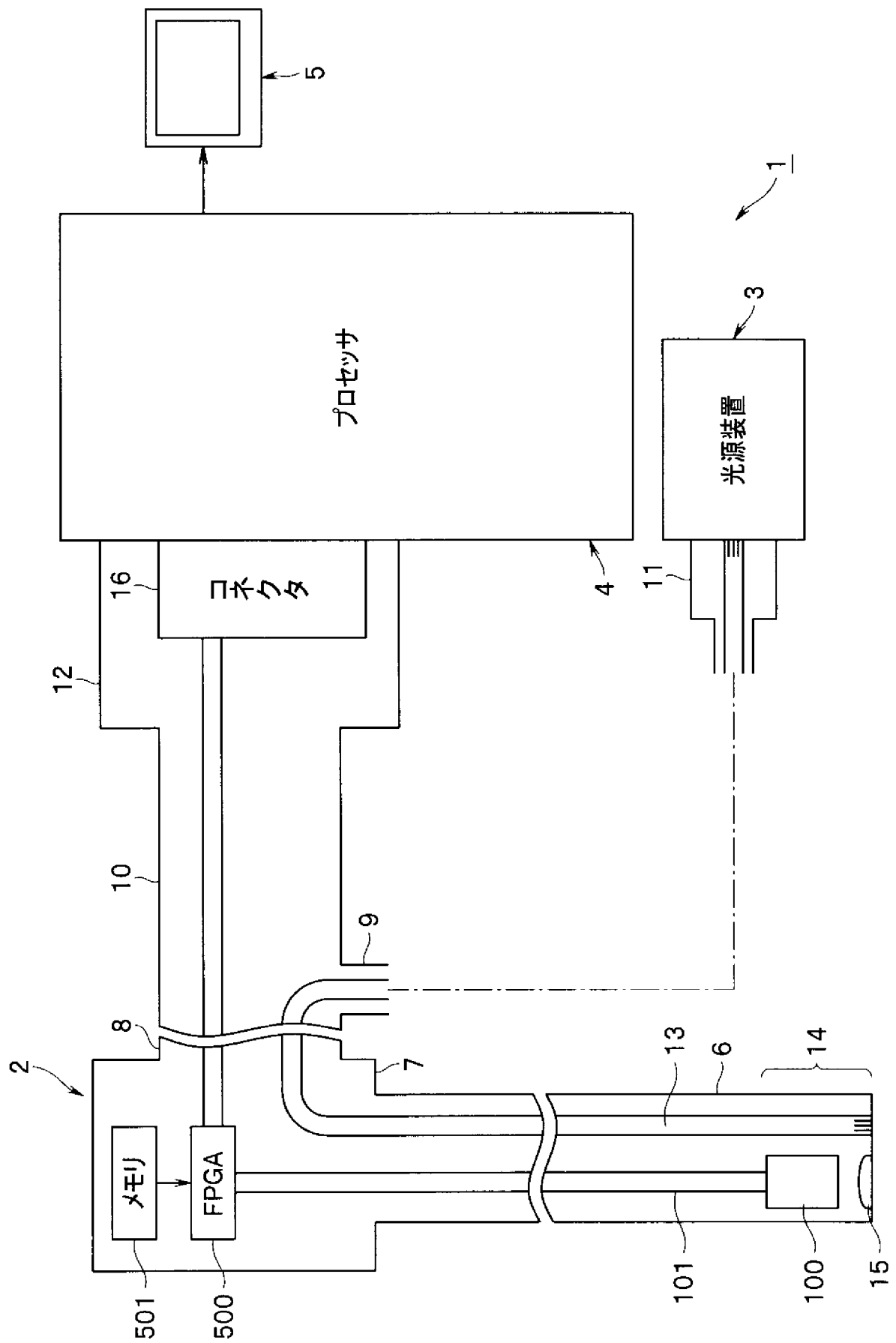
[図7]



[図8]



[図11]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/083451

A. CLASSIFICATION OF SUBJECT MATTER

A61B1/04 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

A61B1/04

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2013
Kokai Jitsuyo Shinan Koho	1971-2013	Toroku Jitsuyo Shinan Koho	1994-2013

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	JP 2009-195602 A (Fujinon Corp.), 03 September 2009 (03.09.2009), abstract; paragraphs [0047], [0061]; fig. 5 & US 2009/216080 A1 & EP 2094002 A2	1-8 9-14
X A	JP 2008-149125 A (Olympus Corp.), 03 July 2008 (03.07.2008), paragraphs [0037] to [0048]; fig. 2, 4 & US 6638212 B1	1-13 14

☐

Further documents are listed in the continuation of Box C.

☐

See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
18 January, 2013 (18.01.13)

Date of mailing of the international search report
29 January, 2013 (29.01.13)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. A61B1/04(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. A61B1/04

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 3 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 3 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 3 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X A	JP 2009-195602 A（フジノン株式会社） 2009.09.03, 【要約】、段落【0047】、【0061】、【図5】 & US 2009/216080 A1 & EP 2094002 A2	1 - 8 9 - 14
X A	JP 2008-149125 A（オリンパス株式会社） 2008.07.03, 段落【0037】 - 【0048】、【図2】、【図4】 & US 6638212 B1	1 - 13 14

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

1 8 . 0 1 . 2 0 1 3

国際調査報告の発送日

2 9 . 0 1 . 2 0 1 3

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

小田倉 直人

2 Q

9 1 6 3

電話番号 03-3581-1101 内線 3292