(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第3561962号
(P3561962)
(45)発行日　平成16年9月8日(2004.9.8)　(24)登録日　平成16年6月11日(2004.6.11)

(51)Int.Cl.[7]	F I		
H04N 5/92	H04N	5/92	H
H04N 7/30	H04N	7/133	Z

請求項の数 2　(全 9 頁)

(21)出願番号　特願平6-192808
(22)出願日　平成6年7月25日(1994.7.25)
(65)公開番号　特開平8-37643
(43)公開日　平成8年2月6日(1996.2.6)
審査請求日　平成13年7月4日(2001.7.4)

(73)特許権者　000002185
ソニー株式会社
東京都品川区北品川６丁目７番３５号
(74)代理人　100082762
弁理士　杉浦　正知
(72)発明者　北村　卓也
東京都品川区北品川６丁目７番３５号　ソニー株式会社内

審査官　鈴木　明

(56)参考文献　特開平０５－２８４４５８（ＪＰ，Ａ）

(58)調査した分野(Int.Cl.[7]，ＤＢ名)
H04N 5/76-5/956
H04N 7/24-7/68

(54)【発明の名称】量子化コントロール装置および方法

(57)【特許請求の範囲】
【請求項１】
ディジタルビデオ信号をコサイン変換および可変長符号化するとともに、コサイン変換で発生した係数データを量子化することによって、等長化単位の符号化出力のデータ量を目標値以下に制御する量子化コントロール装置であって、
上記係数データが供給され、等長化単位の符号化出力のデータ量を目標値以下とする量子化ステップまたは上記量子化ステップと所定の関係にある量子化インデックスをバイナリーサーチによって決定するための第１ブロックと、
上記量子化ステップまたは量子化インデックスが供給され、量子化に使用する量子化ステップまたは量子化インデックスを決定する第２ブロックとからなり、
上記第２ブロックは、上記第１ブロックで決定された上記量子化ステップまたは上記量子化ステップと所定の関係にある量子化インデックスと、上記量子化ステップまたは上記量子化ステップと所定の関係にある量子化インデックスより大で、且つ近傍の複数の値とのそれぞれによって、上記係数データの量子化および逆量子化を行う複数の量子化および逆量子化手段と、
上記複数の量子化および逆量子化手段の出力と入力係数データの差の絶対値を積算する複数の積算手段と、
複数の上記積算手段の出力に基づいて最適な上記量子化ステップまたは上記量子化ステップと所定の関係にある量子化インデックスを選択する選択手段とからなり、
上記選択手段は、複数の上記積算手段の複数の出力の中で相対的に明らかに小なる値を生

じさせる上記量子化ステップまたは上記量子化ステップと所定の関係にある量子化インデックスを選択し、
複数の上記積算手段の出力の中で相対的に明らかに小なる値が存在しない場合には、上記第１ブロックで決定された量子化ステップまたは上記量子化ステップと所定の関係にある量子化インデックスを選択することを特徴とする量子化コントロール装置。
【請求項２】
ディジタルビデオ信号をコサイン変換および可変長符号化するとともに、コサイン変換で発生した係数データを量子化することによって、等長化単位の符号化出力のデータ量を目標値以下に制御する量子化コントロール方法であって、
上記係数データが供給され、等長化単位の符号化出力のデータ量を目標値以下とする量子化ステップまたは上記量子化ステップと所定の関係にある量子化インデックスをバイナリーサーチによって決定するための第１のステップと、
上記量子化ステップまたは量子化インデックスが供給され、量子化に使用する量子化ステップまたは量子化インデックスを決定する第２のステップとからなり、
上記第２のステップは、上記第１ブロックで決定された上記量子化ステップまたは上記量子化ステップと所定の関係にある量子化インデックスと、上記量子化ステップまたは上記量子化ステップと所定の関係にある量子化インデックスより大で、且つ近傍の複数の値とのそれぞれによって、上記係数データの量子化および逆量子化を行う量子化および逆量子化ステップと、
上記量子化および逆量子化ステップで得られた複数の出力と入力係数データの差の絶対値を積算する複数の積算ステップと、
上記積算ステップで得られた複数の出力に基づいて最適な上記量子化ステップまたは上記量子化ステップと所定の関係にある量子化インデックスを選択する選択ステップとからなり、
上記選択ステップは、上記積算ステップの複数の出力の中で相対的に明らかに小なる値を生じさせる上記量子化ステップまたは上記量子化ステップと所定の関係にある量子化インデックスを選択し、
複数の上記積算ステップの出力の中で相対的に明らかに小なる値が存在しない場合には、上記第１ブロックで決定された量子化ステップまたは上記量子化ステップと所定の関係にある量子化インデックスを選択することを特徴とする量子化コントロール装置。
【発明の詳細な説明】
【０００１】
【発明の属する技術分野】
この発明は、例えばディジタルＶＴＲにおいて、ディジタルビデオ信号の総符号長を低減するビットリダクションと関連する量子化コントロール装置および方法に関する。
【０００２】
【従来の技術】
ディジタルビデオ信号を例えば回転ヘッドにより磁気テープに記録するディジタルＶＴＲが知られている。ディジタルビデオ信号の情報量が多いので、その伝送データ量を圧縮するための高能率符号化が採用されることが多い。種々の高能率符号化の中でも、ＤＣＴ（Ｄｉｓｃｒｅｔｅ　Ｃｏｓｉｎｅ　Ｔｒａｎｓｆｏｒｍ）の実用化が進んでいる。
【０００３】
ＤＣＴは、１フレームの画像を例えば（８×８）のブロック構造に変換し、このブロックを直交変換の一種であるコサイン変換処理するものである。その結果、（８×８）の係数データが発生する。このような係数データは、ランレングス符号、ハフマン符号等の可変長符号化の処理を受けてから記録される。記録時には、再生側でのデータ処理を容易とするために、符号化出力であるコード信号を一定長のシンクブロックのデータエリア内に挿入し、コード信号に対して同期信号、インデックス信号が付加されたシンクブロックを構成するフレーム化がなされる。
【０００４】

磁気テープを使用するディジタルＶＴＲ、ディスク状記録媒体を使用するディスク記録装置等では、１フィールドあるいは１フレームのビデオデータが複数個のトラックに記録されるのが普通である。しかしながら、上述のＤＣＴのように、可変長出力が形成される時には、これらの所定期間のデータ量が変動する。このため、所定期間のデータ量を目標値以下とするための等長化処理（バッファリングとも称される）が必要とされる。

【０００５】

等長化処理の一例として、１フィールドあるいは１フレームより短い所定期間（等長化単位と称する）のデータ量を制御し、１フィールドあるいは１フレーム期間の全体でも、データ量を目標値以下とする等長化処理が提案されている。等長化処理は、ＤＣＴで発生した交流分の係数データを適切な量子化ステップで再量子化して、伝送データ量を目標値以下に抑える処理である。伝送データ内には、量子化ステップ自身あるいはこれを特定する量子化インデックスが符号化データとともに、挿入される。

【０００６】

量子化においては、各等長化単位に最適な量子化ステップを決定することが必要である。量子化ステップは、値が大きいほどより強力なデータ圧縮ができるが、その反面、画質が劣化する。従って、総符号長が許す範囲で量子化ステップの値を最小にする処理がなされている。

【０００７】

【発明が解決しようとする課題】

しかしながら、コーデックを介されたディジタルビデオ信号の場合には、上述のように、総符号長のみを考慮したデータ圧縮は、画質の劣化が著しくなる問題があった。これは入力より得られたＤＣＴ係数に倍数関係というような特別な関係があるにも関わらず、総符号長だけを考慮して量子化ステップを決定しているからである。

【０００８】

従って、この発明の目的は、オリジナル画像、コーデックを介したもの等を問わず、それぞれの最適な量子化ステップまたは所定の関係にある量子化インデックスを係数データに基づいて決定することで高画質を得ることができる量子化コントロール装置および方法を提供することにある。

【０００９】

【課題を解決するための手段】

請求項１の発明は、ディジタルビデオ信号をコサイン変換および可変長符号化するとともに、コサイン変換で発生した係数データを量子化することによって、等長化単位の符号化出力のデータ量を目標値以下に制御する量子化コントロール装置であって、

係数データが供給され、等長化単位の符号化出力のデータ量を目標値以下とする量子化ステップまたは量子化ステップと所定の関係にある量子化インデックスをバイナリーサーチによって決定するための第１ブロックと、

量子化ステップまたは量子化インデックスが供給され、量子化に使用する量子化ステップまたは量子化インデックスを決定する第２ブロックとからなり、

第２ブロックは、第１ブロックで決定された量子化ステップまたは量子化ステップと所定の関係にある量子化インデックスと、量子化ステップまたは量子化ステップと所定の関係にある量子化インデックスより大で、且つ近傍の複数の値とのそれぞれによって、係数データの量子化および逆量子化を行う複数の量子化および逆量子化手段と、

複数の量子化および逆量子化手段の出力と入力係数データの差の絶対値を積算する複数の積算手段と、

複数の積算手段の出力に基づいて最適な量子化ステップまたは量子化ステップと所定の関係にある量子化インデックスを選択する選択手段とからなり、

選択手段は、複数の積算手段の複数の出力の中で相対的に明らかに小なる値を生じさせる量子化ステップまたは量子化ステップと所定の関係にある量子化インデックスを選択し、

複数の積算手段の出力の中で相対的に明らかに小なる値が存在しない場合には、第１ブロックで決定された量子化ステップまたは量子化ステップと所定の関係にある量子化インデ

ックスを選択することを特徴とする量子化コントロール装置である。

【００１０】

【作用】

等長化期間内で、ＤＣＴおよび可変長符号化で発生するデータ量を目標値以下に制御する第１ブロックのみでは、コーデック時に、以前の量子化ステップまたは量子化インデックスが得られない。第２ブロックのバックサーチによって、第１ブロックからの量子化ステップまたは量子化インデックスから規定される複数の候補の中で、以前の量子化ステップまたは量子化インデックスの情報を抽出できる。この第１ブロックおよび第２ブロックであるバックサーチの２段構成は、コーデックを介したもの並びにオリジナル画像の両者に関して画質の劣化を防止することができる利点を有する。

【００１１】

【実施例】

以下、この発明をディジタルＶＴＲに適用した一実施例について図面を参照して説明する。図２はビットリダクション方式のディジタルＶＴＲの一例を示す。この例では変換符号化としてＤＣＴを用いている。

【００１２】

記録系から説明する。まず、入力として与えられたビデオ信号は（８×８）画素のブロック毎にシャッフリングをシャッフリング回路１により行う。これは、テープ上の傷等による再生時の欠陥を容易に修整（ｃｏｎｃｅａｌｍｅｎｔ　）するためのものである。つぎに、そのブロック単位にＤＣＴ回路２を用いて変換する。これらの変換されたＹ信号の１０個、Ｂ－Ｙ信号Ｒ－Ｙ信号それぞれ５個ずつをテープ上に記録するブロック（この単位をシンクブロックと呼ぶ）に入るように量子化インデックス１２を量子化コントロール回路３により決める。量子化器４は、この量子化インデックスで決定される量子化ステップでＤＣＴ係数を割ることによる量子化を行なう。この量子化された係数をエントロピー符号を利用した可変長エンコーダ５により圧縮する。この圧縮された係数はバッファリング回路６によりシンクブロックごとにまとめられ、誤り訂正のための外符号が外符号エンコーダ７により付加される。

【００１３】

ビデオ信号の処理とは別にオーディオ入力は再生時の修整を容易にするためシャッフリングをシャッフリング回路８によりなされ、誤り訂正のための外符号が外符号エンコーダ９により付加される。ここで、外符号の付加されたビデオ、オーディオ信号は混合され、誤り訂正のための内符号が内符号エンコーダ１０により付加される。最後にチャネルコーティングを変調器１１によりされた後にテープ上に記録される。

【００１４】

ここで、量子化ステップと量子化インデックスの関係について説明しておくと、例えばΔ＝$2^{x/16}$が規定されている。ここで、Δが量子化ステップであり、実際に量子化器や逆量子化器で割ったり、掛けたりするのに使われるものである。それを番号ｘで表したものが量子化インデックスである。また、コーデックは、エンコーダおよびデコーダを意味する。

【００１５】

次に再生系を説明する。まず、テープから再生した信号はチャネルデコードを復調器１３により行い、内符号の誤り訂正を内符号デコーダ１４により行う。次に、ビデオデータとオーディオデータに分割し、オーディオデータは外符号の誤り訂正を外符号デコーダ１５により行う。デシャッフリングがデシャッフリング回路１６によりなされ、オーディオ出力を得る。ビデオデータの方は、外符号の誤り訂正を外符号デコーダ１７により行う。

【００１６】

そののち、可変長デコーダ１８によりデコードし、そのデータ、即ち再生された量子化レベルに記録されていた量子化インデックスで決定される量子化ステップを逆量子化器１９により掛けることで逆量子化を行う。このデータを代表値と呼ぶ。次に、逆ＤＣＴ回路２０により代表値に逆変換を施し、デシャッフリングをデシャッフリング回路２１により行

い、入力画像データと同じフォーマットへの変換を行う。ここで誤り訂正できなかったデータについてはコンシール回路２２により修整を行なう。

【００１７】

さて、ここでこの発明に関連する量子化コントロール回路３の詳細について説明する。量子化コントロール回路３の役割は、可変長符号化したデータがシンクブロック内に納まるように、量子化インデックスを決定するのが目的である。この発明による量子化コントロール回路３の全体的な構成を図６に示す。この量子化コントロール回路３は、バイナリーサーチによって、目標総符号長内で最小の量子化ステップを決定する第１ブロック３０と、係数データに存在する以前の量子化ステップ情報を抽出することによって、その量子化ステップに補正を行うための第２ブロック４０とに大別できる。各ブロックについて以下に述べる。

【００１８】

バイナリーサーチとは、一般的に量子化インデックスと可変長符号化した後の総符号長が単調減少の関係、すなわち量子化インデックスが増加するにつれ総符号長は減少するという関係を利用して、最適量子化インデックスの値を量子化インデックスのとる幅を１／２づつに追い込んでいくことにより、決定するというものである。

【００１９】

例えば、量子化インデックスと総符号長（総ビット長）の関係が図３に示すようなものであったとする。１シンクブロックの総符号長を５であるとすると、この場合の量子化インデックスは、総符号長が５以下になるような最小値を求めることになる。バイナリーサーチを実際に行なうと、

（ｓｔｅｐ．１　）量子化インデックスを７とする。この時の総符号長は５であるので、量子化インデックスは０以上７以下の範囲にある。

（ｓｔｅｐ．２）量子化インデックスを３とする。この時の総符号長は１１であるので、量子化インデックスは４以上７以下の範囲にある。

（ｓｔｅｐ．３）量子化インデックスを５とする。この時の総符号長は７であるので、量子化インデックスは６以上７以下の範囲にある。

（ｓｔｅｐ．４）量子化インデックスを６とする。この時の総符号長は６であるので、量子化インデックスは７と決定される。

というように$\log_2$（１６）＝４回のステップで最適量子化インデックスが求められる。

【００２０】

バイナリーサーチを行なう第１ブロック３０の回路構成の一例について図７、図８および図９の図面を参照して説明する。図７に示すように、データ構造として、係数データの並びの先頭にヘッダをつけ、このヘッダに現在までに決定した量子化インデックスを入れる。そして、データの先頭を表すｓｙｎｃ（同期信号）をつける。このようなデータ構造を用いた回路構成を図８および図９に示す。

【００２１】

図８は、ｎ段のステージ30_1　～30_n　からなるパイプラインで構成される。図８の構成は、係数データのバスと量子化インデックスのバスを共通にし、また、時間合わせ用のＦＩＦＯは、各ステージ内に取り込まれている。図９は、ｉ段のステージの構成を示し、前ステージからの量子化インデックスがレジスタ３１に供給され、レジスタ３１の出力と2^{n-1}　が減算回路３２に供給され、量子化インデックス－2^{n-1}　が減算回路３２から得られる。

【００２２】

減算回路３２の出力が関数発生器３３に供給され、関数値が求められ、比較器３４において、関数値と目標値が比較される。この比較器３４の出力によって制御されるセレクタ３５が設けられ、セレクタ３５によって、前ステージからの量子化インデックスと減算回路３２の出力とが選択される。セレクタ３５からの決定された量子化インデックスが次のステージ（ｉ＋１）へ送られる。

【００２３】
そして、係数データとヘッダを分けるためのセレクタ３６と、その逆の処理を行なうセレクタ３９と、時間合わせ用のＦＩＦＯ３８と、これらを制御する制御回路３７とが設けられている。制御回路３７は、ｓｙｎｃによってデータの始まりを検出し、データからヘッダと係数データを取り出すタイミング等をつくり出している。こうにｎステージの出力として量子化インデックスを得ることができる。
【００２４】
ところが、入力画像が特殊な処理を経たものの場合、たとえば、他のコーデックの結果である入力の場合には係数データがある数の倍数関係になっていることがある。この場合は総符号長を越えないような最小の量子化インデックスを選択するのではなく、総符号長を越えないで、且つ倍数関係を満足するような、すなわち、係数データの公約数を選択する方が高画質が望める。これを実現する方法として第２ブロック４０のバックサーチという手法で対処できる。
【００２５】
バックサーチとは、バイナリーサーチ処理の後に行なわれ、ＤＣＴ処理後のデータがある特定の数の倍数関係になっている時はその特定の数の量子化ステップを出力し、もしそのような倍数関数になるものが存在しなければバイナリーサーチで見つけた量子化ステップを出力する。実際の処理としては、バイナリーサーチで決定された量子化インデックスとそれより大きな量子化インデックス数個について係数データに対する量子化ステップの剰余の総和を求める。その中で極端に値が小さいものはＤＣＴ処理後のデータが量子化ステップの倍数関係にあるので、その最小剰余をあたえる量子化インデックスを採用する。極端に小さいものがなければ以前に記録・再生された画像ではない、すなわちオリジナルの画像なのでバイナリーサーチで決まった量子化インデックスをそのまま採用する。
【００２６】
一例を示すと、オリジナルの入力画とあるコーデックを経た入力画に対する総符号長（ビット×10^3　）と量子化インデックス（０から１２７）の関係を図４に示す。この場合、目標となる符号長を２５７４とすると、バイナリーサーチではオリジナルの場合量子化インデックスは６２となり、コーデックを経たものは５９となる。図４と同じデータに対して、量子化インデックスと、ＤＣＴ係数の量子化ステップでの剰余の総和との関係をあるコーデックを経たもの、オリジナル画像のそれぞれについてプロットしたものを図５に示す。
【００２７】
この図５から分かるように、コーデックを経たものでは明らかに６２のところで総剰余が小さくなっている。また、オリジナルの方は、明らかに小さくなっている点は存在しない。すなわち、オリジナルの方はバイナリーサーチの値をそのまま量子化インデックスとして採用するのに対し、コーデックを経た方はバックサーチのとき明らかな極小点が見つかるのでバックサーチの値を量子化インデックスとして採用する。
【００２８】
バックサーチを行なう第２ブロック４０の回路構成の一例について図１を参照して説明する。先ず、変換符号化後のデータはある量子化インデックスによって決まる量子化ステップで量子化器41_0　により量子化される。次にその量子化ステップで逆量子化器42_0　により逆量子化される。この量子化・逆量子化されたデータとその前のデータとの差を減算器43_0　により求める。この差が量子化ステップで割った時の剰余となる。次にこの差を絶対値化回路44_0　により絶対値にし、それをシンクブロック単位で累算器45_0　により積算する。
【００２９】
このような処理をバイナリーサーチで決定した量子化インデックスとそれより大きな数点について並列に行なう。並列に求められた各量子化インデックスに対する剰余のうち明らかに他より小さいものがあった場合、この入力データはその量子化ステップの倍数関係にあると考えられるので、その量子化インデックスを出力する。もし、明らかに小さいもの

が存在しなければ、バイナリーサーチで決まった量子化インデックスを最小値検出回路４６によりそのまま出力する。

【００３０】

こうすることにより、係数データに特に倍数関係がなければ総符号長を満足するような量子化ステップが得られ、倍数関係がある場合には総符号長を満足しつつその倍数関係を保持するような量子化ステップが得られる。

【００３１】

なお、ここでは第１ブロックおよび第２ブロックは、量子化インデックスの処理を行い出力したが、量子化ステップの処理を行い出力してもかまわない。また、上述のバックサーチのアルゴリズムをそのままハードウェアで実現したものを利用しても可能である。

【００３２】

【発明の効果】

この発明は、量子化コントロールをすることにより、オリジナルの入力に対してはもちろんのこと、すでにコーデックを経た入力に対しても高画質を得ることができる。

【図面の簡単な説明】

【図１】量子化コントロール回路３の第２ブロックの一例を示すブロック図である。

【図２】ＤＣＴを用いた記録および再生系の一例を示すブロック図である。

【図３】量子化インデックスと総符号長（総ビット長）の関係の一例を示す略線図である。

【図４】量子化インデックスと総符号長（ビット×10^3　）の関係の一例を示す略線図である。

【図５】量子化インデックスと剰余の総和の関係の一例を示す略線図である。

【図６】量子化コントロール回路３の基本的な構成の一例を示すブロック図である。

【図７】ＤＣＴ係数データのデータ構造の一例を示すブロック図である。

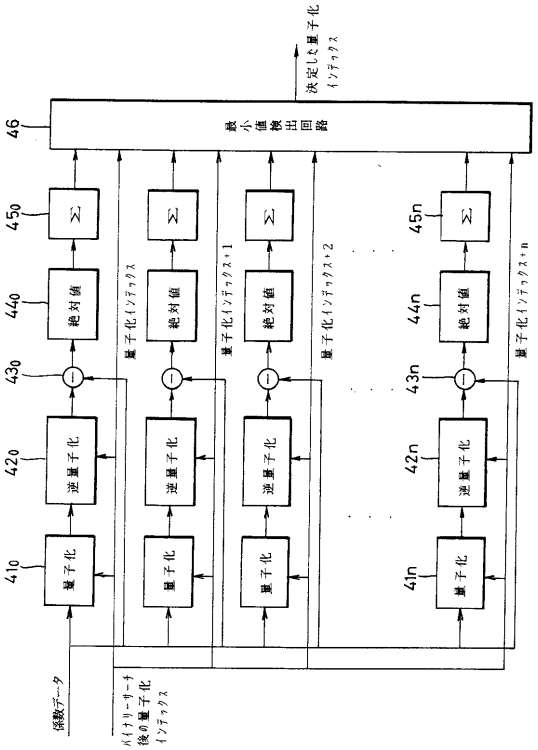
【図８】量子化コントロール回路３の第１ブロックの一例を示すブロック図である。

【図９】ｉ番目ステージの一例を示すブロック図である。

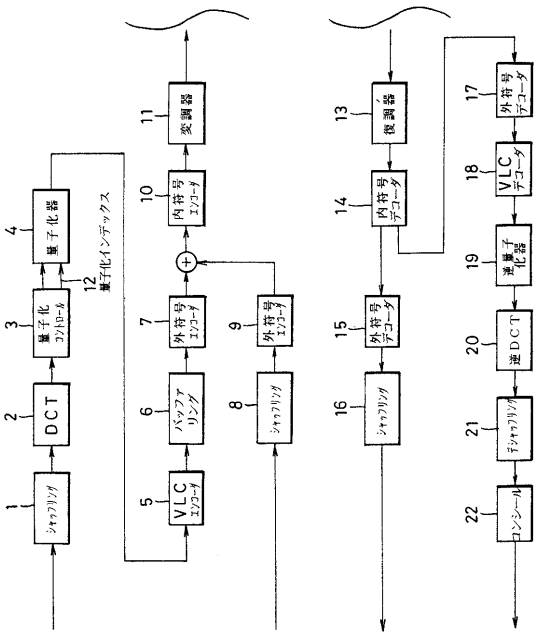
【符号の説明】

２　ＤＣＴ回路
３　量子化コントロール回路
４　量子化器
３０　第１ブロック
４０　第２ブロック
３２　減算回路
３３　関数発生器
３５　セレクタ
４３　減算回路
４５　累算器

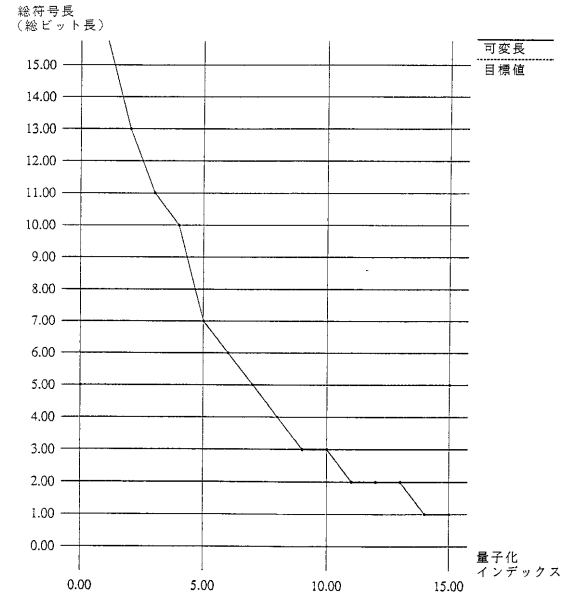
【図１】


決定した量子化インデックス
最小値検出回路
絶対値
逆量子化
量子化
係数データ
バイナリーサーチ後の量子化インデックス
量子化インデックス
量子化インデックス＋1
量子化インデックス＋2
量子化インデックス＋n

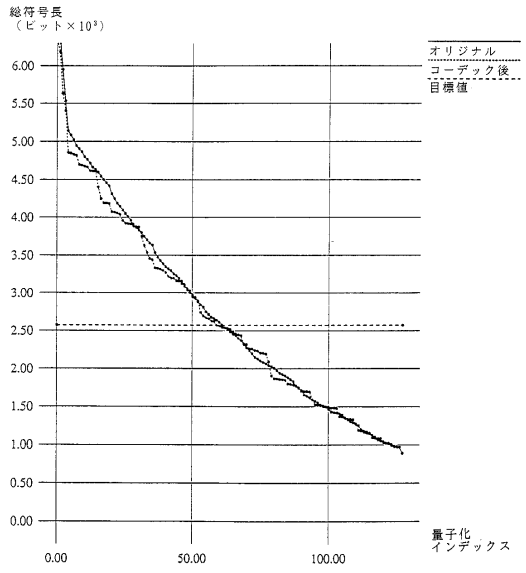
【図２】


シャッフリング
DCT
量子化コントロール
量子化器
量子化インデックス
VLCエンコーダ
バックアリング
外符号エンコーダ
内符号エンコーダ
変調器
外符号デコーダ
内符号デコーダ
VLCデコーダ
逆量子化器
逆DCT
デシャッフリング
ロンシール

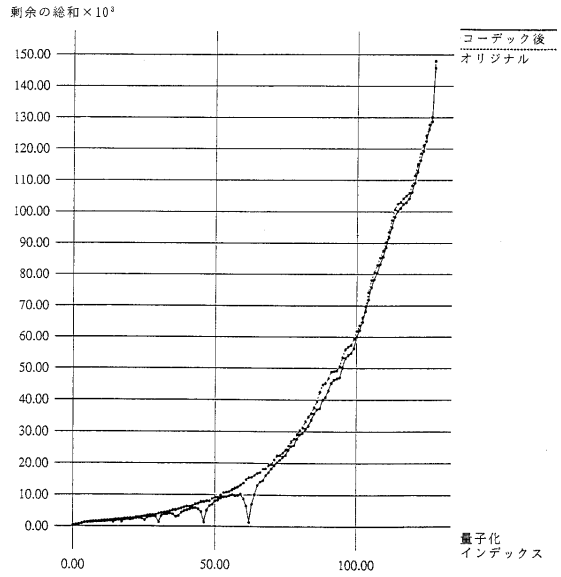
【図３】


総符号長
（総ビット長）
可変長
目標値
量子化
インデックス
0.00
5.00
10.00
15.00

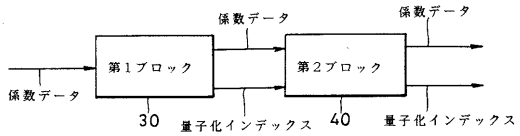
【図４】


総符号長
（ビット×10³）
オリジナル
コーデック後
目標値
量子化
インデックス
0.00
50.00
100.00

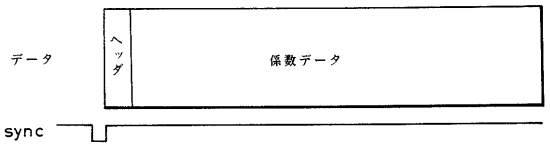
【図５】


剰余の総和×10³
コーデック後
オリジナル
150.00
140.00
130.00
120.00
110.00
100.00
90.00
80.00
70.00
60.00
50.00
40.00
30.00
20.00
10.00
0.00
0.00
50.00
100.00
量子化
インデックス

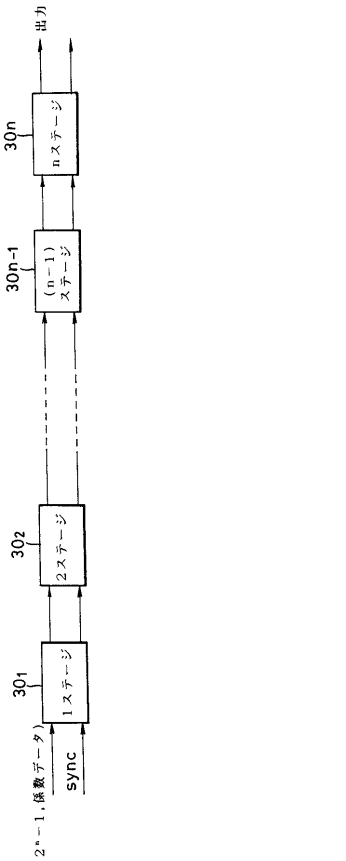
【図６】


係数データ
第１ブロック
係数データ
第２ブロック
係数データ
30
量子化インデックス
40
量子化インデックス

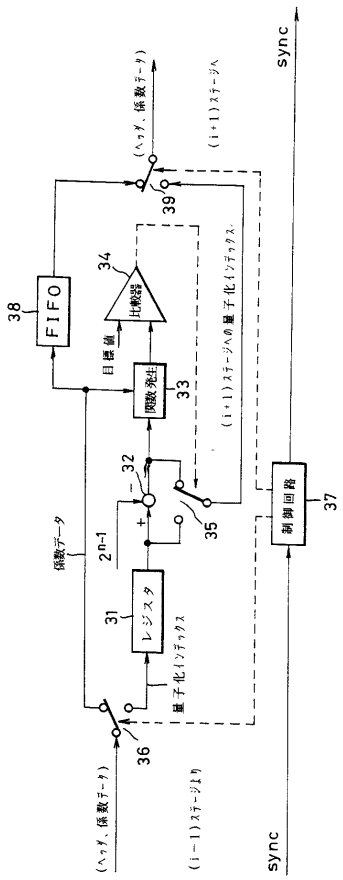
【図７】


データ
ヘッダ
係数データ
sync

【図８】


出力
30n
nステージ
30n-1
(n−1)ステージ
30₂
2ステージ
30₁
1ステージ
(2ⁿ−1,係数データ)
sync

【図９】


sync
(ヘッダ,係数データ)
(i+1)ステージへ
39
34
38
FIFO
比較器
目標値
関数発生
33
(i+1)ステージへの量子化インデックス
32
35
37
制御回路
係数データ
2ⁿ-1
31
レジスタ
量子化インデックス
36
(ヘッダ,係数データ)
(i−1)ステージより
sync