

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2017-199928

(P2017-199928A)

(43) 公開日 平成29年11月2日(2017.11.2)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 29/872 (2006.01)	HO 1 L 29/86 3 O 1 D	4 M 1 O 4
HO 1 L 29/24 (2006.01)	HO 1 L 29/86 3 O 1 E	
HO 1 L 21/28 (2006.01)	HO 1 L 29/24	
HO 1 L 29/47 (2006.01)	HO 1 L 21/28 3 O 1 B	
	HO 1 L 29/48 M	
審査請求 有 請求項の数 6 O L (全 13 頁) 最終頁に続く		

(21) 出願番号 特願2017-133649 (P2017-133649)  
 (22) 出願日 平成29年7月7日(2017.7.7)  
 (62) 分割の表示 特願2015-206884 (P2015-206884)の分割  
 原出願日 平成23年11月9日(2011.11.9)

(出願人による申告)平成23年度、独立行政法人新エネルギー・産業技術総合開発機構「省エネルギー革新技術開発／挑戦研究(事前研究一体型)／超高耐圧酸化ガリウムパワーデバイスの研究開発」委託研究、産業技術力強化法第19条の適用を受ける特許出願

(71) 出願人 390005223  
 株式会社タムラ製作所  
 東京都練馬区東大泉1丁目19番43号  
 (74) 代理人 110002583  
 特許業務法人平田国際特許事務所  
 (72) 発明者 滝沢 勝  
 東京都練馬区東大泉1丁目19番43号  
 株式会社タムラ製作所内  
 (72) 発明者 倉又 朗人  
 東京都練馬区東大泉1丁目19番43号  
 株式会社タムラ製作所内

Fターム(参考) 4M104 AA03 BB05 BB06 BB07 BB13  
 BB14 BB16 CC01 CC03 DD34  
 DD35 DD37 GG03

(54) 【発明の名称】 ショットキーバリアダイオード

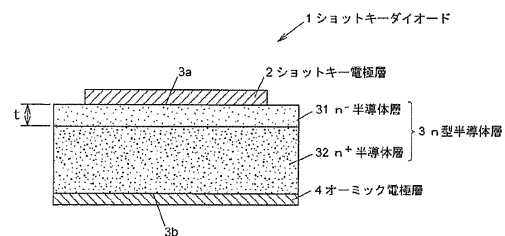
(57) 【要約】

【課題】 逆方向耐圧を大きくしても順方向電圧の増大、オーミック電極層とのコンタクト抵抗の増大を抑制することが可能なショットキーバリアダイオードを提供する。

【解決手段】 逆方向耐圧を定める第1のキャリア濃度を有した、 $\text{-Ga}_2\text{O}_3$ 系単結晶よりなる第1のn型半導体層と、順方向電圧を定める、前記第1のキャリア濃度よりも高い第2のキャリア濃度を有した、 $\text{-Ga}_2\text{O}_3$ 系単結晶よりなる第2のn型半導体層と、前記第1のn型半導体層の、前記第2のn型半導体層と反対側の表面に設けられたショットキー電極と、前記第2のn型半導体層の、前記第1のn型半導体層と反対側の表面に設けられたオーミック電極と、を含むショットキーバリアダイオード。

【選択図】 図1

図1



## 【特許請求の範囲】

## 【請求項 1】

逆方向耐圧を定める第 1 のキャリア濃度を有した、 $\text{-Ga}_2\text{O}_3$ 系単結晶よりなる第 1 の n 型半導体層と、  
 順方向電圧を定める、前記第 1 のキャリア濃度よりも高い第 2 のキャリア濃度を有した、  
 $\text{-Ga}_2\text{O}_3$ 系単結晶よりなる第 2 の n 型半導体層と、  
 前記第 1 の n 型半導体層の、前記第 2 の n 型半導体層と反対側の表面に設けられたショットキー電極と、  
 前記第 2 の n 型半導体層の、前記第 1 の n 型半導体層と反対側の表面に設けられたオーミック電極と、  
 を含むショットキーバリアダイオード。

10

## 【請求項 2】

前記第 1 の n 型半導体層は、前記第 1 のキャリア濃度によって定まる空乏層の厚さより大きい厚さを有する請求項 1 に記載のショットキーバリアダイオード。

## 【請求項 3】

前記第 1 の n 型半導体層の前記第 1 のキャリア濃度は、 $1 \times 10^{18} / \text{cm}^3$  以下である請求項 1 に記載のショットキーバリアダイオード。

## 【請求項 4】

前記第 1 の n 型半導体層の前記第 1 のキャリア濃度は、 $1 \times 10^{17} / \text{cm}^3$  以下である請求項 1 に記載のショットキーバリアダイオード。

20

## 【請求項 5】

前記第 1 の n 型半導体層の前記第 1 のキャリア濃度は、 $1 \times 10^{16} / \text{cm}^3$  以下である請求項 1 に記載のショットキーバリアダイオード。

## 【請求項 6】

前記第 2 の n 型半導体層の前記第 2 のキャリア濃度は、 $1 \times 10^{18} / \text{cm}^3$  以上である請求項 1 に記載のショットキーバリアダイオード。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、金属と半導体とをショットキー接触させてなるショットキーバリアダイオードに関する。

30

## 【背景技術】

## 【0002】

従来、例えばインバータ回路等に用いられる高耐圧ダイオードとして、SiC を用いたショットキーバリアダイオードが知られている（例えば、特許文献 1 参照）。ショットキーバリアダイオードは、同程度の電流容量の PN 接合ダイオードに比べると、一般的に順方向電圧（VF）が小さく、逆回復時間（trr）も短くスイッチング特性に優れている。しかし、高耐圧化と高効率化の要求は強く、さらなる高耐圧化と順方向電圧の低減が求められている。

## 【先行技術文献】

40

## 【特許文献】

## 【0003】

【特許文献 1】特開 2006 - 253521 号公報

## 【発明の概要】

## 【発明が解決しようとする課題】

## 【0004】

一般に、ショットキーバリアダイオードにおいては、順方向電圧（VF）と、逆バイアス電圧を印加したときの逆方向耐圧（VRM）とはトレードオフの関係がある。これは、逆方向耐圧（VRM）を高くするためにはキャリア濃度を低くする必要があり、キャリア濃度が低くなると電気抵抗が増大して順方向電圧（VF）が大きくなるためである。また

50

、キャリア濃度を低くするとオーミック電極層とのコンタクト抵抗が増大して順方向電圧（VF）が大きくなる課題がある。

【0005】

そこで、本発明の目的は、逆方向耐圧を大きくしても順方向電圧の増大、オーミック電極層とのコンタクト抵抗の増大を抑制することが可能なショットキーバリアダイオードを提供することにある。

【課題を解決するための手段】

【0006】

上記目的を達成するため、本発明は、以下の[1]～[6]のショットキーバリアダイオードを提供する。

10

【0007】

[1] 逆方向耐圧を定める第1のキャリア濃度を有した、 $\text{Ga}_2\text{O}_3$ 系単結晶よりなる第1のn型半導体層と、順方向電圧を定める、前記第1のキャリア濃度よりも高い第2のキャリア濃度を有した、 $\text{Ga}_2\text{O}_3$ 系単結晶よりなる第2のn型半導体層と、前記第1のn型半導体層の、前記第2のn型半導体層と反対側の表面に設けられたショットキー電極と、前記第2のn型半導体層の、前記第1のn型半導体層と反対側の表面に設けられたオーミック電極と、を含むショットキーバリアダイオード。

【0008】

[2] 前記第1のn型半導体層は、前記第1のキャリア濃度によって定まる空乏層の厚さより大きい厚さを有する前記[1]に記載のショットキーバリアダイオード。

20

【0009】

[3] 前記第1のn型半導体層の前記第1のキャリア濃度は、 $1 \times 10^{18} / \text{cm}^3$ 以下である前記[1]に記載のショットキーバリアダイオード。

【0010】

[4] 前記第1のn型半導体層の前記第1のキャリア濃度は、 $1 \times 10^{17} / \text{cm}^3$ 以下である前記[1]に記載のショットキーバリアダイオード。

【0011】

[5] 前記第1のn型半導体層の前記第1のキャリア濃度は、 $1 \times 10^{16} / \text{cm}^3$ 以下である前記[1]に記載のショットキーバリアダイオード。

【0012】

[6] 前記第2のn型半導体層の前記第2のキャリア濃度は、 $1 \times 10^{18} / \text{cm}^3$ 以上である前記[1]に記載のショットキーバリアダイオード。

30

【発明の効果】

【0013】

本発明によれば、ショットキーバリアダイオードの逆方向耐圧を大きくしても順方向電圧の増大及びオーミック電極層とのコンタクト抵抗の増大を抑制することが可能となる。

【図面の簡単な説明】

【0014】

【図1】図1は、本発明の実施の形態に係るショットキーダイオードの構成例を示す断面図である。

40

【図2】図2(a)から(d)は、半導体材料としてSi及びSiCを用いた場合と $\text{Ga}_2\text{O}_3$ を用いた場合について、n<sup>-</sup>半導体層及びn<sup>+</sup>半導体の電子キャリア濃度、抵抗率、厚み、及び電流密度等を示す比較表である。

【図3】図3は、本発明の実施の形態に係るショットキーダイオードにけるエネルギーバンドを例示する模式図である。

【図4】図4は、比較例に係るショットキーダイオードの構成例を示す断面図である。

【図5】図5は、実施例に係るショットキーダイオード、及び比較例に係るショットキーダイオードの電圧-電流密度特性を示すグラフである。

【図6】図6は、本発明の実施の形態の第1の変形例に係るショットキーダイオードを示し、(a)は平面図、(b)は(a)のA-A断面図である。

50

【図7】図7は、本発明の実施の形態の第2の変形例に係るショットキーダイオードを示し、(a)は平面図、(b)は(a)のA-A断面図である。

【図8】図8は、本発明の実施の形態の第3の変形例に係るショットキーダイオードを示し、(a)は平面図、(b)は(a)のA-A断面図である。

【発明を実施するための形態】

【0015】

以下、本発明に係るショットキーバリアダイオード(以下、「ショットキーダイオード」という。)の実施の形態について、図面を参照しながら説明する。

【0016】

図1は、本実施の形態によるショットキーダイオード1の断面構成を模式的に示す図である。ショットキーダイオード1は、n型の導電性を有するGa<sub>2</sub>O<sub>3</sub>系化合物半導体からなるn型半導体層3と、n型半導体層3の第1の主表面3aにショットキー接触するショットキー電極層2と、n型半導体層3の第1の主表面3aとは反対側の第2の主表面3bにオーミック接触するオーミック電極層4とを備えている。なお、n型半導体層3の第1の主表面3a側には、ショットキー電極層2を最下層に含む積層膜を設けてもよい。また、n型半導体層3の第2の主表面3b側には、オーミック電極層4を最下層に含む積層膜を設けてもよい。

10

【0017】

n型半導体層3は、Ga<sub>2</sub>O<sub>3</sub>を基本とするが、Cu、Ag、Zn、Cd、Al、In、Si、GeおよびSnからなる群から選ばれる1種以上を添加したGaを主成分とした酸化物で構成してもよい。より具体的には、例えば(A<sub>1-x-y</sub>In<sub>y</sub>Ga<sub>(1-x-y)</sub>)<sub>2</sub>O<sub>3</sub>(ただし、0 < x < 1、0 < y < 1、0 < x + y < 1)で表わされるガリウム酸化物を用いることができる。

20

【0018】

また、n型半導体層3は、第1の半導体層としての低電子キャリア濃度のn<sup>-</sup>半導体層31と、このn<sup>-</sup>半導体層31よりも高い電子キャリア濃度を有する第2の半導体層としての高電子キャリア濃度のn<sup>+</sup>半導体層32とを備えている。低電子キャリア濃度のn<sup>-</sup>半導体層31は、n型半導体層3のうちショットキー電極層2に対しショットキー接触する側に形成されている。

【0019】

このn型半導体層3は、例えばMBE(Molecular Beam Epitaxy)法により、真空槽内にGa蒸気と酸素系ガスを供給して、Ga<sub>2</sub>O<sub>3</sub>基板上にGa<sub>2</sub>O<sub>3</sub>単結晶をエピタキシャル結晶成長させて形成することができる。また、低電子キャリア濃度の制御性を高める為にはGa原料の純度は6N以上が望ましい。このGa<sub>2</sub>O<sub>3</sub>基板がn<sup>+</sup>半導体層32に該当し、その上に形成されたエピタキシャル層がn<sup>-</sup>半導体層31に該当する。

30

【0020】

Ga<sub>2</sub>O<sub>3</sub>基板は、例えばEFG(Edge-defined Film-fed Growth)法により作製することができる。この場合、Ga<sub>2</sub>O<sub>3</sub>基板の電子キャリア濃度(n<sup>+</sup>半導体層32の電子キャリア濃度)は、基板作製時に生じる酸素欠陥やSi等のドーパントの量によって定まる。また、ドーパントは結晶成長中のドーパントの取り込み量が安定しているSiが好ましい。Siをドーパントにすることで電子キャリア濃度の制御性が高まる。また、n<sup>-</sup>半導体層31の電子キャリア濃度は、例えばエピタキシャル結晶成長中におけるSiやSn等のIV族のドーパントの供給量又は酸素欠陥を制御することで調節することができる。さらに、Gaとの置換を考えた場合イオン半径の近いSnの方が好ましい。

40

【0021】

本実施の形態のショットキーダイオード1にあつては、n<sup>-</sup>半導体層31の電子キャリア濃度Ndが例えば10<sup>16</sup>cm<sup>-3</sup>であるが、この電子キャリア濃度Ndは10<sup>18</sup>cm<sup>-3</sup>よりも低い範囲で設定することができる。また、電子キャリア濃度Ndは、10<sup>17</sup>cm<sup>-3</sup>よりも低い値に設定すると好適である。またさらに、n<sup>-</sup>半導体層31は、電

50

子キャリア濃度が比較的低い $n^-$ 層、及びこの $n^-$ 層と $n^+$ 半導体層32との間の電子キャリア濃度を有する $n$ 層によって構成してもよい。この $n^-$ 半導体層31の電子キャリア濃度 $N_d$ は、ショットキーダイオード1に求められる逆方向耐圧 $V_{RM}$ と、 $Ga_2O_3$ の電界破壊強度 $E_m$ とに基づいて設定することができる。

【0022】

ここで、電界破壊強度 $E_m$ は、 $Ga_2O_3$ に固有の値であり、従来の $n$ 型半導体材料として用いられる $Si$ や $SiC$ の電界破壊強度と比べると、 $Ga_2O_3$ の電界破壊強度 $E_m$ の方が大きいことが本発明者らによって確認されている。

【0023】

一般に、ショットキーダイオードの逆方向耐圧は、電界破壊強度の二乗に比例し、電子キャリア濃度に反比例する。従って、電界破壊強度が大きくなれば電子キャリア濃度が同じであっても逆方向耐圧が大きくなる。また、同じ逆方向耐圧であれば、電界破壊強度が大きくなることにより、電子キャリア濃度を高くすることができる。電子キャリア濃度が高くなれば、電気抵抗が小さくなり、順方向電圧( $V_F$ )が小さくなる。

10

【0024】

図2は、半導体材料として $Si$ 又は $SiC$ を用いた場合と $Ga_2O_3$ を用いた場合について、 $n^-$ 半導体層(エピタキシャル層)及び $n^+$ 半導体層(基板)の電子キャリア濃度、抵抗率、厚み、及び電流密度を $200 A/cm^2$ とした場合における電圧降下の関係の一例を示す表であり、(a)は $Si$ 及び $Ga_2O_3$ を用いて逆方向耐圧を $100 V$ とした場合の比較表、(b)は $SiC$ 及び $Ga_2O_3$ を用いて逆方向耐圧を $600 V$ とした場合の比較表、(c)は $SiC$ 及び $Ga_2O_3$ を用いて逆方向耐圧を $1000 V$ ( $1 kV$ )とした場合の比較表、(b)は $SiC$ 及び $Ga_2O_3$ を用いて逆方向耐圧を $10000 V$ ( $10 kV$ )とした場合の比較表である。

20

【0025】

図2(a)に示すように、逆方向耐圧を $100 V$ に設定した場合、 $n^-$ 半導体層の電子キャリア濃度及び厚みが、 $Si$ では $2.47 \times 10^{15} cm^{-3}$ 、 $7.5 \mu m$ になるのに対し、本実施の形態に係る $Ga_2O_3$ では $8.29 \times 10^{17} cm^{-3}$ 、 $0.402 \mu m$ となる。これにより、 $n^-$ 半導体層における電圧降下が、 $Si$ の場合には $0.1955 V$ となるのに対し、 $Ga_2O_3$ の場合には $0.0005 V$ となる。この結果、 $n^-$ 半導体層及び $n^+$ 半導体層を含めたトータルの電圧降下が、 $Si$ の場合には $0.2226 V$ 、 $Ga_2O_3$ の場合には $0.0811 V$ となり、電圧降下を約 $64\%$ 低減することができる。

30

【0026】

また、図2(b)に示すように、逆方向耐圧を $600 V$ に設定した場合、 $n^-$ 半導体層の電子キャリア濃度及び厚みが、 $SiC$ では $2.16 \times 10^{16} cm^{-3}$ 、 $5.46 \mu m$ になるのに対し、本実施の形態に係る $Ga_2O_3$ では $1.66 \times 10^{17} cm^{-3}$ 、 $2.0 \mu m$ となる。これにより、 $n^-$ 半導体層における電圧降下が $SiC$ の場合には $0.0345 V$ となるのに対し、 $Ga_2O_3$ の場合には $0.0107 V$ となる。この結果、 $n^-$ 半導体層及び $n^+$ 半導体層を含めたトータルの電圧降下が、 $SiC$ の場合には $0.0546 V$ 、 $Ga_2O_3$ の場合には $0.0376 V$ となり、電圧降下を約 $31\%$ 低減することができる。

40

【0027】

また、図2(c)に示すように、逆方向耐圧を $1000 V$ に設定した場合、 $n^-$ 半導体層の電子キャリア濃度及び厚みが、 $SiC$ では $1.30 \times 10^{16} cm^{-3}$ 、 $9.1 \mu m$ になるのに対し、本実施の形態に係る $Ga_2O_3$ では $9.95 \times 10^{16} cm^{-3}$ 、 $3.3 \mu m$ となる。これにより、 $n^-$ 半導体層における電圧降下が、 $SiC$ の場合には $0.0914 V$ となるのに対し、 $Ga_2O_3$ の場合には $0.0296 V$ となる。この結果、 $n^-$ 半導体層及び $n^+$ 半導体層を含めたトータルの電圧降下が、 $SiC$ の場合には $0.1115 V$ 、 $Ga_2O_3$ の場合には $0.0565 V$ となり、電圧降下を約 $49\%$ 低減することができる。

【0028】

50

また、図2(d)に示すように、逆方向耐圧を10000Vに設定した場合、n<sup>-</sup>半導体層の電子キャリア濃度及び厚みが、SiCでは $1.30 \times 10^{15} \text{ cm}^{-3}$ 、90.9 $\mu\text{m}$ になるのに対し、本実施の形態に係るGa<sub>2</sub>O<sub>3</sub>では、 $9.95 \times 10^{15} \text{ cm}^{-3}$ 、33.3 $\mu\text{m}$ となる。これにより、n<sup>-</sup>半導体層における電圧降下が、SiCの場合には8.118Vとなるのに対し、Ga<sub>2</sub>O<sub>3</sub>の場合には2.9449Vとなる。この結果、n<sup>-</sup>半導体層及びn<sup>+</sup>半導体層を含めたトータルの電圧降下が、SiCの場合には8.1319V、Ga<sub>2</sub>O<sub>3</sub>の場合には2.9718Vとなり、電圧降下を約63%低減することができる。

【0029】

図1に示すショットキー電極層2は、例えばEB(Electron Beam)蒸着法、真空蒸着法、またはスパッタリング法により、n型半導体層3(n<sup>-</sup>半導体層31)の第1の主表面3aに成膜される。ショットキー電極層2の材料は、n<sup>-</sup>半導体層31を構成するGa<sub>2</sub>O<sub>3</sub>に対しショットキー接触可能な金属が選択される。本実施の形態では、Ptがショットキー電極層2としてn型半導体層3に成膜されている。

10

【0030】

一般に半導体と金属との間で整流作用が生じるショットキー接触を可能とするためには、半導体の電子親和力と電極となる金属の仕事関数 $\phi_m$ との関係が $\chi < \phi_m$ でなければならない。この関係を満たす金属としては、本実施の形態に係るPt以外にV, Mo, Ni, Pd等がある。

【0031】

オーミック電極層4は、n型半導体層3(n<sup>+</sup>半導体層32)の第2の主表面3bに真空蒸着法またはスパッタリング法により成膜される。オーミック電極層4の材料としては、例えばTiが選択される。なお、Ga<sub>2</sub>O<sub>3</sub>の電子親和力よりも仕事関数 $\phi_m$ が小さい金属であれば、オーミック電極層4の材料として他の元素を用いてもよい。

20

【0032】

図3は、ショットキー接触部分のエネルギーバンドを示す模式図である。ここで、qは単電子の電荷、 $B_n$ はショットキー障壁、 $\phi_d$ は電位障壁(内部電位)である。

【0033】

この図3に示すように、n<sup>-</sup>半導体層31の厚みtは、逆方向耐圧VRMの逆方向電圧を印加した場合の空乏層幅Wに対応し、空乏層幅Wよりも大きく作成されている。ただし、理想的には空乏層幅Wとn<sup>-</sup>半導体層31の厚みtとが一致することが最も望ましい。n<sup>-</sup>半導体層31の厚みtが空乏層幅Wよりも大きいと、その分、n<sup>-</sup>半導体層31における電気抵抗が大きくなるからである。

30

【0034】

ここで、ショットキーダイオード1の空乏層幅Wは、下記の式(1)で表せるように、n<sup>-</sup>半導体層31の電子キャリア濃度Ndに依存する。ここで、 $\epsilon$ はGa<sub>2</sub>O<sub>3</sub>の誘電率である。つまり、上述の逆方向耐圧VRM及び電子キャリア濃度Ndが定めれば、空乏層幅Wを求めることができる。そして、この空乏層幅Wを目標にして低電子キャリア濃度のGa<sub>2</sub>O<sub>3</sub>のエピタキシャル成長の厚さが空乏層幅W以上となるように(t>W)、n<sup>-</sup>半導体層31を形成する。

40

【0035】

【数1】

$$W = \sqrt{\frac{2\epsilon \cdot VRM}{q \cdot Nd}} \quad \dots \text{式(1)}$$

【0036】

n<sup>+</sup>半導体層32の電子キャリア濃度は、ショットキーダイオード1に求められる電気抵抗(順方向オン抵抗)または順方向電圧に応じて必要な濃度に設定される(例えば $10^{18} \text{ cm}^{-3}$ よりも高い値)。また、n<sup>+</sup>半導体層32の電子キャリア濃度はn<sup>-</sup>半導体

50

層 3 1 の電子キャリア濃度よりも 10 倍以上高いことが望ましい。n<sup>+</sup> 半導体層 3 2 の電子キャリア濃度が高い方が、n 型半導体層 3 全体の電気抵抗が小さくなるからである。

【0037】

(ショットキーダイオード 1 の動作)

ショットキーダイオード 1 に対して順方向 (ショットキー電極層 2 側が正電位) に電圧 V を加えると、図 3 に示す  $\phi_d$  が ( $\phi_d - V$ ) となり、n 型半導体層 3 からショットキー電極層 2 へ移動する電子による電流が増大する。これにより、順方向電流がショットキー電極層 2 からオーミック電極層 4 へ流れる。

【0038】

一方、ショットキーダイオード 1 に対して逆方向 (ショットキー電極層 2 側が負電位) の電圧 V を加えると、 $\phi_d$  が ( $\phi_d + V$ ) となり、n 型半導体層 3 からショットキー電極層 2 へ移動する電子による電流はほぼゼロとなる。また、電圧 V に応じて空乏層が n<sup>+</sup> 半導体層 3 2 に向かって広がる。ただし、n<sup>-</sup> 半導体層 3 1 の厚み t は、上記の式 (1) に基づいて求められる空乏層幅 W よりも大きくなるように形成されているので、逆方向耐圧 V<sub>RM</sub> の逆方向電圧を印加しても、空乏層が n<sup>+</sup> 半導体層 3 2 に達することはない。

10

【0039】

(実施の形態の作用効果)

本実施の形態によれば、下記の作用効果がある。

【0040】

本実施の形態のショットキーダイオード 1 では、Ga<sub>2</sub>O<sub>3</sub> 系化合物を n 型半導体層 3 の材料として用いた。この Ga<sub>2</sub>O<sub>3</sub> 系化合物は電界破壊強度が従来のショットキーダイオードの材料として用いられていた Si や SiC に比べて高いので、これら従来の材料を用いた場合よりも逆方向耐圧を高めることができる。

20

【0041】

また、n 型半導体層 3 を低電子キャリア濃度の n<sup>-</sup> 半導体層 3 1 と高電子キャリア濃度の n<sup>+</sup> 半導体層 3 2 とによって構成した。前述のように、Ga<sub>2</sub>O<sub>3</sub> 系化合物は電界破壊強度が高いために逆方向耐圧を高めることができるが、n 型半導体層 3 の全体を高電子キャリア濃度とした場合には、逆方向耐圧が電子キャリア濃度に反比例するという関係から、逆方向耐圧を高める効果に限界が生じる。しかし、本実施の形態では、ショットキー電極層 2 の側に n<sup>-</sup> 半導体層 3 1 を形成したので、逆方向耐圧をより高めることができる。

30

【0042】

また、この n<sup>-</sup> 半導体層 3 1 の厚みは、逆方向耐圧 V<sub>RM</sub> の逆方向電圧を印加した場合の空乏層幅 W よりも厚く形成されているので、逆方向耐圧 V<sub>RM</sub> の逆方向電圧を印加しても空乏層が n<sup>+</sup> 半導体層 3 2 に達することがない。

【0043】

また、n<sup>-</sup> 半導体層 3 1 の電子キャリア濃度を  $10^{17} \text{ cm}^{-3}$  よりも低い範囲に設定すると、1000 V 以上の逆方向耐圧 V<sub>RM</sub> を確保することができる。またさらに、n<sup>-</sup> 半導体層 3 1 の電子キャリア濃度を  $10^{16} \text{ cm}^{-3}$  よりも低い範囲に設定すると、10000 V 以上の逆方向耐圧 V<sub>RM</sub> を確保することができる。そして、n<sup>+</sup> 半導体層 3 2 の電子キャリア濃度を  $10^{18} \text{ cm}^{-3}$  以上に設定することで、n 型半導体層 3 全体の電気抵抗を抑制することができ、さらにオーミック電極層 4 とのコンタクト抵抗の増大を抑制することができる。これにより、ショットキーダイオード 1 の順方向電圧を小さくできる。

40

【実施例 1】

【0044】

次に、本発明のより具体的な実施例について説明する。

【0045】

本実施例では、FZ (Floating Zone) 法により作製した厚さ 600 μm の Ga<sub>2</sub>O<sub>3</sub> 基板を n<sup>+</sup> 半導体層 3 2 として用いた。この Ga<sub>2</sub>O<sub>3</sub> 基板には、ドーパントとして Si をドーブし、電子キャリア濃度を  $1 \times 10^{19} \text{ cm}^{-3}$  とした。また、基板の面

50

方位は(010)とした。基板の面方位について特に限定されないが、(100)面から50°以上90°以下の角度だけ回転させた面であることが好ましい。例えば、(010)面、(001)面、(-201)面、(101)面、及び(310)面が存在する。こうすることで、エピタキシャル成長させるときに基板からの再蒸発を抑えることができ成長速度を高めることが出来る。また、基板面方位を(010)面から37.5°以下の角度だけ回転させた面であってもよい。この場合n<sup>+</sup>半導体層32とn<sup>-</sup>半導体層31との界面を急峻にすることが出来ると共に、n<sup>-</sup>半導体層31の厚みを高精度に制御することが出来る。

#### 【0046】

n<sup>-</sup>半導体層31は、上記のGa<sub>2</sub>O<sub>3</sub>基板(n<sup>+</sup>半導体層32)上にMBE法によって厚さ1.4μmのGa<sub>2</sub>O<sub>3</sub>単結晶をエピタキシャル成長させて形成した。ドーパントとしてはSnを用い、電子キャリア濃度を4×10<sup>16</sup>cm<sup>-3</sup>とした。

#### 【0047】

ショットキー電極層2は、n<sup>-</sup>半導体層31にショットキー接触する厚さ30nmのPtと、このPtの上に形成された厚さ170nmのAuとの2層構造とした。

#### 【0048】

オーミック電極層4は、n<sup>+</sup>半導体層32にオーミック接触する厚さ100nmのTiと、このTiの上に形成された厚さ100nmのAuとの2層構造とした。

#### 【0049】

(比較例)

図4は、比較例として示すショットキーダイオード10の断面構成を模式的に示す図である。このショットキーダイオード10は、EFG法により作製した厚さ400μmのGa<sub>2</sub>O<sub>3</sub>基板をn<sup>-</sup>半導体層33として用いた単層構造であり、このn<sup>-</sup>半導体層33の一方の主面33aにショットキー電極層2を形成し、他方の主面33bにオーミック電極層4を形成した。ショットキー電極層2及びオーミック電極層4の構成は、上記の実施例と共通の構成とした。また、n<sup>-</sup>半導体層33は、厚さを400μmとし、ノンドープかつ窒素雰囲気熱処理を行わないことで、電子キャリア濃度を8×10<sup>16</sup>cm<sup>-3</sup>とした。

#### 【0050】

図5は、上記のように構成された本発明の実施例に係るショットキーダイオード1、及び比較例に係るショットキーダイオード10の電圧-電流密度特性を示すグラフである。この図に示すように、ショットキーダイオード1では、正方向電圧を印加した際に電流密度が急峻に立ち上がるのに対し、ショットキーダイオード10では、ショットキーダイオード1に比較して、電流密度の立ち上がりが緩やかになっている。

#### 【0051】

このことは、ショットキーダイオード1において半導体層3をn<sup>-</sup>半導体層31及びn<sup>+</sup>半導体層32からなる複層構造とし、n<sup>+</sup>半導体層32の電気抵抗を下げたことにより、順方向電圧を小さくできたことを示している。また、オーミック電極4に接触するn<sup>+</sup>半導体層32の電子キャリア濃度を高くすることにより、オーミック電極4と半導体層3との間の接触抵抗が下がることも、順方向電圧を小さくすることに寄与していると考えられる。

#### 【0052】

(ショットキーダイオードの変形例)

次に、本発明の実施の形態に係るショットキーダイオードの構造の3つの変形例を図6~8を参照して説明する。これらの変形例において、n<sup>-</sup>半導体層31及びn<sup>+</sup>半導体層32のキャリア濃度及び厚み等の諸元は、上記説明したものと同様に設定することができる。

#### 【0053】

(変形例1)

図6は、本発明の実施の形態の第1の変形例に係るショットキーダイオード1Aを示し

10

20

30

40

50

、(a)は平面図、(b)は(a)のA-A断面図である。

【0054】

ショットキーダイオード1Aは、平面視において四角形状であり、その中心部に同じく四角形状のショットキー電極層2が形成されている。また、ショットキーダイオード1Aは、n型半導体層3を備え、n型半導体層3は、低電子キャリア濃度のn<sup>-</sup>半導体層31と、このn<sup>-</sup>半導体層31よりも高い電子キャリア濃度を有する高電子キャリア濃度のn<sup>+</sup>半導体層32とを備えている。低電子キャリア濃度のn<sup>-</sup>半導体層31は、n型半導体層3のうちショットキー電極層2に対しショットキー接触する側に形成されている。n<sup>+</sup>半導体層32のn<sup>-</sup>半導体層31とは反対側の面には、オーミック電極4が形成されている。

10

【0055】

n<sup>-</sup>半導体層31は、n<sup>+</sup>半導体層32とは反対側に形成された平坦な上面31aと、上面31aの外縁からn<sup>+</sup>半導体層32に向かって広がるように傾斜して形成された側面31bとを有するメサ構造を有している。側面31bの外側には、側面31bを囲むように、上面31aと平行な下面31cが形成されている。ショットキー電極層2は、側面31bとの間に所定の間隔を設けて上面31aに形成されている。

【0056】

ショットキー電極層2の周縁部から下面31cの側面31b側の一部までの間の領域には、PV(パッシベーション)膜6が形成されている。このPV膜6は、ショットキー電極層2の周縁部、ショットキー電極層2の外側におけるn<sup>+</sup>半導体層32の上面31a、側面31b、及び下面31cの側面31b側の一部を覆うように形成されている。

20

【0057】

このショットキーダイオード1Aによれば、n<sup>-</sup>半導体層31のメサ構造による電界緩和効果により、ショットキー電極層2の端部への電界集中が緩和されるので、ショットキー電極層2の端部への電界集中によって逆方向耐圧が下がることが抑制される。

【0058】

(変形例2)

図7は、本発明の実施の形態の第2の変形例に係るショットキーダイオード1Bを示し、(a)は平面図、(b)は(a)のA-A断面図である。

【0059】

ショットキーダイオード1Bは、n<sup>-</sup>半導体層31の一部に抵抗層310が形成されている構成がショットキーダイオード1Aと異なり、その他の構成はショットキーダイオード1Aと同じである。抵抗層310は、n<sup>-</sup>半導体層31の上面31a側におけるショットキー電極層2の周縁部に接する部分から、側面31bにかけて形成されている。この抵抗層310は、n<sup>+</sup>半導体層32上にn<sup>-</sup>半導体層31を形成した後、例えば、酸素雰囲気中でのアニール処理により形成することができる。また、抵抗層310に替えて、この領域をP型層としてもよい。

30

【0060】

このショットキーダイオード1Aによれば、n<sup>-</sup>半導体層31のメサ構造による電界緩和効果に加え、抵抗層310又はP型層による電界緩和効果によって、ショットキー電極層2の端部への電界集中がさらに緩和されるので、ショットキー電極層2の端部への電界集中によって逆方向耐圧が下がることがさらに抑制される。

40

【0061】

(変形例3)

図8は、本発明の実施の形態の第3の変形例に係るショットキーダイオード1Cを示し、(a)は平面図、(b)は(a)のA-A断面図である。

【0062】

ショットキーダイオード1Cは、平面視において四角形状であり、n<sup>-</sup>半導体層31とn<sup>+</sup>半導体層32とからなるn型半導体層3を備えている。n<sup>-</sup>半導体層31の上面31aには、その周縁部にPV膜6が形成されている。また、n<sup>-</sup>半導体層31の上面31a

50

の中心部には、ショットキー電極層 2 が形成されている。ショットキー電極層 2 は、その周縁部における一部の領域が P V 膜 6 を覆うように形成されている。

【 0 0 6 3 】

$n^-$  半導体層 3 1 の上面 3 1 a 側におけるショットキー電極層 2 と P V 膜 6 との境界を含む領域には、抵抗層 3 1 0 が形成されている。また、抵抗層 3 1 0 に替えて、この領域を P 型層からなるガードリング構造としてもよい。さらに、抵抗層 3 1 0 と P V 膜 6 について、抵抗層 3 1 0 の無い P V 膜 6 のみの構造としてもよい。

【 0 0 6 4 】

$n^+$  半導体層 3 2 の  $n^-$  半導体層 3 1 とは反対側の面には、オーミック電極 4 が形成されている。

【 0 0 6 5 】

このショットキーダイオード 1 C によれば、P V 膜 6 の上に形成されたショットキー電極層 2 によるフィールドプレート効果によって、ショットキー電極層 2 の端部への電界集中が緩和されるので、ショットキー電極層 2 の端部への電界集中によって逆方向耐圧が下がることが抑制される。また、抵抗層 3 1 0 を形成した場合には、その電界緩和効果によって、ショットキー電極層 2 の端部への電界集中がさらに緩和されるので、ショットキー電極層 2 の端部への電界集中によって逆方向耐圧が下がることがさらに抑制される。

【 0 0 6 6 】

以上、本発明に好適な実施の形態を複数説明したが、本発明はこれらの実施の形態に限定されるものではなく、その要旨を変更しない範囲内で種々の変形、応用が可能である。例えば、ショットキーダイオード 1 は、上記実施の形態の構成（縦型）以外にも、 $n$  型半導体層 3 の同一面側にショットキー電極層 2 及びオーミック電極層 4 を蒸着した横型であってもよい。

【 符号の説明 】

【 0 0 6 7 】

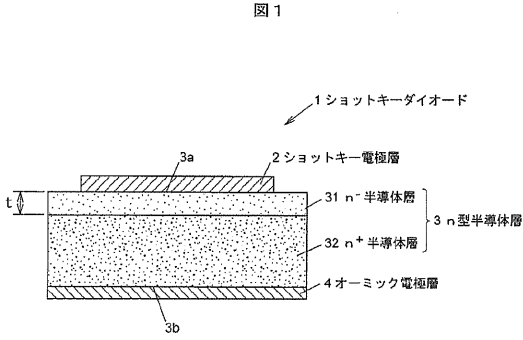
1, 1 A, 1 B, 1 C ... ショットキーダイオード、 2 ... ショットキー電極層、 3 ...  $n$  型半導体層、 3 a ... 第 1 の主表面、 3 b ... 第 2 の主表面、 4 ... オーミック電極層、 5 ... 保護電極層、 6 ... P V 膜、 3 1 ...  $n^-$  半導体層、 3 1 a ... 上面、 3 1 b ... 側面、 3 1 c ... 下面、 3 2 ...  $n^+$  半導体層、 3 3 ...  $n^-$  半導体層、 t ...  $n^-$  半導体層の厚み、 W ... 空乏層幅、 B n ... ショットキー障壁、  $d$  ... 電位障壁、  $m$  ... 金属の仕事関数、  $\chi$  ... 電子親和力

10

20

30

【 図 1 】



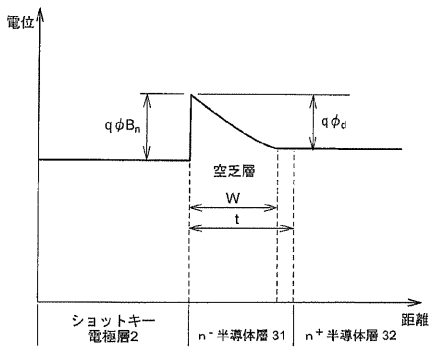
【 図 2 】

図 2

材料	半導体層	電子キャリア濃度 (cm <sup>-3</sup> )	抵抗率 (Ω·cm)	厚み (μm)	電圧降下 (V)	トータル電圧降下 (V) 逆方向耐圧 (V)
Si	n <sup>-</sup> 半導体層	2.47 × 10 <sup>15</sup>	1.3	7.5	0.1955	0.2226
	n <sup>-</sup> 半導体層	1.40 × 10 <sup>19</sup>	0.0045	300	0.0271	
	n <sup>-</sup> 半導体層	8.29 × 10 <sup>17</sup>	0.05	0.402	0.0005	0.0811
	n <sup>+</sup> 半導体層	3.47 × 10 <sup>18</sup>	0.0134	300	0.0306	
SiC	n <sup>-</sup> 半導体層	2.16 × 10 <sup>16</sup>	0.315	5.46	0.0345	0.0546
	n <sup>-</sup> 半導体層	3.47 × 10 <sup>19</sup>	0.01	100	0.0201	
	n <sup>-</sup> 半導体層	1.66 × 10 <sup>17</sup>	0.267	2.0	0.0107	0.0376
	n <sup>+</sup> 半導体層	3.47 × 10 <sup>18</sup>	0.0134	100	0.0265	
Ga <sub>2</sub> O <sub>3</sub>	n <sup>-</sup> 半導体層	1.30 × 10 <sup>16</sup>	0.501	9.1	0.0314	0.1115
	n <sup>-</sup> 半導体層	3.47 × 10 <sup>19</sup>	0.01	100	0.0201	
	n <sup>-</sup> 半導体層	9.95 × 10 <sup>15</sup>	0.444	3.3	0.0296	0.0565
	n <sup>+</sup> 半導体層	3.47 × 10 <sup>18</sup>	0.0134	100	0.0269	
材料	n <sup>-</sup> 半導体層	1.30 × 10 <sup>16</sup>	4.45	80.9	8.1118	10000
	n <sup>-</sup> 半導体層	3.47 × 10 <sup>19</sup>	0.01	100	0.0201	
	n <sup>-</sup> 半導体層	9.95 × 10 <sup>15</sup>	4.41	33.3	2.9449	10000
	n <sup>+</sup> 半導体層	3.47 × 10 <sup>18</sup>	0.0134	100	0.0269	

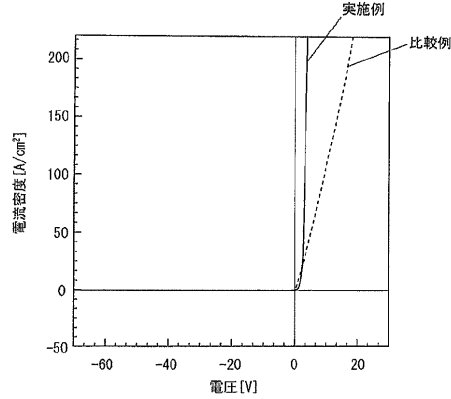
【 図 3 】

図 3



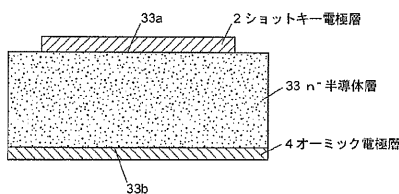
【 図 5 】

図 5

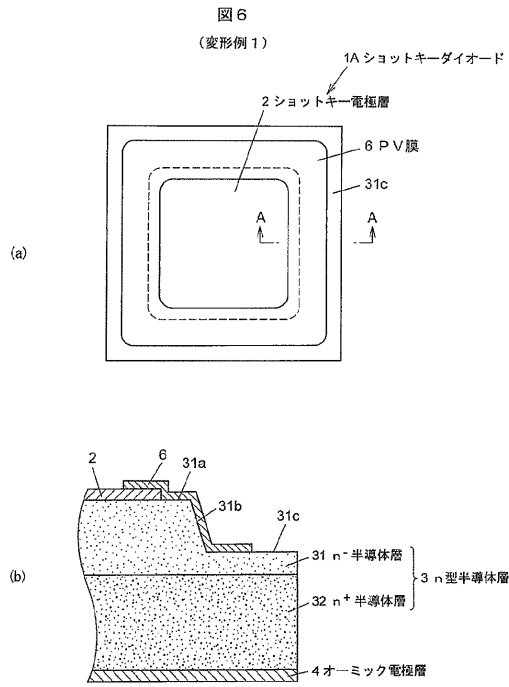


【 図 4 】

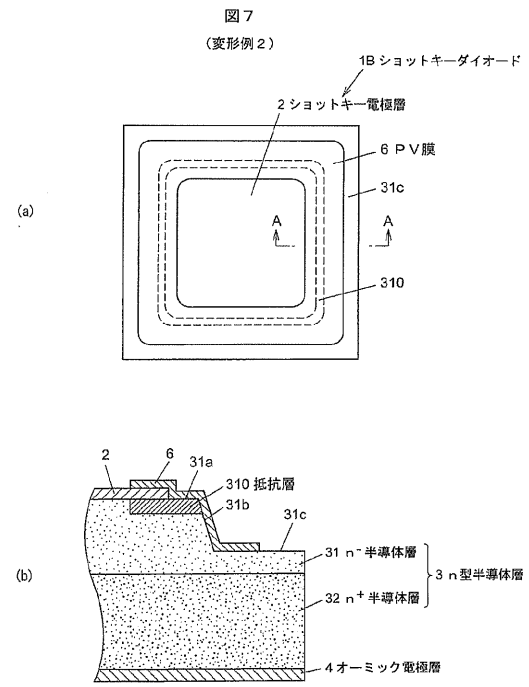
図 4



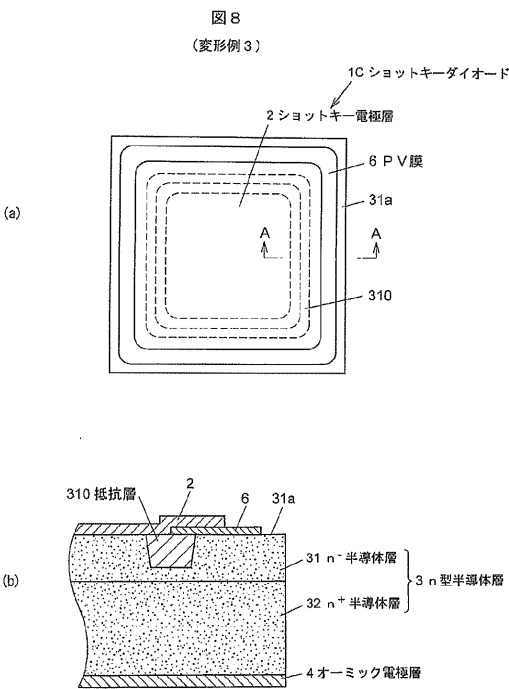
【 図 6 】



【 図 7 】



【 図 8 】



フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

H 0 1 L 29/48

D