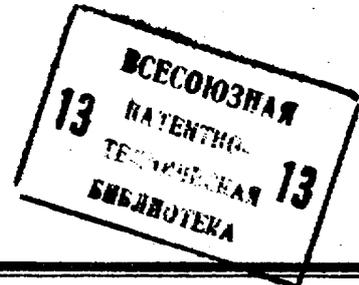




ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР  
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

# ОПИСАНИЕ ИЗОБРЕТЕНИЯ

## К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



(21) 3767023/24-09

(22) 25.05.84

(46) 15.10.85. Бюл. № 38

(72) В.Д.Бабиц и О.П.Лежнюк

(53) 621.376.56(088.8)

(56) Авторское свидетельство СССР  
№ 907832, кл. Н 04 J 1/14, 1980.

Авторское свидетельство СССР  
№ 1053306, кл. Н 04 J 1/14, 1982.

(54) (57) 1. УСТРОЙСТВО синхронизации приемника многочастотных сигналов, содержащее последовательно соединенные генератор тактовых импульсов, первый блок добавления-исключения импульсов, делитель частоты, второй блок добавления-исключения импульсов и кольцевой регистр, последовательно соединенные фильтр нижних частот и аналого-цифровой преобразователь, а также сумматор, и N каналов обработки сигналов, каждый из которых состоит из последовательно соединенных демодулятора, фильтра приема, формирователя прямоугольных импульсов, дифференцирующего блока, селектора отрицательных импульсов и формирователя единичных импульсов, выходы аналого-цифрового преобразователя подсоединены к соответствующим управляющим входам первого блока добавления-исключения импульсов, причем объединенные входы демодуляторов являются входом устройства, а выходы кольцевого регистра являются выходами устройства, о т л и ч а ю щ е е с я тем, что, с целью расширения функциональных возможностей путем обеспечения синхронизации в многоканальных системах связи с многопо-

зиционными сигналами, введены последовательно соединенные первый элемент ИЛИ и RS-триггер, а также второй элемент ИЛИ, M-1 цепей, каждая из которых состоит из последовательно соединенных дополнительного сумматора и порогового блока, дополнительный пороговый блок, формирователь сигнала рассогласования и N цепей, каждая из которых состоит из последовательно соединенных элемента И и дополнительного фильтра нижних частот, а в каждый из каналов обработки сигналов введены последовательно соединенные обнаружитель сигнала и регистр сдвига, при этом выход RS-триггера подсоединен к входу фильтра нижних частот, выход делителя частоты подсоединен к R-входу RS-триггера и объединенным тактовым входам регистров сдвига и обнаружителей сигнала N каналов обработки сигналов, в каждом из которых информационный вход обнаружителя сигнала подсоединен к выходу формирователя прямоугольных импульсов, выходы формирователей единичных импульсов N каналов обработки сигналов подсоединены к входам первого элемента ИЛИ, выходы обнаружителей сигнала и регистров сдвига N каналов обработки сигналов подсоединены к соответствующим входам коммутатора, выходы которого подсоединены к входам сумматора и дополнительных сумматоров, выходы пороговых блоков и дополнительного порогового блока подсоединены к входам второго элемента ИЛИ, выход которого подсоединен к объединенным первым входам элементов И, вторые входы элементов И подклю-

тены к соответствующим выходам кольцевого регистра, выходы дополнительных фильтров нижних частот подсоединены к соответствующим входам формирователя сигнала рассогласования, выходы которого подсоединены к соответствующим управляющим входам второго блока добавления-исключения импульсов, а выход сумматора подсоединен к входу дополнительного порогового блока.

2. Устройство по п. 1, отличающееся тем, что формирователь сигнала рассогласования выполнен в виде дешифратора  $N - 1$  блоков

компараторов, при этом каждый  $j$ -ый блок компараторов ( $j = 1, 2, \dots, N - 1$ ) состоит из  $N - j$  компараторов, выходы которых подсоединены к соответствующим входам дешифратора, прямые входы компараторов каждого  $j$ -го блока компараторов объединены и подсоединены к инвертирующим входам соответствующих компараторов  $j - 1$  блоков компараторов, причем объединенные прямые входы компараторов каждого  $j$ -го блока компараторов являются входами формирователя сигнала рассогласования, а выходы дешифраторов являются выходами формирователя сигнала рассогласования.

1

Изобретение относится к синхронизации многоканальных систем связи с многочастотными составными сигналами вида частотно-временной матрицы для передачи дискретных сообщений по каналам с многолучевым распространением радиоволн и может быть использовано в приемниках дискретных сигналов вида частотно-временной матрицы.

Целью изобретения является расширение функциональных возможностей путем обеспечения синхронизации в многоканальных системах связи с многопозиционными сигналами.

На фиг. 1 представлена структурная электрическая схема устройства синхронизации приемника многочастотных сигналов; на фиг. 2 - структурная электрическая схема формирователя сигнала рассогласования.

Устройство синхронизации приемника многочастотных сигналов содержит  $N$  каналов обработки сигнала 1, первый элемент ИЛИ 2, RS-триггер 3, фильтр 4 нижних частот, аналого-цифровой преобразователь (АЦП) 5, генератор 6 тактовых импульсов, первый блок добавления-исключения импульсов 7, делитель 8 частоты, второй блок добавления-исключения импульсов 9, кольцевой регистр 10, коммутатор 11, сумматор 12,  $M - 1$  дополнительных сумматоров 13,  $M - 1$  пороговых блоков 14, дополнительный пороговый блок 15,

2

второй элемент ИЛИ 16,  $N$  элементов И 17,  $N$  дополнительных фильтров 18 нижних частот, формирователь 19 сигнала рассогласования.

5 Каждый из  $N$  каналов обработки сигнала 1 содержит демодулятор 20, фильтр 21 приема, формирователь 22 прямоугольных импульсов, дифференцирующий блок 23, селектор 24 отрицательных импульсов, формирователь 25 единичных импульсов, обнаружитель сигнала 26, регистр 27 сдвига.

10 Формирователь 19 сигнала рассогласования содержит  $N(N - 1)/2$  компараторов 28 и дешифратор 29.

15 Устройство синхронизации приемника многочастотных сигналов работает следующим образом.

20 На вход устройства синхронизации приемника многочастотных сигналов поступает многочастотный многопозиционный сигнал вида последовательности частотно-временных матриц (ЧВМ) (фиг. 1). Групповой сигнал представляет собой последовательность радиоимпульсов на разных частотах ( $f_1, f_2, \dots, f_n$ ;  $N = 5$ ), смещенных во времени на интервал  $\tau$  ( $\tau = T_c/N$ ), где  $T_c$  - длительность группового сигнала. В рассматриваемом примере 25 технической реализации предлагаемого устройства синхронизации приемника многочастотных сигналов используется оптимальный ансамбль много-

позиционных многочастотных сигналов (МЧС) с количеством элементов (частот), равных  $N = 5$ , и включающий в себя  $M = 4$  частотно-временных матриц. Начальная фаза каждого из канальных радиоимпульсов ЧВМ может манипулироваться (по фазе) на  $\pi$ . В каждом из  $N$  каналов обработки сигнала с помощью демодулятора 20 и фильтра 21 осуществляется либо амплитудное (в этом случае демодулятор 20 реализуется в виде амплитудного детектора), либо фазовое (в этом случае демодулятор 20 реализуется в виде перемножителя и формирователя когерентного сигнала) детектирование сигнала, передаваемого по данной частоте. Полоса частот фильтра 21 согласуется с длительностью  $\tau$  элементарной посылки канального сигнала.

Формирователь 22 осуществляет приведение продетектированных импульсов к одной (положительной) полярности (если канальные сигналы являются фазоманипулированными) и обеспечивает формирование прямоугольных импульсов, длительность которых равна длительности соответствующих радиоимпульсов. Дифференцирующий блок 23 осуществляет формирование остроконечных импульсов разной полярности, соответствующих передним и задним фронтам входной импульсной последовательности.

Селектор 24 обеспечивает выделение отрицательных импульсов. Импульсные последовательности, формируемые формирователями 25  $N$  каналов обработки сигналов 1, объединяются с помощью первого элемента ИЛИ 2. Формирователи 25 осуществляют формирование импульсов малой длительности и с номинальными уровнями, необходимыми для срабатывания RS-триггера 3 и по S-входу. Импульсы этой последовательности управляют RS-триггером 3 в состоянии "1". Установка RS-триггера 3 в состояние "0" производится последовательностью импульсов с частотой следования  $F_H = 1/\tau$ , поступающих с выхода делителя 8 частоты. Эта импульсная последовательность поступает на R-вход RS-триггера 3.

На выходе RS-триггера 3 появляются импульсы с длительностью, пропорциональной временному рассогласованию импульсного сигнала на выходе делителя частоты 8 относительно входного сигнала ЧВМ. Длительность этих

импульсов может изменяться от 0 до  $\tau_n$ , где  $\tau_n$  — длительность одного частотного элемента ЧВМ. В результате действия шумов и многолучевой среды распространения длительность импульсов на выходе RS-триггера 3 принимает значение

$$\tau_n = \tau_{cp} + \tau_{fl}, \quad (1)$$

где  $\tau_{fl}$  — флуктуирующая длительность;  $\tau_{cp}$  — математическое ожидание случайной величины  $\tau_n$ .

С помощью фильтра 4 осуществляется выделение постоянной составляющей импульсного сигнала. При этом обеспечивается фильтрация шумовых компоненты. Напряжение на выходе фильтра 4 несет в себе информацию об усредненном (по всем параллельным частотным ветвям обработки) временном рассогласовании входных сигналов ЧВМ (моментов времени смены частот) относительно импульсного сигнала, формируемого на выходе делителя частоты 8.

Постоянное напряжение на выходе фильтра 4 с точностью до шумовой компоненты равно

$$U_{12} = \frac{A \tau_{cp}}{\tau},$$

где  $A$  — амплитуда импульсов на выходе RS-триггера 3. При этом максимальное значение  $U_{12}$  равно  $U_{max} = A$  (при  $\tau_{cp} = \tau$ ), а минимальное значение  $U_{12}$  равно  $U_{min} = 0$  (при  $\tau_{cp} = 0$ , т.е. при отсутствии асинхронизма между двумя сравниваемыми импульсами сигнала).

Постоянное напряжение с выхода фильтра 4 поступает на АЦП 5 непрерывного действия с выдачей информации в параллельном коде об уровне постоянной составляющей на выходе фильтра 4.

Цифровые сигналы с выходов АЦП 5 поступают на соответствующие управляющие входы первого блока добавления-исключения импульсов 7, который предназначен для точной подстройки системы синхронизации по фазе с шагом  $\Delta\tau = \tau/k$ , причем  $2^n > k$ , где  $n$  — число выходов (разрядов) АЦП 5, а  $k$  — коэффициент деления делителя 8. Принцип подстройки фазы состоит в следующем. Генератор 6 вырабатывает последовательность

коротких импульсов с частотой  $F_T = k/\tau$ .

В зависимости от значения логического сигнала на выходах АПП 5 в первом блоке добавления-исключения импульсов 7 либо вычитается определенное количество импульсов, уменьшая тем самым фазу, либо прибавляется определенное количество импульсов, увеличивая фазу. В результате вычитания или прибавления одного импульса фаза выходных импульсов делителя 8 изменяется по длительности на  $\Delta\tau$ . Таким образом, на выходе делителя 8 формируется последовательность импульсов (с частотой следования  $F_H = 1/\tau$ ), которая является синхронной (с точностью до  $\Delta\tau = \tau/k$ ) с временными границами частотных элементов МЧС независимо от вида входных сигналов. Эта последовательность поступает на сигнальный вход второго блока добавления-исключения импульсов 9, на управляющие входы которого поступает  $r$ -разрядный ( $2^r \gg N$ ) цифровой сигнал управления (в параллельном коде), формируемый формирователем 19.

Работа второго блока добавления-исключения импульсов 9 аналогична функционированию первого блока добавления-исключения импульсов 7. Второй блок добавления-исключения импульсов 9 из поступающей последовательности импульсов (от делителя 8) вычитает или прибавляет  $L$  импульсов (в зависимости от значения сигнала на выходах формирователя 19) где  $L$  - код цифры на выходах формирователя 19. Этим обеспечивается изменение количества продвигающих импульсов кольцевого регистра 10, а тем самым и сдвиг во времени импульсов синхронизации на выходах кольцевого регистра 10 на величину  $\Delta T = LT_c/N$ .

Формирование сигнала управления, поступающего на управляющие входы управления дополнительного блока 17 управления, второго блока добавления-исключения импульсов осуществляется следующим образом.

Импульсный сигнал с выхода формирователя 22 каждого канала обработки сигналов 1 поступает на вход обнаружителя сигналов 26, на тактовый вход которого поступает синхросигнал с выхода делителя 9. Обнаружитель сиг-

налов 26 осуществляет обнаружение сигнала, передаваемого на данной частоте, и формирует на своем выходе последовательность прямоугольных импульсов длительностью  $\tau$ . Временные границы этих импульсов синхронизируются последовательностью синхросигнала, поступающего с выхода делителя 8.

Обнаружитель 8 сигнала может быть реализован, например, в виде последовательно соединенных интегратора, порогового блока и RS-триггера, причем вход интегратора, а также объединенные тактовые входы интегратора, порогового блока и R вход RS-триггера 3 являются соответственно информационным и тактовым входами обнаружителя сигнала 26, а прямой выход RS-триггера 3 является выходом обнаружителя сигнала 26.

Импульсная последовательность с выхода обнаружителя сигнала 26 (каждого из  $N$  каналов обработки сигнала 1) поступает на сигнальный вход регистра сдвига 27 (состоящего из  $N-1$  разрядов), который выполняет функции дискретной линии задержки. Для обеспечения синхронной работы регистров сдвига 27  $N$  каналов обработки сигнала 1 на тактовые входы регистров сдвига 27 поступает синхросигнал от делителя 8.

Импульсные последовательности с выходов обнаружителей сигнала 26, а также задержанные последовательности с выходов регистров сдвига 27  $N$  каналов обработки сигналов 1 поступают на соответствующие входы коммутатора 11. Последний имеет  $N \times N$  входов и  $N \times M$  выходов (где  $M$  - количество ЧВМ в ансамбле сигналов). Коммутатор 11 в соответствии со структурой используемого ансамбля многопозиционных МЧС обеспечивает подключение соответствующих входов к соответствующим его выходам. Соответствующие выходы коммутатора 11 объединяются цепью, состоящей из последовательно соединенных сумматора 12 и дополнительного порогового блока 15 и  $M-1$  цепями, состоящими из последовательно соединенных дополнительных сумматоров 13 и пороговых блоков 14.

Импульсные последовательности, образованные на выходах дополнительного порогового блока 15 и пороговых блоков 14 объединяются вторым эле-

ментом ИЛИ 16. Временное положение импульсов этого сигнала несет в себе информацию о временных границах принимаемого МЧС (границах ЧВМ).

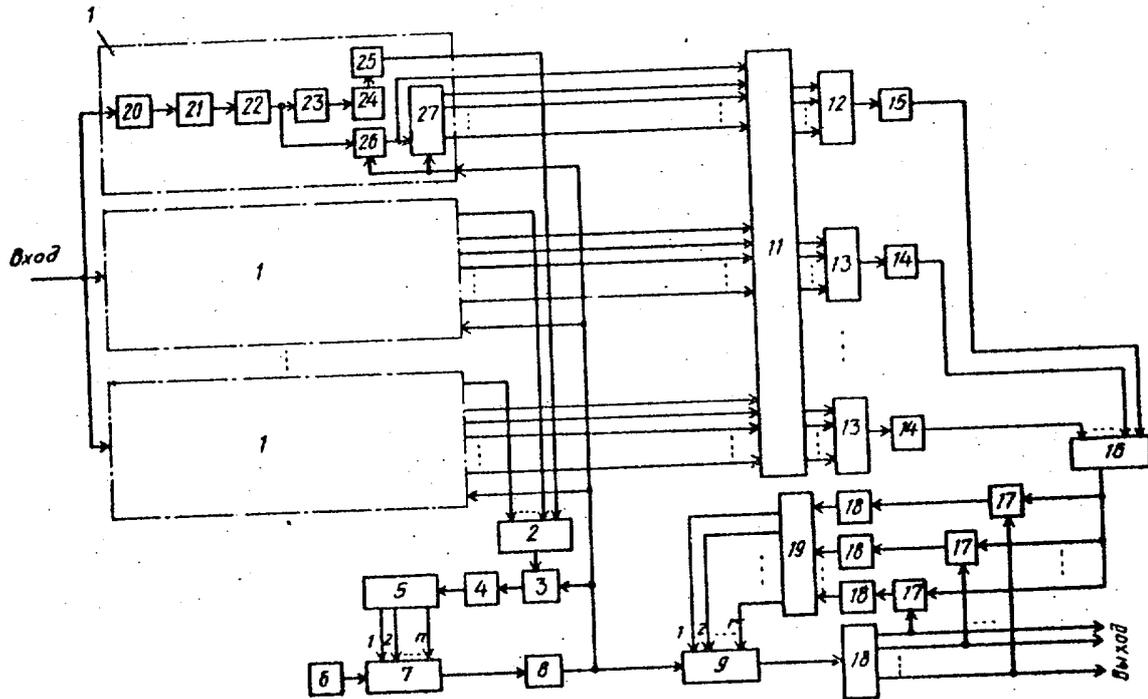
Импульсная последовательность с выхода второго элемента ИЛИ 16 поступает на объединенные первые входы элементов И 17, на вторые входы которых поступают синхросигналы от соответствующих выходов кольцевого регистра 10. Назначением элементов И 17 дополнительных фильтров 18 и формирователя 19 является: выяснить, соответствует ли временное положение импульсного сигнала на выходе второго элемента ИЛИ 16 временным границам импульсов последовательности на выходах кольцевого регистра 10 и сформировать сигнал управления, который подается на управляющие входы второго блока добавления-исключения импульсов 9.

Напряжения с выходов N дополнительных фильтров 18 поступают на входы формирователя 19. Эти напряжения будут тем большей величины, чем большее количество импульсов

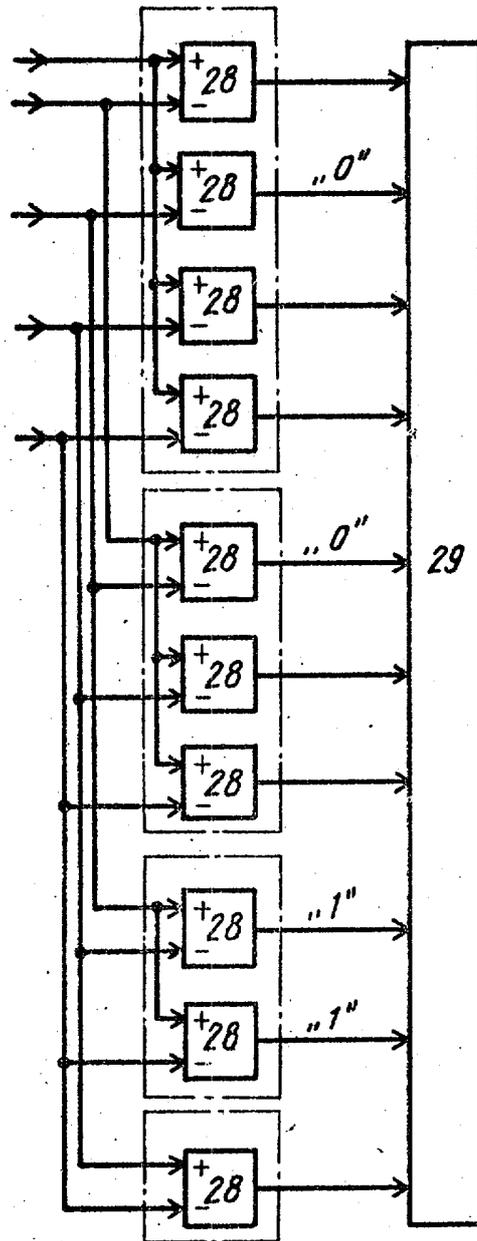
поступает на вход соответствующего дополнительного фильтра 18.

Формирователь 19 (фиг. 2) работает следующим образом.

5 Постоянные напряжения, формируемые N дополнительными фильтрами 18, сравниваются друг с другом с помощью компараторов 28, на выходах которых возникает логический сигнал "1", если напряжение, поступающее на прямой вход компаратора 28, больше, чем поступающее на инвертирующий вход, в противном случае возникает сигнал "0". Для случая, когда на выходе кольцевого регистра 10 формируются импульсные последовательности, на выходе компараторов 28 будут сформированы логические сигналы ("0" или "1"). Состояние выходов компараторов 28 дешифрируется с помощью дешифратора 29, на выходах которого формируется цифровой сигнал в параллельном коде. Этот сигнал 15 поступает на управляющие входы второго блока добавления-исключения им- 20 пульсов 9. 25



Фиг. 1



Фиг. 2

Редактор Т.Митейко      Составитель В.Орлов  
 Техред Ж.Кастелевич      Корректор О.Луговая

Заказ 6440/60

Тираж 658

Подписное

ВНИИПИ Государственного комитета СССР  
 по делам изобретений и открытий  
 113035, Москва, Ж-35, Раушская наб., д. 4/5.

Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4