

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-282902

(P2008-282902A)

(43) 公開日 平成20年11月20日(2008.11.20)

(51) Int.Cl.		F I		テーマコード (参考)
H O 1 L 21/60	(2006.01)	H O 1 L 21/60	3 1 1 S	5 F O 4 4
H O 1 L 23/12	(2006.01)	H O 1 L 23/12	F	

審査請求 未請求 請求項の数 5 O L (全 10 頁)

(21) 出願番号	特願2007-124276 (P2007-124276)	(71) 出願人	307004501
(22) 出願日	平成19年5月9日(2007.5.9)		函館電子株式会社
			北海道函館市亀田本町67番30号
		(71) 出願人	597157141
			クローバー電子工業株式会社
			北海道恵庭市戸磯573番地19
		(74) 代理人	100077805
			弁理士 佐藤 辰彦
		(74) 代理人	100081477
			弁理士 堀 進
		(74) 代理人	100099690
			弁理士 鷲 健志
		(74) 代理人	100109232
			弁理士 本間 賢一

最終頁に続く

(54) 【発明の名称】 配線基板及びその製造方法

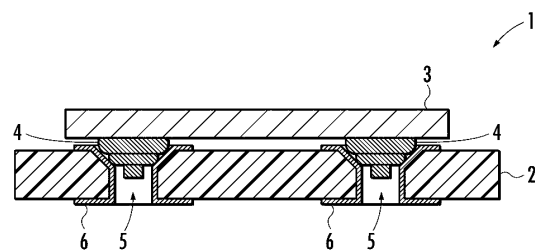
(57) 【要約】

【課題】電子部品を配線基板に実装する際に、位置合わせが容易で、接続不良の発生を確実に防止できる配線基板及びその製造方法を提供する。

【解決手段】電子部品3に形成された金バンプ4と、配線パターンを備える配線基板2に形成され金バンプ4が嵌合された貫通孔5と、貫通孔5の内側面を被覆して形成されると共に金バンプ4と配線パターンとを接続する金属メッキ層6とを備える。貫通孔5は、外側ほど大径の開口部7aを備える。電子部品3は能動素子、受動素子または配線パターンを備える配線基板である。電子部品3に金バンプ4を形成する。配線パターンを備える配線基板2に貫通孔5を形成する。貫通孔5の内側面を被覆する金属メッキ層6を形成し、金属メッキ層6と配線パターンとを接続する。電子部品3を配線基板2に重ね合わせ押圧して、金バンプ4を貫通孔5に嵌合させ、電子部品3を配線パターンに接続する。

【選択図】 図1

FIG.1



【特許請求の範囲】

【請求項 1】

少なくとも 1 つの配線パターンと、該配線パターンに接続された電子部品とを備える配線基板において、

該電子部品の該配線基板に対向する面に形成された少なくとも 1 つの金バンプと、該配線基板の該電子部品との接続を必要とする位置に形成され該金バンプが嵌合された貫通孔と、該貫通孔の内側面を被覆して形成されると共に該金バンプと該配線パターンとを接続する金属メッキ層とを備えることを特徴とする配線基板。

【請求項 2】

請求項 1 記載の配線基板において、前記貫通孔は、前記金バンプに対向する側に、外側

10

【請求項 3】

請求項 1 または請求項 2 記載の配線基板において、前記電子部品は能動素子または受動素子であることを特徴とする配線基板。

【請求項 4】

請求項 1 または請求項 2 記載の配線基板において、前記電子部品は配線パターンを備える配線基板であることを特徴とする配線基板。

【請求項 5】

電子部品の配線基板に対向する面に少なくとも 1 つの金バンプを形成する工程と、
少なくとも 1 つの配線パターンを備える配線基板の該電子部品との接続を必要とする位

20

置に貫通孔を形成する工程と、
該貫通孔の内側面を被覆する金属メッキ層を形成し、該金属メッキ層と該配線パターンとを接続する工程と、

該電子部品を該配線基板に重ね合わせて押圧することにより、該金バンプを該貫通孔に嵌合させ、該電子部品を該配線パターンに接続する工程とを備えることを特徴とする配線基板の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、例えば、半導体素子等の電子部品が実装された配線基板及びその製造方法に

30

【背景技術】

【0002】

近年、電子機器は市場からの要求により著しく小型化、高性能化を遂げており、これに伴って、半導体素子（ＩＣチップ）等の電子部品が実装された配線基板も高密度化が図られている。

【0003】

前記配線基板の高密度化を、搭載される電子部品（ＩＣパッケージ）の面からみると、従来、表面実装型パッケージであったものがエリア実装パッケージとなり、パッケージサイズの小型化を行ったチップサイズパッケージ（ＣＳＰ）が出現している。さらに、複数の

40

【0004】

一方、前記配線基板自体に関しては、前記表面実装型パッケージをそのまま搭載していたものから、ベアチップを直接配線基板に搭載しワイヤ接続したチップオンボード（ＣＯＢ）実装が出現し、さらにＩＣチップの電極部に形成したバンプを介して配線基板上の電極部に直接接続するフリップチップ実装が採用されている。

【0005】

前記フリップチップ実装は、例えば、ＩＣチップとの接続を必要とする位置に電極部が形成された配線基板上に、所定量の熱硬化型接着剤を供給しておき、ＩＣチップの電極部

50

に形成された金バンプを該配線基板上の電極部に位置合わせして押圧、保持し、該熱硬化型接着剤を加熱硬化させるというものである（例えば、特許文献1参照）。前記のようにすると、前記金バンプが所定量つぶれて前記配線基板上の電極部に密着した状態で、前記熱硬化型接着剤に保持されることにより、前記ICチップと該電極部との電氣的接続が確保される。

【0006】

前記フリップチップ実装によれば、ワイヤ接続のようにICチップの周辺部を接続部とするものとは異なり、ICチップ全体を接続部として利用することが可能であるので、実装に要する面積を著しく小さくすることができる。

【0007】

しかしながら、前記フリップチップ実装による場合、接続される側である前記配線基板の電極部がさらにファインピッチ化、または多ピン化すると、前記金バンプと該電極部との位置合わせが困難になるばかりか、該金バンプを該電極部に押圧する際に接続強度のばらつきが大きくなり、接続不良が発生することがあるという不都合がある。

【特許文献1】特開2004-356662号公報

【発明の開示】

【発明が解決しようとする課題】

【0008】

本発明は、かかる不都合を解消して、電子部品を配線基板に実装する際に、該電子部品と該配線基板との位置合わせが容易で、接続不良の発生を確実に防止することができる配線基板を提供することを目的とする。

【0009】

また、本発明の目的は、前記配線基板の製造方法を提供することにもある。

【課題を解決するための手段】

【0010】

かかる目的を達成するために、本発明は、少なくとも1つの配線パターンと、該配線パターンに接続された電子部品とを備える配線基板において、該電子部品の該配線基板に対向する面に形成された少なくとも1つの金バンプと、該配線基板の該電子部品との接続を必要とする位置に形成され該金バンプが嵌合された貫通孔と、該貫通孔の内側面を被覆して形成されると共に該金バンプと該配線パターンとを接続する金属メッキ層とを備えることを特徴とする。

【0011】

本発明の配線基板において、前記電子部品は該配線基板に対向する面に形成された少なくとも1つの金バンプを備えており、該金バンプが該配線基板の該電子部品との接続を必要とする位置に形成された貫通孔に嵌合される。このとき、前記貫通孔の内側面は前記金属メッキ層により被覆されており、該金属メッキ層は、前記配線パターンと接続している。従って、前記金属メッキ層を介して、前記電子部品と前記配線パターンとが接続される。

【0012】

本発明の配線基板によれば、前記金バンプを前記貫通孔に嵌合することにより前記電子部品と前記配線パターンとを接続することができる。このとき、前記金バンプは金自体の良好な展延性により該貫通孔の位置に合わせて変形することができ、該貫通孔の内側面を被覆している前記金属メッキ層と確実に密着することができる。従って、前記貫通孔は、前記金バンプとの中心軸が一致するような精密な位置合わせを行わなくとも、前記電子部品と前記配線基板との位置合わせを容易に行うことができ、しかも接続不良の発生を確実に防止することができる。

【0013】

本発明の配線基板において、前記貫通孔は、前記金バンプに対向する側に、外側ほど大径となっている開口部を備えていることが好ましい。前記配線基板は、前記開口部により前記金バンプを前記貫通孔に案内することができるので、前記電子部品と前記配線基板と

10

20

30

40

50

の位置合わせをさらに容易に行うことができる。

【0014】

本発明の配線基板において、前記電子部品は能動素子または受動素子であってもよく、配線パターンを備える配線基板であってもよい。

【0015】

本発明の配線基板は、電子部品の配線基板に対向する面に少なくとも1つの金バンプを形成する工程と、少なくとも1つの配線パターンを備える配線基板の該電子部品との接続を必要とする位置に貫通孔を形成する工程と、該貫通孔の内側面を被覆する金属メッキ層を形成し、該金属メッキ層と該配線パターンとを接続する工程と、該電子部品を該配線基板に重ね合わせて押圧することにより、該金バンプを該貫通孔に嵌合させ、該電子部品を該配線パターンに接続する工程とを備える製造方法により、有利に製造することができる。

10

【発明を実施するための最良の形態】

【0016】

次に、添付の図面を参照しながら本発明の実施の形態についてさらに詳しく説明する。図1は本実施形態の配線基板の一構成例を示す説明的断面図であり、図2乃至図5は本実施形態の配線基板の製造方法を示す説明的断面図であり、図6は本実施形態の配線基板の他の製造方法を示す説明的断面図である。また、図7及び図8は本実施形態の配線基板の他の構成例を示す説明的断面図である。

【0017】

図1に示すように、本実施形態の配線基板1は、ガラスエポキシ、BTレジン等、それ自体公知の樹脂からなり複数層の配線パターン（図示せず）を備える多層プリント配線基板であるインターポーザ基板2と、シリコン、GaAs等からなる半導体素子3とを備えている。半導体素子3はインターポーザ基板2に対向する面に形成された複数の金バンプ4を備えており、金バンプ4はインターポーザ基板2に形成された貫通孔5に嵌合されている。貫通孔5は、その内側面を被覆して形成された金属メッキ層6を備え、金属メッキ層6は金バンプ4と図示しない前記配線パターンとを接続している。この結果、配線基板1では、半導体素子3は、金バンプ4と金属メッキ層6とを介して、前記配線パターンに接続されている。

20

【0018】

次に、本実施形態の配線基板1の製造方法について説明する。

【0019】

本実施形態の製造方法では、まず、図2に示すように、半導体素子3のインターポーザ基板2に対向する面に、複数の金バンプ4を形成する。金バンプ4は、半導体素子3とインターポーザ基板2との間で必要とされる接続の数に対応する数が形成される。

30

【0020】

金バンプ4は、キャピラリーの先端部から溶融した金押し出すワイヤ接続の技術を用いて、形成することができる。圧着ボール部4aの大きさは、貫通孔5の径や、インターポーザ基板2の配線パターンのライン間のピッチとの関係にもよるが、例えば、直径40～100 μm 、厚さ8～20 μm の範囲とすることができる。また、ワイヤ部4bの大きさは、例えば、直径15～50 μm 、厚さ0～200 μm の範囲とすることができる。

40

【0021】

次に、図3に示すように、インターポーザ基板2に貫通孔5を形成する。貫通孔5は、インターポーザ基板2と半導体素子3との接続を必要とする位置に、半導体素子3に形成された金バンプ4の数に対応する数が形成される。

【0022】

貫通孔5は、金バンプ4に対向する側に外側ほど大径となっているテーパ状の開口部7aを備えている。開口部7aは内側ほど小径となり、末端部は均一な直径を備える直孔部7bに連通している。前記形状を備える貫通孔5は、例えば、UV-YAGレーザ等のレーザ加工により形成することができる。

50

【0023】

このとき、開口部7aは、金属バンプ4を案内して嵌合を容易とする大きさであることがこのましく、例えばその最大径は圧着ボール部4aの直径以下であることが好ましい。また、直孔部7bの直径はワイヤ径4bの直径以上、開口部7aの最大径以下の範囲とすることができる。

【0024】

尚、貫通孔5は、インターポーザ基板2における層間接続として機能するものであってもよい。

【0025】

次に、図4に示すように、貫通孔5の内側面に金属メッキ層6を形成する。金属メッキ層6は、貫通孔5の内側面を被覆すると同時に、インターポーザ基板2の表面の一部をも被覆して、図示しない配線パターンに接続される。

【0026】

金属メッキ層6は、例えば、銅メッキ層の上にニッケルメッキ層及び金メッキ層を積層した構成とすることができる。

【0027】

次に、図5に示すように、インターポーザ基板2に半導体素子3を、金バンプ4が形成された面で重ね合わせ、金バンプ4が貫通孔5の開口部7aに収容されるようにする。このとき、金バンプ4は開口部7aに収容されていればよく、金バンプ4と貫通孔5との両者の中心軸を一致させるような精密な位置合わせを行う必要はない。

【0028】

そして、半導体素子3をインターポーザ基板2側に押圧する。この結果、開口部7aに収容された金バンプ4が開口部7aに案内される一方、金自体の展延性により貫通孔5の形状に適合するように変形し、金バンプ4が貫通孔5に嵌合すると共に、金バンプ4と金属メッキ層6とが確実に密着し、図1に示す配線基板1が得られる。

【0029】

前記製造方法において、配線基板1の金バンプ4と貫通孔5との接続は、X線検査等によることなく、半導体素子3が重ね合わされている側の反対側から外観を検査して、貫通孔5に金バンプ4が嵌合されていることを確認することにより、容易に行うことができる。貫通孔5に金バンプ4が嵌合されていることの確認は、例えば、可視光線を照射してその反射を見ることにより行うことができる。

【0030】

前記製造方法では、貫通孔5として、外側ほど大径となっている開口部7aと、開口部7aの末端部に連通し均一な直径を備える直孔部7bとからなるものを挙げているが、貫通孔5は開口部7aに収容した金バンプ4を案内して嵌合させることができる形状を備えるものであればどのようなものであってもよい。

【0031】

例えば、図6(a)に示すように、全長に亘ってテーパ状の内側面を備え、金バンプ4に対向する側ほど大径となり、反対側ほど小径となっている貫通孔5a、または、図6(b)に示すように、大径で均一な直径を備える開口部7aが、段差部8を介して小径で均一な直径を備える直孔部7bに連通している貫通孔5bであってもよい。さらに、図6(c)に示すように、全長に亘って均一な直径を備える貫通孔5cであってもよい。

【0032】

次に、本実施形態の配線基板の他の構成例について説明する。

【0033】

図7に示す配線基板11は、複数層の配線パターン（図示せず）を備える多層配線プリント基板であるインターポーザ基板2と、該配線パターンに接続された半導体素子3とを備える配線基板1が、該配線パターンに接続されたベース基板12aを備え、配線基板1とベース基板12aとの積層体13がさらにベース基板12bの配線パターン（図示せず）に接続された構成となっている。

10

20

30

40

50

【0034】

ベース基板12aは、それ自体複数層の配線パターン（図示せず）を備える多層配線プリント基板であり、インターポーザ基板2に対向する面に形成された複数の金バンプ14を備え、金バンプ14はベース基板12aに形成された前記配線パターンに接続されていると共に、インターポーザ基板2に形成された貫通孔15に嵌合されている。貫通孔15は、その内側面を被覆して形成された金属メッキ層16を備え、金属メッキ層16は金バンプ14と、インターポーザ基板2に形成された前記配線パターンとを接続している。

【0035】

尚、金バンプ14、貫通孔15、金属メッキ層16は、それぞれ、図1に示す金バンプ4、貫通孔5、金属メッキ層6と同一の構成を備えている。

10

【0036】

この結果、配線基板11では、ベース基板12aは、金バンプ14と金属メッキ層16とを介して、インターポーザ基板2に形成された前記配線パターンに接続されている。

【0037】

さらに、インターポーザ基板2は、それ自体複数層の配線パターン（図示せず）を備える多層配線プリント基板であるベース基板12bに対向する面に形成された複数の金バンプ17を備え、金バンプ17は金属メッキ層16に接続されていると共に、ベース基板12bに形成された貫通孔18に嵌合されている。金バンプ17は、例えば、貫通孔15を閉塞する位置に形成される。貫通孔18は、その内側面を被覆して形成された金属メッキ層19を備え、金属メッキ層19は金バンプ17と、ベース基板12bに形成された前記配線パターンとを接続している。

20

【0038】

尚、金バンプ17、貫通孔18、金属メッキ層19は、それぞれ、図1に示す金バンプ4、貫通孔5、金属メッキ層6と同一の構成を備えている。

【0039】

この結果、配線基板11では、配線基板1とベース基板12aとの積層体13は、金バンプ17と金属メッキ層19とを介して、ベース基板12bに形成された前記配線パターンに接続されている。

【0040】

配線基板11は、半導体素子3がインターポーザ基板2の配線パターンを介して、ベース基板12aまたはベース基板12bに形成された前記配線パターンに接続されている構成を備えており、チップオンボード（COB）として適用することができる。

30

【0041】

次に、図8に示す配線基板21は、複数層の配線パターン（図示せず）を備える多層配線プリント基板であるインターポーザ基板2と、該配線パターンに接続された半導体素子3とを備える第1の配線基板1aが、該配線パターンに接続されたベース基板22を備え、配線基板1とベース基板22との積層体23がさらに第1の配線基板1aと同一構成を備える第2の配線基板1bに接続された構成となっている。

【0042】

ベース基板22は、それ自体複数層の配線パターン（図示せず）を備える多層配線プリント基板であり、インターポーザ基板2に対向する面に形成された複数の金バンプ24を備え、金バンプ24はベース基板22に形成された前記配線パターンに接続されていると共に、インターポーザ基板2に形成された貫通孔25に嵌合されている。貫通孔25は、その内側面を被覆して形成された金属メッキ層26を備え、金属メッキ層26は金バンプ24と、インターポーザ基板2に形成された前記配線パターンとを接続している。

40

【0043】

尚、金バンプ24、貫通孔25、金属メッキ層26は、それぞれ、図1に示す金バンプ4、貫通孔5、金属メッキ層6と同一の構成を備えている。

【0044】

この結果、配線基板21では、ベース基板22は、金バンプ24と金属メッキ層26と

50

を介して、インターポーザ基板 2 に形成された前記配線パターンに接続されている。

【0045】

さらに、インターポーザ基板 2 は、第 2 の配線基板 1 b に対向する面に形成された複数の金バンプ 27 を備え、金バンプ 27 は金属メッキ層 26 に接続されていると共に、第 2 の配線基板 1 b に形成された貫通孔 28 に嵌合されている。貫通孔 28 は、その内側面を被覆して形成された金属メッキ層 29 を備え、金属メッキ層 29 は金バンプ 27 と、第 2 の配線基板 1 b に形成された前記配線パターンとを接続している。

【0046】

尚、金バンプ 27、貫通孔 28、金属メッキ層 29 は、それぞれ、図 1 に示す金バンプ 4、貫通孔 5、金属メッキ層 6 と同一の構成を備えている。

10

【0047】

この結果、配線基板 21 では、第 1 の配線基板 1 a とベース基板 22 との積層体 23 は、金バンプ 27 と金属メッキ層 29 とを介して、第 2 の配線基板 1 b に形成された前記配線パターンに接続されている。

【0048】

配線基板 21 は、第 1 の配線基板 1 a の半導体素子 3 と、第 2 の配線基板 1 b の半導体素子 3 とが、配線基板 1 a、1 b のインターポーザ基板 2 の配線パターンを介して、パッケージ内で相互接続された構成を備えており、システムインパッケージ (S i P) として適用することができる。

【図面の簡単な説明】

20

【0049】

【図 1】本発明の配線基板の一構成例を示す説明的断面図。

【図 2】本発明の配線基板の製造方法を示す説明的断面図。

【図 3】本発明の配線基板の製造方法を示す説明的断面図。

【図 4】本発明の配線基板の製造方法を示す説明的断面図。

【図 5】本発明の配線基板の製造方法を示す説明的断面図。

【図 6】本発明の配線基板の他の製造方法を示す説明的断面図。

【図 7】本発明の配線基板の他の構成例を示す説明的断面図。

【図 8】本発明の配線基板のさらに他の構成例を示す説明的断面図。

【符号の説明】

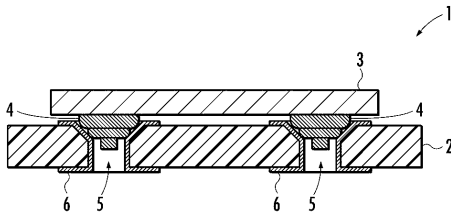
30

【0050】

1 … 配線基板、 3 … 電子部品、 4 … 金バンプ、 5 … 貫通孔、 6 … 金属メッキ層、 7 a … 開口部。

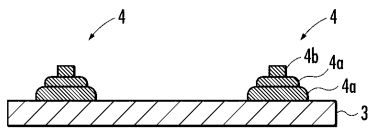
【 図 1 】

FIG.1



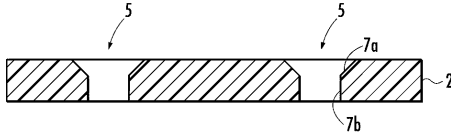
【 図 2 】

FIG.2



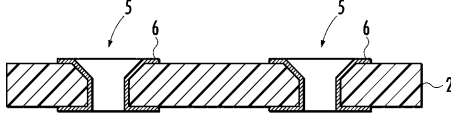
【 図 3 】

FIG.3



【 図 4 】

FIG.4



【 図 6 】

FIG.6 (a)

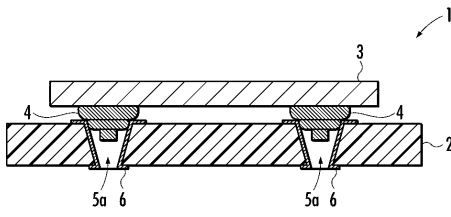


FIG.6 (b)

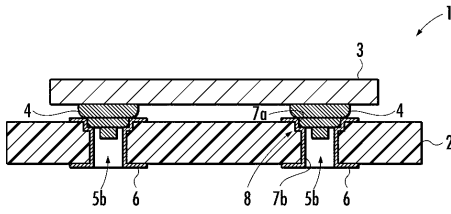
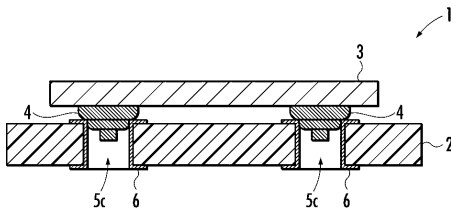
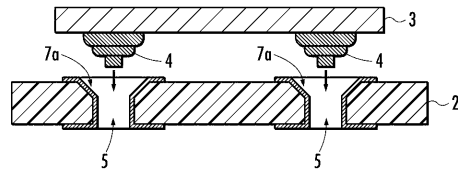


FIG.6 (c)

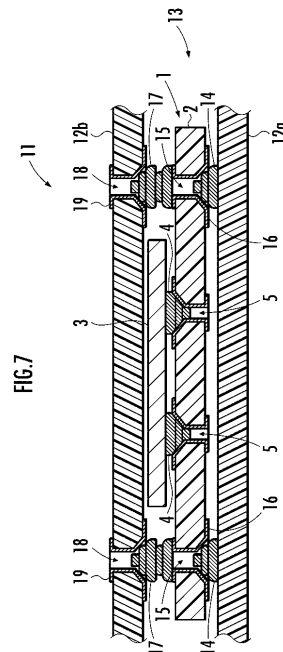


【 図 5 】

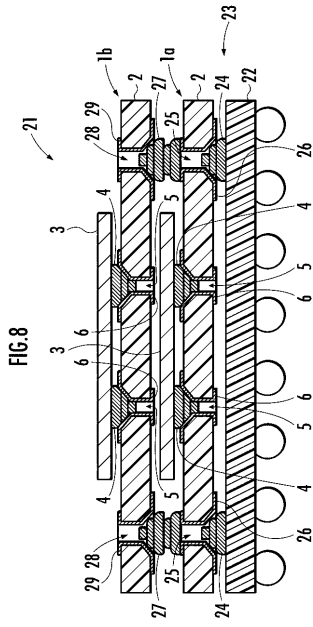
FIG.5



【 図 7 】



【图 8】



フロントページの続き

(74)代理人 100125210

弁理士 加賀谷 剛

(72)発明者 黒須 正章

北海道函館市亀田本町 6 7 番地 3 0 号 函館電子株式会社内

(72)発明者 伊早坂 茂和

北海道函館市亀田本町 6 7 番地 3 0 号 函館電子株式会社内

(72)発明者 小笠原 勝

北海道恵庭市戸磯 5 7 3 番地 1 9 クローバー電子工業株式会社内

(72)発明者 見山 克己

北海道恵庭市戸磯 5 7 3 番地 1 9 クローバー電子工業株式会社内

Fターム(参考) 5F044 KK02 KK11 LL00