

公 告 本

申請日期	89.10.5.
案 號	89120817
類 別	C23C14/35, C23C14/11, H01L21/768, H01J37/34

A4
C4

483944

(以上各欄由本局填註)

發 明 專 利 說 明 書

一、發明 — 新型 — 名稱	中 文	用於濺鍍銅之自行離子化電漿
	英 文	SELF IONIZED PLASMA FOR SPUTTERING COPPER
二、發明人 — 創作 —	姓 名	1.姜品成 2.叢雨 3.丁培軍 4.胡傑明 5.湯宏海 6.安尼許托利亞
	國 籍	1.美國 2.中華人民共和國 3.中華人民共和國 4.中華人民共和國 5.美國 6.印度
三、申請人	住、居所	1.美國加州聖荷西市伯艾頓大道359號 2.美國加州日光山谷哈格斯庭院406號 3.美國加州聖荷西市西河邊路1020號 4.美國加州聖荷西市賽琳娜大道4631號 5.美國加州聖荷西市海迪大道2958號 6.美國加州聖荷西市雷格羅庭園1471號
	姓 名 (名稱)	美商·應用材料股份有限公司
三、申請人	國 籍	美國
	住、居所 (事務所)	美國加州聖大克勞拉市波爾斯大道3050號
三、申請人	代 表 人 姓 名	瓊西 J. 史維尼

裝

訂

線

(由本局填寫)

承辦人代碼：
大類：
I P C分類：

A6
B6

本案已向：

國（地區） 申請專利，申請日期： 案號： ☒有 ☐無主張優先權

本案已向美國申請專利；申請日：1999 年 10 月 8 日 案號：09/414,614 號

有關微生物已寄存於： 寄存日期： 寄存號碼：

（請先閱讀背面之注意事項再填寫本頁各欄）

裝

訂

線

五、發明說明 ()

發明領域：

本發明大體上係關於濺鍍。詳言之，本發明係關於在半導體積體電路形成中之銅的濺鍍沉積。

發明背景：

半導體積體電路典型地包括多層金屬用以提供一大數量之主動半導體裝置間的電子連接。高階的積體電路，特別是那些用於微處理器中者，包括五層或更多層金屬。在過去，鋁是所常用的金屬，但銅已被發展為用於高階積體電路的金屬。

一典型的金屬層以剖面圖的形式被示於第 1 圖中。一下層 10 包括一導電特徵(feature)12。如果該下層 10 為一下介電層，如二氧化矽或其它絕緣材質，的話，則該導電特徵 12 可以是一下層銅金屬，及上層金屬之垂直部分則被稱為一介層孔(via)因為期連接兩金屬層。如果該下層 10 為一矽層的話，則該導電特徵 12 可以是一被摻雜的矽區，則上層金屬之垂直部分則被稱為一接點因為其電氣地接觸矽。一上層介電層 14 被沉積於下層介電層 10 及下層金屬 12 之上。然而，仍有其它形狀的孔包括線及溝渠。而且，在雙鑲嵌及類似的內連線結構中，孔具有複雜的形狀。在某些應用中，孔也許不會穿透該介電層。以下的討論將只參照介層孔，但大部分的情形下，此討論對於其它種孔亦同樣有用，只需要一些此技藝中所習知的修改即可。

五、發明說明()

傳統上，介電質為氧化矽其是藉由使用四氧乙基矽(TEOS)之電將強化的化學氣相沉積(PECVD)所形成的。然而，低k值的其它成分材質及其它沉積技術亦被考慮，且本發明亦可等效地應用於它們上。某些發展中之低k值介電質可被歸類為二氧化矽，如氟化的二氧化矽玻璃。下文中，只有二氧化矽介電質將直接被描述，但本發明很大一部分可應用於其它介電質成分。

一介層孔，在二氧化矽介電質的例子中，典型地使用一氟基的電漿蝕刻處理而被蝕刻至該上層介電層 14 中。在高階的積體電路中，介層孔具有窄至 0.18 微米甚至更窄的寬度。介電層 14 的厚度通常至少是 0.7 微米，有時候是此數值的兩倍，使得該孔的深寬比為 4 或更大。深寬比為 6 或更大者亦被提出。再者，在大多是的情形中，介層孔應具有一垂直的輪廓。

一襯理層 16 被保形地沉積於該孔的底部及側邊上及該介電層 14 之上。襯理層 16 有數個作用。其可作為介電質與金屬之間的黏著層，因為金屬層易於從氧化物上剝落。其可作為一阻障層以防止氧化物基的介電質與金屬間的擴散。其亦可作為一種晶及成核(nucleation)層以促進均勻黏著與生長及填充該孔之金屬沉積的低溫再迴流(reflow)及讓一分離的整晶層的均勻生長。

一銅的金屬層 18 然後被沉積於該襯理層 16 之上用以填充該孔並覆蓋該介電層 14 的頂部。傳統的鋁金屬化係藉由選擇蝕刻金屬層 18 之平面部分而被作成水平內連線

五、發明說明 ()

的圖案。然而，銅金屬化的一較佳的技術，稱為雙鑲嵌，將介電層 14 中的該孔形成為兩個連接的部分，第一個部分為穿透該介電層的底部的窄介層孔及第二個部分為在連接該介層孔之表面部分上之寬的溝渠。在金屬沉積之後，化學機械研磨(CMP)被實施用，其將曝露於介電質氧化之外之軟的銅去除掉，且停止於較硬的氧化物層。其結果為，與下一個底層之導電特徵 12 相似之上層之多個銅填充的溝渠彼此被隔離開來。該等銅填充的溝渠係作為銅填充的介層孔之間的水平內連線。雙鑲嵌與 CMP 的結合可省去蝕刻銅的步驟。雙鑲嵌結構已有數種層結構及蝕刻順序被發展出，及其它的金屬化結構具有相似的製造需求。

填充介層孔及相似的高深寬比結構，如在雙鑲嵌結構中所遭遇到的，隨著深寬比的持續增加而持續地存在著挑戰。4:1 的深寬比是很明常的且其數值將進一步變大。深寬比被定義為一孔的深度與該孔之最窄的寬度，通常是靠近其頂面，的比值。0.18 微米的介層孔寬度亦是很平常的且其數值將進一步變小。度於形成在氧化物介電質中的高階銅內連線而言，阻障層的形式會與成核及種晶層明顯地分開。擴散阻障層可以是 Ta/TaN，W/WN，或 Ti/TiN 之雙層結構或其它結構所形成。10 至 50 奈米厚之阻障層是很典型的。對於銅內連線而言，需要沉積一或多層銅層以實踐成核及種晶層的功能。以下討論係關於銅成核與種晶層的形成及最終銅孔洞填充。

五、發明說明()

亦被稱為濺鍍之藉由傳統物理氣相沉積(PVD)之金屬化的沉積是相當快速的。一 DC 磁控管濺鍍反應器具有一標靶，其是由將被濺鍍沉積之金屬所構成且是由一 DC 電源來供電。該磁控管被掃描並將其磁場頭射至該反應器與該標靶相鄰的部分中用以提高該處的電漿密度藉有提高濺鍍率。然而，傳統的 DC 濺鍍(其在此討論中將被稱為 PVD 以與其它將被介紹之濺鍍種類區分)主要濺射出中性原子。在 PVD 中之典型的離子密度係小於 10^9cm^{-3} 。PVD 亦濺射原子至一寬角度散佈中，典型地與標靶的法線具有餘弦相依性。此一寬角度散佈對於填充示於第 2 圖中之已有一阻障層 24 被沉積於其內之深且窄的介層孔 22 是不利的。一大數目之偏離角度的濺射粒子造成銅層 26 沉積於孔 22 的上角落附近並形成突懸(overhang)28。大型的突懸進一步縮小孔 22 的入口並造成孔 22 之側壁 30 與底部 32 之不適當覆蓋。最糟的情形為，在孔 22 被填充之前被突懸 28 所橋接並在該孔 22 中的金屬內形成氣隙 34。一但氣隙 34 被形成，幾乎不可能藉由將該金屬加熱至幾近其熔點而將氣體再迴流出來。即使是一很小的氣隙亦會導致很嚴重的可靠度問題。如果計畫有一第二銅沉積步驟的話，則該被橋接起來的突懸會使得該第二銅沉積步驟成為不可能。

消除該突懸問題的一項方式為在一傳統的反撓易中的長拋濺鍍(long-throw sputtering)在長拋濺鍍中，該標靶與將被塗佈之晶圓隔得相當的遠。例如，標靶至晶圓的距

五、發明說明()

離最少是該晶圓直徑的 50%，較佳地為 90%，更佳地為 140%。其結果為，該濺射散佈之偏離角度部分被導引至反應室壁，而中心角度部份則仍被導引至該晶圓。被截段的角度散佈造成一大部分的濺鍍粒子被導引至孔 22 的深處並強低了突懸 28 的程度。一類似的效果可藉由將一準直儀置於標靶與晶圓之間而被達成。因為該準直儀具有許多高深寬比的孔，所以偏離角度的濺射粒子會撞擊到該準直儀的側壁，只有中心角度部分的離子可通過。長拋標靶及準直儀這兩者都會不利地減少到達該晶圓之濺鍍粒子的通量。亦即，它們會降低濺鍍沉積率。此降低在拋射距離及準直儀因為介層孔的深寬比變大而變得更遠及更嚴格時，會變得更為嚴重。長拋會因為濺鍍力子必需旅行之基材至標靶的距離變長而進一步受限。即使是使用抄拋射，在傳統的 PVD 所使用之只有幾 mTorr 的氬氣壓力下，氬氣散佈被濺射的粒子之可能性較大。因此，向前粒子之形狀選擇被降低。與長拋射及準直儀有關的另一個問題為變小的銅通量需要降長的沉積時間。這不僅降低了產出率，還會提高晶圓在濺鍍期間所遭遇到之最高溫度。長拋射減少突懸並對於側壁之中間部分及上部提供良好的覆蓋，但卻減損下側壁及底部的覆蓋。

深孔填充的另一項技術為在一被稱為離子化金屬電鍍(IMP)濺鍍處理中使用高密度電漿(HDP)的濺鍍。高密度電漿被定義為在整個電漿中具有超越電漿鞘之至少 10^{11}cm^{-3} ，較佳地為 10^{12}cm^{-3} 的平均電漿密度。在 IMP 沉

五、發明說明 ()

積中，一分離的電漿源區域被形成於一遠離該晶圓的一區域中，例如，藉由電感地耦合一 RF 能量至一纏繞在位於該標靶與該晶圓之間的電漿源周圍的電子線圈。此結構可由美國加州 Santa Clara 市的 Applied Materials 公司的 HDP PVD 反應器獲得。其它的 HDP 濺鍍反應器亦可獲得。較高的能量不只將亦工作氣體離子化，還顯著地提高被濺射原子之離子化比例，亦即，產生金屬離子。該晶圓不是自行充電至一負電位就是被 RF 偏壓用以控制其 DC 電位。該等金屬離子在它們接近被負及地偏壓的晶圓時，被加速跨越該電漿鞘。其結果為，它們的角度散佈在向前的方向上變強使得它們被吸引至孔的深處。突懸在 IMP 濺鍍中變得比較不是一個問題，且底部分蓋及下側壁覆蓋亦相對較高。

然而，IMP 濺鍍的金屬遭遇到許多其它問題。首先，HDP 濺鍍反應器相當的昂貴。其次，使用一遠端電漿源之 IMP 濺鍍通常是在一至少 30mTorr 的高壓下被實施的。較高的壓力及高密度電漿會產生一非常大數量的氬離子，該等氬離子亦被加速越過電漿鞘到達將被濺鍍沉積的表面上。該等高能量氬氣離子造成數個問題。該氬離子能量以熱的形式直接散逸至將被形成的膜層中。銅將在 imp 的所遭遇的高溫中從氮化鈮及其它阻障層材質中抗潤濕 (dewet)，即使是在 50 至 75°C 的溫度下亦然。再者，氬會深埋於發展中的膜層中，而這將不會是一好的影響。在實驗中被觀察到的是，IMP 沉積一如第 3 圖中所示的銅層

五、發明說明 ()

36，其具有一非常粗糙或甚至是不連續的表面地形(morphology)。此一膜層並沒有改善孔洞填充，特別是該襯理被用作為電鍍的電極。

沉積銅的另一項技術為持續的自行濺鍍(SSS)，如 Fu 等人於 1997 年五月 8 日提申之美國專利申請案第 08/854,008 號中及 Fu 等人於 1999 年八月 12 日提申之美國專利申請案第 09/373,097 號中所揭示者。在鄰近一銅標靶處的一足夠高的電漿密度下，一足夠高的銅離子密度發展出銅離子將以超過一的產率再濺鍍該銅標靶。氬工作氣體的供給可因而被省去或至少降低至一非常低的壓力，而銅濺鍍則仍持續著。鋁並沒有接受 SSS。某些其它的材質，如 Pd，Pt，及 Au 亦可接受 SSS。

藉由銅的持續自行濺鍍來沉積銅具有多項優點。在 SSS 中的濺鍍率相當高。有一大部分的銅離子可被加速跨越該電漿鞘並朝向該被偏壓的晶圓，因而提高了濺鍍流量的方向性。反應室壓力可以非常的低，通常是受限於背側冷卻氣體的滲漏，因而降低了因為氬離子的加熱及降低了金屬粒子被氬離子所造成的散佈。然而，標準的長拋 PVD 室並不支援銅的 SSS。

已有技術及反應器被發展來促進持續自行濺鍍。已被觀察到的是，某些濺鍍材質沒有接受 SSS 是因為不到一(sub-unity)的在濺鍍產率但仍受會於這些技術及結構，主要是因為部分自行濺鍍的關係，這會導致部分自行離子化電漿(SIP)。

五、發明說明 ()

再者，用一低但有限的氬氣壓力來濺鍍銅通常是有利的，即使是如此，沒有任何氬工作氣體 SSS 亦是可達成的。因此，銅的 SIP 濺鍍對於涉及一降低的或零工作氣體壓力使得 SSS 為一種 SIP 之更為一般性的濺鍍處理而言，銅的 SIP 濺鍍是較佳的技術。

銅亦可藉由使用金屬有機先驅物，如 Cu-HFAC-VTMS，之化學氣相沉積(CVD)來沉積。一熱 CVD 處理可與此先驅物一起使用，這在此技藝中係習知的，但電漿強化的 CVD(PECVD)亦可使用。該 CVD 處理可沉積一幾乎保形的膜層，即使是本文中所考慮的高深寬比的孔亦然。原始的概念為，CVD 沉積一銅膜層作為一薄的種晶層，然後使用 PVD 或其它技術來實施最終的銅孔洞填充。此被提出的概念是基於與 CVD 處理及用來填充一相對寬的介層孔，約 0.25 至 0.5 微米寬，所需的設備相關之花費來考量。然而，CVD 銅種晶層被觀察出是相當的粗糙。該粗糙度使其不適於作為一種晶層，及更特定地，作為在銅被沉積深入到孔中之後的一用來促進低溫再迴流層之再迴流層。而且，該粗糙度代表需要沉積一 50 奈米之相對厚的 CVD 銅層用以可靠地塗佈一連續的種晶層。對於現在被考慮之窄的介層孔而言，一必需厚度之 CVD 種晶層無論如何可大致填充該孔。然而，用 CVD 來完全填充會遭遇到中心接縫的問題，這會影響到裝置的可靠度。

另一種組合技術使用 IMP 濺鍍來沉積一薄的銅成核層，有時候被稱為一快閃(flash)沉積，及一厚的 CVD 銅種

五、發明說明()

晶層被沉積於該 IMP 層上。然而，如第 3 圖所示的，該 IMP 層 36 是粗糙的，且該 CVD 層係保形地順應該被粗糙化的基材。因此，在一 IMP 層上的該 CVD 層亦將被粗糙化。

電化學電鍍(ECP)為另一種銅沉積技術，其現正發展中且可能會成為較佳之商業上的填充處理。在此方法中，該晶圓被浸入到一銅電解液浴中。該晶圓相對於該浴被電氣地偏壓，且銅於一保形處理中被電化學地沉積於該晶圓上。無電極電鍍技術亦是可行的。電鍍及其相關的處理是有利的，因為它們可在大氣壓力下用簡單的設備來實施，沉積率亦高，且液體處理可與後續之化學機械研磨相配合。

然而，電鍍有其本身的需求。一種晶及黏著層必需在該阻障層，如 Ta/TaN，之上用以讓被電鍍的銅成核並將其黏著於該阻障層上。甚者，包圍該介層孔 22 之絕緣結構需要有一電鍍電極被形成於介電層 14 與該介層孔 22 之間。鈦及其它阻障材質典型地是相當差的導電體，且面向介層孔 22(包含銅電解質)之阻障層 24 的一般氮化物底層對於在電鍍中所需要之長的橫向電流路徑而言更是不導電。因此，一良好的導電種晶及黏著層必需被沉積，如果該電鍍是要有效地填充該介層孔的底部的話。

一被沉積於該阻障層 24 之上的一銅種晶層典型地被用作為該電鍍電極。然而，其完整性必需被確保，及一連續的，平順的，且均勻的膜層是較佳的。否則的話，該電鍍電流將只會被導引至被銅所覆蓋的區域或被導引至被

五、發明說明()

導引至被較厚的銅所覆蓋的區域。沉積銅種晶層具有其本身的困難。一用 IMP 沉積的種晶層提供深高寬比孔洞中之良好的底部覆蓋，但其側壁覆蓋是如此之小，因而讓薄膜被粗糙至會不連續的程度，而導致側壁氣隙。一薄的 CVD 沉積的種晶層亦是太粗糙。一厚的 CVD 種晶層或在 IMP 銅上之 CVD 銅需一相當厚的種晶層來達到所需要的連續性。而且，該電鍍電極主要是在整個孔洞的側壁上操作，使得高側壁覆蓋是所需要的。長拋射提供一適當的側壁覆蓋，但底部覆蓋則不足。

因此，一較佳的方法為用銅來填充一介層孔。

銅濺鍍已發現會產生濺鍍其它導電材料所沒有發現的問題。散佈的銅原子被發現會擴散至濺鍍設備中之窄凹陷的更深處，特別是對於低壓 SSS 及 SIP 而言。因為濺鍍涉及了高電壓，特別是與 SSS 及 SIP 有關之高能量水準，介電質絕緣體必需將被不同地偏壓部分隔開來。然而，這些絕緣體在 SSS 濺鍍期間會被塗覆上銅，因此經常需要加以更換及清洗。

其結果為，必需對此等絕緣體加以保護使其免於銅沉積。

一濺鍍反應室的標準部件為一反應室遮板其保護該室壁使其免於被沉積。該遮板被塗覆而不是室壁，且在濺鍍塗層累積至一相當的厚度時更容易被取下或清潔。典型地，該遮板是金屬的且被電氣地接地以作為該陰極標靶的接地平面。然而，已被知曉的是，一被設置在該反應室的

五、發明說明()

上部靠近該標靶處附近之電氣地懸浮(floating)的輔助遮板可允許低壓濺鍍。此一懸浮的遮板典型地被簡單地支撐於一遮板絕緣體上而沒有任何的夾持。然而，一沒有被夾持的遮板會在熱循環期間產生額外的機械運動，這會應響到電漿黑暗空間(dark space)的裕度及適當的標靶偏壓。遮班彎折會造成額外的顆粒屑片。遮板與絕緣體之間之不當的間隙及外形會造成電氣短路。如果該沒有被夾持的遮板在熱循環期間真得移動了的話，則無法保證其會在冷卻時回到其原來的位置使得在下一週期時被進一步歪斜。

為了以上的理由，對於沒有被夾持的遮板而言需要較佳的對齊。

在低壓下的電漿濺鍍，特別是於 SIP 及 SSS 相關者，會在點燃電漿時產生問題。電漿的點燃涉及了一組與電漿持續所不同的條件。通常，一較高壓力的工作氣體，如氬氣，需要被導入至該反應室中以產生點燃。然而，在有大量的氬氣存在下被濺鍍塗佈的膜層不可能變成在低壓濺鍍下所想要的那種膜層。再者，電點燃該電漿會是一個問題，而導致長且不可靠的電燃程序。

因此，提供較佳之用於低壓濺鍍，特別是銅的低壓濺鍍，電漿點燃是所想要的。

發明目的及概述：

本發明可被總結為結合了自行離子化電漿(SIP)之長拋濺鍍之濺鍍沉積銅的方法。長拋濺鍍的特徵在於標靶至

五、發明說明()

基材的距離對基材直徑的一相當高的比值。長拋 SIP 濺鍍可促進離子化及中性的銅成分者兩者的深孔塗佈。

SIP 係藉由低於 5mTorr 的低壓，較佳地係低於 2 mTorr，及更佳地是低於 1 mTorr，而被提升。SIP，特別是在這些低壓下的 SIP，藉由具有相對小的面積之磁控管而被提升藉以提高標靶能量密度，及藉由具有不對稱的磁鐵之磁控管而被提升使得磁場得以朝向該基材穿透。SIP 亦藉由一電氣地懸浮的濺鍍遮板而被提升，該遮板延伸離該標靶相當遠，最好是在 6 至 10cm 的範圍內。較佳地，一第一窄的旋繞通道被形成於該懸浮遮板與一接地的遮板之間及一第二窄的旋繞通道被形成於該懸浮的遮板與該標靶之間。此等通道防止銅及其它金屬原子離子滲透到隔離該標靶，該懸浮遮板，及該接地遮板之介電質間隔件或 O 形環的區域。此等通道的寬度最好是在 100 至 120 微米(2.5 至 3mm)的範圍內。該通道介於兩個遮板之間的底部圓筒形不分的深寬比至少是 4:1，更佳地是 8:1。該等通道最好是包括兩個 90° 的回轉。

根據本發明的一個態樣，濺鍍條件是到控制用以在 SIP 與使用工作氣體之傳統濺鍍之間提供一平衡，藉以控制在濺鍍通量中之銅離子與中性同原子的比例。

本發明可被用來沉積一銅種晶層，提升在之後被沉積層之成核及長晶，對於形成窄且深的介層孔或接點穿過一介電層是特別有用的。該第二銅層可藉由電化學電鍍(ECP)來沉積。

五、發明說明()

在本發明之填充孔洞處理的另一實施例中，該第二銅層是用化學氣相沉積(CVD)來沉積的。該 CVD 層本身可被用作為後續 ECP 的一種晶層，或該 CVD 層可完全填充該孔，特別是深寬比非常高的孔。

在本發明之用來形成一銅種晶層的處理的另一實施例中，一第一步驟在一被稱為離子化金屬電鍍(IMP)的處理中於一高密度電漿中沉積一薄的銅種晶層的一部分，及一第二步驟在一 SIP 處理中沉積該銅種晶層的一部分。

本發明的另一態樣涉及反應室遮板。一較長的懸浮遮板促進電漿點燃。再者，一窄的旋繞通道最好是被形成於懸浮的及接地的遮板之間，藉此用來支撐及隔離該等遮板的隔離件得以被保護而不會被濺鍍金屬所塗覆。定心機構經由溫度循環將懸浮遮板保持電子及機械對齊。阻障物被形成於處理體積與延伸至隔離件，懸浮遮板，支撐表面之間的滑動表面之間。

本發明的另一態樣涉及電漿點燃程序。最好是，該電漿在一相當高的工作氣體壓力但低的標靶能量程度下被點燃。在電漿點燃之後，室壓被降低及該標靶能量被提高至它們的濺鍍作業水準。

圖式簡單說明：

第 1 圖為被填充了金屬之一介層孔的剖面圖，該金屬亦覆蓋了該介電質的頂部，如在前技中所實施的。

第 2 圖為一介層孔在其用金屬填充期間的側面圖，該金屬

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明()

形成突懸並將該介層孔閉合。

第 3 圖為具有一用離子化金屬電鍍沉積之粗糙的種晶層之介層孔的剖面圖。

第 4 圖為本發明可使用之一濺鍍反應室的示意圖。

第 5 圖為第 4 圖的一部分的分解圖，其顯示該標靶，遮板，隔離件及標靶 O 形環的細部。

第 6 圖為一圖表，其顯示詢懸浮遮板的長度與支援一電漿之最小壓力之間的關係。

第 7 圖為根據本發明的一實施例之介層孔金屬化的剖面圖。

第 8 及 9 圖為圖表，其顯示兩個不同的磁控管與不同的操作條件下跨越該晶圓的離子流通量。

第 10 圖為根據本發明的第二實施例之介層孔金屬化的剖面圖。

第 11 圖為根據本發明的第三實施例之介層孔金屬化的剖面圖。

第 12 圖為一電漿點燃程序的一流程圖，其可降低對晶圓的加熱。

第 13 圖為本發明可在其上實施之一整何的處理工具的示意圖。

圖號對照說明：

10 下層介電層

12 下層金屬

14 上層介電層

16 襯理層

五、發明說明()

18	金屬層	22	介層孔
24	阻障層	26	銅層
28	突懸	30	側壁
32	底部	34	氣隙
50	反應器	52	真空室
54	標靶隔離件	56	PVD 標靶
58	晶圓	60	晶圓夾
62	托盤電極	64	懸浮遮板
66	接地遮板	70	背板
72	銅標靶部分	74	彪靶 O 環
76	金屬夾環	77	環形邊緣
78	凸耳	79	凸緣
75	接頭 O 形環	68	遮板隔離件
81	凸緣	82	鍵形物
83	滑動接觸區	84	窄通道
85	頭部	84a	上背隙
84b	下背隙	80,83	滑動表面
83a	窄凹部	90	下圓柱形部分
92	過渡部分	94	上圓柱形部分
96	窄化的下圓柱形部分	98	過渡部分
100	通道	102	碗部
104	最內的圓柱形部分	110	DC 電源供應器
112	可控制的電源供應器	114	氣體源
116	質量流控制器	118	間隙

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明()

120	真空幫浦系統	130	磁控管
132,134	磁鐵	136	磁軌
138	高密度電漿區	140	中心
142	馬達驅動軸	150	種晶銅層
180	SIP 銅膜層	182	缺陷
184	CVD 種晶層	188	CVD 銅層
202,204	負載鎖定室	206	第一晶圓輸送室
208	第一機械臂	210,212	去氣/定向室
214	預清潔室	216	CVD 阻障層室
218	通過室	220	第二機械臂
222	第二輸送室	224	第一 IMP 濺鍍室
226	SIP 濺鍍室	230	第二 IMP 濺鍍室
228	CVD 室	232	熱處理室
240	控制器	242	控制匯流排
244	可記錄媒體	246	溝通鏈

發明詳細說明：

在一 DC 磁控管反應器中之離子化與中性原子通量間的分佈可藉由其本身或與一銅種晶層的組合而在一介電層的孔中產生一平順的保形銅襯理層，該銅種晶層係以化學氣相沉積(CVD)而被沉積於一被濺鍍的銅成核層之上。該銅襯理層作為被電鍍的銅之薄的種晶層是特別有用的。

前技之 DC 磁控管濺鍍反應器係關於傳統之工作氣體

五、發明說明()

濺鍍或關於持續的自行濺鍍。這兩種是不同的濺鍍方法。在另一方面，用於銅襯理之反應器結合前技之不同的特徵來控制離子化銅與中性銅原子間的分佈是較佳的。此一反應器 50 的例子以示意剖面圖的方式被示於第 4 圖中。此反應器是根據美國加州 Santa Clara 市的 Applied Materials 公司的 Endura PVD 反應器修改而得。反應器 50 包括一真空室 52，其通常是金屬且被電氣地接地，並經由一標靶隔離件 54 而被密封於一 PVD 標靶 56，該標靶具有至少一表面部分是由將被濺鍍於一晶圓 58 上的材質，在此例子中為銅或銅合金，所構成。該合金元素典型地是以少於 5 重量百分比材在，且如果適當的阻障層被形成的話則最主要是純的銅可被使用。一晶圓夾 60 將晶圓 58 固定於一托盤電極 62 上。在該托盤 62 中之未示出的電阻式加熱器，冷媒通道，及熱傳送氣體穴可讓托盤的溫度被控制在 -40°C 的溫度，藉以讓晶圓的溫度亦得以被控制。

被第二介電質遮板隔離件 68 所隔開的一懸浮遮板 64 及一接地的遮板 66 被固定於示 52 中用以保護室壁使其免於被濺鍍材料所濺鍍。該接地的遮板 66 亦作為與陰極標靶 56 相對之陽極接地平面，藉以電容地支援一電漿。某些電子沉積於該懸浮遮板 64 上使得一負電荷於該處累積。該負電位不僅排斥後續電子的沉積，而且亦限制在主電漿區域中之電子，因而降低電子損失，維持低壓濺鍍，並提高電漿密度。

標靶及遮板的細節被示於第 5 圖的分解圖中。標靶 56

五、發明說明()

包括一鋁或鈦背板 70，其被焊接或擴散接合於一銅標靶部分 72 上。該背板 70 的一凸緣 73 經由一聚合物標靶 O 形環 74 而被真空密封於該標靶隔離件 54 上，其最好是由陶瓷或礬土所製成。該標靶絕緣件 54 藉由一接頭 O 形環 75 而被真空密封至反應條 52 上，其事實上可以是一密封至該主反應室本體上的鋁接頭。一金屬夾環 76 在其內徑側具有一向上延伸的環形邊緣 77。未示出的螺栓將該金屬夾環 76 固定於該室 52 的一向內延伸的凸耳 78 上並抓住該接地遮板 66 的一凸緣 79。藉此，該接地遮板 66 被機械地及電氣地連接至該被接地的反應室 52 上。

遮板隔離件 68 自由地躺在該夾環 76 上且可由一陶瓷材料，如礬土，加工獲得。其具有一約 165mm 的高度，與其較小的寬度比起來是相當高的高度，用以在該反應器的溫度循環期間提供強度。該遮板隔離件 68 的下部具有一內環形凹部用來嵌設該夾環 76 的邊緣 77。該邊緣 77 不只將該遮板隔離件 68 的內徑相對於夾環 76 定心，而且還作為一阻障物阻擋在該陶瓷遮板隔離件 68 與該金屬夾環 76 之間的滑動面 80 上所產生的顆粒到達該主處理區中。

該懸浮遮板 64 的一凸緣 81 自由地躺在該遮板隔離件 68 上並在其外側具有一鍵形物 82 向下延伸至形成於該遮板隔離件 68 的上外角落之環形凹部中。藉此，鍵形物 82 將該懸浮遮板相對於位在該遮板隔離件 68 的外徑上之該標靶 56 定心。該遮板鍵形物 82 被一窄的間隙將其與遮板

五、發明說明()

隔離件 68 隔開來，該間隙小到足以對齊該電漿黑暗空間，而又大到足以防止遮板隔離件 68 的阻塞，且該懸浮遮板 81 躺在該遮板隔離件 68 上之在該鍵形物 82 之內與之上的滑動接觸區 83。

一窄的通道 84 被形成於該懸浮遮板 64 的一頭部 85 與標靶 56 之間。其具有一約 2mm 的寬度以作為一電漿黑暗空間。該窄通道 84 延伸於一路徑中，其比所顯示的更朝內地徑向伸展，通過該背板凸緣 74 的一向下突出的凸爾 86 到達介於遮板頭部 85 與標靶隔離件 54 之間的上背隙 84a。這些元件的結構及它們的特性與揭示於由 Tang 等人在 1998 年十月 30 日所提申的美國專利申請案第 09/191,253 號中的相似。上背隙 84a 在室溫時具有一約 1.5mm 的寬度。當遮板元件接受溫度循環時，它們會變形。具有與靠近標靶 56 之窄通道 84 相似的寬度之上背隙 84a 足以在該窄通道 84 中保持一電漿黑暗空間。該上背隙 84a 持續向下到達介於遮板隔離件 68 與夾環 76 之間的下背隙 84b 中。該下背隙 84b 係作為一洞穴以收集在陶瓷遮板隔離件 68 與夾環 76 及懸浮遮板 64 之間的滑動表面 80，83 所產生的陶瓷顆粒。該陶瓷遮板隔離件 68 在其上內角落額外地包括一淺的凹部 83a 用來收集來自於該活動表面 83 的徑向內側的陶瓷顆粒。

該懸浮的遮板 64 包括一向下延伸，寬的上圓柱形部 88，其由凸緣 81 向下延伸並經由一過渡部 92 在其下端連接至一窄的下圓柱形部 90。相似地，該接地周板 66 具有

五、發明說明 ()

一在該懸浮的遮板 64 的上圓柱形部 88 外側且比較寬之上較寬的上圓柱形部 94。該接地的上圓柱形部 94 在其上端被連接至該接地的遮板凸緣 80 及經由一過渡部 98 在其下端被連接至一窄化的下圓柱形部 96，該過渡部大致延伸於該室的徑向。該接地的下圓柱形部 96 嵌設於該懸浮的下圓柱形部 90 的外側上因此比該懸浮的下圓柱形部寬；電其比該懸浮的上圓柱形部 64 小約 3mm 的徑向距離。兩個過渡部 92，98 都被除直及水平地偏移。一迷宮式的窄通道 100 被形成於該懸浮及接地的遮板 64，66 之間，在接地的下圓柱形部 96 與懸浮的上圓柱形部 64 之間有披移，以確保在兩個垂直通道部分之間沒有直的視線。通道 100 的目的之一為電氣地隔離兩遮板 64，66 並保護夾環 76 及遮板隔離件 68 被銅沉積。

介於遮板 64，66 的下圓柱形部 90，96 之間的通道 100 的下部其深寬比為 4：1 或更大，最好是 8：1 或更大。該通道 100 的下部舉有 0.25cm 的寬度及 2.5cm 的長度，其最佳的範圍分別為 0.25 至 0.3cm 及 2 至 3cm。因此，穿透該通道 100 之任何銅離子及被散佈的銅原子會在遮板之間碰撞數次，且在它們找到進一步朝向夾環 76 與遮板隔離件 68 的路徑之前至少會被上接地的圓柱形部 94 所停止。任何一次的碰撞的結果可能是離子被遮板所吸收。在通道 100 中介於過渡部 92，98 之間的兩個相鄰的 90°C 迴轉或彎折進一步將遮板隔離件 68 與銅電間隔離開來。一類似但較小的效果可藉由 60°C 彎折或甚至是 45°C 彎折來達

五、發明說明()

成，但效果較大的 90°C 彎折較容易形成於該遮板材料中。該 90°C 的迴轉較為有效因為它們增加了來自於任何方向的銅粒子將具有至少一高角度的撞擊且因而喪失它們絕大部分的能量而被該上接地圓柱形部 94 所停止。90°C 的迴轉亦可遮蔽夾環 76 及遮板隔離件 68 直接被銅顆粒所射到。銅主要是沉積於懸浮過渡部 92 的底部的水平表面上及垂直的上接地圓柱形部 94 上，這兩者都是在 90°C 迴轉的端部。而且，該旋繞的通道收集在處理接地的遮板 66 的水平過渡部 98 期間由遮板隔離件 68 所產生的陶瓷顆粒。此等被收集的顆粒很可能被亦是收集於該處的銅所膠合(pasted)。

回到第 4 圖，該接地的遮板 66 的下圓柱形部 96 持續向下至支撐該晶圓 58 之托盤 62 的頂部背側。該接地的遮板 66 然後持續徑向朝內於一碗形部 102 中，且垂直的朝上至一最內部的圓柱形部 104 到達該晶圓 58 的水平，但與該托盤 62 的外側徑向間隔開。

遮板 64，66 典型地是由不銹鋼所製成，且它們的內側可被粗糙化用以提升被沉積於其上之銅濺鍍層的黏著性。然而，在延長的濺鍍期間的某些點，銅會累積至一可能會剝落的厚度，而產生顆粒。在此點到達之前，該等遮板應被加以清洗或更換新的遮板。然而，較昂貴的隔離件 54，68 在大多數的維修週期中都不需要被更換。甚者，維修週期是由遮板的剝落來決定，而不是由間隔件的短路來決定的。

五、發明說明()

如所述的，該懸浮的遮板 64 累積某些電荷並成為一負電位。因此，其排斥進一步的懸浮遮板 64 的電子損失並因此將電漿限制在更靠近標靶 56 處。Ding 等人在美國專利第 5,736,021 號中揭示具有類似效果之類似結構。然而，第 5 圖中之懸浮的遮板 64 讓其下圓柱形部 90 比 Ding 等人專利中之對應部分延伸的更遠離該標靶 56。然而，該懸浮的遮板 64 電氣地遮蔽該接地的遮板 66 與該標靶 56 隔開，使得其不應延伸的太過遠離該標靶 56。如果其太長的話，則其將很難擊發該電漿，但如果其太短的話，電子損失會增加使得該電漿無法於低壓下被維持且電漿密度會下降。一最佳的長度已被找出，是該懸浮的遮板 64 的底部尖端 106 與標靶 56 的面隔 6cm 且該懸浮的遮板 64 的軸向總長度為 7.6cm，如第 5 圖所示。三個不同的懸浮的遮板被測試以找出維持銅濺鍍所需之最小壓力。對於 1kW 及 18 kW 的標靶能量而言，其測試結果被示於第 6 圖中。橫軸為總遮板長度，遮板尖端 106 至標靶 56 的距離為少於 1.6cm。該間距較佳地是在 5 至 7nm 的範圍之間，而長度是在 6.6 至 8.6cm 之間。將該遮板長度延長至 10cm 可多少降低該最小壓力，但會增加擊發該電漿的困難度。

再次參照第 4 圖，一可選擇的 DC 電源供應 110 相對於接地的遮板 66 將標靶 56 負極地偏壓至約 -400 至 -600 伏特 DC 用以點燃並維持該電漿。一介於 1 至 5 kW 間的標靶能量被用來點燃該電漿對於上述之 SIP 濺鍍而言大於 10 kW 的能量是較佳的。傳統上，托盤 62 及晶圓 58 是電

五、發明說明()

氣懸浮的，但一負 DC 自行偏壓則在其上形成。在另一方面，某些設計使用一可控制的電源供應器 112 以施加一 DC 或 RF 偏壓至該托盤 62 以進一步控制在其上形成的負 DC 偏壓。在所測試的結構中，該偏壓電源供應器 112 為在 13.56MHz 頻率下操作的 RF 電源供應器。其可供應高達 600W 的 RF 能量，對於 200mm 的晶圓而言，較佳的範圍為 350 至 550W。

一氣體源 114 經由一質量流控制器 116 供應一濺鍍工作氣體，典型地為化學上鈍態的氬氣，至該反應室 52。該工作氣體可經由一或多個穿過接地的遮板 66 的底部或通過介於接地的遮板 66，晶圓夾 60，及托盤 62 之間的間隙 118 之入口管而被送至該室的頂部或其底部。一經由寬的幫浦埠 122 而被連接至該室 52 之真空幫浦系統 120 將該反應室維持在一低壓。該基本壓力可被保持在約 10^{-7} Torr 或更低，但該工作氣體的壓力在典型的傳統濺鍍中被保持在約 1 至 1000mTorr 之間且在 SIP 濺鍍中則被保持在 5mTorr 以下。一以電腦為基礎的控制器 124 控制包括該 DC 標靶能量供應器 110，偏壓能量供應器 112，及質量流控制器 116 在內之該反應器。

為了要提供有效的濺鍍，一磁控管 130 被設置在該標靶 56 的背側。其具有被一磁性軛所連接及支撐之相對的磁鐵 132，134。該等磁鐵產生與該磁控管 130 相鄰的磁產於該反應室 52 之內。該磁場捕捉電子且對於電荷中和而言，離子密度亦增加以形成一高密度電漿區域 138。該磁

五、發明說明()

控管 130 通常被一馬達驅動的軸 142 所驅動而繞著該標靶 56 的中心 140 旋轉用以在該標靶 56 的濺鍍時達到完整的涵蓋。為了要達到銅的持續自行濺鍍所需之充分的離子化密度之高密度電漿 138，送至與該磁控管 130 相鄰的區域之能量密度必需是很高的。如上文中提及 Fu 的專利中所揭示的，這可藉由提高由該 DC 電源供應器 110 所輸送的能源及藉由縮小磁控管 130 面積成為三角形或賽跑跑道形而被達成。一 60°C 的三角形磁控管，其繞著與標靶中心 140 重疊之尖端旋轉，在任何時候都指涵蓋該標靶的 1/6。在一可實施 SIP 濺鍍的商用反應器中 1/4 的涵蓋是最大值了。

為了要降低電子損失，由內磁鐵 132 所代表之內磁極與未示出之磁極面並一具有明顯的孔洞且被由外磁鐵 134 所代表的連續外磁極與未示出的磁極面所環繞。甚者，為了要將被離子化的濺鍍粒子至晶圓 58，外磁極應產生比內磁極大很多之磁通量。伸展的磁場線捕捉電子並將電漿延伸得更靠近晶圓 58。磁通量的比例應至少為 150%，而較佳地應大於 200%。Fu 的兩個三角形磁控管實施例具有 25 個外磁鐵及 6 或 10 個內磁鐵，其磁強度相同電極性相反。

當氬氣被送入該反應室中時，既於標靶 56 與接地的遮板 66 之間的 DC 電壓差將氬氣點燃成為電漿，且被正極地帶電的氬離子被吸引至被負極地帶電的標靶 56。該等離子以相當的能量撞擊該標靶 56 並造成標靶原子或原子叢從標靶 56 濺射出。某些標靶原子撞擊該晶圓 58 因而被沉

五、發明說明 ()

積於其上，藉以形成一標靶材質的膜層。在金屬氮化物的反應式濺鍍中，氮氣被額外地導入該反應室中，且其與被濺射出的金屬原子反應而在晶圓 58 上形成一金屬氮化物。

該被示出的反應室能夠實施包括持續的自行濺鍍在內之銅的自行離子化濺鍍。在此例子中，在電漿已被點燃之後，在 SSS 的情形中氬氣的供應可被切斷，且銅離子具有充足的高密度以大於一 (unity) 的產率來再濺鍍該銅標靶。或者，某些氬氣可持續被供應但流率較低且室壓較低及較不充足的標靶能量密度用以支持純的持續自行濺鍍，但具有一顯著的但比例較小的自行濺鍍。如果該氬氣壓力被提高至比 5mTorr 大很多時，氬氣將把能量由銅離子上移走，因而減少自行濺鍍。晶圓的偏壓吸引銅粒子之被離子化的部分更深入到孔中。

然而，為了要到達以一部分中性的通量塗覆之更深的孔中，增交標靶 56 與晶圓 58 之間的距離是所想要的，亦即，以長拋射的模式來操作。在長拋射中，標靶-至-基材的間隔大於基材直徑的一半，最好是大於該晶圓的直徑，更佳的是至少為該晶圓直徑的 80%，而最佳的是至少為晶圓直徑的 140%。上述距離是以 200mm 晶圓為例。在傳統的濺鍍中的長拋射降低濺鍍沉積率，但被離子化的濺鍍粒子不會遭遇到如此大的降低。

傳統 (氬氣基) 的濺鍍與持續的自行濺鍍 (SSS) 間之被控制的分割讓中性與離子化的濺鍍粒子間的分佈可被控

五、發明說明()

制。此控制對於在高深寬比介層孔中之一銅的種晶層的濺鍍沉積是特別有利的。被濺射之原子之離子化比例的控制被稱為自行離子化電漿(SIP)濺鍍。

由本發明所產生之結構的一實施例為第7圖中以剖面圖所示的一介層孔。一銅種晶層150藉由使用第4圖的長拋射濺鍍反應器及在提升SIP的條件下被沉積於該介層孔22中的阻障層24之上。該SIP銅層150可被沉積達50至300奈米，或更佳地達80至200奈米，的厚度。該SIP銅種晶層150在介層孔側壁上最好是具有2至20奈米範圍內的厚度，更佳地是在7至15奈米的範圍內。關於窄的孔，側壁厚度不應超過50奈米。該膜層的品質藉由降低托盤溫度至低於0℃，最好是低於-40℃，而被改善使得快速SIP沉積可承受之冷去變得很重要。

該SIP銅種晶層150具有良好的低部覆蓋及加強的側壁覆蓋。實驗上觀察到的是，該SIP銅種晶層比被直接沉積於該阻障層24上之IMP或CVD銅層都來得平順。在該保形的SIP銅種晶層150被沉積之後，該孔被一銅層18所填充，如第1圖所示，最好是藉由使用該SIP銅種晶層150作為電鍍電極之一的電化學電鍍來實施。然而，該SIP銅種晶層150之平順的結構亦可藉由標準的濺鍍或物理氣相沉積(PVD)來提升再迴流或銅的高溫沉積。

數個實驗於SIP沉積一種晶層於1.2微米厚的氧化物層中的一0.2微米寬的介層孔中被實施。當標靶-至基材的距離為290mm時，一小於0.1mTorr的反應室壓力(包括

五、發明說明()

SSS 模式)及 14kW 的 DC 能量被供應至該標靶，及有一 60 °C 的磁控管在該氧化物之上有約 12 奈米毯覆層厚度，在介層孔底部產生 18 奈米厚的膜層及在介層孔側壁上產生約 12 奈米厚的膜層。沉積時間為 30 秒或更短是很典型的。當標靶能量提高至 18kW 時，底部的覆蓋增加至 37 奈米而側壁厚度則無顯著變化。在較高的能量下之較大的底部覆蓋顯示有較大的離子化比例。對於這兩種例子而言，被沉積的銅層比 IMP 或 CVD 銅層都來得平順。

與 IMP 沉積之不大於 0.2 微米/分鐘的速率比起來，該 SIP 沉積相當的快，約 0.5 至 1.0 微米/分鐘。較快的沉積率可有較短的沉積時間，再加上沒有氫離子加熱，因而可顯著地減少熱預算(thermal budget)。一般咸認，該低溫 SIP 沉積可獲得一非常平順的銅種晶層。

一 290mm 拋射與 Fu 之標準的三角形磁控管一起使用，該磁控管使用十個內磁鐵及二十五個外磁鐵。在不同的條件下離子流通量為離標靶中心為半徑的函數。其結果被畫在第 8 圖中。曲線 160 為 16 kW 的標靶能量及 0mTorr 的反應室壓力。曲線 162，164，166 分別為 18 kW 的標靶能量及 0，0.2，1mTorr 的反應室壓力。這些電流對應於一離子密度介於 10^{11} 至 10^{12}cm^{-3} 的範圍之間，傳統的磁控管及濺鍍反應器為小於 10^9cm^{-3} 。0 室壓的條件亦被用來測量銅離子化比例。離子化比例變動於 10%至 20%之間的空間相依性大致相同，離子化比例與 DC 標靶能量有正相依性。該相對低的離子化比例顯示沒有長拋射之 SIP 具有

五、發明說明 ()

一大比例之中性銅通量，其將會具有傳統 PVD 之不佳的深填充特性。結果顯示在高能量下的操作因為離子化增加的關係而對於較佳的級階覆蓋而言是較好的。

然後，這些實驗在 Fu 的磁控管中之內磁鐵數被減少至 6 個的情形下被重複。亦即，第二磁控管在磁通量上具有改善的均勻性，其提升朝向晶圓之被濺射的離子通量的均勻性。其結果被示於第 9 圖中。曲線 168 顯示 12 kW 的標靶能量及 0mTorr 的反應室壓力；曲線 170 是 18kW。曲線是中間值的 14 kW 及 16 kW。因此，修改過的磁控管產生一更為均勻的離子流，這亦與標靶能量有關，且能量愈高愈好。

與 IMP 之 90%至 100%比例比較起來，相對低之離子化比例 10%至 20%顯示大的中性銅的通量。雖然晶圓偏壓可將銅離子導引至孔的更深處，但長拋射對於中性的銅亦可達成相同的效果。

一連串的測試被用來決定拋射及室壓對於濺鍍粒子散佈的綜合影響。在零室壓時，140mm 的拋射產生約 ±45° 的散佈；190mm 的拋射產生約 ±35° 的散佈；及 290mm 的拋射產生約 ±25° 的散佈。對於 190mm 的拋射，室壓被改變。中心散佈仍為 0，0.5 及 1mTorr。然而，在最高壓力時，低水平的尾部被向外推約 10°，其顯示某些粒子的分散。這些結果顯示可被接受的結果是在 5mTorr 以下才可獲得，但一較佳的範圍是小於 2mTorr，更佳的範圍是小於 1mTorr，最佳的範圍是 0.2mTorr 或更小。而且，如所

(請先閱讀背面之注意事項再填寫本頁)

訂
線

經濟部智慧財產局員工消費合作社印製

五、發明說明()

預期的，長拋射的散佈是最好的。

一被沉積於高深寬比孔中之 SIP 膜層具有較佳的上側壁覆蓋且不會有突懸產生。在另一方面，一被沉積於此孔中之 IMP 膜層具有較佳的底部及底部角落覆蓋，但側壁上的膜層則較差且粗糙。這兩種濺鍍的優點可藉由使用兩步驟銅種晶層濺鍍沉積而加以結合。在第一步驟時，銅於一 IMP 反應器中被沉積，其藉由使用 RF 電感能量源產生一高密度電漿。沉積條件為 20 至 60mTorr 的壓力，10 至 3kW 的 RF 線圈能量，1 至 2 kW 的 DC 標靶能量，及 150W 的偏壓能量。該第一步驟提供良好的底部及底部側壁覆蓋。在第二及較佳的後續步驟中，銅被沉積於上述之產生較少的銅離子化比例的 SIP 反應器中。沉積條件為 1Torr 的壓力，18-24 kW 的 DC 標靶能量及 500W 的偏壓能量。該第二步驟提供良好且平順的上側壁覆蓋並進一步將已被沉積的 imp 層平滑化。這兩個步驟之毯覆厚度分別為 IMP 沉積的 50 至 100 奈米及 SIP 層的 100 至 200 奈米。兩毯覆層的比例為 30:70 至 70:30。或者，該 SIP 層可在該 IMP 層之前被沉積。在銅種晶層藉由該兩步驟處理而被濺鍍沉積之後，該孔的其餘部分即藉由電鍍而被沉積。

該 SIP 側壁覆蓋對於非常窄，高深寬比的介層孔而言可能會有問題。用於 0.13 微米及更小的介層孔的技術正在研發中。厚度在 100 奈米以下的毯覆厚度，側壁覆蓋即會變成不連續。如第 10 圖中的剖面圖所示，不佳的幾何形狀會造成一 SIP 銅膜層 180 被形成為在介層孔側壁 130 上

五、發明說明()

之包括氣隙或其它缺陷 182 在內之一不連續的膜層。缺陷 182 可能是沒有銅或此薄的銅層存在，其無法作為一一電鍍電極。然而，該 SIP 銅層 180 除了缺陷 182 之外，其是平順的且完全被中和的，在這些負挑戰性的幾何形狀中，沉積一銅 CVD 種晶層 184 於該 SIP 銅中性膜層 180 上是很有利的。因為其是用化學氣相沉積來加以沉積的，所以其大致上是保形的且被該 SIP 銅層 180 所中和。該 CVD 種晶層 184 填補這些缺陷 182 並呈現出一連續，不粗糙的銅種晶層以供稍後的銅電鍍來完成孔 22 的填充。該 CVD 層可於一被設計來實施銅沉積之 CVD 室，如 Applied Materials 公司的 Cu_xZ 反應室，中使用先前討論過的熱處理而被沉積。實驗被實施，其中一 20 奈米厚的 CVD 銅層被沉積於一 SIP 銅中和層及一 IMP 中和層之上。與 SIP 的結合產生一相對平順的 CVD 種晶層，而與 IMP 的結合則在該 CVD 層中產生一較粗糙的表面達到不連續的點。

該 VCD 層 184 被沉積的厚度可達 5 至 20 奈米的厚度。該孔之其餘部分可使用其它方法用銅加以填充。由 CVD 銅產生於該 SIP 銅的中和層之上的之非常平順的種晶層提供使用電鍍或傳統的 PVD 技術之有效率的銅之孔洞填充。特別是對於電鍍而言，該平順的銅中和及種晶層提供一連續的且大致均勻的電極以在電鍍處理中提供電能。

在一介層孔或其它具有高深寬比的孔的填充中，用電鍍賴散佈而非，如第 11 圖的剖面圖所示的，沉積一夠厚

五、發明說明 ()

的 CVD 銅層 188 於該 SIP 銅中和層 180 上以完全地填充該介層孔是較有利的。CVD 填充的一項優點為其消除了另一電鍍步驟的需求。而且，電鍍需要流體流，其在寬度小於 0.13 微米的孔中是很難控制的。

本發明此實施例之銅雙層的優點為其可允許銅沉積以一相對低的熱預算來實施。鈹在高熱預算下會由氧化物中抗潤濕(dewet)。IMP 對於深孔填充而言具有許多相同的覆蓋優點，但 IMP 是在較高的溫度下操作因為其產生一較高的氬離子通量，它們將其能量散到該被沉積的膜層裝。相反的，相對薄之該 SIP 層在一相對高的速率下被沉積且因為沒有氬氣存在的關係 SIP 處理並不熱。而且，該 SIP 沉積率比 IMP 的要低很多使得任何熱沉積要短得多，約為一半值。

該熱預算亦被該 SIP 電漿的一冷點燃所降低。一冷電漿點燃及處理程序被示於第 12 圖的流程圖中。在晶圓已被插入到通過負載鎖定閥進入到濺鍍反應器中時，該負載鎖定閥即被關閉，及在步驟 190 時氣體壓力被平衡。氬氣室壓被升高至用來點燃的壓力，典型地在 2 至 10mTorr 之間，及氬氣背側冷卻氣體被供應至晶圓的背側其背側壓力約為 5 至 10Torr 之間。在步驟 192，氬氣用一低標靶能量來點燃，典型地是在 1 至 5kW 之間。在電漿被點燃之後，在步驟 194，該反應室壓力快速地在 3 秒鐘內被下降而標靶能量則被維持在低水平。如果計畫持續的自行濺鍍的話，則該室的氬氣供應即被中斷，但該電漿仍維持在 SSS

五、發明說明()

模式中。對於自行離子化電漿濺鍍而言，氬氣供應被減少。該背側冷卻氣體則持續被供應。在步驟 196 中，當氬氣壓力被降低時，該標靶能量被快速地升高至 SIP 或 SSS 濺鍍所需要的水平，如對於 200mm 晶圓而言為 10 至 24kW 或更高。步驟 194 及 196 可藉由同步降低壓力及升高能量而被合併。在步驟 198，該標靶持續被供給所定水平之能量達濺鍍沉積所想要的材料厚度所需要的一段時間。此點燃成績比使用點燃之所需的濺鍍能量水平冷很多。較高的氬氣壓力有助於點燃但如果持續在較高的能量水平下的話，則對於被濺射中和有負面的影響。在較低的點燃能量時，非常少的銅被沉積因為在低能量下沉積率很低。而且，托盤冷卻在整個點燃處理中都將晶圓包持的很冷。

本發明包括一整合的處理最好是在一整合的多室工具，如示於第 13 圖中之 Endura5500 平台，上被實施。該平台被描述於 Tepman 等人的美國專利第 5,186,718 號中。

已經被蝕刻而在一介電質層上具有介層孔及其它結構之晶圓經由兩個獨立作業之負載鎖定室 202, 204 而被送入/出該系統，該等負載鎖定室被作成將晶圓從晶圓匣盒分別載入負載鎖定室中之形狀。在一晶圓匣盒已被載入到一負載鎖定室 202, 204 中之後，該室被抽泵至一約在 10^{-3} 至 10^{-4} Torr 的低壓，及一未示出之介於該負載鎖定室與一第一晶圓輸送室 206 之間的細縫閥被打開。第一晶圓輸送室 206 的壓力之後即被保持在該低壓。

一位在該第一晶圓輸送室 206 中之第一機械臂 208 將

五、發明說明 ()

該晶圓從該匣盒送至兩個去氣/定向室 210, 212 中的一個內，然後送至一第一電漿預清潔室 214，在該處一鯖氣或氫氣電漿清洗該晶圓的表面。如果一 CVD 阻障層被沉積的話，則該第一機械臂 208 將該晶圓送至一 CVD 阻障層室 216 中，在 CVD 阻障層被沉積之後，該機械臂 208 將該晶圓送入一通過室 218，一第二機械臂 220 從該處將該晶圓送至一第二輸送室 222。未示出的細縫閥將室 214, 216, 218 與第一輸送室 206 隔開來用以隔離處理及壓力等級。

第二機械臂 220 選擇性地輸送晶圓來回於反應室之間。一第一 IMP 濺鍍室 224 被指定用來沉積銅。一 SIP 濺鍍室 226 被指定來沉積 SIP 銅中和層。如果至少一部分的 Ta/TaN 阻障層使用 IMP 來加以沉積的話，則一第二 IMP 濺鍍室 230 被指定來濺鍍一耐火金屬，可能是在一反應的氮電漿中。同一 IMP 室 230 可被用來沉積銅種晶層及可能被用來完全填充該孔。每一室 224, 226, 228, 230 被未示出的細縫閥選擇性地開放至該第二輸送室 222。其可能使用一不同的結構。例如，IMP 室 224, 230 中的一者可用一第二 CVD 銅室來取代，特別是如果 CVD 被用來完成該孔的填充的話。

在低壓處理之後，該第二機械臂 220 將該晶圓送至一位在中間的熱處理室 232，其可以是一冷卻室如果其一處理設熱的話，或其可以是一快速熱處理 (RTP) 室，其為金屬化之回火所需要的。在熱處理之後，第一機械臂 208 將

五、發明說明()

該晶圓取出並將其送回負載鎖定室 202，204 中的一個匣盒內。當然，本發明可根據所整合的處理之步驟而使用其它的結構來實施。

整個系統是由一以電腦為基礎的控制器 240 來控制，該控制器是經由一與未示出之與每一室相關連的次控制器相溝通的控制匯流排 242 來操作。處理的條件被控制器 240 讀入可記錄的媒體 244 中，如磁碟機或 CD-ROM，其可被插入該控制器 240 中或經由一溝通鏈 246。

本發明之設備及方法的許多特徵可被應用於不涉及長拋射的濺鍍中。

雖然本發明在目前來看對於銅之曾遠層間的金屬化特別有用，但本發明之不同的態樣可被應用於濺鍍其它的金屬及作為其它的目的之用。

因此，本發明提供一種改良的濺鍍室其使用簡單元件的組合但在濺鍍至一些困難的形狀中是特別的有效。本發明亦提供一單純的處理來將銅填充至高的深寬比孔洞中。本發明進一步簡化電漿點燃處理。所有這些優點只需要將先前技藝作簡單的改變將金屬孔洞填充，特別是銅，的技術向上提升。

四、中文發明摘要 (發明之名稱：)

用於濺鍍銅之自行離子化電漿

一種用於濺鍍銅之 DC 磁控管濺鍍反應器，其使用方法，及遮板與允許自行離子化電漿(SIP)濺鍍的其它部件，最好是在 5mTorr 以下的壓力，更佳的是在 1mTorr 以下。以及，一種使用 SIP 於第一銅層之將銅塗佈於一窄且深的介層孔(via)或溝渠中的方法。SIP 是被一小的磁控管所激起，該磁控管具有相等磁強度的磁極且在濺鍍期間一高能量被施加至該標靶。對於一 200mm 的晶圓而言，該標靶能量至少為 10kW；更佳的為至少 18kW；及最佳地為至少 24kW。用 SIP 之孔洞填充藉由長拋濺鍍(long-throw sputtering)而被改善，其中標靶-至基材的距離至少為基材

英文發明摘要 (發明之名稱：)

Self-Ionized Plasma for Sputtering Copper

A DC magnetron sputter reactor for sputtering copper, its method of use, and shields and other parts promoting self-ionized plasma (SIP) sputtering, preferably at pressures below 5 milliTorr, preferably below 1 milliTorr. Also, a method of coating copper into a narrow and deep via or trench using SIP for a first copper layer. SIP is promoted by a small magnetron having poles of unequal magnetic strength and a high power applied to the target during sputtering. The target power for a 200mm wafer is preferably at least 10kW; more preferably, at least 18kW; and most preferably, at least 24kW. Hole filling with SIP is improved by long-throw sputtering in which the target-to-substrate spacing is at least 50%

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

四、中文發明摘要 (發明之名稱：)

直徑的 50%，較佳地為至少 80%，更佳地為至少 140%。
該 SIP 銅層可作為以傳統的濺鍍 (PVD) 或用電化學電鍍 (ECP) 填充孔洞之一晶種層及成核層。對於每一高深寬比的孔而言，一銅晶種層係藉由化學氣相沉積 (CVD) 而被沉積於該 SIP 銅成核層之上，及 PVD 或 ECP 完成該洞的填充。該銅晶種層可藉由 SIP 與高密度電漿的組合而被濺鍍。對於非常窄的孔而言，該 CVD 銅層可填充該孔。最好是，該電漿是在一冷的製程中被點燃，在該製程中低能量於存在較高壓力的氬工作氣體下被施加於該標靶上。在點燃之後，壓力被升高，及標靶能量被提高至一相當高的操作程度用以濺鍍沉積該膜層。

英文發明摘要 (發明之名稱：)

of substrate diameter, more preferably at least 80%, most preferably at least 140%. The SIP copper layer can act as a seed and nucleation layer for hole filling with conventional sputtering (PVD) or with electrochemical plating (ECP). For very high aspect-ratio holes, a copper seed layer is deposited by chemical vapor deposition (CVD) over the SIP copper nucleation layer, and PVD or ECP completes the hole filling. The copper seed layer may be deposited by a combination of SIP and high-density plasma sputtering. For very narrow holes, the CVD copper layer may fill the hole. Preferably, the plasma is ignited in a cool process in which low power is applied to the target in the presence of a higher pressure of argon working gas. After ignition, the pressure is reduced, and target power is ramped up to a relatively high operational level to sputter deposit the film.

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部智慧財產局員工消費合作社印製

六、申請專利範圍

- 1.一種濺鍍沉積銅於一基材上的方法，該方法至少包含以下的步驟：

提供一室，其具有主要由銅所構成之標靶，該標靶與一托盤間隔一拋射距離，該托盤是用來固持一將被濺鍍塗覆的基材，而該拋射距離大於該基材的直徑的50%；

繞著該包靶的背側旋轉一磁控管，該磁控管具有一不大於該標靶面積的1/4的面積且包括一磁性之內磁極其被一相對磁性之外磁極所包圍，該外磁極的一磁通量比該內磁極的磁通量至少大50%；

在一電漿於該室內被點燃之後，將該室抽泵至一不大於5mTorr的壓力；及

當該室被抽泵至該壓力時，施加至少10kW的DC能量至該被標準化為用於200mm晶圓之標靶用以將銅從該標靶濺鍍至該基材上。

- 2.如申請專利範圍第1項所述之方法，其中該施加的步驟係相對於一接地的遮板施加該DC能量，該接地的遮板在該標靶與該支撐件之間圍出一空間，並進一步包含提供一電氣懸浮的遮板的步驟，該遮板從該標靶的一側朝向該支撐件延伸出離該標靶的前端約3至5cm。

- 3.如申請專利範圍第2項所述之方法，其中該壓力係小於2mTorr。

六、申請專利範圍

- 4.如申請專利範圍第3項所述之方法，其中該拋射距離係大於該基材的直徑的80%。
- 5.如申請專利範圍第4項所述之方法，其中該拋射距離係大於該基材的直徑的140%。
- 6.如申請專利範圍第1項所述之方法，其中該壓力係小於2mTorr。
- 7.如申請專利範圍第5項所述之方法，其中該壓力係小於1mTorr。
- 8.如申請專利範圍第7項所述之方法，其中該拋射距離係大於該基材的直徑的80%。
- 9.如申請專利範圍第1項所述之方法，其中該施加步驟係施加至少18kW的DC能量至該被標準化為用於200mm晶圓之標靶。
- 10.如申請專利範圍第9項所述之方法，其中該施加步驟係施加至少24kW的DC能量至該被標準化為用於200mm晶圓之標靶。
- 11.如申請專利範圍第1項所述之方法，其中該壓力係小於

六、申請專利範圍

1mTorr，該拋射距離係大於該基材的直徑的 140%，及該施加步驟係施加至少 24kW 的 DC 能量至該被標準化為用於 200mm 晶圓之標靶。

12.如申請專利範圍第 1 項所述之方法，其中該銅係被沉積於一形成該基材的一介電層上的孔中且該孔具有至少為 4：1 的深寬比。

13.如申請專利範圍第 12 項所述之方法，其中該銅被沉積於該基材的一上平面之上達 50 至 300 奈米的厚度並進一步包含將銅填入該孔的其餘部分的步驟。

14.如申請專利範圍第 13 項所述之方法，其中該厚度介於 80 至 200 奈米之間。

15.如申請專利範圍第 13 項所述之方法，其中該填充步驟包含電鍍。

16.如申請專利範圍第 13 項所述之方法，其中該填充步驟包含化學氣相沉積。

17.如申請專利範圍第 12 項所述之方法，其中：
該壓力小於 2mTorr；
該拋射距離大於該基材的直徑的 80%；

六、申請專利範圍

該施加的步驟係相對於一接地的遮板施加該 DC 能量，該接地的遮板在該標靶與該支撐件之間圍出一空間，並進一步包含提供一電氣懸浮的遮板的步驟，該遮板從該標靶的一側朝向該支撐件延伸出離該標靶的前端約 3 至 5cm。

18. 一種將銅沉積於一孔中的方法，該孔具有至少 4:1 的深寬比且是被形成於一基材的一介電層上，該方法至少包含以下的步驟：

一 第一步驟，其在一第一濺鍍反應器中濺鍍沉積一第一銅層，該反應器能夠實施自行離子化電漿濺鍍用以在該孔的側壁上形成一銅層但並不會填滿該孔；

一 第二步驟，其沉積一第二銅層於該第一銅層上。

19. 如申請專利範圍第 18 項所述之方法，其進一步包含一在該第二步驟之前實施的第三步驟，其在一能夠實施離子化金屬電鍍的第二濺鍍反應器中濺鍍沉積一第三銅層。

20. 如申請專利範圍第 19 項所述之方法，其中該第三步驟是在第一步驟之前實施的。

21. 如申請專利範圍第 19 項所述之方法，其中該第一濺鍍反應器只使用 RF 電容耦合以形成一自行離子化電漿及

六、申請專利範圍

該第二濺鍍反應器至少部分使用電感耦合來形成一高密度電漿。

22.如申請專利範圍第 19 項所述之方法，其中該第一步驟沉積銅的一第一毯覆層厚度及該第三步驟沉積銅的一第二毯覆層厚度，該第一毯覆層厚度對該第二毯覆層厚度的比是在 30：70 至 70：30 的範圍之間。

23.如申請專利範圍第 19 項所述之方法，其中該第二步驟包含電鍍。

24.如申請專利範圍第 18 項所述之方法，其中該第一步驟是在低於 5mTorr 的室壓下實施的。

25.如申請專利範圍第 18 項所述之方法，其中該第一銅層具有一在該介電層的上表面之上約 50 至 300 奈米的厚度。

26.如申請專利範圍第 18 項所述之方法，其中該厚度是在 80 至 150 奈米之間。

27.如申請專利範圍第 18 項所述之方法，其中該第二步驟用銅填滿該孔。

六、申請專利範圍

28.如申請專利範圍第 18 項所述之方法，其中該第二步驟包含化學氣相沉積。

29.如申請專利範圍第 28 項所述之方法，其進一步包含電鍍一包含銅之第三層於該第層之上用以用銅填滿該孔的第三步驟。

30.如申請專利範圍第 28 項所述之方法，其中該第二步驟用銅填滿該孔。

31.一種將銅沉積於一孔中的方法，該孔具有至少 4:1 的深寬比且是被形成於一基材的一介電層上，該方法至少包含以下的步驟：

一 在一電漿濺鍍反應器中實施的第一步驟，其濺鍍沉積一第一銅層用以在該孔的側壁上形成一銅層但不會填滿該孔；及

一 第二步驟，其 CVD 沉積一第二銅層於該第一銅層之上。

32.如申請專利範圍第 31 項所述之方法，其中該第一步驟是在自行離子化電漿濺鍍的條件下被實施的。

33.如申請專利範圍第 30 項所述之方法，其中該第二步驟填滿該孔。

六、申請專利範圍

34.如申請專利範圍第31項所述之方法，其進一步包含電鍍銅至該孔中並將孔填滿的第三步驟。

35.一種使用於一電漿濺鍍沉積反應器中的一對遮板，其至少包含一第一大致圓形對稱的遮板及一第二大致圓形對稱的遮板，二者參照一共同的軸：

其中該第一遮板包含：

一第一圓柱形部分沿著該軸延伸一第一長度並具有一第一直徑連接至第一凸緣部分，及具有一第一直徑，

一第二圓柱形部分沿著該軸延伸一第二長度並具有一小於該第一直徑的第一直徑，

一第一過渡部分連接至該第一及第二圓柱形部分，

一碗形部分連接至該第二圓柱形部分並沿著該軸的徑向延伸，及

一第三圓柱形部分沿著該軸延伸一小於該第一長度之第三長度並具有一小於該第二直徑的第三直徑；

其中該第二遮板包含：

一第二凸緣部分由該軸徑向地朝外延伸，

一第四圓柱形部分沿著該軸延伸一小於該第一長度之第四長度並具有一小於該第二直徑的第三直徑

六、申請專利範圍

一 第五圓柱形部分沿著該軸延伸一小於該第二長度之第五長度並具有一大於該第二直徑並小於該第三直徑的第四直徑，及

一 第二過渡部分連接該第四及第五圓柱形部分；及

其中該第一與第二遮板可沿著該軸被設置用以形成一旋繞的通道於(a)該第一與第四圓柱形部之間，(b)該第一與第二過渡部分之間，及(c)該第二與第五圓柱形部之間。

36.如申請專利範圍第 35 項所述之一對遮板，其中該第二長度至少 2cm。

37.如申請專利範圍第 36 項所述之一對遮板，其中該第二長度不大於 3cm。

38.如申請專利範圍第 35 項所述之一對遮板，其中介於該第二與第五圓柱形部分之間之旋繞通道部分具有至少為 8：1 的深寬比。

39.如申請專利範圍第 35 項所述之一對遮板，其中該旋繞的通道至少具有兩個 90° 的彎折與該二過渡部分相鄰。

六、申請專利範圍

40. 一種電漿濺鍍反應器，其至少包含：

一金屬真空室其含有一托盤，該托盤與該室的軸對齊且具有一支撐表面用以支撐一將被濺鍍沉積的基材；

一標靶，其是由將被濺鍍沉積於該基材上的材質所製成的且與該真空室電氣地隔離；

一第一導電遮板，其大致對稱於該軸，被該室所支撐並電氣連接至該室，且延伸離開該標靶沿著該室的一室壁到達該支撐表面之後的高度；

一電隔離件被該室所支撐；

一第二導電遮板，其大致對稱於該軸，被該隔離件所支撐，與該室及該標靶電氣地隔離開，且延伸離開該標靶沿著該第一遮板的內側；

其中一通道形成於該第一與第二遮板之間，該通道具有一至少 4:1 的深寬比並從該第二遮板的下尖端部延伸至露出該隔離件的一區域。

41. 如申請專利範圍第 40 項所述之反應器，其中該標靶的材質主要包含銅。

42. 如申請專利範圍第 40 項所述之反應器，其中該通道具有至少 8:1 的深寬比及一介於 2.5 至 3mm 之間的寬度。

43. 如申請專利範圍第 40 項所述之反應器，其中該通道包

六、申請專利範圍

括兩個至少 45° 的彎折。

44. 如申請專利範圍第 43 項所述之反應器，其中該等彎折為 90° 的彎折用以形成該通道介於兩遮板之間的一水平的延伸部分。

45. 一種電漿濺鍍反應器，其至少包含：

一金屬真空室其含有一托盤，該托盤與該室的軸對齊且具有一支撐表面用以支撐一將被濺鍍沉積的基材；

一標靶，其是由將被濺鍍沉積於該基材上的材質所製成的且與該真空室電氣地隔離；

一第一導電遮板，其大致對稱於該軸，被該室所支撐並電氣連接至該室，且延伸離開該標靶沿著該室的一室壁到達該支撐表面之後的高度；

一電隔離件被該室所支撐；

一第二導電遮板，其大致對稱於該軸，被該隔離件所支撐，與該室及該標靶電氣地隔離開，且延伸離開該標靶沿著該第一遮板的內側，其中一第二遮板終止於該標靶朝向該托盤的一側，離該標靶的一面至少 2cm 的距離。

46. 如申請專利範圍第 45 項所述之反應器，其中該距離離該標靶的該面不超過 3cm。

六、申請專利範圍

47.如申請專利範圍第 45 項所述之反應器，其中該電氣隔離件大致對稱於具有一軸向高度大於一徑向寬度的軸。

48.如申請專利範圍第 47 項所述之反應器，其進一步包含一金屬夾環其將該第一遮板固定於該金屬真空室上並具有一邊緣延伸於一徑向內側朝向該標靶，其中該電氣隔離件在面向該托盤的一側的內角落上具有一凹部容納該邊緣，藉以將該隔離件與該夾環對齊。

49.如申請專利範圍第 48 項所述之反應器，其中該第一遮板具有一鍵形物從該第一遮板之與該標靶相鄰的一側延伸出且其中該隔離件在面背該托盤的一側的外角落上具有一第二凹部容納該鍵形物，藉以將該第一遮板與該隔離件對齊。

50.如申請專利範圍第 45 項所述之反應器，其進一步包含：

一第二隔離件，其被支撐並密封於該真空室上；及

一濺鍍標靶，其具有一凸緣部分被支撐並密封於該第二隔離件上；

其中一不大於 2mm 的徑向環形對稱的間隙被形成於該第二遮板的一徑向外部與該第二隔離件的一徑向內部之間，藉以對齊一介於該第二遮板與該標靶部分之間

六、申請專利範圍

的黑暗空間(dark space)。

51.如申請專利範圍第 45 項所述之反應器，其中一具有兩個 90° 彎折之旋繞的通道被形成於該第一與第二遮板之間。

52.如申請專利範圍第 45 項所述之反應器，其中該標靶包括一主要包含銅之標靶部分。

53.一種在一電漿濺鍍反應器中點燃一電漿的方法，其至少依序包含以下的步驟：

將一工作氣體導入該室中；

在保持該室於一第一壓力及施加一第一能量水準至該標靶之下，將該工作氣體點燃成為一電漿；

在該點燃步驟之後，將該室壓力降低至一低於第一壓力的第二壓力；

在該點燃步驟之後，將施加至該標靶的該能量水準提高至大於第一水準之第二水準；及

在該室中完成將一膜層濺鍍沉積於一基材上。

54.如申請專利範圍第 53 項所述之方法，其中該升高步驟接著該降低步驟。

55.如申請專利範圍第 53 項所述之方法，其中該升高及降

六、申請專利範圍

低步驟是同時實施的。

56.如申請專利範圍第 53 項所述之方法，其中該標靶包含銅。

57.如申請專利範圍第 53 項所述之方法，其中該第一能量水準不大於該被標準化為用於 200mm 晶圓面積之 5kW 及該第二能量水準則大於該被標準化為用於 200mm 晶圓面積之 10kW。

58.如申請專利範圍第 53 項所述之方法，其中該降低步驟包括減少該工作氣體經由一直接通到該室之埠的供應。

59.如申請專利範圍第 58 項所述之方法，其中該降低供應包括了停止供應。

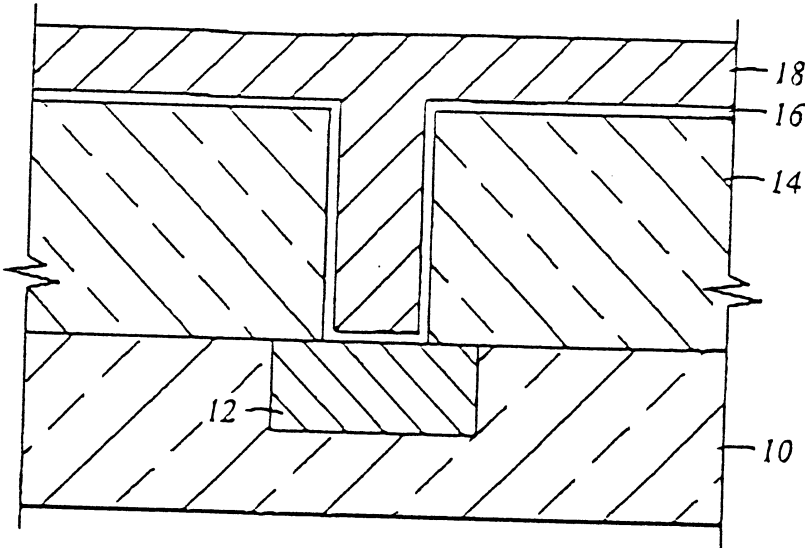
60.如申請專利範圍第 53 項所述之方法，其中該第一壓力大於 5mTorr 及該第二壓力小於 5mTorr。

61.如申請專利範圍第 60 項所述之方法，其中該第二壓力小於 1mTorr。

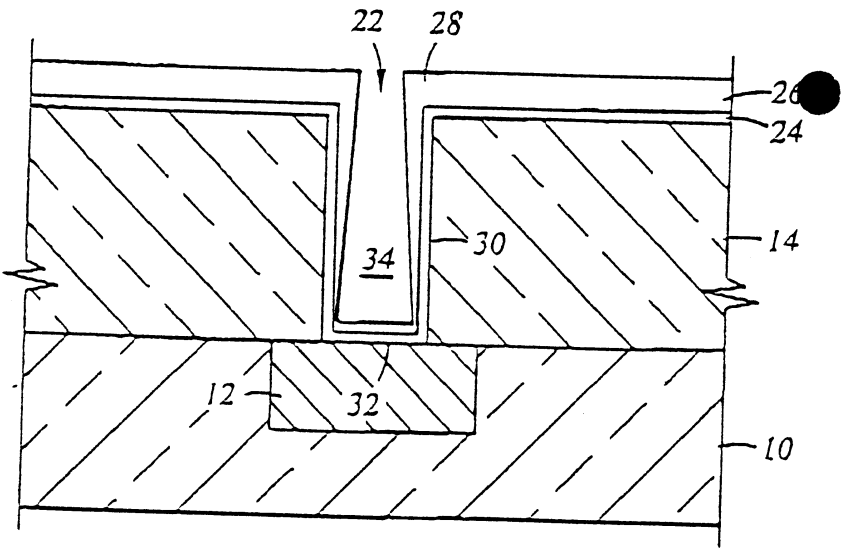
89120817

公告本

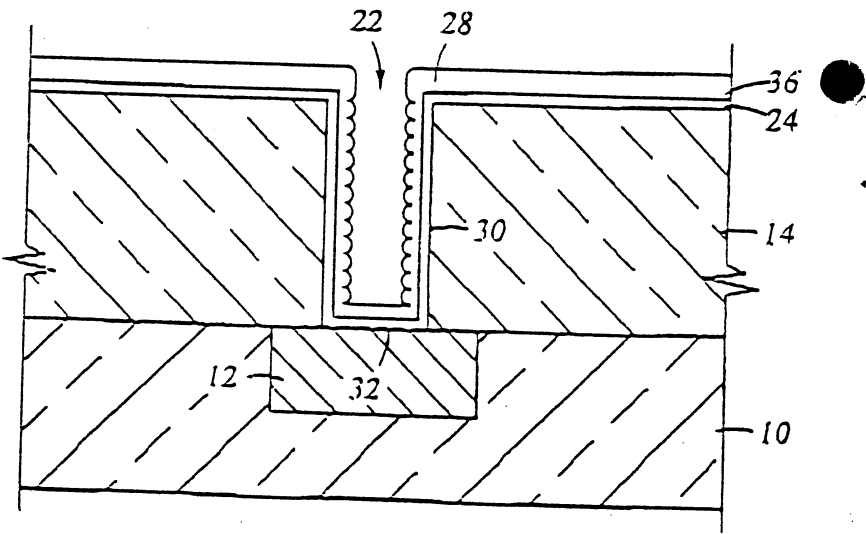
第 1 圖

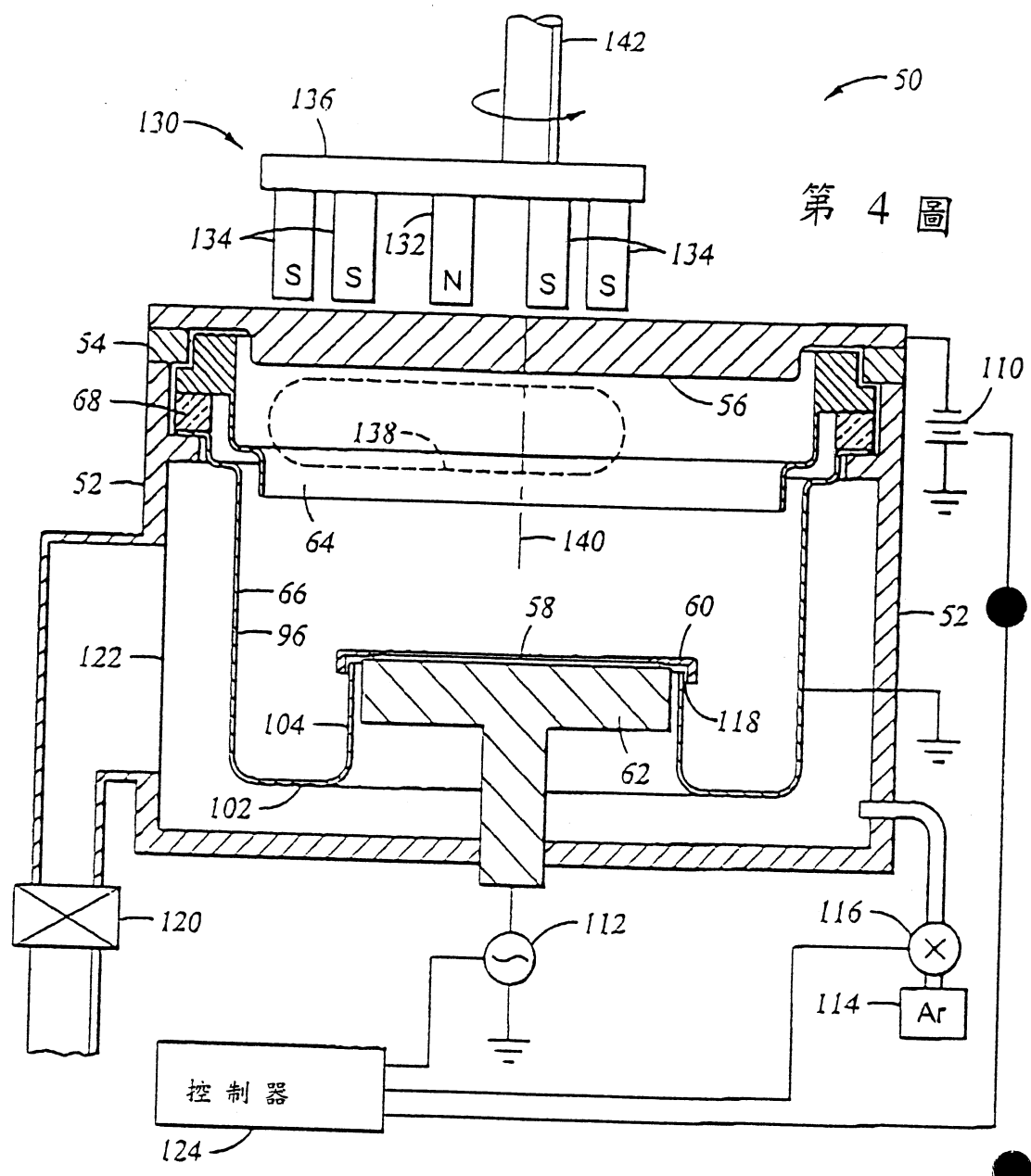


第 2 圖

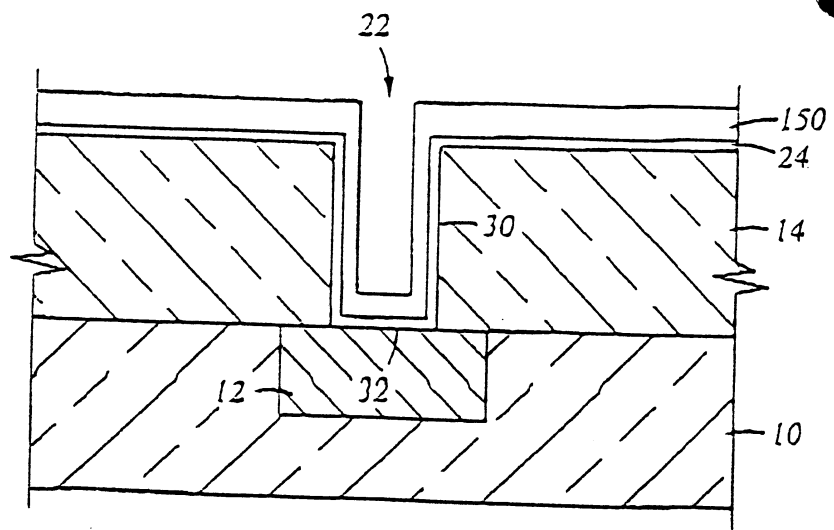


第 3 圖



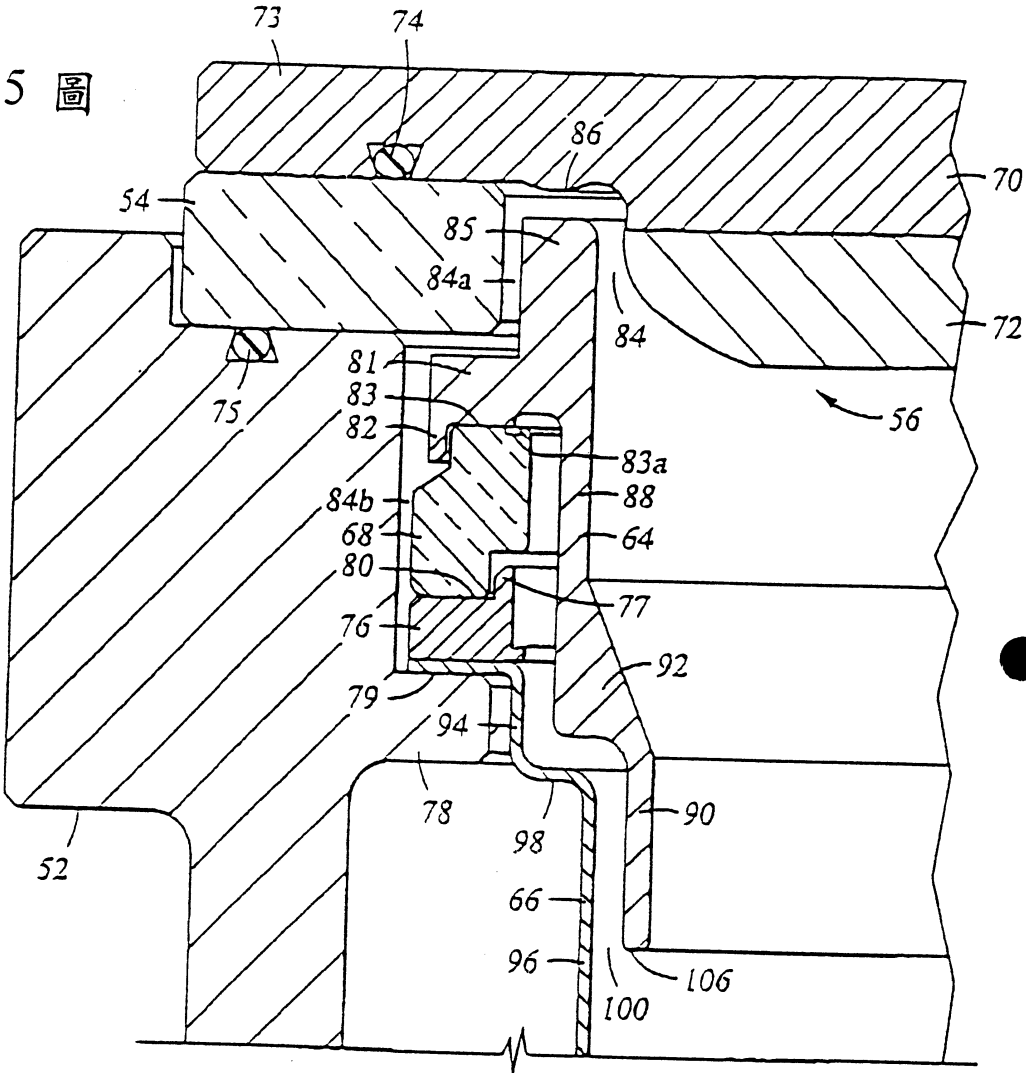


第 4 圖

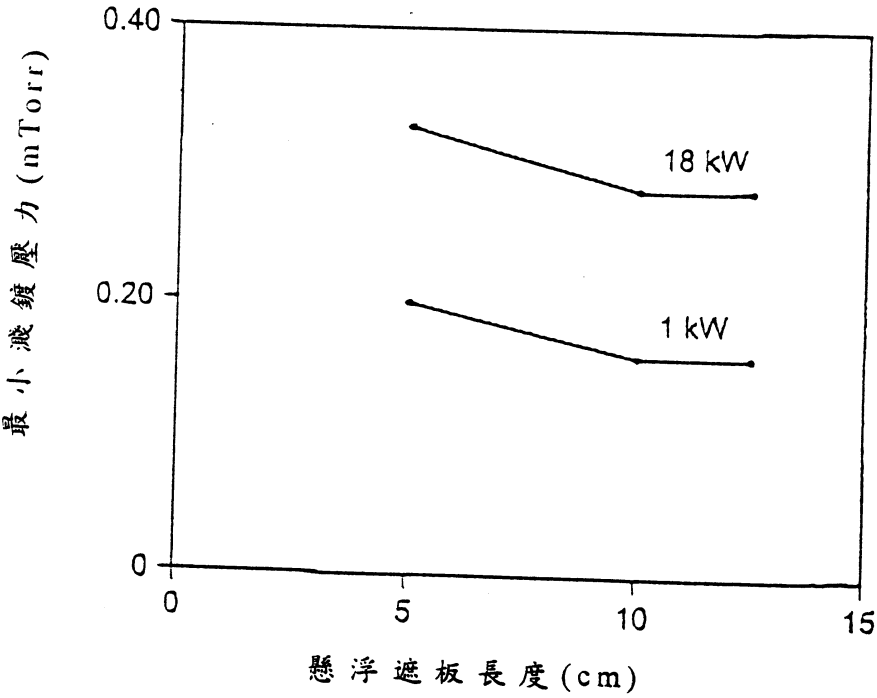


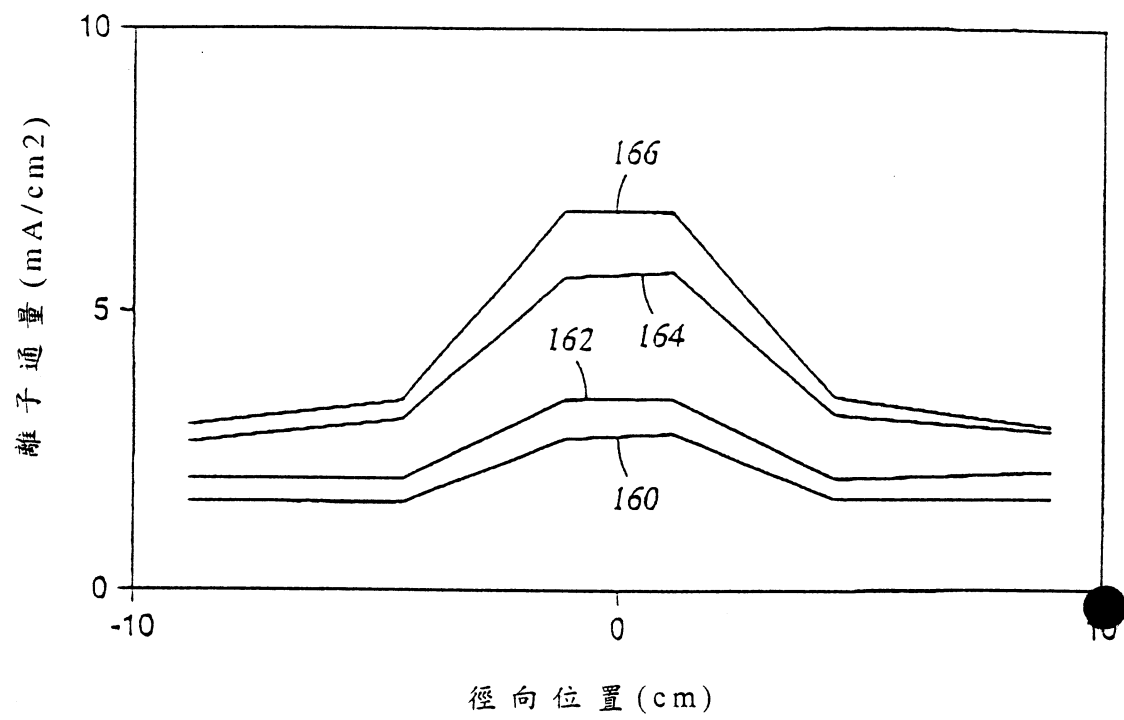
第 7 圖

第 5 圖

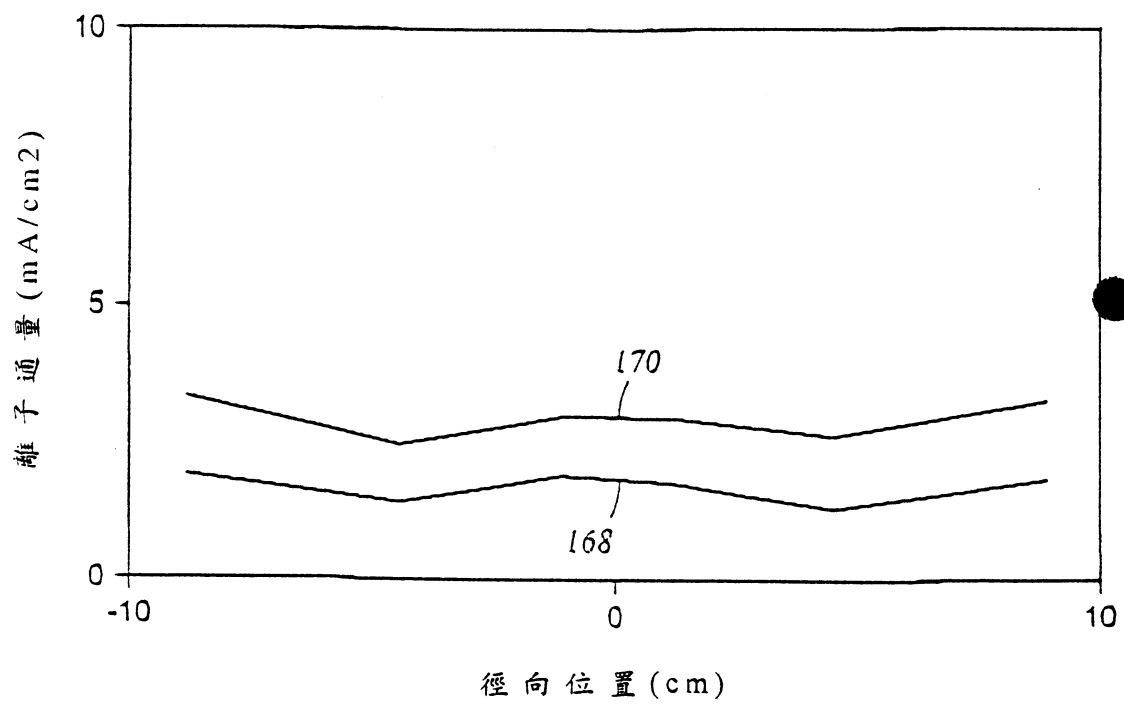


第 6 圖



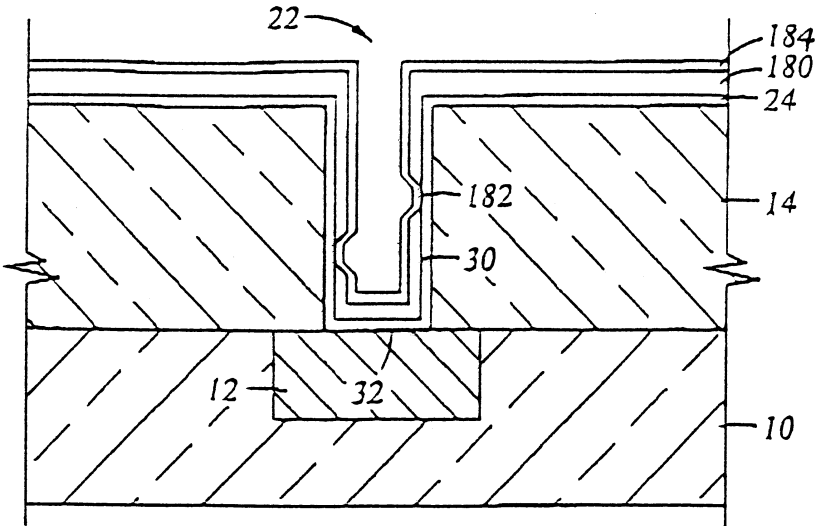


第 8 圖

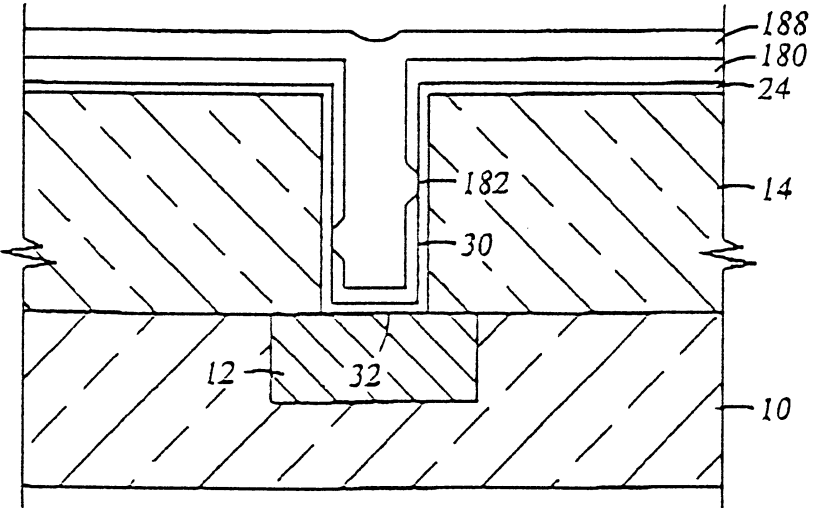


第 9 圖

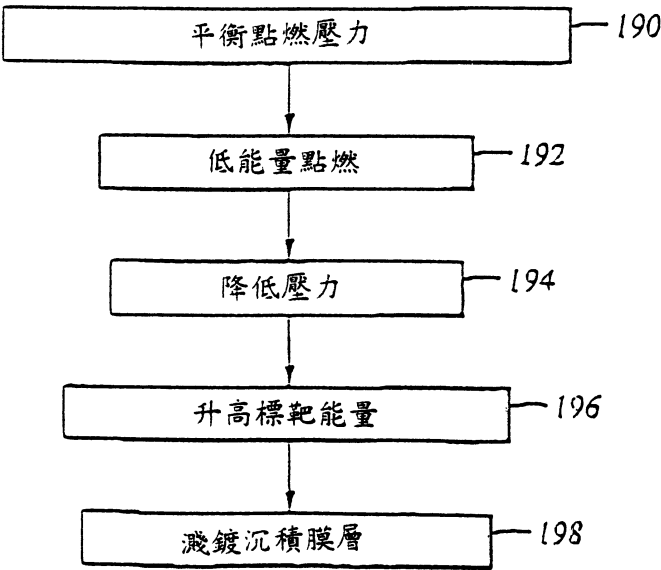
第 10 圖

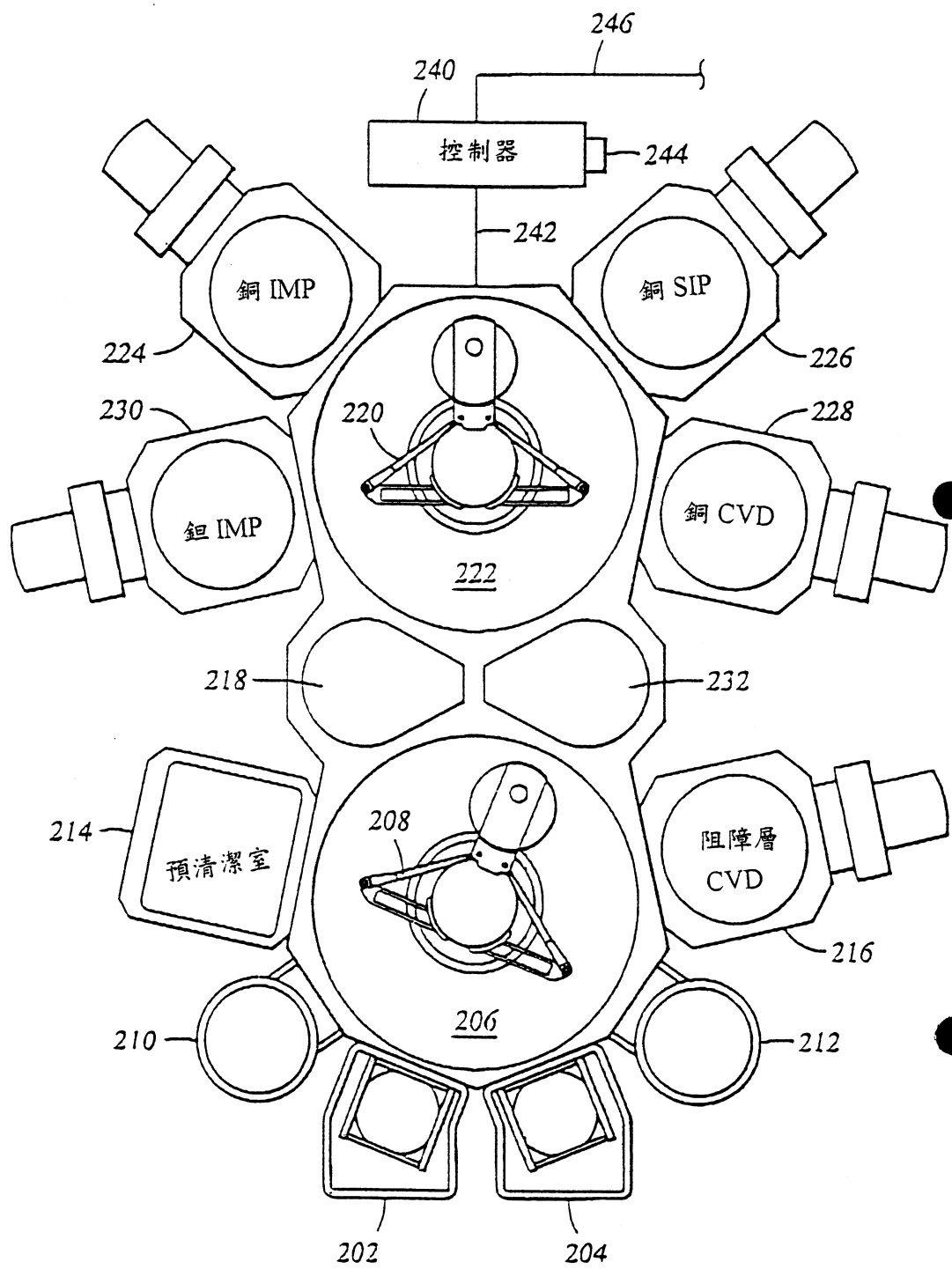


第 11 圖



第 12 圖





第 13 圖