

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G06F 13/40 (2006.01)

G06F 1/32 (2006.01)



[12] 发明专利说明书

专利号 ZL 03802233.8

[45] 授权公告日 2007 年 5 月 9 日

[11] 授权公告号 CN 1315071C

[22] 申请日 2003.1.15 [21] 申请号 03802233.8

[30] 优先权

[32] 2002. 1. 17 [33] US [31] 10/052,277

[86] 国际申请 PCT/IB2003/000088 2003.1.15

[87] 国际公布 WO2003/060736 英 2003.7.24

[85] 进入国家阶段日期 2004.7.14

[73] 专利权人 皇家飞利浦电子股份有限公司

地址 荷兰艾恩德霍芬

[72] 发明人 R·H·詹森

[56] 参考文献

EP0621526A 1994.10.26

审查员 韩鲜萍

[74] 专利代理机构 中国专利代理(香港)有限公司

代理人 杨 凯 王 勇

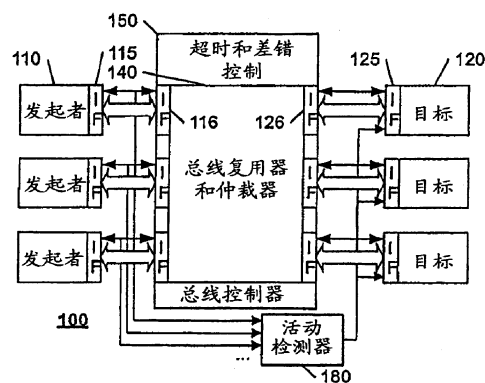
权利要求书 3 页 说明书 8 页 附图 1 页

[54] 发明名称

小功率总线接口

[57] 摘要

一种系统配置成在总线上不活动期间禁用目标装置的总线接口。总线控制器处理来自发起者的数据和控制信号，建立用于与发起者进行数据传输的发起者到目标通信路径。在总线控制器正处理数据和控制信号的同时，活动检测器注意来自发起者的请求的出现，并启用各目标上的总线接口。当目标发出信号以通知完成数据传输操作时，活动检测器注意来自目标的完成信号的出现，并禁用各目标的目标接口。为了提供功耗的实质性降低，目标接口的启用和禁用通过控制时钟系统时钟向各目标接口的传播来实现。单个活动检测器是持续有效的，以便每当出现数据传输发起就对其进行检测，有效地消除了对各独立目标总线接口执行这种连续监测功能的需要。



1. 一种系统(100), 包括:

多个发起者(110), 配置成有选择地发起数据传输操作, 多个发起者的每一个包括一个总线接口(115),

多个目标(120), 配置成处理所述数据传输操作, 多个目标的每一个包括用于接收所述数据传输操作的总线接口(125),

总线结构, 配置成便于在所述发起者和所述目标(110,120)之间进行通信, 以及

活动检测器(180), 配置成从多个发起者中的任何一个检测数据传输操作的发起以及由此而提供启用信号, 所述启用信号被传递到所述多个目标(120)中至少一个的所述总线接口(125),

所述多个目标中的每一个的总线接口(125)配置成在收到来自所述活动检测器(180)的所述启用信号时被启用, 从而接收来自所述总线结构的数据,

其特征在于, 所述活动检测器(180)配置成接收发起者(110)发起数据传输操作的预先通知并使得多个目标(120)中至少一个的所述总线接口(125)预期所述数据传输操作。

2. 如权利要求1所述的系统(100), 其特征在于:

所述活动检测器(180)还配置成检测所述数据传输操作的完成, 并根据所述数据传输操作的完成来终止所述启用信号, 以及

所述总线接口(125)配置成在所述启用信号终止时被禁止从所述总线结构接收数据。

3. 如权利要求1所述的系统(100), 其特征在于:

所述启用信号包括选通时钟信号。

4. 如权利要求1所述的系统(100), 其特征在于:

所述总线接口(125)包括多个根据所述启用信号被定时的定时的装置。

5. 如权利要求 1 所述的系统(100), 其特征在于:

所述活动检测器(180)包括:

置位-复位装置(210), 在检测到所述数据传输操作的发起时被置位, 以及

延迟装置(310), 可操作地耦合到所述置位-复位装置(210), 配置成根据所述置位-复位装置(210)是否被置位来提供与所述总线结构共用的与系统时钟同步的所述启用信号。

6. 如权利要求 5 所述的系统(100), 其特征在于:

所述置位-复位装置(210)在检测到所述数据传输操作完成时被复位。

7. 如权利要求 1 所述的系统(100), 其特征在于还包括:

总线控制器(150), 配置成建立所述多个发起者(110)与所述多个目标(120)之间的通信路径,

其中

所述活动检测器(180)在所述总线控制器(150)所消耗的持续时间内提供所述启用信号, 以便建立所述通信路径。

8. 如权利要求 7 所述的系统(100), 其特征在于:

所述总线控制器(150)包括根据所述启用信号进行工作的一个或多个装置。

9. 如权利要求 1 所述的系统(100), 其特征在于:

所述多个组件(100)中的一个组件(110)配置成在所述组件(110)经由所述总线结构发起所述数据传输操作之前, 向所述活动检测器(180)发出关于所述数据传输操作的发起的信号。

10. 如权利要求 1 所述的系统(100), 其特征在于:

所述多个发起者(110)配置成按照系统时钟速度执行所述数据传输操作, 以及

所述多个目标(120)中每一个的所述总线接口(125)配置成仅当所述活动检测器(180)提供所述启用信号时才按照所述系统时钟速

度来工作。

11. 如权利要求 10 所述的系统(100)，其特征在于：

所述启用信号包括按照所述系统时钟速度来工作的定时信号。

12. 一种降低系统(100)中功耗的方法，所述系统包括配置成经由总线结构进行通信的多个发起者(110)与多个目标（120），以及活动检测器(180)，所述方法包括：

检测由所述多个发起者(110)中的至少一个发起的总线活动，

把启用信号传递到所述多个目标(120)中的至少一个，以及

启用所述多个目标(120)中至少一个的每一个上的总线接口(125)，以便根据所述启用信号接收对应于所述总线活动的信号，

其特征在于所述方法还包括：

在活动检测器(180)接收一个发起者（110）发起数据传输操作的预先通知，

使得多个目标（120）中至少一个的总线接口(125) 预期所述数据传输操作。

13. 如权利要求 12 所述的方法，其特征在于还包括：

检测所述总线活动的完成，以及

根据所述总线活动的完成，禁用所述一个或多个其它组件中每一个组件上的所述总线接口(125)。

14. 如权利要求 12 所述的方法，其特征在于还包括：

使所述启用信号与共用于所述总线结构的系统时钟同步。

15. 如权利要求 12 所述的方法，其特征在于还包括：

在发起所述总线活动的所述组件与所述一个或多个其它组件中的目标组件之间建立通信路径，以及

在建立所述通信路径所需的持续时间内启用所述目标组件上的所述总线接口(125)。

小功率总线接口

技术领域

本发明涉及系统和电路设计领域，具体来讲，涉及考虑到低功耗的总线接口控制结构。

背景技术

为了便于理解，利用总线事务处理的“发起者”以及与发起者通信的“目标”的范例来介绍本发明。总线上的功能组件可以是发起者或目标或者这两者。例如，存储组件通常只是目标，因为存储组件一般不发起数据传输。相反，单处理器系统中的 CPU 通常是发起者，因为它一般确定将进行什么通信。但是，如果 CPU 允许经由总线结构的中断，则它对中断的发起者来说是目标。注意，利用这种范例，作为发起者和目标的作用与数据传输的预期方向(读/写、发送/接收)无关。

传统上，高速系统中功耗的主要部分是维护总线通信所需的功率。各发起者可配置为进入小功率模式，直到它预备发起通信，但是，各目标必须时刻准备对发起的通信作出反应。在高速系统中，每个可能的目标不断地对总线抽样以确定是否它正被寻址，以及接收数据而不会对来自发起者的数据传输序列引入延迟。这在同步或准同步总线设计或者流水线设计中特别重要，在这些设计中，各装置被假定以彼此锁定步调的方式工作，以便实现数据传输。

在大量应用中，经由总线的数据传输不太经常发生。降低总线接口所消耗的功率的一般技术是在不活动期间进入小功率模式。小功率模式通常通过主要降低在与总线的接口上所用的时钟的速度来实现。虽然这种省电技术能够实质性地降低总线结构所用的功率，但是，它

在每次发起总线传输时引入等待时间,同时时钟被重置为其原始高速操作。

发明内容

本发明的一个目的是提供一种降低功耗的系统体系结构和方法。本发明的另一个目的是提供一种系统体系结构,它提供高速工作的低功耗总线体系结构。本发明的又一个目的是提供一种以最小数据传输等待时间进行工作的低功耗总线结构。

通过提供一种配置成在总线上不活动期间禁用目标装置的总线接口的系统体系结构和方法来实现这些及其它目的。总线控制器处理来自发起者的数据和控制信号,从而建立用于与发起者之间来回进行数据传输的发起者到目标的通信路径。在总线控制器正处理数据和控制信号的同时,活动检测器注意来自发起者的请求的出现,并启用各目标上的总线接口。当目标发出信号通知完成数据传输操作时,活动检测器注意来自目标的完成信号的出现,并禁用各目标的目标接口。为了提供功耗的实质性降低,目标接口的启用和禁用通过控制时钟系统时钟向各目标接口的传播来实现。单个活动检测器是持续有效的,以便每当出现数据传输发起时对其进行检测,有效地消除了对各个独立目标总线接口执行这种连续监测功能的需要。

附图说明

参照附图,通过实例对本发明进行更详细说明,附图中:

图1说明根据本发明的一个系统的示例框图,该系统在总线不活动期间提供最小功耗。

图2说明根据本发明、用于经由一个系统进行数据传输的示例流程图,其中该系统在总线不活动期间提供最小功耗。

图3说明根据本发明、用于向总线接口装置提供选通时钟的时钟控制器的示例框图。

在所有图中,相同的参考标号表示类似或相应的特征或功能。

具体实施方式

图1说明根据本发明的一个系统100的示例框图,该系统在总线不活动期间提供最小功耗。系统100包括经由总线结构相互通信的多个功能组件。如上所述,利用总线事务处理的发起者110以及与发起者110通信的目标120的范例来介绍本发明。功能组件可以是发起者110或目标120,或者可以是发起者110和目标120两者。如上所述,作为发起者110和目标120的作用与数据传输的预期方向(读/写、发送/接收)无关。

同样为了便于引用,在采用中央总线控制器150的总线结构的上下文中介绍本发明,其中中央总线控制器150管理总线活动,包括总线复用和仲裁、超时和差错控制等等。对本领域的普通技术人员来说,显然本发明的原理适用于具有分布式总线控制的总线结构,其中,例如,仲裁和复用功能通过让各个组件配合以使总线争用减至最少来实现。

总线体系结构包括“广播”总线和“定向”总线。在广播总线中,多个组件共同直接连接到总线,使得提供到总线的数据可供各个组件使用。在定向总线中,到总线的接口经由复用器,它选择在给定时间点上哪些装置被连接到总线。图1的示例系统100说明一种总线结构,它包括用于与总线控制器150通信的定向总线,但本领域的普通技术人员知道,本发明的原理也适用于广播总线结构或者广播和定向总线结构的组合。

系统100的各个组件110、120分别包括接口适配器115、125,用于经由总线进行通信。经由总线的通信包括:数据,由宽箭头符号表示;以及控制信号,由单线箭头符号表示。各接口适配器115、125在总线控制器150上有相应的接口模块116、126。

根据本发明,活动检测器180配置成接收关于发起者110已经发起数据传输进程的通知。根据此通知,活动检测器启用各目标120的

接口,预期数据传输请求以及相关命令和数据被传递到至少一个目标120。

在传统的系统中,各目标通常在其接口中包含持续监测总线活动的电路。目标可配置成以小功率模式工作,直至检测到这种活动,但接口中的电路必须配置成持续监测总线。由于包括降低的噪声及瞬时灵敏度在内的各种原因,对总线的监测通过定期对读取总线内容的寄存器提供定时来实现。如本领域已知的那样,特别是在小功率CMOS设计中,系统的功耗主要取决于系统中各时钟的频率以及由这些时钟中每一个提供定时的装置的数量。

本发明基于以下观察:通过提供一种公共活动检测器180可实现实质性的功率节省,所述检测器180在检测到活动时启用各目标120,而不是在各目标120上持续监测总线的活动。

在本发明的一个优选实施例中,活动检测器180配置成禁止系统时钟向目标装置接口125的传播。通过这种方式,由系统时钟提供定时的装置的数量大大减少。也就是说,不是降低系统时钟频率来降低功耗,本发明的体系结构是在不活动期间减少由系统时钟提供定时的装置的数量。因此,只要典型的系统操作由总线不活动周期来表征,则可实现实质性的功率节省。即使只有一个目标120,公共活动检测器180也将在不活动期间提供功率节省,因为典型的接口125包含远远超过十几个被定时的寄存器用于接收种类繁多的用来提供数据传输的控制和数据信号,然而如本文进一步提出的那样,本发明的活动检测器180可包括不超过两个被定时的装置。如果有多个目标120,则单个活动检测器180所提供的功率节省甚至更大。

为了避免在活动检测器180检测到总线上的活动之后需要启用目标所产生的等待时间,活动检测器180配置成在目标120接收来自发起者110的初始命令或数据之前接收总线上的活动的预先通知。如果采用了明确的总线控制器150,则发起信号由总线控制器接收的时间与特定目标120被选作传输的目标的时间之间将存在可预定的延

时。在本发明的一个优选实施例中，活动检测器 180 在总线控制器 150 接收总线请求信号的同时接收预先通知信号，并配置成在这个预定延期内提供对目标接口 125 的最快速度激活。如果没有采用明确的总线控制器 150，则各发起者 110 配置成在向总线传递命令或数据信息之前，向活动检测器 180 提供预先通知信号。充分超前于命令和数据信息来提供这个预先通知信号，以便允许目标接口 125 到命令或数据信息到达目标接口 125 时达到最快速度。

图 2 说明根据本发明、用于经由一个系统进行数据传输的示例流程图，该系统在总线不活动期间提供最小功耗。流程图说明在发起者 110 与目标 120 之间的通信过程中图 1 的系统 100 的配置。图 2 所示的示例结构是用于说明的目的，以及用来表示比较传统的控制和数据流进程或协议，其中发起者 110 通过断言命令请求控制信号来发起通信，而被寻址的目标 120 通过断言命令完成控制信号来确认命令的执行。其它通信协议是本领域中常见的，以及考虑到本公开，本发明的原理对这些其它协议的应用是本领域的普通技术人员十分清楚的。

在图 2 的配置中，发起者 110 经由接口 115 同时向总线 150 发送命令请求控制信号和命令。总线仲裁器和地址解码器 140 接收此信息，并向发起者 110 分配总线。同时，仲裁器和解码器 140 对包含在该命令中的目标地址解码，并向被寻址的目标 120 断言命令选择信号，该信号在接口 125 上被接收。目标 120 处理该命令，通常为读或写数据传输命令，其中包含为此数据传输在目标 120 中指明的地址。当目标 120 准备执行该命令时，目标 120 经由接口 125 向总线控制器 150 断言命令完成控制信号，该信号随后被传递到发起者 110 且在接口 115 上被接收。

如果该命令是用于把数据从发起者 110 发送到目标 120 的写命令，则在接口 115 断言写命令请求信号的同时在接口 115 上提供要被发送的数据。然后，目标 120 接受当在接口 125 上接收相应的命令选择控制信号时出现于接口 126 上的数据，并经由接口 125 断言命令完

成控制信号。在接口 115 上接收到相应的命令已完成控制信号之后，发起者 110 通过取消断言命令请求控制信号来随意释放总线，并且不再需要在接口上保持地址和数据信号。

如果该命令是用于在发起者 110 上接收来自目标 120 的数据的读命令，则在目标 120 在接口 125 上断言命令完成控制信号的同时在目标 120 的接口 125 上提供要被发送的数据。当在发起者的接口 115 上接收到相应的命令已完成信号时，发起者 110 经由接口 115 接受该数据。

如上详述，图 2 所示的流程通过同时提供控制信号以及对应于这些控制信号的数据或命令，提供了有效的数据吞吐率。为了实现这种效率，当控制信号和数据及命令在相应的发送接口上可获得时，各接收接口必须以系统时钟速度进行工作。如图 2 所示，发起者 110 的接口 115 配置成由发起者 110 来控制；以这样的方式，符合传统的节省功率选择，接口 115 可一直被去活，直到发起者 110 预备发起数据传输操作为止。但是，由于数据传输操作的发起可在任何时间出现，因此连续操作传统系统中的其它接口 116、126、125 以便检测该发起。

在图 2 的流程图中，活动检测器 180 配置成接收来自发起者 110 的命令请求控制信号。如果任何发起者 110 断言命令请求信号以发起数据传输，则置位-复位锁存器 210 被置位。如以下针对图 3 的示例时钟选通电路的详细说明所述，时钟选通电路 220 配置成当断言对此选通电路 220 的输入时，向目标接口 125 传播系统时钟。只要系统时钟通过活动检测器 180 的传播出现在控制信号和数据及命令通过总线控制器 150 传播的时间之内，则各目标 120 的接口 150 将在控制信号和数据及命令在总线控制器 150 的接口 126 上可获得时，以系统时钟速度进行工作。

当目标 120 发出信号通知数据传输命令所指示的操作完成时，置位-复位锁存器 210 被复位或清除。响应此取消断言，时钟控制器禁止系统时钟向目标接口 125 的传播，从而降低了每次数据传输操作之

后所消耗的功率，如上所述。

本领域的普通技术人员十分清楚，本发明的原理与图 2 的活动检测器 180 的特定逻辑和结构无关。活动检测器的功能是在控制和数据及命令到达接口 125 时在各目标 120 上重新启用总线接口 125，并且能够以各种方式来实现，该功能可分布在各种功能块之中。例如，各接口 125 可配置成接收系统时钟作为直接输入，以及接收图 2 的选通电路 220 的输出作为输入。本例中的选通电路 230 则设置在各目标接口 125 中。通过向各接口 125 提供未选通的系统时钟和时钟选通信号，各接口 125 可有选择地配置成把本发明的节省功率选择用于特定目标接口 125 中的部分或全部组件。例如，特定接口 125 中用于接收控制信号的寄存器可配置成采用未选通系统时钟，而用于传递数据和命令的寄存器则可配置成采用特定接口 125 内的选通电路 230 的选通时钟输出。以类似的方式，启用-忽略选通电路 220 可包含在各目标接口 125 中，使得各目标 120 可有选择地被设置为小功率模式。如果例如因目标 120 在系统布局中的特定布置而使时钟选通信号向目标 120 的传播延迟过大，则此特定目标 120 可配置成放弃功率节省并保持连续监测模式，以便更可靠地工作。考虑到本公开，这些及其它系统配置和优化选择对于本领域的普通技术人员是很清楚的。例如，总线控制器 150 内的其它组件、如选择寄存器也可配置成根据来自活动检测器 180 的时钟选通信号进行工作，以便进一步降低系统功耗。

图 3 说明根据本发明、用于向总线接口装置提供选通时钟的时钟控制器 300 的示例框图。控制器 300 包括一个或多个延迟装置 310，它们向选通电路 330 传播时钟启用信号以便启用输入时钟向目标接口的传播。在本发明的优选实施例中，时钟控制器 300 还包括选通电路 320，它允许系统时钟经由外部控制、如软件控制的传播。

最好是提供至少一个延迟元件 310，以便防止“假信号”出现在控制器 300 的选通时钟输出上。在图 3 的示例控制器 300 中，说明了两个延迟元件 310，以便提供“双同步”，从而避免可能的亚稳输入

条件导致的失步，主要是当取消断言启动时钟信号时。也就是说，提供延迟 310，以便确保目标接口 125 在发起者 110 和目标 120 完成数据传输操作之前不被禁用。

以上仅说明了本发明的原理。因此要理解，虽然本文中沒有明确地描述或表示，但本领域的技术人员能够设计各种方案，这些方案实施了本发明的原理，因此在以下权利要求书的精神和范围之内。

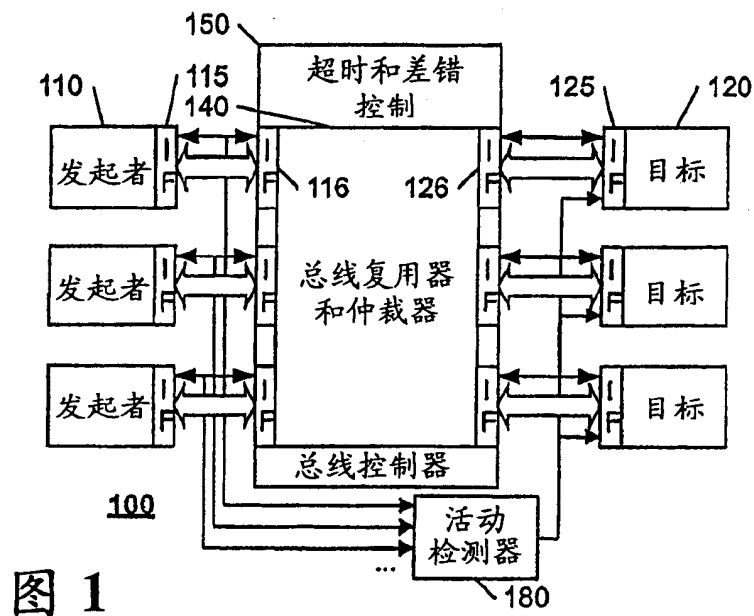


图 1

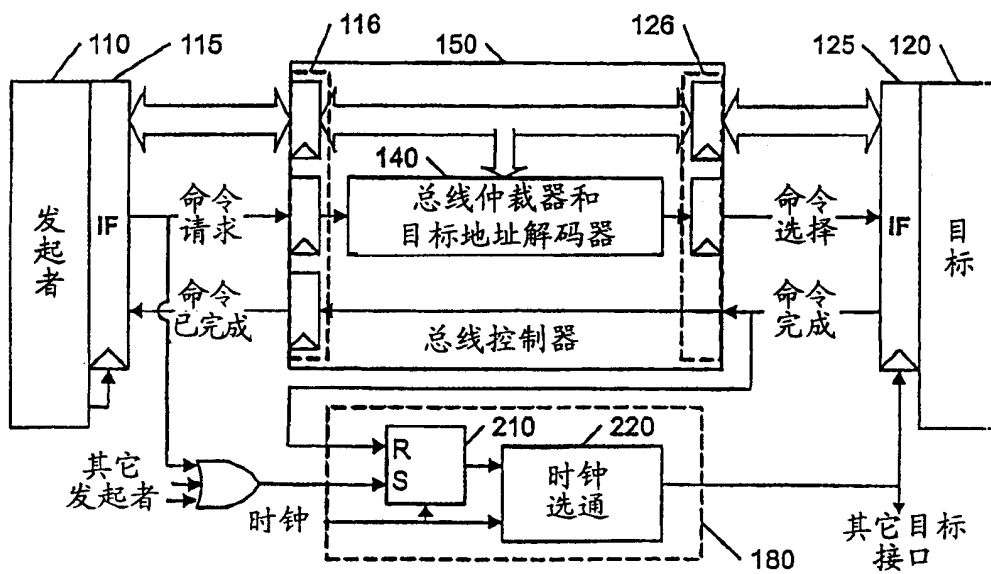


图 2

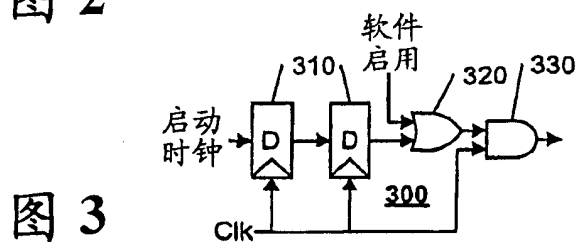


图 3