



(12) 发明专利

(10) 授权公告号 CN 102148577 B

(45) 授权公告日 2013. 10. 30

(21) 申请号 201110035279. 3

(22) 申请日 2011. 02. 09

(30) 优先权数据

12/703, 072 2010. 02. 09 US

(73) 专利权人 电力集成公司

地址 美国加利福尼亚州

(72) 发明人 Y·迦诺基 M·毛 T·帕斯通

(74) 专利代理机构 北京北翔知识产权代理有限公司

公司 11285

代理人 徐燕 杨勇

(51) Int. Cl.

H02M 7/12(2006. 01)

H02M 7/537(2006. 01)

H05B 37/02(2006. 01)

(56) 对比文件

CN 1592067 A, 2005. 03. 09, 说明书第 6 页第 5 行至第 9 页第 30 行, 附图 2、4.

CN 1588247 A, 2005. 03. 02, 全文.

JP 2009-261143 A, 2009. 11. 05, 全文.

审查员 吴伟

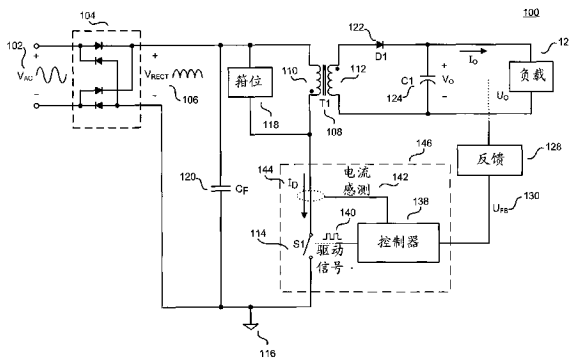
权利要求书3页 说明书22页 附图12页

(54) 发明名称

用于电源中的非耗散性泄放的集成接通时间延长器

(57) 摘要

一种用于开关式电源的控制器, 包括过零检测器、驱动逻辑和接通时间延长器块。过零检测器被联接以在电源的输入电压的过零之前产生第一信号。驱动逻辑响应于反馈信号而产生一个驱动逻辑输出信号, 其中所述驱动逻辑输出信号代表初始接通时间。所述接通时间延长器块联接到过零检测器和驱动逻辑, 以响应于驱动逻辑输出信号产生一个驱动信号。驱动信号控制一个开关的切换以从电源的滤波电容器移除电荷。驱动信号代表开关的总接通时间, 总接通时间等于初始接通时间和延长接通时间的和, 其中所述延长接通时间响应于所述第一信号。



1. 一种用于开关式电源的控制器,所述控制器包括:
过零检测器,被联接以在所述电源的输入电压的过零之前产生第一信号;
驱动逻辑块,被联接以响应于代表所述电源的输出的反馈信号而产生一个驱动逻辑输出信号,其中所述驱动逻辑输出信号代表初始接通时间;以及
接通时间延长器块,联接到所述过零检测器和所述驱动逻辑块,以响应于所述第一信号和所述驱动逻辑输出信号而产生一个驱动信号,所述驱动信号用于控制要被联接到所述控制器的一个开关的切换以从所述电源的滤波电容器移除电荷,其中所述驱动信号代表所述开关的总接通时间,所述总接通时间等于所述初始接通时间和延长接通时间的和,其中所述延长接通时间响应于所述第一信号;
其中所述过零检测器响应于流经所述开关的开关电流小于过零电流阈值而产生所述第一信号。
2. 根据权利要求1所述的控制器,其中所述第一信号是先决条件信号,用于指示是否可能存在所述电源的输入电压的过零状况。
3. 根据权利要求2所述的控制器,其中所述接通时间延长器块被配置为增加所述开关的延长接通时间,直到所述先决条件信号指示所述过零状况不再存在为止,或直到所述总接通时间达到过零时间阈值为止。
4. 根据权利要求3所述的控制器,其中所述接通时间延长器块被联接以接收过零脉冲信号,所述过零脉冲信号包括代表所述过零时间阈值的时间周期。
5. 根据权利要求1所述的控制器,其中所述过零检测器被联接以产生一个过零信号以指示过零状况存在,且其中所述驱动逻辑块响应于所述过零信号和所述反馈信号产生所述驱动逻辑输出信号。
6. 根据权利要求1所述的控制器,其中所述控制器和所述开关被包括在一个集成电路中。
7. 根据权利要求1所述的控制器,其中所述控制器是用于开关式电源的集成电路控制器。
8. 一种用于开关式电源的控制器,所述控制器包括:
过零检测器,被联接以在所述电源的输入电压的过零之前产生第一信号;
驱动逻辑块,被联接以响应于代表所述电源的输出的反馈信号而产生一个驱动逻辑输出信号,其中所述驱动逻辑输出信号代表初始接通时间;以及
接通时间延长器块,具有一个锁存器以产生一个驱动信号来控制包括在所述电源中的一个开关的切换,其中所述锁存器被联接以响应于所述驱动逻辑输出信号且在该驱动逻辑输出信号的上升沿而被置位,且其中所述驱动信号用于控制要被联接到所述控制器的所述开关的切换以从所述电源的滤波电容器移除电荷,其中所述驱动信号代表所述开关的总接通时间,所述总接通时间等于所述初始接通时间和延长接通时间的和,其中所述延长接通时间响应于所述第一信号。
9. 根据权利要求8所述的控制器,其中所述第一信号是先决条件信号,用于指示是否可能存在所述电源的输入电压的过零状况。
10. 根据权利要求9所述的控制器,其中如果所述先决条件信号指示所述过零状况不再存在,或如果所述总接通时间达到过零时间阈值,则所述锁存器被联接以被复位。

11. 根据权利要求 10 所述的控制器,其中所述锁存器还被联接以响应于所述驱动逻辑输出信号且在该驱动逻辑输出信号的下降沿而被复位。

12. 根据权利要求 10 所述的控制器,其中所述接通时间延长器块被联接以接收过零脉冲信号,所述过零脉冲信号包括代表所述过零时间阈值的时间周期。

13. 根据权利要求 8 所述的控制器,其中所述过零检测器响应于所述电源的输入电压小于过零电压阈值而产生所述第一信号。

14. 根据权利要求 8 所述的控制器,其中所述过零检测器响应于流经所述开关的开关电流小于过零电流阈值而产生所述第一信号。

15. 根据权利要求 8 所述的控制器,其中所述过零检测器被联接以产生一个过零信号以指示过零状况存在,且其中所述驱动逻辑块响应于所述过零信号和所述反馈信号产生所述驱动逻辑输出信号。

16. 根据权利要求 8 所述的控制器,其中所述控制器和所述开关被包括在一个集成电路中。

17. 根据权利要求 8 所述的控制器,其中所述控制器是用于开关式电源的集成电路控制器。

18. 一种开关式电源,包括:

开关;

能量传递元件,串联联接到所述开关,且被联接以响应于所述开关式电源的输入电压而产生所述开关式电源的输出;

滤波电容器,与所述能量传递元件和所述开关并联;以及

控制器,被联接以响应于所述输入电压而调整所述输出,其中所述控制器包括:

过零检测器,被联接以在所述输入电压的过零之前产生第一信号;

驱动逻辑块,被联接以响应于代表所述电源的所述输出的反馈信号而产生一个驱动逻辑输出信号,其中所述驱动逻辑输出信号代表初始接通时间;以及

接通时间延长器块,联接到所述过零检测器和所述驱动逻辑块,以响应于所述第一信号和所述驱动逻辑输出信号而产生一个驱动信号,所述驱动信号用于控制要被联接到所述控制器的所述开关的切换,以从所述滤波电容器移除电荷从而将所述滤波电容器上的电压下拉,以使得所述滤波电容器上的电压基本遵循所述输入电压的值,其中所述驱动信号代表所述开关的总接通时间,所述总接通时间等于所述初始接通时间和延长接通时间的和,其中所述延长接通时间响应于所述第一信号。

19. 根据权利要求 18 所述的电源,还包括一个调光器电路,联接在所述电源的一个输入与所述能量传递元件之间,以控制将所述输入电压与所述能量传递元件断开以使所述输入电压变弱的时间的量。

20. 根据权利要求 19 所述的电源,其中所述调光器电路是三端双向可控硅开关调光器电路。

21. 根据权利要求 20 所述的电源,其中所述三端双向可控硅开关调光器电路包括用于保持所述三端双向可控硅开关调光器电路免于关断的最小维持电流,且其中所述接通时间延长器块被配置为维持经过所述三端双向可控硅开关调光器电路的电流,以使得经过所述三端双向可控硅开关调光器电路的电流不落到所述最小维持电流以下。

22. 根据权利要求 18 所述的电源,其中所述电源的输出被联接到包括发光二极管阵列的负载。

23. 根据权利要求 18 所述的电源,其中所述第一信号是先决条件信号,用于指示是否存在所述电源的输入电压的过零状况。

24. 根据权利要求 23 所述的电源,其中所述接通时间延长器块被配置为增加所述开关的延长接通时间,直到所述先决条件信号指示所述过零状况不再存在为止,或直到所述总接通时间达到过零时间阈值为止。

25. 根据权利要求 24 所述的电源,其中所述接通时间延长器块被联接以接收过零脉冲信号,所述过零脉冲信号包括代表所述过零时间阈值的时间周期。

26. 根据权利要求 18 所述的电源,其中所述过零检测器响应于所述电源的输入电压小于过零电压阈值而产生所述第一信号。

27. 根据权利要求 18 所述的电源,其中所述过零检测器响应于流经所述开关的开关电流小于过零电流阈值而产生所述第一信号。

28. 根据权利要求 18 所述的电源,其中所述过零检测器被联接以产生一个过零信号以指示过零状况存在,且其中所述驱动逻辑块响应于所述过零信号和所述反馈信号产生所述驱动逻辑输出信号。

29. 根据权利要求 18 所述的电源,其中所述控制器和所述开关被包括在一个集成电路中。

30. 根据权利要求 18 所述的电源,其中所述控制器是集成电路控制器。

用于电源中的非耗散性泄放的集成接通时间延长器

技术领域

[0001] 本发明总体上涉及电源,且更具体地涉及用于开关式电源的控制器。

背景技术

[0002] 电子器件使用电力来运行。开关式电源由于其高效率、小尺寸和轻重量而被广泛用于为当今许多电子器件供电。常规的墙装插座提供了高电压交流电。在开关式电源中,通过能量传递元件来转换高电压交流(ac)电输入,以提供良好的稳定的(regulated)直流(dc)电输出。开关式电源控制电路通常通过感测输出并且在闭环中控制该输出,来提供输出调整。在运行中,通过变化开关式电源中的开关的占空比(通常是开关接通时间与整个开关周期的比)来利用开关来提供想要的输出。

[0003] 当设计开关式电源时,通常将对诸如效率、尺寸、重量和成本的要求纳入考虑。通常,控制开关式电源的切换的控制器被设计为一个集成电路,该集成电路具有各种不同的端子,这些端子可用作输入端子、输出端子或两者。当开关式电源的开关和控制器集成在一起时,该集成电路的两个端子对应于开关的两端。该集成电路的各种不同端子可被用作该控制器的反馈端子、功能程序端子或输入电压感测端子。对于开关式电源的某些应用,交流输入电压被感测以确定该交流输入电压的过零。通常,本文中的交流输入电压也被称为线路输入电压。过零一般指的是该交流输入电压与零电压交叉的时刻。换句话说,过零指的是交流输入电压的量值将符号从正变到负或从负变到正的时刻。线路输入电压的过零可被用于各种不同应用。线路输入电压的过零可被用于确定交流线路频率,或可被用于更新电源的控制器的内部时钟。

[0004] 在用于照明应用的一种调光中,三端双向可控硅开关(triac)调光器电路通常移除交流输入电压的一部分,以限制供给到白炽灯的电压和电流的量。这被称为相位调光,因为通常便于关于以度来计量的交流输入电压周期的一小部分来指定丢失的电压的位置。一般地,所述交流输入电压是正弦波形,而交流输入电压的周期被称为全线路循环。就此而言,交流输入电压的半个周期被称为半线路循环。交流输入电压的整个周期具有 360 度,而一个半线路循环具有 180 度。通常,相位角是对所述调光器电路对每个半线路循环移除多少度(从基准 0 度算起)的度量。虽然相位角调光适用于直接接收被改变的交流线电压的白炽灯,但对于发光二极管(LED)灯通常会产问题。LED 灯需要稳定的电源提供来自交流电力线路的稳定电流和稳定电压。常规稳定电源通常被设计为忽略交流电压的失真(distortion)。这些常规稳定电源的目的是输送一个恒定的稳定输出,直到一个低输入电压使得它们彻底关闭为止。就此而言,常规稳定电源不会对该 LED 灯调光。除非用于 LED 灯的电源被专门设计为以想要的方式识别并且响应来自三端双向可控硅开关调光器电路的电压,否则三端双向可控硅开关调光器很可能产生不可接受的结果,例如 LED 灯的闪烁、LED 灯在高相位角闪光,以及 LED 灯的色移。因此,电源可包括改进的常规电源控制器,该控制器被设计为通过直接感测交流输入电压以确定交流输入电压何时由于调光器电路而被关断,来响应三端双向可控硅开关调光器电路。通常,交流输入电压是用常规控制器的集成

电路外部的电路来直接感测的。感测的交流输入电压可由改进的常规控制器的集成电路在专用于接收感测的交流输入电压的一个端子处或在执行多个功能的另一个端子处接收。

[0005] 使用具有 LED 灯的三端双向可控硅开关调光器电路的另一个困难来自三端双向可控硅开关其自身的性质。一个三端双向可控硅开关是一个表现为受控交流开关的半导体组件。换句话说,它对于交流电压来说表现为一个断开的开关,直到它在控制端子处接收到一个使得该开关闭合的触发信号为止。只要经过该开关的电流保持在被称为维持电流的一个值以上,该开关就保持闭合。大多数的白炽灯从交流电源获取非常多的电流,以允许三端双向可控硅开关的可靠的和连续的运行。然而,由驱动了 LED 灯的有效率的电源从交流电源得到的低电流可能不足以让三端双向可控硅开关在交流线路周期的期望的部分中保持导通。因此,常规电源控制器设计通常依赖于包括了假负载——有时称为泄放器电路 (bleeder circuit)——的电源,以从电源的输入获得足够的额外电流以使得三端双向可控硅开关在被触发之后保持导通。一般地,常规的泄放器电路在常规电源控制器的集成电路的外部。然而,使用在常规电源控制器的集成电路的外部的常规泄放器电路要求使用额外的组件,这对成本和效率造成了不利影响。

[0006] 对于电源设计的另一重要考虑是从交流电源获得的输入电流相对于交流输入电压波形的形状和相位。交流电源的电压波形标称地是正弦的。然而,由于许多开关电源呈现给该交流电源的非线性负载,由该电源从所述交流电源获得的电流的波形是非正弦的和 / 或与交流输入电压异相。这导致了在交流干线配电系统中的损耗的增加,并且,在世界上许多地方,迫使电源制造商保证从电源获得的输入电流是正弦的并且和交流输入电压波形同相,这已然成为立法的或主动的要求的主题。

[0007] 以此方式对输入电流波形的校正被称为功率因数校正 (PFC),且通常要求一个到该电源的输入阶,该输入阶被专门设计以执行功率因数校正的功能。如果该输入交流电流和电压波形是正弦的且完美地同相,则该电源的功率因数是 1。换句话说,功率因数校正后的输入将会对交流源呈现一个负载,该负载等效于将一个可变电阻与该交流电源并联。随着输入电流相对于交流源电压的谐波失真和 / 或相位偏移的增加,功率因数降到 1 以下。功率因数的要求通常要求功率因数大于 0.9,且可对输入电流波形的谐波含量有要求。

[0008] 增加电源的功率因数的普遍方法包括,使用升压转换器或回扫转换器以建立接近于理想正弦波形且同时与交流源电压同相的输入电流波形。增加电源的功率因数的另一种方法是利用泄放器电路。开关式电源通常包括一个滤波电容器,该滤波电容器对经过该开关式电源的开关的高频电流滤波。泄放器电路可有利于滤波电容器的放电,放电帮助将滤波电容器上的电压下拉,以使得在滤波电容器上的电压基本遵循交流输入电压的正值。就此而言,泄放器电路帮助建立接近于理想正弦波形且同时与交流源电压同相的输入电流波形。然而,对于许多应用,常规的泄放器电路通常是在电源控制器的集成电路外部的电路。通常,常规的泄放器电路是用联接在电源的输入处的一个电阻器来实现的。然而,如上所述,使用在常规电源控制器的集成电路的外部的常规泄放器电路要求使用额外的组件,这对成本和效率造成了不利影响。

发明内容

[0009] 根据本发明的一个方面,提供一种用于开关式电源的控制器,所述控制器包括:过

零检测器,被联接以在所述电源的输入电压的过零之前产生第一信号;驱动逻辑块,被联接以响应于代表所述电源的输出的反馈信号而产生一个驱动逻辑输出信号,其中所述驱动逻辑输出信号代表初始接通时间;以及接通时间延长器块,联接到所述过零检测器和所述驱动逻辑块,以响应于所述第一信号和所述驱动逻辑输出信号而产生一个驱动信号,所述驱动信号用于控制要被联接到所述控制器的一个开关的切换以从所述电源的滤波电容器移除电荷,其中所述驱动信号代表所述开关的总接通时间,所述总接通时间等于所述初始接通时间和延长接通时间的和,其中所述延长接通时间响应于所述第一信号,其中所述过零检测器响应于流经所述开关的开关电流小于过零电流阈值而产生所述第一信号。

[0010] 在一个优选的实施方案中,所述第一信号是先决条件信号,用于指示是否可能存在所述电源的输入电压的过零状况。

[0011] 在一个优选的实施方案中,所述接通时间延长器块被配置为增加所述开关的延长接通时间,直到所述先决条件信号指示所述过零状况不再存在为止,或直到所述总接通时间达到过零时间阈值为止。

[0012] 在一个优选的实施方案中,所述接通时间延长器块被联接以接收过零脉冲信号,所述过零脉冲信号包括代表所述过零时间阈值的时间周期。

[0013] 在一个优选的实施方案中,所述过零检测器响应于所述电源的输入电压小于过零电压阈值而产生所述第一信号。

[0014] 在一个优选的实施方案中,所述过零检测器响应于流经所述开关的开关电流小于过零电流阈值而产生所述第一信号。

[0015] 在一个优选的实施方案中,所述过零检测器被联接以产生一个过零信号以指示过零状况存在,且其中所述驱动逻辑块响应于所述过零信号和所述反馈信号产生所述驱动逻辑输出信号。

[0016] 在一个优选的实施方案中,所述控制器和所述开关被包括在一个集成电路中。

[0017] 在一个优选的实施方案中,所述控制器是用于开关式电源的集成电路控制器。

[0018] 根据本发明的又一方面,提供一种用于开关式电源的控制器,所述控制器包括:过零检测器,被联接以在所述电源的输入电压的过零之前产生第一信号;驱动逻辑块,被联接以响应于代表所述电源的输出的反馈信号而产生一个驱动逻辑输出信号,其中所述驱动逻辑输出信号代表初始接通时间;以及接通时间延长器块,具有一个锁存器以产生一个驱动信号来控制包括在所述电源中的一个开关的切换,其中所述锁存器被联接以响应于所述驱动逻辑输出信号且在该驱动逻辑输出信号的上升沿而被置位,且其中所述驱动信号用于控制要被联接到所述控制器的所述开关的切换以从所述电源的滤波电容器移除电荷,其中所述驱动信号代表所述开关的总接通时间,所述总接通时间等于所述初始接通时间和延长接通时间的和,其中所述延长接通时间响应于所述第一信号。

[0019] 在一个优选的实施方案中,所述第一信号是先决条件信号,用于指示是否可能存在所述电源的输入电压的过零状况。

[0020] 在一个优选的实施方案中,如果所述先决条件信号指示所述过零状况不再存在,或如果所述总接通时间达到过零时间阈值,则所述锁存器被联接以被复位。

[0021] 在一个优选的实施方案中,所述锁存器还被联接以响应于所述驱动逻辑输出信号且在该驱动逻辑输出信号的下降沿而被复位。

[0022] 在一个优选的实施方案中,所述接通时间延长器块被联接以接收过零脉冲信号,所述过零脉冲信号包括代表所述过零时间阈值的时间周期。

[0023] 在一个优选的实施方案中,所述过零检测器响应于所述电源的输入电压小于过零电压阈值而产生所述第一信号。

[0024] 在一个优选的实施方案中,所述过零检测器响应于流经所述开关的开关电流小于过零电流阈值而产生所述第一信号。

[0025] 在一个优选的实施方案中,所述过零检测器被联接以产生一个过零信号以指示过零状况存在,且其中所述驱动逻辑块响应于所述过零信号和所述反馈信号产生所述驱动逻辑输出信号。

[0026] 在一个优选的实施方案中,所述控制器和所述开关被包括在一个集成电路中。

[0027] 在一个优选的实施方案中,所述控制器是用于开关式电源的集成电路控制器。

[0028] 根据本发明的再一方面,提供一种开关式电源,包括:开关;能量传递元件,串联联接所述开关,且被联接以响应于所述开关式电源的输入电压而产生所述开关式电源的输出;滤波电容器,与所述能量传递元件和所述开关并联;以及控制器,被联接以响应于所述输入电压而调整所述输出,其中所述控制器包括:过零检测器,被联接以在所述输入电压的过零之前产生第一信号;驱动逻辑块,被联接以响应于代表所述电源的所述输出的反馈信号而产生一个驱动逻辑输出信号,其中所述驱动逻辑输出信号代表初始接通时间;以及接通时间延长器块,联接所述过零检测器和所述驱动逻辑块,以响应于所述第一信号和所述驱动逻辑输出信号而产生一个驱动信号,所述驱动信号用于控制要被联接所述控制器的所述开关的切换,以从所述滤波电容器移除电荷从而将所述滤波电容器上的电压下拉,以使得所述滤波电容器上的电压基本遵循所述输入电压的值,其中所述驱动信号代表所述开关的总接通时间,所述总接通时间等于所述初始接通时间和延长接通时间的和,其中所述延长接通时间响应于所述第一信号。

[0029] 在一个优选的实施方案中,所述电源还包括一个调光器电路,联接在所述电源的一个输入与所述能量传递元件之间,以控制将所述输入电压与所述能量传递元件断开以使所述输入电压变弱的时间的量。

[0030] 在一个优选的实施方案中,所述调光器电路是三端双向可控硅开关调光器电路。

[0031] 在一个优选的实施方案中,所述三端双向可控硅开关调光器电路包括用于保持所述三端双向可控硅开关调光器电路免于关断的最小维持电流,且其中所述接通时间延长器块被配置为维持经过所述三端双向可控硅开关调光器电路的电流,以使得经过所述三端双向可控硅开关调光器电路的电流不落到所述最小维持电流以下。

[0032] 在一个优选的实施方案中,所述电源的输出被联接包括发光二极管阵列的负载。

[0033] 在一个优选的实施方案中,所述第一信号是先决条件信号,用于指示是否可能存在所述电源的输入电压的过零状况。

[0034] 在一个优选的实施方案中,所述接通时间延长器块被配置为增加所述开关的延长接通时间,直到所述先决条件信号指示所述过零状况不再存在为止,或直到所述总接通时间达到过零时间阈值为止。

[0035] 在一个优选的实施方案中,所述接通时间延长器块被联接以接收过零脉冲信号,

所述过零脉冲信号包括代表所述过零时间阈值的时间周期。

[0036] 在一个优选的实施方案中,所述过零检测器响应于所述电源的输入电压小于过零电压阈值而产生所述第一信号。

[0037] 在一个优选的实施方案中,所述过零检测器响应于流经所述开关的开关电流小于过零电流阈值而产生所述第一信号。

[0038] 在一个优选的实施方案中,所述过零检测器被联接以产生一个过零信号以指示过零状况存在,且其中所述驱动逻辑块响应于所述过零信号和所述反馈信号产生所述驱动逻辑输出信号。

[0039] 在一个优选的实施方案中,所述控制器和所述开关被包括在一个集成电路中。

[0040] 在一个优选的实施方案中,所述控制器是集成电路控制器。

附图说明

[0041] 通过下文结合附图的具体实施方式的描述,将对本发明的上述和其他方面、特征和优点更为明了,在附图中:

[0042] 图 1 是示出了根据本发明的一个实施方案的一个利用控制器的示例的开关电源的功能框图。

[0043] 图 2A 是示出了根据本发明的一个实施方案的图 1 的开关电源的示例的已整流的输入电压波形的图。

[0044] 图 2B 是示出了根据本发明的一个实施方案的图 2A 的示例的已整流的输入电压波形的一部分以及相应的过零信号的图。

[0045] 图 3 是示出了根据本发明的一个实施方案的在连续导电模式 (CCM) 和不连续导电模式 (DCM) 下运行的开关电源的示例开关电流波形的图。

[0046] 图 4A 是示出了根据本发明的一个实施方案的在 DCM 下运行的开关电源的一个示例开关电流波形以及相应的过零信号的图。

[0047] 图 4B 是示出了根据本发明的一个实施方案的在 DCM 下运行的开关电源的另一示例开关电流波形以及相应的过零信号的图。

[0048] 图 5 是示出了根据本发明的一个实施方案的示例开关电流波形和相应的过零信号的图。

[0049] 图 6 是示出了根据本发明的一个实施方案的利用调光器电路和控制器的示例开关电源的功能框图。

[0050] 图 7A 是示出了根据本发明的一个实施方案的图 6 的开关电源的示例的已整流的输入电压波形的图。

[0051] 图 7B 是示出了根据本发明的一个实施方案的图 7A 的示例的已整流的输入电压波形的一部分以及相应的过零信号的图。

[0052] 图 8A 是示出了根据本发明的一个实施方案的开关电源的另一个示例的已整流的输入电压波形的图。

[0053] 图 8B 是示出了根据本发明的一个实施方案的图 8A 的示例的已整流的输入电压波形的一部分以及相应的过零信号的图。

[0054] 图 9A 是示出了根据本发明的一个实施方案的控制器功能框图。

[0055] 图 9B 是示出了根据本发明的一个实施方案的图 9A 的控制器接通时间延长器块的功能框图。

[0056] 图 10 是示出了根据本发明的一个实施方案的图 9A 和图 9B 的控制器和接通时间延长器块的信号的各种不同波形的图。

[0057] 在这几幅附图中,相应的附图标记指示了相应的组件。本领域技术人员将理解,图中的元件仅为简单和清楚而绘出,且不一定是按照比例绘出。例如,图中某些元件的尺寸可相对于其它元件被放大,以帮助增进对本发明的各个不同实施方案的理解。同样,通常不对在商业上可行的实施方案中有用的或必须的共同且公知的元件进行描绘,以便使本发明的各个不同实施方案更少地受到干扰。

具体实施方式

[0058] 本文公开了对用于照明的 LED 驱动器进行三端双向可控硅开关调光的非耗散性集成的泄放器的方法和装置的实施方案。在下文的说明书中,提出了许多具体细节,以提供对实施方案的透彻理解。然而,相关领域技术人员将理解,此处描述的技术可在缺少一个或多个具体细节的情况下或使用其他方法、组件、材料等实现。在其他情况下,公知的结构、材料或操作未被详细示出或描述,以免引起本发明的某些方面模糊。

[0059] 在本申请文件全文中,对“一个实施方案”、“一实施方案”、“一个实施例”或“一实施例”的引述意味着,关于该实施方案或实施例而描述的结构或特性包括在本发明的至少一个实施方案中。因此,短语“在一个实施方案中”、“在一实施方案中”、“在一个实施例中”或“在一实施例中”在本申请文件全文中各处的出现,并不一定指的是同一个实施方案或实施例。此外,具体的特征、结构或特性可被结合在一个或多个实施方案或实施例中的任意适合的组合和/或子组合中。另外,应理解,本文所提供的附图仅为解释目的而提供给本领域技术人员,且所述附图并不一定按比例绘出。

[0060] 对于开关式电源的某些应用,直流输出电压被感测以确定交流输出电压的过零。对于发光二极管(LED)的相位调光应用,线路输入电压的过零的持续时间将由电源控制器感测。对交流输入电压的过零的持续时间的确定,将向该电源控制器指示调光器电路正在被使用,且因此改变了电源的输出所被调整到的量。对于本发明的实施方案,电源控制器利用了接通时间延长器,以延长开关的接通时间,这有利于确定线路输入电压的过零。

[0061] 此外,对于利用三端双向可控硅开关的 LED 相位调光应用,可利用泄放器电路来从该电源的输入取走额外的电流,以帮助该三端双向可控硅开关调光器电路的三端双向可控硅开关保持导通。三端双向可控硅开关是一个表现为受控交流开关的半导体组件。换句话说,它对于交流电压来说表现为一个断开的开关,直到它在控制端子处接收一个使得该开关闭合的触发信号为止。只要经过该开关的电流保持在被称为维持电流的一个值以上,该开关就保持闭合。大多数的白炽灯从交流电源获取了太多的电流,以允许三端双向可控硅开关的可靠的和稳定的运行。然而,由驱动了 LED 灯的有效率的电源从交流电源得到的低电流可能不足以让三端双向可控硅开关在交流线路周期的期望的部分周期中保持导通。可利用泄放器电路以从电源的输入取走额外的电流以使得三端双向可控硅开关调光器电路的三端双向可控硅开关保持导通。一般地,泄放器电路在电源控制器的外部。然而,对于本发明的实施方案,被电源控制器用来延长开关接通时间的接通时间延长器也可被用作泄

放器电路。所述接通时间延长器允许电源中的开关比其预期接通时间保持接通更久。就此而言,从滤波电容器移除了更多的电荷,且从电源的输入取走了额外的电流。

[0062] 所述泄放器电路也可被用于功率因数校正(PFC)目的。增加电源的功率因数的一种方法是利用泄放器电路。开关式电源通常包括一个滤波电容器,该滤波电容器对穿过开关式电源的开关的高频电流滤波。泄放器电路可有利于滤波电容器的放电,放电帮助将滤波电容器上的电压下拉,以使得在滤波电容器上的电压基本遵循交流输入电压的正值。就此而言,泄放器电路帮助建立接近于理想正弦波形且同时与交流源电压同相的输入电流波形。然而,对于许多应用,泄放器电路通常是在电源控制器的集成电路外部的电路。通常,泄放器电路是用联接在电源的输入处的一个电阻器来实现的。此技术方案可能是不理想的,因为泄放器电路将耗散能量(以热的形式),并且要求使用额外的组件,对成本和效率造成不利影响。然而,对于本发明的实施方案,被电源控制器用来延长开关接通时间的接通时间延长器也可被用作泄放器电路。通过将开关的接通时间延长超过预期的接通时间,从滤波电容器移除了更多的电荷,且滤波电容器上的电压基本遵循交流输入电压的正值。

[0063] 此外,交流输入电压通常是用常规控制器的集成电路外部的电路来直接感测的。感测的交流输入电压可由常规控制器在专用于接收感测的交流输入电压的一个端子处或在执行多个功能的另一个端子处接收。然而,附加的端子对于开关式电源的常规控制器来说,是不想要的成本和尺寸。常规控制器的集成电路外部的电路也为开关式电源增加了成本。利用本发明的实施方案,可以通过使用经过开关式电源的开关的电流,来间接地感测输入电压。结果,将已经用作开关的一端的端子也用来间接感测交流输入电压,将不再需要专用于仅感测交流输入电压的端子,也将不再需要用于感测交流输入电压的外部电路。

[0064] 首先参见图1,示出了示例开关电源100的功能框图,该示例开关电源100包括:交流输入电压 V_{AC} 102,桥式整流器104,已整流的电压 V_{RECT} 106,能量传递元件T1108,能量传递元件T1108的初级绕组110,能量传递元件T1108的次级绕组112,开关S1114,输入返回116,箝位电路118,滤波电容器 C_F 120,整流器D1122,输出电容器C1124,输出量 U_o ,输出电压 V_o ,输出电流 I_o ,反馈电路128,反馈信号 U_{FB} 130,控制器138,驱动信号140,电流感测输入信号142,以及开关电流 I_D 144。同样在图1中示出的是联接到开关电源100的负载126。在图1中示出的示例开关电源100一般被配置为回扫式调整器,该回扫式调整器是可受益于本发明的教导的开关电源拓扑结构的一个实施例。然而,应理解,开关电源调整器的其他已知拓扑结构和配置也可受益于本发明的教导。

[0065] 开关电源100从一个未稳定的(unregulated)输入电压向负载126提供输出功率。在一个实施例中,输入电压是交流输入电压 V_{AC} 102。在另一个实施例中,输入电压是已整流的交流输入电压,诸如已整流的电压 V_{RECT} 106。如所示,桥式整流器104接收交流输入电压 V_{AC} 102,并产生已整流的电压 V_{RECT} 106。所述桥式整流器104还被联接到能量传递元件T1108。在本发明的某些实施方案中,能量传递元件T1108可以是耦合的电感器。在其他实施方案中,能量传递元件T1108可以是变压器。在图1的实施例中,能量传递元件T1108包括两个绕组,一个初级绕组110和一个次级绕组112。然而,应理解能量传递元件T1108可具有多于两个绕组。所述初级绕组110还被联接到开关S1114,开关S1114然后进一步被联接到输入返回116。在一个实施方案中,开关S1114可以是一个晶体管,诸如金属氧化物半导体场效应晶体管(MOSFET)。在另一个实施例中,控制器138可用单片集成电路实现,或用

分立电子组件实现,或用单片集成电路和分立的电子组件的组合实现。控制器 138 和开关 S1114 可形成集成电路 146 的一部分,且可被制造为混合的或单片的集成电路。

[0066] 另外,箝位电路 118 在图 1 的实施方案中被示为与能量传递元件 T1108 的初级绕组 110 并联。滤波电容器 C_F 120 可与初级绕组 110 和开关 S1114 并联。换句话说,滤波电容器 C_F 120 可联接到桥式整流器 104 和输入返回 116。能量传递元件 T1108 的次级绕组 112 被联接到整流器 D1122。在图 1 的实施例中,整流器 D1122 被例示为二极管。然而,在某些实施方案中,整流器 D1122 可以是一个晶体管,被用作同步整流器。输出电容器 C1124 和负载 126 在图 1 中均被示为联接到整流器 D1122。一个输出被提供给负载 126,且可被提供为稳定输出电压 V_o 、稳定输出电流 I_o 或两者的组合。

[0067] 开关式电源 100 还包括用于稳定输出的电路,所述输出被例示为输出量 U_o 。一般地,稳定输出量 U_o 可以是输出电压 V_o 、输出电流 I_o 或两者的组合。反馈电路 128 被连接,以感测开关式电源的输出量 U_o 并且产生反馈信号 U_{FB} 130。在其他实施方案中,反馈信号 U_{FB} 130 可从对变压器输入侧的代表了输出量 U_o 的一个或多个量的感测中获得。反馈电路 128 还被连接到控制器 138 的一个端子,从而使得该控制器 138 接收反馈信号 U_{FB} 130。控制器 138 还包括用于接收电流感测输入信号 142 的端子。电流感测输入信号 142 代表了在开关 S1114 中的开关电流 I_d 144。此外,开关 S1114 从控制器 138 接收驱动信号 140。

[0068] 在运行中,图 1 的开关电源 100 从一个未稳定的输入——诸如交流输入电压 V_{AC} 102——将输出功率提供给负载 126。交流输入电压 V_{AC} 102 被桥式整流器 104 所接收,并且产生已整流的电压 V_{RECT} 106。滤波电容器 C_F 120 对来自开关 S1114 的高频电流滤波。对于其他应用,滤波电容器 C_F 120 可以足够大,以使得直流电压被施加到能量传递元件 T1108。然而对于具有功率因数校正(PFC)的电源,可利用小的滤波电容器 C_F 120,以允许施加到能量传递元件 T1108 的电压基本遵循已整流的电压 V_{RECT} 106。就此而言,滤波电容器 C_F 120 的值可被选择,以使得滤波电容器 C_F 120 上的电压在输入线路电压的每个半线路循环期间达到基本为零。或者换句话说,滤波电容器 C_F 120 上的电压基本遵循交流输入电压 V_{AC} 102 的正值。作为结果,过零状况可被控制器 138 检测到。此外,如将进一步讨论的,由控制器 138 利用的接通时间延长器将更多的电荷从滤波电容器 C_F 120 移除。作为结果,滤波电容器 C_F 120 的放电帮助将初级绕组 110 处的电压下拉,这可帮助控制器 138 检测交流输入电压 V_{AC} 102 的过零。

[0069] 开关电源 100 利用能量传递元件 T1108 来在初级绕组 110 和次级绕组 112 之间传递电压。箝位电路 118 被联接到初级绕组 110,以限制开关 S1114 上的最大电压。开关 S1114 响应于驱动信号 140 而被断开和闭合。众所周知,闭合的开关可以传导电流且被认为接通,而断开的开关不能传导电流且被认为关断。在一些实施方案中,开关 S1114 可以是晶体管,且开关 S1114 和控制器 138 可形成集成电路 146 的一部分。在运行中,开关 S1114 的切换在整流器 D1122 处产生了脉动电流。整流器 D1122 中的脉动电流被输出电容器 C1124 滤波,以在负载 126 处产生基本恒定的输出电压 V_o 、输出电流 I_o 或两者的组合。在一些实施方案中,负载 126 是 LED 阵列。

[0070] 反馈电路 128 感测电源 100 的输出量 U_o ,以将反馈信号 U_{FB} 130 提供给控制器 138。反馈信号 U_{FB} 130 可以是电压信号或是电流信号,且将关于输出量 U_o 的信息提供给控制器 138。此外,控制器 138 接收电流感测输入信号 142,该信号 142 中继了开关 S1114 中的开关

电流 I_D144 。可用多种方式感测开关电流 I_D144 ，例如分立电阻器两端的电压，或当晶体管导通时在该晶体管两端的电压。控制器 138 利用了由电流感测输入信号 142 所指示的开关电流 I_D144 ，来确定交流输入电压 V_{AC102} 的过零。如下文将进一步详述，控制器 138 然后产生了有关交流输入电压 V_{AC102} 的过零的信息的过零信号。此外，如下文将进一步详述，控制器 138 利用开关 S1114 的接通时间延长器，以确定交流输入电压 V_{AC102} 何时处于过零状况。该过零信号可被用于校准控制器的内部频率，或确定何时利用相位调光器电路。

[0071] 控制器 138 输出一个驱动信号 140，以响应于各种不同的系统输入来操作开关 S1114，从而将输出量 U_o 基本调整到理想值。在一个实施方案中，驱动信号 140 可以是具有可变长度的逻辑高区段和逻辑低区段的矩形脉冲波形，其中逻辑高值对应于闭合开关，而逻辑低值对应于断开开关。在另一个实施方案中，驱动信号 140 可由基本固定长度的逻辑高（或接通）脉冲组成，且驱动信号 140 可以通过改变每振荡器循环数的接通脉冲数来调整的。

[0072] 接下来参见图 2A，图 1 的开关电源的已整流的电压 $V_{RECT106}$ 的示例波形图被示为包括：半线路循环 202、过零电压阈值 204、峰值电压 V_p205 以及 $V_{RECT106}$ 的一部分 206。图 2B 示出了示例已整流的电压 $V_{RECT106}$ 的所述部分 206，以及相应的过零信号 208。

[0073] 一般地，交流输入电压 V_{AC102} 是正弦波形，其中交流输入电压 V_{AC102} 的周期称为一个全线路循环。数学地表达为： $V_{AC}(t) = V_p \sin(2\pi f_L t)$ 。其中 V_p205 是交流输入电压 V_{AC102} 的峰值电压，而 f_L 是线路输入电压的频率。或者换句话说， f_L 是交流输入电压 V_{AC102} 的线路频率。应理解，全线路循环是线路频率 f_L 的倒数，或数学地表达为：全线路循环 = $1/f_L$ 。如上所述，当到桥式整流器 104 的输入是交流输入电压 V_{AC102} 时，已整流的电压 $V_{RECT106}$ 是桥式整流器 104 的总的输出 (resultant output)。对于图 2A 中所示的示例已整流的电压 $V_{RECT106}$ ，桥式整流器 104 已转换了交流输入电压 V_{AC102} ，以使得桥式整流器 104 的输出是正值，或者数学地表达为： $V_{RECT} = |V_{AC}| = |V_p \sin(2\pi f_L t)|$ 。作为结果，已整流的电压 $V_{RECT106}$ 重复每个半线路循环 202。图 2A 还示出了过零电压阈值 $V_{zc}204$ 。对于一些实施方案，过零电压阈值 $V_{zc}204$ 基本等于 0。对于其他实施方案，过零电压阈值 $V_{zc}204$ 基本是已整流的电压 $V_{RECT106}$ 的峰值电压 V_p205 的五分之一。例如，如果已整流的电压 $V_{RECT106}$ 的峰值电压 V_p205 是基本等于 125V，则过零电压阈值 $V_{zc}204$ 基本等于 25V。在另一个实施方案中，过零电压阈值 $V_{zc}204$ 基本是已整流的电压 $V_{RECT106}$ 的峰值电压 V_p205 的四分之一。应理解，随着过零电压阈值 $V_{zc}204$ 的值更为接近零电压，过零信号 208 就更为精确。然而，已整流的电压 $V_{RECT106}$ 的值越接近零电压，对于控制器 138 的实施方案来说感测已整流的电压 $V_{RECT106}$ 的值可能就越困难。具体地，当已整流的电压 $V_{RECT106}$ 处于或接近于零电压时，控制器 138 通过由电流感测输入信号 142 提供的开关电流 I_D144 来感测已整流的电压 $V_{RECT106}$ 的值可能有些困难。就此而言，控制器 138 的实施方案对于过零电压阈值 $V_{zc}204$ 可具有非零值，以允许当已整流的电压 $V_{RECT106}$ 处于或接近于零电压时感测过零状况。此外，已整流的电压 $V_{RECT106}$ 不能达到零，部分地是由于滤波电容器 C_f120 的选定值。

[0074] 图 2B 示出了示例已整流的电压 $V_{RECT106}$ 的所述部分 206 和相应的过零信号 208。控制器 138 感测交流输入电压 V_{AC102} 和已整流的电压 $V_{RECT106}$ 的值，以产生过零信号 208。当已整流的电压 $V_{RECT106}$ 低于过零电压阈值 $V_{zc}204$ 时，过零信号 208 改变到一个状态，该状态指示存在一个过零状况。过零信号 208 一直维持该状态，直到已整流的电压 $V_{RECT106}$ 大于

过零电压阈值 $V_{ZC}204$ 为止。对于图 2B 中示出的实施例,过零信号 208 是具有逻辑高区段和逻辑低区段的矩形脉冲波形。当已整流的电压 $V_{RECT}106$ 小于过零电压阈值 $V_{ZC}204$ 时,过零信号 208 的值是逻辑高。当已整流的电压 $V_{RECT}106$ 大于过零电压阈值 $V_{ZC}204$ 时,过零信号 208 的值是逻辑低。过零信号 208 指示过零状况存在的时间长度,被表示为过零脉冲宽度 T_z210 。对于图 2B 中所示的实施例,过零脉冲宽度 T_z 表示了当过零信号 208 为逻辑高时的时间长度。

[0075] 图 2A 中示出的已整流的电压 $V_{RECT}106$ 是具有正值的交流输入电压 $V_{AC}102$,或者数学地表达为: $V_{RECT} = |V_{AC}| = |V_p \sin(2\pi f_L t)|$ 。其间已整流的电压 $V_{RECT}106$ 的值在零电压附近的时间对应于何时交流输入电压 $V_{AC}102$ 的值接近于和零电压相交,因此有此术语“过零”。换句话说,检测已整流的电压 $V_{RECT}106$ 何时在零电压附近,相当于检测交流输入电压 $V_{AC}102$ 何时与零电压相交。如图 2B 中所示,当已整流的电压 $V_{RECT}106$ 小于过零电压阈值 $V_{ZC}204$ 时,过零信号 208 脉冲为高,以给控制器 138 指示过零状况。换句话说,当 $-V_{ZC} < V_{AC}(t) < V_{ZC}$ 时,过零信号 208 脉冲为高,以指示过零状况。对于本发明的实施方案,控制器 138 利用开关 S1114 的接通时间延长器来确定交流输入电压 $V_{AC}102$ 的过零。

[0076] 图 3 中示出了各种不同运行模式的开关电流。图 1 的开关式电源的示例开关电流波形的图被示为包括:开关周期 T_s304 ,开关接通时间 $t_{ON}306$,开关关断时间 $t_{OFF}308$,梯形 310 和三角形 312。图 3 示出了,当该控制器在连续导电模式 (CCM) 和不连续导电模式 (DCM) 下运行时,开关电流 I_D302 的关于时间的大致波形。开关电流 I_D302 的大致波形表示了图 1 中所示的开关电流 I_D144 的实施例。

[0077] 在任意开关周期 T_s304 期间,开关 S1114 可响应于来自控制器 138 的驱动信号 140 而导通,以稳定输出量 U_o 。开关周期 T_s304 可被分成两个时间区段:开关接通时间 $t_{ON}306$ 和开关关断时间 $t_{OFF}308$ 。开关接通时间 $t_{ON}306$ 表示了开关周期 T_s304 中开关 S1114 可导通的部分。开关关断时间 $t_{OFF}308$ 表示了开关周期 T_s304 中的其余的当开关 S1114 不能导通时的部分。图 3 的电流波形示出了两种基础运行模式。梯形 310 是连续导电模式 (CCM) 的特征,而三角形 312 是不连续导电模式 (DCM) 的特征。在 CCM 期间,在开关接通时间 $t_{ON}306$ 开始之后,开关电流 I_D302 立即基本为非零。在 DCM,开关电流 I_D302 在开关接通时间 $t_{ON}306$ 开始之后立即基本为零。在开关关断时间 $t_{OFF}308$ 期间,开关电流 I_D302 对于 CCM 和 DCM 都基本为零。根据本发明的实施方案的开关电源 100 可在 CCM 或 DCM 下运行。

[0078] 接下来参见图 4A,示例开关电流波形和总的过零信号 432 的图被示为包括:开关电流 I_D144 、限流阈值 $I_{LIM}402$,过零电流阈值 $I_{ZC}404$,开关循环 T_2406 至 T_8426 ,以及过零脉冲宽度 T_z434 。图 4A 展示了当电源 100 在不连续导电模式 (DCM) 下运行时,开关电流 I_D144 随着时间推移的大致波形的一个实施例。一般地,从 T_2406 至 T_8426 的每个开关循环具有一个开关周期 T_s304 。在本发明的某些实施方案中,开关周期 T_s304 可以是恒定的时间长度。在本发明的其他实施方案中,控制器 138 可改变开关周期 T_s304 的长度。在本发明的其他实施方案中,开关周期 T_s304 (且因此开关频率 f_s ,其中 $f_s = \frac{1}{T_s}$) 和预期的开关接通时间 $t_{ON}306$

均在一个半线路循环 202 中被维持恒定。

[0079] 对于本发明的实施方案,控制器 138 利用开关 S1114 的接通时间延长器来确定交流输入电压 $V_{AC}102$ 何时与零电压相交。图 4A 示出了在从 T_2406 至 T_8426 的几个开关循环

上的开关电流 I_D144 的实施例。限流阈值 $I_{LIM}402$ 确定了开关 $S1114$ 允许的最大电流。如果开关电流 I_D144 达到了限流阈值 $I_{LIM}402$, 则开关 $S1114$ 在开关循环的剩余部分关断。当到某一段时间结束时, 开关电流 I_D144 还没有达到过零电流阈值 $I_{LIM}404$, 则如下文结合图 5 所进一步讨论的, 可存在可能的过零状况。

[0080] 应理解, N 是, 在确定过零状况确实存在并且过零信号 432 从指示无过零状况的状态改变到指示有过零状况的状态之前, 被控制器 138 检测作为可能的过零状况的连续的开关循环的数量。此外, 当过零信号 432 正在指示过零状况存在时, 该控制器等待 N 个连续的开关循环, 以允许控制器 138 决定过零状况不存在, 然后控制器 138 改变过零信号 432 的状态以指示无过零状况。控制器 138 可等待这 N 个连续的开关循环, 以考虑可导致过零状况误检测的任何噪声。例如, 如果 N 等于 4 (如图 4B 中所示), 则当可能的过零状况在四个连续的开关循环发生时, 控制器 138 确定过零状况存在。在另一个实施例中, 如果 N 等于 1 (如图 4A 中所示), 则控制器 138 在初次发生可能的过零状况时就确定过零状况存在。 N 的值可部分地根据电源 100 的输入处的预期噪声量来确定。 N 的值越低, 则控制器 138 就越快地确定过零状况是存在还是不存在, 但对过零状况的确定会更易受电源 100 的输入处的噪声的影响。就此而言, 过零信号 432 可错误地指示交流输入电压 $V_{AC}102$ 的过零状况存在, 或错误地指示交流输入电压 $V_{AC}102$ 的过零状况不存在。然而, N 值不应大到使得控制器 138 不能检测过零状况的存在, 因为在达到该 N 值之前, 已整流的电压 $V_{RECT}106$ 已落至过零电压阈值 $V_{ZC}204$ 之下然后升至过零电压阈值 $V_{ZC}204$ 之上。

[0081] 在一个实施方案中, 过零信号 432 的逻辑低值指示了无过零状况存在, 而过零信号 432 的逻辑高值指示了有过零状况存在。在另一个实施方案中, 过零信号 432 的逻辑高值指示了无过零状况存在, 而过零信号 432 的逻辑低值指示了有过零状况存在。

[0082] 对于图 4A 中所示的实施例, N 等于 1, 且控制器 138 在初次发生可能的过零状况时就确定过零状况存在, 并且在同一个开关循环期间就改变过零信号 432 的状态。在图 4A 的实施例中, 当开关 $S1114$ 关断且开关电流 I_D144 落至零电流时, 过零信号 432 改变到指示过零状况的状态。在开关循环 T_2406 , T_1408 和 T_0410 , 开关电流 I_D144 超过了过零电流阈值 $I_{ZC}404$, 且因此, 控制器 138 没有检测到过零状况。对于图 4A 的实施例, 当不存在过零状况时, 过零信号 432 是逻辑低值。然而, 在开关循环 T_1412 , 开关电流 I_D144 在某一段时间内未达到过零电流阈值 $I_{ZC}404$ 。由于在图 4A 的实施例中 N 等于 1, 所以控制器 138 确定对于交流输入电压 $V_{AC}102$ 存在过零状况。作为结果, 过零信号 432 在开关循环 T_1412 期间改变到指示过零状况的状态。

[0083] 对于开关循环 T_2414 到 T_6422 , 开关电流 I_D144 始终未达到过零电流阈值 $I_{ZC}404$, 控制器 138 确定交流输入电压 $V_{AC}102$ 的过零状况继续存在。作为结果, 过零信号 432 保持在逻辑高值。在开关循环 T_7424 , 开关电流 I_D144 超过了过零电流阈值 $I_{ZC}404$, 控制器 138 确定无过零状况存在。由于 N 等于 1, 所以过零信号 432 在开关循环 T_7424 期间变到逻辑低值。对于图 4A 的实施例, 当开关 $S1114$ 在开关循环 T_7424 期间关断且开关电流 I_D144 落到零电流时, 过零信号 432 改变到指示了无过零状况的一个状态。如图 4A 所示, 过零脉冲宽度 T_7434 是过零信号 432 指示了过零状况的时间的长度。

[0084] 接下来参见图 4B, 开关电流波形和总的过零信号 432 的另一图被示为包括: 开关电流 I_D144 , 限流阈值 $I_{LIM}402$, 过零电流阈值 $I_{ZC}404$, 开关循环 T_0410 至 $T_{10}430$, 过零脉冲宽度

T_z434 , 以及延迟时间 t_x436 。图 4B 展示了, 当电源 100 在 DCM 下运行时, 开关电流 I_D144 随着时间推移的大致波形的一个实施例。图 4B 还示出了与图 4A 所示的相同的开关电流 I_D144 , 然而, 对于图 4B 来说, N 等于 4, 且图 4B 示出了开关循环 T_0 至 T_{10} (而不是如图 4A 中所示的开关循环 T_2 至 T_8)。控制器 138 在可能的过零状况之后等待四个连续的开关循环, 然后确定过零状况确实存在, 且过零信号 432 改变状态以指示过零状况。此外, 当过零信号 432 指示过零状况存在时, 控制器 138 等待 4 个连续的无过零状况的开关循环, 然后控制器 138 改变过零信号 432 的状态以指示无过零状况。控制器 138 等待 4 个连续的开关循环, 以考虑响起的任何噪声, 并且保证过零状况确实存在。虽然图 4B 将 N 示为等于 4, 但 N 可以是任何正整数。然而, N 值不应大到使得控制器 138 不能检测过零状况的存在, 因为在达到该 N 值之前, 开关电流 I_D144 已落至过零电流阈值 I_{zc404} 之下然后升至过零电流阈值 I_{zc404} 之上。

[0085] 在开关循环 T_0410 , 开关电流 I_D144 超过了过零电流阈值 I_{zc404} , 结果是, 控制器 138 未确定过零状况存在, 过零信号 432 维持在逻辑低值。在开关循环 T_1412 期间, 开关电流 I_D144 在一定量的时间内未达到过零电流阈值 I_{zc404} , 从而控制器 138 确定可能的过零状况存在, 然而, 过零信号 432 仍然维持在逻辑低值, 因为控制器 138 在确定过零状况存在之前要等待可能的过零状况的四个连续的开关循环。从图 4B 的实施例可知, 对于开关循环 T_2414 到 T_4418 , 开关电流 I_D144 也在一定量的时间内未达到过零电流阈值 I_{zc404} 。开关循环 T_4418 是可能的过零状况存在的第四个连续的开关循环。就此而言, 控制器 138 确定对于交流输入电压 V_{AC102} 确实存在过零状况, 过零信号 432 改变到指示过零状况存在的状态。

[0086] 对于图 4B 中所示的实施例, 过零信号 432 从逻辑低值转变到逻辑高值。然而, 过零信号 432 直到延迟时间 t_x436 的结束才转变到逻辑高值。延迟时间 t_x436 指示了在控制器 138 确定过零状况确实存在和控制器 138 更新过零信号 432 之间的时间长度。在一个实施方案中, 更新过零信号的延迟时间 t_x436 可由实现数量 N 所用的滤波器而引起。在另一个实施方案中, 延迟时间 t_x436 可将过零信号 432 的更新一直延迟到下一个开关循环。参见图 4A, 延迟时间 t_x436 基本等于 0。对于本发明的实施方案, 可优选延迟时间 t_x436 为 0。然而, 控制器 138 的包括了延迟时间 t_x436 为 0 的实施方案可能需要额外的电路(未示出)。因此, 控制器 138 的某些实施方案可包括非零延迟时间 t_x436 , 以减少成本和 / 或电路复杂度。

[0087] 对于开关循环 T_5420 和 T_6422 , 开关电流 I_D144 仍然未达到过零电流阈值 I_{zc404} , 从而控制器确定交流输入电压 V_{AC102} 的过零状况继续存在, 且过零信号 432 保持在逻辑高值。在开关循环 T_7424 , 开关电流 I_D144 在某一段时间内超过了过零电流阈值 I_{zc404} , 这指示着交流输入电压 V_{AC102} 的过零状况可能不再存在, 然而, 控制器 138 等待开关电流 I_D144 指示过零状况可能不再存在的 4 个连续的开关循环, 然后确定交流输入电压 V_{AC102} 不再处于过零状况。对于开关循环 T_8426 到 $T_{10}430$, 开关电流 I_D144 在某一段时间内超过了过零电流阈值 I_{zc404} 。开关循环 $T_{10}430$ 是过零状况可能不再存在的第四个连续的开关循环, 从而控制器 138 确定过零状况不存在。作为结果, 过零信号 432 改变到指示无过零状况存在的状态。然而, 过零信号 432 直到延迟时间 t_x436 的结束才转变到逻辑低值。延迟时间 t_x436 指示了在控制器 138 确定过零状况不存在和控制器 138 更新过零信号 432 之间的时间长度。在又一实施方案中, 延迟时间 t_x436 可将过零信号 432 的更新一直延迟到下一个开关循环。如图 4B 所示, 过零脉冲宽度 T_z434 是过零信号 432 指示过零状况存在的时间长度。

[0088] 接下来参见图 5, 示例开关电流波形和总的过零信号 532 的另一图被示为包括: 开关电流 I_D144 , 过零电流阈值 $I_{ZC}504$, 过零时间阈值 $t_{ZC}506$, 开关循环 T_M508 至 $T_{M+3}514$, 以及过零脉冲宽度 T_Z434 。此外, 在每个开关循环 T_M508 至 $T_{M+3}514$ 期间, 存在开关 S1114 的接通时间 t_{ON} 和延长接通时间 t_{ONX} 。一般地, 每个开关循环 T_M508 至 $T_{M+3}514$ 均具有一个开关周期 T_S304 。在本发明的一些实施方案中, 开关周期 T_S304 可以是恒定的时间长度。在本发明的其他实施方案中, 控制器 138 可改变开关周期 T_S304 的长度。对于图 5 中所示的示例过零信号 532, N 值是 2, 且延迟时间 t_X 是基本等于 0。

[0089] 在本发明的一个实施方案中, 控制器 138 利用开关 S1114 的接通时间延长器来为交流输入电压 $V_{AC}102$ 确定是否存在过零状况。如将进一步讨论的, 控制器 138 也将开关 S1114 的接通时间延长器作为非耗散性的集成泄放器电路来利用。当开关电流 I_D144 在过零时间阈值 $t_{ZC}506$ 之内未达到过零电流阈值 $I_{ZC}504$ 时, 控制器 138 确定过零状况存在。当开关电流 I_D144 在开关 S1114 的最初的接通时间 t_{ON} 内未达到过零电流阈值 $I_{ZC}504$ 时, 控制器 138 将接通时间 t_{ON} 延长, 直到过零电流阈值 $I_{ZC}504$ 已达到为止或直到延长接通时间 t_{ONX} 达到过零时间阈值 $t_{ZC}506$ 为止。接通时间 t_{ON} 被延长的时间量被称为延长接通时间 t_{ONX} 。对于某些实施方案, 过零时间阈值 $t_{ZC}506$ 基本等于 $5 \mu s$ 。当选择过零时间阈值 $t_{ZC}506$ 的值时, 过零时间阈值 $t_{ZC}506$ 应该长于最小的预期的接通时间 t_{ON} , 但不显著长于开关周期 T_S304 。一般地, 控制器 138 可以用过零时间阈值 $t_{ZC}506$ 的更大的值来更准确地感测开关电流 I_D144 。

[0090] 在开关循环 T_M508 , 开关电流 I_D144 在开关 S1114 的最初的接通时间 t_{ON} 内未达到过零电流阈值 $I_{ZC}504$ 。开关 S1114 并没有关断, 而是保持接通, 且该开关的接通时间 t_{ON} 被延长, 直到开关电流 I_D144 达到过零电流阈值 $I_{ZC}504$ 为止或直到总共的接通时间(也即, 接通时间 t_{ON} 和延长接通时间 t_{ONX} 的和)达到过零时间阈值 $t_{ZC}506$ 为止。对于开关循环 T_M508 , 接通时间 t_{ON} 被延长了延长接通时间 t_{ONX} , 然而, 开关电流 I_D144 在接通时间 t_{ON} 和延长接通时间 t_{ONX} 的和达到过零时间阈值 $t_{ZC}506$ 之前就达到了过零电流阈值 $I_{ZC}504$ 。作为结果, 当开关电流 I_D144 达到过零电流阈值 $I_{ZC}504$ 时, 开关 S1114 被关断, 且开关电流 I_D144 下降到基本为零。控制器 138 未检测到过零状况, 且作为结果, 过零信号 532 指示无过零状况。

[0091] 在开关循环 $T_{M+1}510$, 开关电流 I_D144 在最初的接通时间 t_{ON} 内未达到过零电流阈值 $I_{ZC}504$, 且控制器 138 将该接通时间 t_{ON} 延长了延长接通时间 t_{ONX} 。如所示, 开关电流 I_D144 在延长接通时间 t_{ONX} 期间达到了过零电流阈值 $I_{ZC}504$ 。不同于开关循环 T_M508 , 当接通时间 t_{ON} 和延长接通时间 t_{ONX} 的和基本等于过零时间阈值 $t_{ZC}506$ 时, 开关电流 I_D144 达到过零电流阈值 $I_{ZC}504$ 。控制器 138 未检测到过零状况, 过零信号 532 保持在逻辑低值。

[0092] 在开关循环 $T_{M+2}512$, 开关电流 I_D144 在最初的接通时间 t_{ON} 内未达到过零电流阈值 $I_{ZC}504$, 且控制器 138 将该接通时间 t_{ON} 延长了延长接通时间 t_{ONX} 。如上所述, 当延长接通时间 t_{ONX} 达到过零时间阈值 $t_{ZC}506$ 且开关电流 I_D144 低于过零电流阈值 $I_{ZC}504$ 时, 控制器 138 将开关 S1114 关断。在图 5 所示的实施例中, 开关电流 I_D144 在最初的接通时间 t_{ON} 内未达到过零电流阈值 $I_{ZC}504$, 且控制器 138 延长了开关 S1114 的接通时间。接通时间 t_{ON} 被延长, 直到开关电流 I_D144 达到过零电流阈值 $I_{ZC}504$ 为止或直到延长接通时间 t_{ONX} 达到过零时间阈值 $t_{ZC}506$ 为止。对于开关循环 $T_{M+2}512$, 在开关电流 144 达到过零电流阈值 $I_{ZC}504$ 之前, 延长接通时间 t_{ONX} 达到过零时间阈值 $t_{ZC}506$ 。作为结果, 控制器 138 确定可存在可能的过零状况。然而, 过零信号 532 不改变状态, 因为控制器 138 在确定过零状况存在之前要等待两

个连续的可能的过零状况的开关循环。

[0093] 在开关循环 $T_{M+3}514$, 开关电流 I_D144 再次在最初的接通时间 t_{ON} 内未达到过零电流阈值 $I_{ZC}504$, 且控制器 138 将该接通时间 t_{ON} 延长了延长接通时间 t_{ONX} 。与开关循环 $T_{M+2}512$ 相似, 开关电流 I_D144 在延长接通时间 t_{ONX} 达到过零时间阈值 $t_{ZC}506$ 之前未达到过零电流阈值 $I_{ZC}504$ 。因此, 开关循环 $T_{M+3}514$ 是具有可能的过零状况的第二个连续的开关循环。作为结果, 控制器 138 确定过零状况存在, 过零信号 532 改变状态。

[0094] 过零电流阈值 $I_{ZC}504$ 和过零时间阈值 $t_{ZC}506$ 被选择以对应于过零电压阈值 $V_{ZC}204$ 。如上所述, 当开关电流 I_D144 直到过零时间阈值 $t_{ZC}506$ 时仍未达到过零电流阈值 $I_{ZC}504$ 时, 控制器 138 检测过零状况。过零电流阈值 $I_{ZC}504$ 和过零时间阈值 $t_{ZC}506$ 被固定, 以使得过零状况对应于已整流的电压 $V_{RECT}106$ 的落在过零电压阈值 $V_{ZC}204$ 之下的值。换句话说, 过零电流阈值 $I_{ZC}504$ 和过零时间阈值 $t_{ZC}506$ 被固定, 以使得过零状况对应于交流输入电压 $V_{AC}102$ 的落在正的过零电压阈值 $V_{ZC}204$ 和负的过零电压阈值 $V_{ZC}204$ 之间的值, 或者数学地表达为: $-V_{ZC} < V_{AC}(t) < V_{ZC}$ 。

[0095] 当开关 $S1114$ 接通时, 开关 $S1114$ 的电压和电流之间的关系可被表示为

$V(t) = L_P \frac{di(t)}{dt}$, 其中 L_P 是初级绕组 110 的电感。对于在 DCM 下运行的电源 100, 在任何开

关循环期间, 这一关系均可被进一步表达为: $V_{AC} = L_P \frac{I_{PEAK}}{t_{ON}}$, 其中 I_{PEAK} 是开关电流 I_D144 的

峰值。然而, 在一个开关循环中, V_{AC} 的值可被认为是恒定的, 因为接通时间 t_{ON} 相对于输入电压 $V_{AC}102$ 的周期较小。如上所述, 当开关 $S1114$ 在 DCM 下处于接通时, 利用开关 $S1114$ 的电压和电流之间的关系, 过零电流阈值 $I_{ZC}504$ 和过零时间阈值 $t_{ZC}506$ 被固定, 且可被选择以

对应于过零电压阈值 $V_{ZC}204$, 或数学地表达为: $V_{ZC} = L_P \frac{I_{ZC}}{t_{ZC}}$ 。

[0096] 开关 $S1114$ 接通越久, 就有越多的电荷从滤波电容器 C_F120 被移除。因此, 与不具有接通时间延长器的控制器相比, 被控制器 138 用来确定过零时间阈值 $t_{ZC}506$ 的接通时间延长器可以从滤波电容器 C_F120 移除更多的电荷。作为结果, 滤波电容器 C_F120 的放电帮助将初级绕组 110 处的电压下拉, 这可帮助控制器 138 进行功率因数校正 (PFC) 和检测交流输入电压 $V_{AC}102$ 的过零。如上所述, 在常规开关电源中提供了泄放器电路以利于电源 100 的滤波电容器 C_F120 的放电, 并且帮助将能量传递元件 $T1108$ 的初级绕组 110 处的电压下拉。然而, 常规的泄放器电路通常是在集成电路控制器的外部。在控制器 138 的集成电路 146 的外部的电路可对开关式电源增加不想要的成本。此外, 通常的泄放器电路 (也即电阻器) 以热的形式耗散能量, 并且降低开关式电源的效率。由控制器 138 利用的接通时间延长器为电源 100 提供了一个和控制器 138 集成在一起的泄放器电路。因此, 接通时间延长器块 904 在本文中可被称为控制器 138 内部 (也即, 集成在其内) 的泄放器电路。此外, 由于所述接通时间延长器允许更多的电路流过初级绕组, 因此本来会被常规泄放器耗散的能量被传递到电源 100 的输出。就此而言, 由控制器 138 利用的接通时间延长器作用为一个非耗散性泄放器电路。此外, 当开关周期 T_S304 (且因此开关频率 f_s , 其中 $f_s = \frac{1}{T_S}$) 和预期的开

关接通时间 t_{ON} 对于一个半线路循环 202 为恒定时, 控制器 138 的接通时间延长器也允许自适应泄放, 因为延长接通时间 t_{ONX} 的值可以变化。如上所述, 对于在 DCM 下运行的电源 100,

在开关 S1114 的电压和电流之间的关系可被表示为: $V_{AC} = L_P \frac{I_{PEAK}}{t_{ON}}$ 。当预期的开关接通时

间 t_{ON} 对于整个半线路循环 202 为恒定时, 开关电流的峰值 I_{PEAK} 依赖于交流输入电压 V_{AC102} 的值。就此而言, 交流输入电压 V_{AC102} 的值越高, 开关电流的峰值 I_{PEAK} 就越可能在过零电流阈值 I_{ZC504} 之上。另外, 交流输入电压 V_{AC102} 的值越高, 开关电流 I_D144 达到过零电流阈值 I_{ZC504} 就越快。因此, 控制器 138 可通过响应于交流输入电压 V_{AC102} 的值而变化延长接通时间 t_{ONX} 的量来提供自适应泄放, 以使得由所述接通时间延长器所提供的泄放的量与交流输入电压 V_{AC102} 的值相适应。

[0097] 接下来参见图 6, 示出了利用了调光器电路 608 的示例开关电源的功能框图, 其中包括: 交流输入电压 V_{AC102} , 能量传递元件 T1108, 能量传递元件 T1108 的初级绕组 110, 能量传递元件 T1108 的次级绕组 112, 开关 S1114, 输入返回 116, 箝位电路 118, 滤波电容器 C_F120 , 控制器 138, 驱动信号 140, 电流感测输入信号 142, 以及开关电流 I_D144 。此外, 该开关电源还包括整流器 604, 已整流的电压 $V_{RECT606}$, 调光器电路 608, 调光器输出电压 V_{DO610} , 以及输入电流 I_{IN612} 。应理解, 图 6 中示出的开关电源类似于图 1 中示出的开关电源 100, 不过加上了调光器电路 608。

[0098] 所述能量传递元件 T1108, 能量传递元件 T1108 的初级绕组 110, 能量传递元件 T1108 的次级绕组 112, 开关 S1114, 输入返回 116, 箝位电路 118, 滤波电容器 C_F120 , 控制器 138, 驱动信号 140, 电流感测输入信号 142, 以及开关电流 I_D144 的连接和功能如上所述。调光器电路 608 联接到交流输入电压 V_{AC102} 并且产生调光器输出电压 V_{DO610} 。所述调光器电路 608 还联接到整流器 604。整流器 604 接收调光器输出电压 V_{DO610} 并且输出已整流的电压 $V_{RECT606}$ 。如图 6 中所示, 整流器 604 被与滤波电容器 C_F120 并联。对于本发明的一些实施方案, 整流器 604 是如图 1 所示的桥式整流器。

[0099] 当联接到该电源的负载 126 是发光二极管 (LED) 阵列时, 可利用所述调光器电路 608 来限制输送给该电源的功率的量。从而, 输送到 LED 阵列的负载的电流被限制, 且 LED 阵列变暗。在一个实施方案中, 调光器电路 608 是相位调光器电路。在另一个实施方案中, 三端双向可控硅开关调光器电路可被用作调光器电路 608。当交流输入电压 V_{AC102} 与零电压相交时, 三端双向可控硅开关调光器将交流输入电压 V_{AC102} 从电源断开连接。在一段给定时间之后, 三端双向可控硅开关调光器将交流输入电压 V_{AC102} 与电源重新连接。根据所想要的调光的量, 三端双向可控硅开关调光器控制将交流输入电压 V_{AC102} 从电源断开连接的时间的量。一般地, 调光越多, 对应的三端双向可控硅开关调光器将交流输入电压 V_{AC102} 从电源断开连接的时间就越长。对于利用了三端双向可控硅开关调光器电路的 LED 相位调光应用, 该三端双向可控硅开关要求一个最小维持电流, 以保持三端双向可控硅开关其自身免于关断。根据本发明的实施方案, 所述控制器 138 将开关 S1114 的接通时间延长器作为非耗散性的集成泄放器电路来利用, 该电路帮助确保经过三端双向可控硅开关的电流 (也即, I_{IN612}) 不落到三端双向可控硅开关的维持电流之下。图 7A 和 7B 示出了已整流的电压 $V_{RECT606}$ 的一个实施例, 以及随后的过零信号。

[0100] 图 7A 示出了图 6 中所示的已整流的电压 $V_{RECT606}$ 的示例波形, 包括: 半线路循环

702, 过零电压阈值 $V_{ZC}704$, 峰值电压 V_p705 , 以及 $V_{RECT}606$ 的一部分 706。图 7B 示出了示例的已整流的电压 $V_{RECT}606$ 的所述部分 706, 以及相应的过零信号 708。半线路循环 702、过零电压阈值 $V_{ZC}704$ 以及过零信号 708 是图 2A 和 2B 的半线路循环 202、过零电压阈值 $V_{ZC}204$ 以及过零信号 208 的另外的实施例。

[0101] 如上所述, 交流输入电压 $V_{AC}102$ 是正弦波形, 其中交流输入电压 $V_{AC}102$ 的周期被称为全线路循环。数学地表达为: $V_{AC}(t) = V_p \sin(2\pi f_L t)$ 。其中 V_p705 是交流输入电压 $V_{AC}102$ 的峰值电压, 而 f_L 是线路输入电压的频率。已整流的电压 $V_{RECT}606$ 是桥式整流器 606 和调光器电路 608 的总的输出。对于图 7A 的实施例, 已整流的电压 $V_{RECT}606$ 的每个半线路循环 702 的开头的电压电平基本等于 0, 这对应于当调光器电路 608 将交流输入电压 $V_{AC}102$ 从电源断开连接时。当调光器电路 608 将交流输入电压 $V_{AC}102$ 与电源重新连接时, 已整流的电压 $V_{RECT}606$ 基本遵循了交流输入电压 $V_{AC}102$ 的正值。或者数学地表达为: $V_{RECT} = |V_{DO}|$ 。

[0102] 与图 2A 相似, 对于某些实施方案, 过零电压阈值 $V_{ZC}704$ 基本等于 0。对于其他实施方案, 过零电压阈值 $V_{ZC}704$ 基本是已整流的电压 $V_{RECT}606$ 的峰值电压 V_p705 的五分之一。在一个实施例中, 如果已整流的电压 $V_{RECT}606$ 的峰值电压 V_p705 是基本等于 125V, 则过零电压阈值 $V_{ZC}704$ 基本等于 25V。在另一个实施方案中, 过零电压阈值 $V_{ZC}704$ 基本是已整流的电压 $V_{RECT}606$ 的峰值电压 V_p705 的四分之一。应理解, 随着过零电压阈值 $V_{ZC}704$ 的值更为接近零电压, 过零信号 708 就更为精确。然而, 如上文结合图 2A 所讨论, 可为过零电压阈值 $V_{ZC}704$ 选择非零值。

[0103] 图 7B 示出了示例已整流的电压 $V_{RECT}606$ 的所述部分 706 和相应的过零信号 708。本发明的实施方案利用开关 S1114 的接通时间延长器以产生过零信号 708。当已整流的电压 $V_{RECT}106$ 低于过零电压阈值 $V_{ZC}704$ 时, 过零信号 708 指示存在一个过零状况。过零信号 708 是具有逻辑高区段和逻辑低区段的矩形脉冲波形。对于图 7B 中所示的实施例, 当已整流的电压 $V_{RECT}606$ 小于过零电压阈值 $V_{ZC}704$ 时, 过零信号 708 的值是逻辑高。当已整流的电压 $V_{RECT}606$ 大于过零电压阈值 $V_{ZC}704$ 时, 过零信号 708 的值是逻辑低。对于本发明的实施方案, 控制器 138 利用开关 S1114 的接通时间延长器来确定交流输入电压 $V_{AC}102$ 的过零。

[0104] 如上文关于图 2B 所述, 检测已整流的电压 $V_{RECT}606$ 何时接近于零电压对应于检测交流输入电压 $V_{AC}102$ 何时与零电压相交。在将图 7B 中所示的过零信号 708 与图 2B 中所示的过零信号 208 的比较中, 图 7B 的过零脉冲 T_z710 比图 2B 的过零脉冲 T_z210 更宽, 这是由于调光器电路 608 将交流输入电压 $V_{AC}102$ 断开连接。如上所述, 调光的量对应于调光器电路 608 将交流输入电压 $V_{AC}102$ 从电源断开连接期间的长度。调光器电路 608 将交流输入电压 $V_{AC}102$ 保持从电源断开连接越久, 已整流的电压 $V_{RECT}606$ 基本等于零电压就越久。作为结果, 过零脉冲 T_z710 的长度对应于由调光器电路 608 提供的调光的量。

[0105] 接下来参见图 8A, 已整流的电压 $V_{RECT}801$ 的另一个示例波形图被示为包括: 半线路循环 802, 过零电压阈值 $V_{ZC}804$, 峰值电压 V_p805 以及已整流的电压 $V_{RECT}801$ 的一部分 806。图 8B 示出了已整流的电压 $V_{RECT}801$ 的所述一部分 806 以及相应的过零信号 808。

[0106] 已整流的电压 $V_{RECT}801$ 的示例波形类似于图 7A 中所示的已整流的电压 $V_{RECT}606$ 。在图 7A 的实施例中, 已整流的电压 $V_{RECT}606$ 是交流输入电压 $V_{AC}102$ 经过了调光器电路 608 和整流器 604 后的结果。如关于图 6、7A 和 7B 所述, 已整流的电压 $V_{RECT}606$ 是调光器电路 608 (诸如三端双向可控硅开关调光器) 在每个半线路循环 802 的开头将交流输入电压 $V_{AC}102$ 断

开连接的结果。然而,图 8A 和 8B 所示的已整流的电压 $V_{RECT}801$ 是调光器电路 608 在每个半线路循环 802 的末尾将交流输入电压 $V_{AC}102$ 断开连接的结果。作为结果,已整流的电压 $V_{RECT}801$ 在每个半线路循环 802 的末尾基本等于零电压。在每个半线路循环 802 的开头,已整流的电压 $V_{RECT}801$ 基本遵循交流输入电压 $V_{AC}102$ 的正值,直到调光器电路 608 将交流输入电压 $V_{AC}102$ 从电源断开连接为止。然后已整流的电压 $V_{RECT}801$ 的值放电到基本为零电压,直到下一个半线路循环的开头为止。

[0107] 图 8B 示出了已整流的电压 $V_{RECT}801$ 的所述一部分 806 以及相应的过零信号 808。通过开关电流 I_D144 间接地感测交流输入电压 $V_{AC}102$,以产生过零信号 808。当已整流的电压 $V_{RECT}801$ 小于过零电压阈值 $V_{ZC}804$ 时,过零信号 808 指示存在过零状况。对于本发明的实施方案,控制器 138 利用开关 S1114 的接通时间延长器来确定交流输入电压 $V_{AC}102$ 的过零。

[0108] 在将图 8B 中所示的过零信号 808 与图 2B 中所示的过零信号 208 的比较中,图 8B 的过零脉冲 T_z810 比图 2B 的过零脉冲 T_z210 更宽,这是由于调光器电路 608 将交流输入电压 $V_{AC}102$ 断开连接。在将图 8B 中所示的过零信号 808 与图 7B 中所示的过零信号 708 的比较中,图 8B 的过零脉冲 T_z810 发生在半线路循环 802 的末尾附近,而不是如图 7B 中所示发生在半线路循环 802 的开头附近。

[0109] 接下来参见图 9A,控制器 938 的功能框图被示为包括:反馈信号 $U_{FB}930$,驱动信号 940,电流感测信号 942,驱动逻辑块 902,接通时间延长器块 904,过零检测器 906,过零信号 908,以及过零时间阈值脉冲 ZCP924。过零检测器 906 还包括:时钟信号 910,比较器 914,参考信号 916,与门 917,S-R 锁存器 918,触发器 922,以及可选的过零滤波器 926。控制器 938、反馈信号 $U_{FB}930$ 、驱动信号 940 和电流感测信号 942 是图 1 和图 6 中示出的控制器 138、反馈信号 $U_{FB}130$ 、驱动信号 140 和电流感测信号 142 的实例。此外,过零信号 908 是图 2、4A、4B、7B 和 8B 中示出的过零信号的一个实例。在一个实施例中,驱动逻辑块 902 和接通时间延长器块 904 可在此处被总称为驱动信号产生器。图 9A 和 9B 中还示出了信号注释(signal annotations)驱动逻辑输出 DL0950,过零时间阈值脉冲 ZCP924,以及比较器输出 C0952。图 10 中示出各个信号的波形。

[0110] 控制器 938、反馈信号 $U_{FB}930$ 、驱动信号 940 和电流感测信号 942 的连接和功能均如上所述。在控制器 938 之内,驱动逻辑块 902 联接到接通时间延长器块 904 和过零检测器 906。驱动逻辑块 902 接收电流感测信号 942 和反馈信号 $U_{FB}930$,并且输出一个驱动逻辑输出 DL0950 到接通时间延长器块 904。驱动逻辑块 902 还联接到过零检测器 906,并且接收过零信号 908。过零检测器 906 联接到并且接收电流感测信号 942。如将进一步讨论,过零检测器 906 接收电流感测信号 942,并且输出过零信号 908 到驱动逻辑块 902。

[0111] 驱动逻辑块 902 利用反馈信号 $U_{FB}930$ 、电流感测信号 942 和过零信号 908 来产生驱动逻辑输出信号 DL0950,所述驱动逻辑输出信号 DL0950 将关于驱动信号 940 的状态和控制器 938 的状态的信息提供给接通时间延长器块 904。所述接通时间延长器块 904 还联接到过零检测器 906,并且接收比较器 914 的输出——此处称为比较器输出 C0952(也即,先决条件(pre-condition)信号)。此外,接通时间延长器块 904 接收过零时间阈值脉冲 ZCP924。过零时间阈值脉冲 ZCP924 是一个具有逻辑高区段和逻辑低区段的矩形脉冲波形。逻辑低区段的长度基本等于过零时间阈值 $t_{ZC}506$,而在过零时间阈值脉冲 ZCP924 的连续的下降沿之间的时间长度基本等于开关周期 T_S 。

[0112] 接通时间延长器块 904 利用所接收的驱动逻辑输出 DL0950、过零时间阈值脉冲 ZCP924 和比较器输出 C0952, 以输出驱动信号 940。如上所述, 驱动信号 940 被用来控制电源的开关(例如图 1 的开关 S1114)的切换。驱动信号 940 也被过零检测器 906 的触发器 922 所接收。此外, 接通时间延长器块 904 实现了关于图 5 所讨论的接通时间延长器。

[0113] 驱动逻辑块 902 从电流感测信号 942 接收关于开关电流 I_D 144 的信息, 并从反馈信号 U_{FB} 930 接收关于输出量 U_o 的信息, 以及过零信号 908。利用这一信息, 驱动逻辑块 902 提供关于预期的驱动信号的信息, 来控制开关 S1114 的接通和关断。在一个实施例中, 驱动逻辑块 902 可利用电流感测信号 942 来确定开关电流 I_D 144 何时达到限流阈值 I_{LM} 402, 以关断开关 S1114。连同比较器输出 C0952 和过零时间阈值脉冲 ZCP924 一起, 驱动逻辑输出 DL0950 被接通时间延长器块 904 接收。如将进一步讨论的, 取决于比较器输出 C0952 和过零时间阈值脉冲 ZCP924 的值, 接通时间延长器块 904 可延长由驱动逻辑块 902 提供的预期的驱动信号的接通时间。

[0114] 过零检测器 906 还包括比较器 914, 其接收电流感测信号 942 和参考信号 916, 。在图 9A 的实施例中, 比较器 914 在其同相输入(non-inverting input)处接收电流感测信号 942, 且在其反相输入(inverting input)处接收参考信号 916。因此, 在一个实施方案中, 电流感测信号 942 小于参考信号 916 (且因此比较器 914 的输出为低), 这指示了电源的过零状况的先决条件的存在(也即, 可能存在过零状况)。电流感测信号 942 和参考信号 916 可以是电流信号或电压信号。电流感测信号 942 提供了关于开关电流 I_D 144 的信息。当电流感测信号 942 是电流信号时, 参考信号 916 可以是过零电流阈值 I_{ZC} 404, 而比较器 914 是电流比较器。如上所述, 可用多种方式感测开关电流 I_D 144, 例如分立电阻器两端的电压, 或当晶体管导通时在晶体管两端的电压。对于这些实施例, 电流感测信号 942 是电压信号。当电流感测信号 942 是电压信号时, 参考信号 916 可以是对应于过零电流阈值 I_{ZC} 404 的参考电压, 而比较器 914 是电压比较器。

[0115] 比较器 914 还被联接到与门 917 和接通时间延长器块 904。比较器 914 的输出被接通时间延长器块 904 接收。与门 917 也被联接以接收过零时间阈值脉冲 ZCP924。联接到接收了比较器输出 C0952 的与门 917 的输入的圈, 指示在比较器 914 和与门 917 之间联接了一个反相器, 以使得与门 917 接收反相的比较器输出 C0952。例如, 当过零时间阈值脉冲 ZCP924 处于逻辑高值且比较器输出 C0952 处于逻辑低值时, 与门 917 的输出处于逻辑高值。

[0116] S-R 锁存器 918 在复位输入端接收与门 917 的输出, 复位输入在本文中也称为 S-R 锁存器 918 的 R 输入。此外, S-R 锁存器 918 在置位输入端接收时钟信号 910, 置位输入在本文中也称为 S-R 锁存器 918 的 S 输入。时钟信号 910 提供关于开关周期 T_s 的信息, 且在某些实施方案中可来自振荡器(未示出)。时钟信号 910 是具有可变长度的逻辑高区段和逻辑低区段的矩形脉冲信号。时钟信号 910 的连续的上升沿之间的时间长度基本等于开关周期 T_s 。一旦时钟信号 910 脉冲到逻辑高值, 时钟信号 910 就迅速落到逻辑低值。就此而言, S-R 锁存器 918 是在时钟信号 910 的上升沿被置位的。然而, S-R 锁存器 918 是在与门 917 的输出处于逻辑高值时被复位的。也就是说, 当比较器输出 C0952 指示由电流感测信号 942 提供的开关电流 I_D 144 未超过由参考信号 916 提供的过零电流阈值 I_{ZC} 404 时, 锁存器 918 复位。在图 9A 的实施例中, S-R 锁存器 918 的输出是得自 Q 输出(Q-bar output)。

就此而言,当置位 S-R 锁存器 918 时,S-R 锁存器 918 的输出是逻辑低值。当复位 S-R 锁存器 918 时,S-R 锁存器的输出是逻辑高值。

[0117] 触发器 922 联接到 S-R 锁存器 918,并且接收 S-R 锁存器 918 的输出。在一个实施方案中,触发器 922 是 D 触发器。所述触发器 922 在 D 输入端接收锁存器 918 的输入。此外,触发器 922 在时钟输入端接收驱动信号 940。所述驱动信号 940 是具有可变长度的逻辑高区段和逻辑低区段的矩形脉冲信号。在一个实施方案中,闭合(即,接通)的开关 S1114 对应于驱动信号 940 的逻辑高值,而断开(即,关断)的开关 114 对应于驱动信号 940 的逻辑低值。联接到触发器 922 的时钟输入的圈,指示了触发器 922 在驱动信号 940 的下降沿更新。换句话说,当开关 S1114 关断时,触发器 922 的输出更新。触发器 922 还被联接到过零滤波器 926。如所示,过零滤波器 926 接收触发器 922 的输出并且输出过零信号 908。触发器 922 的输出基本等于过零信号 908,然而,过零滤波器 926 被联接,以降低触发器 922 的输出的噪声。此外,过零滤波器 926 通过以下方式实现了上面讨论的数量 N:除非 N 个连续的开关循环具有可能的过零状况,否则阻止过零信号 908 指示过零状况的存在。然而,当 N 等于 1 时,过零滤波器 926 可以从过零检测器 906 中被略去。

[0118] 在开关周期 T_s 的开头,电流感测信号 942 小于参考信号 916,且就此而言,比较器 914 的输出是逻辑低。换句话说,在开关周期 T_s 的开头,开关电流 I_{D144} 小于过零电流阈值 I_{ZC404} 。如上所述,在一个实施方案中,所述过零电流阈值 I_{ZC404} 是非零值,其导致比较器 914 在交流输入电压 V_{AC102} 的过零之前就输出先决条件信号(也即,比较器输出 952)。在开关周期 T_s 的开头,时钟信号 910 脉冲到逻辑高值,且 S-R 锁存器 918 的输出被置位到逻辑低值。时钟信号 910 迅速脉冲到逻辑低值,且 S-R 锁存器 918 维持前一值。对于这一实施例,S-R 锁存器 918 维持逻辑低值。

[0119] 当开关 S1114 断开(即,关断)时,触发器 922 更新。换句话说,触发器 922 更新该触发器 922 的输出,以在驱动信号 940 的下降沿镜像反映(mirror)触发器 922 的 D 输入。一般地,D 触发器在时钟输入的上升沿更新。然而,由于触发器 922 的时钟输入处的圈表示一个反相器,所以触发器 922 在驱动信号 940 的下降沿更新。

[0120] 如果在达到过零时间阈值脉冲 ZCP924 提供的过零时间阈值 t_{ZC} 之前(或者换句话说,在过零时间阈值脉冲 ZCP924 转变到逻辑高值之前),由电流感测信号 942 提供的开关电流 I_{D144} 未超过由参考信号 916 提供的过零电流阈值 I_{ZC404} ,则检测到过零状况,且与门 917 的输出为逻辑高值。与门 917 的逻辑高输出使 S-R 锁存器 918 复位,且 S-R 锁存器 918 的输出是逻辑高值。在驱动信号 940 的下降沿,触发器 922 更新,且触发器 922 的输出传递(forward)了 S-R 锁存器 918 的逻辑高输出。在一个实施例中,触发器 922 的输出被过零滤波器 926 滤波,且总的过零信号 908 是逻辑高值。在一个实施方案中,过零滤波器 926 的输出在延迟时间 $t_{\lambda 436}$ 之后更新,如关于图 4B 所讨论的。在另一个实施方案中,过零滤波器 926 的输出在下一个开关循环更新。此外,过零滤波器 926 可在过零检测器 906 决定过零状况的存在之前实现所述 N 个连续的具有可能的过零状况的开关循环。在一个实施例中,过零滤波器 926 可包括用来计数其中触发器 922 的输出是逻辑高值的连续的开关循环的数量的逻辑电路。因此过零滤波器 926 可输出过零信号 908,所述过零信号 908 仅当 n 个可能的过零状况已发生之后才指示过零状况的存在,如上文关于图 4B 所描述。在一个实施例中,过零滤波器 926 可利用多个触发器和一个多路复用器来实现数量 N。在另一个实施例中,过

零滤波器 926 可利用一个计数器来实现数量 N 。在一些实施例中,关于图 4B 讨论的延迟时间 t_{x436} 可以取决于用于过零滤波器 926 的组件。对于本发明的实施方案,可优选延迟时间 t_{x436} 为 0。然而,包括为 0 的延迟时间 t_{x436} 的控制器 138 的实施方案可能要求额外的电路。因此,控制器 138 的一些实施方案可能包括非 0 的延迟时间 t_{x436} ,以降低成本和 / 或电路复杂度。

[0121] 如果在达到过零时间阈值脉冲 ZCP924 提供的过零时间阈值 t_{zc} 之前(或者换句话说,在过零时间阈值脉冲 ZCP924 转变到逻辑高值之前),由电流感测信号 942 提供的开关电流 I_b144 超过由参考信号 916 提供的过零电流阈值 I_{zc404} ,则未检测到过零状况,且与门 917 的输出为逻辑低值。S-R 锁存器 918 未被复位,且 S-R 锁存器 918 的逻辑低值在驱动信号 940 的下降沿被传递到触发器 922 的输出。在一个实施例中,触发器 922 的输出被过零滤波器 926 滤波,且总的过零信号 908 处于逻辑低值。在一个实施例中,过零滤波器 926 的输出在延迟时间 t_{x436} 之后更新,如关于图 4B 所讨论的。在另一个实施方案中,过零滤波器 926 的输出在下一个开关循环更新。此外,过零滤波器 926 可在过零检测器 906 决定过零状况不再存在之前实现所述 N 个连续的具有可能的过零状况的开关循环。在一个实施例中,过零滤波器 926 可包括用来计数其中触发器 922 的输出是逻辑低值的连续的开关循环的数量的逻辑电路。因此过零滤波器 926 可以在仅当 N 个不具有过零状况的开关循环之后才输出指示过零状况不再存在的过零信号 908,如上文关于图 4B 所描述。

[0122] 接下来参见图 9B,接通时间延长器块 904 的框图被示为包括:过零时间阈值脉冲 ZCP924,驱动信号 940,驱动逻辑输出 DL0950,比较器输出 C0952,可选的单稳态多谐振荡器 954,反相器 964, S-R 锁存器 958,或门 960,下降沿延迟器 961 和与门 968。此外,图 9B 示出了信号注释 A962、B970、C956 以及反相驱动逻辑输出 $\overline{DL0966}$ 。各个信号的波形在图 10 中示出。

[0123] 过零时间阈值脉冲 ZCP924、驱动信号 940、驱动逻辑输出 DL0950 以及比较器输出 C0952 的连接和功能均如上所述。此外,接通时间延长器块 904 可以可选地包括单稳态多谐振荡器 954,该单稳态多谐振荡器 954 联接到并且接收驱动逻辑输出 DL0950。如上所述,驱动逻辑输出 DL0950 将关于控制器的状态和预期的驱动信号的信息提供给接通时间延长器块 904。驱动逻辑输出 DL0950 是具有可变长度的逻辑高区段和逻辑低区段的矩形脉冲波形,且在连续的上升沿之间的时间长度基本等于开关周期 T_s 。单稳态多谐振荡器 954 接收驱动逻辑输出 DL0950,且在驱动逻辑输出 DL0950 的每个上升沿产生一个脉冲。单稳态多谐振荡器 954 的输出被表示为信号 C956,其示例波形在图 10 中被示为波形 C1056。单稳态多谐振荡器 954 联接到 S-R 锁存器 958。对于图 9B 中所示的实施例,单稳态多谐振荡器 954 联接到 S-R 锁存器 958 的 S 输入端。S-R 锁存器 958 在 S 输入端接收单稳态多谐振荡器 954 的输出,信号 C956。在另一个实施方案中,信号 C956 可由一个振荡器(未示出)产生。

[0124] 此外,接通时间延长器块 904 联接到比较器输出 952 和过零时间阈值脉冲 ZCP524。比较器输出 952 是被下降沿延迟器 961 接收的,所述下降沿延迟器 961 将比较器输出 952 的下降沿延迟了延迟时间 t_p 。下降沿延迟器 961 还联接到或门 960,而下降沿延迟器 961 的输出被表示为信号 C0,该输出在或门 960 的一个输入端被接收。或门 960 的另一个输入端接收过零时间阈值脉冲 ZCP924。或门 960 还联接到与门 968,而或门 960 的输出被表示为

信号 A962, 该输出在与门 968 的一个输入端被接收。

[0125] 此外, 与门 968 还联接到反相器 964。反相器 964 联接到并且接收驱动逻辑输出 DL0950。反相驱动逻辑输出 $\overline{DLO966}$ 被从反相器 964 输出并且被与门 968 接收。与门 968 还联接到 S-R 锁存器 958 的 R 输入端。与门 968 的输出被表示为信号 B970, 在 S-R 锁存器 958 的 R 输入端被接收。S-R 锁存器 958 利用在 S 输入端和 R 输入端的值, 以输出驱动信号 940。

[0126] 如图 9B 所示, 当比较器输出 C0952 指示开关电流 I_p144 小于过零电流阈值 I_{zc} 时, 或门 960 的输出可阻止与门 968 复位 S-R 锁存器 958。换句话说, 当比较器输出 C0952 指示了开关电流 I_p144 小于过零电流阈值 I_{zc} 时, 或门 960 的输出可阻止 S-R 锁存器 958 输出一个逻辑低值, 且从而延长了开关 S1114 的接通时间。如图 10 中将进一步示出的, 或门 960 的输出阻止了 S-R 锁存器 958 复位, 从而延长了开关 S1114 的接通时间, 直到比较器输出 C0952 指示了开关电流 I_p144 已达到过零电流阈值 I_{zc} 为止, 或直到过零时间阈值脉冲 ZCP924 指示了过零时间阈值 t_{zc} 已被达到为止。然而, 如果开关电流 I_p144 在由驱动逻辑输出 DL0950 提供的最初的开关接通时间期间超出了过零电流阈值 I_{zc} , 或者换句话说当驱动逻辑输出 DL0950 处于逻辑高值时, S-R 锁存器 958 在驱动逻辑输出 DL0950 的下降沿复位, 因为驱动逻辑输出 DL0950 提供了关于预期的驱动信号的信息, 且与门 968 的输出在其两个输入均为逻辑高时将仅复位 S-R 锁存器 958。关于图 9A 和图 9B 所讨论的信号的各种不同波形将在图 10 中示出。

[0127] 接下来参见图 10, 示出了对应于图 9A 和 9B 的各种不同波形。图 10 示出了用于为了过零检测而实现接通时间延长的控制器 938 和接通时间延长器块 904 的各种不同波形之间的不同。 I_p1044 , DL01050, $\overline{DLO 1066}$, C01052, ZCP1024, A1062, B1070, C1056, 以及驱动信号 1040 对应于: 开关电流 I_p144 , 驱动逻辑输出 DL0950, 反相驱动逻辑输出 $\overline{DLO 966}$, 下降沿延迟比较器输出 CO, 过零时间阈值脉冲 ZCP924, 以及信号注释 A962、B970 和 C956, 以及驱动信号 940。此外, 图 10 示出了开关循环 1002、1004 和 1006。如所示, 每个开关循环具有一个开关周期 T_s 。

[0128] 对于图 10 中所示的实施例, 在每个开关循环的开头, 驱动逻辑输出 DL01050 处于逻辑高值。此外, 因为开关电流 I_p1044 小于过零电流阈值 I_{zc} , 所以比较器输出 C01052 处于逻辑低值。过零时间阈值脉冲 ZCP1024 在每个开关循环的开头处于逻辑低值。或门 960 的输出, 即波形 A1062, 处于逻辑低值。与门 968 接收波形 A1062 的逻辑低值和反相驱动逻辑输出 $\overline{DLO 1066}$ (当前处于逻辑低值), 且作为结果, 波形 B1070 在每个开关循环的开头是逻辑低值。单稳态多谐振荡器 954 接收驱动逻辑输出 DL01050 并且输出一个逻辑高脉冲, 以波形 C1056 示出。在每个开关循环的开头, 波形 C1056 处于逻辑高值, 而波形 B1070 处于逻辑低值。作为结果, S-R 锁存器 958 输出处于逻辑高值的驱动信号 1040, 且开关 S1114 接通, 且开关电流 I_p1044 开始增加。波形 C1056 迅速落到逻辑低值, 且 S-R 锁存器 958 维持了先前值。在每个开关循环的开头, S-R 锁存器 958 维持逻辑高值, 且开关 S1114 保持接通。然而, 当波形 B1070 在 R 输入端脉冲到逻辑高值时, S-R 锁存器 958 输出了逻辑低值, 且因此将开关 S1114 关断。波形 B1070 脉冲到逻辑高值的各种不同条件将在下文进一步讨

论。

[0129] 在开关循环 1002, 开关电流 I_D1044 在由驱动逻辑输出 DL01050 提供的初始接通时间 t_{ON} 期间超过了过零电流阈值 I_{ZC} 。或者换句话说, 开关电流 I_D1044 在驱动逻辑输出 DL01050 的下降沿之前超过了过零电流阈值 I_{ZC} 。当开关电流 I_D1044 超过过零电流阈值 I_{ZC} 时, 比较器输出 C01052 转变到逻辑高值。对于开关循环 1002, 当比较器输出 C01052 转变到逻辑高值时, 波形 ZCP1024 仍然处于逻辑低值, 作为结果, 波形 A1062 转变到逻辑高值。对于示例开关循环 1002, 由于与门 968 接收了由于反相器 964 的反相驱动逻辑输出 $\overline{DLO} 1066$, 所以当驱动逻辑输出 DL01050 转变到逻辑低值时, 波形 B1070 脉冲到逻辑高值。

换句话说, 当反相驱动逻辑输出 $\overline{DLO} 1066$ 转变到逻辑高值时, 波形 B1070 转变到逻辑高值。在驱动逻辑输出 DL01050 的下降沿, 波形 B 转变到逻辑高值, 且 S-R 锁存器 958 被复位, 而驱动信号 1040 落到逻辑低值。就此而言, 开关 S1114 关断, 且开关电流 I_D1044 落至基本为零。当开关电流 I_D1044 落到过零电流阈值 I_{ZC} 之下时, 比较器输出 C01052 落到逻辑低值。然而, 由于下降沿延迟器 961, 比较器输出 C01052 的下降沿被延迟了延迟时间 t_D 。

[0130] 在开关循环 1004, 开关电流 I_D1044 在由驱动逻辑输出 DL01050 提供的初始接通时间 t_{ON} 期间未超过所述过零电流阈值 I_{ZC} , 且控制器延长了开关 S1114 的接通时间。或者换句话说, 开关电流 I_D1044 在驱动逻辑输出 DL01050 的下降沿之前未超过所述过零电流阈值 I_{ZC} , 且比较器输出 C01052 维持在逻辑低值。如图 10 所示, 延长接通时间 t_{ONX} 是在驱动逻辑输出 DL01050 的下降沿之间的时间长度, 且当开关 S1114 关断时。换句话说, 延长接通时间 t_{ONX} 是在驱动逻辑输出 DL01050 的下降沿和驱动信号 1040 的下降沿之间的时间长度。此外, 开关电流 I_D1044 在过零时间阈值脉冲 ZCP1024 的上升沿之前确实超过了所述过零电流阈值 I_{ZC} 。当开关电流 I_D1044 超过过零电流阈值 I_{ZC} 时, 比较器输出 C01052 脉冲到逻辑高值, 且或门 960 输出逻辑高值 (在图 10 中示为波形 A1062 转变到逻辑高值)。与门 968 的一个输入从波形 A1062 接收逻辑高值, 而与门 968 的另一个输入从反相驱动逻辑输出 $\overline{DLO} 1066$ 接收逻辑高值。作为结果, 波形 B1070 转变到逻辑高值, 并且复位锁存器 958。驱动信号 1040 落至逻辑低值, 且将开关 S1114 关断, 而开关电流 I_D1044 落至基本为 0。当开关电流 I_D1044 落到过零电流阈值 I_{ZC} 之下时, 比较器输出 C01052 落到逻辑低值。然而, 由于下降沿延迟器 961, 比较器输出 C01052 的下降沿被延迟了延迟时间 t_D 。

[0131] 在开关循环 1006, 开关电流 I_D1044 在由驱动逻辑输出 DL01050 提供的初始接通时间 t_{ON} 期间未超过所述过零电流阈值 I_{ZC} , 且控制器延长了开关 S1114 的接通时间。此外, 开关电流 I_D1044 在过零时间阈值脉冲 ZCP1024 的上升沿之前未超过过零电流阈值 I_{ZC} 。如所示, 延长接通时间 t_{ONX} 是在驱动逻辑输出 DL01050 的下降沿之间的时间长度, 且当开关 S1114 关断时。对于整个开关循环 1006, 比较器输出 C01052 维持在逻辑低值。因此, 波形 A 在过零时间阈值脉冲 ZCP1024 的上升沿转变到逻辑高值。当波形 ZCP1024 转变到逻辑高值时, 波形 B1070 将转变到逻辑高值, 然后 S-R 锁存器 958 复位, 且驱动信号 1040 落至逻辑低值, 且将开关 S1114 关断, 且开关电流 I_D1044 基本落至零。

[0132] 虽然已经借助于本发明的具体实施方案、实施例和应用描述了在这里公开的本发明, 本领域技术人员仍可在不背离权利要求中所提出的本发明的范围的前提下对本发明作出诸多修改和变更。

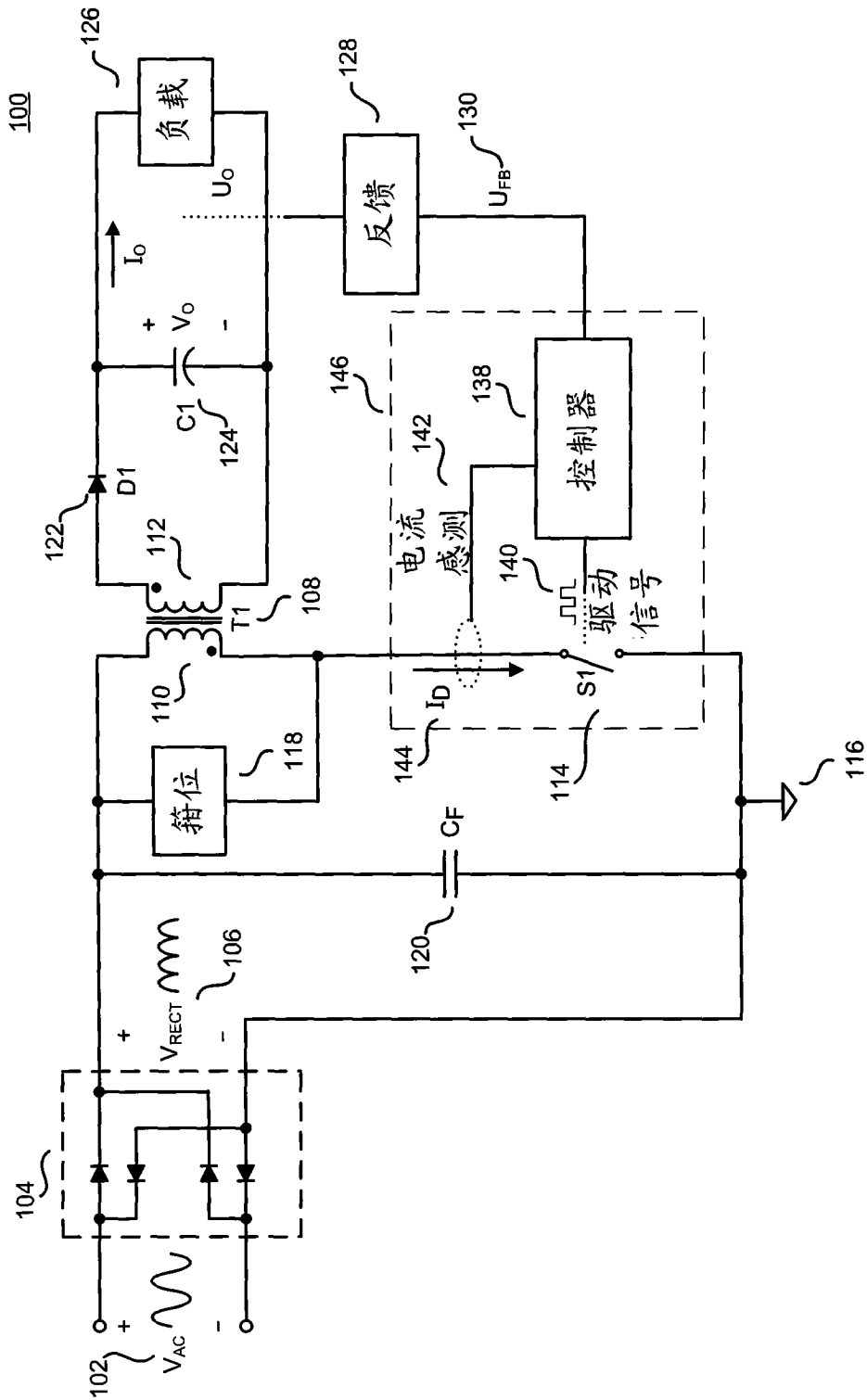


图 1

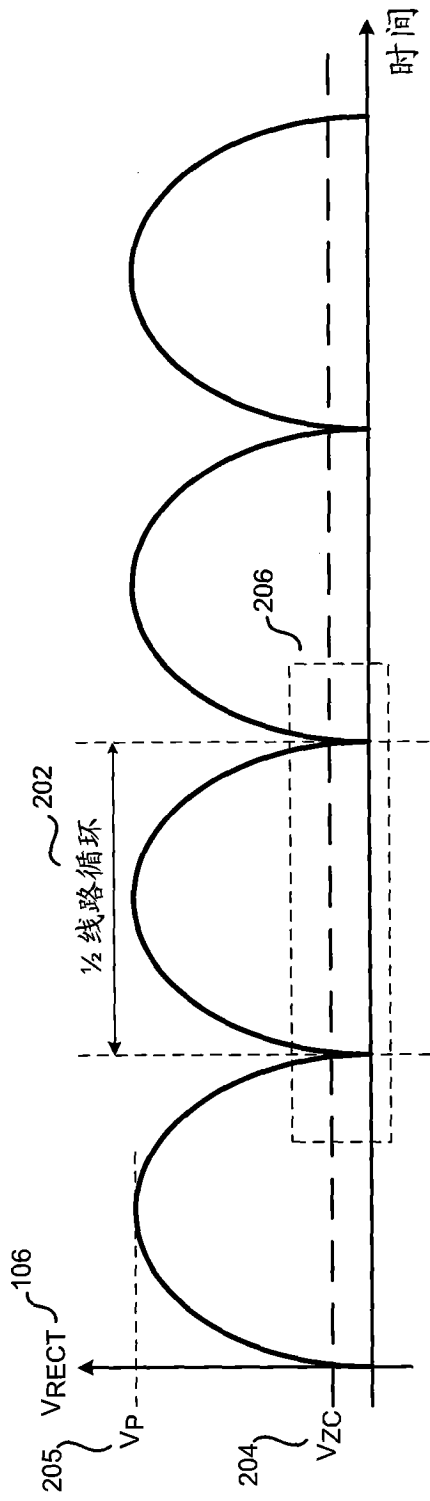


图 2A

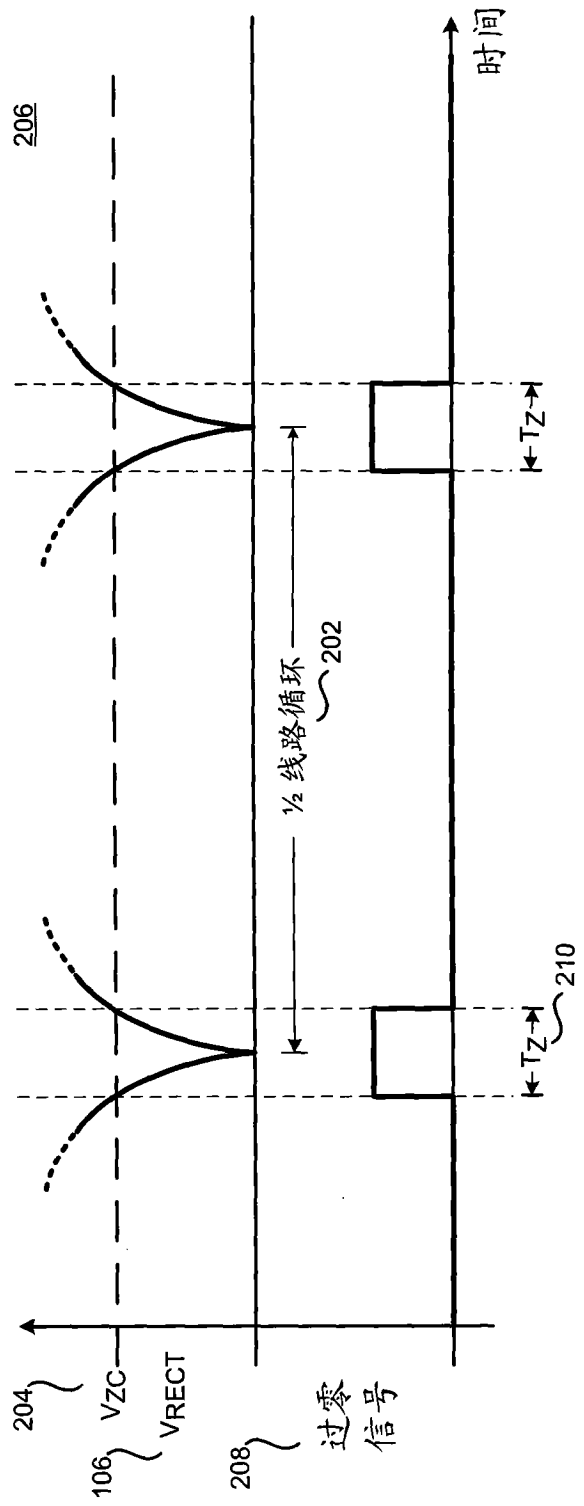


图 2B

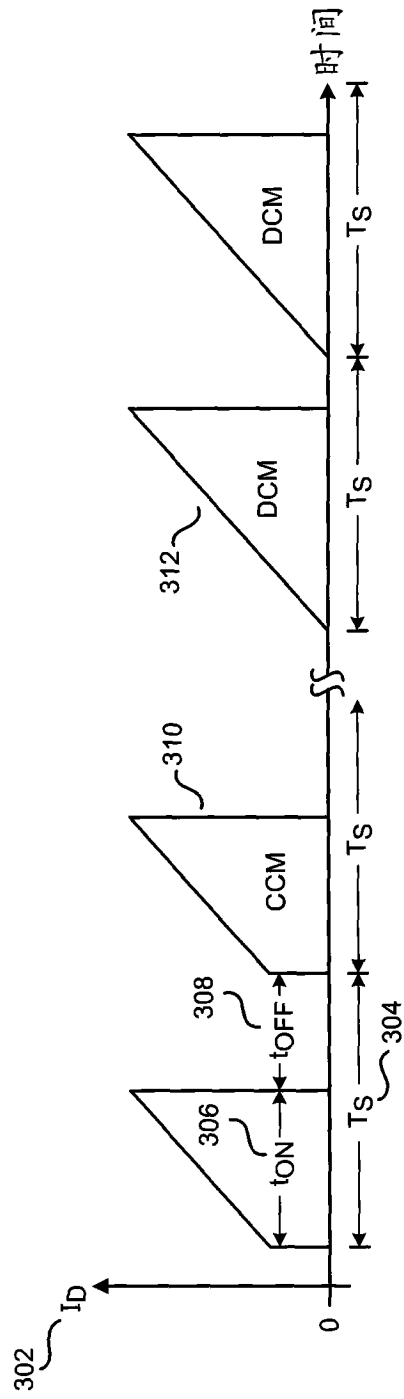


图 3

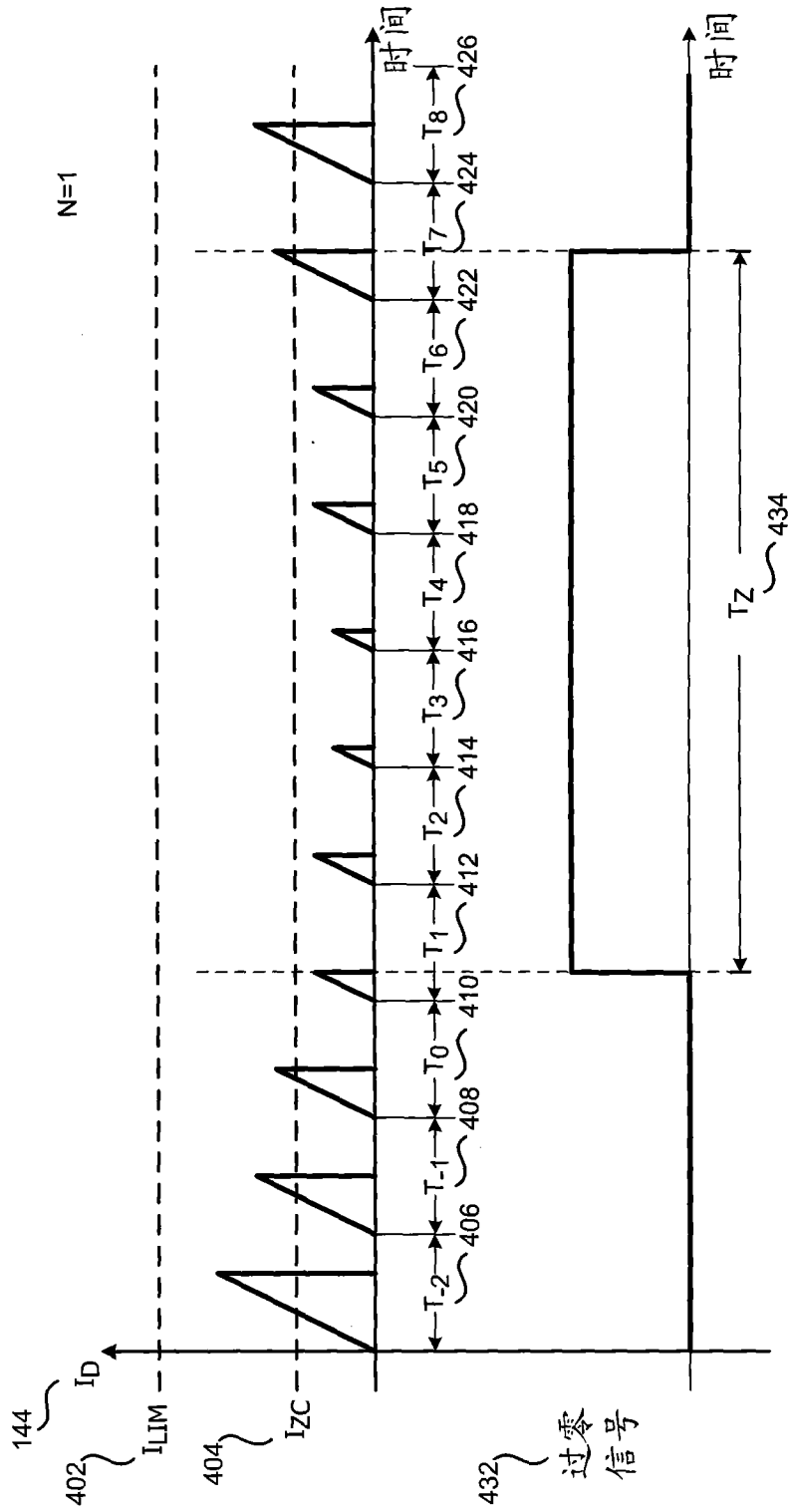


图 4A

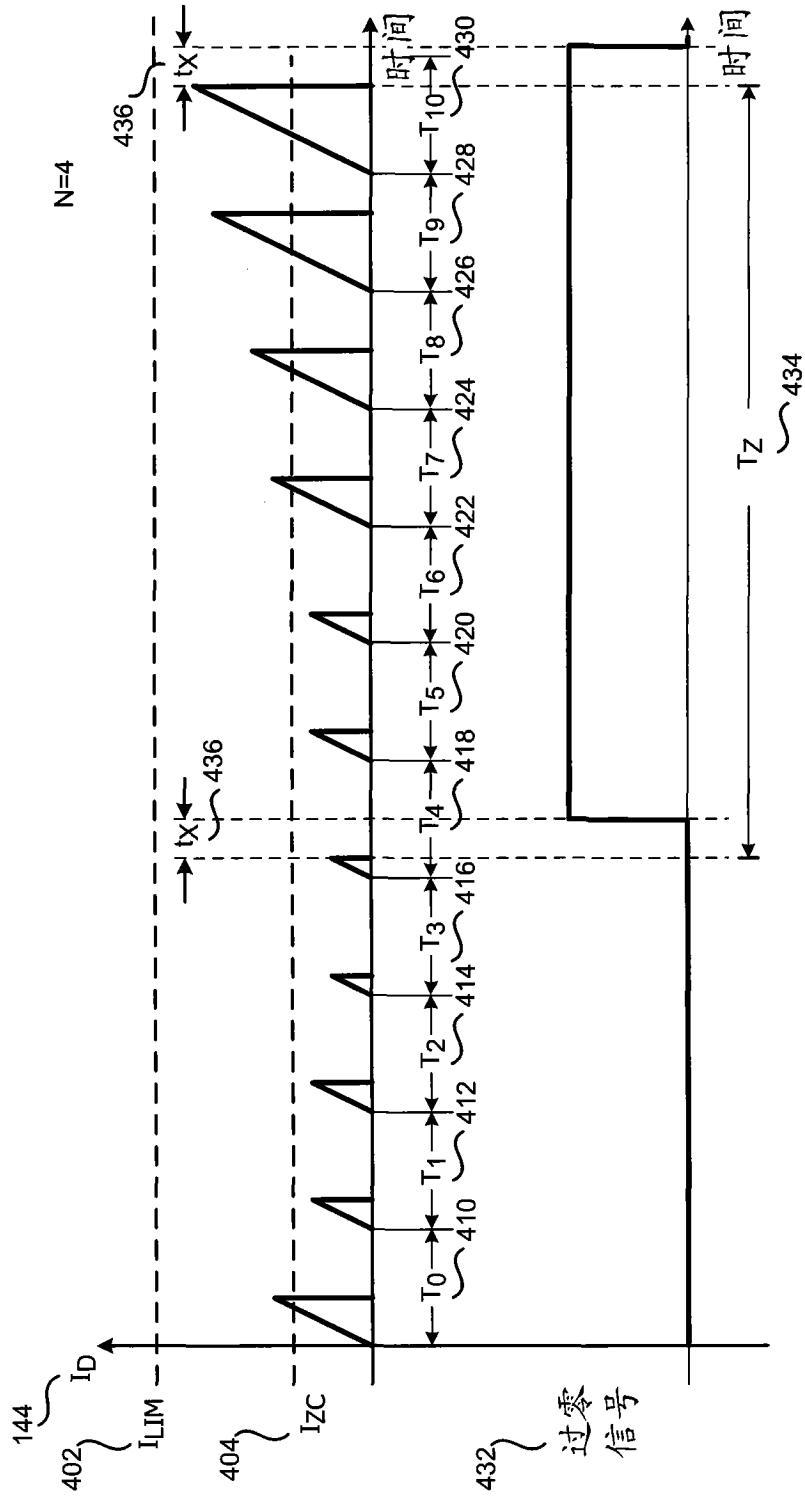


图 4B

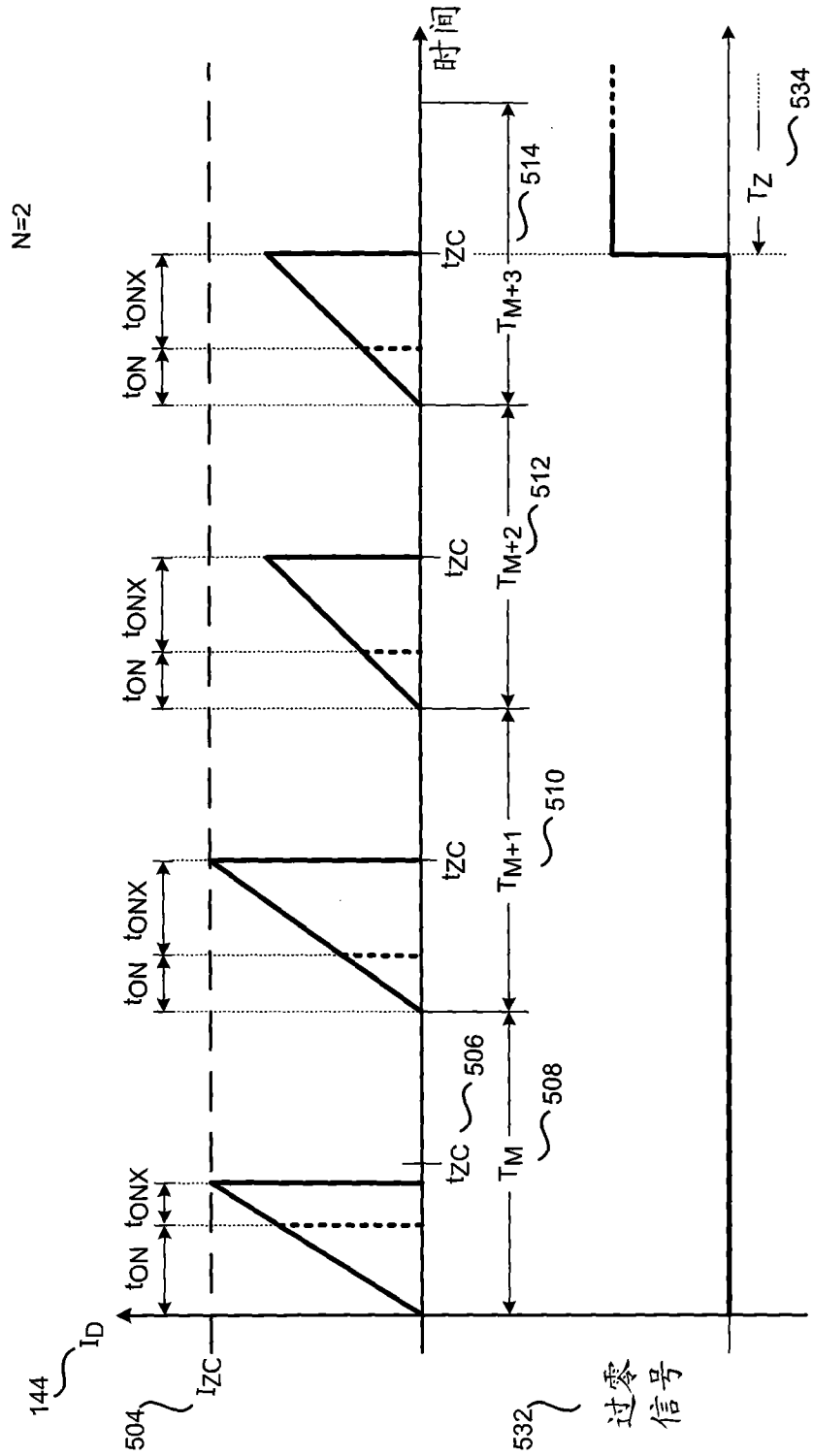


图 5

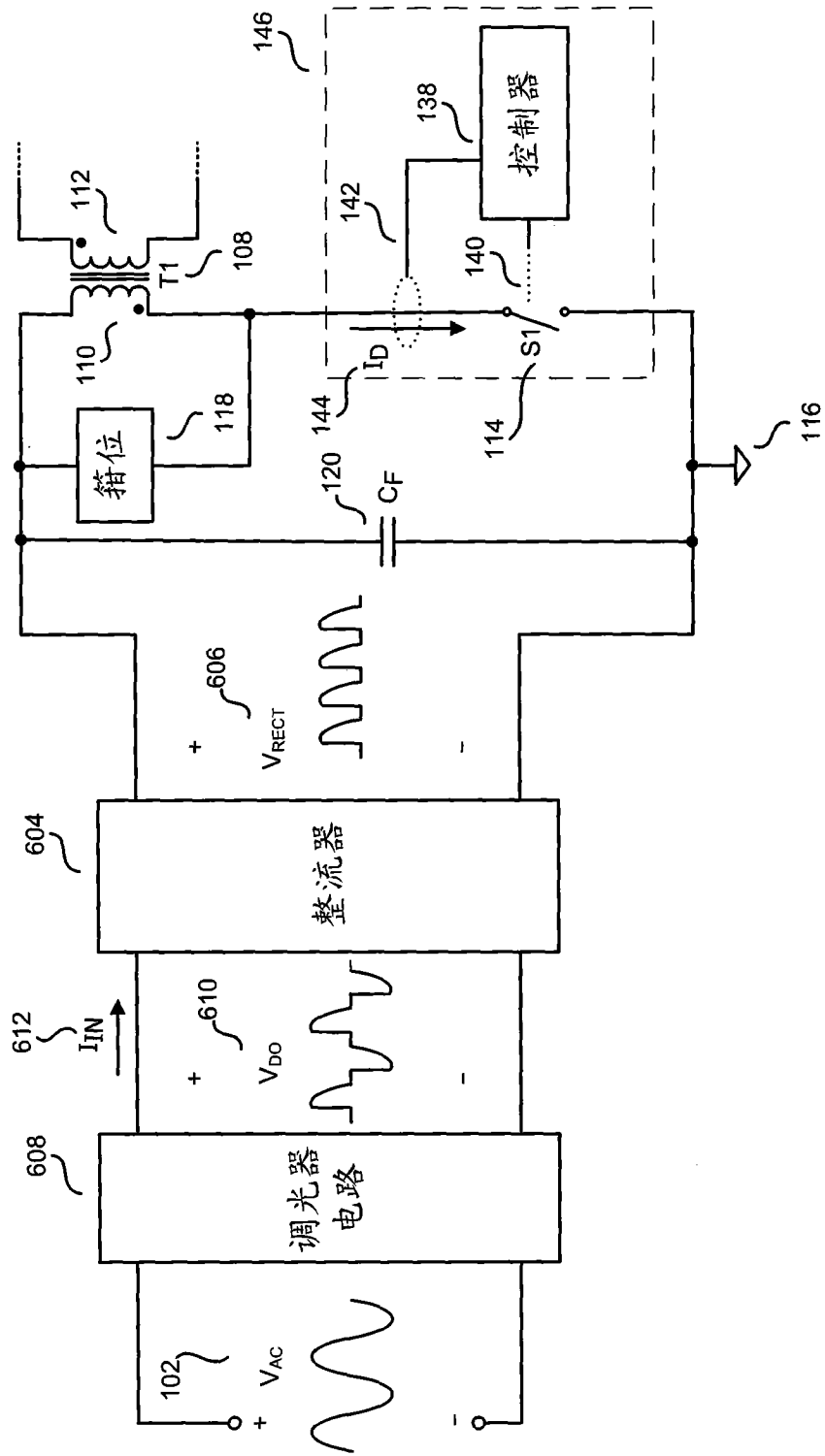


图 6

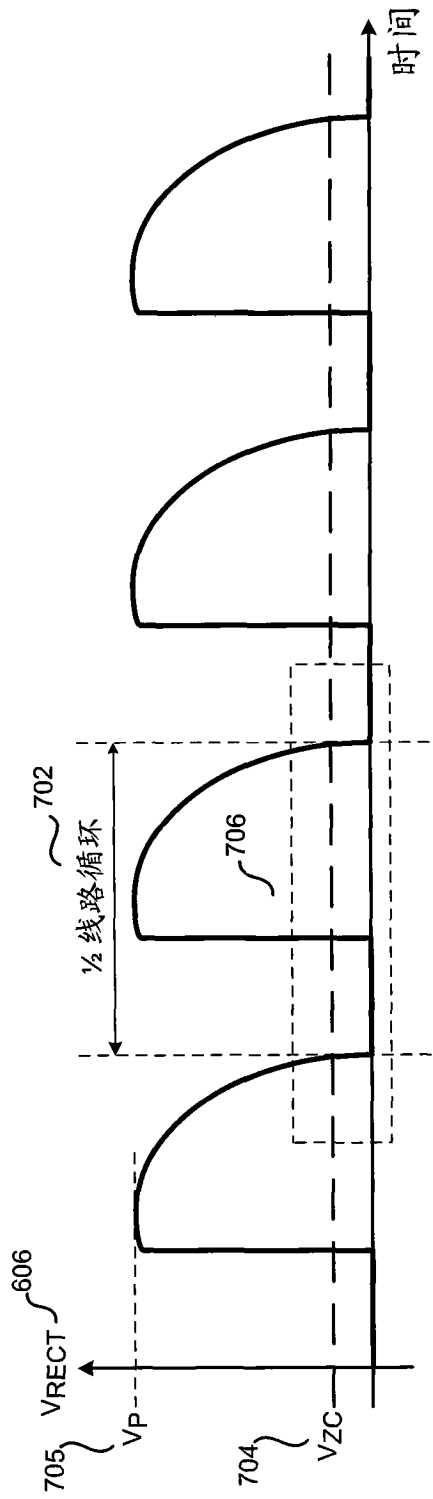


图 7A

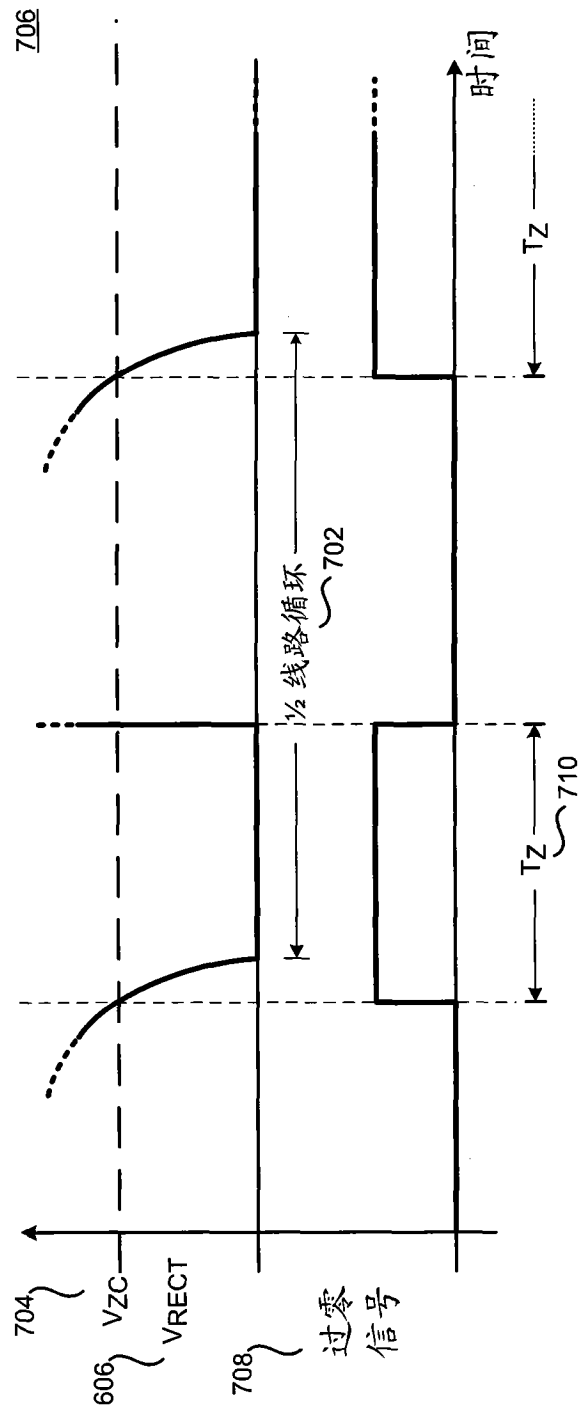


图 7B

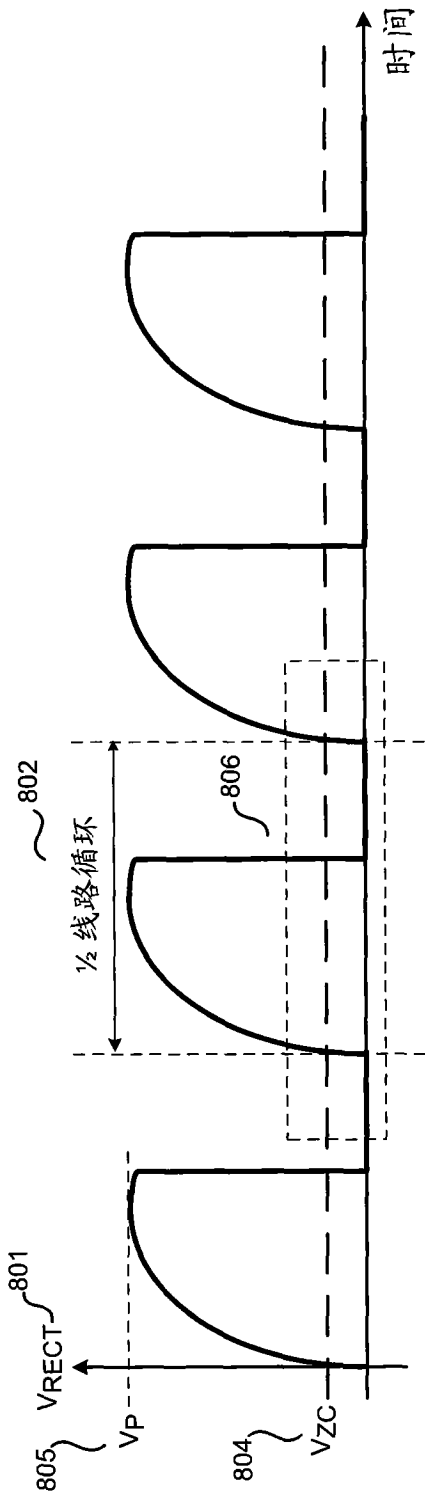


图 8A

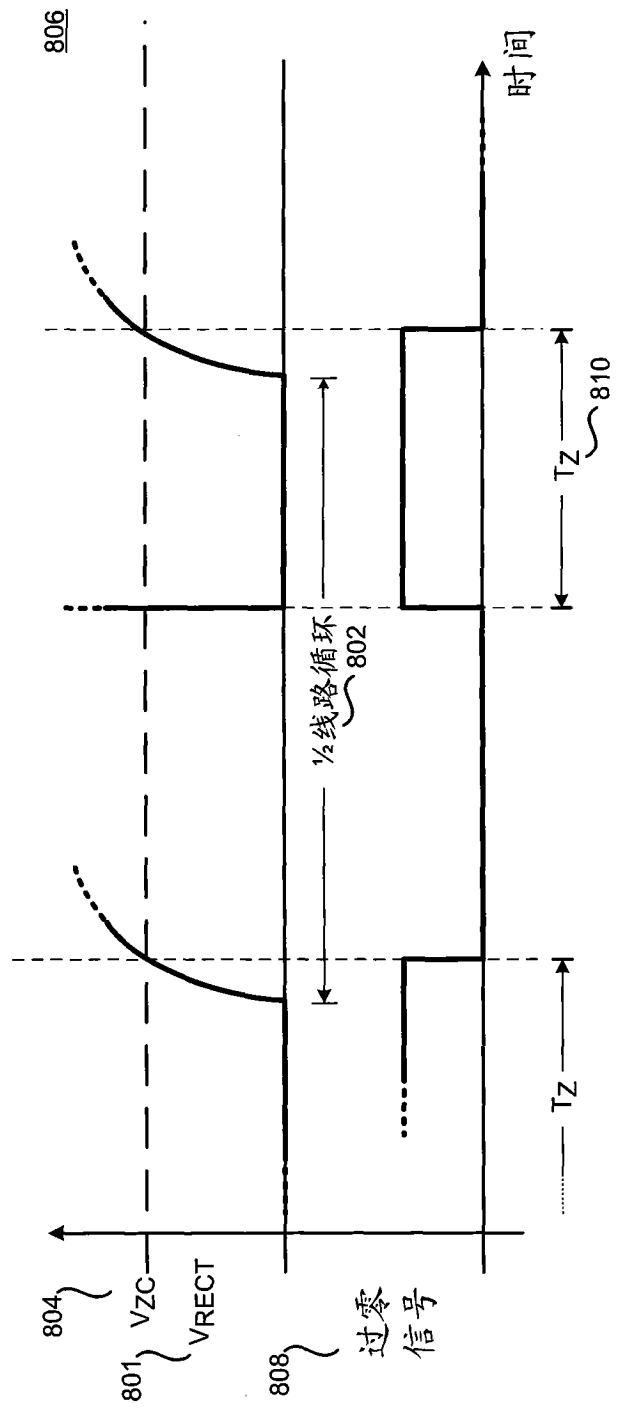


图 8B

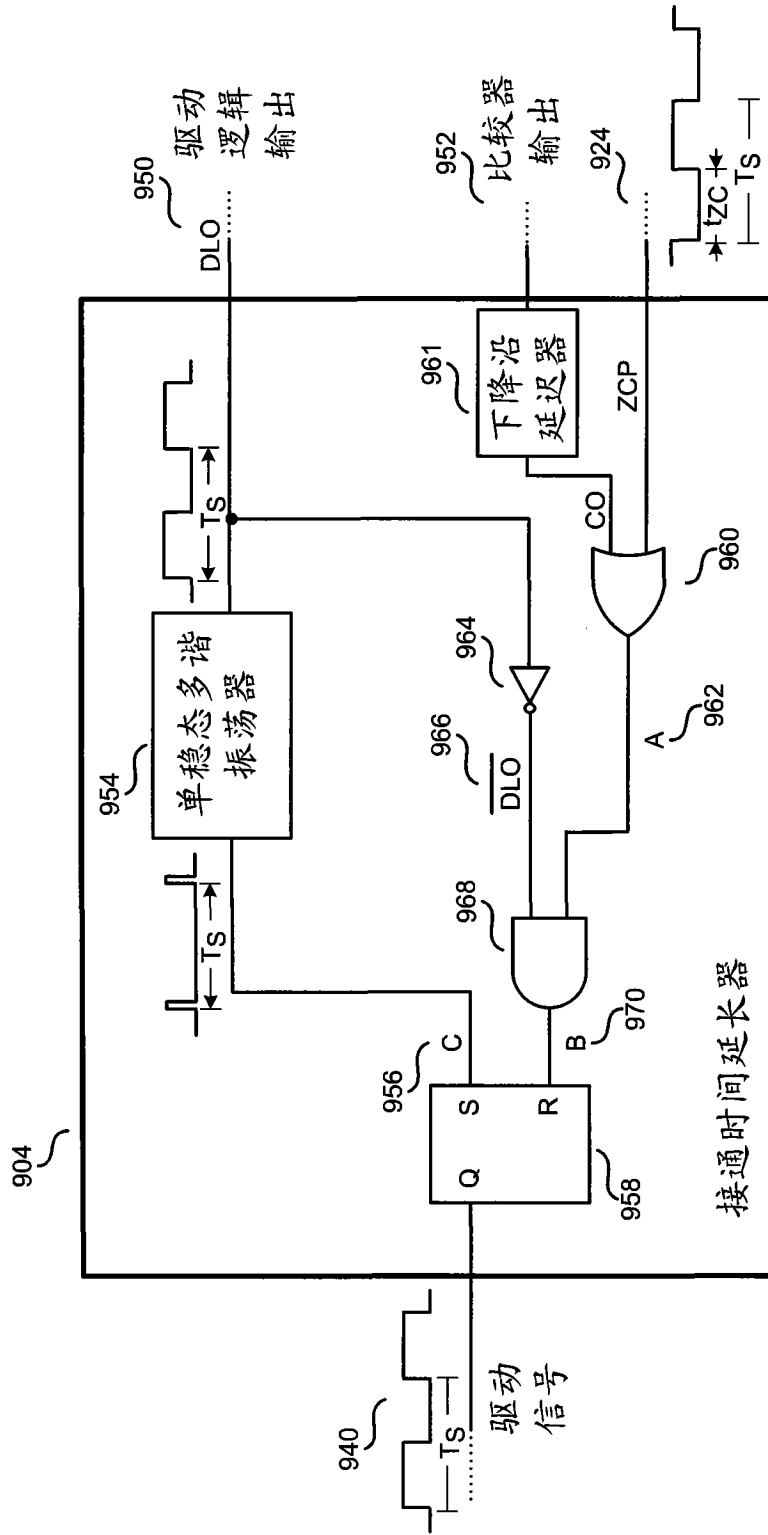


图 9B

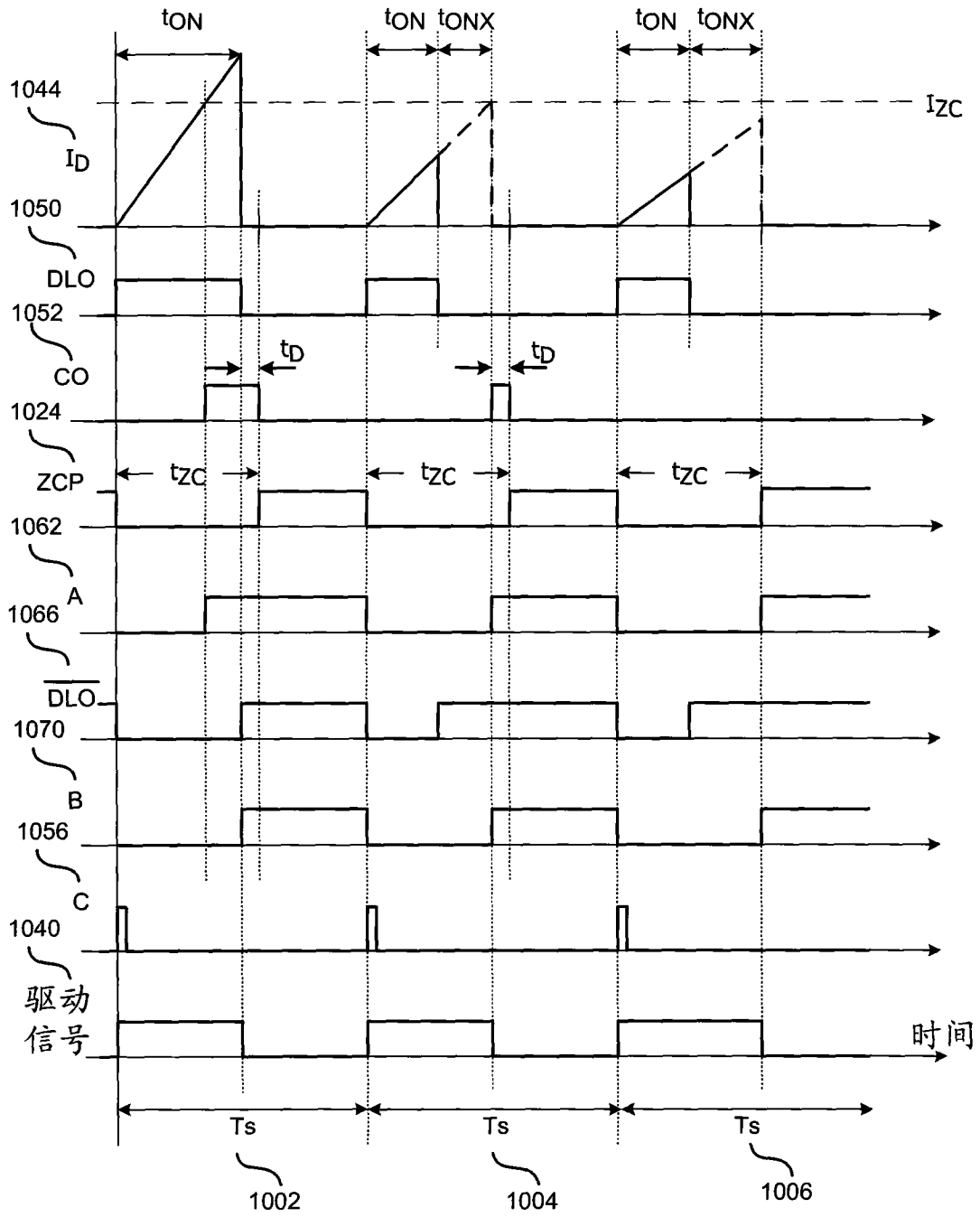


图 10