

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5164264号  
(P5164264)

(45) 発行日 平成25年3月21日(2013.3.21)

(24) 登録日 平成24年12月28日(2012.12.28)

(51) Int.Cl. F I  
G O 1 D 5/347 (2006.01) G O 1 D 5/347 C

請求項の数 4 (全 15 頁)

(21) 出願番号	特願2008-232763 (P2008-232763)	(73) 特許権者	391008515 株式会社アイエイアイ
(22) 出願日	平成20年9月11日(2008.9.11)		静岡県静岡市清水区尾羽577番地の1
(65) 公開番号	特開2010-66129 (P2010-66129A)	(74) 代理人	100092842 弁理士 島野 美伊智
(43) 公開日	平成22年3月25日(2010.3.25)	(72) 発明者	藤永 輝明 静岡県静岡市清水区尾羽416-4 株式会社アイエイアイ内
審査請求日	平成23年9月1日(2011.9.1)	審査官	井上 昌宏

最終頁に続く

(54) 【発明の名称】 アブソリュート型リニアエンコーダとアクチュエータ

(57) 【特許請求の範囲】

【請求項1】

インクリメンタルリニアスケールとインクリメンタルリニアスケール用検出器を主構成とするインクリメンタルリニアスケール部と、

P N符号系列アブソリュートリニアスケールと、アブソリュートリニアスケール用検出器を主構成とするアブソリュートリニアスケール部と、

を具備し、

上記アブソリュートリニアスケール部は装置起動時又はリセット時にのみ機能するものであり、

上記アブソリュートリニアスケール用検出器はC M O Sリニアアレイであり、

上記アブソリュートリニアスケール用検出器上の所定距離離れた信号を用いて算出した絶対距離の差が上記アブソリュートリニアスケール用検出器上の上記所定距離に対応する絶対距離の差に等しいか否かでエラーを検出するようにし、

エラーが検出された場合に、上記アブソリュートリニアスケール用検出器上のアブソリュートリニアスケールの長手方向にずらした位置でアブソリュート信号を取込むことを特徴とするアブソリュート型リニアエンコーダ。

【請求項2】

請求項1記載のアブソリュート型リニアエンコーダにおいて、

上記アブソリュートリニアスケール用検出器上の所定距離が2ビット以上であることを特徴とするアブソリュート型リニアエンコーダ。

## 【請求項 3】

請求項 1 又は請求項 2 記載のアブソリュート型リニアエンコーダにおいて、

上記アブソリュートリニアスケール用検出器は上記アブソリュート信号 1 ビットに対して 2 つ以上の受光素子を対応させたものであることを特徴とするアブソリュート型リニアエンコーダ。

## 【請求項 4】

請求項 1 ~ 請求項 3 の何れかに記載のアブソリュート型リニアエンコーダを用いたことを特徴とするアクチュエータ。

## 【発明の詳細な説明】

## 【技術分野】

10

## 【0001】

本発明は、例えば、精密位置決めシステムに用いられるアブソリュート型リニアエンコーダと該アブソリュート型リニアエンコーダを使用したアクチュエータに係り、特に、装置のコンパクト化が容易であって信頼性が高く、且つ、低コスト化できるように工夫したものである。

## 【背景技術】

## 【0002】

精密位置決め装置において、位置決めフィードバック用のセンサーとして、例えば、リニアエンコーダが使用される。これはリニアエンコーダが高精度であって低コストであることに起因する。ところが、現在多く用いられているリニアエンコーダは原点復帰動作の必要なインクリメンタル型である。この種のインクリメンタル型のリニアエンコーダの場合には、装置立ち上げ時或いはトラブル発生時には原点復帰動作を行う必要がある。その為、装置の稼働率が低下してしまうという問題があった。

20

## 【0003】

そこで、インクリメンタル型のリニアエンコーダに代わってアブソリュート型のリニアエンコーダの使用が提案されている。この種のアブソリュート型のリニアエンコーダの場合には上記原点復帰動作が不要になるからである。

## 【0004】

尚、本件特許出願人も装置起動時に短い距離だけ動くことにより絶対位置を知ることができる簡易型のアブソリュート型リニアエンコーダに関する出願を行っている。(未公開：特願 2007 - 237340)。そこに開示されているアブソリュート型リニアエンコーダは、PN 符号系列の必要ビット数のデータを読み込むセンサーが搭載されている装置可動部を必要ビット数動かす構成になっていて、それによって、一個のセンサーで済むように構成したものであり、簡易な構成で絶対位置を知ることができるというものである。

30

## 【0005】

しかしながら、装置によっては装置起動時に僅かでも動くワークやジグ類等を破損させてしまう装置もあり、そのような場合には上記簡易型のアブソリュート型リニアエンコーダが適用できないという問題があった。

## 【0006】

一方、全く動かなくてもよいアブソリュート型リニアエンコーダの提案も多くなされている。そのようなアブソリュート型リニアエンコーダを開示するものとして、例えば、特許文献 1、特許文献 2 等がある。

40

【特許文献 1】特開平 03 - 274414 号公報

【特許文献 2】特開 2005 - 121593 号公報

## 【発明の開示】

## 【発明が解決しようとする課題】

## 【0007】

上記従来の構成によると次のような問題があった。

すなわち、上記特許文献 1、特許文献 2 に開示されているアブソリュート型リニアエンコーダの場合には、信頼性の確保が不十分であり、コストが高く、検出ヘッドのコンパクト

50

化が困難であるという問題があった。具体的に説明すると、まず、上記特許文献 1 に記載されているアブソリュート型リニアエンコーダの場合には、1 ビットエラー或いは奇数項のエラーについてはこれを検出することはできるが、2 ビットエラー或いは偶数項のエラーについてはこれを検出することができないという問題があった。又、全てのビットのエラー検出を行うためには必要ビット数の約 2 倍のビット長の検査が必要であり、その為多くのセンサー（受光素子）が必要となってしまう、コンパクト化及び低コスト化が困難になってしまうという問題もあった。

因みに、特許文献 2 に記載された発明の場合には、コンパクトなセンサー部が開示されているが、その場合には所定のエラー検出に必要なビット数分の受光素子しか搭載されておらず、結局、限定的なエラー検出ができるだけである。

又、特許文献 1 に記載された発明の場合には、そこに開示されているエラー検出方法によってエラーが検出された場合、装置が停止したままになってしまうという問題もあった。

#### 【0008】

本発明はこのような点に基づいてなされたものでその目的とするところは、信頼性が高くコンパクト化が可能であり、且つ、低コスト化が容易なアブソリュート型リニアエンコーダとそのようなアブソリュート型リニアエンコーダを搭載したアクチュエータを提供することにある。

#### 【課題を解決するための手段】

#### 【0009】

上記課題を解決するべく本願発明の請求項 1 によるアブソリュート型リニアエンコーダは、インクリメンタルリニアスケールとインクリメンタルリニアスケール用検出器を主構成とするインクリメンタルリニアスケール部と、PN 符号系列アブソリュートリニアスケールと、アブソリュートリニアスケール用検出器を主構成とするアブソリュートリニアスケール部と、を具備し、上記アブソリュートリニアスケール部は装置起動時又はリセット時にのみ機能するものであり、上記アブソリュートリニアスケール用検出器上の所定距離離れた信号を用いて算出した絶対距離の差が上記アブソリュートリニアスケール用検出器上の上記所定距離に対応する絶対距離の差に等しいか否かでエラーを検出するようにし、エラーが検出された場合に、上記アブソリュートリニアスケール用検出器上のアブソリュートリニアスケールの長手方向にずらした位置でアブソリュート信号を取込むことを特徴とするものである。

又、請求項 2 によるアブソリュート型リニアエンコーダは、請求項 1 記載のアブソリュート型リニアエンコーダにおいて、上記アブソリュートリニアスケール用検出器上の所定距離が 2 ビット以上であることを特徴とするものである。

又、請求項 3 によるアブソリュート型リニアエンコーダは、請求項 1 又は請求項 2 記載のアブソリュート型リニアエンコーダにおいて、上記アブソリュートリニアスケール用検出器は上記アブソリュート信号 1 ビットに対して 2 つ以上の受光素子に対応させたものであることを特徴とするものである。

又、請求項 4 によるアクチュエータは、請求項 1 ~ 請求項 3 の何れかに記載のアブソリュート型リニアエンコーダを用いたことを特徴とするものである。

#### 【発明の効果】

#### 【0010】

以上述べたように本発明の請求項 1 によるアブソリュート型リニアエンコーダは、インクリメンタルリニアスケールとインクリメンタルリニアスケール用検出器を主構成とするインクリメンタルリニアスケール部と、PN 符号系列アブソリュートリニアスケールと、アブソリュートリニアスケール用検出器を主構成とするアブソリュートリニアスケール部と、を具備してなるアブソリュート型リニアエンコーダにおいて、上記アブソリュートリニアスケール部は装置起動時又はリセット時にのみ機能すればよい構成になっているので、起動時或いはリセット時のみアブソリュートリニアスケール部を機能させ、一旦初期位置が得られた後は、インクリメンタルリニアスケール部のみでコントローラ 5 5 側のアッ

10

20

30

40

50

プダウンカウンタを作動させることができ、高応答速度で且つ低コストのアブソリュート型リニアエンコーダを実現しているものである。

又、請求項 2 によるアブソリュート型リニアエンコーダは、請求項 1 記載のアブソリュート型リニアエンコーダにおいて、上記アブソリュートリニアスケール用検出器は CMOS リニアアレイであり、CMOS リニアアレイの場合には時間を掛けることによって（低応答速度）チャージアンプにより出力を増大させることができるため、受光面積を小さくしても出力の確保が容易であり、よって、信頼性を確保することが可能である。又、そのため低コストであってよりコンパクト化させることができるものである。

又、請求項 3 によるアブソリュート型リニアエンコーダは、アブソリュートリニアスケール用検出器上の所定距離離れた信号を用いて算出した絶対距離の差がアブソリュートリニアスケール用検出器上の上記所定距離に対応する絶対距離の差に等しいか否かでエラーを検出するようにしているので、比較的簡単な処理でエラー検出を行うことができる。

又、請求項 4 によるアブソリュート型リニアエンコーダは、請求項 3 記載のアブソリュート型リニアエンコーダにおいて、上記アブソリュートリニアスケール用検出器上の所定距離が 2 ビット以上であるので、エラーを確実に検出することができると共に、検出に要するアブソリュートリニアスケール用検出器も比較的コンパクトなもので事足りる。

又、請求項 5 によるアブソリュート型リニアエンコーダは、請求項 3 記載のアブソリュート型リニアエンコーダにおいて、上記アブソリュートリニアスケール用検出器は CMOS リニアアレイであり、CMOS リニアアレイの場合には時間を掛けることによって（低応答速度）チャージアンプにより出力を増大させることができるため、受光面積を小さくしても出力の確保が容易であり、よって、信頼性を確保することが可能である。又、低コストであってよりコンパクト化させることができるものである。

又、請求項 6 によるアブソリュート型リニアエンコーダは、エラーが検出された場合に、アブソリュートリニアスケールの長手方向にずらしたアブソリュートリニアスケール用検出器にてアブソリュート信号を取込むようにしたので、信号読込エラーを減少させた検出が可能となる。

又、請求項 7 によるアブソリュート型リニアエンコーダは、請求項 6 記載のアブソリュート型リニアエンコーダにおいて、上記アブソリュート信号 1 ビットに対して 2 つ以上のアブソリュートリニアスケール用検出器が対応する狭ピッチ検出器を持つ構成になっているので、エラー検出された場合に、アブソリュートリニアスケールの長手方向にずれているアブソリュートリニアスケール用検出器を選択することができ、信号読込エラーを除く検出が可能になる。

又、請求項 8 によるアブソリュート型リニアエンコーダは、請求項 6 記載のアブソリュート型リニアエンコーダにおいて、上記アブソリュートリニアスケール用検出器は CMOS リニアアレイであり、CMOS リニアアレイの場合には時間を掛けた（低応答速度）チャージアンプにより出力を増大させることができるため、受光面積を小さくしても出力の確保が容易であり、よって、信頼性を確保することが可能である。又、低コストであってよりコンパクト化させることができるものである。

又、請求項 9 によるアクチュエータは、請求項 1 ~ 請求項 8 の何れかに記載のアブソリュート型リニアエンコーダを用いているので、装置のコンパクト化が容易であって信頼性が高く、且つ、低コスト化できる。

【発明を実施するための最良の形態】

【0011】

以下、図 1 乃至図 6 を参照して本発明の第 1 の実施の形態を説明する。この第 1 の実施の形態は本願発明を一軸アクチュエータに適用した例を示すものである。

図 1 は本実施の形態によるアクチュエータの全体の構成を示す平面図である。まず、ハウジング 1 があり、このハウジング 1 にはスライダ 3 が図 1 中左右方向（矢印 a 方向）に移動可能な状態で取り付けられている。上記ハウジング 1 内にはボールねじ 5 が内装されているとともに駆動モータ 7 が設置されている。上記ボールねじ 5 は上記駆動モータ 7 の出力軸に連結されていて、駆動モータ 7 によって回転駆動されるように構成されている。

10

20

30

40

50

尚、ボールねじ 5 と駆動モータ 7 の出力軸が一体化されたものもある。

【 0 0 1 2 】

上記ボールねじ 5 には図示しないボールナットがその回転を規制された状態で螺合・配置されている。既に説明したスライダ 3 はこのボールナットに固着されている。上記ハウジング 1 にはガイド 9、11 が設置されていて、これらガイド 9、11 によって上記スライダ 3 の図 1 中左右方向（矢印 a 方向）への移動をガイドする。そして、駆動モータ 7 を適宜の方向に回転させることによりボールねじ 5 が同方向に回転し、それによって、ボールナットを介してスライダ 3 が上記ガイド 9、11 によってガイドされながら図 1 中左右方向（矢印 a 方向）に移動する。

【 0 0 1 3 】

上記ガイド 11 側にはリニアスケール部 21 が設置されており、一方、上記スライダ 3 には検出ヘッド部 23 が取り付けられている。又、アクチュエータに対して離間した場所にはコントローラ部 25 が設置されている。

【 0 0 1 4 】

次に、上記リニアスケール部 21、検出ヘッド部 23、コントローラ部 25 の構成について詳しく説明する。図 2 は図 1 の中から上記リニアスケール部 21、検出ヘッド部 23、コントローラ部 25 を抽出して示す図である。まず、リニアスケール部 21 は、インクリメンタルリニアスケール 31、PN 符号系列アブソリュートリニアスケール 33 とから構成されている。上記インクリメンタルリニアスケール 31 は縞状をなして、例えば、80  $\mu\text{m}$  ピッチの光学反射式のものとして構成されている。すなわち、上記インクリメンタルリニアスケール 31 は、40  $\mu\text{m}$  の高反射率領域 31a と、40  $\mu\text{m}$  の低反射領域 31b が交互に配置されて連なった構成をなしている。

【 0 0 1 5 】

一方、上記 PN 符号系列アブソリュートリニアスケール 33 は 1 ビットが 80  $\mu\text{m}$  に構成されていて、高反射率領域 33a と低反射領域 33b が PN 符号系列に基づいて配置された構成になっている。上記 PN 符号系列とは擬似ランダム系列であり、この擬似ランダム系列とは、例えば、スペクトラム拡散通信、白色雑音生成、暗号化、エラー訂正等に広く使われているものである。上記 PN 符号系列の生成には LFSR (Linear Feedback Shift Register) と称されるシフトレジスタが使用される。このシフトレジスタは、図 3 に示すような構成になっており、XOR ゲート（又は、XNOR ゲート）50 によって帰還をかける構成になっている。

尚、この LFSR については追って詳細に説明する。

【 0 0 1 6 】

図 2 に戻って検出ヘッド部 23 側の構成をみると、まず、上記インクリメンタルリニアスケール 31 に対応するインクリメンタルリニアスケール用光学検出器（フォトダイオードを使用したもの）35 とアブソリュートリニアスケール 33 に対応するアブソリュートリニアスケール用光学検出器（CMOS リニアアレイを使用したもの）37 が夫々設置されている。上記インクリメンタルリニアスケール 31 とインクリメンタルリニアスケール用光学検出器 35 とによってインクリメンタルリニアスケール部を構成している。又、上記アブソリュートリニアスケール 33 とアブソリュートリニアスケール用光学検出器 37 とによってアブソリュートリニアスケール部を構成している。

【 0 0 1 7 】

上記インクリメンタルリニアスケール用光学検出器 35 は、スケールのピッチ間隔を 360 度としたとき 90 度の位相差間隔をもつ A 信号と B 信号を検出するものである。これらインクリメンタルリニアスケール用光学検出器 35 とアブソリュートリニアスケール用光学検出器 37 は、例えば、図 4 及び図 5 に示すような状態で設置されることになる。

又、図 4 及び図 5 中符号 39 は光源としての LED であり、この LED 光源 39 よりインクリメンタルリニアスケール 31 に対して LED 光を投光し、インクリメンタルリニアスケール 31 にて反射した光を上記インクリメンタルリニアスケール用光学検出器 35 によって受光するものである。

10

20

30

40

50

これは、上記アブソリュートリニアスケール用光学検出器 37 の場合も同様である。すなわち、LED 光源 39 よりアブソリュートリニアスケール 33 に対して LED 光を投光し、アブソリュートリニアスケール 33 にて反射した光を上記アブソリュートリニアスケール用光学検出器 37 によって受光するものである。

【0018】

又、上記検出ヘッド部 23 には、絶対位置データ演算・エラー検出器 41、絶対位置データ構成・出力器 43、分割器 45、位相検出器 47 がそれぞれ設置されていると共に、マルチプレクサ 49、ラインドライバ 51 が設置されている。又、コントローラユニット 25 には、ラインレシーバ 53、コントローラ 55 が設置されている。

【0019】

尚、本実施の形態におけるアブソリュート型リニアエンコーダは、既に説明したように、インクリメンタルリニアスケール部とアブソリュートリニアスケール部の二つのエンコーダ機能を持っている。本来アブソリュートリニアスケール部のみであっても所望の機能を得ることはできるが、アブソリュートリニアスケール部の絶対位置演算の高速化やシリアルデータの高速度伝送には限界がある。そこで、本実施の形態の場合には、起動時或いはリセット時のみアブソリュートリニアスケール部を機能させ、一旦初期位置が得られた後は、インクリメンタルリニアスケール部のみでコントローラ 55 側のアップダウンカウンタを作動させるように構成しているものである。それによって、高応答速度で且つ低コストのアブソリュート型リニアエンコーダを実現しているものである。

又、この実施の形態の場合には、上記したように、絶対位置データ演算・エラー検出器 41 を設けており、つまり、検出ヘッド 23 側の絶対位置データ演算器にエラー検出機能を持たせているものである。

以上が本実施の形態によるアクチュエータ及びそこに使用されているアブソリュート型リニアエンコーダの概略の構成である。以下、各部の構成をその作用・効果を交えながら説明する。

【0020】

本実施の形態におけるアブソリュートリニアスケール用光学検出器 37 は、既に説明したように、起動時或いはリセット時（リニアスケール部 21 と検出ヘッド部 23 の相対運動がない時）のみ作動させればよく、そこで低応答速度で低価格の CMOS リニアアレイを用いることができる。すなわち、CMOS リニアアレイの場合には時間を掛けた（低応答速度）チャージアンプにより出力を増大させることができるため、受光面積を小さくしても出力の確保が容易であり、よって、信頼性を確保することが可能である。又、そのため低コストであってよりコンパクト化させることができるものである。

【0021】

又、上本実施の形態による上記アブソリュートリニアスケール用光学検出器 37 の受光素子のピッチは対応スケール 1 ビットの半分以下の狭ピッチに設定されている。これは後述するエラー検出機能との関係で決定されているものである。

尚、受光素子は 1/2 ビット相当より狭ければ良いが、あまり狭いと受光面積が減じて出力が低下してしまうので、略 1/2 ビットが最も望ましい。

但し、出力さえ確保できればよりさらに狭ピッチでも良い。

【0022】

上記インクリメンタルリニアスケール 31 は、既に説明したように、80  $\mu\text{m}$  ピッチにて構成されていて比較的粗い構成になっている。上記分割器 45 はそのような粗い構成のインクリメンタルリニアスケール 31 の分解能を向上させるために設けられているものである。本実施の形態においては、上記分割器 45 として、比較的安価な抵抗分割器を使用する構成になっている。

因みに、この実施の形態では 64 分割することにより分解能を 1.25  $\mu\text{m}$  まで向上させるようにしている。

【0023】

すなわち、A 相と B 相から略 90 度の位相差を持った略正弦波の 2 つの出力信号を出力さ

10

20

30

40

50

せ、それらを上記分割器 4 5 によって位相分割する。又、分割された 9 0 度位相差の A 相信号と B 相信号は原信号の 1 / 1 6 倍の 5 μ m ピッチの 9 0 度位相差信号として出力することにより、進行方向の情報を含み、且つ、信号周波数を上げないようにできている。この 5 μ m ピッチの A 相信号と B 相信号はコントローラ 5 5 によって受信された後さらに 1 / 4 倍に分割され、結局、1 . 2 5 μ m の高分解能を達成されることになる。

#### 【 0 0 2 4 】

次に、前述した L F S R について詳細に説明する。L F S R は、図 3 に示されているように、1 5 個 ( 0 ~ 1 4 の 1 5 ビット ) のシフトレジスタによって構成されている。このような構成をなす L F S R において、発生可能な P N 符号系列の周期長 ( P N 符号系列長、L ) は次の式 ( I ) に示すようなものである。

$$L = 2^m - 1 \quad ( I )$$

但し、

L : P N 符号系列長

m : ビット数 ( 検出連続信号数 )

である。

P N 符号系列は二値 ( 0 / 1 、ここでは白黒 ) の擬似ランダム系列の一つであって、比較的短い連続した m 個の信号によって長大な信号周期 ( L ) を得ることができる信号系列である。例えば、m = 1 5 個であれば P N 符号系列長 ( L ) は、既に説明した式 ( I ) によれば、次の式 ( I I ) に示すようなものとなる。

$$L = 2^{15} - 1 = 32767 \quad ( I I )$$

又、本実施の形態における上記 L F S R の場合には、前述したように、0 ビットと 1 ビットの信号が X O R ゲート 5 0 を介して 1 4 ビットヘフィードバックされるように構成されている。

#### 【 0 0 2 5 】

又、図 2 に示したインクリメンタルリニアスケール 3 1 は、既に説明したように、8 0 μ m ピッチである。又、アブソリュートリニアスケール 3 3 も 1 ビットが 8 0 μ m であり、よって、m = 1 5 でのアブソリュートスケール 3 3 のストローク ( S ) は次の式 ( I I I ) に示すようなものとなる。

$$S = 80 \mu m \times 32767 = \text{約 } 2.6 m \quad ( I I I )$$

尚、式 ( I ) 、 ( I I ) から明らかなように、アブソリュートリニアスケール部側の P N 符号系列の上記検出連続信号数 m を増加させることにより長いストロークが実現できる。

#### 【 0 0 2 6 】

以上の構成を基にその作用を説明する。

まず、装置起動直後にはアブソリュートリニアスケール用光学検出器 3 7 から得られた 1 5 ビットの信号データより、絶対位置データ演算・エラー検出器 4 1 によって、P N 符号系列に対応する 8 0 μ m 単位の絶対位置を算出する。

尚、上記絶対位置データ演算・エラー検出器 4 1 では L F S R を介して合致する絶対位置を検出しているが、予め作成されている信号データと絶対位置の対応表より求めてもよい。

#### 【 0 0 2 7 】

さらに、インクリメンタルリニアスケール用光学検出器 3 5 の A 信号、B 信号より 8 0 μ m 内の位相を位相検出器 4 7 にて検出し、これを絶対位置データ構成・出力器 4 3 によって、インクリメンタルリニアスケールエンコーダ部の分解能にてデジタル化し、これを先に求めた 8 0 μ m 単位の絶対位置に加えて絶対位置データを構成し、これをコントローラ 5 5 側に送る。コントローラ 5 5 においては内部のアップダウンカウンタにこれを初期値として設定する。アップダウンカウンタに初期値が設定されたら、その後はインクリメンタルリニアスケール用光学検出器 3 5 の A 信号、B 信号 ( 分割された A 、 B 信号 ) のみによってアップダウンカウンタを作動させる。それによって高応答速度にて位置情報を得ることができる。そして、コントローラ 5 5 はその位置情報に基づいて駆動モータ 7 を制御しスライダ 3 を指令位置に位置決めすることができる。

10

20

30

40

50

## 【0028】

次に、エラー検出について説明する。PN符号系列によるアブソリュートニアスケール33ではその符号系列が擬似ランダム信号に用いられるようにランダム性が高く、1ビットのエラーでも大きな位置誤差を生じる可能性が高い。信号エラーを生じないような信号検出系、伝送系等の改善は勿論必要であるが、エラー検出は重要である。又、図3に示したPN符号系列の生成に用いるLFSRより明らかなように、この「 $m = 15$ 」の系列ではXORゲート(又は、XNORゲート)50によって0ビットと1ビットの排他的論理和(XOR)をとり、それを14ビットにフィードバックするようにしているので、0ビットと1ビットと15ビットの論理和が常に「0」となる。この原理を利用してエラー判定を行うことができる。

10

## 【0029】

しかしながら、この方法では2ビットがエラーであれば検出できないし、0ビットと1ビットと15ビット以外のエラー検出はできないという問題がある。これを解決するためには1ビットずつずらしててって全ビットの排他論理和チェックを行う必要がある。しかしながら、それでは検出器による検出ビット数が検出信号数「 $m$ 」の約2倍の29ビットと長大になってしまう。そのためアブソリュートリニアスケール用光学検出器37に多くの受光素子が必要となってしまうコンパクト化及び低コスト化が困難になってしまう。又、上記方法でエラーが検出された場合には、全く動いてはならないアブソリュート型リニアエンコーダでは、さらに長大なアブソリュートリニアスケール用光学検出器を用いてさらに検出信号数「 $m$ 」分の連続エラーなし領域を探さなければならず実用上困難になってしまう。

20

## 【0030】

そこで、本実施の形態の場合には、アブソリュートリニアスケール用光学検出器37上においてある所定距離はなれた信号を用いて算出した絶対距離の差がアブソリュートリニアスケール用光学検出器37上の上記所定距離に対応する絶対距離の差に等しいか否かによってエラーを検出するようにしているものである。

尚、本実施の形態ではこのようなエラー検出を検出ヘッド23側に設けられた絶対位置データ演算・エラー検出器41によって行うようにしている。

## 【0031】

以下、図4～図9を参照してエラー検出について詳細に説明する。

30

まず、図4及び図5に示すように、LED光源39から出た光はアブソリュートリニアスケール33にて反射され、アブソリュートリニアスケール用光学検出器37によって受光される。アブソリュートリニアスケール33の反射率に応じてアブソリュートリニアスケール用光学検出器37によって受光される光の強度が異なり、これによってアブソリュートリニアスケール33の信号を読むことができる。

因みに、アブソリュートリニアスケール33の信号「1」の領域は低反射率領域33bであり、そこで反射された光強度は低く、よって、アブソリュートリニアスケール用光学検出器37では低強度と検出された信号「1」を検出することができる。

## 【0032】

尚、図4及び図5に示す光学系ではアブソリュートリニアスケール用光学検出器37上の信号ピッチはアブソリュートリニアスケール33上のピッチの約2倍に拡大されるが、図6～図9の模式図では分かり易くするためアブソリュートリニアスケール33とアブソリュートリニアスケール用光学検出器37上の信号は等倍で上下で対応するように記載してある。

40

## 【0033】

本実施の形態におけるエラー検出方法は、図6に示すように、まず、アブソリュートリニアスケール用光学検出器37からの「(1)1～15ビットの信号」を用いて絶対位置データの演算を行う。次に、そこから2ビットだけずらした「(2)3～17ビットの信号」を用いて絶対位置データの演算を行う。次に、それらの絶対位置データの差がずらした距離2ビットに等しいか否かをチェックし、それによって、エラーを検出するよう

50

ている。PN符号系列は擬似ランダム信号であるので、仮にエラーがあればある距離離して求めた絶対位置データはその離間距離と大幅に異なることになり、よって、容易にエラーを検出することができる。

【0034】

尚、離間距離を2ビットにした理由であるがそれは次のようなものである。仮に、1ビットだけ離間させて隣接の信号を使用すると仮定する。この場合には両絶対位置データが共にエラーである可能性もあり、そのような場合には仮にエラーであってもエラーの検出はなされないこともある。これを避けるために、本実施の形態では2ビットの離間を行うようにしたものである。

尚、離間させる距離は2ビットに限定されるものではないが、より大きな離間が望ましいが離間させる距離が大きくなればなる程必要なアブソリュートリニアスケール用光学検出器37が長大になってしまうことになる。

【0035】

そして、「(1)1~15ビットの信号を用いた絶対位置データ」と、「(2)3~17ビットの信号を用いた絶対位置データ」の差が「2」にならなかった場合は、さらに、2ビットずらした「(3)5~19ビットの信号を用いた絶対位置データ」を求め、(1)及び(2)との差を求め差がずらした距離と合致するペアがあれば、それらのペアが正しい絶対位置のデータとなる。

【0036】

本実施の形態によるエラー検出方法では「 $m = 15$  (検出信号数)」の場合、上記(1)~(3)の2度のエラー検出処理を施しても19ビット分の信号しか必要とせず、よりコンパクトなアブソリュートリニアスケール用光学検出器37で事足りることとなる。さらに、CMOSリニアアレイをアブソリュートリニアスケール用光学検出器37として用いることにより、受光素子面積を減じることができるので低コスト化が図れる。又、低応答速度のチャージアンプにより出力を増大させることができるので信頼性も確保できる。

【0037】

次に、図1~図5、図7~図10を参照して本発明の第2の実施の形態を説明する。この第2の実施の形態の場合には、アブソリュートリニアスケール用光学検出器37の受光素子のピッチが対応スケール1ビットの半分以下の狭ピッチに設定されている。これはエラー検出機能との関係で決定されているものである。

尚、受光素子は1/2ビット相当より狭ければ良いが、あまり狭いと受光面積が減じて出力が低下してしまうので、略1/2ビットが最も望ましい。

但し、出力さえ確保できればよりさらに狭ピッチでも良い。

又、その他の構成は前記第1の実施の形態の場合と同様であるのでその説明は省略する。

【0038】

まず、前記第1の実施の形態の説明で示したエラー検出方法にて全てエラーとなった場合は、アブソリュートリニアスケール用光学検出器37の受光素子とアブソリュートリニアスケール33の位置関係が不都合な関係にあって、それが原因して各受光素子の検出が安定していない場合の可能性が高い。その例を図7に示す。図7において右下がり斜線で示した受光素子の出力はリニアスケール信号「0」と「1」との間であって不安定になってしまう。この場合には上記エラー検出方法によると全てエラーになってしまう可能性がある。

【0039】

この第2の実施の形態の場合には、このような場合を想定して、上述したように、アブソリュートリニアスケール用光学検出器37の受光素子のピッチを対応スケール1ビットの半分以下の狭ピッチに設定している。すなわち、アブソリュート信号1ビットの略1/2相当だけスケール長手方向にずらしたアブソリュートリニアスケール用光学検出器37によってアブソリュート信号を取込むことができるように構成しており、それによって、このような不定状態の検出を改善するように構成しているものである。それを図8及び図9を参照して説明する。

10

20

30

40

50

## 【 0 0 4 0 】

図 8 において右下がり斜線で示す領域がリニアスケール信号「 0 」と「 1 」の中間位置にあり、アブソリュートリニアスケール用光学検出器 3 7 の受光素子の信号が不安定な領域に相当する。

尚、図 7 との違いは受光素子のピッチが  $1/2$  となっている点である。

この図 8 に示す場合も図 7 に示す場合と同様に不安定な受光素子信号が多く、上記エラー検出方法で全てエラーとなる可能性が高い。そこで、全てエラーとなった場合には、図 9 に示すように、アブソリュートリニアスケール用光学検出器 3 7 の位置をアブソリュート信号 1 ビットの略  $1/2$  相当だけスケール長手方向にずらすようにしており、それによってより安定した信号を得ることができるようになる。すなわち、図 8 ではアブソリュートリニアスケール用光学検出器 3 7 の受光素子が受ける光はスケールの「 0 」と「 1 」と半々であり、受光素子の出力は「 0 」でも「 1 」でもない不安定なものであった。これに対して、図 9 に示すアブソリュートリニアスケール用光学検出器 3 7 の場合には、その位置を略  $1/2$  ビットずらすことと等価になるよう略  $1/2$  ビットずれた位置にある受光素子を選択するようにしたものであり、それによって、受光素子は安定した出力を得ることができるものである。

但し、不安定な受光素子の出力を安定化させる必要条件是、略  $1/2$  ビットずらすことが最良であるが、必ずしも略  $1/2$  ビットずらす必要はない。少しでも動かして不安定な状態を脱することができればよい。

## 【 0 0 4 1 】

上記のように略  $1/2$  ビットずらすためには、アブソリュートリニアスケール用光学検出器 3 7 の受光素子が対応スケール 1 ビットの半分以下の狭ピッチであることが必要である。受光素子は  $1/2$  ビット相当より狭ければ良いが、あまり狭いと受光面積が減じて出力低下するので、略  $1/2$  ビットが最も望ましいが、出力さえ確保できればより狭ピッチでも良い。

## 【 0 0 4 2 】

上記エラー検出の内容を図 1 0 に示すフローチャートを参照して整理してみる。まず、ステップ S 1 において電源を「 ON 」する。次いで、ステップ S 2 に移行して、「  $c = 0$  」とする。次いで、ステップ S 3 に移行して、 $1 \sim 15$  ビットの信号を読む。次いで、ステップ S 4 に移行して、 $1 \sim 15$  ビットの信号を用いた絶対位置データを算出する。次いで、ステップ S 5 に移行して、 $3 \sim 17$  ビットの信号を読む。すなわち、2 ビットだけ離間した位置のデータを読むものである。次いで、ステップ S 6 に移行して、 $3 \sim 17$  ビットの信号を用いた絶対位置データを算出する。

## 【 0 0 4 3 】

次いで、ステップ S 7 に移行して、 $3 \sim 17$  ビットの信号を用いた絶対位置データから  $1 \sim 15$  ビットの信号を用いた絶対位置データを差し引き、それが「 2 」であるか否かを判別する。判別の結果、「 2 」であると判別された場合には、ステップ S 8 に移行して、絶対位置を取得する。これに対して、判別の結果「 2 」ではないと判別された場合には、ステップ S 9 に移行する。ステップ S 9 では、 $5 \sim 19$  ビットの信号を読む。次いで、ステップ S 1 0 に移行して、 $5 \sim 19$  ビットの信号を用いた絶対位置データを算出する。

## 【 0 0 4 4 】

次いで、ステップ S 1 1 に移行して、 $5 \sim 19$  ビットの信号を用いた絶対位置データから  $3 \sim 17$  ビットの信号を用いた絶対位置データを差し引き、それが「 2 」であるか否かを判別する。判別の結果、「 2 」であると判別された場合には、ステップ S 1 2 に移行して、絶対位置を取得する。これに対して、判別の結果「 2 」ではないと判別された場合には、ステップ S 1 3 に移行する。ステップ S 1 3 では、 $5 \sim 19$  ビットの信号を用いた絶対位置データから  $1 \sim 15$  ビットの信号を用いた絶対位置データを差し引き、それが「 4 」であるか否かを判別する。

## 【 0 0 4 5 】

判別の結果、「 4 」であると判別された場合には、ステップ S 1 4 に移行して、絶対位置

10

20

30

40

50

を取得する。これに対して、判別の結果「4」ではないと判別された場合には、ステップS15に移行する。ステップS15では、「 $c = c + 1$ 」とする。次いで、ステップS16に移行して、「 $c > 1$ 」であるか否かを判別する。判別の結果、「 $c > 1$ 」であると判別された場合には、ステップS17に移行して、エラー停止となる。これに対して、「 $c > 1$ 」ではないと判別された場合には、ステップS19に移行して、検出器を1/2ビットだけシフトさせ、ステップS3に戻る。以下、同様の処理を繰り返すことになる。

【0046】

尚、本発明は前記第1、第2の実施の形態に限定されるものではない。

例えば、前記第1、第2の実施の形態では、検出連続信号数「m」を「15」とした場合について説明したが、アブソリュートリニアエンコーダの必要な分解能及びストロークによって最適な「m」の値は変わる。例えば、より長いストロークの場合には「 $m = 17 \sim 18$ 」が適している場合もある。

又、前記第1、第2の実施の形態では、インクリメンタルニアスケール、アブソリュートリニアスケール及びインクリメンタルリニアスケール用検出器、アブソリュートリニアスケール用検出器として光学式のものを用いたが、磁気式、静電式等の他の方式でもよい。又、前記第1、第2の実施の形態では、検出ヘッド23側の絶対位置データ演算器にエラー検出機能を設けたが、コントローラ55側において同様の機能を設けることも可能である。

その他、図示した構成はあくまで一例である。

【図面の簡単な説明】

【0047】

【図1】本発明の第1、第2の実施の形態を示す図で、アクチュエータの構成を示す平面図である。

【図2】本発明の第1、第2の実施の形態を示す図で、アブソリュート型リニアエンコーダの構成を示すブロック図である。

【図3】本発明の第1、第2の実施の形態を示す図で、LSFRの構成を示すブロック図である。

【図4】本発明の第1、第2の実施の形態を示す図で、検出器の構成を示す側面図である。

。

【図5】本発明の第1、第2の実施の形態を示す図で、検出器の構成を示す平面図である。

。

【図6】本発明の第1の実施の形態を示す図で、エラー検出の作用を説明するための図である。

【図7】本発明の第2の一実施の形態を説明するための図で、エラー検出の作用を説明するための図である。

【図8】本発明の第2の実施の形態を示す図で、エラー検出の作用を説明するための図である。

【図9】本発明の第2の実施の形態を示す図で、エラー検出の作用を説明するための図である。

【図10】本発明の第2の実施の形態を示す図で、エラー検出の作用を説明するためのフローチャートである。

【符号の説明】

【0048】

- 1 ハウジング
- 3 スライダ
- 5 ボールネジ
- 7 駆動モータ
- 9 ガイド
- 11 ガイド
- 21 リニアスケール部

10

20

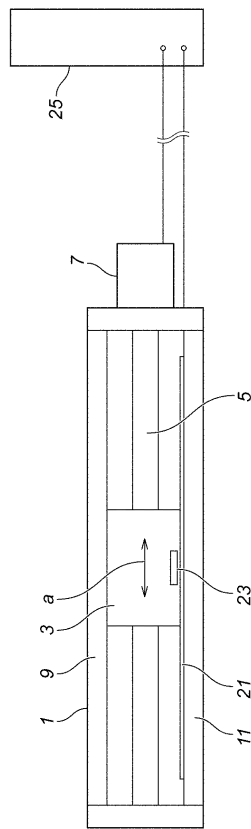
30

40

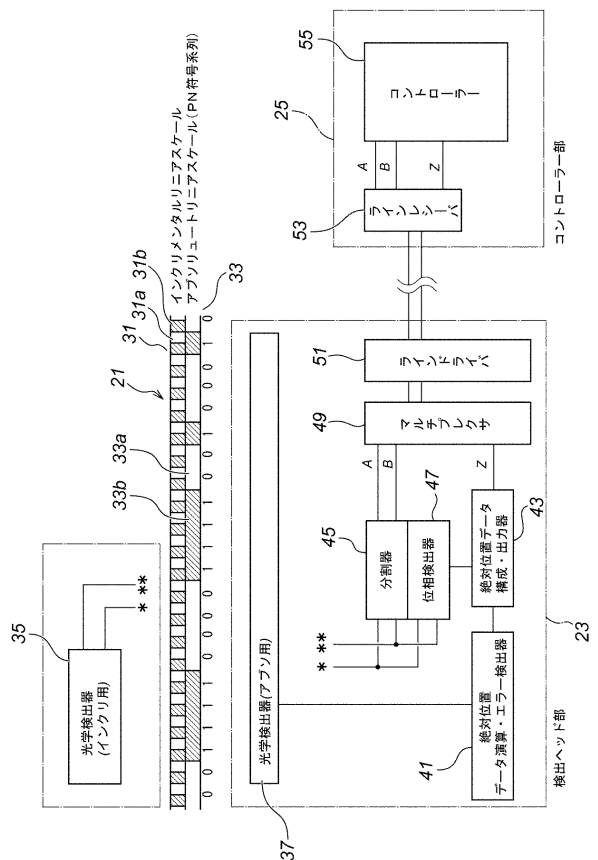
50

- 2 3 検出ヘッド部
- 2 5 コントローラ部
- 3 1 インクリメンタルリニアスケール
- 3 3 アブソリュートリニアスケール
- 3 5 インクリメンタルリニアスケール用光学検出器
- 3 7 アブソリュートリニアスケール用光学検出器
- 4 1 絶対位置データ演算・エラー検出器
- 4 3 絶対位置データ構成・出力器
- 4 5 分割器
- 4 7 位相検出器
- 4 9 マルチプレクサ
- 5 0 XORゲート
- 5 1 ラインドライバ
- 5 3 ラインレシーバ
- 5 5 コントローラ

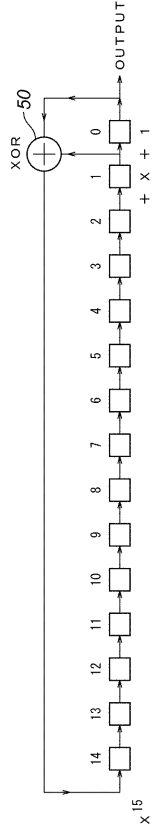
【図1】



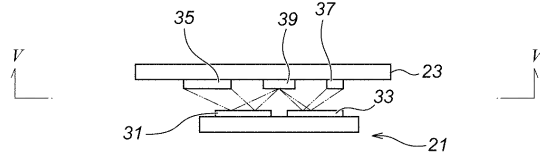
【図2】



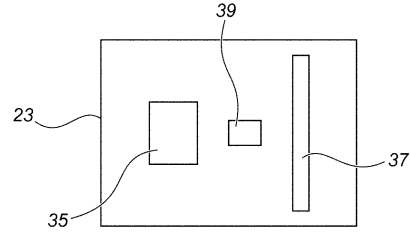
【図3】



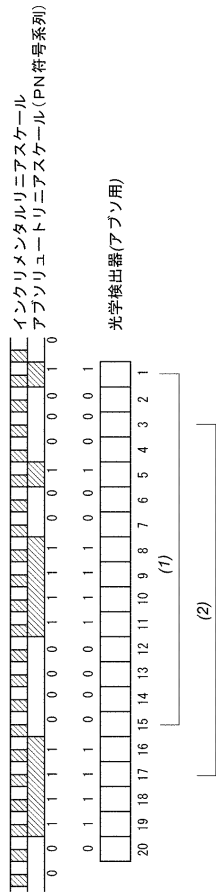
【図4】



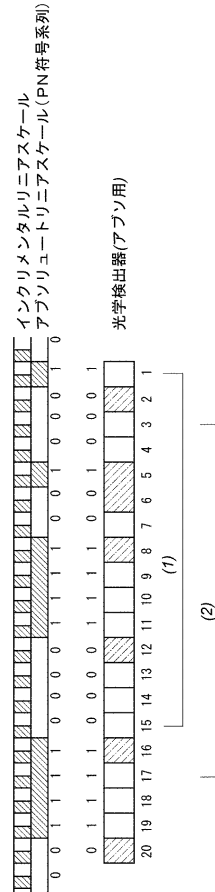
【図5】



【図6】



【図7】





---

フロントページの続き

- (56)参考文献 特開平04 - 143619 (JP, A)  
特表2006 - 524335 (JP, A)  
特開平02 - 168115 (JP, A)  
特開平04 - 001522 (JP, A)  
特開昭61 - 017913 (JP, A)  
特開2005 - 024331 (JP, A)

(58)調査した分野(Int.Cl., DB名)

- G01D5/00~5/62  
G01B7/00~7/34  
G01B11/00~11/30