

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5124533号
(P5124533)

(45) 発行日 平成25年1月23日 (2013. 1. 23)

(24) 登録日 平成24年11月2日 (2012. 11. 2)

(51) Int. Cl.

H 0 1 L 29/786 (2006.01)

F I

H 0 1 L 29/78 6 1 6 V

H 0 1 L 29/78 6 1 7 K

請求項の数 11 (全 11 頁)

(21) 出願番号 特願2009-154524 (P2009-154524)
(22) 出願日 平成21年6月30日 (2009. 6. 30)
(65) 公開番号 特開2011-14557 (P2011-14557A)
(43) 公開日 平成23年1月20日 (2011. 1. 20)
審査請求日 平成23年6月20日 (2011. 6. 20)

(73) 特許権者 000005108
株式会社日立製作所
東京都千代田区丸の内一丁目6番6号
(74) 代理人 100100310
弁理士 井上 学
(74) 代理人 100098660
弁理士 戸田 裕二
(72) 発明者 白川 真司
茨城県日立市大みか町七丁目1番1号
株式会社 日立製作
所 日立研究所内
(72) 発明者 坂野 順一
茨城県日立市大みか町七丁目1番1号
株式会社 日立製作
所 日立研究所内
最終頁に続く

(54) 【発明の名称】 半導体装置、それを用いたプラズマディスプレイ駆動用半導体集積回路装置、及びプラズマディスプレイ装置

(57) 【特許請求の範囲】

【請求項 1】

基板上の埋め込み酸化膜上に設けた第一導電型の半導体基板の一方の主表面の一部に設けた酸化膜と、

前記酸化膜および前記第一導電型の半導体基板に設けた酸化膜溝で囲むことで絶縁分離した領域の表面層に選択的に形成された第一導電型エミッタ領域を含む第二導電型ベース領域と、

前記第一導電型半導体基板と第一導電型エミッタ領域との間の第二導電型ベース領域上に形成された複数のゲート電極と、第二導電型コレクタ領域とを備え、

前記第二導電型コレクタ領域は酸化膜溝に囲まれた領域の中央部に配置し、前記第二導電型コレクタ領域の両側に各々 2 つ以上の前記第二導電型ベース領域を配置した構成を備える半導体装置において、

前記 2 つ以上の第二導電型ベース領域の間および下部に前記第一導電型半導体基板よりも高濃度の第一導電型領域を備え、かつ前記複数のゲート電極の内、前記酸化膜溝側の前記ゲート電極は前記第二導電型コレクタ領域側の前記ゲート電極より短く、

前記第一導電型領域は、前記 2 つ以上の第二導電型ベース領域の内、前記酸化膜溝側の前記第二導電型ベース領域の前記酸化膜溝側には接していないことを特徴とする半導体装置。

【請求項 2】

請求項 1 の半導体装置において、

10

20

前記第一導電型領域は、前記酸化膜溝側のゲート電極の下部には存在しないことを特徴とする半導体装置。

【請求項 3】

請求項 1 又は請求項 2 のうちの一つの半導体装置において、

前記コレクタから領域を囲む酸化膜溝の間のチャンネル数が 3 であることを特徴とする半導体装置。

【請求項 4】

請求項 1 ～ 3 のうちの一つの半導体装置を備えたことを特徴とするプラズマディスプレイ駆動用半導体集積回路装置。

【請求項 5】

請求項 4 のプラズマディスプレイ駆動用半導体集積回路装置を備えたことを特徴とするプラズマディスプレイ装置。

【請求項 6】

基板上の埋め込み酸化膜上に設けた第一導電型の半導体基板の一方の主表面の一部に設けた酸化膜と、

前記酸化膜および前記第一導電型の半導体基板に設けた酸化膜溝で囲むことで絶縁分離した領域の表面層に選択的に形成された第一導電型エミッタ領域を含む第二導電型ベース領域と、

前記第一導電型半導体基板と第一導電型エミッタ領域との間の第二導電型ベース領域上に形成された複数のゲート電極と、第二導電型コレクタ領域とを備え、

前記第二導電型コレクタ領域は酸化膜溝に囲まれた領域の中央部に配置し、前記第二導電型コレクタ領域の両側に各々 2 つ以上の前記第二導電型ベース領域を配置した構成を備える半導体装置において、

前記 2 つ以上の第二導電型ベース領域の間および下部にのみ前記第一導電型半導体基板よりも高濃度の第一導電型領域を備えたことを特徴とする半導体装置。

【請求項 7】

請求項 6 の半導体装置において、

前記複数のゲート電極の内、前記酸化膜溝側の前記ゲート電極は前記第二導電型コレクタ領域側の前記ゲート電極より短いことを特徴とする半導体装置。

【請求項 8】

請求項 6 又は請求項 7 の半導体装置において、

前記第一導電型領域は、前記酸化膜溝側のゲート電極の下部には存在しないことを特徴とする半導体装置。

【請求項 9】

請求項 6 ～ 8 のうちの一つの半導体装置において、

前記コレクタから領域を囲む酸化膜溝の間のチャンネル数が 3 であることを特徴とする半導体装置。

【請求項 10】

請求項 6 ～ 9 のうちの一つの半導体装置を備えたことを特徴とするプラズマディスプレイ駆動用半導体集積回路装置。

【請求項 11】

請求項 10 のプラズマディスプレイ駆動用半導体集積回路装置を備えたことを特徴とするプラズマディスプレイ装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、横型の絶縁ゲートバイポーラトランジスタ（以下 IGBT と記す）を用いた半導体装置、それを用いたプラズマディスプレイ駆動用半導体集積回路装置、及びプラズマディスプレイ装置に関するものである。

【背景技術】

【0002】

近年、デバイス分離領域が小さく、寄生トランジスタフリーという特徴から、SOI基板を用いた高耐圧パワーICの開発が盛んに行われている。本発明を主に適用する高耐圧パワーICはプラズマディスプレイ駆動用半導体IC向けであり、その耐圧は200Vクラスである。この高耐圧パワーICの開発では、負荷を直接駆動する高耐圧出力デバイスの出力特性の向上が、性能向上やチップサイズ低減の観点から必須となる。しかしながら、SOI基板を用いたパワーICの出力デバイスとして主に使用される横型IGBTでは、エミッタ・ゲート領域とコレクタ領域が同一平面状に形成されるために、実質的に通電できる面積が減少し、素子面積あたりの電流容量が小さくなる。また、横型IGBTでは、素子の横方向の電流成分が大きいため、ラッチアップが発生しやすく、素子の安定動作領域が狭いという問題がある。この問題を考慮し、単位面積あたりの電流容量を増大させ、かつ安全動作領域の広い横型IGBTが開発されている。これに関して、発明者は以前横型IGBTの高出力化の発明を特開P2008-270377号公報〔特許文献1〕において出願している。

10

【0003】

〔特許文献1〕の横型IGBTは図2で示すような構成を有している。図2において、n型半導体基板101の表面層に選択的にpベース領域102が形成され、そのpベース領域102の表面層の一部に二つのnエミッタ領域104が形成され、その二つのnエミッタ領域104の間に一部nエミッタ領域104と重複するようにpコンタクト領域103が形成されている。pベース領域102の形成されていないn型半導体基板101の表面露出部に選択的にnバッファ領域109が形成され、そのnバッファ領域109の表面層にpコレクタ領域110が形成されている。そして、pベース領域102の表面層のチャネル領域114の表面上にゲート酸化膜105を介してG端子（ゲート端子）に接続されるゲート電極106が設けられている。また、nエミッタ領域104とpコンタクト領域103の表面に共通に接触するエミッタ電極107が、pコレクタ領域110の表面上にはコレクタ電極111が設けられ、それぞれE端子（エミッタ端子）、C端子（コレクタ端子）に接続される。この構造は、左側のa-a'対称面より折り返した横型IGBTの右半部分に相当する。図2の構造は、n型半導体基板101より高濃度のn層118を素子中央部のpベース領域を覆うように形成することを特徴としている。〔特許文献1〕の発明のIGBTでは、前記の追加したエミッタ領域を覆う高濃度の第一導電型層118と埋め込み酸化膜116との間のシリコン層が低抵抗化されることにより、コレクタ領域より離れたエミッタ・ゲート領域にも電圧降下が増大することなく電流が流れることが可能となるため、従来構造と比較し、電流密度が向上する。但し、図2に示す構造のIGBTでは、素子中央部のpベース領域を覆う高濃度n層118のn型不純物の濃度が一定濃度を超えると耐圧が急低下するため、高濃度化による電流密度の向上には限界があった。尚、発明者はこの課題に対する一つの解決手段として、pベース領域102間にあるゲート電極の幅とゲート電極間距離を短くすることでpベース領域102を囲むn領域の体積を減らし、耐圧が急低下する高濃度n層118のn型不純物の濃度を向上させた横型IGBTの高出力化の発明を特願2008-161542号公報〔特許文献2〕において出願している。

20

30

40

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特開2008-270377号公報

【特許文献2】特願2008-161542号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

しかし、図2に示す構造のIGBTでは、素子中央部のpベース領域を覆うように形成した高濃度n層118のn型不純物の濃度が一定濃度を超えると耐圧が急低下するため、

50

高濃度化による電流密度の向上には限界があった。

【課題を解決するための手段】

【0006】

上記課題を解決するために、本発明は第一導電型の半導体基板の一方の主表面の一部に設けた酸化膜と、前記第一導電型の半導体基板に設けた酸化膜溝で囲むことで絶縁分離した領域の表面層に選択的に形成された第一導電型エミッタ領域を含む第二導電型ベース領域と、前記第一導電型半導体基板と第一導電型エミッタ領域との間の第二導電型ベース領域上に形成されたゲート電極と、第二導電型コレクタ領域とを備え、該第二導電型コレクタ領域を挟む前記第一導電型エミッタ領域に2つ以上の第二導電型領域が存在し、前記第二導電型コレクタ領域は酸化膜溝に囲まれた領域の中央部に配置し、前記第一導電型エミッタ領域は前記酸化膜溝側に配置した構成を備える半導体装置において、前記第二導電型ベース領域間および前記第二導電型ベース領域の下部に前記第一導電型半導体基板よりも高濃度の前記第一導電型領域を備え、かつ前記コレクタ側のゲート電極より短い前記酸化膜溝側のゲート電極を備えたことを特徴とするものである。

10

【0007】

更に、本発明の半導体装置は、前記第二導電型ベース領域間および前記第二導電型ベース領域の下部に存在する前記第一導電型半導体基板よりも高濃度の前記第一導電型領域は前記酸化膜溝側には接していないことを特徴とするものである。

【0008】

更に、本発明の半導体装置は、前記第二導電型ベース領域間および前記第二導電型ベース領域の下部に存在する前記第一導電型半導体基板よりも高濃度の前記第一導電型領域は、前記酸化膜溝側のゲート電極の下部には存在しないことを特徴とするものである。

20

【0009】

更に、本発明の半導体装置は、前記コレクタから領域を囲む酸化膜溝の間のチャネル数が3であることを特徴とするものである。

【0010】

更に、本発明は前述の半導体装置を備えたことを特徴とするプラズマディスプレイ駆動用半導体集積回路装置にある。

【0011】

更に、本発明は前述のプラズマディスプレイ駆動用半導体集積回路装置を備えたことを特徴とするプラズマディスプレイ装置にある。

30

【0012】

また、上記課題を解決するために、本発明は第一導電型の半導体基板の一方の主表面の一部に設けた酸化膜と、前記第一導電型の半導体基板に設けた酸化膜溝で囲むことで絶縁分離した領域の表面層に選択的に形成された第一導電型エミッタ領域を含む第二導電型ベース領域と、前記第一導電型半導体基板と第一導電型エミッタ領域との間の第二導電型ベース領域上に形成されたゲート電極と、第二導電型コレクタ領域とを備え、該第二導電型コレクタ領域を挟む前記第一導電型エミッタ領域に2つ以上の第二導電型領域が存在し、前記第二導電型コレクタ領域は酸化膜溝に囲まれた領域の中央部に配置し、前記第一導電型エミッタ領域は前記酸化膜溝側に配置した構成を備える半導体装置において、前記第二導電型ベース領域間および前記第二導電型ベース領域の下部にのみ前記第一導電型半導体基板よりも高濃度の前記第一導電型領域を備えたことを特徴とするものである。

40

【0013】

更に、本発明の半導体装置は、前記コレクタ側のゲート電極より短い前記酸化膜溝側のゲート電極を備えたことを特徴とするものである。

【0014】

更に、本発明の半導体装置は、前記第二導電型ベース領域間および前記第二導電型ベース領域の下部に存在する前記第一導電型半導体基板よりも高濃度の前記第一導電型領域は、前記酸化膜溝側のゲート電極の下部には存在しないことを特徴とするものである。

【0015】

50

更に、本発明の半導体装置は、前記コレクタから領域を囲む酸化膜溝の間のチャンネル数が3であることを特徴とするものである。

【0016】

更に、本発明は前述の半導体装置を備えたことを特徴とするプラズマディスプレイ駆動用半導体集積回路装置にある。

【0017】

更に、本発明は前述のプラズマディスプレイ駆動用半導体集積回路装置を備えたことを特徴とするプラズマディスプレイ装置にある。

【0018】

本発明によれば、酸化膜溝側と酸化膜溝側のpベース領域の間には高濃度n層が無い
ため、コレクタに電圧を加えていくと、従来構造の図2の構造のIGBTと比較して、低い
コレクタ電圧でpベース領域から発生した空乏層が埋め込み酸化膜表面の空乏層と接触す
る。前記の接触後では、コレクタ電圧増加に対して、その大部分はエミッタとコレクタの
ドリフト領域が分担するため、pベース領域およびそれを囲むn領域の電界の増加を小さ
くすることができる。

10

【0019】

本発明の構成によれば、耐圧を保持した高濃度n層のn型不純物濃度を高濃度にするこ
とを図り、それにより出力電流密度を向上させることができる。加えて、酸化膜溝側から
pベース領域まで寸法を短くすることができることから、素子面積を小型にすることを可
能にしている。

20

【発明の効果】

【0020】

本発明によれば、横型IGBTの電流密度が向上し、かつ小型化を図ることにより、高
耐圧・大電流を必要とするプラズマディスプレイ駆動用の半導体装置、を、より小さなチ
ップサイズで構成することを実現し、更には、それを用いたプラズマディスプレイ駆動用
半導体集積回路装置、及びプラズマディスプレイ装置を小型化を図ることができる。

【図面の簡単な説明】

【0021】

【図1】本発明による半導体装置の第1の実施形態を示す断面構造図である。

【図2】従来技術による半導体装置の断面構造図である。

30

【図3】本発明による半導体装置の断面構造とゲート電極が一体になった場合の電極形状
を示した図である。

【図4】従来技術による半導体装置の断面構造でコレクタに正電位を印加した場合のn領
域の空乏層を模式的に示した図である。

【図5】本発明による半導体装置の断面構造でコレクタに正電位を印加した場合のn領
域の空乏層を模式的に示した図である。

【図6】高濃度n層に注入されるドーズ量に対して耐圧とリニア領域の出力電流量の関係
を示した図である。

【図7】本発明による半導体装置を用いたプラズマディスプレイ駆動用半導体集積回路装
置の出力段回路の構成例である。

40

【図8】本発明による半導体装置を用いたプラズマディスプレイ駆動用半導体集積回路装
置の構成例である。

【図9】本発明による半導体装置を用いたプラズマディスプレイ駆動用半導体集積回路装
置を用いたプラズマディスプレイ装置の構成例である。

【発明を実施するための形態】

【0022】

以下、本発明の実施の形態を添付の図面に基づいて詳細に説明する。

【実施例1】

【0023】

図1は本発明のIGBTの実施形態の一つを示す部分断面構造図である。図1のa-a

50

’は対称面であり、図1はIGBTの左半面を示している。図1は耐圧200VクラスのIGBTで以下、その構造について説明する。

【0024】

図1において、n型半導体基板101の主表面の一部に設けた分離酸化膜113と酸化膜溝130で囲むことで絶縁分離した領域の表面層の一部に選択的に2つ以上のpベース領域102が形成されている。そのpベース領域102の表面層の一部にnエミッタ領域104が形成され、そのnエミッタ領域104の間にpコンタクト領域103が形成されている。また、pベース領域102の形成されていないn型基板1の表面露出部に選択的にnバッファ領域109が形成され、そのnバッファ領域109の表面層にpコレクタ領域110が形成されている。そして、pベース領域102の表面層のチャンネル領域114の表面上にゲート酸化膜105を介してG端子に接続されるゲート電極106が設けられている。また、nエミッタ領域104とpコンタクト領域103の表面に共通に接触するエミッタ電極107が設けられ、pコレクタ領域110の表面上にはコレクタ電極111が設けられ、それぞれE端子、C端子に接続される。また、n型半導体基板101と比較して高濃度なn層118をpベース領域102の間とコレクタ側のpベース領域102の下方に形成している。また、前記2つ以上のpベース領域102を酸化膜溝130側に配置し、前記nバッファ領域109および前記pコレクタ領域110を酸化膜溝130に囲まれた領域の中央に配置した構造を示している。また、図1の構造ではpベース領域102と酸化膜溝130の間に分離酸化膜113を有している。尚、この分離酸化膜113とゲート電極106cは、酸化膜溝130側のpベース領域102周辺の電界を緩和する役目を持っている。また、酸化膜溝130側のゲート電極106c長L2はコレクタ側のゲート電極106a長L1より短い構造になっている。

【0025】

次に、本発明において耐圧を確保したまま、高濃度n層118の高濃度化が可能になる理由を説明する。図4は図2の従来構造に対して、コレクタに比較的低い正電圧を印加した場合のpベース領域102を囲むn領域に広がる空乏層131を示した模式図である。図4の状態からコレクタ電圧を増加させるとpベース領域102側から空乏層が埋め込み酸化膜側に広がり、埋め込み酸化膜表面の空乏層と接触すると、それ以降のコレクタ電圧上昇分はpベース領域102とコレクタ側p領域110の間にあるn型シリコン領域で大部分を分担することになる。pベース領域102およびそれを囲むn領域の電界増加が小さいため、pベース領域102およびそれを囲むn領域で耐圧は決まらず、nバッファ領域周りの強電界によりアバランシェが起きる電圧で耐圧が決まる。それに対して、高濃度n層118の濃度を増加させると空乏層131の拡がり方が抑制され、前述の埋め込み酸化膜表面の空乏層と接触前にpベース領域102とn型半導体基板101との境界付近での強電界により比較的低いコレクタ電圧でアバランシェしてしまうことが、高濃度n層118の濃度増加に限界がある理由であった。前記の課題に対して、図5を用いて図1の本発明が耐圧低下を抑制できる理由を説明する。図5は図1の構造におけるコレクタに比較的低い正電圧を印加した場合のn領域に広がる空乏層131を示した模式図である。図1の構造では高濃度n層118はpベース領域102間のn領域とコレクタ側のpベース領域102下に形成されている。また、後述の理由によりゲート電極106cをゲート電極106aより短くし、それによりpベース領域102と酸化膜溝130の距離L3を短くしている。図1の構造でコレクタに電圧を印加すると、高濃度n層118がないことと、pベース領域102と酸化膜溝130間のスペースが狭いことから、図5に示すようにpベース領域102から酸化膜溝130の方へ広がった空乏層が、図4の構造より低いコレクタ電圧で酸化膜表面の空乏層と繋がる。次に、ゲート電極106c長L2の短縮およびpベース領域102と酸化膜溝130の間距離L3の短縮について説明する。図2の従来構造では、コレクタから遠いチャンネルは電界が弱いために、他のチャンネルに比べて出力電流の寄与分が小さい。図1のpベース領域102を酸化膜溝130側に配置した構造でも同様であり、本構造では酸化膜溝130に最も近いゲート電極下に形成されるチャンネルからの出力電流の寄与は最も小さい。その一方で、前記の酸化膜溝130に最も近いゲート電

10

20

30

40

50

極下に形成されるチャネルを他のチャネルと同様に動作させるためにはゲート電極106cをコレクタ側のゲート電極106aと同様にする必要がある。しかし、ゲート電極106c下をチャネルとして機能させない場合、前述のpベース領域102と酸化膜溝130間のスペースに高濃度n層118は不要であり、pベース領域102から酸化膜溝130の方へ空乏層が広がり易くさせて、結果として高濃度n層118の高濃度化を可能する利点がある。また、ゲート電極106cの役目が電界緩和のみとなることで、ゲート電極106a長さL1に比べてゲート電極106c長L2を短くすることができ、pベース領域102と酸化膜溝130間の距離L3を合わせて短くすることで、より低電圧で空乏層をpベース領域102から酸化膜溝130まで伸ばすことができる。加えて、pベース領域102と酸化膜溝130の距離L3の縮小は素子面積を削減にも寄与することができる。さらに、pベース領域102と酸化膜溝130間の短縮について説明する。図2の構造ではコレクタに電圧を印加した場合、コレクタと酸化膜溝間に電圧の大部分が印加されるため、図2のコレクタと酸化膜溝間距離L5を短くするとそこで耐圧が低下することになるが、図1の構造ではpベース領域2と酸化膜溝130間に加えられる電圧は図2のコレクタと酸化膜溝間の電圧と比較して小さいために、pベース領域102と酸化膜溝130間を短くすることができる。但し、pベース領域102とn型半導体基板101との境界付近の電界増加により耐圧が低下を防ぐために、電界緩和させるゲート電極106cは必要であり、その場合薄いゲート酸化膜105上から厚い酸化膜113へ伸びたゲート電極形状が望ましい。次に、図6を用いて、本発明のIGBTの出力電流性能向上について説明する。図6は前述の内容を高濃度n層118に注入されるドーズ量に対して耐圧とリニア領域の出力電流量の関係を示した図である。構造Aは図1の本発明構造、構造Bは図2でチャネル数を構造Aと同じく3にした場合である。図6より、構造Aは前述の低コレクタ電圧でpベース領域102側から空乏層を埋め込み酸化膜表面の空乏層と接触させた結果、耐圧を安定的に確保できているn型不純物量が構造Aは構造Bより多く、そのため耐圧が確保できる範囲で高濃度n層118の濃度を増加させ、出力電流を大きくできることが判る。この横型IGBTの出力電流密度が向上することにより、高耐圧・大電流を必要とするプラズマディスプレイ駆動用の半導体集積回路を、より小さなチップサイズで構成することが実現できる。

【0026】

図3は図1の断面構造にゲート電極が一体になった場合の電極形状を示した図である。図1ではゲート電極を106a、106b、106cと分けて示したが、図3では図に示すように一体構造にしている。

【0027】

この場合、図3に示すように、ゲート電極の形状は酸化膜溝130側のゲート電極長L2がコレクタ側のゲート電極長L1より短い非対称な形状になることが特徴である。

【0028】

また、前述において、pベース領域102と酸化膜溝130間の短縮による素子面積の削減を説明した。本発明では高濃度n層118による出力電流向上が前提であるため、酸化膜溝130側に形成するpベース領域102を2つ以上としているが、本発明ではpベース領域102を3つ以上にするとpベース領域102が並ぶエミッタ領域の面積が大きくなり、pベース領域102と酸化膜溝130間の短縮による面積の削減率が低下してしまう。そのため、素子面積を効率的に縮小するためには、酸化膜溝130側に形成するpベース領域102を2つとして、酸化膜溝130側に最も近いゲート電極下には前述までの理由からチャネルを形成せず、チャネル領域114の数を3とした構成を示したものである。

【0029】

図7は、本発明の横型IGBTを適用したプラズマディスプレイ駆動用半導体集積回路装置の出力段回路の構成例を示したものである。出力段回路122は電源VHとGNDの間に本発明のIGBT119、120をトータムポール接続した構成で、IGBT119と120の接続点を出力端子HVOとしている。IGBT119、120は出力段制御

回路 1 2 1 によりオン，オフ制御され、出力端子 H V O を V H，G N D の電圧レベル、またはハイインピーダンス状態とする。

【0 0 3 0】

図 8 は、本発明の横型 I G B T を適用したプラズマディスプレイ駆動用半導体集積回路装置の構成例を示したものである。プラズマディスプレイ駆動用半導体集積回路装置 1 2 7 は、シフトレジスタ回路 1 2 3，ラッチ回路 1 2 4，セクタ回路 1 2 5，出力段回路 1 2 2 から構成される。シフトレジスタ回路では、端子 D A T A より入力された制御信号を端子 C L K に入力されたクロック信号に同期させてシフトする。また、セクタに接続される端子 O C 1，O C 2 の組み合わせにより、全出力端子を V H レベル，G N D 電圧レベル，ハイインピーダンス状態，ラッチからのデータ出力状態とする。

10

【0 0 3 1】

図 9 は本発明による半導体装置を用いたプラズマディスプレイ駆動用半導体集積回路装置を用いたプラズマディスプレイ装置の構成例である。図 8 に示すように回路構成することによってプラズマディスプレイ装置の発光部を制御できる。本発明の半導体集積回路装置によってプラズマディスプレイ装置のコスト削減が可能になる。

【産業上の利用可能性】

【0 0 3 2】

本発明は高耐圧・大電流を必要とする半導体装置、それを用いたプラズマディスプレイ駆動用半導体集積回路装置、及びプラズマディスプレイ装置に適用することが可能である。

20

【符号の説明】

【0 0 3 3】

- 1 0 1 n 型半導体基板
- 1 0 2 p ベース領域
- 1 0 3 p コンタクト領域
- 1 0 4 n エミッタ領域
- 1 0 5 ゲート酸化膜
- 1 0 6 a，1 0 6 b，1 0 6 c ゲート電極
- 1 0 7 エミッタ電極
- 1 0 8 エミッタ・ゲート領域
- 1 0 9 n バッファ領域
- 1 1 0 p コレクタ領域
- 1 1 1 コレクタ電極
- 1 1 2 コレクタ領域
- 1 1 3 分離酸化膜
- 1 1 4 チャネル領域
- 1 1 6 埋め込み酸化膜
- 1 1 7 S O I 基板の支持基板
- 1 1 9，1 2 0 I G B T
- 1 2 1 出力段制御回路
- 1 2 2 出力段回路
- 1 2 3 シフトレジスタ回路
- 1 2 4 ラッチ回路
- 1 2 5 セクタ回路
- 1 2 6 プラズマディスプレイ駆動用半導体集積回路
- 1 3 0 酸化膜溝
- 1 3 1 空乏層

30

40

【図 3】

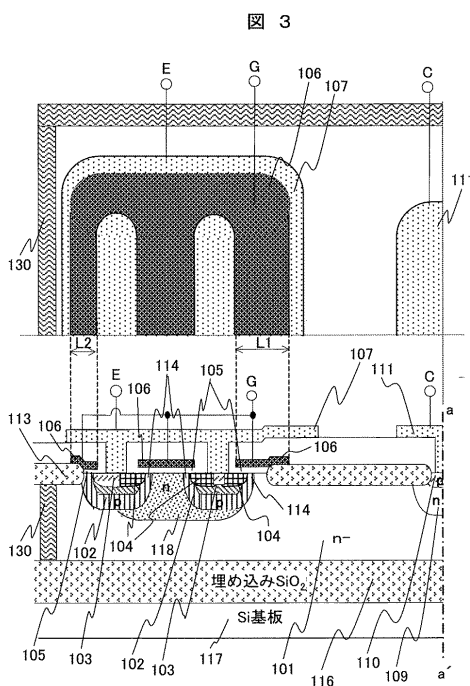
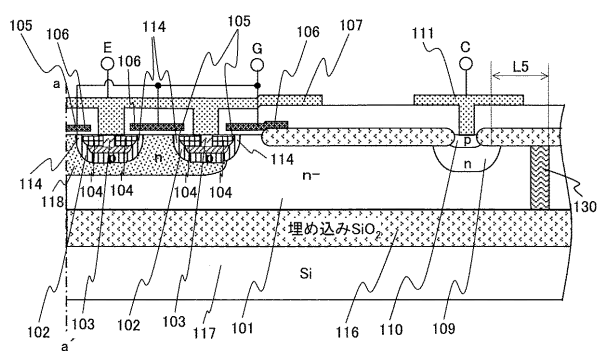


图 2



【図 6】

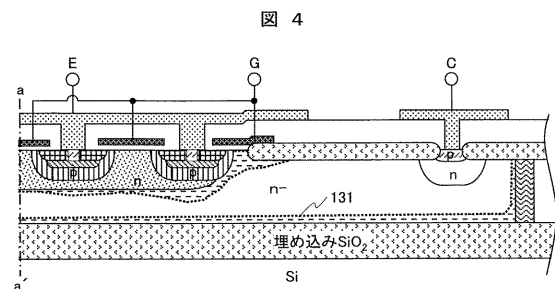


图 6

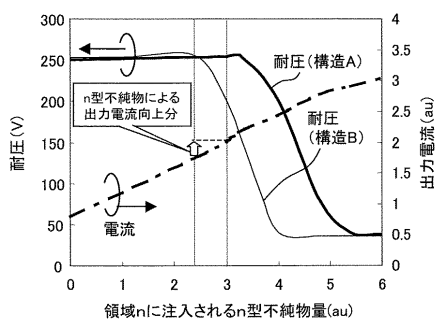
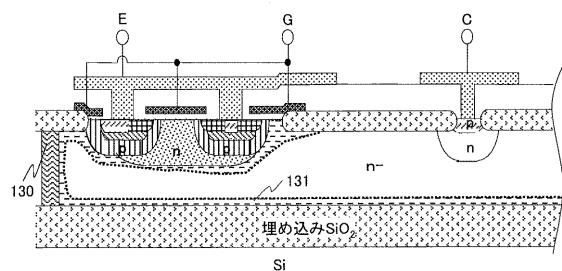
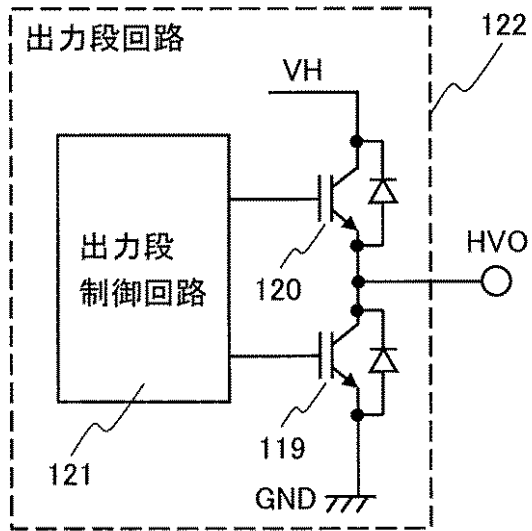


图 5



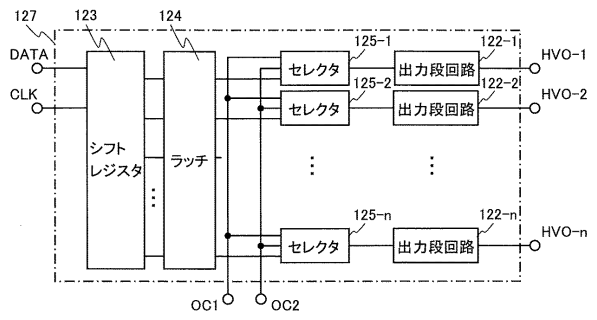
【図 7】

図 7



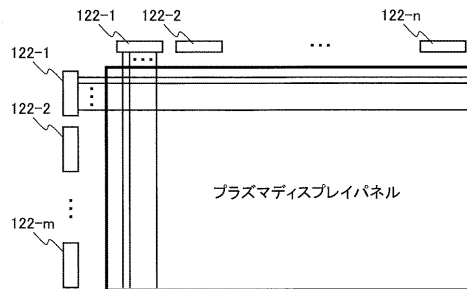
【図 8】

図 8



【図 9】

図 9



フロントページの続き

(72)発明者 原 賢志

茨城県日立市大みか町七丁目1番1号
所内

株式会社 日立製作所 日立研究

審査官 綿引 隆

(56)参考文献 特開2008-270377 (JP, A)

特開2005-019505 (JP, A)

特開平09-120995 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H01L 21/336

H01L 29/78

H01L 29/786