

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2014 年 5 月 1 日 (01.05.2014)



(10) 国际公布号
WO 2014/063386 A1

- (51) 国际专利分类号:
G09G 3/36 (2006.01) *G02F 1/1362* (2006.01)
G02F 1/1368 (2006.01)
- (21) 国际申请号: PCT/CN2012/084107
- (22) 国际申请日: 2012 年 11 月 6 日 (06.11.2012)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201210404855.1 2012 年 10 月 22 日 (22.10.2012) CN
- (71) 申请人 (对除美国外的所有指定国): **深圳市华星光电技术有限公司 (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.)**
[CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。
- (72) 发明人: 及
- (71) 申请人 (仅对美国): **陈胤宏 (CHEN, Yinhung)**
[CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。**田夏 (TIAN, Xia)**
[CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。**贾沛 (JIA, Pei)**

[CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

(74) 代理人: **深圳市德力知识产权代理事务所 (COMIPS INTELLECTUAL PROPERTY OFFICE)**; 中国广东省深圳市深南中路新闻大厦 1 号楼 3 楼 307 室, Guangdong 518027 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO,

[见续页]

(54) Title: DRIVING CIRCUIT OF LIQUID CRYSTAL PANEL

(54) 发明名称: 液晶面板的驱动电路

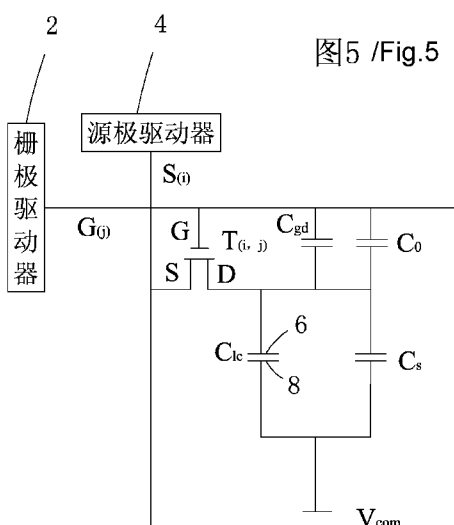


图5 /Fig.5

(57) Abstract: A driving circuit of a liquid crystal panel, comprising: a gate electrode driver (2), a source electrode driver (4), multiple gate lines (G(j)), and multiple data lines (S(j)). The multiple gate lines (G(j)) and the multiple data lines (S(j)) define multiple pixel units. Each pixel unit comprises: a thin-film transistor (T(i and j)), a common electrode (8), a pixel electrode (6), and a correction capacitor (C₀). The thin-film transistor (T(i and j)) is electrically connected respectively to the gate electrode driver (2) and to the source electrode driver (4) via the gate lines (G(j)) and the data lines (S(j)). The common electrode (8) and the pixel electrode (6) form a liquid crystal capacitor (C_{lc}). The thin-film transistor (T(i and j)) comprises a gate electrode (G) and a drain electrode (D). The correction capacitor (C₀) is electrically connected between the gate electrode (G) and the drain electrode (D), and corrects a parasitic capacitance (C_{gd}) formed due to structural characteristics of the gate electrode (G) and of the drain electrode (D). By arranging the correction capacitor (C₀) to reduce the impact that the parasitic capacitance (C_{gd}) has on the thin-film transistor (T(i and j)), control precision of the thin-film transistor (T(i and j)) is increased, and changes in transmittance and abnormalities in contrast generated due to abnormal deflection of liquid crystal molecules are prevented.

(57) 摘要:

[见续页]

- 2 Gate electrode driver
4 Source electrode driver



RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, **本国际公布:**

CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG)。

— 包括国际检索报告(条约第 21 条(3))。

一种液晶面板的驱动电路，包括：栅极驱动器（2）、源极驱动器（4）、多条选通线 $G(j)$ 以及多条数据线 $S(j)$ 。该多条选通线 $G(j)$ 和多条数据线 $S(j)$ 界定多个像素单元，每个像素单元包括：薄膜晶体管 $T(i, j)$ 、公共电极（8）、像素电极（6）及修正电容（ C_0 ）。该薄膜晶体管 $T(i, j)$ 通过选通线 $G(j)$ 及数据线 $S(j)$ 分别与栅极驱动器（2）及源极驱动器（4）电性连接，该公共电极（8）与像素电极（6）形成液晶电容（ C_{lc} ）。该薄膜晶体管 $T(i, j)$ 包括栅极（G）及漏极（D），该修正电容（ C_0 ）电性连接于栅极（G）与漏极（D）之间，对栅极（G）与漏极（D）因结构特性形成的寄生电容（ C_{gd} ）进行修正。通过设置修正电容（ C_0 ）来减少寄生电容（ C_{gd} ）对薄膜晶体管 $T(i, j)$ 的影响，提高薄膜晶体管 $T(i, j)$ 的控制精度，避免液晶分子异常偏转产生的透射率的改变和对比度的异常。

液晶面板的驱动电路

技术领域

本发明涉及一种液晶显示器领域，尤其涉及一种液晶面板的驱动电路。

背景技术

随着科学技术的发展以及人们生活质量的提高，液晶显示器在生活中已经随处可见，并且人们对液晶显示器的要求越来越高，开始追求大的显示画面、快的响应速度。但是随着液晶显示面板的增大布线的复杂度提高，而且随着 TFT (Thin Film Transistor、薄膜场效应晶体管) 基板驱动像素电极数量的增加线路延时以及因为 TFT 寄生电容的存在所带来的反馈电压对每个像素电极的影响使得精确控制像素电极的难度也跟着增加。

图 1 为基本的 TFT 阵列基板的电路驱动结构示意图，图中在整个 TFT 基板上分布着像素电极，每一个像素电极至少与一个薄膜晶体管的漏极 D 相连，每个薄膜晶体管的源极 S 至少连接一条数据线，数条数据线共同构成了数据总线结构；每一个薄膜晶体管的栅极 G 至少连接一条选通线，数条选通线共同构成了选通总线结构；数据总线和选通总线通过薄膜晶体管共同控制这些像素电极的数据写入，如图所示的基板上的第 i 列、第 j 行的像素电极 $P(i,j)$ 共同受到选通线 $G(j)$ 和数据线 $S(i)$ 的控制，当对该像素电极进行写操作时，选通线 $G(j)$ 处于高电平，保证薄膜晶体管 $T(i,j)$ 处于导通状态，此时通过数据线 $S(i)$ 上所加的驱动电压的大小使与像素电极 $P(i,j)$ 相对的附近的液晶分子按照预定的偏转方向偏转，从而实现图像的显示。这样的写操作同时也是按行进行的，当选通线 $G(j)$ 处于高电平时将对第 j 行的所有像素电极进行写操作。

然而随着矩阵分布的 TFT 基板中像素电极的行和列数量的增加，增长的选通线和数据线会带来驱动线路的延时；另一方面薄膜晶体管中的栅极 G 和漏极 D 之间寄生电容 C_{gd} 的存在将直接影响栅极电压 V_g 对薄膜晶体管的导通和截止的控制，特别是在离选通总线电路较远的末端的像素电极 $P(n, j)$ 附近，由于选通信号在之前所经过的 $n-1$ 个薄膜晶体管的寄生电容 C_{gd} 带来的负反馈电压的影响以及线路延时影响，此处不但响应时间较长，同时也存在选通电压因负反馈带来的衰减，有可能使得薄膜晶体管 $T(n, j)$ 不能导通，或者在施加使液晶分子偏转的源极驱动电压 $V_s(n, j)$ 的

固定时间内不能导通或者不能全部导通，这将会使得该像素电极上的液晶分子不偏转或者不能按照预定的方向偏转，因此会带来该区域附近的透射率的改变和对比度的变化，影响显示质量。

图 2 是每一个像素电极的驱动线路连接示意图，其中第 i 条数据线 $S(i)$ 与第 i 列第 j 行的薄膜晶体管 $T(i, j)$ 的源极 S 相连，第 j 条选通线 $G(j)$ 与第 i 列第 j 行的薄膜晶体管 $T(i, j)$ 的栅极 G 相连，第 i 列第 j 行的薄膜晶体管 $T(i, j)$ 的漏极 D 与第 i 列第 j 行的像素电极 $P(i, j)$ 相连。 C_{gd} 是栅极 G 和漏极 D 之间的寄生电容，该寄生电容 C_{gd} 是在薄膜晶体管结构特性所固有的。其中 C_{lc} 是处在 TFT 基板和 CF 基板之间的液晶电容， C_s 是处在 TFT 基板和 V_{com} 端之间的一个补偿电容，该补偿电容的存在是为了通过放电保证 C_{lc} 上电压降低时的补偿，以适当增大 C_{lc} 区域中的液晶分子的偏转方向保持时间。

图 3 是图 1 薄膜晶体管结构情况下驱动电压波形， $V_G(j)$ 为由选通总线在第 j 行输出理想波形， $V_g(N, j)$ 的波形是经过前边 $N-1$ 个薄膜晶体管的寄生电容 C_{gd} 以及线路延时的波形， V_{gh} 和 V_{gl} 分别是 $V_g(N, j)$ 的高电压和低电压，当电压大于薄膜晶体管的导通阈值电压 V_T 时薄膜晶体管导通，同时数据线 $S(N)$ 上的驱动电压 $V_s(N, j)$ 对该像素电极写操作，驱动该像素电极附近的液晶分子偏转。当栅极电压 $V_g(N, j)$ 大于薄膜晶体管的导通电压时，分别经过 $V_g(N, j)$ 上升沿对 C_{lc} 、 C_s 、 C_{gd} 充电，充电饱和，以及 $V_g(N, j)$ 下降沿 C_s 、 C_{gd} 的反向放电形成线性压降；特别是在 $V_g(N, j)$ 下降沿 C_s 、 C_{gd} 的反向放电过程中，会带来延时，从曲线上可以看出处于大于 V_T 电压的时间加长，也就是说本该截止的薄膜晶体管在寄生电容的影响下导通了。这样的影响在漏极 D 一端就表现为 $V_d(N, j)$ 的电压漂移，加大了液晶分子处于偏转状态的时间，表现为本该不偏转的液晶分子偏转了，带来对比度显示的异常。

发明内容

本发明的目的在于提供一种液晶面板的驱动电路，能够减小寄生电容带来的延时影响，提高大尺寸液晶显示器的质量。

为实现上述目的，本发明提供一种液晶面板的驱动电路，包括：栅极驱动器、源极驱动器、多条选通线及多条数据线，该多条选通线和数据线界定多个像素单元，每一像素单元包括一薄膜晶体管、一公共电极、一与薄膜晶体管电性连接的像素电极、及一修正电容，所述薄膜晶体管通过选通线及数据线分别与栅极驱动器及源极驱动器电性连接，所述公共电极与

像素电极形成一液晶电容，所述薄膜晶体管包括一栅极及一漏极，所述修正电容电性连接于栅极与漏极之间，对栅极与漏极因结构特性形成的寄生电容进行修正。

5 所述薄膜晶体管还包括一源极，该源极通过数据线电性连接至源极驱动器。

所述薄膜晶体管的栅极通过选通线电性连接至栅极驱动源，所述薄膜晶体管的漏极与像素电极电性连接。

所述修正电容一端连接至薄膜晶体管的栅极，另一端连接至像素电极。

10 所述修正电容为一稳压电容，其容值小于栅极与漏极因结构特性产生的寄生电容的容值。

所述修正电容的额定电压小于所述栅极与漏极因结构特性产生的寄生电容的额定电压。

所述修正电容耐压能力强。

15 还包括一存储电容，所述存储电容与所述液晶电容并联连接。

本发明还提供一种液晶面板的驱动电路，包括：栅极驱动器、源极驱动器、多条选通线及多条数据线，该多条选通线和数据线界定多个像素单元，每一像素单元包括一薄膜晶体管、一公共电极、一与薄膜晶体管电性连接的像素电极、及一修正电容，所述薄膜晶体管通过选通线及数据线分别
20 与栅极驱动器及源极驱动器电性连接，所述公共电极与像素电极形成一液晶电容，所述薄膜晶体管包括一栅极及一漏极，所述修正电容电性连接于栅极与漏极之间，对栅极与漏极因结构特性形成的寄生电容进行修正；

其中，所述薄膜晶体管还包括一源极，该源极通过数据线电性连接至源极驱动器；

25 其中，所述薄膜晶体管的栅极通过选通线电性连接至栅极驱动源，所述薄膜晶体管的漏极与像素电极电性连接；

其中，所述修正电容一端连接至薄膜晶体管的栅极，另一端连接至像素电极；

30 其中，所述修正电容为一稳压电容，其容值小于栅极与漏极因结构特性产生的寄生电容的容值；

其中，所述修正电容的额定电压小于所述栅极与漏极因结构特性产生的寄生电容的额定电压；

其中，所述修正电容耐压能力强；

还包括一存储电容，所述存储电容并联连接于所述液晶电容。

本发明的有益效果：本发明液晶面板的驱动电路通过在薄膜晶体管的栅极与漏极之间并联一修正电容，对栅极与漏极产生的寄生电容的电压进行限制，从而减少寄生电容因放电带来的延长薄膜晶体管导通的时间，进而减小薄膜晶体管非导通状态下的异常导通的可能性，进一步提高薄膜晶体管控制的精度，避免了液晶分子异常偏转带来的透射率的改变和对比度异常的现象，提高大尺寸使用该电路的液晶显示器的质量。

为了能更进一步了解本发明的特征以及技术内容，请参阅以下有关本发明的详细说明与附图，然而附图仅提供参考与说明用，并非用来对本发明加以限制。

附图说明

下面结合附图，通过对本发明的具体实施方式详细描述，将使本发明的技术方案及其它有益效果显而易见。

附图中，

图 1 为现有 TFT 阵列基板的电路驱动结构示意图；

图 2 为现有 TFT 阵列基板中像素电极的驱动线路连接示意图；

图 3 为图 1 中 TFT 阵列基板的薄膜晶体管导通延时栅极驱动电压波形示意图；

图 4 为本发明中 TFT 阵列基板的电路驱动结构示意图；

图 5 为本发明液晶面板的驱动电路中像素单元的电路连接示意图；

图 6 为本发明液晶面板的驱动电路薄膜晶体管栅极驱动电压波形示意图。

具体实施方式

为更进一步阐述本发明所采取的技术手段及其效果，以下结合本发明的优选实施例及其附图进行详细描述。

请参阅图 4 至 6，本发明提供一种液晶面板的驱动电路，包括：栅极驱动器 2、源极驱动器 4、多条选通线 $G(j)$ 及多条数据线 $S(i)$ ，该多条选通线 $G(j)$ 和数据线 $S(i)$ 界定多个像素单元，每一像素单元包括一薄膜晶体管 $T(i, j)$ 、一公共电极 8、一与薄膜晶体管 $T(i, j)$ 电性连接的像素电极 6、及一修正电容 C_0 ，所述薄膜晶体管 $T(i, j)$ 通过选通线 $G(j)$ 及数据线 $S(i)$ 分别与栅极驱动器 2 及源极驱动器 4 电性连接，所述公共电极 8 与像素电极 6 形成一液晶电容 C_{lc} ，所述存储电容 C_s 与该液晶电容 C_{lc} 并联连接，所述薄膜晶体管 $T(i, j)$ 包括一栅极 G 及一漏极 D ，所述修正电容 C_0 电性连接

于栅极 G 与漏极 D 之间, 对栅极 G 与漏极 D 因结构特性形成的寄生电容 C_{gd} 进行修正。

所述多条数据线 $S(1), S(2) \dots S(i)$ 构成一数据总线结构 S, 所述多条选通线 $G(1), G(2) \dots G(j)$ 构成一选通总线结构 G, 所述数据总线结构 S 与所述选通总线结构 G 共同驱动所述像素电极 6。其中, 每条数据线 $S(i)$ 通过与一个所述薄膜晶体管 $T(i, j)$ 的源极 S 连接进而与每一个所述像素电极 6 连接; 每条选通线 $G(j)$ 通过与一个所述薄膜晶体管 $T(i, j)$ 的栅极 G 连接进而与每一个所述像素电极 6 连接。

所述薄膜晶体管 $T(i, j)$ 还包括一源极 S, 该源极 S 通过数据线 $S(i)$ 电性连接至源极驱动器 4。

本发明液晶面板的驱动电路还包括一存储电容 C_s , 该一存储电容 C_s 连接于液晶电容 C_{lc} 的两端, 对液晶电容 C_{lc} 进行电压补偿。

所述薄膜晶体管 $T(i, j)$ 的栅极 G 通过选通线 $G(j)$ 电性连接至栅极驱动源 2, 所述薄膜晶体管 $T(i, j)$ 的漏极 D 与像素电极 6 电性连接。所述修正电容 C_0 一端连接至薄膜晶体管 $T(i, j)$ 的栅极 G, 另一端连接至像素电极 6。

所述修正电容 C_0 为一种稳压电容, 其容值及额定电压小于栅极 G 与漏极 D 因结构特性产生的寄生电容 C_{gd} 的容值及额定电压, 且所述修正电容 C_0 耐压能力强。

由于所述修正电容 C_0 为一种稳压电容, 且其电容值小于所述薄膜晶体管 $T(i, j)$ 的栅极 G 与漏极 D 之间的寄生电容 C_{gd} , 所以当栅极电压 $V_g(i, j)$ 大于薄膜晶体管 $T(i, j)$ 导通电压 V_T 时, 分别经过栅极电压 $V_g(i, j)$ 上升沿对修正电容 C_0 、液晶电容 C_{lc} 、存储电容 C_s 及寄生电容 C_{gd} 充电, 充电饱和, 以及栅极电压 $V_g(i, j)$ 下降沿存储电容 C_s 、寄生电容 C_{gd} 的反向放电形成线性压降, 在对存储电容 C_s 、寄生电容 C_{gd} 充电过程中修正电容 C_0 先于寄生电容 C_{gd} 饱和, 且其上的电压值为 V_{C0} , V_{C0} 小于使寄生电容 C_{gd} 饱和时的电压 V_{Cgd} , 同时由于寄生电容 C_{gd} 与修正电容 C_0 是并联结构, 所以寄生电容 C_{gd} 上的实际电压 V'_{Cgd} 等于修正电容 C_0 上的电压 V_{C0} ; 在栅极电压 $V_g(i, j)$ 下降沿存储电容 C_s 、寄生电容 C_{gd} 的反向放电过程中, 与正向情况相同, 放电时间减小, 反向放电的反馈电压幅值较小, 带来的延时时间较短, 即 $\Delta T'_j < \Delta T_j$, 从图 5 中栅极驱动电压波形可以看出处于大于栅极 G 的阈值电压 V_T 值时的栅极电压 $V'_{g(j)}$ 单位时间变化量比起没有添加此修正电容 C_0 时的栅极电压 $V_{g(j)}$ 的单位时间内下降变化量要少, 也就是说本该截止的薄膜晶体 $T(i, j)$ 管在寄生电容 C_{gd} 的影响下导通的可

能性减小了。

综上所述，本发明提供一种液晶面板的驱动电路，通过在薄膜晶体管的栅极与漏极之间并联一修正电容，对栅极与漏极产生的寄生电容的电压进行限制，从而减少寄生电容因放电带来的延长薄膜晶体管导通的时间，
5 进而减小薄膜晶体管非导通状态下的异常导通的可能性，进一步提高薄膜晶体管控制的精度，避免了液晶分子异常偏转带来的透射率的改变和对比度异常的现象，提高大尺寸使用该电路的液晶显示器的质量。

以上所述，对于本领域的普通技术人员来说，可以根据本发明的技术方案和技术构思作出其他各种相应的改变和变形，而所有这些改变和变形
10 都应属于本发明权利要求的保护范围。

权 利 要 求

1、一种液晶面板的驱动电路，包括：栅极驱动器、源极驱动器、多条选通线及多条数据线，该多条选通线和数据线界定多个像素单元，每一像素单元包括一薄膜晶体管、一公共电极、一与薄膜晶体管电性连接的像素电极、及一修正电容，所述薄膜晶体管通过选通线及数据线分别与栅极驱动器及源极驱动器电性连接，所述公共电极与像素电极形成一液晶电容，所述薄膜晶体管包括一栅极及一漏极，所述修正电容电性连接于栅极与漏极之间，对栅极与漏极因结构特性形成的寄生电容进行修正。

2、如权利要求 1 所述的液晶面板的驱动电路，其中，所述薄膜晶体管还包括一源极，该源极通过数据线电性连接至源极驱动器。

3、如权利要求 2 所述的液晶面板的驱动电路，其中，所述薄膜晶体管的栅极通过选通线电性连接至栅极驱动源，所述薄膜晶体管的漏极与像素电极电性连接。

4、如权利要求 3 所述的液晶面板的驱动电路，其中，所述修正电容一端连接至薄膜晶体管的栅极，另一端连接至像素电极。

5、如权利要求 4 所述的液晶面板的驱动电路，其中，所述修正电容为一稳压电容，其容值小于栅极与漏极因结构特性产生的寄生电容的容值。

6、如权利要求 5 所述的液晶面板的驱动电路，其中，所述修正电容的额定电压小于所述栅极与漏极因结构特性产生的寄生电容的额定电压。

7、如权利要求 6 所述的液晶面板的驱动电路，其中，所述修正电容耐压能力强。

8、如权利要求 1 所述的液晶面板的驱动电路，还包括一存储电容，所述存储电容并联连接于所述液晶电容。

9、一种液晶面板的驱动电路，包括：栅极驱动器、源极驱动器、多条选通线及多条数据线，该多条选通线和数据线界定多个像素单元，每一像素单元包括一薄膜晶体管、一公共电极、一与薄膜晶体管电性连接的像素电极、及一修正电容，所述薄膜晶体管通过选通线及数据线分别与栅极驱动器及源极驱动器电性连接，所述公共电极与像素电极形成一液晶电容，所述薄膜晶体管包括一栅极及一漏极，所述修正电容电性连接于栅极与漏极之间，对栅极与漏极因结构特性形成的寄生电容进行修正；

其中，所述薄膜晶体管还包括一源极，该源极通过数据线电性连接至

源极驱动器;

其中,所述薄膜晶体管的栅极通过选通线电性连接至栅极驱动源,所述薄膜晶体管的漏极与像素电极电性连接;

5 其中,所述修正电容一端连接至薄膜晶体管的栅极,另一端连接至像素电极;

其中,所述修正电容为一稳压电容,其容值小于栅极与漏极因结构性产生的寄生电容的容值;

其中,所述修正电容的额定电压小于所述栅极与漏极因结构性产生的寄生电容的额定电压;

10 其中,所述修正电容耐压能力强;

还包括一存储电容,所述存储电容并联连接于所述液晶电容。

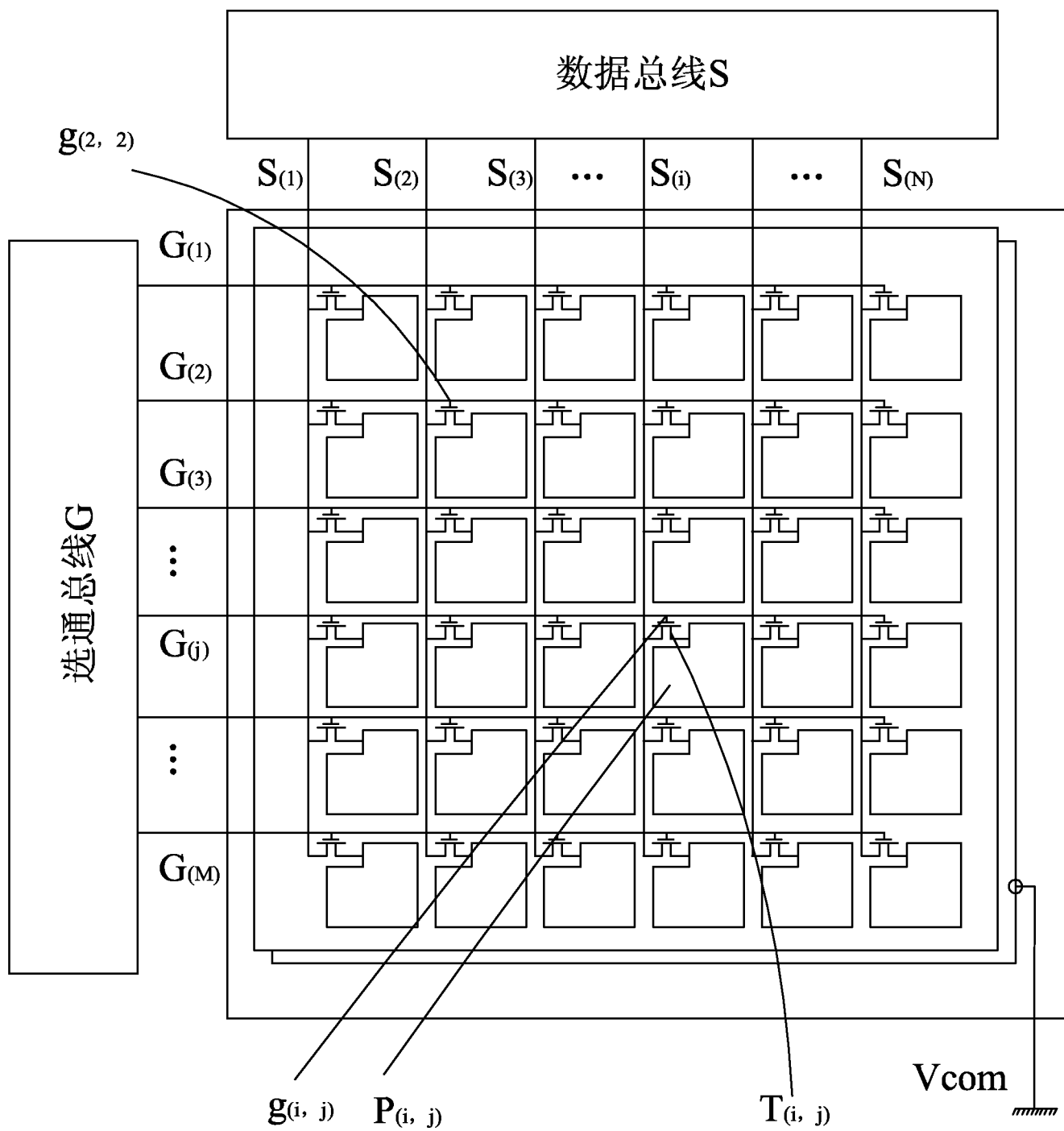


图1

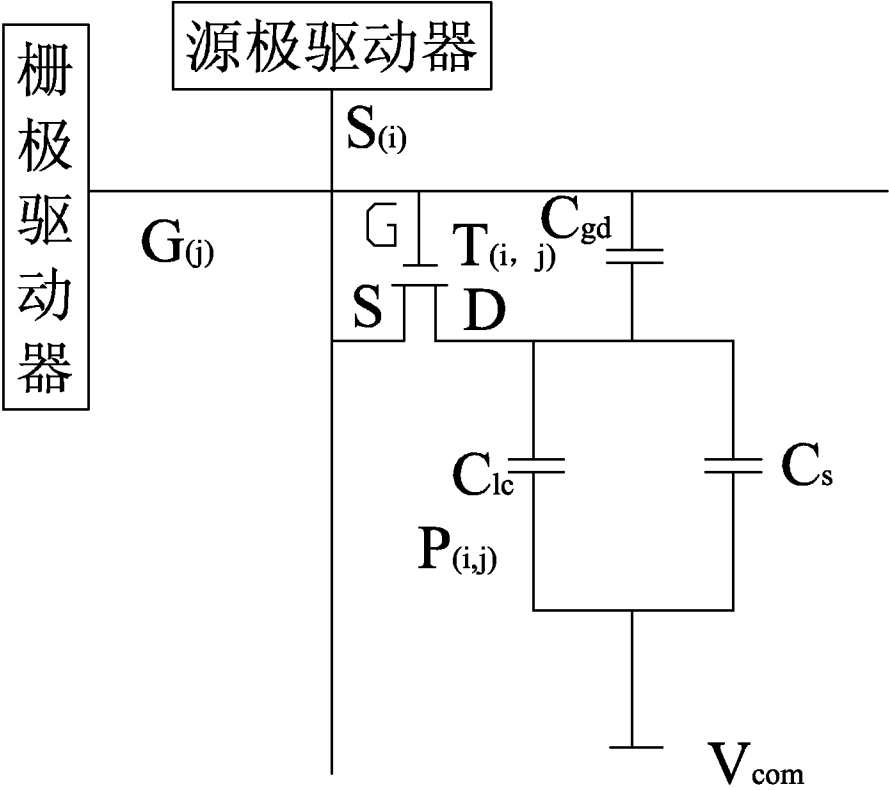


图2

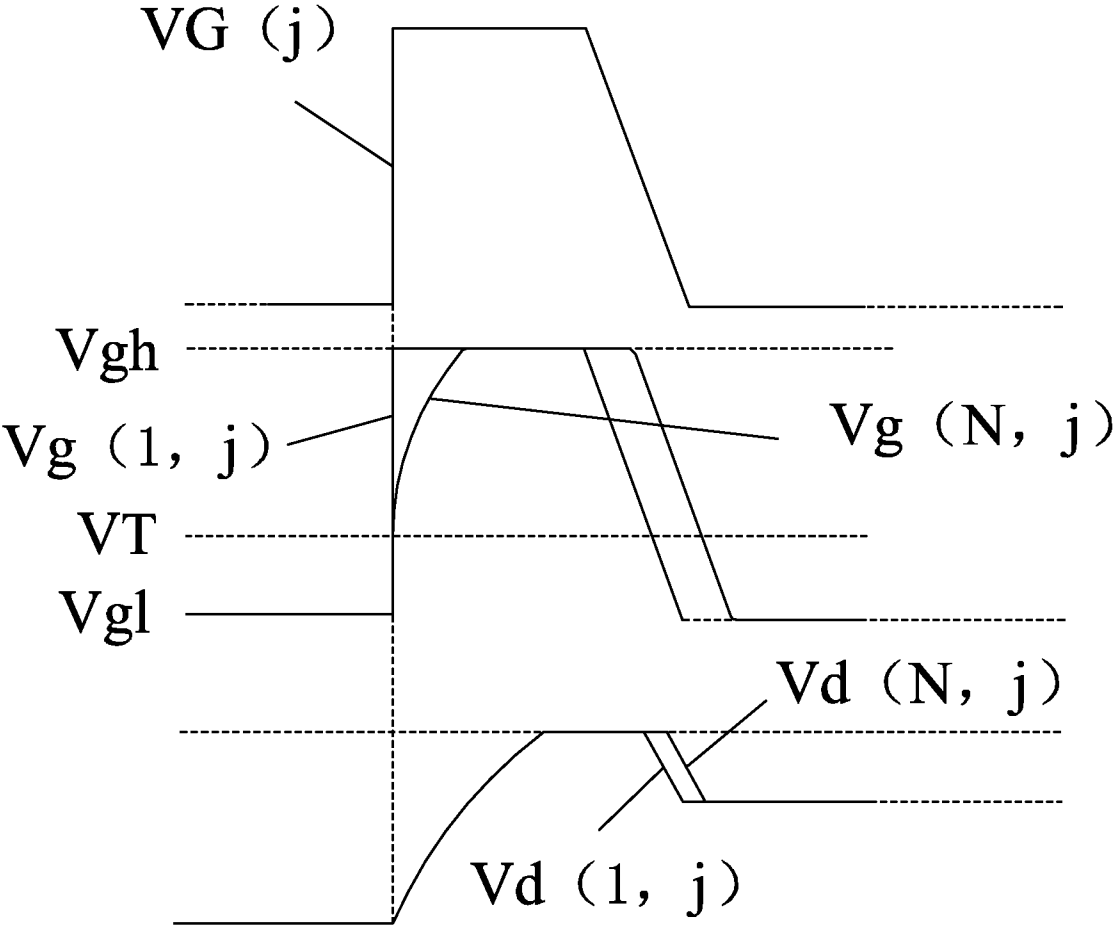


图3

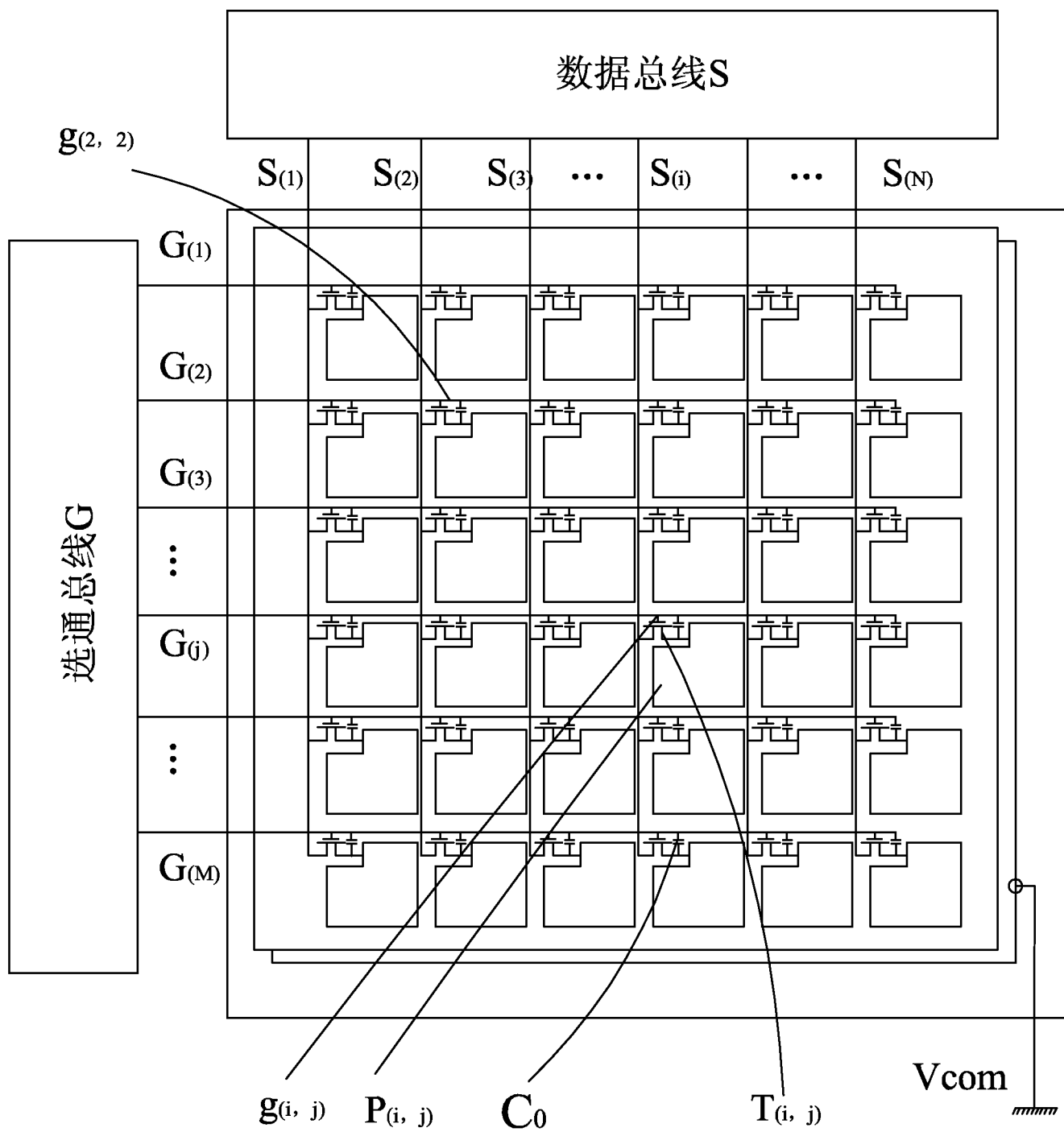


图4

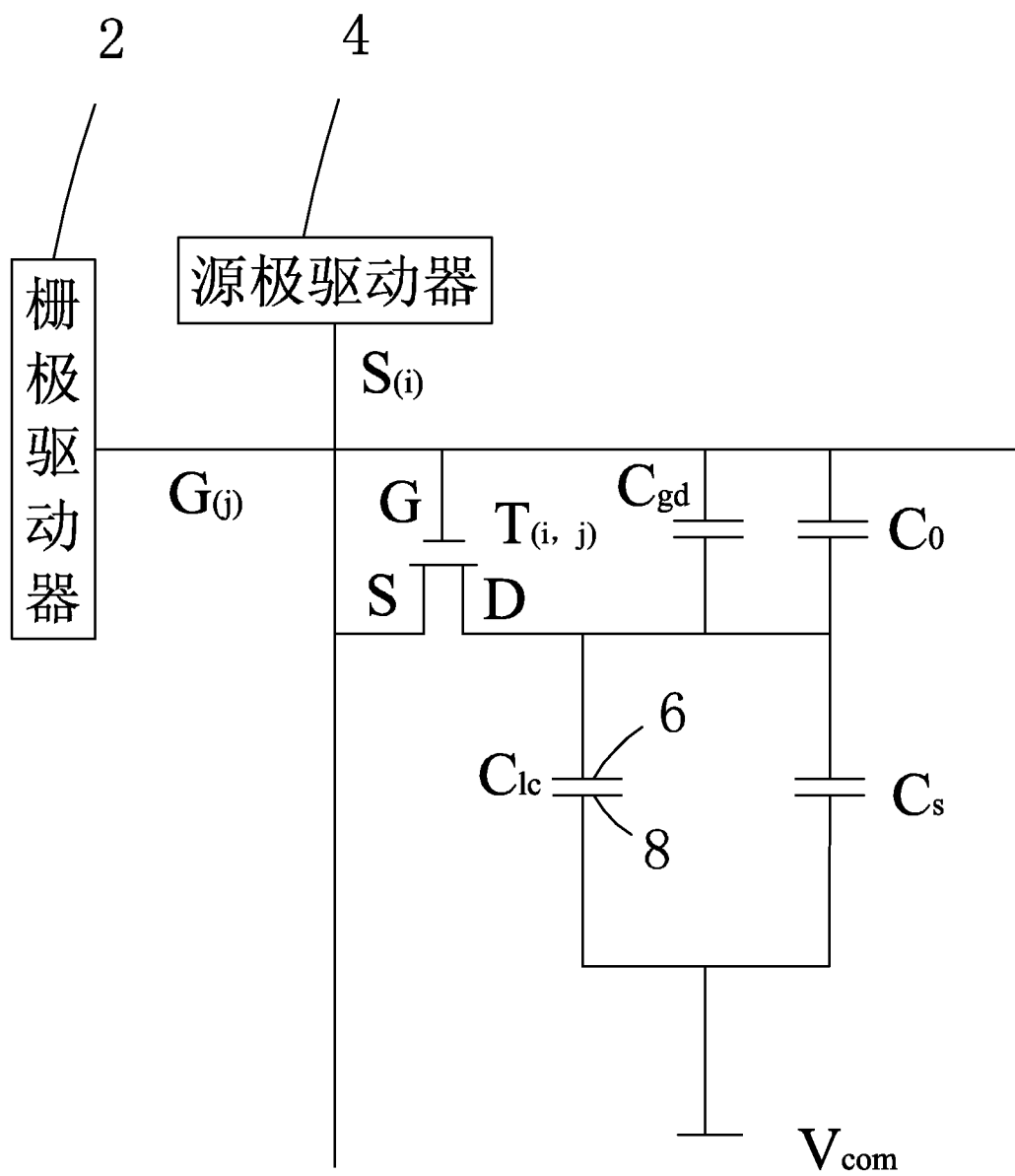


图5

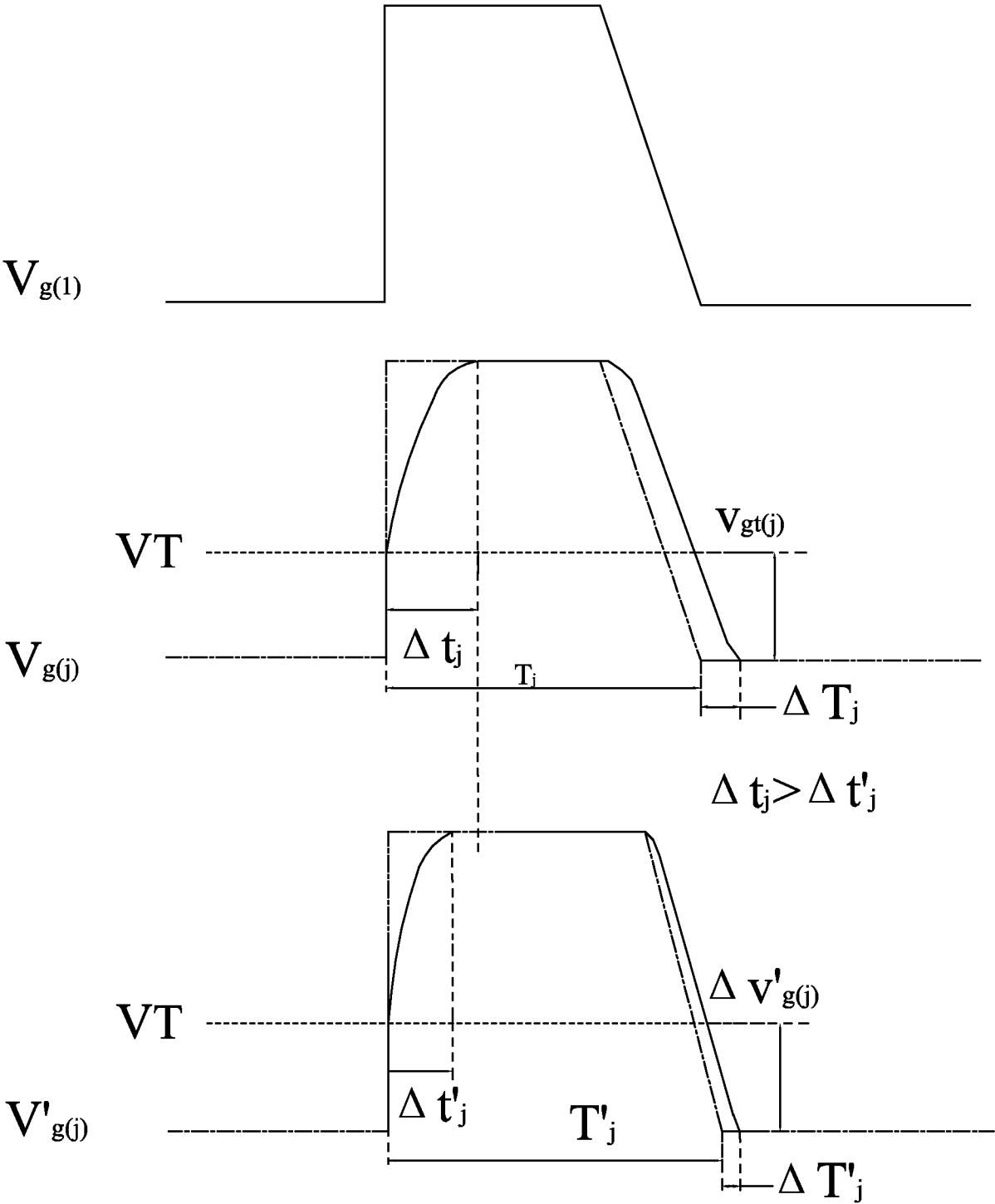


图6

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2012/084107

A. CLASSIFICATION OF SUBJECT MATTER

See the extra sheet

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC: G09G 3+; G02F 1/13+

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS, CNTXT, WPI, EPODOC: liquid, LCD, parasitic, capacit+, compensat+, add+, auxiliary, parallel+, delay+, postpon+, tim+, gate, scan+, drain, source, resistance

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 101552270 A (CPT DISPLAY TECHNOLOGY (SHENZHEN) LTD et al.) 07 October 2009 (07.10.2009) description, page 8, line 11 to page 17, line 22 and figures 4 and 5	1-9
X	CN 101866918 A (TRULY SEMICONDUCTORS LTD) 20 October 2010 (20.10.2010) description, paragraphs [0037] to [0089] and figures 3 to 6	1-9
X	JP 2001005037 A (HITACHI LTD) 12 January 2001 (12.01.2001) description, paragraphs [0004] to [0037] and figure 1	1-9
X	US 2003098934 A1 (LEE, Hsinta et al.) 29 May 2003 (29.05.2003) description, paragraphs [0025] to [0051] and figure 4	1-9

☒ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“A” document defining the general state of the art which is not considered to be of particular relevance	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“E” earlier application or patent but published on or after the international filing date	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“&” document member of the same patent family
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 18 July 2013 (18.07.2013)	Date of mailing of the international search report 01 August 2013 (01.08.2013)
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451	Authorized officer JIANG, Yingting Telephone No. (86-10) 62085786

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2012/084107

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 102254917 A (SHENZHEN HUAXING OPTOELECTRONIC TECHNOLOGY CO., LTD) 23 November 2011 (23.11.2011) the whole document	1-9
A	CN 102608815 A (SHENZHEN HUAXING OPTOELECTRONIC TECHNOLOGY CO., LTD) 25 July 2012 (25.07.2012) the whole document	1-9

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2012/084107

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 101552270 A	07.10.2009	CN 101552270 B	08.12.2010
CN 101866918 A	20.10.2010	CN 101866918 B	03.10.2012
JP 2001005037 A	12.01.2001	None	
US 2003098934 A1	29.05.2003	TWI 287132 B	21.09.2007
		JP 2003186050 A	03.07.2003
		JP 2004078194 A	11.03.2004
		KR 931876 B1	15.12.2009
		US 6897908 B2	24.05.2005
		KR 20040016377 A	21.02.2004
		TW 594347 B	21.06.2004
		TW 200403509 A	01.03.2004
		JP 4078394 B2	23.04.2008
		WO 2013004050	10.01.2013
CN 102254917 A	23.11.2011	US 20130009155	10.01.2013
CN 102608815 A	25.07.2012	None	

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2012/084107

A. CLASSIFICATION OF SUBJECT MATTER:

G09G 3/36 (2006.01) i

G02F 1/1368 (2006.01) i

G02F 1/1362 (2006.01) i

国际检索报告

国际申请号
PCT/CN2012/084107

A. 主题的分类

见附加页

按照国际专利分类(IPC)或者同时按照国家分类和 IPC 两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

IPC: G09G3+, G02F1/13+

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNABS、CNTXT、EPODOC、WPI: 液晶, 寄生, 电容, 补偿, 修正, 修正, 并联, 并列, 延时, 延迟, 时延, 电阻, 阻抗, 栅, 扫描, 门, 闸, 漏, 汲, 源, liquid, LCD, parasitic, capacit+, compensat+, add+, auxiliary, parallel+, delay+, postpon+, tim+, gate, scan+, drain, source

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN101552270A (深圳华映显示科技有限公司等) 07.10 月 2009 (07.10.2009) 说明书第 8 页第 11 行至第 17 页第 22 行、附图 4-5	1-9
X	CN101866918A (信利半导体有限公司) 20.10 月 2010 (20.10.2010) 说明书第[0037]-[0089]段、附图 3-6	1-9
X	JP2001005037A (HITACHI LTD) 12.1 月 2001 (12.01.2001) 说明书第[0004]-[0037]段、附图 1	1-9
X	US2003098934A1 (Hsin-Ta Lee 等) 29.5 月 2003 (29.05.2003) 说明书第[0025]-[0051]段、附图 4	1-9

☒ 其余文件在 C 栏的续页中列出。

☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期
18.7 月 2013 (18.07.2013)

国际检索报告邮寄日期
01.8 月 2013 (01.08.2013)

ISA/CN 的名称和邮寄地址:
中华人民共和国国家知识产权局
中国北京市海淀区蓟门桥西土城路 6 号 100088
传真号: (86-10)62019451

受权官员

姜颖婷
电话号码: (86-10) **62085786**

C(续). 相关文件

类 型	引用文件, 必要时, 指明相关段落	相关的权利要求
A	CN102254917A (深圳市华星光电技术有限公司) 23.11 月 2011 (23.11.2011) 全文	1-9
A	CN102608815A (深圳市华星光电技术有限公司) 25.7 月 2012 (25.07.2012) 全文	1-9

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2012/084107

检索报告中引用的 专利文件	公布日期	同族专利	公布日期
CN101552270A	07.10.2009	CN101552270B	08.12.2010
CN101866918A	20.10.2010	CN101866918B	03.10.2012
JP2001005037A	12.01.2001	无	
US2003098934A1	29.05.2003	TWI287132B	21.09.2007
		JP2003186050A	03.07.2003
		JP2004078194A	11.03.2004
		KR931876B1	15.12.2009
		US6897908B2	24.05.2005
		KR20040016377A	21.02.2004
		TW594347B	21.06.2004
		TW200403509A	01.03.2004
		JP4078394B2	23.04.2008
CN102254917A	23.11.2011	WO2013004050	10.01.2013
		US20130009155	10.01.2013
CN102608815A	25.07.2012	无	

A.主题的分类

G09G3/36(2006.01)i

G02F1/1368(2006.01)i

G02F1/1362(2006.01)i