(19)日本国特許庁(JP)　(12)公開特許公報(A)　(11)特許出願公開番号
特開2007-214526
(P2007-214526A)
(43)公開日　平成19年8月23日(2007.8.23)

(51)Int.Cl.		F I			テーマコード（参考）
H01L 29/78	(2006.01)	H01L	29/78	301K	5F003
H01L 21/331	(2006.01)	H01L	29/72	P	5F038
H01L 29/732	(2006.01)	H01L	27/04	H	5F140
H01L 21/822	(2006.01)				
H01L 27/04	(2006.01)				

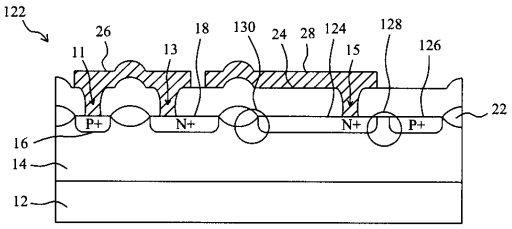
審査請求 有　請求項の数 15　ＯＬ　（全 16 頁）

(21)出願番号　特願2006-129334 (P2006-129334)
(22)出願日　平成18年5月8日 (2006.5.8)
(31)優先権主張番号　095104093
(32)優先日　平成18年2月7日 (2006.2.7)
(33)優先権主張国　台湾 (TW)

(71)出願人　599171899
茂達電子股▲ふん▼有限公司
台湾新竹市科學工業園區篤行一路６號
(74)代理人　100082304
弁理士　竹本　松司
(74)代理人　100088351
弁理士　杉山　秀雄
(74)代理人　100093425
弁理士　湯田　浩一
(74)代理人　100102495
弁理士　魚住　高博
(74)代理人　100112302
弁理士　手島　直彦
(72)発明者　廖　崇維
台湾新竹縣竹北市勝利六街２０號１０樓
最終頁に続く

(54)【発明の名称】静電防護装置

(57)【要約】
【課題】静電防護装置接触面の崩壊電圧を下げ、プロセスステップを増やさず、同時にＨＶ－ＣＭＯＳに利用することにより、最も簡易な方法でＩＣ内部回路を保護する静電防護装置の提供。
【解決手段】静電防護装置は、第一導電型プリント基板が第一導電型井戸を含む。その導電型の第一高濃度拡散区、第一導電型と相反する第二導電型の第二高濃度拡散区、第二導電型の第三高濃度拡散区、及び第一導電型の第四高濃度拡散区は、井戸内に位置する。フィールド酸化層は、第一高濃度拡散区、第二高濃度拡散区と第三、第四高濃度拡散区を隔離し、第一導電層は、第一及び第二高濃度拡散区を連接し、第二導電層は、第三高濃度拡散区と接触して電気連接する。そのうち、第三及び第四高濃度拡散区は相互に分かれ、第三と第四拡散区の距離を変え、静電防護装置の崩壊電圧を調整する。
【選択図】図１２



【特許請求の範囲】
【請求項１】
静電防護装置は下述を含み、
第一導電型プリント基板は第一導電型井戸を含み、
その導電型の第一高濃度拡散区、第一導電型と相反する第二導電型の第二高濃度拡散区、第二導電型の第三高濃度拡散区、及び第一導電型の第四高濃度拡散区は井戸内に位置し、
フィールド酸化層は第一高濃度拡散区、第二高濃度拡散区と第三、第四高濃度拡散区を隔離し、
第一導電層は第一及び第二高濃度拡散区を連接し、
第二導電層は第三高濃度拡散区と接触して電気連接し、
そのうち、第三及び第四高濃度拡散区は相互に分かれ、第三と第四拡散区の距離を変え、静電防護装置の崩壊電圧を調整することを特徴とする静電防護装置。
【請求項２】
請求項１記載の静電防護装置において、前記第一及び第二導電層は、金属層を含むことを特徴とする静電防護装置。
【請求項３】
請求項１記載の静電防護装置において、前記第一導電層は、接地端に連接することを特徴とする静電防護装置。
【請求項４】
請求項１記載の静電防護装置において、前記第二導電層は、接続パッドに連接することを特徴とする静電防護装置。
【請求項５】
静電防護装置は下述を含み、
第一導電型プリント基板は第一導電型の井戸を含み、
第一導電型の第一高濃度拡散区、第一導電型と相反する第二導電型の第二高濃度拡散区、第二導電型の第三高濃度拡散区、及び第一導電型の第四高濃度拡散区は井戸内に位置し、
フィールド酸化層は第一高濃度拡散区と第二、第三及び第四高濃度拡散区を隔離して用い、
ゲート極は第二及び第三高濃度拡散区上で横に跨ぎ、第二及び第三高濃度拡散区を連接し、
第一導電層は第一及び第二高濃度拡散区を連接し、
第二導電層は第三高濃度拡散区と接触して電気連接を形成し、
そのうち、第二、第三及び第四高濃度拡散区は互いに分け、
第三と第四高濃度拡散区の間の距離を変えることによって、静電防護装置の崩壊電圧を調整することを特徴とする静電防護装置。
【請求項６】
請求項５記載の静電防護装置において、前記第一及び第二導電層は、金属層であることを特徴とする静電防護装置。
【請求項７】
請求項５記載の静電防護装置において、前記第一導電層は接地端に連接することを特徴とする静電防護装置。
【請求項８】
請求項５記載の静電防護装置において、前記第二導電層は接続パッドに連接することを特徴とする静電防護装置。
【請求項９】
請求項５記載の静電防護装置において、前記ゲート極はゲート酸化層及びその上に位置するゲートポリシリコンを含むことを特徴とする静電防護装置。
【請求項１０】

静電防護装置は下述を含み、
第一導電型プリント基板と、
第一導電型と相反する第二導電型のエピタキシャル層(ｅｐｉｔａｘｉａｌ　ｌａｙｅｒ)がプリント基板上に位置し、
第一導電型の第一拡散区、及び第二導電型の第二拡散区がエピタキシャル層(ｅｐｉｔａｘｉａｌ　ｌａｙｅｒ)内に位置し、
第二導電型の第三拡散区は第一拡散区に位置し、
第二導電型の第四拡散区は第二拡散区から第一と第二拡散区内のエピタキシャル層(ｅｐｉｔａｘｉａｌ　ｌａｙｅｒ)内まで延び、
そのうち、第一及び第四拡散区の間の距離を変えることにより、静電防護装置の崩壊電圧を調整することを特徴とする静電防護装置。
【請求項１１】
請求項１０記載の静電防護装置において、前記第二拡散区は集流区であることを特徴とする静電防護装置。
【請求項１２】
請求項１０記載の静電防護装置において、前記第四拡散区の濃度は第二拡散区より大きいことを特徴とする静電防護装置。
【請求項１３】
請求項１０記載の静電防護装置において、前記第一拡散区は基極拡散区であることを特徴とする静電防護装置。
【請求項１４】
請求項１０記載の静電防護装置において、前記第三拡散区は射極拡散区であることを特徴とする静電防護装置。
【請求項１５】
静電防護装置は、下述を含み、
第一導電型のプリント基板は隣り合う第一導電型の第一井戸、及び第一導電型と相反する第二導電型の第二井戸を含み、
第一導電型の第一高濃度拡散区は第一井戸内に位置し、
第二導電型の第二高濃度拡散区は第二井戸内に位置し、
そのうち、第一及び第二高濃度拡散区の間の距離を変えることにより、静電防護装置の崩壊電圧を調整することを特徴とする静電防護装置。
【発明の詳細な説明】
【技術分野】
【０００１】
本発明は、半導体装置に関するもので、特に静電防護装置に関するものである。
【背景技術】
【０００２】
フィールド型金属酸化物半導体(Ｆｉｅｌｄ　ＭＯＳ)もしくはＮ型金属酸化物半導体(ＮＭＯＳ)の寄生バイポーラトランジスタは、よく静電防護に用いられている。図１は公知の静電防護装置１０の表示図で、図２は図１の等価回路３０であり、図１及び図２に示すとおり、Ｐ型のプリント基板１２はＰ型井戸１４を具え、Ｐ型の高濃度拡散区１６及びＮ型高濃度拡散区１８、２０は、Ｐ型井戸１４内に位置する。フィールド酸化層（ＦＯＸ）２２が高濃度拡散区１６、１８、２０を隔離することにより、絶縁層２４がプリント基板１２に被さる。接触窓１１，１３、１５は絶縁層２４内で位置し、各々高濃度拡散区１６、１８、２０に対応し、高濃度拡散区１６，１８２０の一表面を曝すことにより、導電層２６が接触窓１１、１３内において、高濃度拡散区１６，１８と接触して電気連接し、高濃度拡散区１６，１８をひとつに連接する。導電層２８は接触窓１５内で、高濃度拡散区２０と接触して電気連接を形成する。Ｐ型井戸１４、高濃度拡散区１８、２０、絶縁層２４及び導電層２８がＦｉｌｅｄ　ＭＯＳ３２を形成し、高濃度拡散区２０とＰ型井戸１４の間でダイオード３８を形成する。高濃度拡散区１８、２０及びＰ型井戸１４は横向Ｎ

ＰＮ（Ｌ-ＮＰＮ）バイポーラ接触面トランジスタ（ＢＪＴ）３４を構成し、電気抵抗値３６はプリント基板電気抵抗値である。

【０００３】

操作時、導電層２６、２８はそれぞれ接地端及び接続パッド３１と連接する。接続パッド３１上で静電放電（ＥＳＤ）が発生すると、接続パッド３１の電圧が瞬間的に上昇し、その上昇した電圧がダイオード３８を崩壊させ、崩壊した電流経路の電気抵抗値３６はプリント基板の電圧を上げてＢＪＴ３４を導通させ、接続パッド３１上のＥＳＤ電流を逃がす。この時もし接続パッド３１の電圧が上昇し続けていたら、Ｆｉｅｌｄ　ＭＯＳ３２を導通して、ＥＳＤ電流を逃がすのを助ける。図３は、図１が示す装置の操作時の電流-電圧曲線４０であり、図４は電流-電圧曲線４０がＡ点のときの電流流動表示図であり、図５は電流-電圧曲線４０がＢ点の時の電流流動表示図である。図２及び図３から図５に示すとおり、ＥＳＤが発生した時、高濃度拡散区２０とＰ型井戸１４の間の接触面には逆方向偏圧が起こり、電圧の上昇に従って、高濃度拡散区２０とＰ型井戸１４の間の接触面が端点１９から崩壊し始める。この時、電流-電圧曲線４０の電流は速度を増し、大量の電流が高濃度拡散区１８を越え、高濃度拡散区１６へ進入する。図４に示すとおり、更にプリント基板の電圧がＢＪＴ３４の導通を高め、電圧が電流-電圧曲線４０に沿って下降し、ホールディング(ｈｏｌｄｉｎｇ)電圧を維持し、大量の電流が高濃度拡散区２０から高濃度拡散区１８へ進入する。図５に示すとおり、ＥＳＤ電流を逃がす。

【０００４】

図６は、公知を低圧Ｎ型金属酸化物半導体（ＬＶ－ＮＭＯＳ）静電防護装置４２に応用した表示図で、図７は図の等価回路５２である。図５、６に示すとおり、Ｐ型のプリント基板１２はＰ型井戸１４を具え、Ｐ型の高濃度拡散区１６及びＮ型高濃度拡散区１８と２０がＰ型井戸内１４に位置し、フィールド酸化層４５によって、高濃度拡散区１６と高濃度拡散区１８、２０を隔離し、ゲート酸化層５０とゲートポリシリコン４８から構成されるゲート極４４が高濃度拡散区１８、２０上で横に跨ぎ、絶縁層２４がプリント基板上１２でゲート極４４を覆う。接触窓１１、１３及び１５は、絶縁層２４内で、各々高濃度拡散区１６、１８、２０に対応して高濃度拡散区１６、１８、２０の表面を曝すことにより、導電層２６が接触窓１１、１３内で高濃度拡散区１６、１８と接触して電気連接し、高濃度拡散区１６、１８をひとつに連接する。導電層４６は接触層１５内で、高濃度拡散区２０と接触して電気連接する。ゲート極４４と高濃度拡散区１８、２０はＮＭＯＳ５４を形成し、同様に、高濃度拡散区２０とＰ型井戸１４の間はダイオード３８が形成される。高濃度拡散区１８、２０及びＰ型井戸によってＬ-ＮＰＮＢＪＴ３４を構成し、電気抵抗値３６がプリント基板電気抵抗値となる。操作時、導電層２６及び４６は、各々接地端及び接続パッド３１と連接する。接続パッド３１上で、ＥＳＤが発生した時、電圧の上昇に従い、ダイオード３８を崩壊させ、崩壊した電流経路の電気抵抗値３６はプリント基板の電圧を上昇させてＢＪＴ３４を導通し、接続パッド３１上のＥＳＤ電流を逃がす。

【０００５】

図８は、公知をＢＪＴプロセスの静電防護装置５６に応用した表示図で、図９は図８の回路図１００である。図８及び図９に示すとおり、Ｐ型のプリント基板６０上でＮ型の埋蔵拡散層７６、８６を形成し、Ｎ型のエピタキシャル層(ｅｐｉｔａｘｉａｌ　ｌａｙｅｒ)は、プリント基板６０上方において埋蔵拡散層７６，８６を被せる。Ｐ型拡散層７０、７２、８０とＮ型拡散区７４、８４はエピタキシャル層(ｅｐｉｔａｘｉａｌ　ｌａｙｅｒ)６２内に位置し、Ｎ型拡散層８２、５８は各々Ｐ型拡散層８０及びＮ型拡散区８４内に位置し、Ｐ型拡散区７０,７２とＮ型拡散区７４は横向ＰＮＰ（Ｌ－ＰＮＰ）ＢＪＴ１０２を構成し、Ｎ型拡散区８２、８４とＰ型拡散区８０は垂直のＮＰＮ（Ｖ－ＮＰＮ）ＢＪＴ１０６を構成し、Ｐ型方の隔離拡散区６４，６８，７８によってＢＪＴ１０２、１０６を隔離し、導電層９０は隔離拡散区６４、７８、Ｐ型拡散区７０、７２、８０、Ｎ型拡散区７４、８２上に位置する。絶縁層８８はエピタキシャル層(ｅｐｉｔａｘｉａｌ　ｌａｙｅｒ)６２上方に位置して導電層９０の部分区域を被せ、そのうちＮ型拡散区７４、８４はＢＪＴ１０２、１０６の集流区とする。Ｎ型エピタキシャル層(ｅｐｉｔａｘｉ

ａｌ　ｌａｙｅｒ)６２は部品の耐圧を向上させることにより、Ｎ型拡散区５８の濃度がＮ型拡散区８４より大きく接触区域となる。

【０００６】

この例において、ＢＪＴ１０６がＥＳＤの防護装置となる。図１０は図９の等価回路で、図１１はＢＪＴ１０６の構造１１４の表示図である。図１０及び図１１に示すとおり、導電層１１６はＮ型拡散区８２上に位置し、Ｎ型拡散区８２と接触して電気連接したＢＪＴ１０６の射極（Ｅ）を形成し、導電層１１８は、Ｐ型拡散区８０上に位置してＰ型拡散区８０と接触して電気連接したＢＪＴ１０６の基極（Ｂ）を形成する。導電層１２０は、Ｎ型拡散区５８上に位置してＮ型拡散区と接触して電気連接したＢＪＴ１０６の集極（Ｃ）として形成する。Ｐ型拡散区８０とＮ型エピタキシャル層(ｅｐｉｔａｘｉａｌ　ｌａｙｅｒ)６２間の接触面にはダイオード１１２が形成される。電気抵抗値１１０はプリント基板電気抵抗値であり、同様に接続パッド１０４上でＥＳＤが発生した時、電圧の上昇に伴い、ダイオード１１２が崩壊され、崩壊した電流経路の電気抵抗値１１０はプリント基板の電圧を上昇させ、ＢＪＴ１０６を導き接続パッド１０４上のＥＳＤを逃がす。

【０００７】

上述の例が示すとおり、公知の静電防護装置は、ＰＮ接触面から崩壊発生した累増電流によって、ＢＪＴを触発して導通し、静電防護を行う。また崩壊電圧はＰＮ接触面の濃度によって決まるため、同一プロセスにおいて、静電防護装置とＩＣ内部回路のＰＮ接触面は電圧を崩壊し、大きな差異がなく、静電防護装置が有効にＩＣ内部回路を保護できない。しかし、確かに多くの改善方法によって静電防護装置の崩壊電圧を下げて有効にＩＣ内部回路を保護しているが、ＰＮ接触面の濃度を変えているため、往々にしてプロセスステップが増え、プロセスの複雑度が増す。例として特許文献１に、ＥＳＤ保護装置は軽イオン植え込みのステップを増やすことにより、接触面崩壊電圧を下げる。この他、静電防護装置のホールディングは電源電圧ＶＣＣより大きくしてＩＣ内部回路を保護できる。しかし、公知の技術では、高圧において、金属酸化物半導体（ＨＶ－ＣＭＯＳ）を相互に補う電源電圧ＶＣＣ（例として２４Ｖ）がホールディング（例として１３Ｖ）より大きく、ＨＶ－ＣＭＯＳとＨＶ-ＰＭＯＳは崩壊区において作動できず、ＥＳＤが発生すると、静電防護装置はＨＶ－ＣＭＯＳが保護できないだけでなく、反対にＨＶ-ＣＭＯＳの電源と接地端がショートして回路を破壊してしまう。

【０００８】

【特許文献１】米国特許公告５５５９３５２号明細書

【発明の開示】

【発明が解決しようとする課題】

【０００９】

本発明の目的は、プロセスステップを増やすことなく、且つＨＶ－ＣＭＯＳに応用できる静電防護装置を提供することである。

【００１０】

本発明の静電防護装置は、第一導電型井戸を含む第一導電型プリント基板から構成され、第一導電型の第一高濃度拡散区、第一導電型と相反する第二導電型の第二高濃度拡散区、第二導電型の第三高濃度拡散区、及び第一導電型の第四高濃度拡散区が井戸内に位置し、フィールド酸化層が第一高濃度拡散区、第二高濃度拡散区及び第三、第四高濃度拡散区を隔離する。第一導電層は第一及び第二高濃度拡散区を連接し、第二導電層と第三高濃度拡散区が接触して電気連接する。第三、第四拡散区の間距離を変えることにより、静電防護装置の崩壊電圧を調整する。

【００１１】

本発明により、静電防護装置は、第一導電井戸を含む第一導電型プリント基板を含む。この第一導電型の第一高濃度拡散区、第一導電型と相反する第二導電型の第二高濃度拡散区、第二導電型の第三高濃度拡散区、及び第一導電型の第四高濃度拡散区は、井戸内に位置し、フィールド酸化層は第一高濃度拡散区と第二、第三及び第四高濃度拡散区を隔離し、ゲート極が第二、第三高濃度拡散区上を横に跨ぎ、第二、第三高濃度拡散区を連接する

。第一導電層が第一、第二高濃度拡散区を連接し、第二導電層と第三高濃度拡散区は接触して電気連接する。第三、第四高濃度拡散区の間の距離を変えることによって、静電防護装置の崩壊電圧を調整する。

【００１２】

本発明の静電防護装置は、第一導電型のプリント基板を含み、第一導電型と相反する第二導電型のエピタキシャル層(ｅｐｉｔａｘｉａｌ　ｌａｙｅｒ)がプリント基板上に位置し、第一導電型の拡散区、及び第二導電型の第二拡散区はエピタキシャル層(ｅｐｉｔａｘｉａｌ　ｌａｙｅｒ)内に位置する。この第二導電型の第三拡散区は、第一各三句内に位置し、第二導電型の第四拡散区は第二拡散区から第一、第二拡散区内のエピタキシャル層(ｅｐｉｔａｘｉａｌ　ｌａｙｅｒ)内まで伸び、第一、第四拡散区の間の距離を変えることにより、静電防護装置の崩壊電圧を調整する。

【００１３】

本発明の静電防護装置は、第一導電型のプリント基板を含み、それは隣合う第一導電型の第一井戸、及び第一導電型と相反する第二導電型の第二井戸を含む。この第一導電型の第一高濃度拡散区は第一井戸内に位置し、第二導電型の第二高濃度拡散区は第二井戸内に位置する。第一及び第二高濃度拡散区の間の距離を変えることによって、静電防護装置の崩壊電圧を調整する。

【００１４】

本発明は、第二導電型相反の拡散区の間の距離を調整し、静電防護装置接触面の崩壊電圧を下げ、プロセスステップを増やすことなく、公知の技術的な問題を改善し、同時にＨＶ－ＣＭＯＳに利用することにより、最も簡易な方法でＩＣ内部回路を保護する目的を達成する。

【課題を解決するための手段】

【００１５】

請求項１の発明は、静電防護装置は下述を含み、

第一導電型プリント基板は、第一導電型井戸を含み、

その導電型の第一高濃度拡散区、第一導電型と相反する第二導電型の第二高濃度拡散区、第二導電型の第三高濃度拡散区、及び第一導電型の第四高濃度拡散区は、井戸内に位置し、

フィールド酸化層は、第一高濃度拡散区、第二高濃度拡散区と第三、第四高濃度拡散区を隔離し、

第一導電層は、第一及び第二高濃度拡散区を連接し、

第二導電層は、第三高濃度拡散区と接触して電気連接し、

そのうち、第三及び第四高濃度拡散区は相互に分かれ、第三と第四拡散区の距離を変え、静電防護装置の崩壊電圧を調整することを特徴とする静電防護装置としている。

請求項２の発明は、請求項１記載の静電防護装置において、前記第一及び第二導電層は、金属層を含むことを特徴とする静電防護装置としている。

請求項３の発明は、請求項１記載の静電防護装置において、前記第一導電層は、接地端に連接することを特徴とする静電防護装置としている。

請求項４の発明は、請求項１記載の静電防護装置において、前記第二導電層は、接続パッドに連接することを特徴とする静電防護装置としている。

請求項５の発明は、静電防護装置は、下述を含み、

第一導電型プリント基板は、第一導電型の井戸を含み、

第一導電型の第一高濃度拡散区、第一導電型と相反する第二導電型の第二高濃度拡散区、第二導電型の第三高濃度拡散区、及び第一導電型の第四高濃度拡散区は、井戸内に位置し、

フィールド酸化層は、第一高濃度拡散区と第二、第三及び第四高濃度拡散区を隔離して用い、

ゲート極は、第二及び第三高濃度拡散区上で横に跨ぎ、第二及び第三高濃度拡散区を連接し、

第一導電層は、第一及び第二高濃度拡散区を連接し、
第二導電層は、第三高濃度拡散区と接触して電気連接を形成し、
そのうち、第二、第三及び第四高濃度拡散区は互いに分け、
第三と第四高濃度拡散区の間の距離を変えることによって、静電防護装置の崩壊電圧を調整することを特徴とする静電防護装置としている。
請求項６の発明は、請求項５記載の静電防護装置において、前記第一及び第二導電層は、金属層であることを特徴とする静電防護装置としている。
請求項７の発明は、請求項５記載の静電防護装置において、前記第一導電層は、接地端に連接することを特徴とする静電防護装置としている。
請求項８の発明は、請求項５記載の静電防護装置において、前記第二導電層は、接続パッドに連接することを特徴とする静電防護装置としている。
請求項９の発明は、請求項５記載の静電防護装置において、前記ゲート極は、ゲート酸化層及びその上に位置するゲートポリシリコンを含むことを特徴とする静電防護装置としている。
請求項１０の発明は、静電防護装置は下述を含み、
第一導電型プリント基板と、
第一導電型と相反する第二導電型のエピタキシャル層(ｅｐｉｔａｘｉａｌ　ｌａｙｅｒ)がプリント基板上に位置し、
第一導電型の第一拡散区、及び第二導電型の第二拡散区がエピタキシャル層(ｅｐｉｔａｘｉａｌ　ｌａｙｅｒ)内に位置し、
第二導電型の第三拡散区は、第一拡散区に位置し、
第二導電型の第四拡散区は、第二拡散区から第一と第二拡散区内のエピタキシャル層(ｅｐｉｔａｘｉａｌ　ｌａｙｅｒ)内まで延び、
そのうち、第一及び第四拡散区の間の距離を変えることにより、静電防護装置の崩壊電圧を調整することを特徴とする静電防護装置としている。
請求項１１の発明は、請求項１０記載の静電防護装置において、前記第二拡散区は、集流区であることを特徴とする静電防護装置としている。
請求項１２の発明は、請求項１０記載の静電防護装置において、前記第四拡散区の濃度は、第二拡散区より大きいことを特徴とする静電防護装置としている。
請求項１３の発明は、請求項１０記載の静電防護装置において、前記第一拡散区は、基極拡散区であることを特徴とする静電防護装置としている。
請求項１４の発明は、請求項１０記載の静電防護装置において、前記第三拡散区は、射極拡散区であることを特徴とする静電防護装置としている。
請求項１５の発明は、静電防護装置は、下述を含み、
第一導電型のプリント基板は、隣合う第一導電型の第一井戸、及び第一導電型と相反する第二導電型の第二井戸を含み、
第一導電型の第一高濃度拡散区は、第一井戸内に位置し、
第二導電型の第二高濃度拡散区は、第二井戸内に位置し、
そのうち、第一及び第二高濃度拡散区の間の距離を変えることにより、静電防護装置の崩壊電圧を調整することを特徴とする静電防護装置としている。

【発明の効果】

【００１６】

静電防護装置は、第一導電型プリント基板が第一導電型井戸を含む。その導電型の第一高濃度拡散区、第一導電型と相反する第二導電型の第二高濃度拡散区、第二導電型の第三高濃度拡散区、及び第一導電型の第四高濃度拡散区は、井戸内に位置する。フィールド酸化層は、第一高濃度拡散区、第二高濃度拡散区と第三、第四高濃度拡散区を隔離し、第一導電層は、第一及び第二高濃度拡散区を連接し、第二導電層は、第三高濃度拡散区と接触して電気連接する。そのうち、第三及び第四高濃度拡散区は相互に分かれ、第三と第四拡散区の距離を変え、静電防護装置の崩壊電圧を調整する。

【発明を実施するための最良の形態】

【００１７】
図１２は、本発明の静電防護装置１２２の表示図であり、図１３は、図１２の等価回路１３２である。図１２、１３に示すとおり、プリント基板１２（例として導電型Ｐ型のプリント基板）は、プリント基板１２導電型と同じ井戸１４を含む。プリント基板１２導電型と同じ高濃度拡散区１６、１２６及びプリント基板１２導電型と相反する（例としてＮ型）高濃度拡散区１８、１２４は、井戸１４内に位置する。高濃度拡散区１２６、１２４は一定距離Ｄで離れており、フィールド酸化層（ＦＯＸ）２２によって、高濃度拡散区１６、１８と高濃度拡散区１２４、１２６を隔離し、絶縁層２４がプリント基板１２上に被さる。接触窓１１、１３、１５は、絶縁層２４内に位置し、それぞれ高濃度拡散区１６、１８、１２４に各々対応し、高濃度拡散区１６、１８、１２４の表面を曝すことによって導電層（例として金属層）２６は、接触窓１１、１３内で、高濃度拡散区１６、１８と接触して電気連接を形成し、高濃度拡散区１６、１８をひとつに連接する。導電層（例として金属層）２８は接触窓１５内で、高濃度拡散区１２４と接触して電気連接を形成し、井戸１４、高濃度拡散区域１８、１２４、絶縁層２４及び導電層２８は、フィールドＭＯＳ(Ｆｉｅｌｄ　ＭＯＳ)１３４を形成する。区域１３０内の接触面はダイオード１４０を形成し、区域１２８内の接触面ではダイオード１４２を形成し、高濃度拡散区１８、１２４、及び井戸１４は、Ｌ－ＮＰＮＢＪＴ１３６を構成し、電気抵抗値１３８はプリント基板電気抵抗値とする。操作する時、導電層２６、２８は、各々接地端及び接続パッド３１と連接し、接続パッド３１上でＥＳＤが発生すると、接続パッド３１の電圧が瞬間的に上昇し、ダイオード１４２の崩壊電圧がダイオード１４０の崩壊電圧より小さい。そのため電圧の上昇に伴ってダイオード１４２が先に崩壊を始め、崩壊した電流経路の電気抵抗値１３８はプリント基板１３８の電圧を上げ、ＢＪＴ１３６を導通し、接続パッド３１上のＥＳＤ電流を放電する。

【００１８】
図１４は本装置１２２操作時の電流-電圧曲線１４４で、図１５は電流-電圧曲線１４４がＡ点時の電流流動表示図であり、図１６は電流-電圧曲線１４４がＢ点時の電流流動表示図である。図１３及び図１４から図１６に示すとおり、ＥＳＤが発生した時、区域１２８、１３０は逆方向偏圧となり、区域１２８の崩壊電圧が区域１３０の崩壊電圧より小さいため、電圧が上昇するに従い、崩壊が区域１２８から始まる。この時電流-電圧曲線１４４の電流は急速に増加し、大量の電流は区域１２８から高濃度拡散区１２４、１８を越えて高濃度拡散区１６へ進入する。図１５に示すとおり、プリント基板の電圧が上がり、ＢＪＴ１３６が導通し、電圧が電流-電圧曲線１４４に沿って下降し、ホールディング電圧を維持する。大量の電流は高濃度拡散区１２４から高濃度拡散区１８へ進入し、図１６に示すとおり、ＥＳＤ電流を逃がす。

【００１９】
図１７は公知の電流-電圧曲線４０と、本発明の電流-電圧曲線１４４の比較図で、本発明の崩壊電圧は、公知の崩壊電圧より小さいことを示している。本実施例において、高濃度拡散区１２６，１６は一回のステップで完成する。このため、プロセスステップを増やす必要がなく、且つダイオード１４２の崩壊電圧は距離Ｄによって決定し、距離Ｄの大きさを調整することによって、ダイオード１４２の崩壊電圧が、ダイオード１４０とＩＣ内部回路ＰＮ接触面の崩壊電圧より小さくなる。ＥＳＤが発生した時、ダイオード１４２はダイオード１４０とＩＣ内部回路より早く崩壊し、更に静電防護装置を触発する。このためＩＣ内部回路が有効に保護される。

【００２０】
図１８は、本発明をＬＶ－ＮＭＯＳ静電気防護装置１４６に応用した表示図で、図１９は図１８の等価回路１４８である。図１８及び図１９に示すとおり、プリント基板１２（例として導電型Ｐ型のプリント基板）は、プリント基板１２導電型と同じ井戸１４を含み、プリント基板１２導電型と同じ高濃度拡散区１６、１２６、及びプリント基板１２導電型と相反する（例としてＮ型）高濃度拡散区１８、１２４は井戸１４内に位置する。高濃度拡散区１２６、１２４は一定距離Ｄで離れており、フィールド酸化層４５によって高濃

度拡散区１６、高濃度拡散区１８、１２４、１２６を隔離する。ゲート酸化層５０とゲートポリシリコン４８から構成されるゲート極４４は、高濃度拡散区１８、１２４上を横に跨ぎ、絶縁層２４がプリント基板１２上でゲート極４４に被さる。絶縁層２４がプリント基板１２上でゲート極４４に被さり、接触窓１１、１３、１５は絶縁層２４内に位置して各々高濃度拡散区１６、１８、１２４に対応する。高濃度拡散区１６、１８、１２４の表面を曝すことによって、導電層２６は接触窓１１、１３内において高濃度拡散区１６、１８と接触して電気連接を形成し、高濃度拡散区１６、１８はひとつに連接する。導電層４６は接触窓１５内で高濃度拡散区１２４と接触し電気連接を形成し、ゲート極４４と高濃度拡散区１８、１２４がＮＭＯＳ１５０を形成する。高濃度拡散区１２４と井戸１４の間はダイオード１４０が形成され、高濃度拡散区１２４と１２６の間はダイオード１４２が形成される。高濃度拡散区１８と１２４はＬ－ＮＰＮＢＪＴ１３６を構成し、電気抵抗値１３８はプリント基板電気抵抗値とする。

【００２１】

操作する時、導電層２６,４６は各々接地端及び接続パッド３１と連接し、接続パッド３１上でＥＳＤが発生した時、ダイオード１４２の崩壊電圧は、ダイオード１４０の崩壊電圧より小さくなる。そのため、電圧が上昇するに従い、ダイオード１４２が先ず崩壊を始め、崩壊した電流経路電気抵抗値１３８はプリント基板の電圧を上げ、ＢＪＴ１３６を通し、接続パッド３１上のＥＳＤ電流を逃がす。同様にその実施例中、距離Ｄの大きさを変えることにより、静電防護装置１４６の崩壊電圧を調整してＩＣ内部回路を有効に保護する。

【００２２】

図２０は、本発明をＢＪＴプロセスの静電防護装置１５２に応用した表示図で、図２１は図２０の等価回路１５６である。図２０及び図２１に示すとおり、プリント基板６０（例として導電型Ｐ型のプリント基板）上にプリント基板６０導電型と相反する（例としてＮ型）埋蔵拡散層８６を形成し、プリント基板６０導電型と相反するエピタキシャル層(ｅｐｉｔａｘｉａｌ　ｌａｙｅｒ)６２はプリント基板６０上方に位置して埋蔵拡散層８６を覆う。プリント基板導電型と同じ拡散区８０、及びプリント基板導電型と相反する拡散区８４はエピタキシャル層(ｅｐｉｔａｘｉａｌ　ｌａｙｅｒ)６２内に位置し、プリント基板６０導電型と相反する拡散区８２は、拡散区８０内に位置する。プリント基板６０導電型と相反する拡散区１５４は拡散区８４内から拡散区８０と８４の間のエピタキシャル層(ｅｐｉｔａｘｉａｌ　ｌａｙｅｒ)６２内まで延びる。プリント基板６０導電型と同じ隔離拡散区６８，７８から上述構造を隔離して独立ユニットにし、導電層１１６と拡散区８０が接触して電気連接し、導電層１１８と拡散区８２が接触して電気連接する。導電層１２０と拡散区１５４が接触して電気連接する。絶縁層８８はエピタキシャル層(ｅｐｉｔａｘｉａｌ　ｌａｙｅｒ)６２上方に位置して導電層１１６、１１８及び１２０の部分区域を覆う。拡散区８２、拡散区８０及びエピタキシャル層(ｅｐｉｔａｘｉａｌ　ｌａｙｅｒ)６２でＶ－ＮＰＮＢＪＴ１６４が構成され、拡散区８０とエピタキシャル層(ｅｐｉｔａｘｉａｌ　ｌａｙｅｒ)６２の間はダイオード１５８が形成される。拡散区８０と１５４の間はダイオード１６０が形成され、電気抵抗値１６２はプリント基板電気抵抗値である。そのうち、拡散区８４はＢＪＴ１６４の集流区で、拡散区８０は基極拡散区であり、拡散区８２は射極拡散区である。エピタキシャル層(ｅｐｉｔａｘｉａｌ　ｌａｙｅｒ)６２は、ＢＪＴ１６４の耐圧を高め、拡散区１５４の濃度は拡散区８４より大きい接触区域とする。

【００２３】

この実施例中、導電層１１６はＢＪＴ１６４の基極（Ｂ）で、導電層１１８はＢＪＴ１６４の射極（Ｅ）で、導電層１２０はＢＪＴ１６４の集極（Ｃ）である。同様に接続パッド１０４上でＥＳＤが発生した時、ダイオード１６０の崩壊電圧はダイオード１５８の崩壊電圧より小さい。このため、電圧の上昇に従い、ダイオード１６０が先に崩壊し、崩壊した電流経路電気抵抗値１６０はプリント基板の電圧を上げてＢＪＴ１６４を通し、接続パッド３１のＥＳＤ電流を放電する。同様に、この実施例で、拡散区８０と１５４の間の

距離を変えることにより、静電防護装置１５２の崩壊電圧を調整し、有効にＩＣ内部回路を保護する。

【００２４】

図２２は、本発明をＨＶ－ＣＭＯＳの静電防護装置２００に応用した表示図で、プリント基板２０２（例として導電型はＰ型のプリント基板とする）は隣合うプリント基板２０２導電型と相反する（例としてＮ型）井戸２０４、及びプリント基板２０２導電型と相反する井戸２０６を含み、プリント基板２０２導電型と相反する高濃度拡散区２０８は井戸２０４内に位置する。プリント基板２０２導電型と同じ高濃度拡散区２１０は井戸２０６内に位置し、絶縁層２１２がプリント基板２０２を覆い、接触窓２０７及び２０９は絶縁層２１２内に位置して各々高濃度拡散区２０８及び２１０に対応し、高濃度拡散区２０８及び２１０の表面を曝すことによって、導電層（例として金属層）２１４及び２１６が各々接触窓２０７及び２０９内で高濃度拡散区２０８及び２１０と接触して電気連接を形成する。フィールド酸化層２０５が上述構造をひとつの独立ユニットに隔離することによって、区域２１８はクランピングダイオード(ｃｌａｍｐｉｎｇ)を形成し、高濃度拡散区２０８と井戸２０６の間の距離、及び高濃度拡散区２１０と２０８の間の距離を調整することによって、高濃度拡散区２０８と２１０の間の距離を改め、クランピングダイオード(ｃｌａｍｐｉｎｇ)の崩壊電圧を電源電圧ＶＣＣとＨＶ-ＣＭＯＳの電気電圧の間に介し、ＥＳＤが発生した時、クランピングダイオード(ｃｌａｍｐｉｎｇ)の崩壊電圧はＨＶ-ＣＭＯＳの崩壊電圧より小さい。

【００２５】

このため、クランピングダイオード(ｃｌａｍｐｉｎｇ)は、ＨＶ－ＣＭＯＳより先に崩壊し、且つクランピングダイオード(ｃｌａｍｐｉｎｇ)の崩壊電圧は電源電圧ＶＣＣより大きくなる。そのため、ＨＶ－ＣＭＯＳの電源と接地端はショートせず、ＨＶ-ＣＭＯＳを保護する目的を達する。異なる実施例では、高濃度拡散区２０８と井戸２０６の間の距離を調整するか、もしくは高濃度拡散区２１０と２０８の間の距離を調整することにより、更に高濃度拡散区２０８と２１０の間の距離を変えることにより、クランピングダイオード(ｃｌａｍｐｉｎｇ)の崩壊電圧を電源電圧ＶＣＣとＨＶ－ＣＭＯＳの崩壊電圧の間を介する。図２３は高濃度拡散区２０８と井戸２０６の間の距離と崩壊電圧の関係図で、高濃度拡散区２０８と井戸２０６の間の距離が徐々に縮小する時、電流-電圧曲線は、２０、２２２、２２４、２２６、２２８まで徐々に崩壊電圧が下がっていく。図２４は高濃度拡散区２１０と井戸２０４の間の距離と崩壊電圧の関係図で、高濃度拡散区２１０と井戸２０４の間の距離が徐々に縮小する時、電流-電圧曲線は２２０、２３０、２３２、２３４から２３６へ徐々に崩壊電圧が下がる。

【図面の簡単な説明】

【００２６】

【図１】公知の静電防護装置の表示図である。

【図２】図１の等価回路である。

【図３】図１が示す装置の操作時の電流-電圧曲線である。

【図４】図３の電流-電圧曲線４０がＡ点の時の電流流動表示図である。

【図５】図３の電流-電圧曲線４０がＢ点の時の電流流動表示図である。

【図６】公知をＬＶ-ＮＭＯＳ静電防護装置に応用した表示図である。

【図７】図６の等価回路である。

【図８】公知をＢＪＴプロセスを応用した静電防護装置の表示図である。

【図９】図８の回路図である。

【図１０】図９の等価回路である。

【図１１】図８の静電防護を使ったＢＪＴ構造の表示図である。

【図１２】本発明の静電防護装置である。

【図１３】図１２の等価回路である。

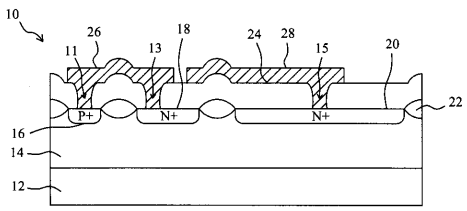
【図１４】図１２が示す装置の操作時の電流-電圧曲線である。

【図１５】図１４の電流-電圧曲線１４４のＡ点時の電流流動表示図である。

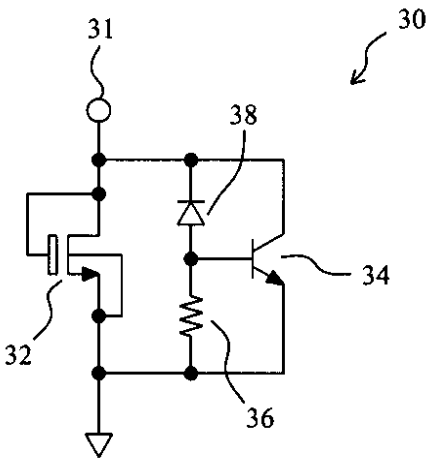
【図１６】図１４の電流-電圧曲線１４４のＢ点時の電流流動表示図である。
【図１７】公知の電流-電圧曲線と本発明の電流-電圧曲線の比較図である。
【図１８】本発明をＬＶ-ＮＭＯＳ静電防護装置に応用した表示図である。
【図１９】図１８の等価回路である。
【図２０】本発明をＢＪＴプロセスの静電防護装置に応用した表示図である。
【図２１】図２０の等価回路である。
【図２２】本発明をＨＶ-ＣＭＯＳ静電防護装置に応用した表示図である。
【図２３】図２２の高濃度拡散区２０８と井戸２０６の間の距離と電圧崩壊の関係図である。
【図２４】図２２の高濃度拡散区２１０と井戸２０４の間の距離と電気崩壊の関係図である。
【符号の説明】
【００２７】
１０　静電防護装置
１１、１３、１５、２０７、２０９　接触窓
１２　プリント基板
１４、２０４、２０６　井戸
１６、１８、２０、１２４、１２６、２０８、２１０　高濃度拡散区
１９　端点
２２　フィールド酸化層
２４、８８、２１２　絶縁層
２６、２８、４６、９０、１１６、１１８、１２０　導電層
３０、５２、１３２、１４８、１５６　等価回路
３１、１０４　接続パッド
３２　フィールドＭＯＳ(Ｆｉｅｌｄ　ＭＯＳ)
３４、１０２、１０６、１３６、１６４　ＢＪＴ
３６、１１０、１３８、１６２　電気抵抗値
３８　ダイオード
４０、１４４、２２０、２２２、２２４、２２６、２２８、２３０、２３２、２３４、２
３６　電流－電圧曲線
４２　ＬＶ－ＮＭＯＳ静電防護装置
４４　ゲート極
４８　ゲートポリシリコン
５０　ゲート酸化層
５４　ＮＭＯＳ
５６　ＢＪＴプロセスの静電防護装置
５８、７０、７２、７４、８０、８２、８４、１５４　拡散区
６０　プリント基板
６２　エピタキシャル層
６４、６８、７８　隔離拡散層
７６、８６　埋蔵拡散層
１００　回路図
１１２　ダイオード
１１４　ＢＪＴ１０６の構造
１２２　静電防護装置
１２８、１３０、２１８　区域
１３４　フィールドＭＯＳ(Ｆｉｌｅｄ　ＭＯＳ)
１４０、１４２、１５８、１６０　ダイオード
１４６　ＬＶ－ＮＭＯＳ静電防護装置
１５０　ＮＭＯＳ

１５２　ＢＪＴプロセスの静電防護装置
２００　ＨＶ－ＣＭＯＳ静電気防護装置
２０２　プリント基板
２０５　フィールドＭＯＳ(Ｆｉｌｅｄ　ＭＯＳ)
２１４、２１６　金属層

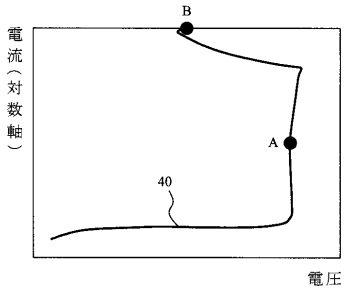
【図１】



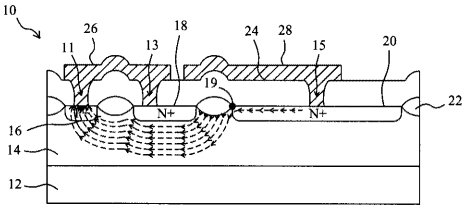
【図２】



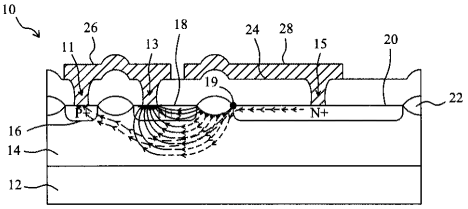
【図３】



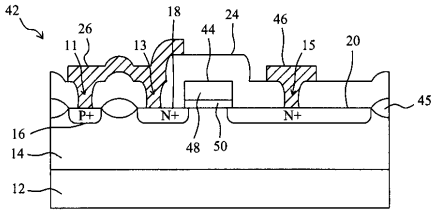
【図４】



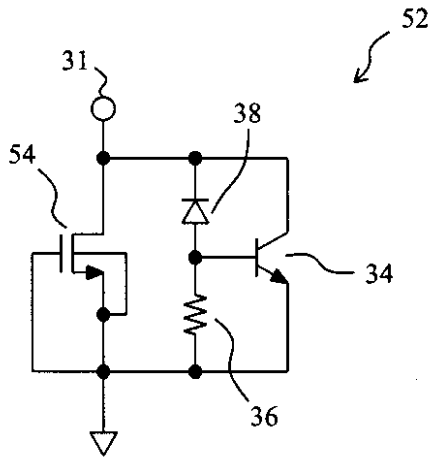
【図５】



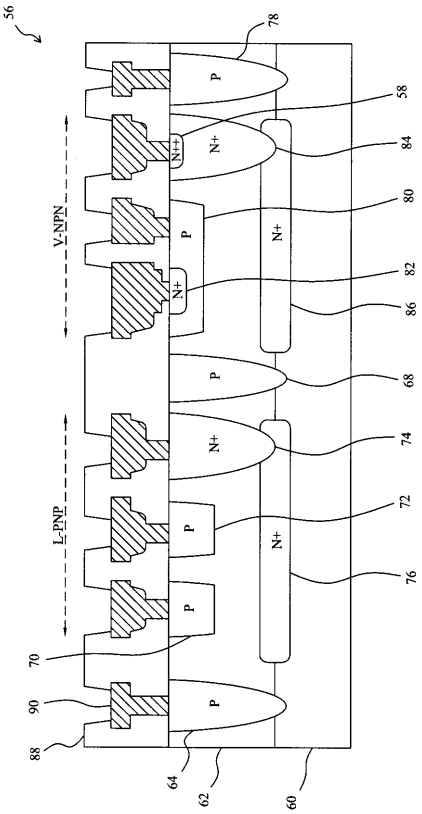
【図６】



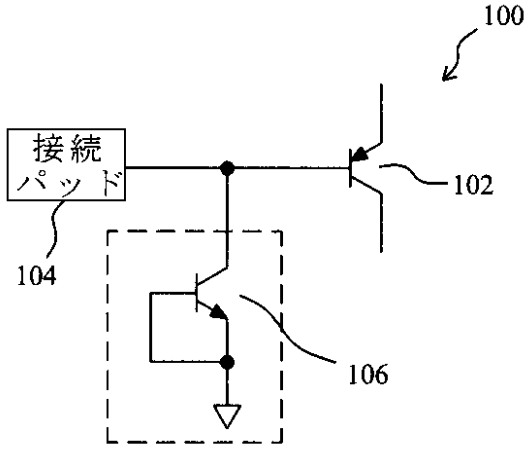
【図７】



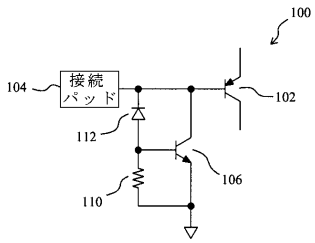
【図８】



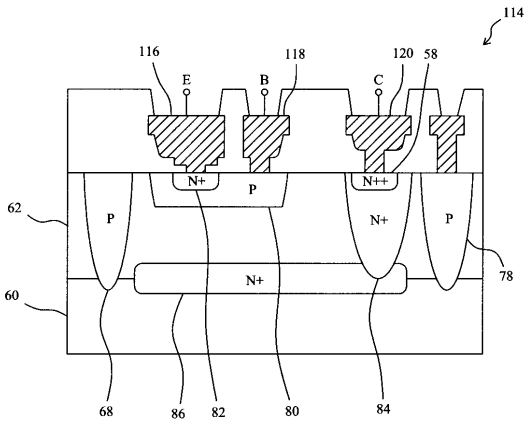
【図９】



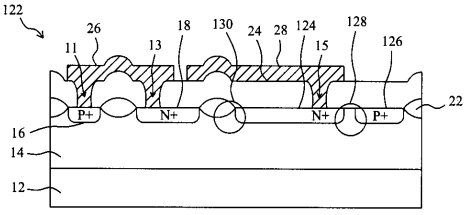
【図１０】



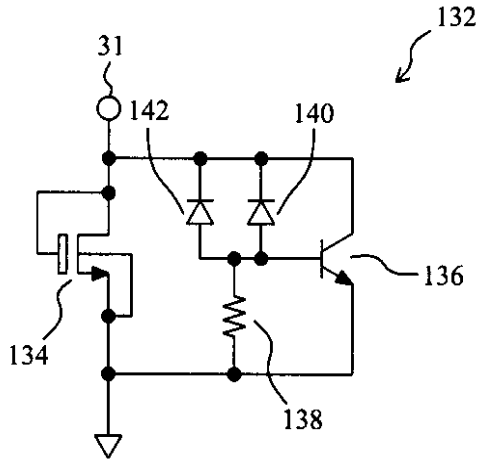
【図１１】



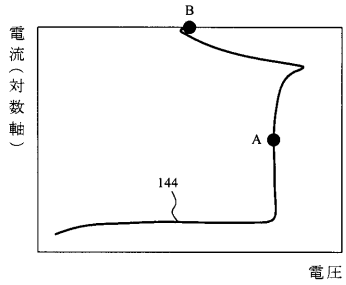
【図１２】



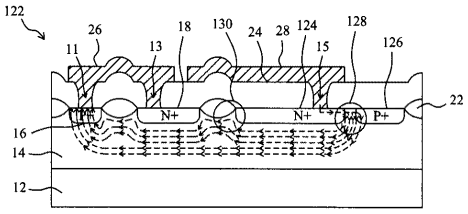
【図１３】



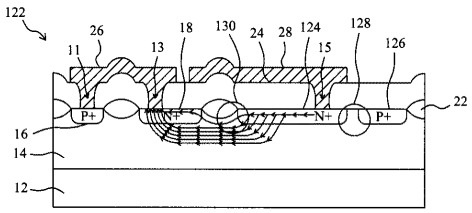
【図１４】



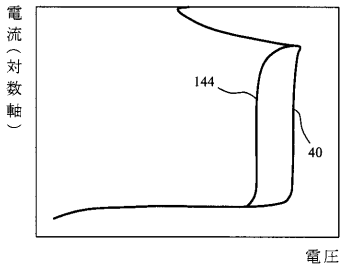
【図１５】



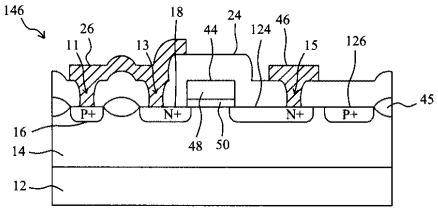
【図１６】



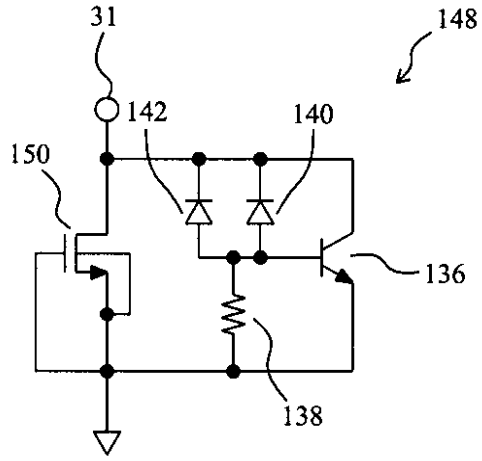
【図１７】



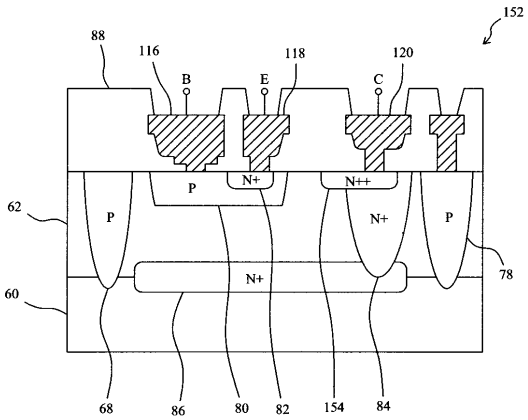
【図１８】



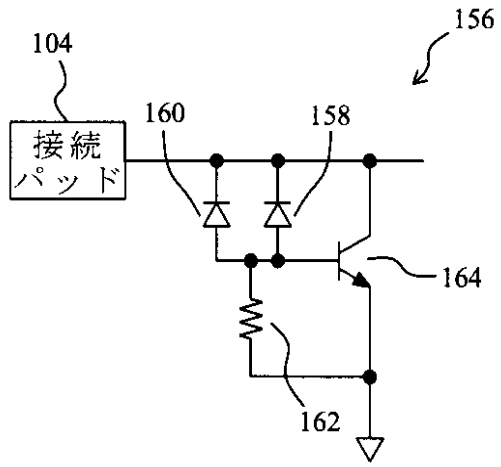
【図１９】



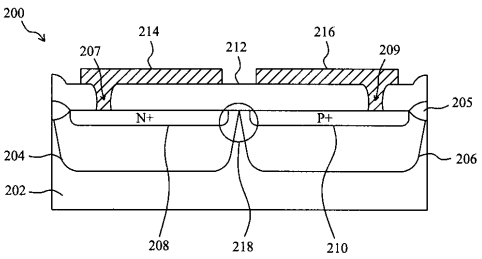
【図２０】



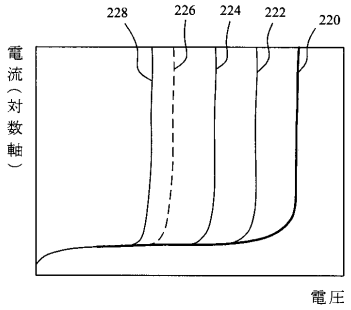
【図２１】



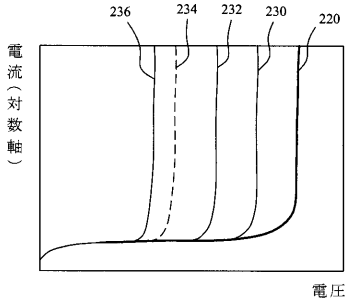
【図２２】



【図２３】



【図２４】



フロントページの続き

(72)発明者　林　明璋
台湾新竹市光復路一段８９巷１１１號１２樓之２
(72)発明者　林　偉捷
台湾屏東縣潮州鎮三共里文化路７７號

Ｆターム(参考) 5F003 AP06 BA21 BA23 BC02 BC08 BC90 BJ12 BJ15 BM01 BP31
5F038 AR11 BH02 BH05 BH06 BH07 BH13 EZ20
5F140 AA38 AB03 AB06 AB07 AB10 BA16 BD19 BF01 BF04 BF44
BH43 BJ01 BJ05 CA10 CB01 CB08 DA01 DA03 DA08