

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-254143  
(P2006-254143A)

(43) 公開日 平成18年9月21日(2006.9.21)

(51) Int. Cl.	F I	テーマコード (参考)
H03K 5/08 (2006.01)	H03K 5/08 R	5J039
H03K 5/1532 (2006.01)	H03K 5/153 P	
H03K 5/153 (2006.01)	H03K 5/153 Z	

審査請求 未請求 請求項の数 3 O L (全 11 頁)

(21) 出願番号	特願2005-68506 (P2005-68506)	(71) 出願人	000000295 沖電気工業株式会社 東京都港区虎ノ門1丁目7番12号
(22) 出願日	平成17年3月11日 (2005.3.11)	(74) 代理人	100086807 弁理士 柿本 恭成
		(72) 発明者	水永 直 東京都港区虎ノ門1丁目7番12号 沖電気工業株式会社内
		(72) 発明者	村上 忠正 東京都港区虎ノ門1丁目7番12号 沖電気工業株式会社内
		Fターム(参考)	5J039 DA12 DB01 DB11 DB13 DC02 DC06 FF03 FF15 KK00 KK13 KK34 KK35 MM08 NN01

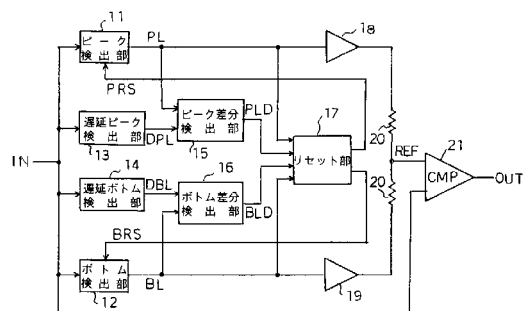
(54) 【発明の名称】 デジタル信号受信回路

(57) 【要約】

【課題】 復調信号に直流電位オフセットが生じても、ベースバンド信号を正しく再生できるデジタル信号受信回路を提供する。

【解決手段】 遅延ピーク検出部13によって、ピーク検出部11よりも遅れたタイミングで入力信号INのピークレベルを検出し、遅延ピークレベルDPLとピークレベルPLとのピーク差PLDをピーク差分検出部15で検出する。リセット部17では、ピークレベルPLとボトムレベルBLのレベル差が入力信号INの振幅に対応する所定値を越え、かつピーク差PLDが許容ピーク差PLMを越えたときに、ボトム検出部12に対するリセット信号BRSを出力する。これにより、ボトム検出部12から出力されるボトムレベルBLは、最新の入力信号INに基づいたボトムレベルに置き換えられる。

【選択図】 図1



本発明の実施例1のデジタル信号受信回路

**【特許請求の範囲】****【請求項 1】**

入力信号の電位の上昇に追従してピークレベルを保持し、第 1 のリセット信号が与えられたときは保持していたピークレベルをリセットするピーク検出部と、

前記入力信号の電位の低下に追従してボトムレベルを保持し、第 2 のリセット信号が与えられたときは保持していたボトムレベルをリセットするボトム検出部と、

前記ピーク検出部よりも遅れたタイミングで前記入力信号の電位の上昇に追従して遅延ピークレベルを保持する遅延ピーク検出部と、

前記ボトム検出部よりも遅れたタイミングで前記入力信号の電位の低下に追従して遅延ボトムレベルを保持する遅延ボトム検出部と、

前記ピークレベルと前記遅延ピークレベルの差を検出してピーク差を出力するピーク差分検出部と、

前記ボトムレベルと前記遅延ボトムレベルの差を検出してボトム差を出力するボトム差分検出部と、

前記ピークレベルと前記ボトムレベルのレベル差が前記入力信号の振幅に対応して設定された所定値よりも大きく、かつ前記ピーク差が予め設定された許容ピーク差を越えたときに前記第 2 のリセット信号を出力し、該レベル差が該所定値よりも大きく、かつ前記ボトム差が予め設定された許容ボトム差を越えたときに前記第 1 のリセット信号を出力するリセット部と、

前記入力信号を前記ピークレベル及び前記ボトムレベルから得られる基準電位と比較してデジタルのベースバンド信号を再生する比較器とを、

備えたことを特徴とするデジタル信号受信回路。

**【請求項 2】**

請求項 1 に記載のデジタル信号受信回路において、

前記ピークレベルよりも前記所定値だけ低いレベルを第 1 のシフト信号として出力する第 1 のレベルシフト部と、

前記ボトムレベルよりも前記所定値だけ高いレベルを第 2 のシフト信号として出力する第 2 のレベルシフト部とを設け、

前記ピーク検出部を、前記第 1 のリセット信号が与えられたときに保持していたピークレベルを前記第 2 のシフト信号に置き換えるように構成し、

前記ボトム検出部を、前記第 2 のリセット信号が与えられたときに保持していたボトムレベルを前記第 1 のシフト信号に置き換えるように構成したことを、

特徴とするデジタル信号受信回路。

**【請求項 3】**

入力信号の電位の上昇に追従してピークレベルを保持する第 1 のキャパシタを有するピーク検出部と、

前記入力信号の電位の低下に追従してボトムレベルを保持する第 2 のキャパシタを有するボトム検出部と、

前記ボトムレベルよりも前記入力信号の振幅に対応して設定された所定値だけ高いレベルを前記第 1 のキャパシタに与える第 1 のレベルシフト部と、

前記ピークレベルよりも前記所定値だけ低いレベルを前記第 2 のキャパシタに与える第 2 のレベルシフト部と、

前記入力信号を前記ピークレベル及び前記ボトムレベルから得られる基準電位と比較してデジタルのベースバンド信号を再生する比較器とを、

備えたことを特徴とするデジタル信号受信回路。

**【発明の詳細な説明】****【技術分野】****【0001】**

本発明は、有線及び無線通信等のデータ伝送系において復調信号をベースバンド信号に変換するデジタル信号受信回路、特に復調信号の直流電位補償に関するものである。

10

20

30

40

50

## 【背景技術】

## 【0002】

図2は、従来のデジタル信号受信回路の構成図である。

デジタル信号受信回路は、復調回路で復調されたアナログ信号を入力信号INとし、この入力信号INから得られる基準電位REFと比較することによって、ベースバンドの出力信号OUTを再生するものである。

## 【0003】

このデジタル信号受信回路は、図示しない復調回路から与えられる入力信号INの波形の頂点の電位を検出するピーク検出部1と、この入力信号INの波形の底部の電位を検出するボトム検出部2を有している。ピーク検出部1から出力されるピークレベルPLと、ボトム検出部2から出力されるボトムレベルBLは、それぞれバッファアンプ3, 4を介して抵抗5の両端に与えられ、この抵抗5の midpoint から基準電位REFが出力されるようになっている。

10

## 【0004】

基準電位REFは比較器(CMP)6の基準端子に与えられ、この比較器6の比較端子には入力信号INが与えられて、比較器6の出力側から出力信号OUTが出力されるようになっている。

## 【0005】

このデジタル信号受信回路では、ピーク検出部1は入力信号INが上昇したときに直ちに追従し、この入力信号INが低下したときは大きな時定数で追従することにより、ピークレベルPLを保持するように構成されている。また、ボトム検出部2は、ピーク検出部1とは逆に、入力信号INが低下したときは直ちに追従し、この入力信号INが上昇したときは大きな時定数で追従することにより、ボトムレベルBLを保持するように構成されている。これにより、抵抗5の midpoint には、ボトムレベルBLとピークレベルPLの平均レベルが、基準電位REFとして出力される。

20

## 【0006】

そして、比較器6によって入力信号INが基準電位REFと比較され、比較結果に従って“L”または“H”の2値のベースバンド信号が再生され、出力信号OUTとして出力される。

## 【0007】

【特許文献1】特開平10-84231号公報

【特許文献2】特開2001-36470号公報

【発明の開示】

【発明が解決しようとする課題】

## 【0008】

しかしながら、前記デジタル信号受信回路は、次のような課題があった。

図3は、図2のデジタル信号受信回路の課題を説明するための信号波形図である。

## 【0009】

図3に示すように、例えば入力信号INとして、直流電位が一定レベルだけ上昇するようなオフセットを伴う信号が入力されると、ピーク検出部1から出力されるピークレベルPLはオフセットに直ちに追従して上昇する。一方、ボトム検出部2から出力されるボトムレベルBLは、直ちには追従せず、ほぼそのままのレベルに保持される。このため、基準電位REFは、実際の入力信号INのピークとボトムの中間の電位にはならず、正しいベースバンド信号を再生することができなくなったり、異常なパルス幅の出力信号OUTが出力されることになる。尚、入力信号INの直流電位が一定レベルだけ低下するようなオフセットが生じたときには、ピーク検出部1から出力されるピークレベルPLがこれに追従しないので、同様の問題が生ずる。

40

## 【0010】

本発明は、復調信号に直流電位オフセットが生じたときでも、ベースバンド信号を正しく再生することができるデジタル信号受信回路を提供することを目的としている。

50

## 【課題を解決するための手段】

## 【0011】

本発明のデジタル信号受信回路は、入力信号の電位の上昇に追従してピークレベルを保持し、第1のリセット信号が与えられたときは保持していたピークレベルをリセットするピーク検出部と、前記入力信号の電位の低下に追従してボトムレベルを保持し、第2のリセット信号が与えられたときは保持していたボトムレベルをリセットするボトム検出部と、前記ピーク検出部よりも遅れたタイミングで前記入力信号の電位の上昇に追従して遅延ピークレベルを保持する遅延ピーク検出部と、前記ボトム検出部よりも遅れたタイミングで前記入力信号の電位の低下に追従して遅延ボトムレベルを保持する遅延ボトム検出部と、前記ピークレベルと前記遅延ピークレベルの差を検出してピーク差を出力するピーク差分検出部と、前記ボトムレベルと前記遅延ボトムレベルの差を検出してボトム差を出力するボトム差分検出部と、前記ピークレベルと前記ボトムレベルのレベル差が前記入力信号の振幅に対応して設定された所定値よりも大きく、かつ前記ピーク差が予め設定された許容ピーク差を越えたときに前記第2のリセット信号を出力し、該レベル差が該所定値よりも大きく、かつ前記ボトム差が予め設定された許容ボトム差を越えたときに前記第1のリセット信号を出力するリセット部と、前記入力信号を前記ピークレベル及び前記ボトムレベルから得られる基準電位と比較してデジタルのベースバンド信号を再生する比較器とを備えたことを特徴としている。

10

## 【発明の効果】

## 【0012】

本発明では、ピークレベルとボトムレベルの検出において、それぞれ時定数の異なる2組の検出部を設け、2つの検出結果のレベル差が予め定められた許容差を越えたときに、検出部に対してリセット信号を与えるようにしている。これにより、入力信号に直流電位変動が生じると検出部がリセットされ、ピークレベルやボトムレベルが最新の入力信号に対応するレベルに変更される。従って、復調信号に直流電位オフセットが生じたときでも、ベースバンド信号を正しく再生することができるという効果がある。

20

## 【発明を実施するための最良の形態】

## 【0013】

振幅に変化がなく直流電位が変動するような入力信号を扱うデジタル信号受信回路の場合は、入力信号の電位の上昇に追従してピークレベルを保持する第1のキャパシタを有するピーク検出部と、前記入力信号の電位の低下に追従してボトムレベルを保持する第2のキャパシタを有するボトム検出部と、前記ボトムレベルよりも前記入力信号の振幅に対応して設定された所定値だけ高いレベルを前記第1のキャパシタに与える第1のレベルシフト部と、前記ピークレベルよりも前記所定値だけ低いレベルを前記第2のキャパシタに与える第2のレベルシフト部と、前記入力信号を前記ピークレベル及び前記ボトムレベルから得られる基準電位と比較してデジタルのベースバンド信号を再生する比較器とで構成する。

30

## 【0014】

この発明の前記並びにその他の目的と新規な特徴は、次の好ましい実施例の説明を添付図面と照らし合わせて読むと、より完全に明らかになるであろう。但し、図面は、もっぱら解説のためのものであって、この発明の範囲を限定するものではない。

40

## 【実施例1】

## 【0015】

図1は、本発明の実施例1を示すデジタル信号受信回路の構成図である。

このデジタル信号受信回路は、図示しない復調回路から入力信号INが与えられるピーク検出部11、ボトム検出部12、遅延ピーク検出部13、及び遅延ボトム検出部14を有している。

## 【0016】

ピーク検出部11は、入力信号INの波形の頂点の電位を検出してピークレベルPLを出力するもので、この入力信号INが上昇したときに直ちに追従し、入力信号INが低下

50

したときは大きな時定数で追従することにより、ピークレベル P L を保持するように構成されている。また、このピーク検出部 1 1 は、リセット信号 P R S が与えられたときには、保持しているピークレベル P L をリセットして、新たな入力信号 I N に応じたピークレベル P L を保持するようになっている。

【 0 0 1 7 】

ボトム検出部 1 2 は、ピーク検出部 1 1 とは逆に、入力信号 I N の波形の底部の電位を検出してボトムレベル B L を出力するもので、この入力信号 I N が低下したときに直ちに追従し、入力信号 I N が上昇したときは大きな時定数で追従することにより、ボトムレベル B L を保持するように構成されている。また、このボトム検出部 1 2 は、リセット信号 B R S が与えられたときには、保持しているボトムレベル B L をリセットして、新たな入力信号 I N に応じたボトムレベル B L を保持するようになっている。

10

【 0 0 1 8 】

遅延ピーク検出部 1 3 は、入力信号 I N の波形の変動に遅れて頂点の電位を検出して遅延ピークレベル D P L を出力するもので、この入力信号 I N が上昇したときにピーク検出部 1 1 よりも遅れて追従し、入力信号 I N が低下したときは大きな時定数で追従することにより、遅延ピークレベル D P L を保持するように構成されている。

【 0 0 1 9 】

遅延ボトム検出部 1 4 は、遅延ピーク検出部 1 3 とは逆に、入力信号 I N の波形の変動に遅れて底部の電位を検出して遅延ボトムレベル D B L を出力するもので、この入力信号 I N が低下したときにボトム検出部 1 2 よりも遅れて追従し、入力信号 I N が上昇したときは大きな時定数で追従することにより、遅延ボトムレベル D B L を保持するように構成されている。

20

【 0 0 2 0 】

ピーク検出部 1 1 のピークレベル P L と遅延ピーク検出部 1 3 の遅延ピークレベル D P L はピーク差分検出部 1 5 に与えられ、ボトム検出部 1 2 のボトムレベル B L と遅延ボトム検出部 1 4 の遅延ボトムレベル D B L はボトム差分検出部 1 6 に与えられている。

【 0 0 2 1 】

ピーク差分検出部 1 5 は、ピークレベル P L と遅延ピークレベル D P L の差分を、ピーク差 P L D として出力するもので、ボトム差分検出部 1 6 は、ボトムレベル B L と遅延ボトムレベル D B L の差分を、ボトム差 B L D として出力するものである。これらのピーク差 P L D 及びボトム差 B L D は、ピークレベル P L 及びボトムレベル B L と共に、リセット部 1 7 に与えられている。

30

【 0 0 2 2 】

リセット部 1 7 は、ピークレベル P L 、ボトムレベル B L 、ピーク差 P L D 、及びボトム差 B L D の状態に応じて、ピーク検出部 1 1 に対するリセット信号 P R S とボトム検出部 1 2 に対するリセット信号 B R S を出力するものである。即ち、リセット部 1 7 は、ピークレベル P L とボトムレベル B L の差が所定値（正常な状態での入力信号 I N の振幅に相当する値）A 以上で、ピーク差 P L D が予め設定された許容ピーク差 P L M を越えたときにボトム検出部 1 2 に対するリセット信号 B R S を出力し、ボトム差 B L D が予め設定された許容ボトム差 B L M を越えたときにピーク検出部 1 1 に対するリセット信号 P R S を出力するようになっている。

40

【 0 0 2 3 】

ここでリセット信号の出力条件をまとめると、次のようになる。

リセット信号 B R S の出力条件：  $P L - B L > A$  かつ  $| P L D | > P L M$

リセット信号 P R S の出力条件：  $P L - B L > A$  かつ  $| B L D | > B L M$

【 0 0 2 4 】

また、このデジタル信号受信回路は、ピーク検出部 1 1 から出力されるピークレベル P L とボトム検出部 1 2 から出力されるボトムレベル B L をインピーダンス的に分離するためのバッファアンプ 1 8 , 1 9 を有しており、これらのバッファアンプ 1 8 , 1 9 の出力側が抵抗 2 0 の両端に接続されている。抵抗 2 0 の中点から出力される基準電位 R E F

50

が比較器 21 の基準端子に与えられ、この比較器 21 の比較端子には入力信号 I N が与えられている。そして、比較器 21 の出力側から出力信号 O U T が出力されるようになっている。

【0025】

図 4 は、図 1 の動作の一例を示す信号波形図である。以下、この図 4 を参照しつつ、図 1 の動作を説明する。

【0026】

入力信号 I N に直流電位変動がない場合は、従来のデジタル信号受信回路と同様の動作となる。

【0027】

即ち、ピーク検出部 11 のピークレベル P L と遅延ピーク検出部 13 の遅延ピークレベル D P L は同じ値となり、ピーク差分検出部 15 のピーク差 P L D は 0 となる。また、ボトム検出部 12 のボトムレベル B L と遅延ボトム検出部 14 の遅延ボトムレベル D B L は同じ値となり、ボトム差分検出部 16 のボトム差 B L D は 0 となる。従って、リセット部 17 からのリセット信号 P R S , B R S は出力されず、ピーク検出部 11 とボトム検出部 12 によって、それぞれピークレベル P L とボトムレベル B L が検出される。

10

【0028】

ピークレベル P L とボトムレベル B L は、それぞれバッファアンプ 18 , 19 を介して抵抗 20 に与えられ、この抵抗 20 の中点からこれらのピークレベル P L とボトムレベル B L の平均値が基準電位 R E F として出力される。そして、比較器 21 によって入力信号 I N が基準電位 R E F と比較され、比較結果に従って“ L ”または“ H ”の 2 値のベースバンド信号が再生され、出力信号 O U T として出力される。

20

【0029】

一方、入力信号 I N に直流電位変動が生じた場合、例えば図 4 の左側に示すように直流電位が上昇すると、ピークレベル P L が急上昇してボトムレベル B L との差が所定値 A を越える。直流電位の上昇に伴って遅延ピークレベル D P L も上昇するが、その上昇速度はピークレベル P L の上昇速度よりも遅いので、ピーク差 P L D は増加する。そして、ピーク差 P L D が許容ピーク差 P L M を越えると、リセット部 17 からリセット信号 B R S が出力される。これにより、ボトム検出部 12 がリセットされ、それまで保持されていたボトムレベル B L がリセットされる。これにより、ボトムレベル B L は、実際の入力信号 I N の底部のレベルとなるように補正される。

30

【0030】

ボトムレベル B L が補正されたことにより、リセット信号 B R S は解除され、補正後のピークレベル P L とボトムレベル B L に基づいて生成された基準電位 R E F により、誤りなくベースバンド信号が再生されて出力信号 O U T が出力される。

【0031】

また、図 4 の右側に示すように直流電位が低下すると、ボトムレベル B L が急降下してピークレベル P L との差が所定値 A を越える。直流電位の低下に伴って遅延ボトムレベル D B L も低下するが、その低下速度はボトムレベル B L の低下速度よりも遅いので、ボトム差 B L D は増加する。そして、ボトム差 B L D が許容ボトム差 B L M を越えると、リセット部 17 からリセット信号 P R S が出力される。これにより、ピーク検出部 11 がリセットされ、それまで保持されていたピークレベル P L がリセットされる。これにより、ピークレベル P L は、実際の入力信号 I N の頂点のレベルとなるように補正される。

40

【0032】

ピークレベル P L が補正されたことにより、リセット信号 P R S は解除され、補正後のピークレベル P L とボトムレベル B L に基づいて生成された基準電位 R E F により、誤りなくベースバンド信号が再生されて出力信号 O U T が出力される。

【0033】

以上のように、この実施例 1 のデジタル信号受信回路は、リセット信号 P R S によって保持しているピークレベル P L をリセットすることができるピーク検出部 11、及びリ

50

セット信号 BRS によって保持しているボトムレベル BL をリセットすることができるボトム検知部 12 を有すると共に、ピークレベル PL やボトムレベル BL が急激に変動したときに、ピーク検知部 11 やボトム検知部 12 をリセットするための遅延ピーク検出部 13、遅延ボトム検出部 14、ピーク差分検出部 15、ボトム差分検出部 16、及びリセット部 17 を有している。これにより、電位変動の方向を検知して、その変動方向に応じたレベル変動補正を行うことが可能になり、ベースバンド信号の再生誤りを低減することができるという利点がある。

【実施例 2】

【0034】

図 5 は、本発明の実施例 2 を示すデジタル信号受信回路の構成図であり、図 1 中の要素と共通の要素には共通の符号が付されている。 10

【0035】

このデジタル信号受信回路は、図 1 のデジタル信号受信回路におけるピーク検出部 11 及びボトム検出部 12 に代えて、機能が若干異なるピーク検出部 11A 及びボトム検出部 12A を設けると共に、これらのピーク検出部 11A 及びボトム検出部 12A の動作を補助するためのレベルシフト部 22, 23 を追加したものである。

【0036】

即ち、ピーク検出部 11A は、図 1 中のピーク検出部 11 と同様のピークレベル検出機能を有すると共に、リセット信号 PRS が与えられたときに、レベルシフト部 22 から与えられるシフト信号 BLS のレベルをピークレベル PL として出力するように構成されている。同様に、ボトム検出部 12A は、図 1 中のボトム検出部 12 と同様のボトムレベル検出機能を有すると共に、リセット信号 BRS が与えられたときに、レベルシフト部 23 から与えられるシフト信号 PLS のレベルをボトムレベル BL として出力するように構成されている。 20

【0037】

一方、レベルシフト部 22 は、ボトム検出部 12 から出力されるボトムレベル BL よりも、常に所定値 A (正常な状態での入力信号 IN の振幅に相当する値) だけ高いレベルをシフト信号 BLS として出力するものである。また、レベルシフト部 23 は、ピーク検出部 12 から出力されるピークレベル PL よりも、常に所定値 A だけ低いレベルをシフト信号 PLS として出力するものである。従って、シフト信号 BLS はピークレベル PL とほぼ同電位となり、シフト信号 PLS はボトムレベル BL とほぼ同電位になる。 30

【0038】

次に動作を説明する。

このデジタル信号受信回路において、入力信号 IN に直流電位変動がない場合の動作、及び入力信号 IN における直流電位変動を検出してリセット信号 PRS, BRS が出力されるまでの動作は、実施例 1 と同様である。

【0039】

ここでリセット信号 BRS がボトム検出部 12A に与えられると、このボトム検出部 12A から出力されるボトムレベル BL は、シフト信号 PLS のレベル、即ち実際の入力信号 IN のボトムレベルとほぼ同電位になる。 40

【0040】

また、リセット信号 PRS がピーク検出部 11A に与えられると、このピーク検出部 11A から出力されるピークレベル PL は、シフト信号 BLS のレベル、即ち実際の入力信号 IN のピークレベルとほぼ同電位になる。その後の動作は、実施例 1 と同様である。

【0041】

以上のように、この実施例 2 のデジタル信号受信回路は、リセット信号 PRS によって保持しているピークレベル PL がリセットされたときに、与えられているシフト信号 BLS を新たなピークレベル PL として出力するピーク検知部 11A と、リセット信号 BRS によって保持しているボトムレベル BL がリセットされたときに、与えられているシフト信号 PLS を新たなボトムレベル BL として出力するボトム検知部 12A を有している 50

。更に、このデジタル信号受信回路は、ピークレベル P L よりも常に所定値 A だけ低いレベルのシフト信号 B L S を出力するレベルシフト部 2 2 と、ボトムレベル B L よりも常に所定値 A だけ高いレベルのシフト信号 P L S を出力するレベルシフト部 2 3 を有している。これにより、リセット信号 P R S , B R S が出力されたときに、瞬間的に異常なピークレベル P L やボトムレベル B L が出力されるおそれなくなり、より安定したレベル変動補正を行うことが可能になり、ベースバンド信号の再生誤りを更に低減することができるという利点がある。

**【実施例 3】****【0042】**

図 6 は、本発明の実施例 3 を示すデジタル信号受信回路の構成図である。

10

このデジタル信号受信回路は、ピーク検出部 1 1 B 及びボトム検出部 1 2 B と、図 5 と同様のバッファアンプ 1 8 , 1 9、抵抗 2 0、比較器 2 1、及びレベルシフト部 2 2 , 2 3 とで構成されている。

**【0043】**

ピーク検出部 1 1 B は、第 1 の入力側に入力信号 I N が与えられる差動増幅回路の出力側と接地電位 G N D との間にピークレベル P L を保持するためのキャパシタを接続すると共に、この出力側を第 2 の入力側に接続したものである。更に、ピーク検出部 1 1 B のキャパシタには、レベルシフト部 2 2 からシフト信号 B L S が与えられるようになっている。シフト信号 B L S は、ボトムレベル B L よりも、常に所定値 A ( 正常な状態での入力信号 I N の振幅に相当する値 ) だけレベルが高くなるように生成された信号である。

20

**【0044】**

ボトム検出部 1 2 B は、第 1 の入力側に入力信号 I N が与えられる差動増幅回路の出力側と電源電位 V D D との間にボトムレベル B L を保持するためのキャパシタを接続すると共に、この出力側を第 2 の入力側に接続したものである。更に、ボトム検出部 1 2 B のキャパシタには、レベルシフト部 2 3 からシフト信号 P L S が与えられるようになっている。シフト信号 P L S は、ピークレベル P L よりも、常に所定値 A だけレベルが低くなるように生成された信号である。

**【0045】**

図 7 は、図 6 の動作の一例を示す信号波形図である。以下、この図 7 を参照しつつ、図 6 の動作を説明する。

30

**【0046】**

入力信号 I N に直流電位変動がない場合、ピーク検出部 1 1 B から出力されるピークレベル P L と、ボトム検出部 1 2 B から出力されるボトムレベル B L のレベル差は、所定値 A となっている。従って、レベルシフト部 2 2 から出力されるシフト信号 B L S は、ピークレベル P L と同レベルとなり、ピーク検出部 1 1 B の出力に何等影響を与えない。同様に、レベルシフト部 2 3 から出力されるシフト信号 P L S は、ボトムレベル B L と同レベルとなり、ボトム検出部 1 2 B の出力に何等影響を与えない。これにより、基準電位 R E F は正しいピークレベル P L とボトムレベル B L の平均レベルとなり、比較器 2 1 によって誤りなく 2 値のベースバンド信号が再生され、出力信号 O U T として出力される。

**【0047】**

40

次に、入力信号 I N の直流電位が急激に上昇した場合、ピーク検出部 1 1 B から出力されるピークレベル P L は、直流電位の急上昇に追従して急速に上昇する。これに伴い、レベルシフト部 2 3 から出力されるシフト信号 P L S も、直流電位の上昇分だけ急速に上昇する。シフト信号 P L S はボトム検出部 1 2 B のキャパシタに与えられるので、このボトム検出部 1 2 B から出力されるボトムレベル B L も直流電位の上昇分だけ急上昇する。更に、この急上昇したボトムレベル B L はレベルシフト部 2 2 に与えられ、シフト信号 B L S も直流電位の上昇分だけ急上昇する。シフト信号 B L S はピーク検出部 1 1 B のキャパシタに与えられるが、このキャパシタの電位は既に直流電位の上昇分だけ上昇しているため、ピークレベル P L には何等影響を与えない。

**【0048】**

50

このようなフィードバック動作により、入力信号 I N の直流電位が急激に上昇すると、ピークレベル P L のみならず、ボトムレベル B L も入力信号 I N の直流電位の変動に追随して常に正確なレベルに維持される。同様に、入力信号 I N の直流電位が急激に低下した場合も、ボトムレベル B L のみならず、ピークレベル P L も入力信号 I N の直流電位の変動に追随して常に正確なレベルに維持される。

【 0 0 4 9 】

以上のように、この実施例 3 のデジタル信号受信回路は、ピーク検出部 1 1 B で検出したピークレベル P L よりも入力信号 I N の振幅だけ低いレベルのシフト信号 P L S をボトム検出部 1 2 B に与え、このボトム検出部 1 2 B で検出したボトムレベル B L よりも入力信号 I N の振幅だけ高いレベルのシフト信号 B L S をピーク検出部 1 1 B に与えるフィードバック・ループを有している。これにより、入力信号 I N の振幅が変化しない場合には、実施例 1、2 に比べて非常に簡単な構成で、直流電位に変動に影響されずにベースバンド信号の再生を行うことができるという利点がある。

10

【 図面の簡単な説明 】

【 0 0 5 0 】

【 図 1 】 本発明の実施例 1 を示すデジタル信号受信回路の構成図である。

【 図 2 】 従来のデジタル信号受信回路の構成図である。

【 図 3 】 図 2 のデジタル信号受信回路の課題を説明するための信号波形図である。

【 図 4 】 図 1 の動作の一例を示す信号波形図である。

【 図 5 】 本発明の実施例 2 を示すデジタル信号受信回路の構成図である。

20

【 図 6 】 本発明の実施例 3 を示すデジタル信号受信回路の構成図である。

【 図 7 】 図 6 の動作の一例を示す信号波形図である。

【 符号の説明 】

【 0 0 5 1 】

1 1 , 1 1 A , 1 1 B      ピーク検出部

1 2 , 1 2 A , 1 2 B      ボトム検出部

1 3      遅延ピーク検出部

1 4      遅延ボトム検出部

1 5      ピーク差分検出部

1 6      ボトム差分検出部

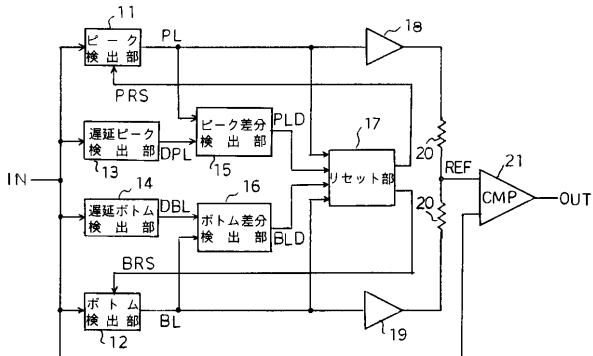
30

1 7      リセット部

2 1      比較器

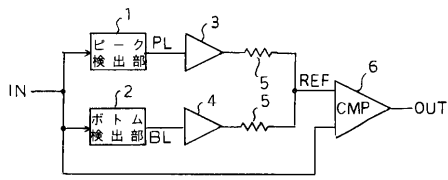
2 2 , 2 3      レベルシフト部

【図1】



本発明の実施例1のデジタル信号受信回路

【図2】



従来のデジタル信号受信回路

【図3】

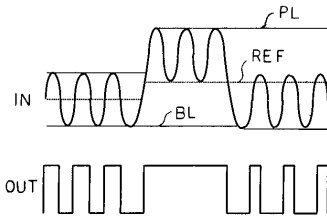


図2の信号波形

【図4】

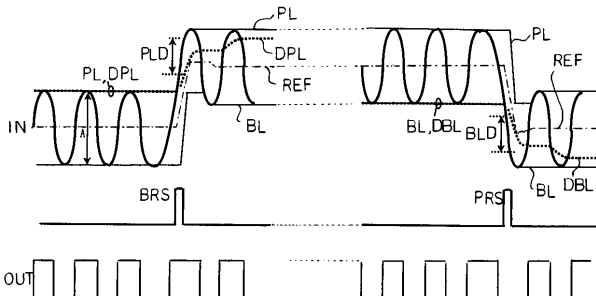
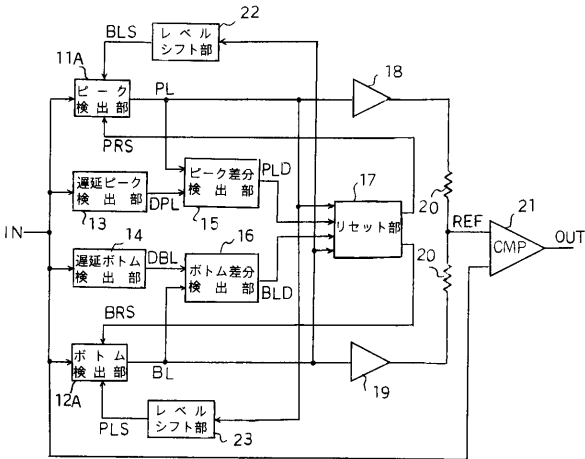


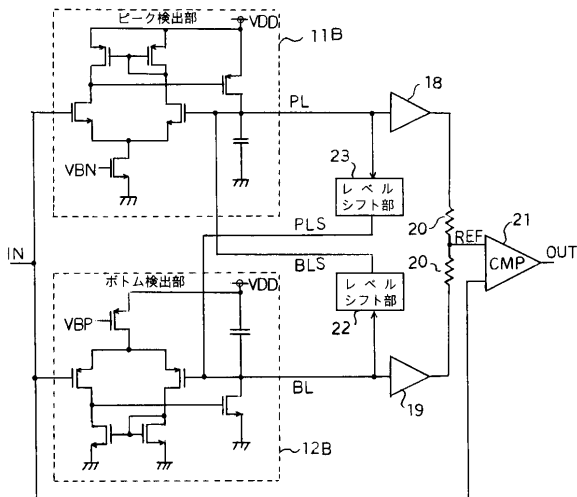
図1の信号波形

【図5】



本発明の実施例2のデジタル信号受信回路

【図6】



本発明の実施例3のデジタル信号受信回路

【 図 7 】

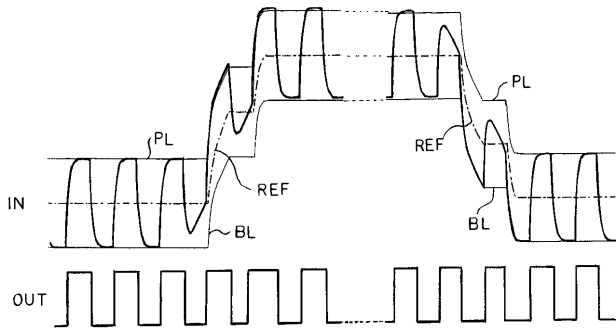


図 6 の信号波形