



(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl. G09G 3/36 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2007년03월29일 10-0701090 2007년03월22일
--------------------------------------	-------------------------------------	--

(21) 출원번호 (22) 출원일자 심사청구일자	10-2004-0092712 2004년11월12일 2004년11월12일	(65) 공개번호 (43) 공개일자	10-2006-0045285 2006년05월17일
----------------------------------	---	------------------------	--------------------------------

(73) 특허권자 비오이 하이디스 테크놀로지 주식회사
 경기도 이천시 부발읍 아미리 산 136-1

(72) 발명자 은신사
 경기도 이천시 부발읍 아미리 산 136-1

 김형대
 경기 이천시 부발읍 아미리 산 136-1

(74) 대리인 강성배

(56) 선행기술조사문헌 JP10105124 A KR1019980071872 A KR1020050012434 A * 심사관에 의하여 인용된 문헌	JP2004004788 A KR1020020032018 A KR1020050012455 A
--	--

심사관 : 이병우

전체 청구항 수 : 총 2 항

(54) 액정표시장치의 계조 구현 장치

(57) 요약

본 발명은 픽셀에 전압이 아닌 일정 전류를 공급하고, 게이트가 온/오프 될 때까지 데이터가 입력되는 충전 기간을 계조 표현수 만큼 시분할하여 계조를 표현하는 계조 구현 장치에 관한 것이다. 이 장치는, 픽셀에 충전하기 위한 전류를 공급하는 전류 공급부; 표시 데이터를 래치하는 버퍼; 현재 입력되는 표시 데이터 및 상기 메모리 버퍼에 래치된 표시 데이터를 가산하는 가산기; 상기 가산기의 출력 데이터를 수신하여 상기 출력 데이터의 값에 상응하는 펄스 폭을 갖는 스위치-온 펄스를 상기 전류 공급부로 전달하는 펄스 발생부; 및 상기 전류 공급부, 가산기 및 펄스 발생부를 제어하기 위한 제어부;를 구비한다.

대표도

도 4

특허청구의 범위

청구항 1.

액정표시장치의 계조 구현 장치에 있어서,

픽셀에 충전하기 위한 전류를 공급하는 전류 공급부;

표시 데이터를 래치하는 버퍼;

현재 입력되는 표시 데이터 및 상기 메모리 버퍼에 래치된 표시 데이터를 가산하는 가산기;

상기 가산기의 출력 데이터를 수신하여 상기 출력 데이터의 값에 상응하는 펄스 폭을 갖는 스위치-온 펄스를 상기 전류 공급부로 전달하는 펄스 발생부; 및

상기 전류 공급부, 가산기 및 펄스 발생부를 제어하기 위한 제어부를 구비하는 것을 특징으로 하는 계조 구현 장치.

청구항 2.

제 1 항에 있어서,

상기 전류 공급부는,

포지티브 정전류원, 네거티브 정전류원 및 스위치를 구비하며,

상기 포지티브 정전류원과 네거티브 정전류원은 상기 스위치-온 펄스를 공통으로 수신하여 상기 스위치에 전류를 출력하고,

상기 스위치는 상기 제어부에 의해 상기 포지티브 정전류원 또는 네거티브 정전류원의 출력 전류를 선택적으로 상기 픽셀에 공급하는 것을 특징으로 하는 계조 구현 장치

청구항 3.

삭제

청구항 4.

삭제

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 계조 구현 장치에 관한 것으로, 특히 픽셀에 전압이 아닌 일정 전류를 공급하고, 게이트가 온/오프 될 때까지 데이터가 입력되는 충전 기간을 계조 표현수 만큼 시분할하여 계조를 표현하는 계조 구현 장치에 관한 것이다.

일반적인 액정표시장치는, 다수의 데이터 라인 및 다수의 스캔라인의 사이에 다수의 픽셀이 매트릭스 구조로 배치되고 픽셀의 양극전극은 데이터 라인, 픽셀의 음극전극은 스캔라인에 각각 연결되어 하나의 표시 패널을 구성한다. 상기와 같은 액정표시장치는, 데이터 라인과 스캔 라인의 전위차가 픽셀의 문턱전압을 넘을 경우에 픽셀을 발광시키고, 그 픽셀에 전류가 흐르는 시간에 따라 밝기가 가변되어 다양한 계조를 구현한다.

도 1에는 종래의 계조 구현 장치의 구성도를 도시한다.

종래의 계조 구현 장치는 쉬프트 레지스터(10), 데이터 레지스터(11), 데이터 래치(12), 레벨 쉬프터(13), 기준전압 발생기(14), DA 컨버터(15), 및 출력버퍼(16)를 구비한다.

쉬프트 레지스터(10)는 에지 샘플링 클럭을 데이터 레지스터(11)에 공급하며, 데이터 레지스터(11)는 쉬프트 레지스터(10)로부터 제공된 에지 샘플링 클럭에 따라 타이밍 컨트롤러(도시안됨)에서 제공된 RGB 데이터를 로드시킨다. 그 후, RGB 데이터는 하나의 수평 라인의 모든 표시 데이터로 저장된 후, 데이터 래치(12)로 이동된다.

기준전압 발생기(14)는 외부로부터 입력되는 감마전압을 수신하여 내부의 R-string 회로에 의해 64 계조 레벨(6비트) 또는 256 계조 레벨(8비트)을 발생시킨다.

DA 컨버터(15)는 데이터 래치로부터 디스플레이되는 표시 데이터를 수신하고, 기준전압 발생기(14)로부터 제공되는 각각의 계조 레벨의 기준전압에 의해 입력된 표시 데이터에 맞는 출력전압을 발생시킨다.

출력버퍼(16)는 LCD 패널을 구동하는 연산 증폭기로 구성되며, 출력버퍼(16)의 출력신호가 한차례 입력되는 하나의 수평 라인의 스캔기간 동안 일정 전압을 유지한다. 입력되는 모든 계조 레벨에 대한 충전 시간은 하나의 수평 라인의 스캔기간과 동일하며, 서로 다른 계조 레벨을 출력하기 위해선 각기 다른 전압을 필요로 하지만, 계조 구현 장치에 입력되는 감마전압의 전압범위(예컨대, 5mV)는 1024 계조(10비트) 또는 그 이상의 높은 계조 레벨을 구현하는데 있어서, 전압의 범위가 작은 문제점이 있었다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명은 상기한 바와 같은 선행기술에 내재되었던 문제점을 해결하기 위해 창작된 것으로서, 본 발명의 목적은 계조 구현시 일정 전류를 사용하여 보다 많은 계조를 안정적으로 구현할 수 있는 계조 구현 장치를 제공함에 있다.

발명의 구성

상기 목적을 달성하기 위해, 본 발명의 일면에 따라, 계조 구현 장치가 제공되며: 이 장치는, 픽셀에 충전하기 위한 전류를 공급하는 전류 공급부; 표시 데이터를 래치하는 버퍼; 현재 입력되는 표시 데이터 및 상기 메모리 버퍼에 래치된 표시 데이터를 가산하는 가산기; 상기 가산기의 출력 데이터를 수신하여 상기 출력 데이터의 값에 상응하는 펄스 폭을 갖는 스위치-온 펄스를 상기 전류 공급부로 전달하는 펄스 발생부; 및 상기 전류 공급부, 가산기 및 펄스 발생부를 제어하기 위한 제어부;를 구비하는 것을 특징으로 한다.

본 발명의 다른 일면에 따라, 상기 전류 공급부는, 포지티브 정전류원, 네거티브 정전류원 및 스위치를 구비하며, 상기 포지티브 정전류원과 네거티브 정전류원은 상기 스위치-온 펄스를 공통으로 수신하여 상기 스위치에 전류를 출력하고, 상기 스위치는 상기 제어부에 의해 상기 포지티브 정전류원 또는 네거티브 정전류원의 출력 전류를 선택적으로 상기 픽셀에 공급한다.

삭제

(실시예)

이하, 첨부한 도면을 참고하여 본 발명의 바람직한 실시예를 상술하기로 한다.

도 2에는 본 발명의 구동원리를 설명한 도면을 도시한다.

LCD 픽셀의 액정 셀에 구비된 스토리지 캐패시터(Cst)와 액정 캐패시터(Clc)는, 전류원(Icon)과 연결되어 전하(Q)를 공급 받는다. 여기서, 픽셀의 구동 전류는 "Icon"이고 그 충전 기간을 "ton"이라 하면 픽셀에 로드되는 총 전하량은 아래의 공식 (1)과 같다.

$$Q_{(Clc+Cst)} = Icon * ton \dots\dots\dots(1)$$

픽셀 전압은 다음 식 (2)와 (3)에 의해 얻어진다.

$$Vlc = Q_{(Clc+Cst)} / (Clc+ Cst)\dots\dots\dots(2)$$

$$Vlc = [Icon / (Clc+ Cst)] * ton\dots\dots\dots(3)$$

만약, 전류원(Icon), 액정 캐패시터(Clc) 및 스토리지 캐패시터(Cst)의 값이 주어지면, 식 (3)으로부터, 액정 셀의 전압은 충전 기간(ton)에 의해 선형적으로 제어됨을 알 수 있다. 이는, 서로 다른 충전 기간(ton)이 공급되면, 픽셀에는 서로 다른 전압이 생성된다는 것을 의미한다. 즉, 서로 다른 충전 기간을 제공함으로써 서로 다른 계조 레벨을 얻을 수 있다.

도 3에는 계조 레벨 및 스위-온 펄스간의 관계를 나타낸 투과율-시간 곡선 그래프를 도시한다.

도시한 임계(threshold) 영역은 계조 레벨(GL) 조정 영역에 들어갈 수 있는 액정의 최소 충전 기간을 필요로 하는 것을 의미하며, 임계 영역에서 액정의 투과율이 거의 불변이라는 것을 의미한다. 예컨대, 2ⁿ 개의 계조 레벨(GL)을 표시하기 위해 n 비트를 이용하고 싶다면, 계조 레벨 조정 영역을 2ⁿ 파트로 분할할 수 있다. 이 때, 각각의 계조 레벨은 서로 다른 충전 기간(t)으로 분할된다.

도 4는 본 발명에 따른 계조 구현 장치의 블록 구성도이다.

본 발명에 따른 소스 드라이버는, 픽셀(도시안됨)에 전류를 공급하기 위한 전류 공급부(20), 표시 데이터를 래치하는 버퍼(21), 현재 입력되는 표시 데이터 및 버퍼(21)에 래치된 데이터를 가산하는 가산기(22), 가산기(22)의 출력 데이터를 수신하여 상기 출력 데이터의 값에 상응하는 펄스 폭을 갖는 스위치-온 펄스(ton)를 전류 공급부(20)로 전달하는 펄스 발생부(23), 펄스 발생부(23)에 기준 클럭을 제공하는 오실레이터(24), 및 상기 전류 공급부(20), 가산기(22), 및 펄스 발생부(23)를 제어하기 위한 제어부(25)를 구비한다.

전류 공급부(20)는 포지티브 정전류원(26), 네거티브 정전류원(27), 및 스위치(28)를 구비하며, 포지티브 정전류원(26) 및 네거티브 정전류원(27)은 펄스 발생부(23)로부터 전달되는 스위치-온 펄스(ton)를 공통으로 수신하여 스위치(28)를 통해 픽셀에 전류를 공급한다. 이 때, 스위치(28)는 제어부(25)에 의해 포지티브 정전류원(26) 또는 네거티브 정전류원(27)의 출력 전류를 선택적으로 픽셀에 공급한다.

이하, 본 발명에 따른 계조 구현 장치의 동작을 설명하기로 한다.

초기에 입력되는 표시 데이터는 버퍼(21)에 의해 래치되며, 동시에 가산기(22)를 거쳐 펄스 발생부(23)로 입력된다. 펄스 발생부(23)는 내부에 카운터를 구비하여, 수신되는 표시 데이터의 값에 상응하는 펄스폭을 갖는 스위치-온 펄스(ton)를 발생한다.

도 5는 펄스 발생부의 세부 동작을 나타낸 파형도이다.

펄스 발생부(23)는 수신되는 표시 데이터의 값만큼 기준 클럭을 카운트하여 그에 상응하는 펄스폭을 갖는 스위치-온 펄스(ton)를 발생한다. 여기서, Tref는 펄스 발생부(23)에서 기본 클럭으로 이용되는 기준 클럭의 기간 또는 주기를 말하며, T0, T1, T2....는 계조 레벨인 GL0, GL1, GL2,...에 대한 각각의 스위치-온 펄스(ton)의 폭을 말하고, 또한, m0, m1, m2,...는 수신되는 표시 데이터에 따라 기준 클럭을 카운트한 정수를 말한다. 스위치-온 펄스(ton)의 펄스폭은 픽셀에 공급되는 전하의 충전 기간을 결정하며, 충전 기간은 계조 레벨(GL)에 따라 여러 작은 시간 단위로 분할할 수 있다. 즉, 본 발명에서는 펄스 발생부에 공급되는 기준 클럭의 주파수를 높임으로써 충전 기간을 용이하게 분할할 수 있다.

상기 동작에 의해 발생하는 스위치-온 펄스(ton)는, 전류 공급부(20)로 전달되고, 이를 수신하는 포지티브 전류원(26) 및 네거티브 전류원(27)은 펄스의 지속기간 동안 전류를 발생시킨다. 이 때, 제어부(25)에 의해 스위치(28)가 동작하여 임의의 전류원(예컨대, 포지티브 전류원)의 출력 전류가 픽셀에 공급되고, 픽셀은 포지티브 전하를 충전한다.

이 후, 다음의 표시 데이터가 버퍼(21) 및 가산기(22)로 입력되면, 버퍼(21)는 래치하고 있던 이전 표시 데이터를 가산기(22)로 출력하고, 가산기(22)는 입력된 현재 표시 데이터와 가산기(21)로부터 입력되는 이전 표시 데이터를 가산하여 펄스 발생부(23)로 전달한다.

펄스 발생부(23)는 가산된 현재 표시 데이터와 이전 표시 데이터의 값에 상응하는 펄스폭을 갖는 스위치-온 펄스(ton)를 발생한다. 이를 수신하는 전류 공급부(20)는 스위치-온 펄스(ton)의 펄스 지속기간 동안 네거티브 전류원의 출력전류를 픽셀에 공급하여, 상기 픽셀에 네거티브 전하를 충전한다. 이 때, 전하에 포함되어 있는 이전 표시 데이터의 값은 상기 픽셀에 충전되어 있던 이전 데이터의 전하를 방전시키며, 동시에 현재 표시 데이터이 값이 새롭게 픽셀을 충전한다.

다음, 종래 기술과 본 발명을 비교하여 설명하기로 한다.

도 1에 도시한 종래의 회로는 입력되는 감마 전압을 분할하여 계조를 구현하는 데 반해, 본 발명의 경우, 기준 클럭과 전류원을 이용하여 계조를 구현한다. 즉, 픽셀의 충전 기간은, 표시 데이터에 따라 기준 클럭을 카운트하여 발생되며, 기준 클럭의 주파수가 높아질수록 보다 정밀하고 다양한 계조를 구현할 수 있다.

발명의 효과

본 발명의 상기한 바와 같은 구성에 따라, 기준 클럭과 전류원을 사용함으로써, 높은 계조 레벨을 용이하게 구현할 수 있으며, 또한 연속적인 계조 레벨을 구현하여 LCD의 품질을 향상시킬 수 있다.

본 발명을 특정의 바람직한 실시예에 관련하여 도시하고 설명하였지만, 본 발명이 그에 한정되는 것은 아니며, 이하의 특허청구의 범위에 의해 마련되는 본 발명의 정신이나 분야를 이탈하지 않는 한도 내에서 본 발명이 다양하게 개조 및 변형될 수 있다는 것을 당업계에서 통상의 지식을 가진 자는 용이하게 알 수 있다.

도면의 간단한 설명

도 1은 종래의 계조 구현 장치의 구성도.

도 2는 본 발명의 구동원리를 설명하는 도면.

도 3은 계조 레벨 및 스위치-온 펄스간의 관계를 나타낸 투과율-시간 곡선 그래프.

도 4는 본 발명에 따른 계조 구현 장치의 블록 구성도.

도 5는 펄스 발생부의 세부 동작을 나타내는 파형도

* 도면의 주요 부분에 대한 부호의 설명 *

20: 전류 공급부 21: 버퍼

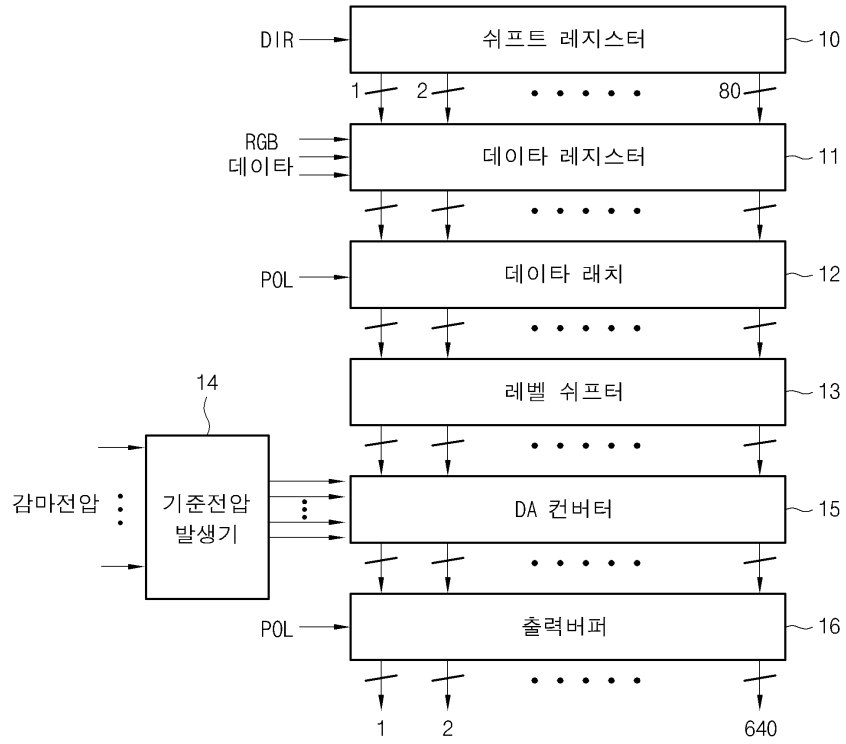
22: 가산기 23: 펄스 발생부

24: 오실레이터 25: 제어부

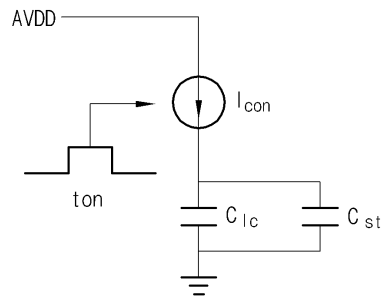
26: 포지티브 정전류원 27: 네거티브 정전류원

도면

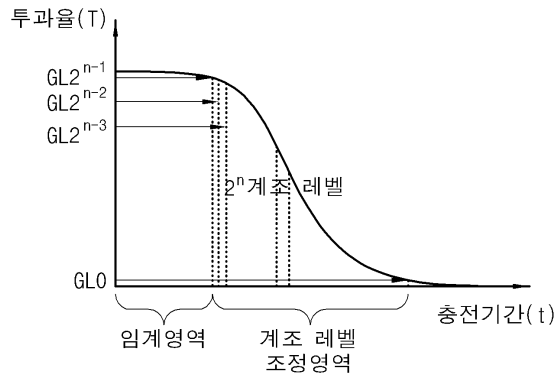
도면1



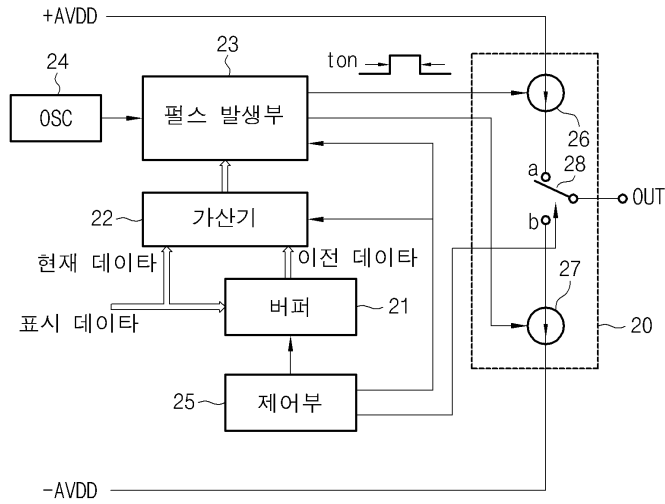
도면2



도면3



도면4



도면5

