

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7002263号
(P7002263)

(45)発行日 令和4年1月20日(2022.1.20)

(24)登録日 令和4年1月4日(2022.1.4)

(51)国際特許分類		F I		
H 0 5 K	1/18 (2006.01)	H 0 5 K	1/18	K
H 0 5 K	1/14 (2006.01)	H 0 5 K	1/18	U
H 0 1 R	12/55 (2011.01)	H 0 5 K	1/14	H
		H 0 1 R	12/55	

請求項の数 3 (全19頁)

(21)出願番号	特願2017-183549(P2017-183549)	(73)特許権者	000190688 新光電気工業株式会社 長野県長野市小島田町8 0 番地
(22)出願日	平成29年9月25日(2017.9.25)	(74)代理人	100107766 弁理士 伊東 忠重
(65)公開番号	特開2019-62009(P2019-62009A)	(74)代理人	100070150 弁理士 伊東 忠彦
(43)公開日	平成31年4月18日(2019.4.18)	(74)代理人	100091672 弁理士 岡本 啓三
審査請求日	令和2年6月2日(2020.6.2)	(74)代理人	100180459 弁理士 二階堂 裕
		(72)発明者	小池 達哉 長野県長野市小島田町8 0 番地 新光電 気工業株式会社内
		審査官	黒田 久美子

最終頁に続く

(54)【発明の名称】 配線基板装置

(57)【特許請求の範囲】

【請求項1】

配線基板と、
前記配線基板の上に立設され、下端と上端との間にくびれ部が設けられた複数の端子と、
前記端子よりも融点が低く、かつ前記端子の表面を覆うはんだと、
を有し、
前記端子は、
前記上端を含む上側板と、
前記下端を含む下側板と、
前記上側板と前記下側板とを接続する柱状部とを備え、
前記柱状部の幅が一定の幅を有し、
前記下側板は、前記配線基板に対向する下面を有し、
前記上側板は上面を有し、
前記はんだは、前記下側板の前記下面、前記上側板の前記上面及び前記端子の側面の全体を覆うことを特徴とする配線基板装置。

【請求項2】

前記はんだを介して前記端子に接続された部品を更に有することを特徴とする請求項1に記載の配線基板装置。

【請求項3】

前記部品は、半導体素子、又は前記配線基板とは別の配線基板であることを特徴とする請

求項 2 に記載の配線基板装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、配線基板装置に関する。

【背景技術】

【0002】

配線基板に半導体素子等の部品を接続するための端子には様々なタイプのものがある。なかでも、はんだバンプは、リフローによって溶融させることで簡単に配線基板に半導体素子を実装することができるため広く普及している。

10

【0003】

しかしながら、このようにリフローではんだバンプを溶融させると、隣接するはんだバンプ同士が接触し、これらのはんだバンプ同士が電氣的にショートしてしまうおそれがある。しかも、溶融したはんだバンプが潰れて配線基板と半導体素子との間隔が狭まり、場合によっては配線基板に半導体素子が接触してしまうおそれがある。

【先行技術文献】

【特許文献】

【0004】

【文献】特開平 11 - 103160 号公報

【発明の概要】

20

【発明が解決しようとする課題】

【0005】

一側面によれば、本発明は、配線基板と部品との間隔を維持しながら、隣接する端子同士が電氣的にショートするのを抑制することが可能な配線基板装置を提供することを目的とする。

【課題を解決するための手段】

【0006】

一側面によれば、配線基板と、前記配線基板の上に立設され、下端と上端との間にくびれ部が設けられた複数の端子と、前記端子よりも融点が低く、かつ前記端子の表面を覆うはんだとを有し、前記端子は、前記上端を含む上側板と、前記下端を含む下側板と、前記上側板と前記下側板とを接続する柱状部とを備え、前記柱状部の幅が一定の幅を有し、前記下側板は、前記配線基板に対向する下面を有し、前記上側板は上面を有し、前記はんだは、前記下側板の前記下面、前記上側板の前記上面及び前記端子の側面の全体を覆う配線基板装置が提供される。

30

【発明の効果】

【0007】

一側面によれば、溶融したはんだが端子のくびれ部に溜まるため、溶融したはんだが基板横方向に広がるのを防止でき、隣接する端子同士がはんだを介して電氣的にショートするのを抑制できる。

【図面の簡単な説明】

40

【0008】

【図 1】図 1 は、検討に使用した配線基板の全体断面図である。

【図 2】図 2 (a)、(b) は、検討に使用した配線基板装置の製造途中の拡大断面図 (その 1) である。

【図 3】図 3 (a)、(b) は、検討に使用した配線基板装置の製造途中の拡大断面図 (その 2) である。

【図 4】図 4 は、検討に使用した配線基板装置の問題について説明するための拡大断面図 (その 1) である。

【図 5】図 5 は、検討に使用した配線基板装置の問題について説明するための拡大断面図 (その 2) である。

50

【図 6】図 6 は、検討に使用した配線基板装置の問題について説明するための拡大断面図（その 3）である。

【図 7】図 7 は、第 1 実施形態に係る端子の上面図であり、図 7（b）は図 7（a）の I - I 線に沿う断面図である。

【図 8】図 8 は、表面にはんだが設けられた第 1 実施形態に係る端子の断面図である。

【図 9】図 9（a）は、第 1 実施形態に係る端子の製造方法について示す断面図であり、図 9（b）は、図 9（a）の II - II 線に沿う一部断面側面図である。

【図 10】図 10（a）、（b）は、第 1 実施形態に係る配線基板装置の製造途中の拡大断面図（その 1）である。

【図 11】図 11（a）、（b）は、第 1 実施形態に係る配線基板装置の製造途中の拡大断面図（その 2）である。

10

【図 12】図 12 は、第 1 実施形態に係る配線基板装置の全体断面図である。

【図 13】図 13 は、第 1 実施形態で奏される効果について説明するための拡大断面図（その 1）である。

【図 14】図 14 は、第 1 実施形態で奏される効果について説明するための拡大断面図（その 2）である。

【図 15】図 15（a）は第 2 実施形態に係る端子の上面図であり、図 15（b）はその端子の側面図である。

【図 16】図 16（a）は、第 2 実施形態に係る端子にはんだを設けた場合の上面図であり、図 16（b）は図 16（a）の III - III 線に沿う断面図である。

20

【図 17】図 17（a）は、第 2 実施形態に係る端子の製造方法について示す断面図であり、図 17（b）は、図 17（a）の IV - IV 線に沿う一部断面側面図である。

【図 18】図 18 は、第 2 実施形態に係る配線基板装置の一部断面側面図である。

【図 19】図 19（a）は、第 3 実施形態に係る端子の上面図であり、図 19（b）は、図 19（a）の V - V 線に沿う断面図である。

【図 20】図 20 は、第 3 実施形態に係る端子にはんだを設けた場合の断面図である。

【図 21】図 21（a）は、第 3 実施形態に係る端子の製造方法について示す断面図であり、図 21（b）は、図 21（a）の VI - VI 線に沿う一部断面側面図である。

【図 22】図 22 は、第 3 実施形態に係る配線基板装置の拡大断面図である。

【図 23】図 23 は、第 3 実施形態で奏される効果について説明するための断面図（その 1）である。

30

【図 24】図 24 は、第 3 実施形態で奏される効果について説明するための断面図（その 2）である。

【図 25】図 25 は、第 4 実施形態に係る配線基板装置の拡大断面図である。

【発明を実施するための最良の形態】

【0009】

本実施形態の説明に先立ち、本願発明者が検討した事項について説明する。

【0010】

図 1 は、その検討に使用した配線基板の全体断面図である。

【0011】

40

その配線基板 1 は、多層配線基板であって、コア基材 2 の両面に絶縁層 6 と配線 4、7 とを交互に複数積層してなる。

【0012】

このうち、コア基材 2 は、ガラスクロスにエポキシ樹脂を含浸させたガラスエポキシ基板であって、複数の貫通孔 2 a を備える。貫通孔 2 a とその開口端には銅めっき膜が形成され、これにより貫通孔 2 a 内に貫通電極 3 が設けられると共に、貫通孔 2 a の周囲のコア基材 2 上に配線 4 が設けられる。

【0013】

また、絶縁層 6 は、例えばフェノール樹脂やポリイミド樹脂等の樹脂層である。その絶縁層 6 には、レーザ加工等により配線 4 に至るビア 6 a が形成されており、ビア 6 a とその

50

周囲の絶縁層 6 の上には配線 7 が銅めっきにより形成される。

【 0 0 1 4 】

そして、配線基板 1 の両主面のうち、上側の主面には第 1 のソルダレジスト層 1 1 が形成される。その第 1 のソルダレジスト層 1 1 には最上層の配線 7 に重なる第 1 の開口 1 1 a が設けられており、その第 1 の開口 1 1 a 内の配線 7 の表面には第 1 の拡散防止層 1 2 が形成される。

【 0 0 1 5 】

第 1 の拡散防止層 1 2 は、その上に後で形成されるはんだが配線 7 に拡散するのを防止するのを防ぐための金属層であり、UBM(Under Barrier Metal)とも呼ばれる。この例では第 1 の拡散防止層 1 2 としてニッケル層、パラジウム層、及び金層をこの順に形成する。

10

【 0 0 1 6 】

一方、配線基板 1 の両主面のうち、下側の主面には第 2 のソルダレジスト層 1 3 が形成される。その第 2 のソルダレジスト層 1 3 には最下層の配線 7 に重なる第 2 の開口 1 3 a が設けられており、その第 2 の開口 1 3 a 内の配線 7 の表面には第 2 の拡散防止層 1 4 が形成される。

【 0 0 1 7 】

第 1 の拡散防止層 1 2 と同様に、第 2 の拡散防止層 1 4 は、ニッケル層、パラジウム層、及び金層をこの順に積層した積層膜である。

【 0 0 1 8 】

この例では、以下のようにしてこの配線基板 1 の上に半導体素子を搭載する。

20

【 0 0 1 9 】

図 2 ~ 図 3 は、この配線基板 1 を利用した配線基板装置の製造途中の拡大断面図である。

【 0 0 2 0 】

まず、図 2 (a) に示すように、第 1 の開口 1 1 a 内に端子 1 6 を立てる。

【 0 0 2 1 】

その端子 1 6 は、ニッケルの線材を所定の長さに切断して得られた柱状であって、その表面にはバレルめっきによりはんだ 1 7 が形成される。

【 0 0 2 2 】

次に、図 2 (b) に示すように、はんだ 1 7 をリフローして溶融させることにより、はんだ 1 7 と第 1 の拡散防止層 1 2 とを介して配線 7 に端子 1 6 を接合する。そのリフローの際、表面張力によってはんだ 1 7 は概略球形となる。

30

【 0 0 2 3 】

ここまでの工程により、この例に係る配線基板装置 2 5 の基本構造が完成する。

【 0 0 2 4 】

この後は、配線基板装置 2 5 に半導体素子を搭載する工程に移る。

【 0 0 2 5 】

まず、図 3 (a) に示すように、複数の電極 2 1 を備えた半導体素子 2 0 を用意し、その電極 2 1 と端子 1 6 との位置合わせを行う。その電極 2 1 は特に限定されないが、この例では銅ポストを電極 2 1 として形成する。

【 0 0 2 6 】

そして、図 3 (b) に示すように、配線基板 1 に向けて半導体素子 2 0 を押圧しながらはんだ 1 7 をリフローして溶融させ、はんだ 1 7 を介して端子 1 6 と電極 2 1 とを接続する。

40

【 0 0 2 7 】

そのリフローにおける加熱温度は、はんだ 1 7 の融点よりも高くかつ端子 1 6 の融点よりも低い温度に設定される。そのため、このリフローによってはんだ 1 7 は溶融するものの、端子 1 6 は溶融せずに柱状の形状が維持される。

【 0 0 2 8 】

以上により、この例に係る基本工程を終える

上記した配線基板装置 2 5 によれば、はんだ 1 7 よりも融点が高いニッケルの端子 1 6 を採用するため、図 3 (b) の工程ではんだ 1 7 をリフローしても端子 1 6 は溶融しない。

50

これにより、そのリフローの際に半導体素子20を押圧しても端子16が潰れなくなるため、端子16によって第1の配線基板1と半導体素子20との間隔が維持され、第1の配線基板1に半導体素子20が接触するのを防ぐことができる。

【0029】

しかしながら、この配線基板装置25には以下のような問題が生じることがある。

【0030】

図4～図6は、その問題について説明するための拡大断面図である。

【0031】

図4の例では、図2(b)や図3(b)の工程ではんだ17をリフローした際に表面張力によってはんだ17が横方向に広がり、隣接する端子16同士がはんだ17を介して電氣的にショートしてしまっている。

10

【0032】

このような問題を回避するために、端子16の表面におけるはんだ17の量を減らすことも考えられる。しかし、これでは端子16の下端16aと上端16bにおけるはんだ17の量が不足してしまうため、下端16aと配線7との接合強度や、上端16bと電極21との接合強度が不足するおそれがある。

【0033】

一方、図5は、製造誤差によって複数の電極21の各々の高さがばらついている場合の拡大断面図である。

【0034】

この場合は、高さが低い電極21にはんだ17が接触しておらず、その電極21とこれに対応する端子16とが電氣的に接続されていない。

20

【0035】

また、図6は、熱膨張等によって半導体素子20に反りが生じている場合の拡大断面図である。

【0036】

この場合は、半導体素子20の反りによって一部の電極21が端子16から離れてしまい、その端子16と電極21とをはんだ17で接続することができない。

【0037】

以下に、このような問題を回避できる各実施形態について説明する。

30

【0038】

(第1実施形態)

まず、本実施形態で使用する端子について説明する。

【0039】

図7(a)はその端子の上面図であり、図7(b)は図7(a)のI-I線に沿う断面図である。

【0040】

図7(a)に示すように、端子30は上面視で円形である。

【0041】

また、図7(b)に示すように、端子30は下端30aと上端30bとを有しており、これらの間には下端30aと上端30bの各々よりも幅が狭いくびれ部30cが設けられる。

40

【0042】

この例では、断面視で幅 W_1 が最も狭い幅狭部30dをくびれ部30cに設ける。そして、下端30aから幅狭部30dに向かって端子30の断面形状をテーパ状に細くし、かつ幅狭部30dから上端30bに向かって端子30の断面形状をテーパ状に広くする。

【0043】

端子30の寸法は特に限定されない。例えば、端子30の高さHは $10\mu\text{m} \sim 1000\mu\text{m}$ 程度であり、下端30aと上端30bのそれぞれの幅 W_2 は $10\mu\text{m} \sim 500\mu\text{m}$ 程度である。また、前述の幅狭部30dにおける幅 W_1 は $5\mu\text{m} \sim 495\mu\text{m}$ 程度、より好ましくは $300\mu\text{m}$ 程度である。

50

【 0 0 4 4 】

更に、端子 3 0 の材料も特に限定されず、ニッケル、銅、金、及びアルミニウムのいずれかの金属で端子 3 0 を形成し得る。

【 0 0 4 5 】

本実施形態では、その端子 3 0 の表面に以下のようにはんだを設ける。

【 0 0 4 6 】

図 8 は、表面にはんだ 3 1 が設けられた端子 3 0 の断面図である。

【 0 0 4 7 】

はんだ 3 1 は、例えばバレルめっきにより端子 3 0 の全面に $5 \mu\text{m} \sim 100 \mu\text{m}$ 程度の厚さに形成される。

【 0 0 4 8 】

また、はんだ 3 1 の材料は、端子 3 0 よりも融点が高い材料であれば特に限定されない。そのような材料としては、例えば錫又は鉛がある。

【 0 0 4 9 】

次に、この端子 3 0 の製造方法について説明する。

【 0 0 5 0 】

図 9 (a) は、端子 3 0 の製造方法について示す断面図である。また、図 9 (b) は、図 9 (a) の II - II 線に沿う一部断面側面図である。

【 0 0 5 1 】

図 9 (a)、(b) に示すように、この例では線状のニッケルの線材 3 0 x の上下に治具 3 3 を配する。その治具 3 3 には、前述のくびれ部 3 0 c (図 7 (b) 参照) に対応した傾斜面 3 3 a が形成されており、治具 3 3 で線材 3 0 x を回転させながら何度も挟むことにより線材 3 0 x がテーパ状に加工される。

【 0 0 5 2 】

なお、転造加工法等を用いて線材 3 0 x をテーパ状に加工してもよい。

【 0 0 5 3 】

そして、このようにテーパ状に加工した後に線材 3 0 x を所定の長さに切断し、前述のようにくびれ部 3 0 c を備えた端子 3 0 を得る。

【 0 0 5 4 】

次に、この端子 3 0 を備えた配線基板装置について、その製造方法を追いながら説明する。

【 0 0 5 5 】

図 1 0 ~ 図 1 1 は、本実施形態に係る配線基板装置の製造途中の拡大断面図である。なお、図 1 0 ~ 図 1 1 において、図 1 ~ 図 3 で説明したのと同じ要素にはこれらの図におけるのと同じ符号を付し、以下ではその説明を省略する。

【 0 0 5 6 】

本実施形態では、図 1 の配線基板 1 に以下のように端子 3 0 を立設する。

【 0 0 5 7 】

まず、図 1 0 (a) に示すように、第 1 のソルダレジスト層 1 1 の第 1 の開口 1 1 a 内に、下端 3 0 a を下にして端子 3 0 を立てる。

【 0 0 5 8 】

次に、図 1 0 (b) に示すように、はんだ 3 1 をリフローして熔融させ、はんだ 3 1 と第 1 の拡散防止層 1 2 とを介して配線 7 に端子 3 0 を接続する。このリフローにおける加熱温度は、はんだ 3 1 の融点よりも高くかつ端子 3 0 の融点よりも低い $100 \sim 400$ 程度の温度に設定される。

【 0 0 5 9 】

そのリフローの際、本実施形態では熔融したはんだ 3 1 が表面張力によってくびれ部 3 0 c に溜まるため、はんだ 3 1 が基板横方向に広がるのを防止することができ、隣接する端子 3 0 同士がはんだ 3 1 によって電氣的にショートする危険性を減らすことができる。

【 0 0 6 0 】

なお、上記のようにリフローの加熱温度は端子 3 0 の融点よりも低いため、このリフロー

10

20

30

40

50

によって端子 3 0 は溶融しない。

【 0 0 6 1 】

ここまでの工程により、本実施形態に係る配線基板装置 3 5 が完成する。

【 0 0 6 2 】

その配線基板装置 3 5 においては、端子 3 0 の周囲の配線 7 の上に第 1 のソルダレジスト層 1 1 が形成されており、その第 1 のソルダレジスト層 1 1 から突出するように端子 3 0 が設けられる。

【 0 0 6 3 】

この後は、この配線基板装置 3 5 が備える端子 3 0 に半導体素子等の部品を搭載する工程に移る。

【 0 0 6 4 】

まず、図 1 1 (a) に示すように、複数の電極 2 1 を備えた半導体素子 2 0 を用意し、その電極 2 1 と端子 3 0 との位置合わせを行う。半導体素子 2 0 の種類は特に限定されず、CPU(Central Processing Unit)等のプロセッサを半導体素子 2 0 として採用し得る。

【 0 0 6 5 】

また、図 3 (a) の例と同様に、電極 2 1 は銅ポスト等の金属ポストである。

【 0 0 6 6 】

次に、図 1 1 (b) に示すように、配線基板 1 に向けて半導体素子 2 0 を押圧しながらはんだ 3 1 をリフローして溶融させ、はんだ 3 1 を介して端子 3 0 と電極 2 1 とを接続する。

【 0 0 6 7 】

そのリフローにおける加熱温度は、はんだ 3 1 の融点よりも高くかつ端子 3 0 の融点よりも低い 1 0 0 ~ 4 0 0 程度の温度に設定される。そのため、このリフローでは端子 3 0 は溶融せず、配線基板 1 に向けて半導体素子 2 0 を押圧しても端子 3 0 によって配線基板 1 と半導体素子 2 0 との間隔を維持することができ、配線基板 1 に半導体素子 2 0 が接触するのを防ぐことができる。

【 0 0 6 8 】

しかも、溶融したはんだ 3 1 が端子 3 0 のくびれ部 3 0 c に溜まることではんだ 3 1 が基板横方向に広がらず、隣接する端子 3 0 同士がはんだ 3 1 によって電氣的にショートする可能性を低減できる。

【 0 0 6 9 】

特に、この例のように第 1 のソルダレジスト層 1 1 の上面 1 1 x よりも上に幅狭部 3 0 d が位置することで、幅狭部 3 0 d が第 1 のソルダレジスト層 1 1 に隠れないようにすることができる。その結果、くびれ部 3 0 c に多くのはんだ 3 1 を溜めることができ、はんだ 3 1 が基板横方向に広がるのを効果的に抑制することが可能となる。

【 0 0 7 0 】

更に、幅狭部 3 0 d が露出することで、隣接する端子 3 0 間で最も距離が離れた幅狭部 3 0 d 間にはんだ 3 1 を溜めることができるため、はんだ 3 1 が横方向に広がることを抑制することができる。

【 0 0 7 1 】

以上により、本実施形態における基本工程を終える。

【 0 0 7 2 】

図 1 2 は、半導体素子 2 0 を含む全体断面図である。

【 0 0 7 3 】

この例では、上記のようにして配線基板 1 に半導体素子 2 0 を搭載した後、配線基板 1 と半導体素子 2 0 との間にアンダーフィル樹脂 3 8 を充填する。更に、第 2 のソルダレジスト層 1 3 の第 2 の開口 1 3 a から露出している配線 7 に外部接続端子 3 9 としてはんだバンプを形成する。

【 0 0 7 4 】

なお、アンダーフィル樹脂 3 8 や外部接続端子 3 9 が不要な場合にはこれらを省いてもよい。これについては後述の各実施形態でも同様である。

10

20

30

40

50

【 0 0 7 5 】

以上説明した本実施形態によれば、はんだ 3 1 よりも融点が高い端子 3 0 を配線基板 1 と半導体素子 2 0 との間に配する。これにより、はんだ 3 1 をリフローしても配線基板 1 と半導体素子 2 0 との間隔を維持することができ、配線基板 1 と半導体素子 2 0 とが接触する可能性を低減できる。

【 0 0 7 6 】

特に、図 1 2 のようにアンダーフィル樹脂 3 8 を用いる場合には、このように配線基板 1 と半導体素子 2 0 との間隔が維持されることにより、これらの間にアンダーフィル樹脂 3 8 を充填し易くなる。

【 0 0 7 7 】

更に、図 1 1 (b) に示したように、端子 3 0 にくびれ部 3 0 c を設けることによりはんだ 3 1 が基板横方向に広がるのが防止され、隣接する端子 3 0 同士がはんだ 3 1 を介して接続される可能性を低減できる。

【 0 0 7 8 】

しかも、はんだ 3 1 が基板横方向に広がるのを防止する目的ではんだ 3 1 の量を減らす必要もないため、端子 3 0 の下端 3 0 a と上端 3 0 b の各々に十分な量のはんだ 3 1 が行き渡る。その結果、端子 3 0 と配線基板 1 との接続強度や、端子 3 0 と半導体素子 2 0 との接続強度をはんだ 3 1 で十分に確保することができ、配線基板 1 と半導体素子 2 0 との接続信頼性を維持することもできる。

【 0 0 7 9 】

また、本実施形態では以下のような効果も得ることができる。

【 0 0 8 0 】

図 1 3 及び図 1 4 は、本実施形態で奏される効果について説明するための拡大断面図である。

【 0 0 8 1 】

図 1 3 は、製造誤差によって複数の電極 2 1 の各々の高さがばらついている場合の断面図である。

【 0 0 8 2 】

この場合に図 1 1 (b) の工程で半導体素子 2 0 を押圧すると、機械的に弱いくびれ部 3 0 c が潰れるため、各電極 2 1 の高さのばらつきを端子 3 0 で吸収することができる。そのため、図 5 の例とは異なり、複数の端子 3 0 のうちで電極 2 1 に接続されないものが発生するのを抑制することができ、配線基板装置の歩留まりが低下するのを抑えることができる。

【 0 0 8 3 】

図 1 4 は、熱膨張等によって半導体素子 2 0 に反りが生じている場合の断面図である。

【 0 0 8 4 】

この場合は、図 1 1 (b) の工程で半導体素子 2 0 を押圧することによりくびれ部 3 0 c において端子 3 0 が屈曲し、端子 3 0 の上端 3 0 b が半導体素子 2 0 の反りに倣うようになる。これにより、図 6 の例とは異なり、複数の端子 3 0 の各々を電極 2 1 に接続することが可能となる。

【 0 0 8 5 】

(第 2 実施形態)

本実施形態では、くびれ部 3 0 c に溜められるはんだ 3 1 の量を第 1 実施形態よりも多くする。

【 0 0 8 6 】

図 1 5 (a) は本実施形態に係る端子 3 0 の上面図であり、図 1 5 (b) はこの端子 3 0 の側面図である。

【 0 0 8 7 】

なお、図 1 5 (a) 、 (b) において、第 1 実施形態で説明したのと同じ要素には第 1 実施形態におけるのと同じ符号を付し、以下ではその説明を省略する。

10

20

30

40

50

【 0 0 8 8 】

図 1 5 (a)、(b) に示すように、本実施形態では、端子 3 0 の側面に、下端 3 0 a から上端 3 0 b に延びる複数の溝 3 0 g を形成する。

【 0 0 8 9 】

図 1 6 (a) は、この端子 3 0 にはんだ 3 1 を設けた場合の上面図であり、図 1 6 (b) は図 1 6 (a) の III - III 線に沿う断面図である。

【 0 0 9 0 】

第 1 実施形態と同様に、そのはんだ 3 1 はバレルめっきにより端子 3 0 の表面に形成される。

【 0 0 9 1 】

特に、図 1 6 (a) に示すように、本実施形態では溝 3 0 g によって端子 3 0 の側面の表面積が増えるため、溝 3 0 g が無い場合と比較して多くのはんだ 3 1 を端子 3 0 に設けることができる。

【 0 0 9 2 】

次に、この端子 3 0 の製造方法について説明する。

【 0 0 9 3 】

図 1 7 (a) は、本実施形態に係る端子 3 0 の製造方法について示す断面図である。また、図 1 7 (b) は、図 1 7 (a) の IV - IV 線に沿う一部断面側面図である。

【 0 0 9 4 】

図 1 7 (a)、(b) に示すように、本実施形態においても一对の治具 3 3 でニッケルの線材 3 0 x を回転させながら何度も挟むことによりくびれ部 3 0 c (図 1 5 (b) 参照) を形成する。

【 0 0 9 5 】

なお、転造加工法等を用いて線材 3 0 x をテーパ状に加工してもよい。

【 0 0 9 6 】

また、図 1 7 (b) に示すように、その治具 3 3 には溝 3 0 g (図 1 5 (a) 参照) に対応した凹凸 3 3 b が設けられており、その凹凸 3 3 b を線材 3 0 x に転写することにより上記の溝 3 0 g を形成することができる。

【 0 0 9 7 】

図 1 8 は、この端子 3 0 を備えた本実施形態に係る配線基板装置 3 5 の一部断面側面図である。

【 0 0 9 8 】

なお、図 1 8 において第 1 実施形態で説明したのと同じ要素には第 1 実施形態におけるのと同じ符号を付し、以下ではその説明を省略する。

【 0 0 9 9 】

その配線基板装置 3 5 は、第 1 実施形態の図 1 0 (a) ~ 図 1 1 (b) と同じ工程を行うことにより作製され、配線基板 1 と半導体素子 2 0 とが端子 3 0 で接続された構造を有する。

【 0 1 0 0 】

本実施形態では、溝 3 0 g を形成したことで端子 3 0 の表面に多くのはんだ 3 1 を設けることができるため、端子 3 0 の下端 3 0 a や上端 3 0 b ではんだ 3 1 が不足し難くなる。その結果、端子 3 0 と配線基板 1 との接続強度や、端子 3 0 と半導体素子 2 0 との接続強度をはんだ 3 1 で十分に確保することが可能となる。

【 0 1 0 1 】

(第 3 実施形態)

本実施形態では、くびれ部 3 0 c の形状を第 1 実施形態とは異なる形状にする。

【 0 1 0 2 】

図 1 9 (a) は本実施形態に係る端子 3 0 の上面図であり、図 1 9 (b) は図 1 9 (a) の V - V 線に沿う断面図である。

【 0 1 0 3 】

10

20

30

40

50

なお、図19(a)、(b)において、第1実施形態で説明したのと同じ要素には第1実施形態におけるのと同じ符号を付し、以下ではその説明を省略する。

【0104】

図19(a)、(b)に示すように、本実施形態に係る端子30は、上端30bを含む上側板30eと、下端30aを含む下側板30fと、上側板30eと下側板30fとを接続する柱状部30hとを備える。

【0105】

このうち、柱状部30hは、前述のくびれ部30cとなる部位であり、下端30aと上端30bとの間において一定の幅 W_3 を有する。

【0106】

なお、その幅 W_3 は例えば $5\mu\text{m} \sim 495\mu\text{m}$ 程度であり、柱状部30hの高さ h は例えば $5\mu\text{m} \sim 800\mu\text{m}$ 程度である。また、下端30aと上端30bのそれぞれの幅 W_2 は、第1実施形態と同様に $10\mu\text{m} \sim 500\mu\text{m}$ 程度である。そして、端子30の高さ H は $10\mu\text{m} \sim 1000\mu\text{m}$ 程度である。

【0107】

図20は、この端子30にはんだ31を設けた場合の断面図である。

【0108】

第1実施形態や第2実施形態と同様に、はんだ31はバレルめっきにより端子30の表面に形成される。

【0109】

次に、この端子30の製造方法について説明する。

【0110】

図21(a)は、本実施形態に係る端子30の製造方法について示す断面図である。また、図21(b)は、図21(a)のVI-VI線に沿う一部断面側面図である。

【0111】

図21(a)、(b)に示すように、本実施形態においても一对の治具33でニッケルの線材30xを回転させながら何度も挟むことによりくびれ部30c(図19(b)参照)を形成する。

【0112】

なお、転造加工法等を用いて線材30xにくびれ部30cを形成してもよい。

【0113】

図21(b)に示すように、各々の治具33には、柱状のくびれ部30cに対応した半円状の凸部33cが設けられる。その凸部33cの形状を線材30xに転写することにより、上記のような柱状のくびれ部30cを形成することができる。

【0114】

図22は、この端子30を備えた本実施形態に係る配線基板装置の拡大断面図である。

【0115】

なお、図22において第1実施形態で説明したのと同じ要素には第1実施形態におけるのと同じ符号を付し、以下ではその説明を省略する。

【0116】

その配線基板装置は、第1実施形態の図10(a)~図11(b)と同じ工程を行うことにより作製され、配線基板1と半導体素子20とが端子30で接続された構造を有する。

【0117】

本実施形態では、上記のようにくびれ部30cを柱状にしたため、下端30aと上端30bの各々の側面からくびれ部30cの側面を大きく後退させることができ、隣接する端子30の各々のくびれ部30c同士を大きく離すことができる。そのため、図11(b)の工程ではんだ31をリフローさせても、隣接する端子30同士がはんだ31で接続されるのを効果的に抑制することが可能となる。

【0118】

また、第1実施形態と同様に、くびれ部30cを柱状にしても以下のような効果が奏され

10

20

30

40

50

る。

【 0 1 1 9 】

図 2 3 及び図 2 4 は、本実施形態で奏される効果について説明するための断面図である。

【 0 1 2 0 】

図 2 3 は、製造誤差によって複数の電極 2 1 の各々の高さがばらついている場合の断面図である。

【 0 1 2 1 】

この場合は、くびれ部 3 0 c が潰れることにより各電極 2 1 の高さのばらつきを端子 3 0 で吸収することができ、複数の端子 3 0 の各々を電極 2 1 に接続することができる。

【 0 1 2 2 】

図 2 4 は、熱膨張等によって半導体素子 2 0 に反りが生じている場合の断面図である。

【 0 1 2 3 】

この場合は、くびれ部 3 0 c が屈曲することにより端子 3 0 の上端 3 0 b が半導体素子 2 0 の反りに倣うようになり、複数の端子 3 0 の各々を電極 2 1 に接続することが可能となる。

【 0 1 2 4 】

(第 4 実施形態)

第 1 ~ 第 3 実施形態では、端子 3 0 を介して配線基板 1 に接続される部品として半導体素子 2 0 を用いたが、本実施形態ではその部品として配線基板を用いる。

【 0 1 2 5 】

図 2 5 は、本実施形態に係る配線基板装置の拡大断面図である。

【 0 1 2 6 】

なお、図 2 5 において第 1 実施形態で説明したのと同じ要素には第 1 実施形態におけるのと同じ符号を付し、以下ではその説明を省略する。

【 0 1 2 7 】

図 2 5 に示すように、この配線基板装置 5 0 においては、二つの配線基板 1 の各々を対向させる。そして、はんだ 3 1 をリフローして溶融させることにより、各配線基板 1 の各々の配線 7 同士を端子 3 0 を介して接続する。

【 0 1 2 8 】

その端子 3 0 には前述のようにくびれ部 3 0 c が設けられているため、溶融したはんだ 3 1 がそのくびれ部 3 0 c に溜まり、基板横方向にはんだ 3 1 が広がるのを防止できる。その結果、隣接する端子 3 0 同士がはんだ 3 1 で接続されるのを抑制することができ、配線基板装置 5 0 の歩留まりを向上させることができる。

【 符号の説明 】

【 0 1 2 9 】

1 ... 配線基板、 2 ... コア基材、 2 a ... 貫通孔、 3 ... 貫通電極、 4、 7 ... 配線、 6 ... 絶縁層、 6 a ... ビア、 1 1 ... 第 1 のソルダレジスト層、 1 1 a ... 開口、 1 2 ... 第 1 の拡散防止層、 1 3 ... 第 2 のソルダレジスト層、 1 3 a ... 第 2 の開口、 1 4 ... 第 2 の拡散防止層、 1 6 ... 端子、 1 6 a ... 下端、 1 6 b ... 上端、 1 7 ... はんだ、 2 0 ... 半導体素子、 2 1 ... 電極、 3 0 ... 端子、 3 0 a ... 下端、 3 0 b ... 上端、 3 0 c ... くびれ部、 3 0 d ... 幅狭部、 3 0 e ... 上側板、 3 0 f ... 下側板、 3 0 g ... 溝、 3 0 h ... 柱状部、 3 0 x ... 線材、 3 1 ... はんだ、 3 3 ... 治具、 3 3 a ... 傾斜面、 3 3 b ... 凹凸、 3 3 c ... 凸部、 3 8 ... アンダーフィル樹脂、 3 9 ... 外部接続端子。

10

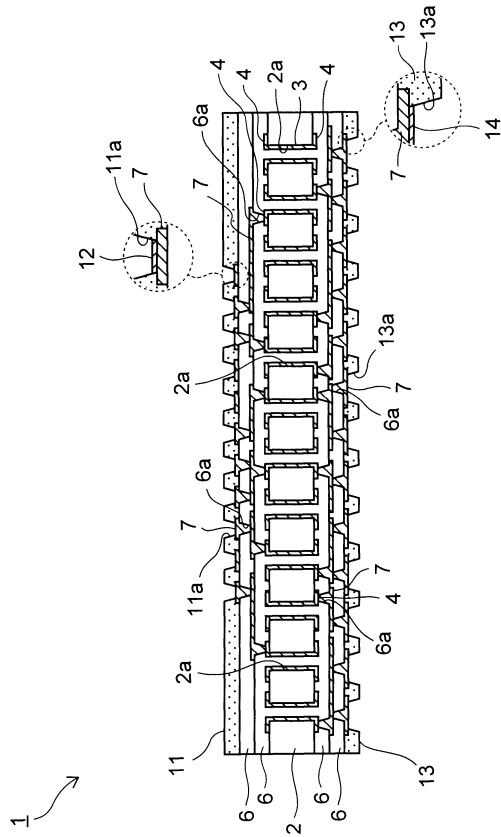
20

30

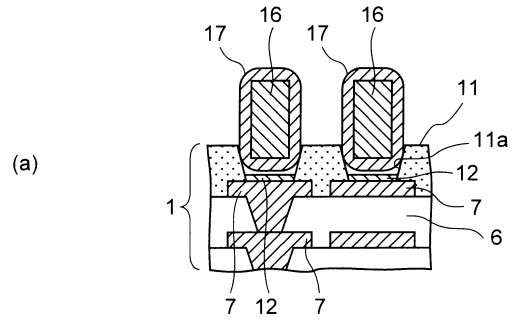
40

50

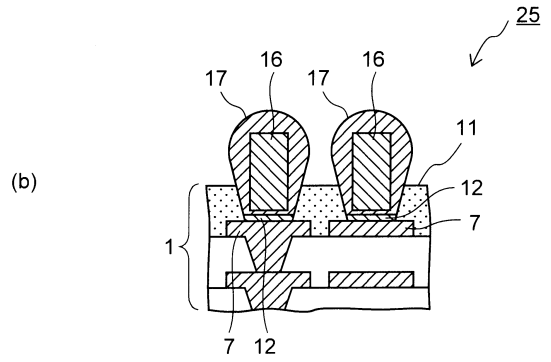
【図面】
【図 1】



【図 2】

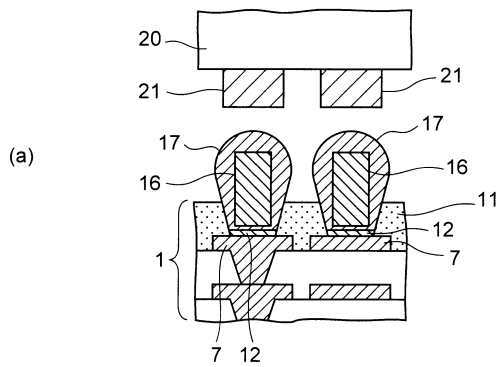


10

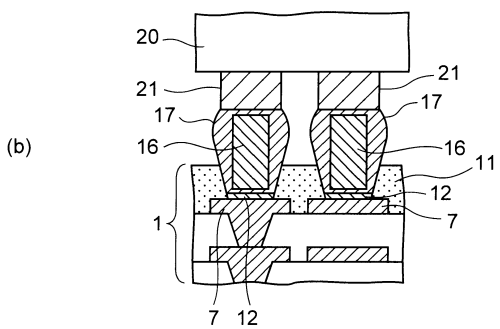


20

【図 3】

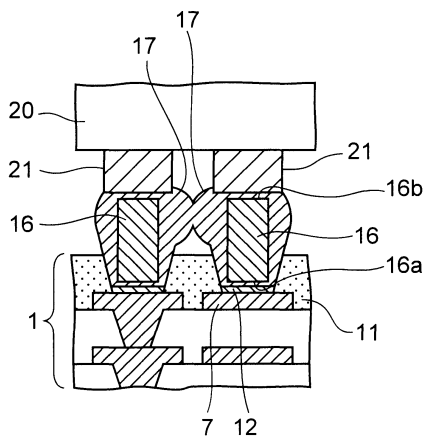


30



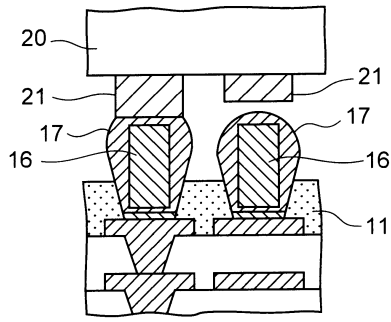
40

【図 4】

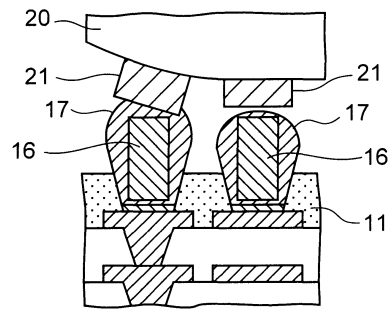


50

【図 5】

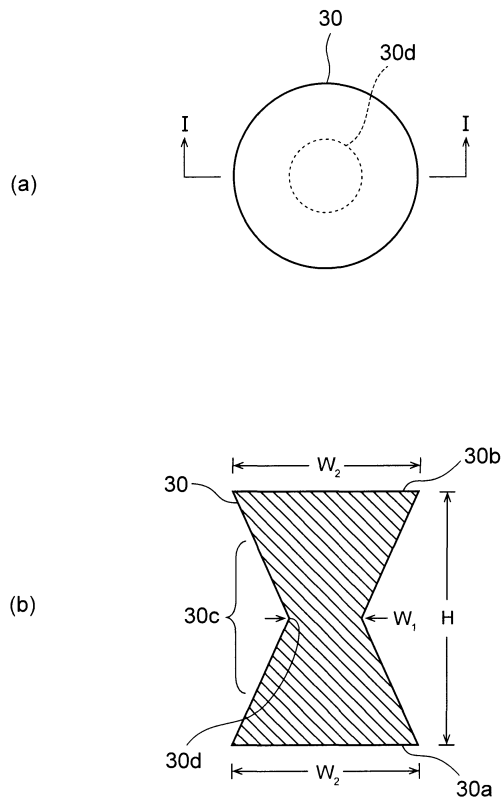


【図 6】

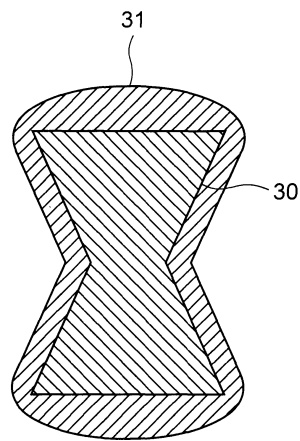


10

【図 7】



【図 8】



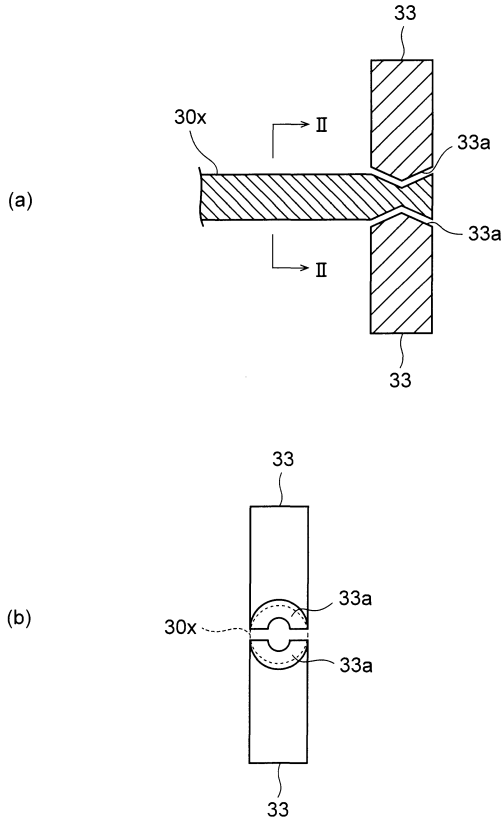
20

30

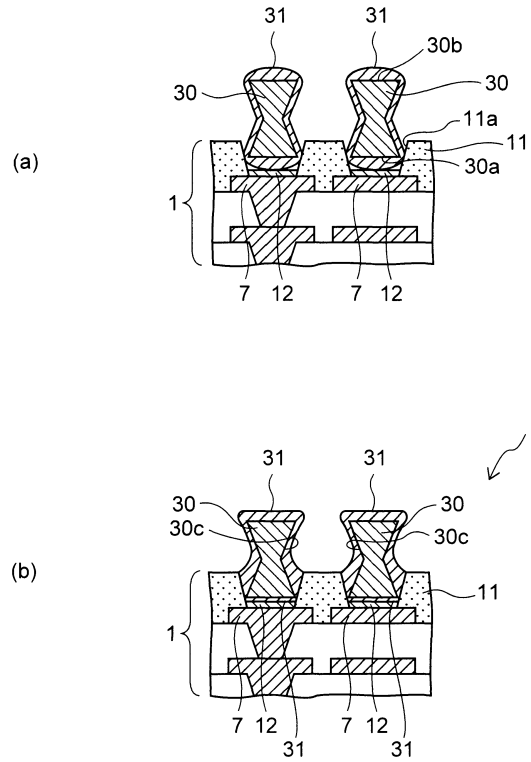
40

50

【 図 9 】



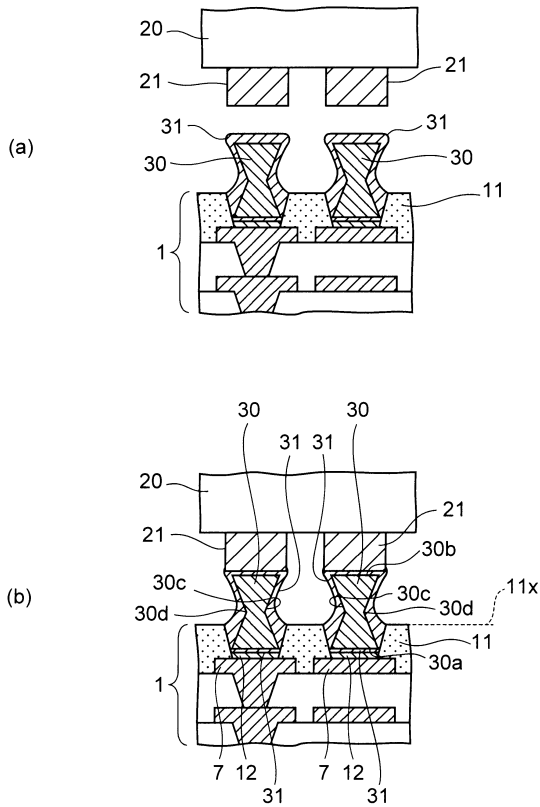
【 図 10 】



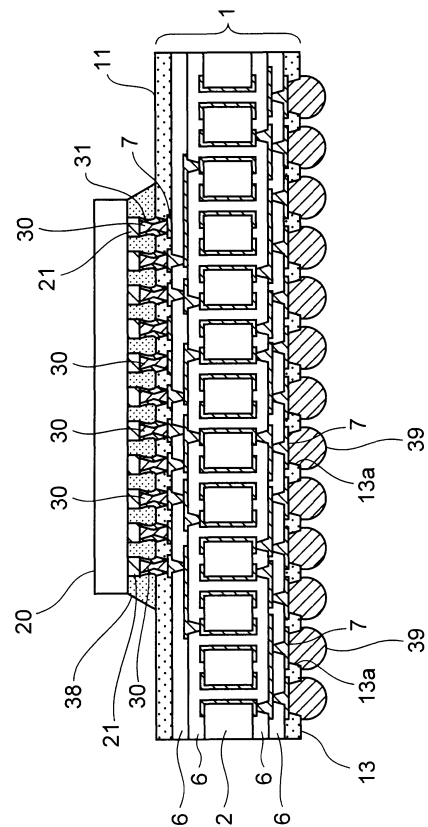
10

20

【 図 11 】



【 図 12 】

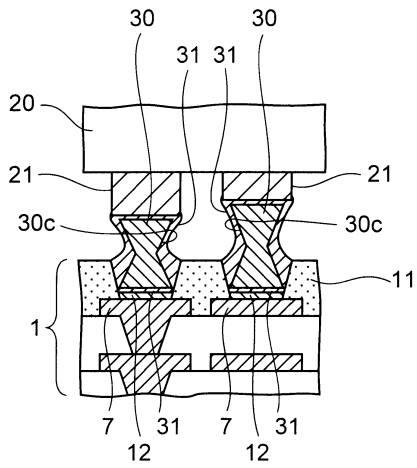


30

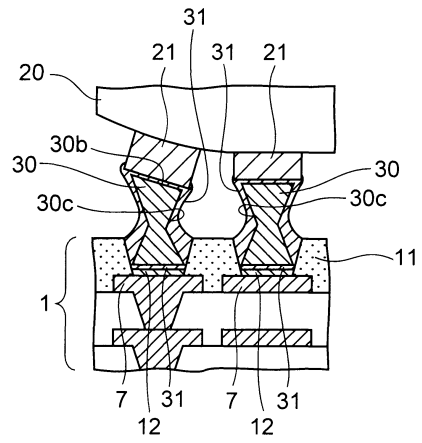
40

50

【 図 1 3 】

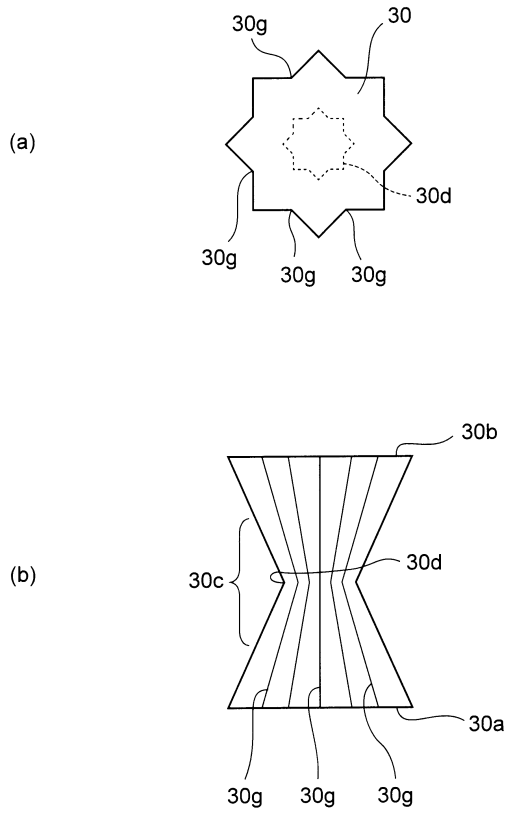


【 図 1 4 】

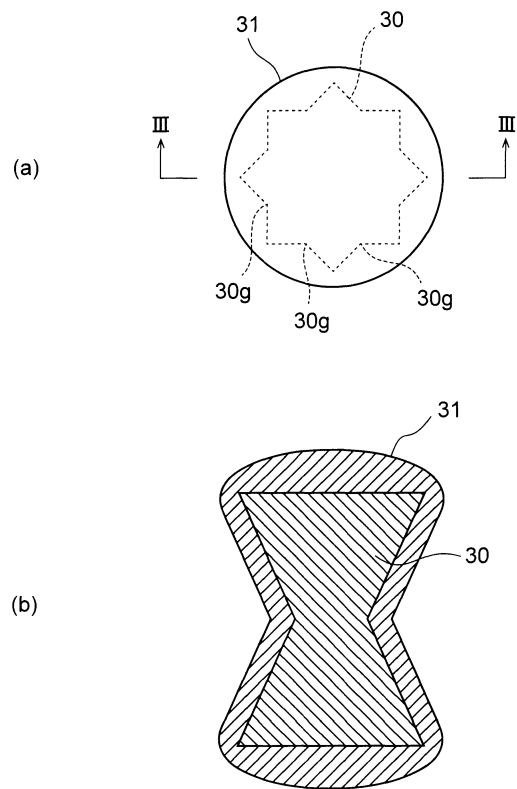


10

【 図 1 5 】



【 図 1 6 】

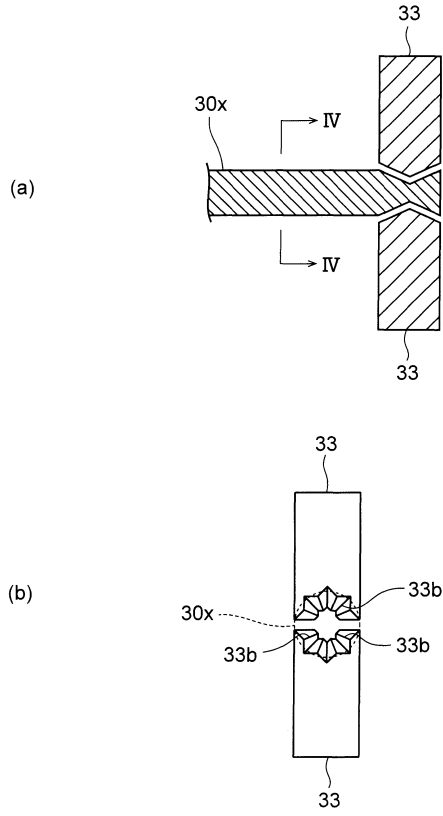


20

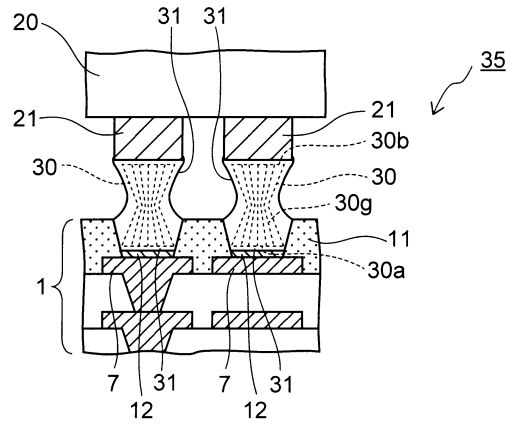
30

40

【 図 1 7 】



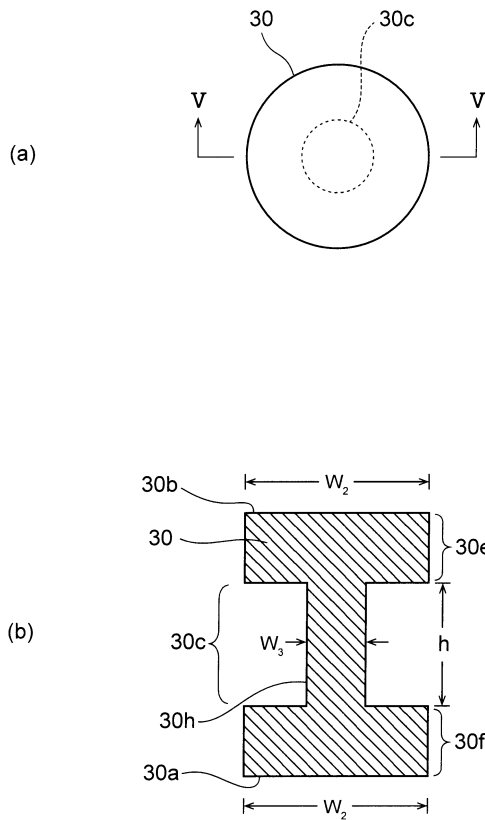
【 図 1 8 】



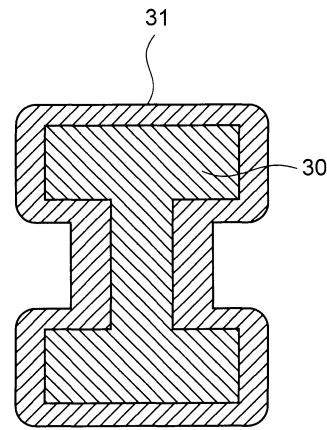
10

20

【 図 1 9 】



【 図 2 0 】

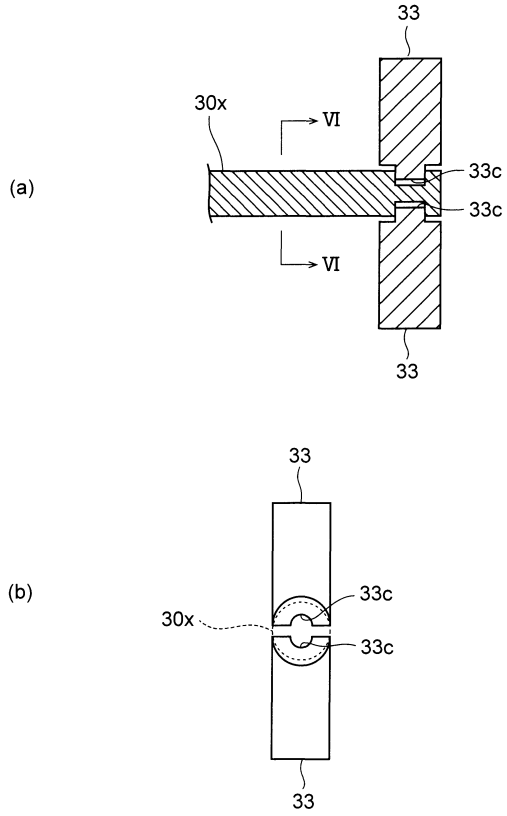


30

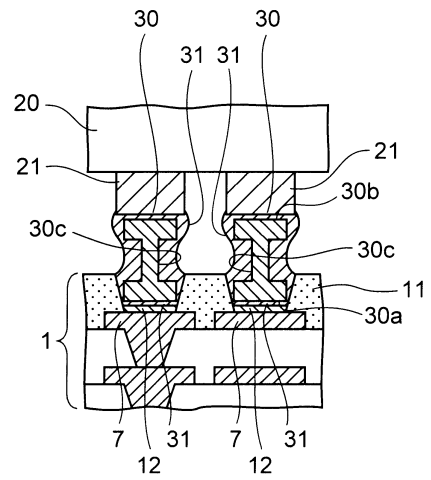
40

50

【 図 2 1 】



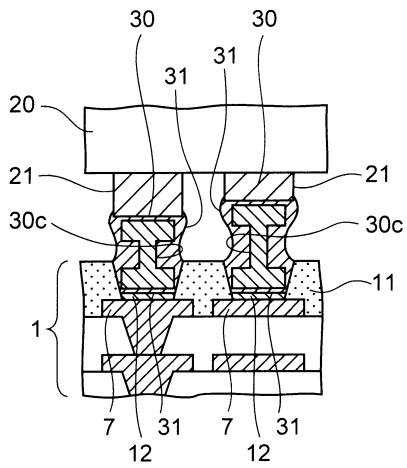
【 図 2 2 】



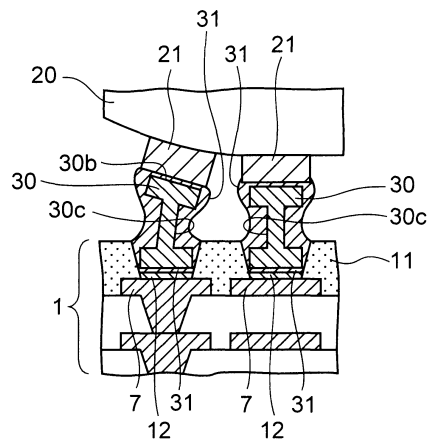
10

20

【 図 2 3 】




【 図 2 4 】

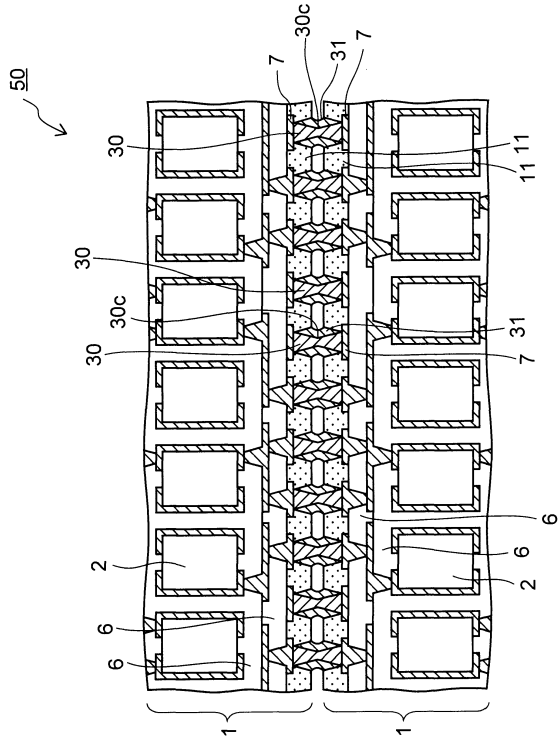


30

40

50

【 2 5】



10

20

30

40

50

フロントページの続き

- (56)参考文献 特開2010-225598(JP,A)
特開2010-278139(JP,A)
特開2014-192177(JP,A)
米国特許出願公開第2011/0303443(US,A1)
特開2011-082482(JP,A)
特開平05-152381(JP,A)
- (58)調査した分野 (Int.Cl., DB名)
- | | |
|------|-------|
| H05K | 1/18 |
| H05K | 1/14 |
| H01R | 12/55 |
| H05K | 3/34 |
| H01L | 21/60 |