

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年7月23日(23.07.2020)



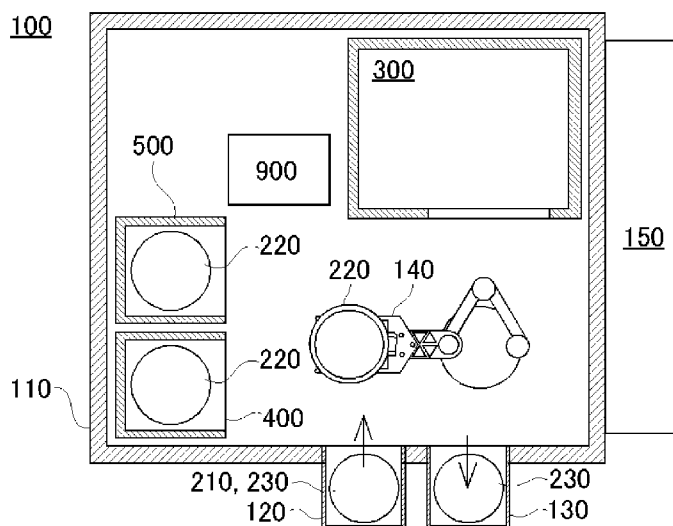
(10) 国際公開番号

WO 2020/149127 A1

- (51) 国際特許分類:
H01L 25/065 (2006.01) *B32B 37/00* (2006.01)
H01L 25/07 (2006.01) *H01L 21/60* (2006.01)
H01L 25/18 (2006.01)
- (21) 国際出願番号: PCT/JP2019/050833
- (22) 国際出願日: 2019年12月25日(25.12.2019)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2019-004225 2019年1月15日(15.01.2019) JP
- (71) 出願人: 株式会社ニコン (NIKON CORPORATION) [JP/JP]; 〒1086290 東京都港区港南二丁目15番3号 Tokyo (JP).
- (72) 発明者: 釜下 敦 (KAMASHITA Atsushi); 〒1086290 東京都港区港南二丁目15番3号 株式会社ニコン内 Tokyo (JP). ミツ石 創 (MITSUISHI Hajime); 〒1086290 東京都港区港南二丁目15番3号 株式会社ニコン内 Tokyo (JP). 前原 義弘(MAEHARA Yoshihiro); 〒1086290 東京都港区港南二丁目15番3号 株式会社ニコン内 Tokyo (JP). 菅谷 功(SUGAYA Isao); 〒1086290 東京都港区港南二丁目15番3号 株式会社ニコン内 Tokyo (JP).
- (74) 代理人: 龍華国際特許業務法人(RYUKA IP LAW FIRM); 〒1631522 東京都新宿区西新宿1-6-1 新宿エルタワー22階 Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ,

(54) Title: LAMINATE MANUFACTURING METHOD AND LAMINATE MANUFACTURING DEVICE

(54) 発明の名称: 積層体製造方法および積層体製造装置



(57) Abstract: The present invention improves positioning accuracy when a substrate is additionally laminated onto a laminate. This laminate manufacturing method comprises a step for laminating a second substrate onto a first substrate, and a step for laminating a third substrate onto the second substrate laminated on the first substrate, wherein, in the step for laminating the third substrate onto the second substrate, the third substrate is positioned on the basis of the position of the first substrate. The laminate manufacturing method also comprises a step for laminating a second substrate onto a laminate in which a plurality of substrates including a first substrate are laminated, and a step for laminating a third substrate onto the second substrate laminated on the laminate, wherein, in the step for laminating the third substrate onto the second substrate, the third substrate is positioned on the basis of the position of at least the first substrate among the plurality of substrates of the laminate.

BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 一 国際調査報告 (条約第21条(3))

(57) 要約: 積層体に更に基板を積層する場合の位置決め精度を向上する。積層体製造方法であって、第1の基板に第2の基板を積層する段階と、第1の基板に積層された第2の基板に第3の基板を積層する段階と、を含み、第3の基板を第2の基板に積層する段階において、第1の基板の位置に基づいて第3の基板を位置決めする。また、第1の基板を含む複数の基板が積層された積層体に第2の基板を積層する段階と、積層体に積層された第2の基板に第3の基板を積層する段階と、を含み、第3の基板を第2の基板に積層する段階において、積層体の複数の基板のうち少なくとも第1の基板の位置に基づいて、第3の基板を位置決めする。

明 細 書

発明の名称： 積層体製造方法および積層体製造装置

技術分野

[0001] 本発明は、積層体製造方法および積層体製造装置に関する。

背景技術

[0002] 3枚以上の基板を積層して積層体を製造する方法がある（例えば特許文献1参照）。この積層体において隣接していない基板をTSV（Through-Silicon-Via）で電氣的に接続する場合がある。

特許文献1 国際公開2013-011970号公報

[0003] しかしながら、3枚以上の基板を順次位置決めしながら積層した場合に、積層するごとに生じる誤差が蓄積されて、TSVによる電氣的な接続が困難になるという課題がある。

発明の概要

[0004] 本発明の第1の態様においては、第1の基板に第2の基板を積層する段階と、第1の基板に積層された第2の基板に第3の基板を積層する段階と、を含み、第3の基板を第2の基板に積層する段階において、第1の基板の位置に基づいて第3の基板を位置決めする積層体製造方法が提供される。

[0005] 本発明の第2の態様においては、第1の基板を含む複数の基板が積層された積層体に第2の基板を積層する段階と、積層体に積層された第2の基板に第3の基板を積層する段階と、を含み、第3の基板を第2の基板に積層する段階において、積層体の複数の基板のうち少なくとも第1の基板の位置に基づいて、第3の基板を位置決めする積層体製造方法が提供される。

[0006] 本発明の第3の態様においては、複数の基板が積層された積層体に第2の基板を積層する方法であって、複数の基板のうち第2の基板が積層される基板以外の基板の位置に基づいて、第2の基板を位置決めする積層体製造方法が提供される。

[0007] 本発明の第4の態様においては、複数の基板が積層された積層体に第2の

基板を積層する段階を含み、複数の基板のうち位置決めに対する要求精度が最も高い基板の位置に基づいて、第2の基板を位置決めする積層体製造方法が提供される。

[0008] 本発明の第5の態様においては、第1の基板に積層された第2の基板に対して、第3の基板を積層して積層体を製造する積層体製造装置であって、第1の基板の位置に基づいて第3の基板を位置決めする位置決め部と、位置決めされた第3の基板を第2の基板に接合する接合部と、を備える積層体製造装置が提供される。

[0009] 本発明の第6の態様においては、第1の基板を含む複数の基板が積層された積層体に積層された第2の基板に対して、第3の基板を積層して積層体を製造する積層体製造装置であって、第1の基板の位置に基づいて第3の基板を位置決めする位置決め部と、位置決めされた第3の基板を第2の基板に接合する接合部と、を備える積層体製造装置が提供される。

[0010] 本発明の第7の態様においては、複数の基板が積層された積層体に第2の基板を積層する積層体製造装置であって、複数の基板のうち位置決めに対する要求精度が最も高い基板の位置に基づいて、第2の基板を位置決めする位置決め部と、位置決めされた第2の基板を前記積層体に接合する接合部と、を備える積層体製造装置が提供される。

[0011] 本発明の第8の態様においては、第1の基板に積層された第2の基板に第3の基板を積層する段階と、少なくとも第3の基板を貫通し、第1の基板、第2の基板、および第3の基板のうちの複数の基板に配された接続領域を電気的に結合する貫通電極を形成する段階と、を含み、貫通電極を形成する段階において、第3の基板における貫通電極の位置を、第1の基板の位置に基づいて決定する積層体製造方法が提供される。

[0012] 本発明の第9の態様においては、第1の基板を含む複数の基板が積層された積層体に第2の基板を積層する段階と、積層体に積層された第2の基板に第3の基板を積層する段階と、少なくとも第3の基板を貫通し、第1の基板、第2の基板、および第3の基板のうちの複数の基板に配された接続領域を

電氣的に結合する貫通電極を形成する段階と、を含み、貫通電極を形成する段階において、第3の基板における貫通電極の位置を、第1の基板の位置に基づいて決定する積層体製造方法が提供される。

[0013] 本発明の第10の態様においては、複数の基板を積層する段階と、複数の基板のうち少なくとも一つを貫通し、複数の基板に配された接続領域を電氣的に結合する貫通電極を形成する段階と、を含み、貫通電極を形成する段階において、複数の基板のうち位置決めに対する要求精度が最も高い基板の位置に基づいて、貫通電極の位置を決定する積層体製造方法が提供される。

[0014] 上記の発明の概要は、本発明の特徴の全てを列挙したものではない。これらの特徴群のサブコンビネーションも発明となり得る。

図面の簡単な説明

[0015] [図1]基板積層装置100の模式図である。

[図2]基板210の模式的平面図である。

[図3]接合部300の模式的断面図である。

[図4]接合部300の動作手順を示す流れ図である。

[図5]接合部300の動作を示す模式的断面図である。

[図6]接合部300の動作を示す模式的断面図である。

[図7]接合部300の動作を示す模式的断面図である。

[図8]積層体230を作製する場合の手順を示す流れ図である。

[図9]積層体230における位置決め方法を説明する図である。

[図10]積層体230における位置決め方法を説明する図である。

[図11]貫通電極801の形成方法を示す流れ図である。

[図12]貫通電極801を位置決め手順を示す流れ図である。

[図13]貫通電極801の位置決め方法を説明する図である。

[図14]貫通電極801を有する積層体230の模式的断面図である。

[図15]貫通電極801の位置決め方法を説明する図である。

[図16]貫通電極801を有する積層体230の模式的断面図である。

[図17]貫通電極801の位置決め方法を説明する図である。

[図18]貫通電極801を有する積層体230の模式的断面図である。

発明を実施するための形態

[0016] 以下、発明の実施の形態を通じて本発明を説明する。下記の実施形態は請求の範囲に係る発明を限定するものではない。実施形態の中で説明されている特徴の組み合わせの全てが発明に必須であるとは限らない。

[0017] 図1は、基板積層装置100の模式的平面図である。基板積層装置100は、筐体110と、筐体110の外側に配された基板カセット120、130、および制御部150と、筐体110の内部に配された搬送部140、接合部300、ホルダストッカ400、プリアライナ500、および活性化装置900を備える。

[0018] なお、基板積層装置100において積層される基板210は、シリコン単結晶ウェハ、化合物半導体ウェハ等の半導体ウェハを含み、更に、半導体ウェハ以外の、ガラス基板、サファイア基板等を含む場合もある。また、積層体230は、複数の基板210を接合して形成され、下記の実施例では、2層以上の基板210を接合したものを積層体230と記載する。従って、3枚以上の積層体230を製造する過程では、積層体230よりも積層枚数が少ない一時的な積層体が形成される場合がある。

[0019] また、基板210を積層するとは、複数の基板210の主面を互いに接する状態にすることをいうが、互いの相対位置が接合等により固定された状態を指すとは限らない。また、「重ねる」を「積層」と同義で用いることがある。一方、基板210の接合とは、複数の基板210を積層し、互いの相対位置を水素結合、ファンデルワールス結合、および、共有結合等で固定することをいう。

[0020] 更に、基板210の接合に先立って、積層する基板210は、積層の対象となる基板210または一時的な積層体に対して位置合わせされる。特に、電子回路等が形成された基板210を積層する場合は、積層後に、積層する基板210の回路と、積層される基板210または一時的な積層体の回路との電氣的な接続が形成されるように位置合わせされる。

- [0021] 続いて、基板積層装置１００の各構成要素について説明する。基板カセット１２０、１３０は、筐体１１０に対して個別に着脱できる。一方の基板カセット１２０には、これから接合する基板２１０または積層体２３０を収容する。他方の基板カセット１３０には、基板２１０を接合して形成された積層体２３０、または、基板２１０と積層体２３０とを接合して形成された積層体２３０が収容される。
- [0022] 搬送部１４０は、筐体１１０の内部で、単独の基板２１０、単独の基板ホルダ２２０、および積層体２３０を移動させる。また、搬送部１４０は、基板２１０または積層体２３０を保持した基板ホルダ２２０を搬送する場合もある。
- [0023] 制御部１５０は、基板積層装置１００の各部の動作を個々に制御すると共に、各部相互の連携を統括的に制御する。また、制御部１５０は、外部からのユーザの指示を受け付けて、基板２１０等を積層する場合の手順等を接合部３００に指示する場合もある。更に、制御部１５０は、基板積層装置１００の動作状態を外部に向かって表示する表示部等のユーザインターフェイスを備えてもよい。
- [0024] 接合部３００は、互いに対向する一対のステージを有し、ステージのそれぞれに保持した基板２１０または積層体２３０を相互に位置決めする。すなわち、接合部３００は、位置決め部としての役割を担う。ここで保持は、基板２１０等に対して力を作用させて、基板２１０の移動を規制する状態を含む。また、保持は、基板２１０の移動のみならず、変形も規制する場合がある。更に、保持の解除とは、基板２１０を保持する目的で基板２１０に作用させている力を除くことを含む。
- [0025] また、位置決めは、基板２１０または積層体２３０を、積層される他の基板等に対する電気的な接続を形成できるように配置させることを含む。また、基板２１０または積層体２３０の構造物が、意図された機能を発揮するように配置されることを含む。
- [0026] 接合部３００は、位置決めした基板２１０を互いに接触させることにより

接合して、積層体 230 を形成する。また、接合部 300 は、積層体 230 に他の基板 210 を接合して積層体 230 を形成する。接合部 300 の詳細については、図 3 から 7 を参照して後述する。

[0027] 基板積層装置 100 は、内部で基板 210 および積層体 230 をハンドリングする場合に基板ホルダ 220 を使用する。基板ホルダ 220 は、アルミナセラミックス等の硬質材料により形成され、真空チャック、静電チャック等の保持機構を有する。基板ホルダ 220 は、保持機構を使用して基板 210 または積層体 230 を吸着し、薄くて脆い基板 210 等を外部からの衝撃等に対して保護する。

[0028] また、基板ホルダ 220 は、保持機構により基板 210 または積層体 230 を吸着することにより、それらを基板ホルダ 220 の保持面の形状に倣わせて形状を維持する。これにより、基板 210 または積層体 230 等の平坦な状態を維持し、あるいは、僅かに反らした状態を維持できる。

[0029] 使用していない基板ホルダ 220 は、基板積層装置 100 の内部に配されたホルダストッカ 400 に収容され、保守および交換の場合を除いて、基板積層装置 100 の外部には持ち出されない。これにより、塵芥の付着を防止すると共に、基板ホルダ 220 自体の損傷を防止している。

[0030] プリアライナ 500 は、搬送部 140 と協働して、基板 210 または積層体 230 を基板ホルダ 220 に保持させる。また、プリアライナ 500 は、接合部 300 から搬出された積層体 230 を基板ホルダ 220 から分離する場合にも使用される。

[0031] 活性化装置 900 は、接合部 300 において接合する基板 210 または積層体 230 の接合する面を、基板 210 または積層体 230 が接合部 300 に搬入される前に活性化または清浄化する。ここで、基板 210 の活性化とは、基板 210 の接合面が他の基板 210 の接合面と接触した場合に、水素結合、ファンデルワールス結合、共有結合等を生じて、溶融することなく固相で接合される状態にすべく、少なくとも一方の基板の接合面を処理する場合を含む。すなわち、活性化とは、基板 210 の表面にダングリングボンド

(未結合手)を生じさせることによって、結合を形成しやすくすることを含む。

[0032] より具体的には、活性化装置 900 では、例えば減圧雰囲気下において処理ガスである酸素ガスを励起してプラズマ化し、酸素イオンを二つの基板のそれぞれの接合面となる表面に照射する。例えば、基板が Si 上に SiO 膜を形成した基板である場合には、この酸素イオンの照射によって、積層時に接合面となる基板表面における SiO の結合が切断され、Si および O のダングリングボンドが形成される。基板の表面にこのようなダングリングボンドを形成することを活性化という場合がある。

[0033] ダングリングボンドが形成された状態の基板を、例えば大気に晒した場合、空気中の水分がダングリングボンドに結合して、基板表面が水酸基 (OH 基) で覆われる。基板の表面は、水分子と結合しやすい状態、すなわち親水化されやすい状態となる。つまり、活性化により、結果として基板の表面が親水化しやすい状態になる。また、固相の接合では、接合界面における、酸化物等の不純物の存在、接合界面の欠陥等が接合強度に影響する。よって、接合面の清浄化を活性化の一部と見做してもよい。

[0034] 基板 210 を活性化する方法としては、DC プラズマ、RF プラズマ、MW 励起プラズマによるラジカル照射の他、不活性ガスを用いたスパッタエッチング、イオンビーム、高速原子ビーム等の照射も例示できる。また、紫外線照射、オゾンアッシャー等による活性化も例示できる。更に、液体または気体のエッチャントを用いた化学的な清浄化処理も例示できる。

[0035] 更に、基板 210 の活性化は、図示しない親水化装置を用いて、基板 210 の接合面となる表面に純水等を塗布することによって基板 210 の表面を親水化してもよい。この親水化により、基板 210 の表面は、OH 基が付着した状態、すなわち OH 基で終端された状態となる。なお、活性化装置 900 を接合部 300 の内部に配置して、接合の直前に基板 210 または積層体 230 を活性化または清浄化してもよい。

[0036] 図 2 は、基板 210 の一例を示す模式的な平面図である。基板 210 は、

スクライプライン 217、マーク 600、および回路領域 219 を有する。
マーク 600 および回路領域 219 は、基板 210 の表面にそれぞれ複数設けられている。

[0037] マーク 600 は、基板 210 の表面に形成された構造物の一例であり、図示の例では、回路領域 219 相互の間に配されたスクライプライン 217 に重ねて配されている。マーク 600 は、基板 210 を他の基板 210 または積層体 230 と位置決めする場合の指標として、少なくともマーク 600 のいくつかが使用される。

[0038] マーク 600 は、基板 210 に形成された構造物に対する、面方向の相対位置を計測する場合に指標として用いる構造物を含む。マーク 600 は、素子または配線の一部分として形成される場合もある。また、マーク 600 は、パターンニングされた金属層等の、専ら指標として使用する目的で形成される場合もある。更に、マーク 600 は、基板の表面に堆積された金属層等により形成される場合の他、基板 210 または積層体 230 自体を加工して形成された突起部、隆起部、段差、溝、穴等である場合もある。

[0039] 回路領域 219 のそれぞれは、フォトリソグラフィ技術等より形成された素子、配線、保護膜等の構造物を含む。また、回路領域 219 には、基板 210 を他の基板 210、リードフレーム等に電氣的に接続する場合に接続端子となるパッド、バンプ等の接続部も設けられる。更に、回路領域 219 には、積層体 230 を形成した後に、更に、貫通電極等を設ける場合がある。

[0040] 図 3 は、接合部 300 の構造を示す模式的な断面図であり、接合部 300 に 2 枚の基板 210 が搬入された直後の状態を示す。ここでは、接合部 300 において基板 210 を接合する場合を例にあげて説明するが、接合の対象の一方または両方を積層体 230 にすることもできる。

[0041] 接合部 300 は、枠体 310、固定ステージ 321、および移動ステージ 341 を備える。枠体 310 は、それぞれが水平な天板 311 および底板 313 を有する。固定ステージ 321 は、天板 311 の図中下面に下向きに固定され、基板 210 を保持した基板ホルダ 222 を保持できる保持機構を有

する。固定ステージ３２１に保持される基板ホルダ２２２は、基板２１０の接合面が図中下向きになるように接合部３００に搬入され、固定ステージ３２１にも下向きに保持される。

[0042] なお、図示の例では、固定ステージ３２１に保持された基板ホルダ２２２は、基板２１０を吸着する吸着面の中央が隆起した形状を有する。これにより、基板ホルダ２２２に吸着して保持された基板２１０も、基板ホルダ２２２の保持面の形状に倣って、中央が図中下方に向かって隆起した状態で保持される。

[0043] 天板３１１の図中下面には、図中下向きに固定された顕微鏡３２２が、固定ステージ３２１の側方に配される。顕微鏡３２２は、固定ステージ３２１に対向して配置された移動ステージ３４１に搭載された他の基板２１０の上面を観察できる。

[0044] 枠体３１０の底板３１３の図中上面には、Ｘ方向駆動部３３１、Ｙ方向駆動部３３２、および移動ステージ３４１が積み重ねて配される。移動ステージ３４１の図中上面には、基板２１０を保持した基板ホルダ２２０が保持される。図示の例では、基板ホルダ２２０は平坦な吸着面を有し、基板ホルダ２２０に保持された基板２１０は平坦な状態で保持される。

[0045] Ｘ方向駆動部３３１は、底板３１３と平行に、図中に矢印Ｘで示す方向に移動する。Ｙ方向駆動部３３２は、Ｘ方向駆動部３３１上で、底板３１３と平行に、図中に矢印Ｙで示す方向に移動する。Ｘ方向駆動部３３１およびＹ方向駆動部３３２の動作を組み合わせることにより、移動ステージ３４１は、底板３１３と平行に二次元的に移動する。

[0046] Ｙ方向駆動部３３２と移動ステージ３４１との間には、更にＺ方向駆動部３３３が配される。Ｚ方向駆動部３３３は、矢印Ｚで示す、底板３１３に対して垂直な方向に、Ｙ方向駆動部３３２に対して移動ステージ３４１を移動させる。これにより、移動ステージ３４１を昇降させる。Ｘ方向駆動部３３１、Ｙ方向駆動部３３２およびＺ方向駆動部３３３による移動ステージ３４１の移動量は、干渉計等を用いて高精度に制御される。

- [0047] Y方向駆動部332の図中上面には、移動ステージ341の側方に、顕微鏡342が搭載される。顕微鏡342は、Y方向駆動部332と共に移動して、固定ステージ321に保持された下向きの基板210の下面を観察する。顕微鏡322、342はそれぞれ、基板210に設けられたマーク600を照明する光を出射する光源を有する。X方向駆動部331、Y方向駆動部332、およびZ方向駆動部333は、制御部150により動作を制御される。
- [0048] なお、制御部150は、基板210の積層に先立って、顕微鏡322および顕微鏡342の相対位置を予め校正する。顕微鏡322および顕微鏡342の校正は、例えば、顕微鏡322および顕微鏡342を共通の焦点Fに合焦させて、相互に観察させることにより実行できる。また、共通の標準指標を顕微鏡322および顕微鏡342で観察してもよい。
- [0049] 図4は、接合部300を使用して1回の接合を実行する場合の手順を示す流れ図である。ここでも2枚の基板210を接合の対象とする例について説明するが、積層の対象の一方または両方が積層体230であってもよい。また、基板210同士を積層する場合に、互いに同じ構造の基板210を接合してもよいし、互いに異なる構造の基板210を積層してもよい。
- [0050] まず、制御部150は、搬送部140に指示して、積層の対象となる2枚の基板210を活性化装置900に搬入させ、基板210のそれぞれにおいて接合する面を活性化する（ステップS101）。活性化された基板210の表面は、接着剤等の介在物、溶接、圧着等の加工なしに、接触によって接合する状態になる。
- [0051] 制御部150は、活性化装置900において活性化された基板210を、接合部300に順次搬入させる（ステップS102）。次に、制御部150は、図5に示すように、顕微鏡322、342と移動ステージ341とを用いて、基板210上のマーク600の位置を測定する（ステップS103）。すなわち、固定された顕微鏡322の位置と、顕微鏡342の初期位置とはそれぞれ既知なので、移動ステージ341の移動により基板210を移動

して顕微鏡 322、342 の視野の特定の位置にマーク 600 を置くことにより、マーク 600 の絶対的な位置が測定される。

[0052] 次に、制御部 150 は、ステップ S103 で取得したマーク 600 の位置に基づいて、基板 210 の相対位置を算出する（ステップ S104）。更に、制御部 150 は、算出した基板 210 の相対位置に基づいて、基板 210 を位置決めする場合に必要な移動ステージ 341 の移動量を算出する。

[0053] 位置決めに必要な移動量は、例えば、マーク 600 を用いて基板毎に EGA（エンハンスド・グローバル・アライメント法）を行って設計値に対するずれ量を基板毎に算出して、移動ステージ 341 の x 方向、y 方向の移動量および回転角度 θ として算出する。こうして、制御部 150 は、特定されたマーク 600 の位置に基づいて基板 210 を位置決めできる状態になる。位置決めに必要な移動量は、他の既知の方法で算出してもよく、例えば一対の基板 210 の間で対応するマーク 600 の位置同士を直接的に比較してマーク 600 間の位置ずれ量を検出し、これに基づいて算出してもよい。

[0054] 次に、制御部 150 は、先にステップ S104 で算出した相対位置に基づいて移動ステージ 341 を移動させて、図 6 に示すように、基板 210 を相互に位置決めする（ステップ S105）。更に、制御部 150 は、図 7 に示すように、Z 方向駆動部 333 を動作させて、移動ステージ 341 を上昇させる。

[0055] これにより、基板 210 が上昇し、やがて、固定ステージ 321 に保持された基板 210 が下向きに突出した一部の領域で、移動ステージ 341 に保持された基板 210 の一部に接触する。表面を活性化された基板 210 は、接触した一部の領域で、水素結合、ファンデルワールス結合、および、共有結合等により接合する。更に、基板 210 自体の吸着力により接合した領域を拡大し、やがて基板 210 の略全面で接合して（ステップ S106）、2 枚の基板 210 を積層して接合した積層体 230 が形成される。

[0056] こうして形成された積層体 230 は、接合部 300 から搬出される（ステップ S107）。更に、積層体 230 は、基板ホルダ 220 から分離された

上で、基板カセット１３０に收容される。

[0057] なお、二つの基板２１０が相互の接触により水素結合をしている場合は、積層体２３０を形成した後、アニール炉のような加熱装置に搬入して加熱することにより、基板２１０間に共有結合を生じさせてもよい。これにより、基板２１０間の接合強度を向上できる。

[0058] 次に、制御部１５０は、基板カセット１２０から、積層すべき基板２１０がなくなったかどうかを調べる（ステップＳ１０８）。積層すべき基板２１０が残っている場合（ステップＳ１０８：ＮＯ）、制御部１５０は、手順をステップＳ１０１に戻し、ステップＳ１０１から１０８までの一連の積層手順を繰り返す。ステップＳ１０８において、積層すべき基板２１０がなくなったことが判った場合（ステップＳ１０８：ＹＥＳ）、制御部１５０は、接合部３００の制御を終了する。

[0059] なお、上記の例では、固定ステージ３２１に、中央が隆起した吸着面を有する基板ホルダ２２２を保持させた。しかしながら、基板ホルダ２２２を移動ステージ３４１に保持させてもよい。また、基板２１０の接合面の一部領域を接触させる目的で使用する基板ホルダ２２２の吸着面は、全体が曲面をなす形状の他、局所的な突起を有するものであってもよい。また、基板ホルダ２２２を貫通する他の部材により基板２１０を押すことにより基板２１０を凸状にして、対向する基板２１０に部分的に接触させてもよい。

[0060] 図８は、接合部３００を用いて、３層以上の積層体２３０を製造する場合の手順を示す流れ図である。なお、図４に示した基板２１０の積層と重複するステップについては、同じ符号を付して重複する説明を省く。

[0061] まず、制御部１５０は、搬送部１４０に指示して、積層の対象となる基板２１０と、２層以上の基板２１０を積層して作製した積層体２３０とを、活性化装置９００に順次搬入させ、積層体２３０および基板２１０のそれぞれにおいて接合する面を活性化する（ステップＳ１０１）。活性化された積層体２３０および基板２１０の表面は、接着剤等の介在物、溶接、圧着等の加工なしに、接触によって接合する状態になる。

- [0062] 次に、制御部150は、積層体230を、積層の対象の一方として接合部300に搬入する（ステップS201）。次に、制御部150は、ステップS201で搬入した積層体230に含まれるマーク600のうち、この積層に使用するマーク600を選択する（ステップS202）。なお、使用するマーク600は、接合部300に積層体230を搬入した後に選択してもよいし、接合部300に搬入する前に予め選択しておいたマーク600を指定してもよい。マーク600の選択については、更に後述する。
- [0063] 次に、制御部150は、積層体230のマーク600のうち使用することを選択したマークの位置を測定する（ステップS203）。測定結果は、制御部150が保持する。次いで、図4に示したステップS102からステップS106までと同様のステップにより、基板210を積層体230に対して位置決めして、層数が増加した積層体230が製造される。
- [0064] また、制御部150は、積層により層数の増した積層体230を、接合部300から一旦搬出させた後（ステップS107）、積層すべき他の積層体230および基板210がなくなったか否かを調べる（ステップS108）。積層体230および基板210が残っている場合（ステップS108：N）、制御部150は、手順をステップS101に戻し、ステップS101から108までの一連の手順を繰り返す。
- [0065] ステップS108において、積層すべき基板210がなくなったことが判った場合（ステップS108：YES）、制御部150は、接合部300の制御を終了する。ただし、図8に示した手順で層数が増した積層体230に対して、更に他の積層体230または基板210を積層する予定がある場合、制御部150は、ステップS203に測定して保持しているマーク600の位置に関する情報を保持し続けて、次の積層で再利用してもよい。
- [0066] 積層体230と基板210とを積層して形成された層数が増加した積層体230は、更に他の基板210または積層体230を積層してもよい。ただし、積層体230と基板210との接合が水素結合している場合は、積層される毎に2枚の基板210を積層した場合と同様に、アニール炉のような加

熱装置に搬入して加熱することにより、基板210間に共有結合を生じさせて接合強度を向上させることができる。また、積層される毎に、既に積層された積層体230および基板210のいずれかに対して、研磨による薄化加工、配線層の形成加工、表面の平坦化加工等の後処理工程を実施してもよい。

[0067] 上記のように、基板積層装置100を用いて、3層以上の基板を積層した積層体230を製造できる。3層以上の積層体230としては、例えば、CIS (Cmos-Image-Sensor) 基板、LOGIC基板、およびDRAM (Dynamic-Random-Access-Memory) 基板を積層して形成される撮像装置を例示できる。

[0068] 図9は、図8に示した手順のステップS105における位置決めの方法について説明する図である。図示の積層体230は、ひとつひとつが基板210に相当する複数の基板211、212、213、214を積層して形成されている。

[0069] より詳細には、積層体230は、まず、2枚の基板211、212を積層して積層体231を形成し、次いで、積層体231に基板213を積層して積層体232を形成し、更に、基板214の積層を繰り返して形成されている。基板211、212、213、214の各々にはマーク601、602、603、604が設けられている。基板211、212、213、214は、マーク601、602、603、604の位置に基づいて位置決めされる。

[0070] 図示の例では、位置決めの基準として、図中で最下層に位置する基板211のマーク601を基準として、基板212、213、214の各々を位置決めした。換言すれば、図示の積層体230においては、図中で最下層の基板211が、最初に他の基板212を積層されたことになる。

[0071] これにより、基板212、213、214のいずれもが、基板211のマーク601の位置を基準として位置決めされているので、それぞれの直下に位置する基板に対してのみならず、隣接していない他の基板に対しても、一

定の精度で位置決めされる。従って、例えば、位置決めの誤差成分に共通の傾向がある場合であっても、下層の基板 2 1 1 に対する上層の基板 2 1 4 の位置ずれが、積層により拡大していくことが防止される。

[0072] なお、接合部 3 0 0 では、図 8 に示したステップ S 2 0 3 ように、最下層の基板 2 1 1 または積層体 2 3 0 が搬入された段階で、そのマーク 6 0 1 の位置が測定され、測定結果が制御部 1 5 0 により保持されている。よって、制御部 1 5 0 は、基板 2 1 1 に他の基板 2 1 2、2 1 3、2 1 4 が積層された後でも、基板 2 1 1 のマーク 6 0 1 の位置を測定して、他の基板 2 1 3、2 1 4 を位置決めしてもよい。

[0073] また、図 9 に示したように、マーク 6 0 1、6 0 2、6 0 3、6 0 4 は、基板 2 1 1、2 1 2、2 1 3、2 1 4 の面方向について異なる位置に配されている。これにより、基板 2 1 3、2 1 4 が積層された後であっても、上層のマーク 6 0 2、6 0 3、6 0 4 に妨げられることなく、下層のマーク 6 0 1 の位置を測定できる。

[0074] なお、例えば、下層の基板 2 1 1 のマーク 6 0 1 の位置は、上層に重なった基板 2 1 2 等が薄化されている場合は、可視光による照明で基板 2 1 2 を通して測定できる。また、上層の基板 2 1 2 が薄化されていない場合、あるいは、複数の基板 2 1 2、2 1 3、2 1 4 が重なって可視光では透過できない場合であっても、例えば、赤外線でマーク 6 0 1 を照明することにより、基板 2 1 1 に積層された基板 2 1 2、2 1 3、2 1 4 を通して下層のマーク 6 0 1 の位置を測定できる。すなわち、顕微鏡 3 2 2、3 4 2 のうち少なくとも積層体 2 3 0 の位置を検出する方の光源は、基板 2 1 1 に積層された基板を透過する光を出射する。

[0075] また、基板 2 1 1、2 1 2、2 1 3、2 1 4 において、下地基板の側を裏面、素子、回路等が形成されている面を表面とすると、基板 2 1 0 または積層体 2 3 0 を積層する場合に、表裏の向きが揃っていないとは限らない。このため、基板 2 1 1、2 1 2、2 1 3、2 1 4 の表面に形成したマーク 6 0 1、6 0 2、6 0 3、6 0 4 の全てが、積層体 2 3 0 の内側に位置する場合も

ある。しかしながら、このような場合も、積層体 230 の表面に位置する基板 214 が薄化されていれば、少なくとも基板 214 のマーク 604 の位置は、可視光による照明で測定できる。また、より内側に位置して可視光が透過しない深部に位置するマーク 602、603 も、赤外線による照明等により、位置を測定できる。

[0076] 図 10 は、積層体 230 における上層の基板 213、214 を位置決めする他の方法を説明する図である。図示の例では、基板 211 に基板 212 を積層する場合に生じた誤差を制御部 150 が記憶する。誤差は、基板 211 と基板 212 との間で互に対応するマーク 601、602 同士の相対位置を含む。基板 213 を位置決めする場合、積層体 231 の最上層を構成する基板 212 のマーク 602 の位置を測定して、制御部が記憶した誤差を補正量として計測したマーク 602 の位置に足し合わせた上で、基板 213 を基板 212 のマーク 602 に対して位置決めする。これにより、基板 211 のマーク 601 の位置を基準にして、基板 212 のマーク 602 を介して、基板 213 を基板 212 に位置合わせできる。

[0077] また、基板 213 を接合した後に、基板 213 の基板 212 に対する誤差を測定して制御部 150 が保持することにより、基板 214 を積層する場合も、積層体 232 の表面に位置するマーク 603 を測定した上で誤差を補正して、基板 214 を位置決めできる。このような手順を繰り返すことにより、積層体 230 の積層数が増加した場合であっても、当初の位置決め精度を維持できる。

[0078] 図 11 は貫通電極の形成過程を示す流れ図である。貫通電極は、積層体 230 を形成する複数の基板 211、212、213、214 に形成された接続領域を、電氣的に相互接続する目的で形成される。まず、積層体 230 を形成する基板 211、212、213、214 の面と交差する方向に、表層の基板 214 側から貫通穴が形成される（ステップ S301）。

[0079] 次に、形成された貫通穴の内側に、半導体である基板 214 と貫通電極を形成する金属とを絶縁する絶縁層で被覆する（ステップ S302）。絶縁層

の形成に先立って、銅が基板 2 1 4 内に拡散することを防止する窒化物等の層を形成する場合もある。

[0080] 次に、貫通穴の内外を含め、基板 2 1 4 の表面全体を金属等の導体材料からなるメッキ層で被覆した後、基板 2 1 4 の表面を研磨して貫通穴の外側のメッキ層を除去する（ステップ S 3 0 3）。こうして、貫通穴の内部に残った金属により、基板 2 1 4 を厚さ方向に貫通する貫通電極が形成される。

[0081] 上記の貫通電極形成プロセスにおいて、下層の基板 2 1 3、2 1 2 まで貫通する貫通穴を形成することにより、貫通電極を、より下層の基板 2 1 1、2 1 2、2 1 3 まで到達させることができる。よって、貫通電極が基板 2 1 2、2 1 3、2 1 4 を貫通する位置で、基板 2 1 1、2 1 2、2 1 3、2 1 4 に接続端子を設けることにより、貫通電極と基板 2 1 1、2 1 2、2 1 3、2 1 4 上の回路とを電氣的に接続して、複数の基板 2 1 1、2 1 2、2 1 3、2 1 4 にまたがった立体的な構造の電子回路を形成できる。また、製造プロセスの異なる基板を組み合わせ、より多機能な半導体装置を形成できる。

[0082] 図 1 2 は、積層体 2 3 0 の表面において貫通電極の位置を位置決めする手順を示す流れ図である。図 4 および図 8 に示した積層体 2 3 0 の製造工程と重複するステップについては、同じ符号を付して重複する説明を省く。

[0083] 3 層以上の積層体 2 3 0 を製造する、ステップ S 1 0 1 からステップ S 1 0 8 までの過程で、制御部 1 5 0 は、マーク 6 0 1、6 0 2、6 0 3、6 0 4 の位置を測定する（ステップ S 1 0 3）。また、接合部 3 0 0 におけるステップ S 1 0 1 からステップ S 1 0 6 が完了すると、製造された積層体 2 3 0 は、接合部 3 0 0 から搬出され（ステップ S 1 0 7）、後処理工程に送られる（ステップ S 4 0 1）。ここで、後処理工程とは、図 8 に示した工程について先に説明した通り、積層体 2 3 0 に対するアニール処理、研磨による薄化加工、配線層の形成加工、表面の平坦化加工等の後処理工程を含む。貫通電極は、後処理工程を経た積層体 2 3 0 に形成される。

[0084] 貫通電極の形成においては、図 1 1 について先に説明した通り、貫通電極

を形成する位置に貫通穴を形成する段階から始まる。ここで、積層体 230 の内部において、導体材料により形成されたパターンを含み、基板 211、212、213、214 の各々に設けられた接続領域は、設計通りの位置に配されているとは限らず、このため、基板 211、212、213、214 の面方向について同じ位置に配されているとは限らない。このため、貫通電極を形成するステップ S301 においては、貫通電極が、基板 211、212、213、214 のうちの接続される複数の接続領域に接触するように、貫通穴の形成に使用する装置、例えば、フォトリソグラフィ設備における露光装置は、最上層の基板 214 の表面において貫通穴を配する位置を決める。

[0085] 本実施例では、マーク 601、602、603、604 の位置と接続領域との関係に基づいて貫通電極の位置を決定する。貫通穴の位置を算出する場合に必要な情報は、接合部 300 において積層体 230 を形成するために基板 211、212、213、214 の位置を決める過程で収集できる。すなわち、接合部 300 の制御部 150 は、先に説明したステップ S103 で、マーク 601、602、603、604 の位置を測定している。

[0086] また、基板 211、212、213、214 の各々における、マーク 601、602、603、604 と、接続領域 701、702、703、704 との相対位置は、基板 211、212、213、214 の設計段階で把握されている。また、当該相対位置は、基板 211、212、213、214 の各々に対するプロセスの如何に因らず、略変化しない。そこで、接合部 300 の制御部 150 が、マーク 601、602、603、604 の位置に関する情報を露光装置に対して送信することにより（ステップ S402）、露光装置は、接合部 300 から取得した情報に基づいて、マーク 601、602、603、604 の相対位置を把握できる。

[0087] 次に、露光装置は、積層体 230 の表面に位置する基板 214 のマーク 604 の位置を測定することにより（ステップ S403）、積層体 230 の内部に位置する他の基板 211、212、213 のマーク 601、602、6

03の位置を算出する（ステップS404）。更に、露光装置は、マーク601、602、603、604の位置に基づいて、貫通電極を配置する位置を決定する（ステップS405）。

[0088] なお、マーク601、602、603の位置の測定に替えて、接続領域701、702、703、704の位置を測定してもよい。更に、接続領域701、702、703、704自体を、マーク601、602、603として、基板211、212、213、214の位置の測定に使用してもよい。

[0089] 図13は、積層体230における貫通電極801の位置を決める方法のひとつを示す図である。積層体230を形成する複数の基板211、212、213、214は、それぞれが複数の接続領域701、702、703、704を有すると共に、貫通電極801の位置決めについて、それぞれに異なる要求精度を有する。

[0090] 図示の例では、数多くの接続領域703を有する基板213は、位置決めに対する要求精度が高いことを示している。また、接続領域701、702の数が少ない基板211、212は、位置決めに対する要求精度が低いことを示している。

[0091] 上記のような積層体230において貫通電極801の位置を決定する場合は、位置決めに対する要求精度が低い基板211、212に対する位置決めよりも、位置決めに対する要求精度が高い基板213に対する位置決めに重視して、貫通電極801の位置を決定する。より具体的には、貫通電極801を位置決めする場合は、基板211、212、213、214の各々の接続領域701、702、703、704のうち、貫通電極801を接続すべき全ての接続領域に対する貫通電極801の誤差が最小になるように、各接続領域701、702、703、704の位置についてエンハンスト・グローバル・アライメント等の統計的な処理を実行して貫通電極801の位置を算出する。

[0092] このように、基板211、212、213、214の位置決めに対する要求精度に差がある場合は、それぞれの基板211、212、213、214

について要求精度に応じた重み付けをして統計的处理を実行してもよい。これにより、要求精度が高い基板 213 に対しては高精度に、要求精度が低い基板 211、212 に対しては低い精度で貫通電極 801 の位置を算出できる。これにより、位置を算出する場合に用いるリソースの負荷を低減しつつ、基板 211、212、213、214 毎の要求精度を満たすことができる。

[0093] マーク 601、602、603、604 の各々の位置は、制御部 150 により既に測定されている。また、基板 211、212、213、214 の各々における、マーク 601、602、603、604 の位置と、接続領域 701、702、703、704 との相対位置は、基板 211、212、213、214 の設計時点から判っている。よって、これらの情報を取得している露光装置等は、積層体 230 の表面に位置する基板 214 のマーク 604 の位置を測定することにより、他の基板 211、212、213 の接続領域 701、702、703 の位置も把握できる。これにより、露光装置においては、基板 211、212、213、214 毎に個別に重みをつけて、貫通電極 801 の位置を算出できる。

[0094] 更に、基板 211、212、213、214 毎の要求精度に応じた重み付けを一層顕著にして、要求精度が最も低い基板 211 における接続領域 701 の位置を、上記の統計的处理の対象から除いてしまっても差し支えない場合もある。この場合は、処理を実行するリソースを、要求精度の高い基板 213 の処理に集中できる。

[0095] 図 14 は、上記のようにして決定した位置に貫通電極 801 を形成した状態を示す。図示のように、積層体 230 の表面に位置する基板 214 ではなく、位置決めに対する要求精度が高い基板 213 を重視して貫通電極 801 を位置決めしたので、基板 213 の厳しい要求精度が満たされ、積層体 230 の半導体装置としての歩留りが向上する。

[0096] なお、上記方法は積層体 230 が二つの基板を積層したものである場合にも適用できる。すなわち、積層体 230 を構成する二つの基板のうち要求精

度が高い方の基板の位置に基づいて貫通電極 801 を位置決めしてよい。

- [0097] 図 15 は、積層体 230 における貫通電極 801 の位置決め方法の他のひとつを示す図である。積層体 230 を形成する複数の基板 211、212、213、214 は、それぞれがマーク 601、602、603、604 と、接続領域 701、702、703、704 を有する。
- [0098] 先に説明した通り、基板 211、212、213、214 の各々のマーク 601、602、603、604 の位置は、制御部 150 により既に測定されている。また、基板 211、212、213、214 の各々における、マーク 601、602、603、604 の位置と、接続領域 701、702、703、704 との相対位置は、基板 211、212、213、214 の設計時点から判っている。
- [0099] よって、これらの情報を取得している露光装置等は、積層体 230 の表面に位置する基板 214 のマーク 604 の位置を測定することにより、積層体 230 の表面に現れていない基板 211、212、213 のマーク 601、602、603 の位置を把握できる。更に、マーク 601、602、603、604 の位置から、マーク 601、602、603、604 の個々の重心位置 G_1 、 G_2 、 G_3 、 G_4 が判る。これら重心位置 G_1 、 G_2 、 G_3 、 G_4 を用いて、接続領域 701、702、703、704 のすべてに対する重心 G_0 の位置を算出することにより、重心 G_0 の位置に基づいて貫通電極 801 の位置を決定できる。
- [0100] すなわち、各基板 211、212、213、214 のそれぞれのマーク 601、602、603、604 の重心 G_1 、 G_2 、 G_3 、 G_4 から、マーク 601、602、603、604 全体に対する重心を算出する。最上層基板 214 のマーク 604 からこの全体の重心までのシフト分を、最上層基板 214 の接続領域 704 からシフトさせた位置を、積層された基板 211、212、213、214 の接続領域 701、702、703、704 の全てに対する重心 G_0 とする。
- [0101] 積層体 230 は、基板 212、213、214 の各々が、いずれも基板 2

11のマーク601の位置を基準にして位置決めされる。この場合に、基板211、212、213、214は、接続領域全体の重心 G_0 を通る貫通電極801が、各基板の接続領域に接触するように、位置合せされる。換言すれば、積層される基板212、213、214の基板211に対する位置合せ精度、すなわち、位置ずれの許容範囲を、貫通電極801の径または広さと、接続領域701、702、703、704の形状および広さと、基板211、212、213、214上における接続領域701、702、703、704の間隔に基づいて、当該精度であれば接続領域全体の重心 G_0 を通る貫通電極801が各基板の接続領域に接触するように決める。

[0102] 上記精度で、基板211に対して基板212、213、214を位置決めて積層する。これにより、積層体230においては、貫通電極801の位置を接続領域全体の重心 G_0 に配することで、貫通電極801は接続領域701、702、703、704の少なくとも一部と接続する。

[0103] 図16は、上記のようにして決定した位置に貫通電極801を形成した状態を示す。図示のように、積層体230の表面に位置する基板214ではなく、貫通電極801に接続される接続領域701、702、703、704の重心に貫通電極801を位置決めしたので、すべての接続領域701、702、703、704が、貫通電極801につながっている。これにより、積層体230の半導体装置としての歩留りが向上する。

[0104] 図17は、積層体230における貫通電極801の位置決め方法の更に他のひとつを示す図である。積層体230を形成する複数の基板211、212、213、214は、それぞれがマーク601、602、603、604と、接続領域701、702、703、704を有する。貫通電極801は、基板211、212、213、214に設けられた接続領域701、702、703、704の全てに接続することが要求されている。

[0105] しかしながら、積層体230においては、最下層の基板211および最上層の基板214の接続領域701、704と、中間の2層の基板212、213の接続領域702、703とが全く重なっていない。このため、積層体

230においては、接続領域701、704と、接続領域702、703とが、間隔Bにおいて面方向に離れた位置に形成されている。

[0106] ここで、制御部150は、積層体230の表面に現れていない基板211、212、213のマーク601、602、603の位置を把握することにより、積層体230の内部に位置する基板212、213の接続領域702、703の位置を個別に把握できる。これにより、基板211、212、213、214毎に個別に重みをつけて、貫通電極801の位置を算出できる。

[0107] これに対して、制御部150は、基板211、212、213、214の積層方向について、すべての接続領域701、702、703、704の一部と貫通電極801とが重なることを条件として、貫通電極801の位置を決定する。図18は、決定された位置に形成された貫通電極801を備える積層体230を示す図である。図示のように、面方向について離れている接続領域701、702、703、704の全てが貫通電極801につながっている。本実施例においても、貫通電極801の径または広さと、接続領域701、702、703、704の形状および広さと、基板211、212、213、214上における接続領域701、702、703、704の間隔に基づいて、貫通電極801が各接続領域701、702、703、704に接触するように、基板211、212、213、214の位置合せが行われる。

[0108] 以上、本発明を実施の形態を用いて説明したが、本発明の技術的範囲は上記実施の形態に記載の範囲には限定されない。上記実施の形態に、多様な変更または改良を加え得ることが当業者に明らかである。その様な変更または改良を加えた形態も本発明の技術的範囲に含まれ得ることが、請求の範囲の記載から明らかである。

[0109] 上記した例では、マーク601、602、603、604の位置から、接続領域701、702、703、704全体に対する重心 G_0 を算出したが、マーク601、602、603、604の位置から、もしくは、接続領域7

01、702、703、704の位置から、接続領域701、702、703、704のそれぞれの重心を算出し、これに基づいて、接続領域701、702、703、704全体に対する重心 G_0 を算出してもよい。

[0110] また、上記した例では、3層目以上の基板213、214を積層する場合の位置決めの際に、積層の対象となる基板211、212のうち、図中で最上層となり基板213が直接に積層される基板212ではなく、図中で最下層を構成して一方に他の基板が積層されない面を有する基板211のマーク601を基準にして、基板213、214を位置決めした。しかしながら、最下層の基板211以外の、例えば、図中下から2層目の基板212のマーク602を基準にして、積層する基板213、214を位置決めしてもよい。

[0111] 特に、例えば、最終的に積層体230において図中下から3層目である基板213を基板211、212のそれぞれと電氣的に接続する場合は、基板213を積層体231に積層するときに、基板211および基板212の両方のマーク601、602の位置に基づいて、基板213を位置決めしてもよい。この場合、基板211のマーク601と基板212のマーク602との相対位置を記憶しておき、基板211、212により形成された一時的な積層体231に対して、記憶した相対位置と、積層体231の表面において計測したマーク602の位置とを基準として、基板213のマークの位置に基づいて基板213を位置決めしてもよい。

[0112] 更に、積層体230において図中下から4層目である基板214を、積層体232を構成する複数の基板211、212、213のいずれかに電氣的に接続する場合は、基板214を積層体232に積層するときに、その電氣的に接続する基板のマークを基準にして、基板214を位置決めしてもよい。また更に、4層目である基板214を、積層体232を構成する複数の基板211、212、213のうちの2つ以上の基板と電氣的に接続する場合は、基板214を積層体232に積層するときに、その2つ以上の基板のそれぞれのマークを基準にして、基板214を位置決めしてもよい。この場合

、基板 2 1 4 が積層される積層体の最上層を構成する基板のマークと、基板 2 1 4 が電氣的に接続される基板のマークとの相対位置を記憶しておき、この相対位置と、計測した最上層基板のマークの位置と、基板 2 1 4 のマークの位置とに基づいて、基板 2 1 4 の位置決めをしてもよい。

[0113] 上記のように、貫通電極 8 0 1 等を介して電氣的に接続される基板間の位置合わせでは、積層体 2 3 2 の図中最下層である基板 2 1 1 ではなく、積層体 2 3 0 において電氣的に接続される基板 2 1 2、2 1 3 のマーク 6 0 2、6 0 3 を基準にしてもよい。これにより、積層体 2 3 0 において、基板間の良好な電氣的接続が得られる。

[0114] 接合部 3 0 0 は、積層体 2 3 2 を構成する複数の基板 2 1 1、2 1 2、2 1 3 のうち、位置決めに対する要求精度が最も高い基板の位置に基づいて、次に積層する基板 2 1 4 を位置決めしてもよい。この場合に、積層体 2 3 2 を構成する複数の基板 2 1 1、2 1 2、2 1 3 のうち、位置決めに対する要求精度が最も高い基板のマークを基準にして、次に積層する基板 2 1 4 を位置決めしてもよい。位置決めに対する要求精度が高い基板の例は、図 1 3 で示したように、他の基板と接続される接続領域の数が多い基板である。位置決めに対する要求精度が高い基板の他の例は、他の基板と接続される接続領域の大きさが小さい基板である。

[0115] 互いに異なる要求精度の複数の基板を積層する場合に、積層される複数の基板のうち要求精度が高い基板から順に接合することが好ましい。基板を積層する毎に積層体全体としては歪が累積していく。よって、既に基板の積層数が多くなって歪が累積した積層体に対しては、要求精度が高い基板が要求する精度で位置決めすることが難しくなる場合がある。一方、既に基板の積層数が多くなって歪が累積した積層体であっても、要求精度が低い基板であれば当該精度で位置決めすることが可能である場合がある。よって、要求精度が高い基板は歪の累積が少ない状態、すなわち、なるべく早い順番で積層することが好ましい。また、要求精度が高い順に複数の基板を積層した積層体同士を積層する場合に、それぞれの積層体を構成する複数の基板のうち要

求精度が最も高い基板同士を向い合せて位置合わせし、積層することが好ましい。

[0116] 基板積層装置 100 に、高精度な積層が可能な接合部と、当該接合部に比べて精度の低い接合部とを設けてもよい。または、高精度な積層が可能な接合部を有する基板積層装置と、接合精度がより低い接合部を有する基板積層装置とをそれぞれ用いてもよい。これにより、高精度な接合部を用いて要求精度が高い基板を積層するとともに、低精度な接合部を用いて要求精度が低い基板を積層する。

[0117] また、上記した例では、積層された4つの基板 211、212、213、214 のすべての接続領域 701、702、703、704 に貫通電極 801 が接続される例を示した。しかしながら、積層する基板 211、212、213、214 のうち3つ以下の基板の接続領域を貫通電極 801 等で接続する場合は、当該貫通電極 801 によって接続される接続領域を有する複数の基板のそれぞれのマークの位置から、もしくは、接続される複数の接続領域のそれぞれの位置に基づいて、各接続領域または各マークの重心をそれぞれ算出し、これに基づいて、接続される接続領域全体に対する重心 G_0 を算出してもよい。

[0118] 請求の範囲、明細書、および図面中において示した装置、システム、プログラム、および方法における動作、手順、ステップ、および段階等の各処理の実行順序は、特段「より前に」、「先立って」等と明示しておらず、また、前の処理の出力を後の処理で用いるのでない限り、任意の順序で実現しうることに留意すべきである。請求の範囲、明細書、および図面中の動作フローに関して、便宜上「まず」、「次に」、「次に」等を用いて説明したとしても、この順で実施することが必須であることを意味するものではない。

符号の説明

[0119] 100 基板積層装置、110 筐体、120、130 基板カセット、140 搬送部、150 制御部、210、211、212、213、214 基板、217 スクライブライン、219 回路領域、220、222

基板ホルダ、230、231、232 積層体、300 接合部、310
枠体、311 天板、313 底板、321 固定ステージ、322、34
2 顕微鏡、331 X方向駆動部、332 Y方向駆動部、333 Z方
向駆動部、341 移動ステージ、400 ホルダストッカ、500 プリ
アライナ、600、601、602、603、604 マーク、701、7
02、703、704 接続領域、801 貫通電極、900 活性化装置

請求の範囲

- [請求項1] 第1の基板に第2の基板を積層する段階と、
 前記第1の基板に積層された前記第2の基板に第3の基板を積層する段階と、
 を含み、
 前記第3の基板を前記第2の基板に積層する段階において、前記第1の基板の位置に基づいて前記第3の基板を位置決めする積層体製造方法。
- [請求項2] 第1の基板を含む複数の基板が積層された積層体に第2の基板を積層する段階と、
 前記積層体に積層された前記第2の基板に第3の基板を積層する段階と、
 を含み、
 前記第3の基板を前記第2の基板に積層する段階において、前記積層体の前記複数の基板のうち少なくとも前記第1の基板の位置に基づいて、前記第3の基板を位置決めする積層体製造方法。
- [請求項3] 前記第1の基板は、前記積層体の前記複数の基板のうち前記第2の基板が積層される基板を最上層としたときに、最下層を構成する基板である請求項2に記載の積層体製造方法。
- [請求項4] 前記積層体の前記複数の基板のうち、前記第1の基板に対する相対位置が記憶された基板に対して、前記第3の基板を位置決めする段階を含む請求項2または3に記載の積層体製造方法。
- [請求項5] 前記第3の基板を、前記第1の基板に電氣的に接続する段階を更に含む請求項1から4のいずれか一項に記載の積層体製造方法。
- [請求項6] 複数の基板が積層された積層体に第2の基板を積層する方法であって、
 前記複数の基板のうち前記第2の基板が積層される基板以外の基板の位置に基づいて、前記第2の基板を位置決めする積層体製造方法。

- [請求項7] 複数の基板が積層された積層体に第2の基板を積層する段階を含み、
- 前記複数の基板のうち位置決めに対する要求精度が最も高い基板の位置に基づいて、前記第2の基板を位置決めする積層体製造方法。
- [請求項8] 第1の基板に積層された第2の基板に対して、第3の基板を積層して積層体を製造する積層体製造装置であって、
- 前記第1の基板の位置に基づいて前記第3の基板を位置決めする位置決め部と、
- 位置決めされた前記第3の基板を前記第2の基板に接合する接合部と、
- を備える積層体製造装置。
- [請求項9] 第1の基板を含む複数の基板が積層された積層体に積層された第2の基板に対して、第3の基板を積層して積層体を製造する積層体製造装置であって、
- 前記第1の基板の位置に基づいて前記第3の基板を位置決めする位置決め部と、
- 位置決めされた前記第3の基板を前記第2の基板に接合する接合部と、
- を備える積層体製造装置。
- [請求項10] 前記位置決め部は、前記第1の基板に設けられたマークを検出する検出部を更に備え、前記検出部は、前記第1の基板に積層された基板を透過可能な光を出射する光源を有する請求項8または9に記載の積層体製造装置。
- [請求項11] 前記位置決め部は、予め記録した前記第1の基板の位置に対する前記第2の基板の相対位置に基づいて、前記第2の基板に対して前記第3の基板を位置決めする請求項8から10のいずれか一項に記載の積層体製造装置。
- [請求項12] 複数の基板が積層された積層体に第2の基板を積層する積層体製造

装置であって、

前記複数の基板のうち位置決めに対する要求精度が最も高い基板の位置に基づいて、前記第2の基板を位置決めする位置決め部と、

位置決めされた前記第2の基板を前記積層体に接合する接合部と、
を備える積層体製造装置。

[請求項13] 第1の基板に積層された第2の基板に第3の基板を積層する段階と

、

少なくとも前記第3の基板を貫通し、前記第1の基板、前記第2の基板、および前記第3の基板のうちの複数の基板に配された接続領域を電氣的に結合する貫通電極を形成する段階と、

を含み、

前記貫通電極を形成する段階において、前記第3の基板における前記貫通電極の位置を、前記第1の基板の位置に基づいて決定する積層体製造方法。

[請求項14] 第1の基板を含む複数の基板が積層された積層体に第2の基板を積層する段階と、

前記積層体に積層された前記第2の基板に第3の基板を積層する段階と、

少なくとも前記第3の基板を貫通し、前記第1の基板、前記第2の基板、および前記第3の基板のうちの複数の基板に配された接続領域を電氣的に結合する貫通電極を形成する段階と、

を含み、

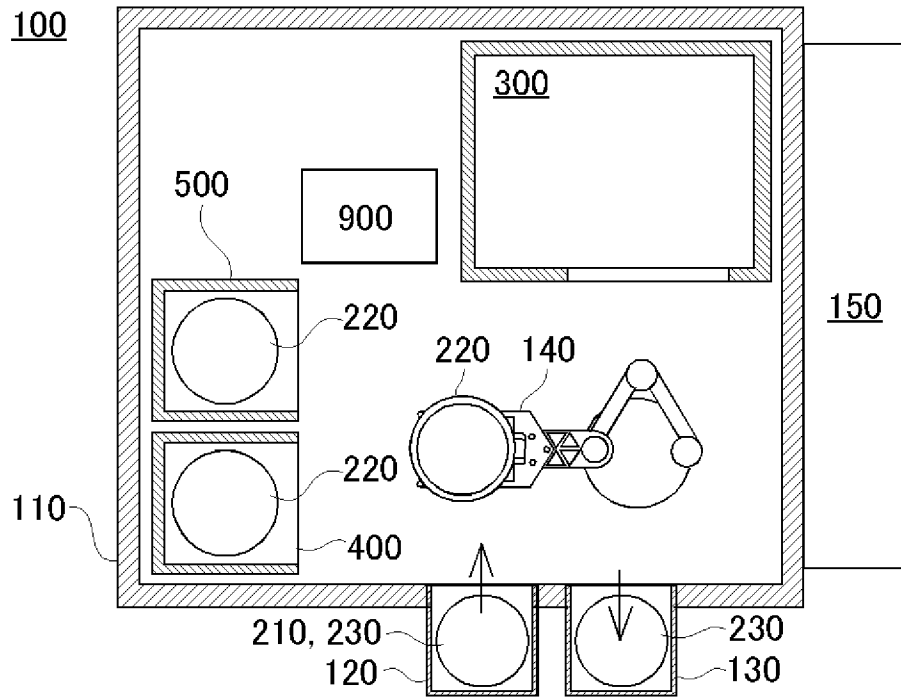
前記貫通電極を形成する段階において、前記第3の基板における前記貫通電極の位置を、前記第1の基板の位置に基づいて決定する積層体製造方法。

[請求項15] 前記第3の基板における前記貫通電極の位置を、前記貫通電極に接続される前記複数の基板に配された前記接続領域の重心に基づいて決定する請求項13または14に記載の積層体製造方法。

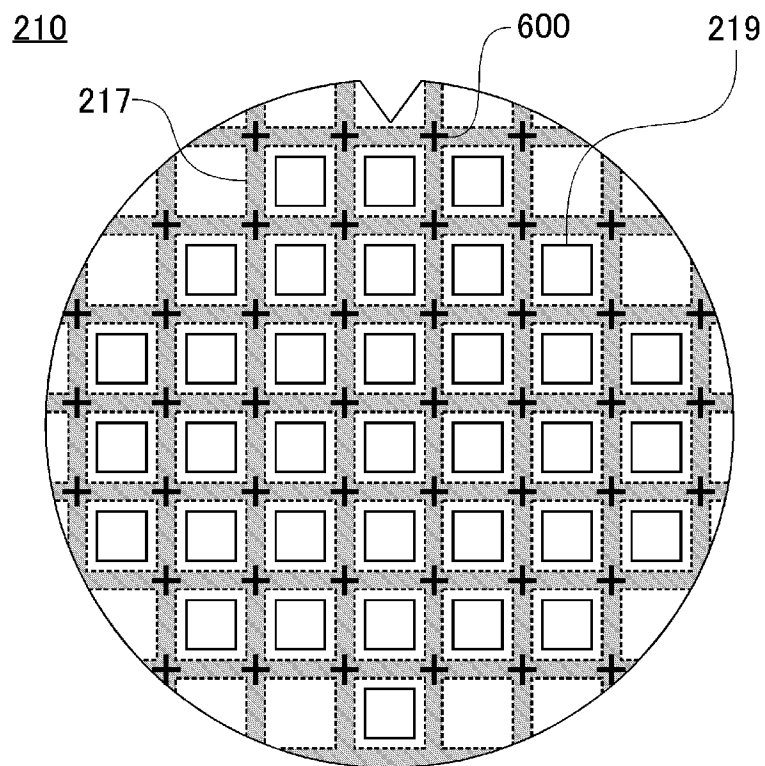
- [請求項16] 前記第1の基板に配されたマークに基づいて指定された位置および前記第2の基板に配されたマークに基づいて指定された位置のそれぞれに対する前記貫通電極の位置の誤差が統計的に最小になる位置に、前記貫通電極を位置決めする段階を含む請求項13または14に記載の積層体製造方法。
- [請求項17] 前記第1の基板に配されたマークに基づいて指定された位置および前記第2の基板に配されたマークに基づいて指定された位置に対して、各マークに対する要求精度に基づいて重みをつけて、各マークの位置に対する前記貫通電極の位置の誤差が統計的に最小になる位置を算出する段階を含む請求項16に記載の積層体製造方法。
- [請求項18] 複数の基板を積層する段階と、
前記複数の基板のうち少なくとも一つを貫通し、前記複数の基板に配された接続領域を電氣的に結合する貫通電極を形成する段階と、
を含み、
前記貫通電極を形成する段階において、前記複数の基板のうち位置決めに対する要求精度が最も高い基板の位置に基づいて、前記貫通電極の位置を決定する積層体製造方法。
- [請求項19] 前記貫通電極の位置が、前記複数の基板の積層方向について、前記貫通電極に接続されるすべての前記接続領域の一部と前記貫通電極とが重なる位置となることを条件として、前記貫通電極の位置を決定する請求項18に記載の積層体製造方法。
- [請求項20] 前記複数の基板のうち、他の基板と接続される接続領域の数が最も多い基板が、要求精度が最も高い基板である請求項7および18に記載の積層体製造方法。
- [請求項21] 前記複数の基板のうち、他の基板と接続される接続領域の大きさが最も小さい基板が、要求精度が最も高い基板である請求項7および18に記載の積層体製造方法。
- [請求項22] 前記複数の基板のうち、他の基板と接続される接続領域の数が最も

多い基板が、要求精度が最も高い基板である請求項 1 2 に記載の積層体製造装置。

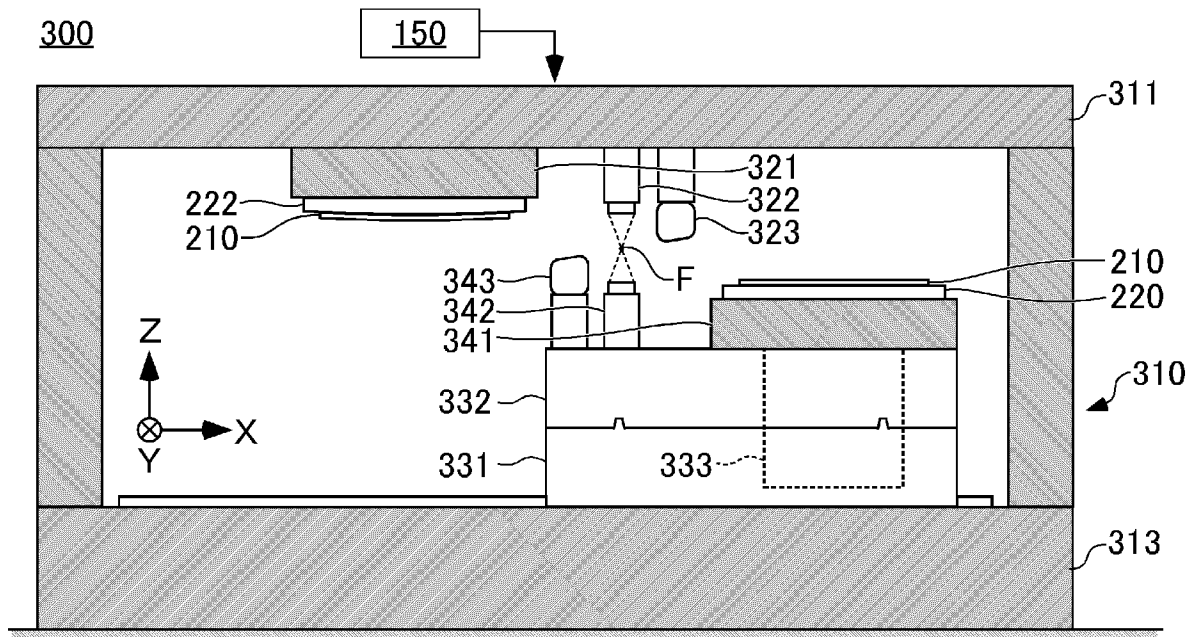
[請求項23] 前記複数の基板のうち、他の基板と接続される接続領域の大きさが最も小さい基板が、要求精度が最も高い基板である請求項 1 2 に記載の積層体製造装置。

[図1]
100

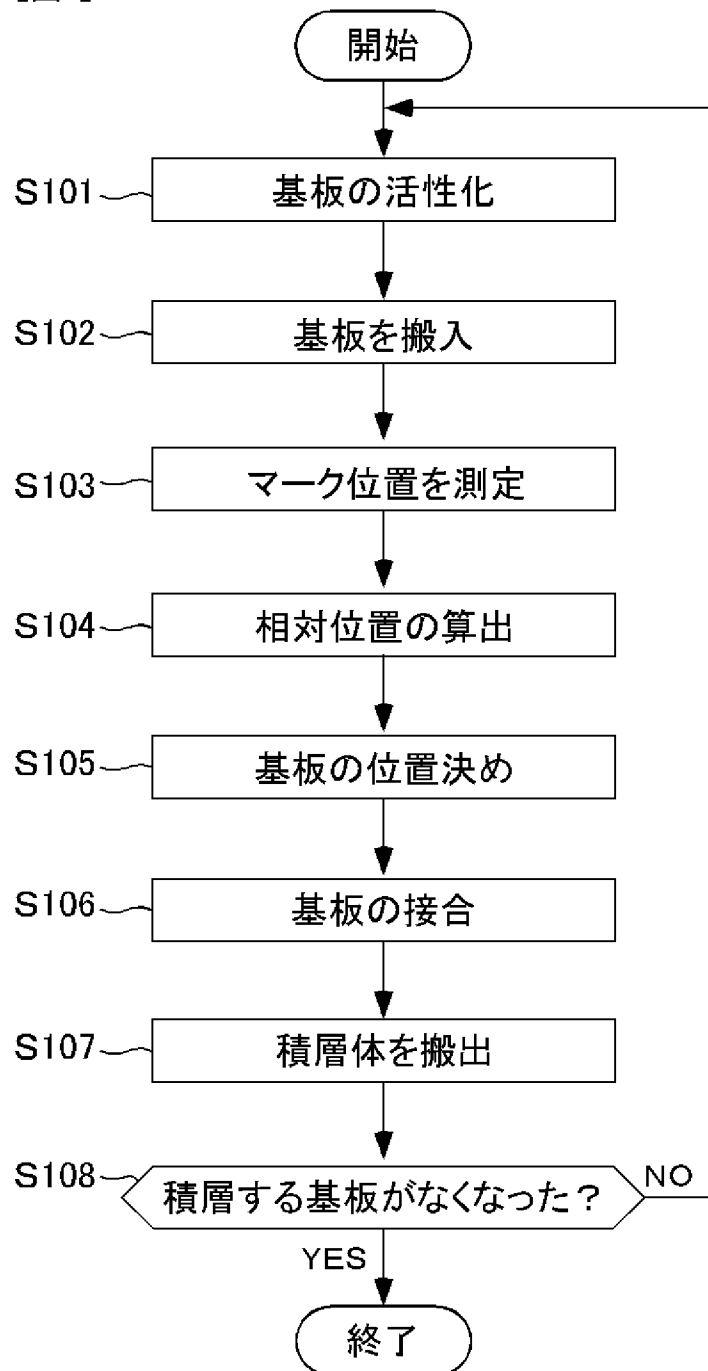
[図2]



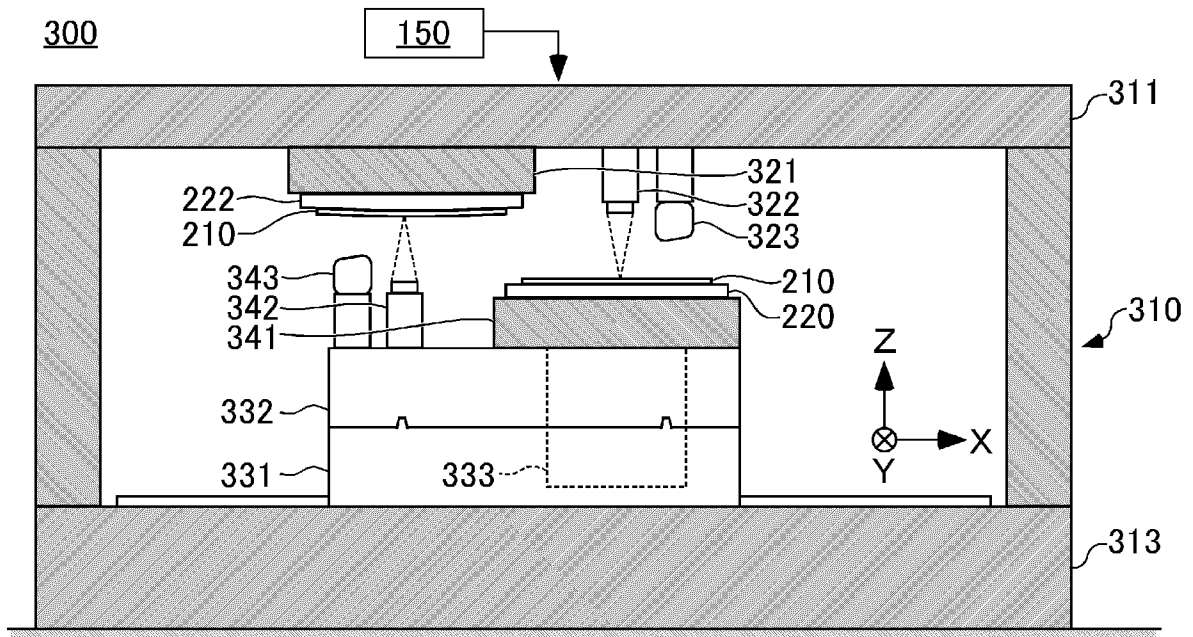
[図3]



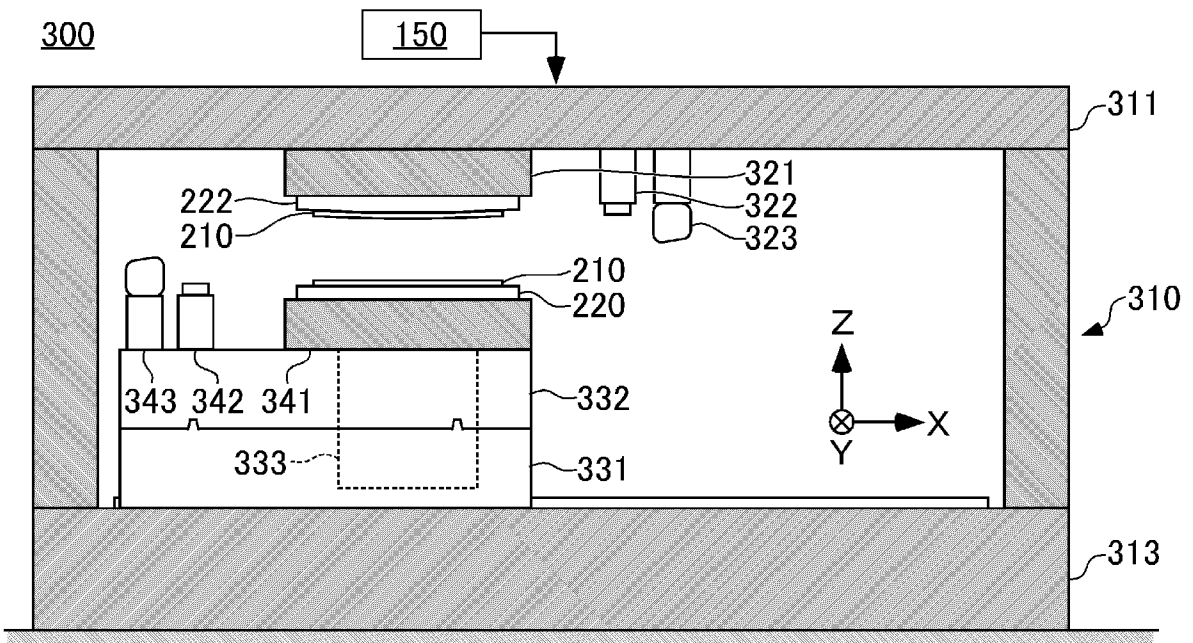
[図4]



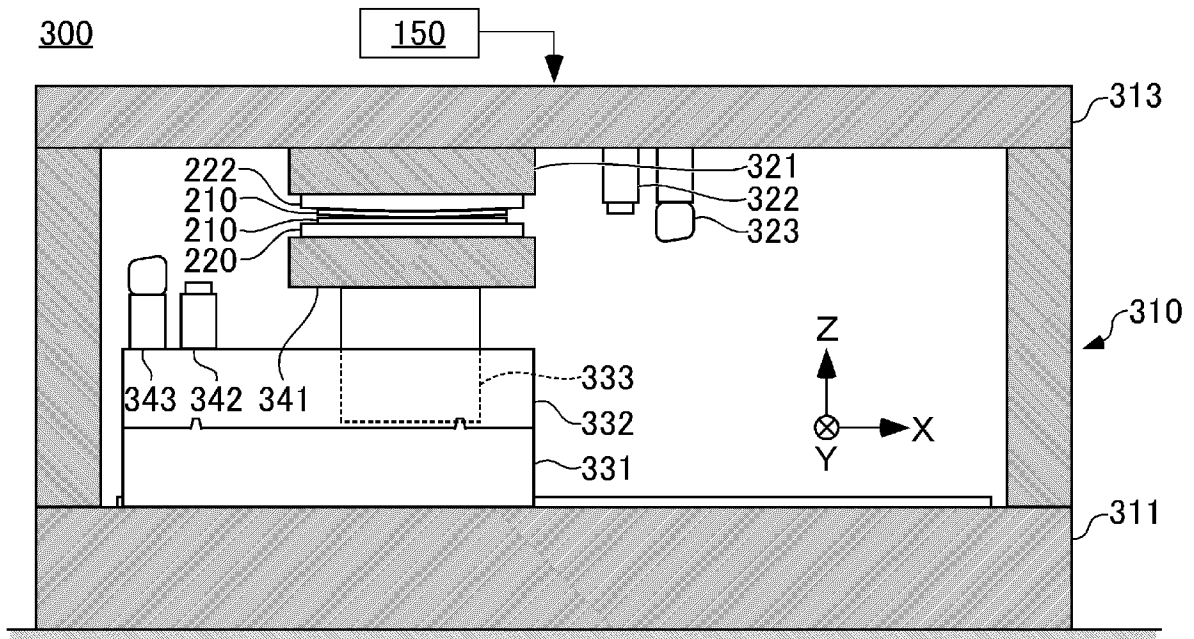
[図5]



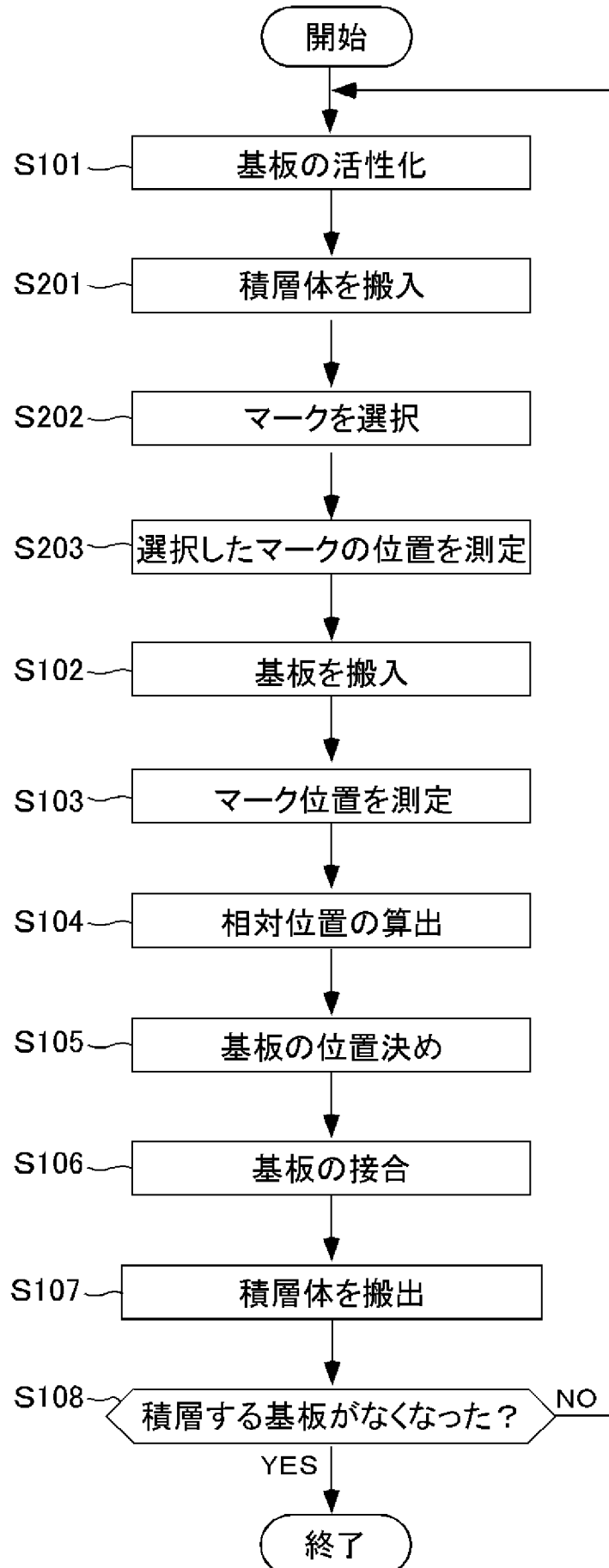
[図6]



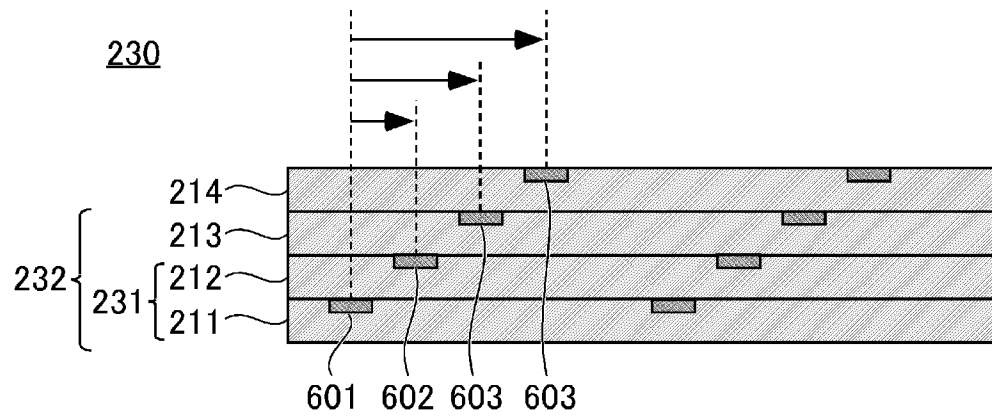
[図7]



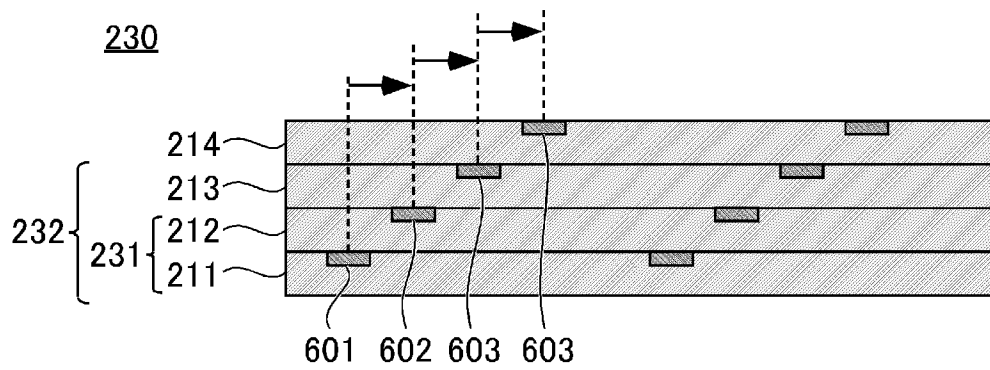
[図8]



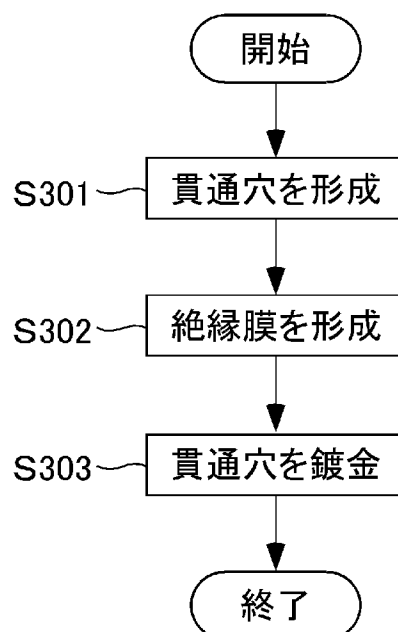
[図9]



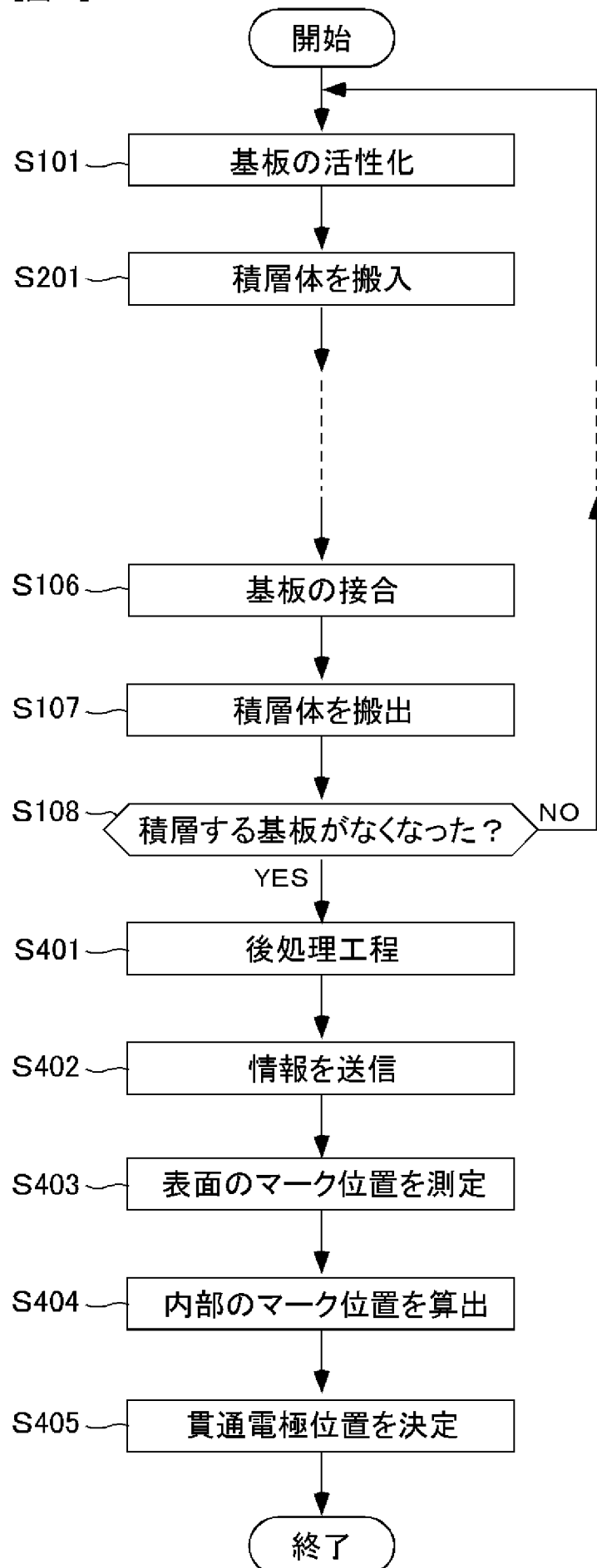
[図10]



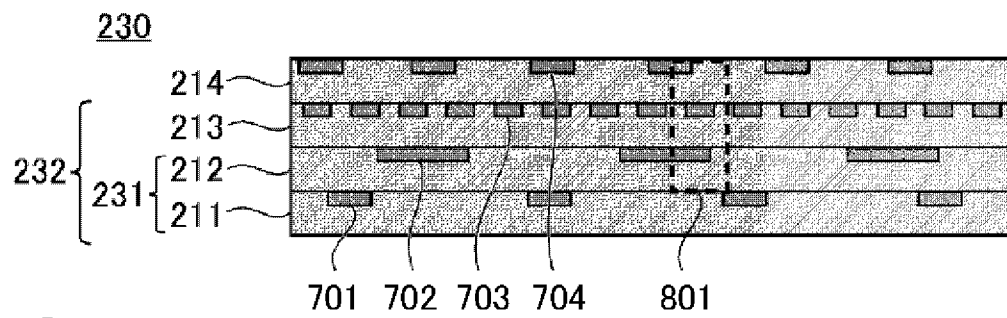
[図11]



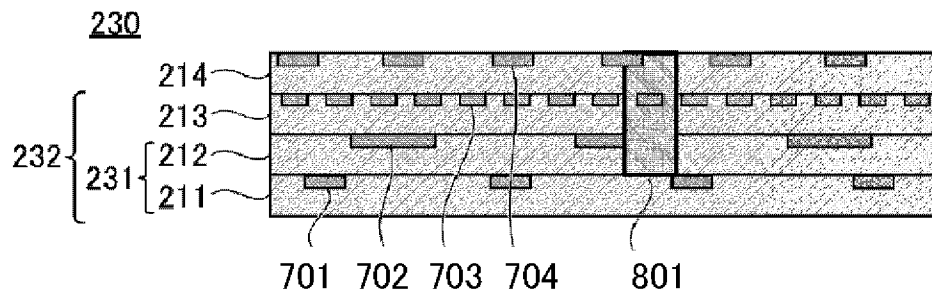
[図12]



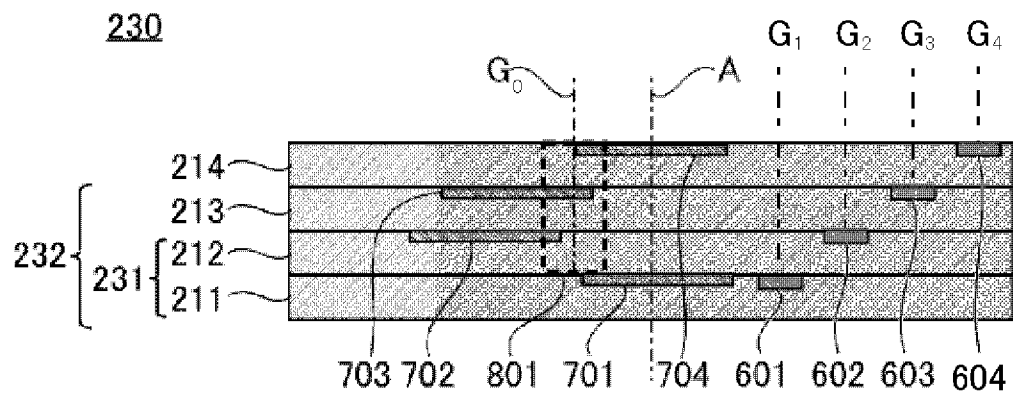
[図13]



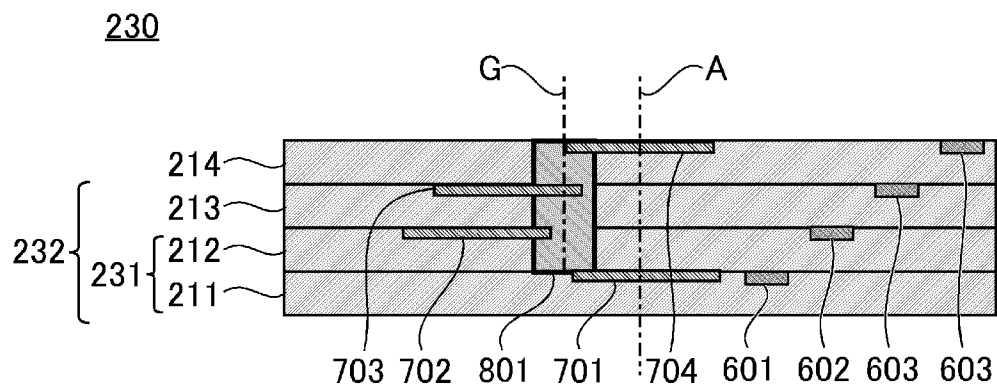
[図14]



[図15]



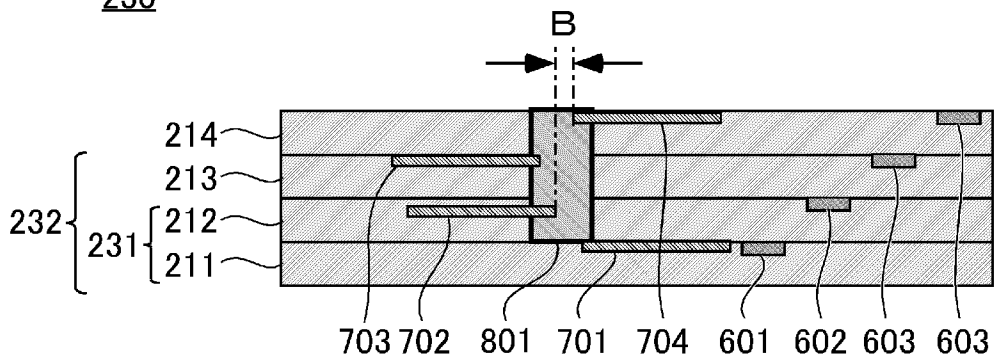
[図16]



230



230



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/050833

A. CLASSIFICATION OF SUBJECT MATTER

Int. Cl. H01L25/065 (2006.01) i, H01L25/07 (2006.01) i, H01L25/18 (2006.01) i, B32B37/00 (2006.01) i, H01L21/60 (2006.01) i

FI: B32B37/00, H01L21/60 311Q, H01L25/08 C

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int. Cl. H01L25/065, H01L25/07, H01L25/18, B32B37/00, H01L21/60

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2020

Registered utility model specifications of Japan 1996-2020

Published registered utility model applications of Japan 1994-2020

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	JP 2015-56495 A (FUJITSU SEMICONDUCTOR LTD.) 23 March 2015, paragraphs [0074]-[0080], fig. 8-10	1-9, 11-14 10, 15-23
X A	JP 2002-76247 A (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) 15 March 2002, claims 1, 5, fig. 2	1-14 15-23
X	JP 2016-58543 A (BONDTECH INC.) 21 April 2016, claim 1, paragraphs [0051]-[0056], fig. 8	1-23
A	JP 2013-135200 A (SHINKO ELECTRIC INDUSTRIES CO., LTD.) 08 July 2013, entire text	1-23
A	JP 2014-4713 A (CANON INC.) 16 January 2014, entire text	1-23



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
12.03.2020

Date of mailing of the international search report
24.03.2020

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/050833

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 10-254376 A (TOSHIBA CORP.) 25 September 1998, entire text	1-23
A	JP 2008-216300 A (FUJITSU LTD.) 18 September 2008, entire text	1-23
A	JP 2004-343021 A (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) 02 December 2004, entire text	1-23

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2019/050833

Patent Documents referred to in the Report	Publication Date	Patent Family	Publication Date
JP 2015-56495 A	23.03.2015	(Family: none)	
JP 2002-76247 A	15.03.2002	(Family: none)	
JP 2016-58543 A	21.04.2016	(Family: none)	
JP 2013-135200 A	08.07.2013	(Family: none)	
JP 2014-4713 A	16.01.2014	(Family: none)	
JP 10-254376 A	25.09.1998	(Family: none)	
JP 2008-216300 A	18.09.2008	(Family: none)	
JP 2004-343021 A	02.12.2004	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC）） H01L 25/065(2006.01)i; H01L 25/07(2006.01)i; H01L 25/18(2006.01)i; B32B 37/00(2006.01)i; H01L 21/60(2006.01)i FI: B32B37/00; H01L21/60 311Q; H01L25/08 C		
B. 調査を行った分野		
調査を行った最小限資料（国際特許分類（IPC）） H01L25/065; H01L25/07; H01L25/18; B32B37/00; H01L21/60		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2020年 日本国実用新案登録公報 1996-2020年 日本国登録実用新案公報 1994-2020年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2015-56495 A（富士通セミコンダクター株式会社）23.03.2015（2015-03-23） [0074]～[0080]、図8～10	1-9, 11-14
A		10, 15-23
X	JP 2002-76247 A（松下電器産業株式会社）15.03.2002（2002-03-15） 請求項1、5、図2	1-14
A		15-23
X	JP 2016-58543 A（ボンドテック株式会社）21.04.2016（2016-04-21） 請求項1、[0051]～[0056]、図8	1-23
A	JP 2013-135200 A（新光電気工業株式会社）08.07.2013（2013-07-08） 全文	1-23
A	JP 2014-4713 A（キヤノン株式会社）16.01.2014（2014-01-16） 全文	1-23
A	JP 10-254376 A（株式会社東芝）25.09.1998（1998-09-25） 全文	1-23
☒ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日 12.03.2020		国際調査報告の発送日 24.03.2020
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 團野 克也 4S 5279 電話番号 03-3581-1101 内線 3474

C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2008-216300 A (富士通株式会社) 18.09.2008 (2008 - 09 - 18) 全文	1-23
A	JP 2004-343021 A (松下電器産業株式会社) 02.12.2004 (2004 - 12 - 02) 全文	1-23

国際調査報告
パテントファミリーに関する情報

国際出願番号

PCT/JP2019/050833

引用文献			公表日	パテントファミリー文献	公表日
JP	2015-56495	A	23.03.2015	(ファミリーなし)	
JP	2002-76247	A	15.03.2002	(ファミリーなし)	
JP	2016-58543	A	21.04.2016	(ファミリーなし)	
JP	2013-135200	A	08.07.2013	(ファミリーなし)	
JP	2014-4713	A	16.01.2014	(ファミリーなし)	
JP	10-254376	A	25.09.1998	(ファミリーなし)	
JP	2008-216300	A	18.09.2008	(ファミリーなし)	
JP	2004-343021	A	02.12.2004	(ファミリーなし)	