



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I634778 B

(45)公告日：中華民國 107 (2018) 年 09 月 01 日

(21)申請案號：105111396

(22)申請日：中華民國 105 (2016) 年 04 月 12 日

(51)Int. Cl. : H04N19/14 (2014.01)

H04N19/174 (2014.01)

H04N19/176 (2014.01)

H04N19/186 (2014.01)

(30)優先權：2015/04/13 美國

62/146,913

2016/03/23 美國

15/078,797

(71)申請人：美商高通公司(美國) QUALCOMM INCORPORATED (US)

美國

(72)發明人：雅各布森 納坦 海姆 JACOBSON, NATAN HAIM (US)；提拉魯馬萊 維賈伊拉
加哈萬 THIRUMALAI, VIJAYARAGHAVAN (IN)；喬許 瑞珍 雷克斯曼 JOSHI,
RAJAN LAXMAN (US)

(74)代理人：陳長文

(56)參考文獻：

US 5933451A

US 7039108B2

US 8363717B2

US 8451891B2

US 8611416B2

US 8787445B2

US 8848801B2

US 8867613B2

US 8891619B2

審查人員：張長軾

申請專利範圍項數：30 項 圖式數：7 共 43 頁

(54)名稱

用於顯示串流壓縮之複合區域偵測

COMPLEX REGION DETECTION FOR DISPLAY STREAM COMPRESSION

(57)摘要

本發明揭示一種用於偵測一影像之一複合區域之方法及裝置。在一項實例中，該方法可涉及計算一當前區塊、一下一區塊及一前一區塊之複雜度值。該方法可涉及：(i)偵測到該前一複雜度值小於一第一臨限值且該下一複雜度值大於一第二臨限值；及(ii)判定至該當前區塊之過渡及至該前一區塊之一過渡均不為一平坦至複合區域過渡。該方法可涉及回應於(i)及(ii)而在過渡至該下一區塊時偵測一平坦至複合區域過渡。

A method and apparatus for detecting a complex region of an image are disclosed. In one example, the method may involve calculating complexity values for a current block, a next block, and a previous block. The method may involve: (i) detecting that the previous complexity value is less than a first threshold value, and that the next complexity value is greater than a second threshold value; and (ii) determining that neither a transition to the current block nor a transition to the previous block is a flat-to-complex region transition. The method may involve detecting a flat-to-complex region transition when transitioning to the next block in response to (i) and (ii).

指定代表圖：

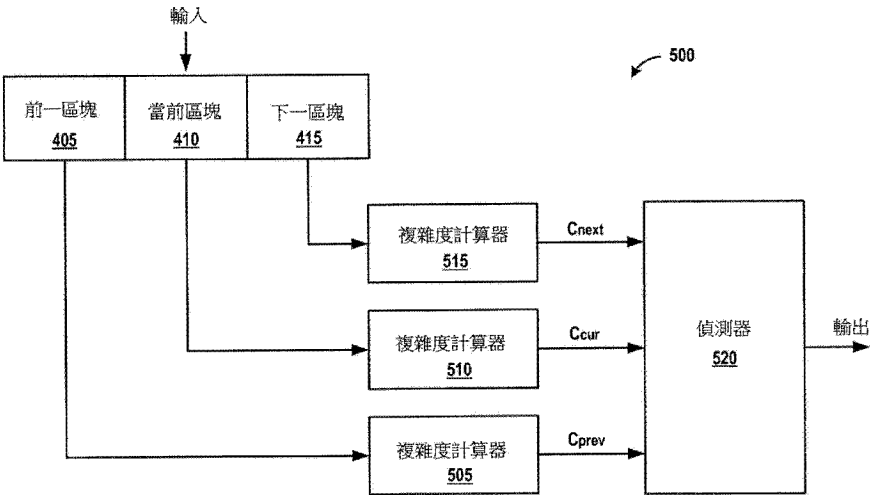


圖5

- 符號簡單說明：
- 405 . . . 區塊
 - 410 . . . 區塊
 - 415 . . . 區塊
 - 500 . . . 複雜度偵測系統
 - 505 . . . 複雜度計算單元
 - 510 . . . 複雜度計算單元
 - 515 . . . 複雜度計算單元
 - 520 . . . 偵測器

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】

用於顯示串流壓縮之複合區域偵測

COMPLEX REGION DETECTION FOR DISPLAY STREAM
COMPRESSION

【技術領域】

本發明係關於視訊寫碼及壓縮的領域，且特定而言，係關於用於顯示連結上之傳輸的視訊壓縮，諸如顯示串流壓縮(DSC)。

【先前技術】

數位視訊性能可併入至廣泛範圍之顯示器中，包括數位電視、個人數位助理(PDA)、膝上型電腦、桌上型監視器、數位攝影機、數位記錄器件、數位媒體播放器、視訊遊戲器件、視訊遊戲控制台、蜂巢式或衛星無線電電話、視訊電話會議器件及其類似者。顯示連結用於將顯示器連接至適合的源器件。顯示連結的頻寬要求與顯示的解析度成正比，且因此，高解析度顯示器需要大頻寬顯示連結。一些顯示連結不具有支援高解析度顯示器的頻寬。視訊壓縮可用於減小頻寬要求以使得更低頻寬顯示連結可用於將數位視訊提供至高解析度顯示器。

其他人已經嘗試利用對像素資料的影像壓縮。然而，此類方案有時在視覺上無損或在習知的顯示器件中實施可為困難的並且昂貴的。

視訊電子元件標準協會(VESA)已經開發顯示串流壓縮(DSC)作為顯示連結視訊壓縮的標準。此外，顯示連結視訊壓縮技術(諸如DSC)應提供視覺上無損的圖片品質(亦即，具有使得使用者無法區分壓縮

在作用中之品質之位準的圖片)。顯示連結視訊壓縮技術亦應提供用習知的硬體即時實施起來簡易並便宜之方案。

【發明內容】

本發明之系統、方法及器件各自具有若干創新態樣，其中無單一者單獨負責本文中所揭示之合乎需要的屬性。

在一項態樣中，提供用於偵測影像之複合區域的方法，其中影像之圖塊包括當前區塊、下一區塊及前一區塊。該方法可涉及計算當前區塊之當前複雜度值，下一區塊之下一複雜度值及前一區塊的前一複雜度值。該方法可涉及：偵測前一複雜度值小於第一臨限值且下一複雜度值大於第二臨限值，其中第二臨限值大於第一臨限值；及判定至當前區塊之過渡及至前一區塊之過渡均不為平坦至複合區域過渡。該方法可涉及回應於(i)偵測到前一複雜度值小於第一臨限值且下一複雜度值大於第二臨限值，及(ii)判定至當前區塊之過渡及至前一區塊之過渡均不為平坦至複合區域過渡，在過渡至下一區塊時偵測平坦至複合區域過渡。

在另一態樣中，計算當前區塊之當前複雜度值，下一區塊之下一複雜度值及前一區塊之前一複雜度值可涉及針對當前區塊、下一區塊及前一區塊中的每一區塊(i)應用變換(例如，離散餘弦變換(DCT)或哈達馬(Hadamard)變換)以判定變換係數及(ii)判定變換係數之所定義之絕對值總和。在又一態樣中，該方法可進一步涉及回應於偵測到平坦至複合區域過渡而調整量化參數(QP)。

在再一態樣中，提供一種用於偵測影像之複合區域的器件，其中影像之圖塊包括當前區塊、下一區塊及前一區塊。該器件可包括經組態以儲存與影像相關之視訊資訊的記憶體。該器件可包括耦接至記憶體且經組態以進行以下操作之至少一個處理器(例如，積體電路(IC)及/或圖形處理單元(GPU)之一部分)：計算當前區塊之當前複雜度

值、下一區塊之下一複雜度值及前一區塊之前一複雜度值；偵測到前一複雜度值小於第一臨限值且下一複雜度值大於第二臨限值，其中第二臨限值大於第一臨限值；判定至當前區塊之過渡及至前一區塊之過渡均不為平坦至複合區域過渡；及回應於(i)偵測到前一複雜度值小於第一臨限值且下一複雜度值大於第二臨限值及(ii)判定至當前區塊之過渡及至前一區塊之過渡均不為平坦至複合區域過渡，在過渡至下一區塊時偵測平坦至複合區域過渡。

【圖式簡單說明】

圖1A為說明可利用根據本發明中描述之態樣的技術之實例視訊編碼及解碼系統之方塊圖。

圖1B為說明可執行根據本發明中描述之態樣的技術之另一實例視訊編碼及解碼系統之方塊圖。

圖2A為說明可實施根據本發明中描述之態樣的技術之視訊編碼器之實例之方塊圖。

圖2B為說明可實施根據本發明中描述之態樣的技術之視訊解碼器之實例的方塊圖。

圖3展示判定量化參數(QP)調整值之實例方法。

圖4說明自平坦區域至影像內之複合區域之實例過渡。

圖5展示用於偵測平坦至複合區域過渡之實例系統。

圖6說明平坦至複合區域偵測之儲存單元。

圖7為說明根據本發明中描述之態樣的用於偵測影像中之複合區域的實例方法之流程圖。

【實施方式】

大體而言，本發明係關於改良視訊壓縮技術(諸如，顯示串流壓縮(DSC))之技術。更具體而言，本發明係關於用於偵測自平坦或平滑區域至待寫碼影像之複合區域之過渡的系統及方法。本文描述在視訊

壓縮技術(諸如DSC)之上下文中用於視訊資料之複合區域偵測的技術。本發明之態樣係關於確保避免在寫碼期間速率緩衝器之下溢或上溢。

儘管本文在DSC標準之上下文中描述某些實施例，但一般熟習此項技術者將理解，本文所揭示之系統及方法可適用於任何合適的視訊寫碼標準。舉例而言，本文所揭示之實施例可適用於以下標準中之一或多者：國際電信聯盟(ITU)電信標準化部門(ITU-T) H.261、國際標準化組織/國際電工委員會(ISO/IEC)動畫專家群-1 (MPEG -1) Visual、ITU-T H.262 或 ISO/IEC MPEG-2 Visual、ITU-T H.263、ISO/IEC MPEG -4 Visual、ITU-T H.264 (亦稱為ISO/IEC MPEG -4 AVC)、高效率視訊寫碼(HEVC)及此類標準之任何擴展。本文所描述之技術可特別適用於併入固定位元率(CBR)緩衝器模型之標準。又，本發明中描述之技術可成為將來開發的標準之一部分。換言之，本發明中描述之技術可適用於先前開發之視訊寫碼標準、當前正在開發之視訊寫碼標準及即將出現的視訊寫碼標準。

本發明之概念可整合於包括針對編碼/解碼具有大致上視覺上無損效能之各種類型之內容的若干元件及/或模式之編解碼器(例如，DSC)中或成為該編解碼器之一部分。本發明提供偵測自平滑/平坦區域(例如，易於寫碼之區域)至複合區域(例如，相對難以寫碼或需要更高數目個位元來寫碼之區域)之過渡的複合區域偵測演算法。當偵測到此過渡時，用於編解碼器中之量化參數(QP)增大到高值以便減小所預期的寫碼當前區塊所需要的速率。此為合乎需要的，係因為複合區域中之視覺資訊之複雜度可遮蔽比將出現在平滑/平坦區域中更多的假影。另外，低速率係合乎需要的，以防止寫碼器花費過多位元(例如，遠超過目標位元率)在複合區塊上。

視訊寫碼標準

諸如視訊影像、TV影像、靜態影像或由視訊記錄器或電腦產生之影像的數位影像可包括按水平線及垂直線排列之像素或樣本。單一影像中的像素之數目通常有數萬個。每一像素通常含有明度及色度資訊。在不壓縮之情況下，待自影像編碼器傳送至影像解碼器的資訊之絕對數量將致使即時影像傳輸不切實際。為了減少待傳輸的資訊之量，已開發許多不同壓縮方法，諸如，JPEG、MPEG及H.263標準。

視訊寫碼標準包括ITU-T H.261、ISO/IEC MPEG-1 Visual、ITU-T H.262或ISO/IEC MPEG-2 Visual、ITU-T H.263、ISO/IEC MPEG-4 Visual、ITU-T H.264 (亦稱為ISO/IEC MPEG-4 AVC)，及包括此類標準之擴展的HEVC。

另外，視訊寫碼標準(亦即DSC)已由VESA開發。DSC標準為可壓縮用於在顯示連結上傳輸之視訊的視訊壓縮標準。隨著顯示器之解析度增大，視訊資料驅動顯示器所需要的頻寬相應地增大。一些顯示連結可不具有將所有視訊資料傳輸至此類解析度之顯示器的頻寬。因此，DSC標準指定壓縮標準為顯示連結上之可互操作的、視覺上無損的壓縮。

DSC標準與其他視訊寫碼標準(諸如，H.264及HEVC)不同。DSC包括框內壓縮，但不包括框間壓縮，意謂時間資訊可不由DSC標準用於寫碼視訊資料。對比而言，其他視訊寫碼標準可採用其視訊寫碼技術中之框間壓縮。

視訊寫碼系統

在下文中參考隨附圖式更完整地描述新穎系統、裝置及方法之各種態樣。然而，本發明可以許多不同形式來體現，且不應將其解釋為限於貫穿本發明所呈現之任何具體結構或功能。實情為，提供此等態樣，使得本發明將為透徹且完整的，且將向熟習此項技術者充分傳達本發明之範疇。基於本文中之教示，熟習此項技術者應瞭解，本發

明之範疇意欲涵蓋本文所揭示之新穎系統、裝置及方法之任何態樣，不管係獨立於本發明之任何其他態樣或與本發明之任何其他態樣組合地實施。舉例而言，可使用本文中所闡明之任何數目個態樣來實施裝置或實踐方法。另外，本發明之範疇意欲涵蓋使用其他結構、功能性或除本文中所闡明的本發明之各種態樣之外或不同於本文中所闡明的本發明之各種態樣的結構與功能性來實踐的此類裝置或方法。應理解，可藉由申請專利範圍之一或多個要素來體現本文所揭示之任何態樣。

雖然本文中描述特定態樣，但此等態樣之許多變化及排列屬於本發明之範疇內。儘管提及了較佳態樣之一些益處及優點，但本發明之範疇不欲限於特定益處、用途或目標。相反地，本發明之態樣意欲廣泛適用於不同無線技術、系統組態、網路及傳輸協定，其中一些以實例之方式在諸圖中及對較佳態樣之以下描述中加以說明。詳細描述及圖式僅說明本發明而非限制本發明，本發明之範疇由所附申請專利範圍及其等效物來定義。

隨附圖式說明實例。由隨附圖式中之參考數字指示之元件對應於在以下描述中由相同參考數字指示之元件。在本發明中，名稱以序數詞(例如，「第一」、「第二」、「第三」等等)開始的元件未必暗示該等元件具有特定次序。相反，此等序數詞僅用以指代相同或類似類型之不同元件。

圖1A為說明可利用根據本發明中描述之態樣的技術之實例視訊寫碼系統10之方塊圖。如本文所使用，術語「視訊寫碼器」或「寫碼器」一般係指視訊編碼器及視訊解碼器兩者。在本發明中，術語「視訊寫碼」或「寫碼」一般可係指視訊編碼及視訊解碼。除了視訊編碼器及視訊解碼器外，本申請案中描述之態樣可擴展至其他相關器件，諸如，轉碼器(例如，可解碼位元串流且重新編碼另一位元串流之器

件)及中間框(例如，可修改、變換及/或另外操縱位元串流之器件)。

如圖1A中所展示，視訊寫碼系統10包括源器件12，其產生在稍後時間由目的地器件14解碼的經編碼視訊資料。在圖1A的實例中，源器件12和目的地器件14構成獨立器件。然而，應注意，源器件12與目的地器件14可在同一器件上或為同一器件之部分，如在圖1B之實例中所展示。

再次參考圖1A，源器件12及目的地器件14可分別包含廣泛範圍之器件中之任一者，包括桌上型電腦、筆記型(例如，膝上型)電腦、平板電腦、機上盒、電話手持機(諸如，所謂的「智慧型」電話、所謂的「智慧型」平板)、電視、攝影機、顯示器件、數位媒體播放器、視訊遊戲控制台、車載電腦、視訊串流器件、可由實體(例如，人、動物及/或另一可控的器件)穿戴(或可移動地可附接)至該實體的器件(諸如，護目鏡及/或可穿戴電腦)、可用於、嵌入或放置於實體內之器件或裝置及/或類似者。在各種實施例中，源器件12及目的地器件14可經裝備以用於無線通信。

目的地器件14可經由連結16接收待解碼之經編碼視訊資料。連結16可包含能夠將經編碼視訊資料自源器件12移動至目的地器件14之任何類型之媒體或器件。在圖1A之實例中，連結16可包含使得源器件12能夠即時將經編碼視訊數據傳輸至目的地器件14的通信媒體。經編碼視訊資料可根據通信標準(諸如，無線通信協定)調變，且傳輸至目的地器件14。通信媒體可包含任何無線或有線通信媒體，諸如，射頻(RF)頻譜或一或多個實體傳輸線。通信媒體可形成基於封包之網路(諸如，區域網路、廣域網路或諸如網際網路之全球網路)的一部分。通信媒體可包括路由器、交換器、基地台或任何其他可適用於有助於自源器件12至目的地器件14的通信之設備。

在圖1A之實例中，源器件12包括視訊源18、視訊編碼器20及輸

出介面22。在一些情況下，輸出介面22可包括調變器/解調器(數據機)及/或傳輸器。在源器件12中，視訊源18可包括諸如視訊擷取器件(例如，視訊攝影機)、含有先前所擷取視訊之視訊存檔、自視訊內容提供者接收視訊之視訊饋入介面及/或用於產生電腦圖形資料作為源視訊的電腦圖形系統之源，或此等源之組合。作為一項實例，若視訊源18為視訊攝影機，則源器件12及目的地器件14可形成所謂的「攝影機電話」或「視訊電話」，如在圖1B之實例中所說明。然而，本發明中所描述之技術可大體上適用於視訊寫碼，且可應用於無線及/或有線應用。

可由視訊編碼器20對所擷取、預擷取或電腦產生之視訊進行編碼。經編碼視訊資料可經由源器件12之輸出介面22傳輸至目的地器件14。亦可(或替代地)將經編碼視訊資料儲存至儲存器件31上以供稍後由目的地器件14或其他器件存取以用於解碼及/或重放。圖1A及圖1B中說明的視訊編碼器20可包含圖2A中說明的視訊編碼器20或本文所描述之任何其他視訊編碼器。

在圖1A之實例中，目的地器件14包括輸入介面28、視訊解碼器30及顯示器件32。在一些情況下，輸入介面28可包括接收器及/或數據機。目的地器件14的輸入介面28可經由連結16及/或從儲存器件31接收經編碼視訊資料。經由連結16傳達或在儲存器件31上提供之經編碼視訊資料可包括由視訊編碼器20產生之多種語法元素，用於由諸如視訊解碼器30之視訊解碼器在解碼視訊資料過程中使用。此等語法元素可與在通信媒體上傳輸、儲存於儲存媒體上或儲存於檔案伺服器上之經編碼視訊資料包括在一起。圖1A及圖1B中說明的視訊解碼器30可包含圖2B中說明的視訊解碼器30或本文所描述之任何其他視訊解碼器。

顯示器件32可與目的地器件14整合或在目的地器件14外部。在

一些實例中，目的地器件14可包括整合顯示器件，且亦經組態以與外部顯示器件介接。在其他實例中，目的地器件14可為顯示器件。大體而言，顯示器件32向使用者顯示經解碼視訊資料，且可包含多種顯示器件中的任一者，諸如，液晶顯示器(LCD)、電漿顯示器、有機發光二極體(OLED)顯示器或另一類型之顯示器件。

在相關態樣中，圖1B展示實例視訊寫碼系統10'，其中源器件12及目的地器件14在器件11上或為器件11的部分。器件11可為電話手持機，諸如「智慧型」電話或類似者。器件11可包括與源器件12及目的地器件14可操作通信的處理器/控制器器件13（視情況地存在）。圖1B之視訊寫碼系統10'及其組件另外類似於圖1A之視訊寫碼系統10及其組件。

視訊編碼器20及視訊解碼器30可根據視訊壓縮標準（諸如，DSC）來操作。替代地，視訊編碼器20及視訊解碼器30可根據其他專屬或工業標準（諸如，ITU-T H.264標準，替代地被稱作MPEG-4第10部分，AVC，HEVC）或此類標準之擴展而操作。然而，本發明之技術並不限於任何特定寫碼標準。視訊壓縮標準之其他實例包括MPEG-2及ITU-T H.263。

雖未在圖1A及圖1B之實例中展示，但視訊編碼器20及視訊解碼器30可各自與音訊編碼器及解碼器整合，且可包括適當MUX-DEMUX單元或其他硬體及軟體以處置在共同資料串流或獨立資料串流中的音訊及視訊兩者之編碼。若適用，則在一些實例中，MUX-DEMUX單元可符合ITU H.223多工器協定或其他協定，諸如使用者資料報協定(UDP)。

視訊編碼器20及視訊解碼器30各自可實施為多種合適編碼器電路中的任一者，諸如一或多個微處理器、數位信號處理器(DSP)、特殊應用積體電路(ASIC)、場可程式化閘陣列(FPGA)、離散邏輯、軟

體、硬體、韌體或其任何組合。當該等技術部分地在軟體中實施時，器件可將用於軟體之指令儲存於合適的非暫時性電腦可讀媒體中，且在硬體中使用一或多個處理器來執行該等指令以執行本發明之技術。視訊編碼器20及視訊解碼器30中之每一者可包括在一或多個編碼器或解碼器中，編碼器或解碼器中的任一者可整合為各別器件中之組合式編碼器/解碼器的部分。

視訊寫碼程序

如以上簡要提及，視訊編碼器20編碼視訊資料。視訊資料可包含一或多個圖像。圖像中之每一者為形成視訊之部分的靜態影像。在一些情況下，圖像可被稱作視訊「圖框」。當視訊編碼器20編碼視訊資料時，視訊編碼器20可產生位元串流。位元串流可包括形成視訊資料之經寫碼表示之一連串位元。位元串流可包括經寫碼圖像及相關聯資料。經寫碼圖像為圖像之經寫碼表示。

為了產生位元串流，視訊編碼器20可對視訊資料中之每一圖像執行編碼操作。當視訊編碼器20對圖像執行編碼操作時，視訊編碼器20可產生一系列經寫碼圖像及相關聯資料。相關聯資料可包括寫碼參數(諸如，QP)之集合。為了產生經寫碼圖像，視訊編碼器20可將圖像分割成相等大小之視訊區塊。視訊區塊可為樣本之二維陣列。寫碼參數可定義視訊資料之每一區塊之寫碼選項(例如，寫碼模式)。可選擇寫碼選項以便實現所要的速率失真效能。

在一些實例中，視訊編碼器20可將圖像分割成複數個圖塊。圖塊中之每一者可包括可在無來自影像或圖框中之剩餘區域之資訊的情況下獨立解碼的影像(例如，圖框)中之空間相異區域。每一影像或視訊圖框可在單個圖塊中編碼或每一影像或視訊圖框可在若干圖塊中編碼。在DSC中，經分配以編碼每一圖塊之目標位元可實質上係固定的。作為對圖像執行編碼操作之部分，視訊編碼器20可對圖像之每一

圖塊執行編碼操作。當視訊編碼器20對圖塊執行編碼操作時，視訊編碼器20可產生與圖塊相關聯之經編碼資料。與圖塊相關聯之經編碼資料可被稱作「經寫碼圖塊」。

DSC視訊編碼器

圖2A為說明可實施根據本發明中描述之態樣的技術的視訊編碼器20之實例的方塊圖。視訊編碼器20可經組態以執行本發明之技術中的一些或全部。在一些實例中，本發明中描述之技術可在視訊編碼器20的各種組件之間共用。在一些實例中，另外或替代地，處理器(未展示)可經組態以執行本發明中描述之技術中的一些或全部。

出於解釋之目的，本發明在DSC寫碼的上下文中描述視訊編碼器20。然而，本發明之技術可適用於其他寫碼標準或方法。

在圖2A之實例中，視訊編碼器20包括複數個功能組件。視訊編碼器20之功能組件包括色彩空間轉化器105、緩衝器110、平度偵測器115、速率控制器120、預測器、量化器及重建構器組件125、線緩衝器130、索引色彩歷史135、熵編碼器140、子串流多工器145及速率緩衝器150。在其他實例中，視訊編碼器20可包括較多、較少或不同之功能組件。

色彩空間轉化器105可將輸入色彩空間轉化成用於寫碼實施方案的色彩空間。舉例而言，在一個例示性實施例中，輸入視訊資料之色彩空間為紅色、綠色及藍色(RGB)色彩空間，且寫碼經實施於明度Y、綠色色度Cg及橙色色度Co (YCoCg)色彩空間中。色彩空間轉化可由包括移位並添加至視訊資料之方法執行。應注意，其他色彩空間中之輸入視訊資料可經處理，且亦可執行對其他色彩空間的轉化。

在相關態樣中，視訊編碼器20可包括緩衝器110、線緩衝器130及/或速率緩衝器150。舉例而言，緩衝器110可在其由視訊編碼器20之其他部分使用之前保持經色彩空間轉化之視訊資料。在另一實例中，

視訊資料可儲存於RGB色彩空間中，且色彩空間轉化可按需要執行，因為經色彩空間轉化之資料可需要更多位元。

速率緩衝器150可充當視訊編碼器20中之速率控制機構之一部分，其在下文將結合速率控制器120得以更詳細地描述。編碼每一區塊所花費的位元可實質上基於區塊之性質而極大地變化。速率緩衝器150可平緩經壓縮視訊中之速率變化。在一些實施例中，採用其中以固定位元率自緩衝器獲得位元之CBR緩衝器模型。在CBR緩衝器模型中，若視訊編碼器20添加過多位元至位元串流，則速率緩衝器150可上溢。另一方面，視訊編碼器20必須添加足夠位元以便防止速率緩衝器150之下溢。

在視訊解碼器側，可以固定位元率將位元添加至視訊解碼器30之速率緩衝器155（見下文更詳細地描述之圖2B），且視訊解碼器30可移除用於每一區塊之可變數目個位元。為了確保恰當的解碼，視訊解碼器30之速率緩衝器155不應在經壓縮位元串流之解碼期間「下溢」或「上溢」。

在一些實施例中，緩衝器滿度(BF)可基於表示當前在緩衝器中之位元數目之值 BufferCurrentSize 及表示速率緩衝器150之大小之 BufferMaxSize（亦即，可在任何時間點儲存於速率緩衝器150中之最大位元數目）來定義。BF可計算為：

$$BF = ((BufferCurrentSize * 100) / BufferMaxSize)$$

應注意，上文計算BF之方法僅為例示性的，且可取決於特定實施或上下文以任何數目個不同方式來計算BF。

平度偵測器115可偵測自視訊資料中之複合（亦即，非平坦）區域到視訊資料中之平坦（亦即，簡單或均勻）區域的變化，及/或反之亦然。術語「複合」及「平坦」將在本文中用以大體上指代視訊編碼器20編碼視訊資料之各別區域的難度。因此，如本文所使用之術語「複

合」大體上將視訊資料區域描述為視訊編碼器20難以對其進行編碼，且可(例如)包括紋理化視訊資料、高空間頻率及/或難以編碼之其他特徵。如本文所使用之術語「平坦」大體上將視訊資料區域描述為視訊編碼器20容易對其進行編碼，且可(例如)包括視訊資料中之平滑梯度、低空間頻率及/或容易編碼的其他特徵。自複合區域至平坦區域之過渡可由視訊編碼器20使用以減小經編碼視訊資料中之量化假影。具體而言，速率控制器120及預測器、量化器及重建構器組件125可減小當識別到自複合區域至平坦區域之過渡時的此類量化假影。類似地，自平坦至複合區域之過渡可由視訊編碼器20使用以增加QP以便減小所預期的寫碼當前區塊所需要的速率。

速率控制器120判定寫碼參數(例如QP)之集合。可由速率控制器120基於速率緩衝器150之緩衝器滿度及視訊資料之影像活動(例如，自複合區域至平坦區域之過渡或平坦區域至複合區域之過渡)來調整QP，以便將確保速率緩衝器150不上溢或下溢的目標位元率之圖像品質。速率控制器120亦針對視訊資料之每一區塊選擇特定寫碼選項(例如，特定模式)以便實現最佳速率失真效能。速率控制器120將經重建構影像之失真最小化以使得其滿足位元率約束條件(亦即，整體實際寫碼速率適應目標位元率)。因此，速率控制器120之一個目的係判定寫碼參數(諸如，QP、寫碼模式等)之集合以滿足對速率的瞬時及平均約束，同時最大化速率失真效能。

預測器、量化器及重建構器組件125可執行視訊編碼器20之至少三個編碼操作。預測器、量化器及重建構器組件125可在多個不同模式中執行預測。一個實例預測模式為中值自適應預測的經修改版本。中值自適應預測可由無損JPEG標準(JPEG-LS)實施。可由預測器、量化器及重建構器組件125執行的中值自適應預測的經修改版本可允許三個連續樣本值之平行預測。另一實例預測模式為區塊預測。在區塊

預測中，根據線中之經先前重建構像素預測在同一線上方或左邊的樣本。在一些實施例中，視訊編碼器20及視訊解碼器30可均對經重建構像素執行相同的搜尋以判定區塊預測使用，且因此不需要在區塊預測模式中發送位元。在其他實施例中，視訊編碼器20可在位元串流中執行搜尋及信號區塊預測向量，使得視訊解碼器30不必執行獨立搜尋。亦可實施中點預測模式，其中使用組件範圍之中點來預測樣本。中點預測模式可使得能夠限定甚至係最壞樣本中之經壓縮視訊所需要的位元數目。

預測器、量化器及重建構器組件125亦執行量化。舉例而言，可經由可使用移位器實施之2^冪量化器執行量化。應注意，可實施其他量化技術以代替2^冪量化器。由預測器、量化器及重建構器組件125執行的量化可基於由速率控制器120判定的QP。最終，預測器、量化器及重建構器組件125亦執行包括將經反量化之殘餘添加至經預測值及確保結果不超出樣本值之有效範圍的重建構。

應注意，上文所描述的由預測器、量化器及重建構器組件125執行的預測、量化及重建構之實例方法僅為說明性的且可實施其他方法。亦應注意，預測器、量化器及重建構器組件125可包括用於執行預測、量化及/或重建構之子組件。應進一步注意，可由若干獨立編碼器組件代替預測器、量化器及重建構器組件125執行預測、量化及/或重建構。

線緩衝器130保持來自預測器、量化器及重建構器組件125之輸出以使得預測器、量化器及重建構器組件125及索引色彩歷史135可使用經緩衝的視訊資料。索引色彩歷史135儲存最近使用的像素值。此等最近使用之像素值可直接由視訊編碼器20經由專用語法參考。

熵編碼器140基於索引色彩歷史135及由平度偵測器115識別的平度過渡編碼預測殘餘及自預測器、量化器及重建構器組件125接收之

任何其他資料(例如，由預測器、量化器及重建構器組件125識別之索引)。在一些實例中，熵編碼器140可每時脈每子串流編碼器編碼三個樣本。子串流多工器145可基於無標頭封包多工方案而多工位元串流。此允許視訊解碼器30並行地執行運行三個熵解碼器，從而促進每時脈三個像素之解碼。子串流多工器145可使封包次序最佳化以使得封包可由視訊解碼器30有效地解碼。應注意，可實施不同的熵寫碼方法，其可有助於每時脈2幕像素(例如，2個像素/時脈或4個像素/時脈)之解碼。

DSC視訊解碼器

圖2B為說明可實施根據本發明中描述之態樣的技術之視訊解碼器30之實例的方塊圖。視訊解碼器30可經組態以執行本發明之技術中的一些或全部。在一些實例中，本發明中描述之技術可在視訊編碼器30的各種組件之間共用。在一些實例中，另外或替代地，處理器(未展示)可經組態以執行本發明中描述之技術中的一些或全部。

出於解釋之目的，本發明在DSC寫碼的上下文中描述視訊解碼器30。然而，本發明之技術可適用於其他寫碼標準或方法。

在圖2B之實例中，視訊解碼器30包括複數個功能組件。視訊解碼器30之功能組件包括速率緩衝器155、子串流解多工器160、熵解碼器165、速率控制器170、預測器、量化器及重建構器組件175、索引色彩歷史180、線緩衝器185及色彩空間轉化器190。所說明的視訊解碼器30之組件類似於上文結合圖2A中之視訊編碼器20所描述的相對應組件。因此，視訊解碼器30之組件中之每一者可以與上文所描述之視訊編碼器20之對應組件類似的方式操作。

QP計算

在一種方法中，可基於以下方程式導出或計算當前區塊之QP (表示為currQP)：

$$\text{currQP} = \text{prevQ} + \text{QpAdj} * (\text{diffBits} > 0 ? 1 : -1),$$

其中 prevQP 為與前一區塊相關聯之 QP ， diffBits 表示 previousBlockBits 與 targetBits 之間的差， QpAdj 為基於 diffBits 之量值所計算的 QP 偏移值(例如， QP 調整值)， previousBlockBits 表示用於寫碼前一區塊之位元數目，且 targetBits 表示寫碼當前區塊之目標位元數目。當 $\text{previousBlockBits} > \text{targetBits}$ 時， diffBits 為正，且可藉由將偏移值 QpAdj 添加至 prevQP 值而導出當前區塊 QP 。換言之，當 diffBits 為正時， QP 值在值方面不自 prevQP 值中減小。當 $\text{previousBlockBits} \leq \text{targetBits}$ 時， diffBits 為負或零，且 currQP 不自 prevQP 值增大。應注意，可(例如)以 QpAdj 隨著 diffBits 之量值增大而單調增大的方式計算作為 diffBits 函數之偏移值 QpAdj 。

在本文中被稱作預設技術的用於計算 QP 調整值 QpAdj 的一個技術現將參考圖3來描述。圖3提供包括其上繪製以零開始的 diffBits 之值的軸線的曲線圖300。在預設技術中，當 $\text{diffBits} > 0$ 時， diffBits 可使用 K 臨限值分級至 $K+1$ 範圍。此等臨限值由標記臨限值1、臨限值2、臨限值3、…及臨限值 K 說明，且範圍由標記範圍1、範圍2、範圍3、…及範圍 $K+1$ 說明。在圖3之預設技術中，展示使用 K 臨限值將 diffBits 分段成 $K+1$ 範圍的一個方法。每一範圍可與特定 QpAdj 值相關聯，其中 QpAdj 值隨著範圍索引的增大而增大。當 $\text{diffBits} \leq 0$ 時，可使用 J 臨限值(未說明)將 diffBits 之絕對值分級成 $J+1$ 範圍，且可存在為 $J+1$ 範圍中之每一者指定的特定 QpAdj 值。

在其他態樣中，可基於緩衝器之滿度調整 currQP 值(可以緩衝器滿度 BF 表示)，以便防止緩衝器之下溢及/或上溢。特定而言，當 BF 超出某一臨限值(例如， P_1)時， currQP 可按固定偏移值(例如， p_1)遞增。舉例而言， currQP 可調整如下： $\text{currQP} += p_1$ 。此外，當 BF 下降到低於某一臨限值(例如， Q_1)時， currQP 可按 q_1 遞減，例如， $\text{currQP} -=$

q_1 。在某些態樣中，可採用複數個臨限值，且對於每一臨限值，可存在相對應的偏移值以調整currQP。

當識別複合區域至平坦區域的過渡時或當識別平坦區域時，currQP可設定成低值(例如，低於所定義的currQP值的值)，如下文進一步詳細描述。

偵測自平坦區域至複合區域的過渡

參看圖4，可利用一或多個技術以偵測自平坦/平滑區域至複合區域的過渡。圖4說明可為圖框或其部分(諸如，圖框之圖塊)的所關注的實例區域400。區域400可包括三個連續區塊405、410及415。在此實例中，區塊405對應於區域400之平坦區域/部分，區塊410對應於區域400之過渡區域/部分，且區塊415對應於區域400之複合區域/部分。如圖所示，區塊405之內容為平坦的、平滑的或均勻的。區塊415之內容經紋理花且展現並非全部均勻的圖案。區塊410包括自均勻內容至不均勻內容的過渡。如下文所描述，針對區塊405、410及415中之每一者執行複雜度計算。

如本文所使用，平坦區塊可係指具有低於複雜度臨限值之複雜度值的區塊。區塊經判定為平坦之臨限值可基於各種設計準則(諸如，寫碼區塊所需要的位元數目)來設定。類似地，非平坦或複合區塊可指代並不平坦的區塊，例如，具有大於或等於複雜度臨限值之複雜度值。可基於相關聯之區塊複雜度採用區塊之各種其他分類，且此類分類可為由區塊之複雜度值中之臨限值定義的範圍。

術語「平坦」及「複合」亦可適用於除區塊外之區域。在此情形下，雖然區域可不與區塊之大小相同，例如，區域可不為離散編碼/解碼之大小，區域亦可基於區域之複雜度而分類為平坦的或複合的。舉例而言，若區域內之每一區塊為平坦區塊，則區域可被稱為平坦區域。然而，平坦區域可不具有與其中所含之區塊相同的邊界，且

可在整個區域上計算區域之複雜度。可類似地定義複合區域。因此，可藉由將區域之複雜度值與可與區塊之複雜度臨限值不同的複雜度臨限值相比較而將區域分類為平坦的或複合的。此外，因為可將區域劃分成區塊以用於寫碼，可在概念上於本文中使用的術語「區域」以促進理解本發明之各種態樣。

如上文所描述，為了將區塊分類為平坦的或複合的，可判定區塊的複雜度值。只要複雜度值表示編碼區塊之難度(例如，寫碼區塊而不引入可見假影可能需要的位元數目)，可根據各種技術判定區塊之複雜度值。

所提出的平度偵測技術之框架在圖5之實例複雜度偵測系統500中展示。系統500可接收圖4之區塊405、410及415或關於此類區塊之資訊作為輸入。在一項實施中，系統500可針對區塊405、410及415中之每一者執行複雜度計算以計算表示為 C_{cur} 、 C_{next} 及 C_{prev} 之每區塊複雜度值。舉例而言，系統500可包括分別對應於區塊405、410及415中之每一者的複雜度計算單元505、510及515，且可分別將計算複雜度值 C_{prev} 、 C_{cur} 及 C_{next} 輸出至偵測器520。在另一實施中，可針對每一區塊計算少於三個複雜度值。舉例而言，編碼器可緩衝或儲存給定時間區塊處之「當前」及「下一」區塊複雜度值，該等複雜度值將在下一區塊時間分別變為「前一」及「當前」複雜度值。以此方式，下一時間區塊將僅需要計算「下一」區塊複雜度值。換言之，編碼器可在第一時間區塊緩衝或儲存「當前」及「下一」區塊複雜度值，該等複雜度值將在第二區塊時間分別變為「前一」及「當前」複雜度值，以使得在第二時間區塊僅計算「下一」區塊複雜度值。

在相關態樣中，複雜度計算單元505、510及515及/或偵測器520可為編解碼器之獨立組件、相同組件或處理器之一部分或由一或多個處理器執行的軟體模組。系統500之特徵可以硬體、軟體、韌體或其

任何組合來實施。在其他相關態樣中，系統500可接收關於或關聯於影像或所關注之區域之任何數目個連續區塊(例如，圖塊中之四個連續區塊)的資訊且可針對連續區塊中之每一者執行複雜度計算。

在一項態樣中，可藉由進行區塊中之像素之頻率變換(例如，離散餘弦變換(DCT)、哈達馬(Hadamard)變換等)計算區塊之複雜度。頻率變換可產生多個頻率係數，該等頻率係數可經求和以產生複雜度值。在另一態樣中，直流電(DC或零頻率)係數及/或一或多個低頻係數可不包括於總和中。亦可實施用於判定複雜度值(諸如，在頻率變換之前應用色彩變換)之各種其他技術。

在相關態樣中，變換係數之絕對值或絕對平方值可經求和以計算區塊之複雜度值。在其他相關態樣中，明度頻道可用於計算複雜度值，或兩個明度/色度頻道可用於計算複雜度值。

在又一相關態樣中，當計算絕對總和或絕對平方總和時可考慮變換係數之子集，亦即，可在一些實例方法中考慮區塊中不到全部的變換係數。

在再一態樣中，每一轉變係數可乘以權重，其中應用於每一係數之權重可變化或固定。隨後，可計算經加權係數之絕對值或絕對平方值。

再一次參考圖5之實例，偵測器500可基於 C_{prev} 、 C_{cur} 及 C_{next} 判定區塊405、410及415是否包括自平坦區域至複合區域的過渡。舉例而言，偵測器500之輸出可為二進位結果，諸如，0指示不存在平坦至複合區域過渡，且1指示存在平坦至複合區域過渡。

是否存在自平坦區域至複合區域之過渡之判定可藉由基於所關注之區域(例如，區域400)中之連續區塊(例如，區塊405、410及415)之複雜度值而檢查一或多個條件來執行。在一項實施例中，經由檢查以下條件1及條件2來執行是否存在平坦至複合區域過渡之判定。

條件1： $(C_{prev} < T_0) \&\& (C_{next} > T_1)$

關於條件1，可基於編解碼器之參數調諧臨限值 T_0 及 T_1 。較佳地，應遵循定序 $T_0 < T_1$ 。在相關態樣中，偵測存在自平坦區域至複合區域之過渡可包括判定(i)前一區塊405之複雜度值小於(或小於等於)第一臨限值(例如， T_0)，其指示前一區塊405對應於平坦區域，及(ii)下一區塊415之複雜度值大於(或大於等於)第二臨限值(例如， T_1)，其指示下一區塊415對應於複合區域。在此，前一區塊對應於平坦區域且下一區塊415對應於複合區域之指示進一步指示當前區塊410中存在自平坦區域至複合區域之過渡，亦即，當前區塊410為過渡區塊。

條件2： $C_0 = \text{假}, C_1 = \text{假}$

關於條件2，條件2中之值 C_0 及 C_1 實際上為布林(Boolean)且表示平坦至複合區域偵測之前一歷史，如圖6中所展示。舉例而言，先前區塊時間之值 C_0 及 C_1 ，以及當前區塊時間之 C_2 可儲存於記憶體儲存單元600中。在一項態樣中，在每一區塊時間，複雜度值左移一個值。在另一態樣中，平坦至複合區域偵測之先前歷史(亦即，先前區塊時間之值 C_0 及 C_1)用於檢查上文之條件2。在又一態樣中，若滿足條件1之兩個部分，則圖6中之值 C_2 將設定為真。即使當偵測到平坦至複合區域過渡時，所使用QP可在過渡區塊或過渡區塊後的下一區塊處增大(相較於前一平坦區塊)以便減小所預期的寫碼當前/下一區塊所需要的速率。然而，應注意，過渡區塊處之QP值不可過高(例如，超出所定義QP值)，因為過渡區塊含有部分平坦資訊及部分複合資訊兩者。舉例而言，當過渡區塊之QP值超出所定義QP值時，可在區塊之平坦部分中產生假影，該等假影可在自過渡區塊重建構之影像內顯而易見。

由此，可能需要延遲增大QP直至過渡區塊之後。舉例而言，可針對緊隨偵測到的過渡區塊之區塊(例如，針對區塊410後的區塊415)

增加QP。若對於第一完全複合區塊(例如，區塊415)QP為高，則複雜度可遮蔽假影之存在。

因此，QP是否應針對當前區塊而調整之下一決策取決於布林值 C_1 。若 C_1 為真，則當前區塊之QP應增加至高值。

在編碼器側，在處理每一新區塊之開始時，更新偵測結果之歷史。亦即， $C_1 \rightarrow C_0, C_2 \rightarrow C_1, C_2 = \text{假}$ 。此在計算當前區塊之偵測結果之前完成。基本上，此在偵測平坦至複合過渡與調整QP之間添加一個區塊之偏移。如上文所論述，此確保QP將保持用於過渡區塊之低值。另外，此確保無法將成一系列之多個區塊偵測為平坦至複合過渡。

在另一實例中，可用不同比較運算子替換條件1中之比較運算子。舉例而言，代替 $C_{prev} < T_0$ 之，實際上可使用相反的 $C_{prev} \leq T_0$ 。

以上實施例之一個優勢為平坦至複合區域過渡之偵測允許編碼器增加複合區域之QP。此將減小所預期的寫碼區塊所需要的速率，且產生的假影將由該區域之複雜度遮蔽。又，可在經編碼位元串流中使用一個位元/區塊明確地將平坦至複合過渡偵測之結果傳信至解碼器。此允許解碼器調整QP而不必按編碼器中進行的一樣來計算複雜度值。此外，亦可利用本發明技術中所利用的用於偵測平坦至複合區域過渡之複雜度計算及預看資料來偵測複合至平坦區域過渡，藉此實現固定速率編解碼器(諸如，DSC或其類似者)之效率。在一項實施例中，提供可涉及使用一個位元傳信平坦至複合過渡之技術。在相關態樣中，平坦至複合為可分組在一起的可能的平度偵測或分類之集合中之一者。舉例而言，若存在四個類別之平度(例如，平坦至複合、複合至平坦、略平坦及非常平坦)，則可使用一組2位元碼中之一者來傳信該結果。

在一項實施例中，當識別平坦至複合過渡時，區塊之QP值可設定成預定義值(例如，固定高值)或QP可增加預定義增量或值(例如，

固定調整值)。

用於偵測影像之複合區域之實例流程圖

參考圖7，將描述用於偵測自影像之平坦區域至複合區域之過渡的實例程序。影像之圖塊可包括當前區塊、下一區塊及前一區塊。

圖7為說明根據本發明之實施例之用於寫碼視訊資料之方法700的流程圖。圖7中說明的步驟可由以下各者執行：視訊編碼器(例如，圖2A中之視訊編碼器20)、視訊解碼器(例如，圖2B中之視訊解碼器30)或其組件，諸如(例如)平度偵測器115、速率控制器120、預測器、量化器及重建構器組件125、熵編碼器140及速率緩衝器150。為方便起見，方法700經描述由視訊寫碼器(亦簡稱為寫碼器)執行，該視訊寫碼器可為視訊編碼器20、視訊解碼器30或另一組件。

寫碼器或其組件可實施於包括由包括緩衝器之複數個可程式化計算單元共用之整合式全域記憶體之器件上，其中該緩衝器可包括先進先出(FIFO)緩衝器。器件可進一步包括積體電路(IC)，其可包括至少一個處理器或處理器電路(例如，中央處理單元(CPU))及/或圖形處理單元(GPU)，其中該GPU可包括一或多個可程式化計算單元。

方法700開始於區塊710。在區塊710處，寫碼器計算當前區塊之當前複雜度值、下一區塊之下一複雜度值及前一區塊的前一複雜度值。區塊710可涉及針對當前區塊、下一區塊及前一區塊中的每一區塊，寫碼器(i)應用變換以判定變換係數及(ii)判定變換係數之所定義的絕對總和。應用變換可涉及應用DCT及哈達馬變換中之一者。判定所定義的絕對總和可涉及判定變換係數之絕對總和及絕對平方總和中之之一者。

在區塊720處，寫碼器偵測到前一複雜度值小於第一臨限值且下一複雜度值大於第二臨限值，其中第二臨限值大於第一臨限值。

在區塊730處，寫碼器判定至當前區塊之過渡及至前一區塊之過

渡均不為平坦至複合區域過渡。其中，寫碼器基於當前區塊時間處之當前區塊、下一區塊及前一區塊之複雜度值及/或一或多個先前區塊時間處之當前區塊、下一區塊及前一區塊之複雜度值執行區塊730。

在區塊740處，回應於(i)偵測到前一複雜度值小於第一臨限值且下一複雜度值大於第二臨限值，及(ii)判定至當前區塊之過渡及至前一區塊之過渡均不為平坦至複合區域過渡，當過渡至下一區塊時寫碼器偵測平坦至複合區域過渡。

在區塊750處，寫碼器可視情況回應於偵測到平坦至複合區域過渡而調整QP，及/或回應於當過渡至下一區塊時偵測到平坦至複合區域過渡而將過渡之指示自編解碼器之編碼器傳信至解碼器。方法700可在區塊740或區塊750處結束。

其他考慮因素

應注意，已經自編碼器(諸如，圖2A中之視訊編碼器20)之視角描述了本發明之態樣。然而，熟習此項技術者將瞭解，與上文所描述之彼等操作相反的操作可應用於解碼由(例如)圖2B中之視訊解碼器30產生的位元串流。

可使用多種不同技術及技藝中之任何者來表示本文中揭示之資訊及信號。舉例而言，可由電壓、電流、電磁波、磁場或磁粒子、光場或光粒子或其任何組合表示遍及以上描述可能參考的資料、指令、命令、資訊、信號、位元、符號及碼片。

結合本文中所揭示之實施例而描述之各種說明性邏輯區塊及演算法步驟可被實施為電子硬體、電腦軟體或兩者之組合。為了清楚地說明硬體與軟體之此可互換性，上文已大體在其功能性方面描述了各種說明性組件、區塊及步驟。此功能性被實施為硬體抑或軟體取決於特定應用及強加於總體系統之設計約束。熟習此項技術者可針對每一特定應用而以不同方式來實施所描述功能性，但此等實施決策不應被

解釋為導致脫離本發明之範疇。

因此，本文中描述之技術可以硬體、軟體、韌體或其任何組合實施。此類技術可以多種器件中之任一者實施，諸如，通用電腦、無線通信器件手持機、或積體電路器件，該等積體電路器件具有包括無線通信器件手持機、汽車、電氣設備、可穿戴器件及/或其他器件中之應用的多個用途。可將描述為器件或組件之任何特徵一起實施於整合式邏輯器件中或分開來實施為離散但可互操作之邏輯器件。若以軟體實施，則該等技術可至少部分地由包含包括當經執行時執行以上描述的方法中之一或多者之指令之程式碼的電腦可讀資料儲存媒體實現。電腦可讀資料儲存媒體可形成電腦程式產品之部分，該電腦程式產品可包括封裝材料。電腦可讀媒體可包含記憶體或資料儲存媒體，諸如，隨機存取記憶體(RAM)，諸如，同步動態隨機存取記憶體(SDRAM)、唯讀記憶體(ROM)、非揮發性隨機存取記憶體(NVRAM)、電可抹除可程式化唯讀記憶體(EEPROM)、快閃記憶體、磁性或光學資料儲存媒體及其類似者。另外或替代地，該等技術可至少部分地由電腦可讀通信媒體實現，該電腦可讀通信媒體載送或傳達呈指令或資料結構之形式且可由電腦存取、讀取及/或執行的程式碼，諸如，傳播之信號或波。

程式碼可由可包括一或多個處理器之處理器執行，諸如，一或多個數位信號處理器(DSP)、通用微處理器、特殊應用積體電路(ASIC)、場可程式化邏輯陣列(FPGA)或其他等效整合式或離散邏輯電路。此處理器可經組態以執行本發明中所描述的技術中之任何技術。通用處理器可為微處理器；但在替代方案中，處理器可為任何習知處理器、控制器、微控制器或狀態機。處理器亦可實施為計算器件之組合，例如，DSP與微處理器之組合、複數個微處理器、一或多個微處理器結合DSP核心或任何其他此類組態。因此，如本文中所使用

之術語「處理器」可係指前述結構、前述結構之任何組合或適合於實施本文中描述之技術的任何其他結構或裝置中之任一者。此外，在一些態樣中，本文中描述之功能性可提供於經組態用於編碼及解碼之專用軟體或硬體內，或併入於組合式視訊編碼器-解碼器(編解碼器)中。又，該等技術可完全實施於一或多個電路或邏輯元件中。

本發明之技術可實施於各種器件或裝置中，包括無線手持機、IC或IC之集合(例如，晶片集合)。在本發明中描述各種組件或單元以強調經組態以執行所揭示技術之器件的功能態樣，但未必需要藉由不同硬體單元實現。實情為，如上文所描述，各種單元可組合於編解碼器硬體單元中，或結合合適軟體及/或韌體藉由互操作性硬體單元(包括如上所述之一或多個處理器)之集合來提供。

雖然已經結合各種不同實施例描述了前文，但可在不脫離本發明之教示的情況下將來自一項實施例之特徵或元件與其他實施例組合。然而，各別實施例之間的特徵之組合未必限於此。已描述了本發明之各種實施例。此等及其他實施例在以下申請專利範圍之範疇內。

【符號說明】

- 10 視訊寫碼系統
- 10' 視訊寫碼系統
- 11 器件
- 12 源器件
- 13 處理器/控制器器件
- 14 目的地器件
- 16 連結
- 18 視訊源
- 20 視訊編碼器
- 22 輸出介面

28	輸入介面
30	視訊解碼器
31	儲存器件
32	顯示器件
105	色彩空間轉化器
110	緩衝器
115	平度偵測器
120	速率控制器
125	預測器、量化器及重建構器組件
130	線緩衝器
135	索引的色彩歷史
140	熵編碼器
145	子串流多工器
150	速率緩衝器
155	速率緩衝器
160	子串流解多工器
165	熵解碼器
170	速率控制器
175	預測器、量化器及重建構器組件
180	索引的色彩歷史
185	線緩衝器
190	色彩空間轉化器
300	曲線圖
400	區域
405	區塊
410	區塊

415	區塊
500	複雜度偵測系統
505	複雜度計算單元
510	複雜度計算單元
515	複雜度計算單元
520	偵測器
600	記憶體儲存單元
700	方法
710	區塊
720	區塊
730	區塊
740	區塊
750	區塊

發明摘要

I634778

※ 申請案號：105111396

※ 申請日：105/04/12

※IPC 分類：
H04N 19/14 (2014.01)
H04N 19/174 (2014.01)
H04N 19/176 (2014.01)
H04N 19/186 (2014.01)

【發明名稱】

用於顯示串流壓縮之複合區域偵測

COMPLEX REGION DETECTION FOR DISPLAY STREAM
COMPRESSION

【中文】

本發明揭示一種用於偵測一影像之一複合區域之方法及裝置。在一項實例中，該方法可涉及計算一當前區塊、一下一區塊及一前一區塊之複雜度值。該方法可涉及：(i)偵測到該前一複雜度值小於一第一臨限值且該下一複雜度值大於一第二臨限值；及(ii)判定至該當前區塊之過渡及至該前一區塊之一過渡均不為一平坦至複合區域過渡。該方法可涉及回應於(i)及(ii)而在過渡至該下一區塊時偵測一平坦至複合區域過渡。

【英文】

A method and apparatus for detecting a complex region of an image are disclosed. In one example, the method may involve calculating complexity values for a current block, a next block, and a previous block. The method may involve: (i) detecting that the previous complexity value is less than a first threshold value, and that the next complexity value is greater than a second threshold value; and (ii) determining that neither a transition to the current block nor a transition to the previous block is a flat-to-complex region transition. The method may involve detecting a flat-to-complex region transition when transitioning to the next block in response to (i) and (ii).

【代表圖】

【本案指定代表圖】：第(5)圖。

【本代表圖之符號簡單說明】：

405	區塊
410	區塊
415	區塊
500	複雜度偵測系統
505	複雜度計算單元
510	複雜度計算單元
515	複雜度計算單元
520	偵測器

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

(無)

申請專利範圍

1. 一種用於偵測一影像之一複合區域的方法，該影像之一圖塊包含一當前區塊、一下一區塊及一前一區塊，該方法包含：

經由一接收器電路接收包含該影像之該圖塊的一或多個視訊區塊；

在一記憶體電路中儲存該一或多個視訊區塊；

經由一硬體處理器以計算該當前區塊之一當前複雜度值、該下一區塊之一下一複雜度值及該前一區塊之一前一複雜度值；

經由該硬體處理器以判定該前一複雜度值是否少於一第一臨限值，及該下一複雜度值是否大於一第二臨限值，其中該第二臨限值大於該第一臨限值；

經由該硬體處理器以判定至該當前區塊之一過渡及至該前一區塊之一過渡均不增加編碼需求(encoding demands)；

經由該硬體處理器以回應於(i)偵測到該前一複雜度值小於該第一臨限值且該下一複雜度值大於該第二臨限值，及(ii)判定至該當前區塊之該過渡及至該前一區塊之該過渡均不增加編碼需求，以在過渡至該下一區塊時偵測編碼需求中之一增加；

至少部分基於在編碼需求中之該經偵測之增加或在編碼需求中之經判定毫無增加(determined lack of increase)以寫碼該一或多個視訊區塊；及

經由一傳輸器電路以傳輸該經寫碼之一或多個視訊區塊至用於顯示之一器件。

2. 如請求項1之方法，其中計算該當前區塊之該當前複雜度值、該下一區塊之該下一複雜度值及該前一區塊之該前一複雜度值包含針對該當前區塊、該下一區塊及該前一區塊中的每一區塊(i)

應用一變換以判定變換係數及(ii)判定該等變換係數之一所定義的絕對總和。

3. 如請求項2之方法，其中應用該變換包含應用一離散餘弦變換(DCT)及一哈達馬變換中之一者。
4. 如請求項3之方法，其進一步包含在應用該DCT變換及該哈達馬變換中之一者之前將一色彩變換應用至該當前區塊、該下一區塊及該前一區塊中之每一者。
5. 如請求項2之方法，其中判定該所定義的絕對總和包含判定該等變換係數之至少一個子集之一絕對總和及一絕對平方總和中之一者。
6. 如請求項5之方法，其中判定一絕對總和及一絕對平方總和中之一者包含計算該等變換係數之一子集之一絕對總和及一絕對平方總和中之一者，該子集不包括關於一直流電(DC)係數之一第一變換係數及關於一低頻係數之一第二變換係數中之至少一者。
7. 如請求項1之方法，其進一步包含回應於偵測編碼需求中之一增加而調整一量化參數(QP)。
8. 如請求項7之方法，其中調整該QP包含回應於偵測增加之該等編碼需求而使該QP增大QP調整值。
9. 如請求項1之方法，其中該判定至該當前區塊之該過渡及至該前一區塊之該過渡均不增加編碼需求係基於一當前區塊時間處之該當前區塊、該下一區塊及該前一區塊之該等複雜度值。
10. 如請求項1之方法，其中該判定至該當前區塊之該過渡及至該前一區塊之該過渡均不增加編碼需求係基於一或多個前一區塊時間處之該當前區塊、該下一區塊及該前一區塊之該等複雜度值。

11. 如請求項1之方法，其進一步包含回應於在過渡至該下一區塊時偵測編碼需求中之一增加，將該過渡之一指示自一編解碼器之一編碼器傳信至一解碼器。
12. 如請求項1之方法，其進一步包含基於一固定速率編解碼器之參數調諧該第一臨限值及該第二臨限值中之至少一者。
13. 一種用於偵測一影像之一複合區域的器件，該器件包含：
 - 一記憶體，其經組態以儲存與該影像相關之視訊資訊，該影像之一圖塊包含一當前區塊、一下一區塊及一前一區塊；及
 - 至少一個處理器電路，其經耦接至該記憶體且經組態以：
 - 計算該當前區塊之一當前複雜度值、該下一區塊之一下一複雜度值及該前一區塊之一前一複雜度值；
 - 判定該前一複雜度值是否少於一第一臨限值，及該下一複雜度值是否大於一第二臨限值，其中該第二臨限值大於該第一臨限值；
 - 判定至該當前區塊之一過渡及至該前一區塊之一過渡均不增加編碼需求；
 - 回應於(i)偵測到該前一複雜度值小於該第一臨限值且該下一複雜度值大於該第二臨限值，及(ii)判定至該當前區塊之該過渡及至該前一區塊之該過渡均不增加編碼需求，以在過渡至該下一區塊時偵測編碼需求中之一增加；及
 - 至少部分基於在編碼需求中之該經偵測之增加或在編碼需求中之經判定毫無增加以寫碼該視訊資訊。
14. 如請求項13之器件，其中該至少一個處理器電路經進一步組態以計算該當前區塊之該當前複雜度值、該下一區塊之該下一複雜度值及該前一區塊之該前一複雜度值包含針對該當前區塊、該下一區塊及該前一區塊中的每一區塊經由(i)應用一變換以判

定變換係數及(ii)判定該等變換係數之一所定義的絕對總和。

15. 如請求項14之器件，其中該至少一個處理器電路經進一步組態以經由應用一離散餘弦變換(DCT)及一哈達馬變換中之一者而應用該變換。
16. 如請求項15之器件，其中該至少一個處理器電路經進一步組態以在應用該DCT變換及該哈達馬變換中之一者之前將一色彩變換應用至該當前區塊、該下一區塊及該前一區塊中之每一者。
17. 如請求項14之器件，其中該至少一個處理器電路經進一步組態以經由判定該等變換係數之至少一個子集之一絕對總和及一絕對平方總和中之一者來判定該所定義的絕對總和。
18. 如請求項17之器件，其中該至少一個處理器電路經進一步組態以經由計算該等變換係數之一子集之一絕對總和及一絕對平方總和中之一者而判定一絕對總和及一絕對平方總和中之一者，該子集不包括關於一直流電(DC)係數之一第一變換係數及關於一低頻係數之一第二變換係數中之至少一者。
19. 如請求項13之器件，其中該至少一個處理器電路經進一步組態以回應於偵測編碼需求中之一增加而調整一量化參數(QP)。
20. 如請求項19之器件，其中該至少一個處理器電路經進一步組態以回應於偵測增加之該等編碼需求而經由將該QP增大QP調整值來調整該QP。
21. 如請求項13之器件，其中該至少一個處理器電路經進一步組態以基於一當前區塊時間處的該當前區塊、該下一區塊及該前一區塊之該等複雜度值判定至該當前區塊之該過渡及至該前一區塊之該過渡均不增加編碼需求。
22. 如請求項13之器件，其中該至少一個處理器電路經進一步組態以基於一或多個前一區塊時間處之該當前區塊、該下一區塊及

該前一區塊之該等複雜度值判定至該當前區塊之該過渡及至該前一區塊之該過渡均不增加編碼需求。

23. 一種用於偵測一影像之一複合區域的裝置，該影像之一圖塊包含一當前區塊、一下一區塊及一前一區塊，該裝置包含：

用於接收包含該影像之該圖塊的一或多個視訊區塊之構件；

用於儲存該一或多個視訊區塊之構件；

用於計算該當前區塊之一當前複雜度值、該下一區塊之一下一複雜度值及該前一區塊之一前一複雜度值之構件；

用於判定該前一複雜度值是否少於一第一臨限值，及該下一複雜度值是否大於一第二臨限值，其中該第二臨限值大於該第一臨限值之構件；

用於判定至該當前區塊之一過渡及至該前一區塊之一過渡均不增加編碼需求之構件；及

用於回應於(i)偵測到該前一複雜度值小於該第一臨限值且該下一複雜度值大於該第二臨限值，及(ii)判定至該當前區塊之該過渡及至該前一區塊之該過渡均不增加編碼需求而在過渡至該下一區塊時偵測編碼需求中之一增加之構件；

用於至少部分基於在編碼需求中之該經偵測之增加或在編碼需求中之經判定毫無增加以寫碼該一或多個視訊區塊之構件；及

用於傳輸該經寫碼之一或多個視訊區塊至用於顯示之一器件之構件。

24. 如請求項23之裝置，其中用於計算該當前區塊之該當前複雜度值、該下一區塊之該下一複雜度值及該前一區塊之該前一複雜度值的該構件包含用於應用一變換以判定變換係數之構件，及用於針對該當前區塊、該下一區塊及該前一區塊中的每一區塊判定該等變換係數之一所定義之絕對總和之構件。

25. 如請求項24之裝置，其中用於應用該變換之該構件包含用於應用一離散餘弦變換(DCT)及一哈達馬變換之構件，及用於將一色彩變換應用至該當前區塊、該下一區塊及該前一區塊中之每一者之構件。
26. 如請求項23之裝置，其進一步包含用於回應於偵測增加之該等編碼需求而調整一量化參數(QP)之構件。
27. 一種其上儲存有與一影像相關之視訊資訊的非暫時性電腦可讀儲存媒體，其中該影像之一圖塊包含一當前區塊、一下一區塊及一前一區塊，其中該儲存媒體進一步在其上儲存有當經執行時使得一器件之一處理器進行以下操作之指令：

計算該當前區塊之一當前複雜度值、該下一區塊之一下一複雜度值及該前一區塊之一前一複雜度值；

判定該前一複雜度值是否少於一第一臨限值，及該下一複雜度值是否大於一第二臨限值，其中該第二臨限值大於該第一臨限值；

判定至該當前區塊之一過渡及至該前一區塊之一過渡均不增加編碼需求；

回應於(i)偵測到該前一複雜度值小於該第一臨限值且該下一複雜度值大於該第二臨限值，及(ii)判定至該當前區塊之該過渡及至該前一區塊之該過渡均不增加編碼需求，以在過渡至該下一區塊時偵測編碼需求中之一增加；及

至少部分基於在編碼需求中之該經偵測之增加或在編碼需求中之經判定毫無增加以寫碼該影像之一或多個區塊。

28. 如請求項27之非暫時性電腦可讀儲存媒體，其進一步在其上儲存有指令，該等指令在經執行時使得該處理器經由針對該當前區塊、該下一區塊及該前一區塊中的每一區塊應用一變換以判

定變換係數及判定該等變換係數之一所定義之絕對總和而計算該當前區塊之該當前複雜度值、該下一區塊之該下一複雜度值及該前一區塊之該前一複雜度值。

29. 如請求項28之非暫時性電腦可讀儲存媒體，其進一步在其上儲存有指令，該等指令在經執行時使得該處理器經由應用一離散餘弦變換(DCT)及一哈達馬變換中之一者，及將一色彩變換應用至該當前區塊、該下一區塊及該前一區塊中之每一者而應用該變換。
30. 如請求項27之非暫時性電腦可讀儲存媒體，其進一步在其上儲存有指令，該等指令在經執行時使得該處理器回應於偵測增加之該等編碼需求而調整一量化參數(QP)。