

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6428084号
(P6428084)

(45) 発行日 平成30年11月28日 (2018.11.28)

(24) 登録日 平成30年11月9日 (2018.11.9)

(51) Int. Cl.

F I

G03G 21/00 (2006.01)
G06F 3/12 (2006.01)
G03G 15/00 (2006.01)
G03G 15/01 (2006.01)
G03G 15/04 (2006.01)

G03G 21/00 384
 G06F 3/12 315
 G06F 3/12 353
 G03G 15/00 303
 G03G 15/01 112Z

請求項の数 15 (全 25 頁) 最終頁に続く

(21) 出願番号 特願2014-189298 (P2014-189298)
 (22) 出願日 平成26年9月17日 (2014.9.17)
 (65) 公開番号 特開2016-61910 (P2016-61910A)
 (43) 公開日 平成28年4月25日 (2016.4.25)
 審査請求日 平成29年9月7日 (2017.9.7)

(73) 特許権者 000006747
 株式会社リコー
 東京都大田区中馬込1丁目3番6号
 (74) 代理人 100123881
 弁理士 大澤 豊
 (74) 代理人 100080931
 弁理士 大澤 敬
 (72) 発明者 官寺 達也
 東京都大田区中馬込1丁目3番6号 株式
 会社リコー内
 審査官 田代 憲司

最終頁に続く

(54) 【発明の名称】 書込み制御装置、画像形成装置、書込み制御方法及びプログラム

(57) 【特許請求の範囲】

【請求項1】

1 ページ分毎の画像データを受け取って各種の処理を施し、該処理をした画像データに応じて露光手段を制御して、感光体を露光させて画像を書き込むための書込み制御装置であって、

前記各種の処理を行う処理機能部を設けた書込み制御部と、

前記処理機能部で使用する各種パラメータの設定値を生成すると共に、前記書込み制御部を制御する演算制御手段と、

該演算制御手段が生成した前記各種パラメータの設定値を記憶する第1の記憶手段と、

該第1の記憶手段に記憶された設定値を1ページ分毎にラッチして記憶するラッチデータ一時保存領域と、該ラッチデータ一時保存領域にラッチされた設定値を1ページ分毎に記憶し、複数ページ分の設定値を記憶可能なラッチデータ保存領域とからなる第2の記憶手段とを有し、

前記演算制御手段が作像の開始を示すトリガ信号を前記書込み制御部に送信したときに、前記第1の記憶手段に記憶されている前記設定値を、前記第2の記憶手段の前記ラッチデータ一時保存領域が1ページ分毎にラッチして記憶すると共に、該1ページ分の設定値を前記ラッチデータ保存領域に記憶し、前記ラッチデータ一時保存領域に記憶された1ページ分の設定値を前記演算制御手段に制御される前記書込み制御部が該ページの画像を書き込む際に前記処理機能部の動作に反映し、前記ラッチデータ保存領域に所定ページ分の設定値を記憶した後は、前記書込み制御部が所要のページの画像を書き込む際に、前記ラ

10

20

タッチデータ保存領域に記憶している前記所定ページ分の設定値のうちの前記所要のページの設定値を、前記タッチデータ一時保存領域に書き戻すことを特徴とする書込み制御装置。

【請求項 2】

前記第 1、第 2 の記憶手段に記憶する前記設定値は、前記書込み制御部が前記トリガ信号を受信したとき即座に動作する処理機能部で使用する設定値であることを特徴とする請求項 1 に記載の書込み制御装置。

【請求項 3】

前記第 1、第 2 の記憶手段に記憶する前記設定値は、ページの先端で使用される設定値であることを特徴とする請求項 1 に記載の書込み制御装置。

10

【請求項 4】

前記第 1、第 2 の記憶手段に記憶する前記設定値が、前記 1 ページ分毎の画像データを送出するコントローラとのインタフェースを規定する設定値であることを特徴とする請求項 1 に記載の書込み制御装置。

【請求項 5】

前記第 1、第 2 の記憶手段に記憶する前記設定値は、前記書込み制御部が前記トリガ信号を受信した直後に該書込み制御部における複数の処理機能部で使用される設定値であることを特徴とする請求項 1 に記載の書込み制御装置。

【請求項 6】

前記書込み制御部及び前記第 1、第 2 の記憶手段は、カラー画像を構成する複数の色毎に設けられ、前記トリガ信号は、前記演算制御手段が送信する各色共通のスタートトリガ信号であることを特徴とする請求項 1 に記載の書込み制御装置。

20

【請求項 7】

前記書込み制御部及び前記第 1、第 2 の記憶手段は、カラー画像を構成する複数の色毎に設けられ、前記トリガ信号は、前記演算制御手段が各色共通のスタートトリガ信号の直前に送信する各色共通のパラメータ設定専用トリガ信号であることを特徴とする請求項 1 に記載の書込み制御装置。

【請求項 8】

請求項 6 又は 7 に記載の書込み制御装置が、タンデム型カラー画像形成を行うための書込み制御装置であって、

30

前記第 2 の記憶手段は、前記第 1 の記憶手段の記憶容量に対して、先頭作像色から最終作像色までの間隔に配置可能なページ数より 1 多いページ数倍以上の記憶容量を有することを特徴とする書込み制御装置。

【請求項 9】

前記第 2 の記憶手段は、前記第 1 の記憶手段の記憶容量に対して、2 の N 乗（N は自然数）倍の記憶容量を有することを特徴とする請求項 1 から 5 のいずれか一項に記載の書込み制御装置。

【請求項 10】

前記第 2 の記憶手段は、前記第 1 の記憶手段の記憶容量に対して、作像部内に配置可能なページ数より 1 多いページ数より大きく、該ページ数に最も近い 2 の N 乗（N は自然数）倍の記憶容量を有することを特徴とする請求項 1 から 5 のいずれか一項に記載の書込み制御装置。

40

【請求項 11】

画像書込み中断時に、その中断した画像の書込み時に前記処理機能部の動作に反映した前記設定値を、前記第 2 の記憶手段から前記第 1 の記憶手段に上書き記憶させ、該設定値を前記演算制御手段が参照可能にする機能を有することを特徴とする請求項 1 から 10 のいずれか一項に記載の書込み制御装置。

【請求項 12】

演算制御手段に制御される書込み制御部が、1 ページ分毎の画像データを受け取って各処理機能部によって各種の処理を施し、該処理をした画像データに応じて露光手段を制御

50

して、感光体を露光させて画像を書き込むための書込み制御方法であって、

前記演算制御手段によって前記処理機能部で使用する各種パラメータの設定値を生成して、第1の記憶手段に記憶させるステップと、

前記演算制御手段が作像の開始を示すトリガ信号を前記書込み制御部に送信し、そのとき前記第1の記憶手段に記憶されている前記設定値を第2の記憶手段のラッチデータ一時保存領域に1ページ分毎にラッチして記憶させると共に、該1ページ分の設定値を該第2の記憶手段のラッチデータ保存領域に記憶させることを繰り返して、該ラッチデータ保存領域に所定ページ分の設定値を記憶させるステップと、

前記ラッチデータ一時保存領域に記憶された1ページ分の設定値を、前記書込み制御部が該ページの画像を書き込む際に前記処理機能部の動作に反映するステップと、

前記ラッチデータ保存領域に前記所定ページ分の設定値を記憶した後、前記書込み制御部が所要のページの画像を書き込む際に、前記ラッチデータ保存領域に記憶している前記所定ページ分の設定値のうちの前記所要のページの設定値を、前記ラッチデータ一時保存領域に書き戻すステップと

を有することを特徴とする書込み制御方法。

【請求項13】

書込み制御部が1ページ分毎の画像データを受け取って各処理機能部によって各種の処理を施し、該処理をした画像データに応じて露光手段を制御して、感光体を露光させて画像を書き込むための書込み制御装置を制御するコンピュータに、

前記処理機能部で使用する各種パラメータの設定値を生成して、第1の記憶手段に記憶させる手順と、

作像の開始を示すトリガ信号を前記書込み制御部に送信し、そのとき前記第1の記憶手段に記憶されている前記設定値を第2の記憶手段のラッチデータ一時保存領域に1ページ分毎にラッチして記憶させると共に、該1ページ分の設定値を該第2の記憶手段のラッチデータ保存領域に記憶させることを繰り返して、該ラッチデータ保存領域に所定ページ分の設定値を記憶させる手順と、

前記ラッチデータ一時保存領域に記憶された1ページ分の設定値を、前記書込み制御部が該ページの画像を書き込む際に前記処理機能部の動作に反映させる手順と、

前記ラッチデータ保存領域に前記所定ページ分の設定値を記憶した後、前記書込み制御部が所要のページの画像を書き込む際に、前記ラッチデータ保存領域に記憶している前記所定ページ分の設定値のうちの前記所要のページの設定値を、前記ラッチデータ一時保存領域に書き戻す手順と

を実行させるためのプログラム。

【請求項14】

請求項1から11のいずれか一項に記載の書込み制御装置を備えたことを特徴とする画像形成装置。

【請求項15】

請求項6から8のいずれか一項に記載の書込み制御装置と、タンDEM型カラー作像部とを備えたことを特徴とする画像形成装置。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、書込み制御装置及びそれを備えた画像形成装置、並びに書込み制御方法とそのプログラムに関する。

【背景技術】

【0002】

プリンタ、複写機、ファクシミリ装置、およびそれらの複数の機能を有する複合機などの画像形成装置として、電子写真方式の画像形成装置が多用されている。このような画像形成装置では、複数ページの画像を連続して形成する場合には、画像形成処理を高速化するために、転写紙間隔（紙間距離）を極力短くして生産性を向上させている。

【0003】

現在の電子写真方式の画像形成装置は殆どがデジタル式であり、デジタル化された画像データを書込み制御装置によって処理して、レーザダイオード等の光源を有する露光装置を動作させる。その露光装置により、帯電した感光体の表面に光書込みによる潜像を形成する。その静電潜像をトナーによって現像し、そのトナー画像を直接あるいは中間転写体を介して、転写紙などの記録媒体に転写し、定着器によって記録媒体に定着させる。

【0004】

このような画像形成装置で、種々の転写紙サイズや異なる作像モードによる複数ページの画像形成を連続して行う場合には、それに対応した作像条件等のパラメータを、各ページ毎に書込み制御部に設定しなければならない。

10

カラー画像形成装置に使用されているタンデム型の画像形成装置では、そのエンジン部を制御するCPUから書込み制御部にパラメータ設定をする機能において、ページ間（紙間）でパラメータを更新するには高い処理速度が要求される。そのため、複数の同一パラメータを2つのレジスタに設定して、ページ間ではその選択信号のみを切替えるパラメータ制御技術（ダブルレジスタシステム）が知られている。

【0005】

例えば、特許文献1には、用紙に画像情報を書き込むための書込み制御装置において、書込み制御に必要な各種パラメータを設定する記憶部および複数の記憶部群（レジスタ）を有し、その記憶部群を印刷モードに応じて切り替える構成が開示されている。

そのような従来のダブルレジスタシステムによるパラメータ設定について、図7によって簡単に説明する。

20

【0006】

このシステムでは、それぞれアドレスを有し、同等の機能を持つレジスタaとレジスタbを用意する。そして、例えば図7の（例1）では、レジスタaにはA4サイズのコピー用のパラメータを設定し、レジスタbにはA3サイズのコピー用のパラメータを設定する。（例2）では、レジスタaにはA4サイズのコピー用のパラメータを設定し、レジスタbにはA4サイズのプリンタ用のパラメータを設定する。

【0007】

図7における矢印は、転写紙の流れ方向（副走査方向）を示している。また、「コピー」は、スキャナで原稿画像を読み取った画像データによって書込みを行う作像モードであり、「プリンタ」は、パーソナルコンピュータ等の外部装置で作成された印刷データによって書込みを行う作像モードである。

30

そして、ページサイズ又は作像モードが異なるページの画像形成の直前にレジスタaとレジスタbを切り替える切替レジスタのみを制御することによって、瞬時に作像に反映するレジスタを選択できる。

【0008】

そのため、例えば図7の（例2）において、レジスタbに設定したパラメータを反映してA4プリンタの作像中に、レジスタaにA4コピー用のパラメータを設定する。そして、A4コピーの作像を開始する直前に、切替レジスタをレジスタaに設定することによって、レジスタaに設定したパラメータを反映してA4コピーの作像が開始可能になる。

40

このようなダブルレジスタシステムは、レジスタaとレジスタbのアドレスが交互になっている。

このようなダブルレジスタシステムにおいて、異常終了した場合に、有効なレジスタがレジスタaとレジスタbのどちらなのか不明になる場合がある。そのため、異常時には切替レジスタを一方のレジスタに即時更新して、再スタートする必要がある。

【発明の概要】

【発明が解決しようとする課題】

【0009】

しかし、このような従来のダブルレジスタシステムによるパラメータ制御技術では、選択信号を設定するタイミングだけはページ間を狙う必要がある。そのため、作像中である

50

ことを示すアクティブ信号や、作像終了を示す割り込み信号をCPUが検知して、ページ間をモニタするための処理が必要になる。

そのモニタ処理を行うために、信号線を接続したり、割り込みを検知してからページ間（紙間）内にパラメータ設定処理を終了するための高速な演算機能が要求されるため、システムが複雑になるという問題があった。

【0010】

また、パラメータ設定可能な時間を確保するためにはページ間距離を広げる必要があり、画像形成装置の生産性が低下するという問題もある。

さらに、複数の同一パラメータの設定値を記憶するため、CPUから制御するために必要な記憶部の選択アドレスが膨大になり、システムが複雑になるという問題もあった。

10

【0011】

この発明は上記の問題を解決するためになされたものであり、画像形成装置の書込み制御装置において、生産性を維持したまま、アクティブ信号や割り込み信号を用いない簡易なシステムで、作像するページ毎の迅速で確実なパラメータ設定を実現することを目的とする。

【課題を解決するための手段】

【0012】

この発明は上記の目的を達成するため、1ページ分毎の画像データを受け取って各種の処理を施し、該処理をした画像データに応じて露光手段を制御して、感光体を露光させて画像を書き込むための書込み制御装置であって、

20

上記各種の処理を行う処理機能部を設けた書込み制御部と、上記処理機能部で使用する各種パラメータの設定値を生成すると共に、上記書込み制御部を制御する演算制御手段と、その演算制御手段が生成した各種パラメータの設定値を記憶する第1の記憶手段と、その第1の記憶手段に記憶された設定値を1ページ分毎にラッチして記憶するラッチデータ一時保存領域と、該ラッチデータ一時保存領域にラッチされた設定値を1ページ分毎に記憶し、複数ページ分の設定値を記憶可能なラッチデータ保存領域とからなる第2の記憶手段とを有し、

上記演算制御手段が作像の開始を示すトリガ信号を上記書込み制御部に送信したときに、上記第1の記憶手段に記憶されている上記設定値を、上記第2の記憶手段のラッチデータ一時保存領域が1ページ分毎にラッチして記憶すると共に、その1ページ分の設定値を上記ラッチデータ保存領域に記憶し、上記ラッチデータ一時保存領域に記憶された1ページ分の設定値を上記演算制御手段に制御される上記書込み制御部が該ページの画像を書き込む際に上記処理機能部の動作に反映し、上記ラッチデータ保存領域に所定ページ分の設定値を記憶した後は、上記書込み制御部が所要のページの画像を書き込む際に、上記ラッチデータ保存領域に記憶している上記所定ページ分の設定値のうちの上記所要のページの設定値を、上記ラッチデータ一時保存領域に書き戻すことを特徴とする。

30

【発明の効果】

【0013】

この発明による書込み制御装置は、予め複数ページ分のパラメータを設定しておくことができ、生産性を維持したまま、アクティブ信号や割り込み信号を用いない簡易なシステムで、作像するページ毎の迅速で確実なパラメータ設定を実現することができる。

40

【図面の簡単な説明】

【0014】

【図1】この発明による書込み制御装置を備えた画像形成装置の一実施形態を示すブロック構成図である。

【図2】同じくその画像形成装置のエンジン部を構成する機構部の一例を示す概略構成図である。

【図3】図1及び図2に示した画像形成装置におけるスタートトリガラッチシステムによるパラメータ設定を説明するためのタイミング図である。

【図4】図1に示したプロッタ制御部200の要部を関連部分と共に示すブロック図であ

50

る。

【図５】同じくそのパラメータ制御部２０１及び外部メモリ１６１内のパラメータ設定値の記憶例を示すブロック図である。

【図６】パラメータ設定値の対象レジスタのデータのラッチタイミング及び反映タイミング等を示す図である。

【図７】従来のダブルレジスタシステムによるパラメータ設定例を説明するための図である。

【発明を実施するための形態】

【００１５】

以下、この発明を実施するための形態を図面に基づいて具体的に説明する。

10

図１は、この発明による書込み制御装置を備えた画像形成装置の一実施形態を示すブロック構成図である。図２はその画像形成装置のエンジン部を構成する機構部の一例を示す概略図である。

この実施形態の画像形成装置１００は、図１に示すコントローラ（ＣＴＬ）１５０及びページメモリ１５１と、エンジン部を構成するプロッタ制御部２００及びＣＰＵ１６０等並びに図２に示す機構部とを備えている。そして、タンデム型のデジタルカラー複写機、デジタルカラー複合機、カラーファクシミリ装置、カラープリンタ等の画像形成装置を構成している。

【００１６】

〔コントローラと書込み制御装置の概要〕

20

図１におけるコントローラ１５０は、外部のパーソナルコンピュータ（以下「ＰＣ」と略称する）１０で作成され、そこにインストールされているプリンタドライバにより生成された印刷データを、ネットワーク（図示省略）を介して受信する。その印刷データは、例えば、ＰＤＬ（Page Description Language）などで記述されている。そして、コントローラ１５０は、受信した印刷データをページメモリ１５１上で、色毎に画素で構成されるページ単位の画像データの色版（例えば、ビットマップデータ）に変換し、プロッタ制御部２００へライン単位で転送する。

このコントローラ１５０には、ＣＰＵ及びＲＯＭ、ＲＡＭ等で構成されるマイクロコンピュータを備えている。

【００１７】

30

プロッタ制御部２００は書込み制御部であり、ＣＰＵ１６０と共に、あるいはさらに外部メモリ１６１も含めて、この発明による書込み制御装置１０１を構成している。

書込み制御部であるプロッタ制御部２００は、コントローラ１５０から転送される１ページ分毎の画像データに各処理機能部によって各種の処理を施す。そして、その処理をした画像データに応じて露光手段を制御して、その露光手段によって後述する感光体を露光させて画像を書き込む。

つまり、プロッタ制御部２００は、コントローラ１５０から転送される画像データを発光データとして扱う。露光手段の光源としては、レーザダイオード（ＬＤ）１８１を想定しているが、ＬＥＤをアレイ状に配列したラインヘッド（ＬＥＤＡ）１８２や面発光レーザ（ＶＣＳＥＬ）１８３などを用いることもできる。

40

【００１８】

プロッタ制御部２００は、ビデオ入力部２０２、ラインメモリ２０３、画像処理部２０４、画素カウント部２０５、スキュー補正部２０６、ラインメモリ群２０７、階調変換部２０８等の各処理機能部、およびパラメータ制御部２０１を備えている。

また、階調変換部２０８に代えて、あるいは共に、光源としてラインヘッド１８２を使用するための配列変換部２０９、面発光レーザ１８３を使用するための８Ｂ／１０Ｂ変換部２１０及びシリアル変換部２１１も設けてもよい。これらを全て設けておけば、光書込み用の光源としてレーザダイオード、ラインヘッド、面発光レーザの何れを使用する機種にも対応することができる。

【００１９】

50

なお、プロッタ制御部200は、チャンネル0(ch0)～チャンネル3(ch3)の4チャンネル(図示省略)を備えており、コントローラ150からページ毎にライン単位で転送される画像データは、色版毎に対応するチャンネルに入力される。

レーザダイオード181とそれを駆動するLDドライバ171、あるいはラインヘッド182とそれを駆動するラインヘッドドライバ172、または面発光レーザ183とそれを駆動するVCSELドライバ173も、各チャンネルに対応して色版毎に設けられる。

【0020】

この実施形態では、ch0にイエロー、ch1にマゼンタ、ch2にシアン、ch3にブラックの色版毎の画像データが入力されるものとするが、これに限定されるものではない。イエロー、マゼンタ、シアンは、加色によってフルカラー画像を形成するための3原色であり、静電潜像を現像する際のトナーの色に対応する。

10

【0021】

プロッタ制御部200内には、各処理機能部で使用する各種のパラメータの設定値を記憶し、それを各処理機能部へ伝達するパラメータ制御部201を有している。そのパラメータ制御部201は、外部のCPU160と接続してそれによって制御され、記憶している各種のパラメータを書き換えることができる。通常、パラメータの記憶にはパラメータ制御部201内のFFを用いるが、SRAMやFIFO、不揮発性RAMのようなメモリを使用してもよい。そのメモリは、後述する第1の記憶手段と第2の記憶手段に相当する各領域を有している。また、外部メモリ161を接続して、記憶領域を拡大したり、機種毎に最適化するようにしてもよい。

20

【0022】

CPU160は、単なる中央処理装置としてのCPUではなく、プログラムメモリであるROM及びデータメモリであるRAM等を含むマイクロコンピュータによる演算制御手段である。そして、このCPU160は、パラメータ制御部201を含むプロッタ制御部200内の各機能部を制御するとともに、図2によって後述する機構部を含むエンジン部の全体を制御する。

【0023】

そのため、CPU160はパラメータ制御部201を介して、ビデオ入力部202だけでなく、画像処理部204、画素カウント部205、スキュー補正部206、階調変換部208等の各機能部に全て接続されている。しかし、それらの接続線は図示を省略している。

30

プロッタ制御部200と、このCPU160あるいはさらに外部メモリ161とによって、この発明による書込み制御装置101を構成している。

演算制御手段であるCPU160は、書込み制御部であるプロッタ制御部200内の各処理機能部で使用する各種パラメータの設定値を生成すると共に、プロッタ制御部200全体を制御する。

【0024】

CPU160が生成した各種パラメータの設定値は、パラメータ制御部201内の第1の記憶手段に記憶される。

パラメータ制御部201内の第2の記憶手段は、第1の記憶手段に記憶された設定値を1ページ分毎に記憶し、複数ページ分の設定値を記憶可能である。

40

CPU160が作像の開始を示すトリガ信号をプロッタ制御部200に送信したときに、第1の記憶手段に記憶されている設定値を第2の記憶手段が1ページ分記憶する。その後、その第2の記憶手段が記憶している複数ページ分の設定値のうちの所要のページの設定値を、CPU160に制御されるプロッタ制御部200が、該ページの画像を書き込む際にビデオ入力部202等の処理機能部の動作に反映する。

【0025】

PC10から印刷動作が指示されると、PC10上のプリンタドライバを介してコントローラ150に画像データが転送される。コントローラ150では、画像データをページメモリ151上でビットマップデータに変換し、1ページ分毎の画像データをプロッタ制

50

御部 200 のビデオ入力部 202 に転送する。

プロッタ制御部 200 では、ビデオ入力部 202 からコントローラ 150 に、フレーム同期信号 MFSYNC とライン同期信号 MLSYNC が出力される。フレーム同期信号 MFSYNC は、ページ先端を示すパルス式の同期信号であり、ライン同期信号 MLSYNC は、ライン先端を示すパルス式の同期信号である。

【0026】

コントローラ 150 は、フレーム同期信号 MFSYNC が入力された後、ライン同期信号 MLSYNC の入力タイミングに合わせて、画像データ (DATA) をビデオ入力部 202 へ転送する。

したがって、フレーム同期信号 MFSYNC は、画像転送要求信号でもある。

この転送形式には、各色版毎に異なるフォーマットを処理できる画像形成方式と、色版間で共通のフォーマットのみを処理する画像形成方式がある。

【0027】

「色版間で共通のフォーマットのみを処理する画像形成方式」とは、コントローラとプロッタ制御部がやり取りする主走査制御信号 (MLSYNC と LGATE) が、色間で共通のシステムである。したがって、この画像形成方式によれば、接続信号線や設定量が少なく、簡易なシステムにすることができる。

しかし、例えば、A4 印刷から A3 印刷に切り替えるとき、最後段の作像ステーションが A4 印刷を完了するまで、先頭ステーションは A3 印刷を開始することが出来ず、図 7 に示したような混在印刷ができないため、生産性が低下する。

【0028】

「各色版毎に異なるフォーマットを処理できる画像形成方式」とは、コントローラとプロッタ制御部がやり取りする主走査制御信号 (MLSYNC と LGATE) が、色毎に独立のシステムである。したがって、この画像形成方式によれば、接続信号線や設定量が増えるが、図 7 に示したような混在印刷が可能であり、生産性が向上する。

当然ながら、この発明を適用するには「各色版毎に異なるフォーマットを処理できる画像形成方式」が望ましい。

【0029】

ビデオ入力部 202 は、プロッタ制御部 200 におけるコントローラ 150 とのインタフェースとなる処理機能部であるが、プロッタ制御部 200 はコントローラ 150 と動作クロック周波数が異なる。そのため、転送された画像データをラインメモリ 203 に一旦格納し、プロッタ制御部 200 の動作クロックに基づいて画像データをリードする周波数変換を行う。その後、内部パターンを付加したり、トリミング処理等の画像処理を行って、画像処理部 204 へライン単位で転送する。

なお、ビデオ入力部 202 での画像処理時に、ジャギー補正のようなラインメモリを必要とする処理を行う場合は、画像処理用のラインメモリを有する。

【0030】

また、光源としてラインヘッド 182 を使用する書込み (LEDA 書込み) の場合には、面積階調補正も行ふ。これは、LEDA が 2 値で副走査に高解像度であることを活かして、1 画素を副走査方向に複数ラインに増やし、その中で一部のラインを消灯させることによって、面積階調を実現する制御である。

この補正は、副走査方向に高解像度に変換する直後に実施するのが望ましい。そのため、ビデオ入力部 202 が、LEDA 書込み時に入力画像を副走査方向に高解像度に変換し、その直後に面積階調補正も行なう。

【0031】

画像処理部 204 は、ビデオ入力部 202 からライン単位で入力される画像データに画像処理を施し、スキュー補正部 206 へライン単位で転送する。

この画像処理部 204 では、ビデオ入力部 202 から転送された画像データに重畳するテストパターンや偽造防止用パターンと、プロッタ制御部 200 が単体で生成する各調整用パターンを生成できる。調整用パターンには、濃度調整用パターン、色ずれ補正用パターン、ブレード捲れ回避用パターン (感光体全露光パターン) の 3 種類がある。

【0032】

スキュー補正部206は、画像処理部204から転送される画像データを、スキュー補正用のラインメモリ群207の複数のラインメモリに順次格納し、読み出し対象のラインメモリを画像位置に応じて切り替えながら読み出すことによってスキュー補正処理を行う。

スキュー補正用のラインメモリ群207のライト・リードで周波数変換を行うことも可能である。

【0033】

画素カウント部205は、画像処理部204によって画像処理されたデータのデータ量を計測する。ここでは、画像転送に重畳されたテストパターンや偽造防止用パターン、プロッタ制御部200が単体で生成する各調整用パターンの画素もカウントできるので、最もトナー消費量に近い画素情報を得ることができる。ただし、光源としてレーザダイオード181を使用する書込みの場合は、階調変換部208での階調変換によってさらに1画素当りのトナー消費量が変化する。そのため、画素カウント部205に入力される画像データに対しても擬似的な階調変換を行うとよい。

【0034】

スキュー補正部206でスキュー補正を行うときに、ラインメモリ群207からの読み出し後のライン周期を書込み時の $1/N$ (N は自然数)とし、1つのラインメモリから N 回データを読み出すことができる。それによって、スキュー補正後のデータは、書込み時から副走査方向の解像度が N 倍になった高密度データになる(倍密処理)。

スキュー補正部206で、スキュー補正+倍密処理された画像データである発光データは、送信する光学系に応じて以下のように転送される。

ここで、光書込み用の光源としてレーザダイオード181を使用する光学系をLD光学系、ラインヘッド182を使用する光学系をラインヘッド光学系、面発光レーザ183を使用する光学系をVCSEL光学系と称する。

【0035】

・LD光学系

レーザダイオードはPWM変調(高速クロックを用いた時分割の点灯時間制御)により、多値データの発光が可能である。そのため、発光データを階調変換部208へ転送して階調変換を行った後、プロッタ制御部200外のLDドライバ171へ転送する。それによって、LDドライバ171がその発光データに応じてレーザダイオード181を発光させて、光書込みを行う。なお、レーザダイオード(LD)には、シングルLD、マルチLD、LDアレイ等の種類がある。

【0036】

・ラインヘッド光学系

ラインヘッドのドット配列によっては、配線に応じてデータ配列を変換する必要がある。そのため、発光データを配列変換部209へ転送して配列変換を行った後、プロッタ制御部200外のラインヘッドドライバ172へ転送する。それによって、ラインヘッドドライバ172がその発光データに応じてラインヘッド182を発光させて、光書込みを行う。

配列変換部209による配列変換が1ライン全般に渡るような場合は、ここにもラインメモリ群を配置し、スキュー補正部206でスキュー補正処理された画像データを、そのラインメモリ群に順次格納した後、配列変換をしたデータをリードする。ラインヘッドには、発光ダイオードアレイ(LED A)の他に、有機ELを使用したものもある。

【0037】

・VCSEL光学系

発光データを8B/10B変換部210に転送して、データ変換とシンボルコードの付加を行う。8B/10B変換部210で8ビットから10ビットに変換されたデータは、シリアル変換部211でシリアルデータに変換された後、プロッタ制御部200外のVCSELドライバ173へ転送される。そこで発光データが元の8ビットデータに再変換さ

れ、その再変換後の8ビットデータに基づいて面発光レーザ（VCSEL）183が発光し、光書込みを行う。

【0038】

〔画像形成装置の機構部〕

図2は、この画像形成装置100のエンジン部を構成する機構部の一例を示し、LD光学系による露光装置を備えた、タンデム型中間転写方式のデジタルカラー画像形成装置である。

この画像形成装置100のエンジン部は、露光装置102及びタンデム型カラー作像部112と、無端状の中間転写媒体である中間転写ベルト114を含む転写部122等によって構成されている。

露光装置102は露光手段であり、4個の光源としてのレーザダイオードとポリゴンミラーなどの光学要素を含む。タンデム型カラー作像部112は、イエロー（Y）、マゼンタ（M）、シアン（C）、ブラック（Bk）の各色用の作像プロセス部（画像形成部）110、108、106、104を備えている。

【0039】

タンデム型カラー作像部112の各作像プロセス部110、108、106、104は、それぞれ像担持体であるドラム状の感光体（以下「感光体ドラム」という）110a、108a、106a、104aを備えている。その各感光体ドラム110a、108a、106a、104aの回りにはそれぞれ、帯電器110b、108b、106b、104b、現像器110c、108c、106c、104c、および1次転写ローラ110d、108d、106d、104d等が配置されている。

【0040】

露光手段である露光装置102は、この実施形態ではマルチビーム走査装置である。

そして、図示していない4個の光源部の各レーザダイオードから射出される4本のレーザビームを、偏向器である2段のポリゴンミラー102cによってそれぞれ偏向させ、fθレンズ102bに入射させる。各レーザビームはY、M、C、Bkの各色に対応し、それぞれfθレンズ102bを通過した後、反射ミラー102aで反射される。

その各レーザビームは、WTLレンズ102dを通して整形された後、複数の反射ミラー102eによって再度偏向され、露光のために使用されるレーザビームLとなる。その各レーザビームLが、各作像プロセス部110、108、106、104の感光体ドラム110a、108a、106a、104aの被走査面（以下単に「表面」ともいう）を照射して露光する。

【0041】

感光体ドラム110a、108a、106a、104aの表面へのレーザビームLの照射は、上述したように複数の光学要素を使用して行われるため、主走査方向および副走査方向に関してタイミング同期が行われる。

なお、「主走査方向」をレーザビームの走査方向と定義し、「副走査方向」を主走査方向に対して直交する方向、この画像形成装置100では感光体ドラム110a、108a、106a、104aが回転する方向、つまりそれらの表面の移動方向と定義する。

【0042】

各感光体ドラム110a、108a、106a、104aは、アルミニウムなどの導電性ドラム上に、少なくとも電荷発生層と電荷輸送層とを含む光導電層を備えている。

その各光導電層は、コロトロン、スコロトロン、または帯電ローラなどによって構成される帯電器110b、108b、106b、104bにより、それぞれ表面電荷が付与されて帯電される。各感光体ドラム110a、108a、106a、104aの帯電された光導電層の表面は、露光装置102からのレーザビームLによって画像データに応じて露光され、2次元の静電潜像が形成される（画像書込みが行われる）。

なお、その静電潜像および後述するトナー画像の形成は、この実施形態ではY、M、C、Bkの順に開始される。

【0043】

その感光体ドラム110a, 108a, 106a, 104aの表面上に形成される静電潜像は、各現像器110c, 108c, 106c, 104cにより、それぞれY, M, C, Bkの各色の現像剤であるトナーによって現像され、各色のトナー画像が形成される。

各色のトナー画像は、各感光体ドラムが中間転写ベルト114を挟んでそれぞれ1次転写ローラ110d, 108d, 106d, 104dと対向する1次転写部で、矢示B方向に移動する中間転写ベルト114上にY, M, C, Bkの順に順次重ねて転写される。

各1次転写ローラ110d, 108d, 106d, 104dには、転写バイアス電圧が印加されている。

【0044】

中間転写ベルト114は、搬送ローラ114a, 114b, 114cに張架され、一方が駆動ローラである搬送ローラ114a又は114cによって矢示B方向に回転される。その中間転写ベルト114は、その表面にY, M, C, Bkのトナー画像が重ねて転写され、フルカラーのトナー画像を担持した状態で、2次転写部へ搬送される。

2次転写部は、搬送ローラ118a, 118bによって矢示C方向に搬送される2次転写ベルト118を含んで構成される。中間転写ベルト114の搬送ローラ114bは2次転写対向ローラの機能も果す。

【0045】

この2次転写部には、給紙カセットなどの記録媒体収容部128から上質紙、プラスチックシートなどのシート状の記録媒体124が、搬送ローラ126によって供給される。

そして、2次転写対向ローラの役目も持つ搬送ローラ114bに2次転写バイアスを印加して、中間転写ベルト114上に担持されたフルカラーのトナー画像を、2次転写ベルト118上に吸着保持された記録媒体124に転写する。

【0046】

そのフルカラーのトナー画像が転写された記録媒体124は、2次転写ベルト118の矢示C方向への移動によって定着装置120へ搬送される。

定着装置120は、シリコンゴムやフッ素ゴムなどを含む定着ローラ130を含んで構成されていて、トナー画像が転写された記録媒体124を加圧加熱して、そのトナー画像を記録媒体124に定着する。その後、その記録媒体を印刷物132として画像形成装置100の外部へ排出する。

トナー画像を転写した後の中間転写ベルト114は、クリーニングブレードを含むクリーニング部116により転写残留トナーが除去されて、次の画像形成プロセスに備える。

【0047】

〔パラメータ設定の概要説明〕

この実施形態は、このようなタンデム型の画像形成装置において、図1に示したCPU160からプロッタ制御部200の各部に、各ページ及び各色のパラメータを設定する機能に特徴がある。

【0048】

要するに、1つのアドレスで管理されたレジスタ（パラメータ記憶部）を用いて、全作像色共通の動作開始信号であるスタートトリガ信号の設定により、レジスタに記憶された全色のパラメータ設定値を、別の記憶領域に1ページ分記憶する。そして、次のスタートトリガ信号の設定では、前ページのパラメータ設定値の記憶を保持したまま次の1ページ分を記憶する。その記憶領域には、複数ページ分のパラメータ設定値の記憶が可能であり、該当ページの各色の作像開始タイミングで、1ページ、1色ずつ自動でそのパラメータ設定値を書込み制御に反映することが特徴になっている。

【0049】

この特徴の概要について、図1と図3を用いて詳細に説明する。

図3は、図1及び図2に示した画像形成装置におけるスタートトリガラッチシステムによるパラメータ設定を説明するためのタイミング図である。

この図3において、Yはイエロー、Mはマゼンタ、Cはシアン、Bkはブラックの各色を意味し、この4色によるカラー画像を形成する場合の例である。また、(1)～(4)

10

20

30

40

50

は、先頭作像色（Y）から最終作像色（Bk）までの間隔に配置可能なページ数が4ページの場合の1ページ目から4ページ目をそれぞれ意味している。

【0050】

このスタートトリガラッチシステムは、図1に示したCPU160によるスタートトリガ信号（Start Trigger）の設定時に、それまでにCPU160によって第1の記憶手段に記憶（設定）したパラメータ設定値を、第2の記憶手段に1ページ分記憶させる。

そして、プロッタ制御部200が該当ページの画像を書込む際に、第2の記憶手段に記憶された当該ページの設定値を、処理機能部（この例では主としてビデオ入力部202）の動作に反映させるシステムである。

スタートトリガ信号に代えて、外部トリガ信号STIN_Nのアサート時に上述の処理を行なってもよい。しかし、以下の説明では、スタートトリガ信号の設定時、すなわち、CPU160がスタートトリガ信号をプロッタ制御部200に送信したときに行うものとする。

【0051】

スタートトリガ信号（Start Trigger）は、各チャンネルのプロッタ制御部200の全機能部の作像開始の起点となるトリガ信号である。

そのスタートトリガ信号は、プロッタ制御部200内のパラメータ制御部201及びビデオ入力部202等の各機能部にとって非同期信号なので、ビデオ入力部202で同期化したSTOUT信号を生成する。その同期化したSTOUT信号は色ずれを起こさないように、全色のライン周期の中央付近に設定する。

各色のライン周期は最大で1/2ラインの位相差があるため、STOUT信号のアサートはスタートトリガ信号のアサートから最大で1ライン遅延する。

【0052】

CPU160は、ビデオ入力部202によってSTOUT信号がアサートされた後、次のページのスタートトリガ信号を送信するまでの間に、次のページの各色Y、M、C、Bk用のパラメータ設定値を、各色用の第1の記憶手段のレジスタに記憶させて設定する。この期間を、図3の最上部において、各スタートトリガ信号（Start Trigger）間に4色分4本の矢印線で示している。

【0053】

CPU160が次のページのスタートトリガ信号を送信し、ビデオ入力部202によってSTOUT信号がアサートされると、各色用の第1の記憶手段に記憶された各色用の1ページ分のパラメータ設定値を、それぞれ各色用の第2の記憶手段に記憶させる。

そして、各チャンネルのプロッタ制御部200のビデオ入力部202がMFSYNCをアサートした後、該当ページの各色の画像を作成して書込む（作像する）際に、各色用の第2の記憶手段に記憶された当該ページの設定値を、処理機能部の動作に反映させる。

【0054】

MFSYNC(Y),(M),(C),(Bk) は、それぞれ各ページの色毎の作像を開始するトリガ信号であり、PFGATE_N(Y),(M),(C),(Bk) は、それぞれ各色の作像中を示す信号である。

図3における破線は、第1の記憶手段に記憶されたパラメータ設定値を第2の記憶手段に記憶させるラッチタイミングを示す。細い実線は、第2の記憶手段に記憶された当該ページの設定値を、プロッタ制御部200が処理機能部の動作に反映させる反映タイミングを示す。

【0055】

作像は、イエロー（Y）の1ページ目（1）から開始され、その2ページ目（2）と同時にマゼンタ（M）の1ページ目（1）が開始される。その後、イエロー（Y）の3ページ目（1）と同時に、マゼンタ（M）の2ページ目（2）とシアン（C）の1ページ目（1）が同時に開始される。次いで、イエロー（Y）の4ページ目（4）と同時に、マゼンタ（M）の3ページ目（3）とシアン（C）の2ページ目（2）とブラック（Bk）の1ページ目（1）が同時に開始される。以後、イエロー、マゼンタ、シアン、ブラックの1ページずつずれたページの作像が同時に行なわれる。

それによって、図2に示した中間転写ベルト114上に、イエロー、マゼンタ、シアン

10

20

30

40

50

、ブラックの各トナー像が順次重ねて転写されて1ページ毎のカラー画像が形成される。

【0056】

〔実施形態の詳細説明〕

以下に、上述したこの発明の実施形態の詳細を、図4から図6を参照して説明する。

図4は、図1に示したプロッタ制御部200の要部を関連部分と共に示すブロック図であり、図5は、そのパラメータ制御部201及び外部メモリ161内のパラメータ設定値の記憶例を示すブロック図である。図4及び図5において、図1と対応する部分には同一の符号を付している。プロッタ制御部200と外部メモリ161は、イエロー、マゼンタ、シアン、ブラックの各色毎に4チャンネル分設けられている。図6はパラメータ設定値の対象レジスタのデータのラッチタイミング及び反映タイミング等を示す図である。

10

【0057】

図4に示すプロッタ制御部200内のビデオ入力部202は、タイミング制御部2021、周波数変換部2022、および面積階調補正部2023を有している。

タイミング制御部2021は、STOUT信号生成部21aと、MFSYNC生成部21bと、待ち時間（Wait）管理部21cを有している。

STOUT信号生成部21aは、CPU160からのスタートトリガ信号（Start Trigger）を、前述したように同期化してSTOUT信号を生成する。

【0058】

待ち時間（Wait）管理部21cは、4個のカウンタWait Count 0～Wait Count 3から成っている。各カウンタは、図3に示した各ページ（1）～（4）の開始から各色における各ページの設定値の反映までの時間を管理するカウンタである。

20

Wait Count 0：「（1）開始」から各色の「（1）反映」までの時間を管理

Wait Count 1：「（2）開始」から各色の「（2）反映」までの時間を管理

Wait Count 2：「（3）開始」から各色の「（3）反映」までの時間を管理

Wait Count 3：「（4）開始」から各色の「（4）反映」までの時間を管理

【0059】

図3に示した例では、ページ順が（1）→（2）→（3）→（4）→（1）・・・、すなわち（1）～（4）→（1）～（4）と繰り返し動作する。これを「トグル動作」と称す。

待ち時間管理部21cもそれに対応するように、STOUT信号生成部21aからSTOUT信号が入力する毎に、Wait Count 0→Wait Count 1→Wait Count 2→Wait Count 3→Wait Count 0・・・と順次切り替わるトグル動作をする。

30

【0060】

MFSYNC生成部21bは、STOUT信号生成部21aからSTOUT信号が入力すると、待ち時間管理部21cのそのとき切り替わったカウンタをセレクトし、そのカウンタで管理される時間だけ待ってフレーム同期信号MFSYNCを生成する。フレーム同期信号MFSYNCは、各ページの色毎の作像を開始するトリガ信号である。ビデオ入力部202では、各ページの各ラインの書込みを開始するトリガ信号であるライン同期信号MLSYNCも発生する。

【0061】

そして、そのフレーム同期信号MFSYNCとライン同期信号MLSYNCをコントローラ150に出力する。それによって、コントローラ150は、フレーム同期信号MFSYNCが入力した後、ライン同期信号MLSYNCの入力タイミングに合わせて、画像データDATAをビデオ入力部202へ転送する。

40

このとき、コントローラ150は、フレームゲート信号FGATEとラインゲート信号LGATEもビデオ入力部202へ送り、画像データDATAと共に周波数変換部2022へ入力させる。

【0062】

プロッタ制御部200はコントローラ150と動作クロック周波数が異なる。そのため、周波数変換部2022は、コントローラ150から転送された画像データDATAをラインメモリ203に一旦格納し、ビデオ入力部202すなわちプロッタ制御部200の動作ク

50

ロックに基づいて、画像データをリードする周波数変換を行う。

また、光源としてラインヘッド182を使用する書込み（LEDA書込み）の場合には、面積階調補正部2023によって面積階調補正も行ってから、その画像データDATAを画像処理部204へ送る。これは、LEDAが2値で副走査に高解像度であることを活かして、1画素を副走査方向に複数ラインに増やし、その中で一部のラインを消灯させることによって、面積階調を実現する制御である。

【0063】

しかし、LEDA書込み以外の場合には、面積階調補正部2023は動作せず、入力する画像データDATAをそのまま出力して画像処理部204へ送る。

画像データDATAと共に、フレームゲート信号FGATEとラインゲート信号LGATEも、周波数変換部2022から面積階調補正部2023を通して画像処理部204へ送られる。画像処理部204以降の各処理機能部については、ここでは説明を省略する。

【0064】

ビデオ入力部202は、STOUT信号をパラメータ制御部201へ送る。そして、パラメータ制御部201のステータスデータ(Status Data)を、CPU160の制御によってリードし、パラメータ設定値によるコントロールデータ(Control Data)を取り込む。

パラメータ制御部201は、CPU（演算制御手段）160から、読み書きのアドレス信号(Address R/W)とチップセレクト信号(Chip Select)を受信する。また、リードイネーブル信号(Read Enable)又はライトイネーブル信号(Write Enable)を受信して、CPU160との間でデータ(Data R/W)を読み書きする。

【0065】

また、この実施形態ではパラメータ制御部201に外部メモリ161を接続しており、パラメータ制御部201から外部メモリ161へ読み書きのアドレス信号(Address R/W)を送り、ラッチデータ(Latch Data R/W)を読み書きする。

CPU160は、プロッタ制御部200内の全ての処理機能部を制御するため、その制御対象とする処理機能部をチップセレクト信号によって選択するようにしているが、ここではパラメータ制御部201とビデオ入力部202以外については説明を省略する。

【0066】

次に、この実施形態におけるパラメータ設定の具体例を図5によって説明する。図5は、パラメータ制御部201及び外部メモリ161内のパラメータ設定値の記憶例を示すブロック図である。

パラメータ制御部201内には、CPUインタフェース2011、CPUアクセスデータ一時保存領域2012、ラッチデータ一時保存領域2013、ラッチデータR/W制御部2014、およびラッチセレクトカウンタ2015が設けられている。

【0067】

CPUアクセスデータ一時保存領域2012は、CPU160が生成した各種パラメータの設定値を記憶する第1の記憶手段である。ラッチデータ一時保存領域2013は、第1の記憶手段に記憶されている設定値を1ページ分記憶する第2の記憶手段である。これらには、SRAMやFIFO、不揮発性RAM等のメモリが使用される。

外部メモリ161もSRAMやFIFO、不揮発性RAM等のメモリであり、第2の記憶手段を構成している。そして、ラッチデータ一時保存領域2013と同じ記憶容量を有する4つのラッチデータ保存領域A0～A3を有している。

【0068】

CPU160からの各信号及びデータは、CPUインタフェース2011を通してパラメータ制御部201に入力して、その各部を制御すると共に、そこから各処理機能部も制御する。

CPUアクセスデータ一時保存領域2012には、この例ではアドレス00～アドレス10の11の記憶領域（レジスタ）があり、CPU160はこれらに直接アクセスして、データを読み書きできる。

【0069】

10

20

30

40

50

アドレス 00 はスタートトリガのレジスタであり、CPU 160 が“1”を設定するとスタートトリガ信号がアサートして、それが前述したビデオ入力部 202 のタイミング制御部 2021 へ送られる。その後すぐに自動で“0”に戻る。

アドレス 01～09 は次の各レジスタであり、それぞれビデオ入力部 202 で使用する次の各種パラメータの 1 ページ分の設定値（データ／情報）を、CPU 160 によって書き込まれて記憶し、一時保存する。

【0070】

- ・アドレス 01：MFSYNC 副走査遅延量設定レジスタ

スタートトリガ信号の受信から、各色のフレーム同期信号 MFSYNC のアサートまでの時間を管理するダウンカウンタ MFCOUNT の初期値。この値を各色で異ならせることによって、

10

- ・アドレス 02：ラッチ信号副走査遅延量設定レジスタ

スタートトリガラッチ以外に、ページ毎に設定値をラッチ・反映するシステムがある場合、基準タイミングからラッチタイミング信号の生成遅延時間を決める値である。基準タイミングはフレーム同期信号 MFSYNC のアサートである。

【0071】

- ・アドレス 03：ダミー FGATE 遅延生成イネーブル設定レジスタ

モノクロ印刷時など、あるいはコントローラ 150 から画像データを受信せずに作像するとき、コントローラ 150 へのフレーム同期信号 MFSYNC の送信をマスクする。

すなわち、コントローラ 150 からの画像転送無しで、プロッタ制御部 200 のみで画像を形成する動作である。例えば、ブラック Bk とマゼンタ M だけを用いて、トナー消費量を節約する 2 色印刷をする機能がある。

20

【0072】

その場合、2 色印刷専用の印刷モードを備えると制御が複雑になる。また、感光体駆動モータはシアン、マゼンタ、イエローの各色用が共通なので、マゼンタを作像するために感光体や現像部を制御すると、シアンとイエローの感光体や現像部も制御する必要がある。この感光体や現像部を制御するためには、画像データは不要であるが、タイミングを監視するため FGATE が必要である。

そのため、この「ダミー FGATE」を用いて、シアンとイエローに対応した白紙の画像データをプロッタ制御部 200 が作成し、通常印刷と同等のタイミングの FGATE を生成し、感光体や現像部を制御する。

30

【0073】

- ・アドレス 04：ダミー FGATE 副走査遅延量設定レジスタ

コントローラ 150 へのフレーム同期信号 MFSYNC の送信をマスクしたとき、コントローラ 150 からデータを受信する色と遅延量を揃えるための、タイミング調整カウンタの初期値である。

【0074】

- ・アドレス 05：MFSYNC 主走査出力位置設定レジスタ

コントローラ 150 へフレーム同期信号 MFSYNC を送信するタイミングを微調整する値である。

40

- ・アドレス 06：MFSYNC 出力イネーブル設定レジスタ

コントローラ 150 へのフレーム同期信号 MFSYNC の送信を可能にする設定をする。

「MFSYNC 出力イネーブル」機能は、プロッタ制御部 200 に搭載した ASIC をカラー機種とモノクロ機種で共通に使用するとき、モノクロ機種において、ブラック以外の色版の動作を完全に無効にするときに使用する。

【0075】

- ・アドレス 07：MLSYNC 出力本数設定レジスタ

1 ライン内でコントローラ 150 へ送信するライン同期信号 MLSYNC の本数の値である。

- ・アドレス 08：MLSYNC 主走査オフセット量設定レジスタ

コントローラ 150 へライン同期信号 MLSYNC を送信するタイミングを微調整するための

50

データである。

・アドレス 09 : MLSYNC 主走査出力間隔設定レジスタ

コントローラ 150 ヘライン同期信号 MLSYNC を送信する間隔を微調整するためのデータである。

【0076】

アドレス 10 はラッチデータリードバックトリガのレジスタであり、CPU 160 が必要なときに“1”を設定する。その後自動で“0”に戻る。ラッチデータリードバックトリガが“1”になると、ラッチデータ一時保存領域 2013 の各データを CPU アクセスデータ一時保存領域 2012 に上書きする。これを「第3の記憶手段」と称することでもできる。

10

【0077】

パラメータ制御部 201 からビデオ入力部 202 ヘスタートトリガ信号を送出した後、ビデオ入力部 202 から STOUT 信号を入力する。その STOUT 信号をラッチ信号として、CPU アクセスデータ一時保存領域 2012 のアドレス 01 ~ 09 の各レジスタに記憶されている設定データを、ラッチデータ一時保存領域 2013 のラッチテンポ 01 ~ 09 に上書き（コピー）記憶する。これを「ラッチ」と称す。

そのラッチデータ一時保存領域 2013 のラッチテンポ 01 ~ 09 に上書きされた各設定データを、ラッチデータ R/W 制御部 2014 が、ラッチセレクトカウンタ 2015 によって選択された、外部メモリ 161 内のラッチデータ保存領域に上書きして記憶させる。

20

【0078】

ラッチセレクトカウンタ 2015 は、STOUT 信号が入力する度にカウントアップし、「3」の次は「0」に戻る。

ラッチデータ R/W 制御部 2014 は、ラッチセレクトカウンタ 2015 が「0」のときは外部メモリ 161 のラッチデータ保存領域 A0 を選択し、「1」のときは A1 を、「2」のときは A2 を、「3」のときは A3 をそれぞれ選択する。

ラッチデータ一時保存領域 2013 のラッチテンポ 01 ~ 09 に一時保存された各パラメータの設定値は、CPU 160 によって制御されるビデオ入力部 202 によって読み出され、そのページの作像処理に反映される。

【0079】

1 ページ目から 4 ページ目までの各ページのパラメータ設定値が、CPU 160 によって CPU アクセスデータ一時保存領域 2012 に順次記憶された後、STOUT 信号が入力する度にラッチデータ一時保存領域 2013 に上書き保存される。

そのラッチデータ一時保存領域 2013 に一時保存されたパラメータ設定値が、ビデオ入力部 202 によって、当該ページの作像処理に反映されると共に、外部メモリ 161 の各ラッチデータ保存領域 A0 ~ A3 に、順次上書き（コピー）されて保存される。

したがって、この実施形態では、第2の記憶手段の外部メモリ 161 のラッチデータ保存領域 A0 ~ A3 に 4 ページ分のパラメータ設定値を記憶できる。

30

【0080】

その後は、ビデオ入力部 202 がラッチデータを反映するタイミングで、ラッチデータ R/W 制御部 2014 が、外部メモリ 161 のラッチデータ保存領域 A0 ~ A3 のデータを、ラッチデータ一時保存領域 2013 へ順次書き戻す。その際に、ラッチデータ R/W 制御部 2014 から外部メモリ 161 へ、ラッチレフレクトフラグ (Latch Reflect Flag) を送る。

40

ラッチデータ R/W 制御部 2014 は、ラッチセレクトカウンタ 2015 が「0」のときは外部メモリ 161 のラッチデータ保存領域 A0 を選択し、「1」のときは A1 を、「2」のときは A2 を、「3」のときは A3 をそれぞれ選択して、そのデータを書き戻す。

【0081】

このようなパラメータ制御部 201 を含むプロッタ制御部 200 と外部メモリ 161 は、カラー画像を構成する複数の色、すなわち Y, M, C, Bk の各色毎に備えている。し

50

たがって、第1の記憶手段であるCPUアクセスデータ一時保存領域2012と、第2の記憶手段であるラッチデータ一時保存領域2013及び外部メモリ161のラッチデータ保存領域A0～A3も各色毎に備えている。

【0082】

スタートトリガ信号は、CPU160が送信する各色共通のトリガ信号であり、各色のCPUアクセスデータ一時保存領域2012のアドレス00のレジスタをCPU160が同時に“1”にしてアサートする。それを受信して、各色のビデオ入力部202のタイミング制御部2021が同時にSTOUT信号を発生し、各色のCPUアクセスデータ一時保存領域2012に記憶された1ページ分の設定値のラッチデータ一時保存領域2013へのラッチが同時に行われる。また、ラッチデータ一時保存領域2013にラッチした各データを、外部メモリ161の各ラッチデータ保存領域A0～A3へ順次上書きするのも、各色同時に行う。

10

【0083】

しかし、ラッチデータ一時保存領域2013及び外部メモリ161の各ラッチデータ保存領域A0～A3に一時保存した設定データを各色のビデオ入力部202の動作に反映するタイミングは、各色のフレーム同期信号MFSYNCがアサートした時点からである。

この機能は、タイミング制御部2021の待ち時間管理部21c (Wait Count0～Wait Count3) と、MFSYNC生成部21bの「Wait Count Select」を用いて実現する。

【0084】

データラッチ時は、「Wait Count0とメモリA0」、「Wait Count1とメモリA1」、「Wait Count2とメモリA2」、「Wait Count3とメモリA3」が紐付いている。ここで、メモリA0～A3は、それぞれ図5に示した外部メモリ161内のラッチデータ保存領域A0～A3を略称している。

20

MFSYNC生成部21bの「Wait Count Select」は、2bitのカウンタで、STOUT信号生成部21aによってSTOUT信号が生成される度に、カウントアップする。その値が「3」に達すると、「0」に戻る。この「Wait Count Select」とパラメータ制御部201のラッチセレクトカウンタ2015は同じである。

【0085】

「Wait Count Select」の値が0のとき、各色の「Wait Count0」が動作している。その値が1,2,3のときは、それぞれ「Wait Count1」、「Wait Count2」、「Wait Count3」が動作している。

30

STOUT信号生成部21aによってSTOUT信号が生成される度に、「Wait Count Select」の値が0→1→2→3→0→・・・と変化する。

図5に示したラッチデータR/W制御部2014は、その「Wait Count Select」と同じラッチセレクトカウンタ2015の値を参照する。そして、外部メモリ161内のメモリA0～A3のうち、その参照した値と一致する順番のメモリを選択して、ラッチデータ一時保存領域2013のラッチされたデータを上書きする。

【0086】

反映時には、待ち時間管理部21c「Wait Count0～Wait Count3」と外部メモリ161の「メモリA0～A3」の紐付けが変わる。このときは「Wait Count3とメモリA0」、「Wait Count0とメモリA1」、「Wait Count1とメモリA2」、「Wait Count2とメモリA3」が紐付いている。

40

ラッチデータR/W制御部2014は、「Wait Count Select」の値を参照し、その値に1を加算した値と一致する順番のメモリを、外部メモリ161内のメモリA0～A3から選択する。そして、その選択したメモリに記憶されているデータをリードして、ラッチデータ一時保存領域2013へ書き戻し、各機能部に反映させる。

【0087】

パラメータ設定値のラッチ時と、反映時とで、待ち時間管理部21c「Wait Count0～Wait Count3」と外部メモリ161の「メモリA0～A3」の紐付けをずらす。それによって、外部メモリ161のラッチデータ保存領域A0～A3のR/Wが重複しないようにし

50

ている。

【0088】

なお、外部メモリ161を使用せずに、パラメータ制御部201内にラッチデータ保存領域A0～A3に相当する保存領域も設けるようにしてもよい。このラッチデータ保存領域はどこにあってもよく、その形態にこだわらない。

また、プロッタ制御部200のビデオ入力部202等の各処理機能部だけを各色毎に設けて、第1の記憶手段であるCPUアクセスデータ一時保存領域2012と、第2の記憶手段であるラッチデータ一時保存領域2013及びラッチデータ保存領域A0～A3は、各色用の領域を共通のメモリ内に設けてもよい。

【0089】

ここで、図5におけるCPUアクセスデータ一時保存領域2012を構成するパラメータ設定値の対象レジスタのデータのラッチタイミング及び反映タイミング等を図6によって説明する。

ラッチタイミングは、CPUアクセスデータ一時保存領域2012の各レジスタに設定記憶されたデータをラッチデータ一時保存領域2013へ上書き（ラッチ）するタイミングである。反映タイミングは、ラッチデータ一時保存領域2013にラッチしたデータをビデオ入力部202の動作に反映するタイミングである。ON/OFFは、ラッチのON（可能）/OFF（不能）の切替えである。

【0090】

図6に示す例では、MFSYNC副走査遅延量設定レジスタのデータだけは、スタートトリガ信号（Start Trigger）設定直後のSTOUT信号でラッチし、同時に反映する。そして、常時ラッチONである。

ラッチ信号副走査遅延量設定レジスタ、ダミーFGATE遅延生成イネーブル設定レジスタ、ダミーFGATE副走査遅延量設定レジスタ、MFSYNC主走査出力位置設定レジスタ、MFSYNC出力イネーブル設定レジスタ、MLSYNC出力本数設定レジスタ、MLSYNC主走査オフセット量設定レジスタ、およびMLSYNC主走査出力間隔設定レジスタの各データは、スタートトリガ信号設定直後のSTOUT信号でラッチし、当該ページのフレーム同期信号MFSYNCのアサートで反映する。ラッチのON/OFF可能である。

【0091】

このようにスタートトリガ信号の設定直後にラッチする対象レジスタの選定基準は、次の各パラメータ設定値を保存するレジスタのいずれかとする。

- ・プロッタ制御部200がスタートトリガ信号を受信したとき、即座に動作する処理機能部（ビデオ入力部202）で使用するパラメータ設定値
- ・ページの先端で использоватьсяため、できるだけ早い設定が望まれるパラメータ設定値

【0092】

- ・コントローラ150とのインタフェースを規定するパラメータ設定値であり、設定タイミングがプロッタ制御部200以外の例えばコントローラ150に依存する設定値

その場合、このパラメータ設定値はコントローラ150が参照する。あるいは、コントローラ150とやり取りする信号の設定値となる。具体的には、フレーム同期信号MFSYNCとライン同期信号MLSYNC関連の設定値である。

- ・プロッタ制御部200がスタートトリガ信号を受信した直後に、複数の（広範囲な）処理機能部で использоватьсяため、できるだけ早い設定が望まれるパラメータ設定値

【0093】

以下に、この実施形態の特徴について説明する。

スタートトリガ信号によって、プロッタ制御部200は最大4ページ分の作像動作をトリグル動作できる。

そのため、外部メモリ161に、最大4ページ分のパラメータの設定を保持できる。

CPU160は、該当ページのスタートトリガ信号の設定前に、全色の1ページ分のパラメータを各色用のCPUアクセスデータ一時保存領域2012のレジスタに設定する。

【0094】

各色用のCPUアクセスデータ一時保存領域2012のレジスタに設定されたパラメータ設定値は、該当ページの各色共通のスタートトリガ信号送信後、STOUT信号アサート時に、各色用のラッチデータ一時保存領域2013に全色分ラッチされる。

そのラッチされた各色のパラメータ設定値のうち、MFSYNC副走査遅延量設定データだけは直ちにビデオ入力部202の内部モジュールの動作に反映される。他のパラメータ設定値は、各色の該当ページのフレーム同期信号MFSYNCのアサート時に、ビデオ入力部202等の内部モジュールの動作に反映される。

【0095】

スタートトリガ信号がプロッタ制御部200に入力した後、内部でSTOUT信号が生成され、それがネゲートするまで（約1ms）は、CPUアクセスデータ一時保存領域2012のレジスタに新たなパラメータの設定はできない。

10

CPUアクセスデータ一時保存領域2012のレジスタは、ラッチのON/OFFを切替え可能である（初期値：ON）。そして、ラッチOFF設定のとき、CPU160が設定したパラメータ設定値がリアルタイムで画像生成に反映される。

【0096】

ライン同期信号MLSYNCや外部トリガ信号STIN_Nを生成する機能部に異常が発生した場合、正常にSTOUT信号を生成できず、ラッチ動作に異常が生じる場合がある。そのため、パラメータをラッチするための別のラッチ設定専用トリガ信号、もしくはラッチ設定専用外部トリガ信号をスタートトリガ信号の直前に送信して、ラッチ信号を設定するようにしてもよい。このラッチ設定専用トリガ信号がパラメータ設定専用トリガ信号である。

20

スタートトリガ信号やラッチ専用トリガ信号は、CPU160がパラメータ設定の値を変化させることによって生成することができる。あるは、CPU160が書き込み制御部であるプロッタ制御部200の入力端子上的の信号状態を変化させることによって生成できる。

【0097】

スタートトリガ信号ではなく、作像色毎にトリガ起動するシステムと接続する場合には、パラメータ設定値は各色1ページ分だけ保持し、フレーム同期信号MFSYNCのアサートエッジでそれをラッチして、そのページの作像に反映するようにすればよい。

作像色毎にトリガ起動するシステムとの接続を認識するには、外部端子によるモード設定、CPU160が設定するシステムモード設定パラメータを参照、ラッチのON/OFF設定のパラメータにトリガ起動を認識する条件を付加する等の方式がある。

30

【0098】

異常終了時には、図5に示したラッチセレクトカウンタ2015がリセットされる。そのため、復帰時には、CPU160は1ページ目の印刷開始前と同様のパラメータ設定を、CPUアクセスデータ一時保存領域2012の各レジスタに行えばよい。

しかし、ジャム発生時や印刷中のマシン異常発生による画像書き込み中断時には、CPUアクセスデータ一時保存領域2012のレジスタ設定値と、画像生成に反映されているラッチデータ一時保存領域2013の保存データとが異なっている。そのため、画像書き込み中断時の動作解析が困難になる。そこで、CPU160がラッチデータリードバックトリガに“1”を設定し、ラッチデータ一時保存領域2013の保存データをCPUアクセスデータ一時保存領域2012に上書きさせ、CPU160がそれをリードして参照可能にする機能を有する。

40

【0099】

作像部に保持可能な最大ページ数について説明する。

作像部に保持可能なページ数は、タンデム型カラー画像形成装置において、先頭作像色から最終作像色までの間隔（図2に示した感光体ドラム110a～104aまでの最大ドラム間距離）に配置可能なページ数で決まる。

配置可能ページ数＝最大ドラム間距離／（紙サイズ＋紙間）

（葉書や名刺などの小サイズの印刷を行う場合ほど、配置可能ページ数が多くなる。）

【0100】

50

例えば、最大ドラム間距離：450mm、紙サイズ：100mm（葉書のような小サイズの用紙）、紙間：50mmのとき、配置可能ページ数は3となる。

配置可能ページ数が3のとき、3ページ目までの先頭色が中間転写ベルト上に滞留し、4ページ目の先頭色（Y）と1ページ目の最終色（Bk）が同時に作像される。そのため、配置可能ページ数+1ページ分のパラメータ設定値を保持する必要がある。よって、第2の記憶手段に保持可能なページ数は、配置可能ページ数+1のページ数とする必要がある。

【0101】

したがって、第2の記憶手段は、第1の記憶手段の記憶容量に対して、先頭作像色から最終作像色までの間隔に配置可能なページ数より1多いページ数倍以上の記憶容量を有することが必要である。

10

また、第2の記憶手段に保持可能なページ数の分、プロッタ制御部200はパラメータ設定値の選択をトグル動作する。そのトグル動作による切り替え数は2のN乗（Nは自然数）が望ましい。そのため、第2の記憶手段に保持可能なページ数は、配置可能ページ数+1より大きく、最も小さい2のN乗（Nは自然数）にするとよい。したがって、配置可能ページ数+1が4の場合は $2^2 = 4$ になる。

【0102】

すなわち、第2の記憶手段は、第1の記憶手段の記憶容量に対して、2のN乗（Nは自然数）倍の記憶容量を有するのが望ましい。

そのため、第2の記憶手段は、第1の記憶手段の記憶容量に対して、作像部内に配置可能ページ数より1多いページ数より大きく、該ページ数に最も近い2のN乗（Nは自然数）の数倍の記憶容量を有するのが望ましい。

20

スタートトリガ信号ではなく、作像色毎にトリガ起動するシステムと接続する場合には、第2の記憶手段に保持可能なページ数は1でよい。

【0103】

従来のレジスタ（ダブルレジスタを含む）によるパラメータ制御は、各レジスタに設定されたパラメータの値が、色毎の印刷開始タイミングで、色間で異なるページの作像に用いられていた。そのため、画像形成に必要なレジスタは、色毎にアドレスを独立して、別々に制御しなければならなかった。

上述したこの発明の実施形態のシステムでは、各ページ及び各色でタイミングを管理してパラメータ設定値を作像動作に反映するため、設定値を保持するまではページ単位で管理されていれば十分であり、各色共通のパラメータでよい。これにより、CPUと通信するために必要なアドレスを少なくすることができる。

30

【0104】

そのため、1つのアドレスで管理されたレジスタ（ラッチデータ一時保存領域2013と外部メモリ161）を用いて、全作像色共通のスタートトリガの設定と同時にレジスタ（CPUアクセスデータ一時保存領域2012）に記憶された全色のパラメータを1ページ分記憶する。次のスタートトリガの設定では、前ページの記憶を保持したまま、次の1ページ分のパラメータを記憶する。パラメータ設定値の記憶は複数ページ分の記憶が可能であり、該当ページの各色の作像開始タイミングにて1ページ・1色ずつ自動でパラメータ設定値を書込み制御に反映していく。

40

【0105】

しかし、この発明は、カラー、モノクロの区別無く、高速な画像形成時に有効な技術である。高速な画像形成を実現するためには、パラメータ設定のタイミングをシビアにコントロールする必要があるためである。

上述した実施形態でカラー画像形成を例示しているのは、カラー画像の場合、1枚の画像形成に対して、4色分のパラメータを設定する必要がある、モノクロ画像に対してパラメータ設定のシビア度が増すため、特に有効なためである。

【0106】

モノクロ画像形成でも、高速機ではパラメータ設定はシビアであり、この発明が有効に

50

なる。

モノクロ専用の画像形成装置の場合には、書込み制御部であるプロッタ制御部200は1チャンネルだけでよい。したがって、第1の記憶手段であるCPUアクセスデータ一時保存領域2012と、第2の記憶手段であるラッチデータ一時保存領域2013及びラッチデータ保存領域A0～A3も、一組だけ設ければよい。

【0107】

〔書込み制御方法〕

この発明による書込み制御方法は、上述したような演算制御手段（CPU160）に制御される書込み制御部（プロッタ制御部200）が、1ページ分毎の画像データを受け取って各処理機能部（ビデオ入力部202等）によって各種の処理を施し、該処理をした画像データに応じて露光手段を制御して、感光体を露光させて画像を書き込むための書込み制御方法であり、次の（1）から（4）のステップを有する。

（1）演算制御手段（CPU160）によってビデオ入力部202等の処理機能部で使用する各種パラメータの設定値を生成して、第1の記憶手段（CPUアクセスデータ一時保存領域2012）に記憶させるステップ、

【0108】

（2）演算制御手段が作像の開始を示すトリガ信号を書込み制御部（プロッタ制御部200）に送信し、そのとき第1の記憶手段に記憶されている設定値を第2の記憶手段のラッチデータ一時保存領域2013に1ページ分毎にラッチして記憶させると共に、該1ページ分の設定値を第2の記憶手段のラッチデータ保存領域A0～A3に順次記憶させることを繰り返して、ラッチデータ保存領域A0～A3に所定ページ分の設定値を記憶させるステップ、

（3）第2の記憶手段が記憶のラッチデータ一時保存領域に記憶された1ページ分の設定値を、書込み制御部が該ページの画像を書き込む際に処理機能部（ビデオ入力部202等）の動作に反映するステップ、

（4）第2の記憶手段のラッチデータ保存領域A0～A3に所定ページ分の設定値を記憶した後、書込み制御部が所要のページの画像を書き込む際に、ラッチデータ保存領域A0～A3に記憶している所定ページ分の設定値のうちの上記所要のページの設定値を、ラッチデータ一時保存領域2013に書き戻すステップ、

この書込み制御方法の実施形態は、前述した画像形成装置の書込み制御装置の実施形態において、充分説明している。

【0109】

〔プログラム〕

この発明によるプログラムは、前述した書込み制御装置を制御するコンピュータ（CPU160）に、次の（1）から（4）の各手順を実行させるためのプログラムである。

（1）処理機能部（ビデオ入力部202等）で使用する各種パラメータの設定値を生成して、第1の記憶手段（CPUアクセスデータ一時保存領域2012）に記憶させる手順、

【0110】

（2）作像の開始を示すトリガ信号を書込み制御部（プロッタ制御部200）に送信し、そのとき第1の記憶手段に記憶されている設定値を第2の記憶手段のラッチデータ一時保存領域2013に1ページ分毎にラッチして記憶させると共に、該1ページ分の設定値を第2の記憶手段のラッチデータ保存領域A0～A3に順次記憶させることを繰り返して、ラッチデータ保存領域A0～A3に所定ページ分の設定値を記憶させる手順、

（3）第2の記憶手段のラッチデータ一時保存領域に記憶された1ページ分の設定値を、書込み制御部が該ページの画像を書き込む際に前記処理機能部（ビデオ入力部202等）の動作に反映させる手順、

（4）第2の記憶手段のラッチデータ保存領域A0～A3に所定ページ分の設定値を記憶した後、書込み制御部が所要のページの画像を書き込む際に、ラッチデータ保存領域A0～A3に記憶している所定ページ分の設定値のうちの上記所要のページの設定値を、ラッチデータ一時保存領域2013に書き戻す手順、

【0111】

このプログラムは、前述した実施形態では、演算制御手段であるCPU（マイクロコンピュータ）160を構成するプログラムROMに予め格納しておくことができる。あるいは、このプログラムをCD-ROM等の可搬のメモリに格納して、画像形成装置のコンピュータに読み込ませたり、ネットワークを通じてダウンロードさせることも可能である。

【0112】

以上、この発明の実施形態について説明してきたが、この発明はこれに限るものではない。この発明はモノクロ画像形成装置にも適用できるし、カラー画像形成装置の場合も中間転写ベルトに代えて中間転写ドラムを使用してもよいし、記録媒体に直接各色のトナー像を順次重ねて転写する方式（直接転写方式）のものでもよい。感光体はドラム状に限らずベルト状の感光体でもよい。2次転写部材も、ベルト状に限らず、ドラム状又はローラ状の転写部材でもよい。カラーの色の種類及び数も任意に変更できる。

10

【0113】

また、この発明を適用する画像形成装置としては、プリンタに限らず、印刷装置、複写装置、ファクシミリ装置、それらの複数の機能を備えた複合機などでもよい。

なお、前述した各実施形態の構成及び機能等は、適宜追加、変更、一部の省略等を行うことができ、また、相互に矛盾しない限り任意に組み合わせて実施可能であることは勿論である。

【符号の説明】

【0114】

20

10：パーソナルコンピュータ（PC） 100：画像形成装置
 101：書込み制御装置 102：露光装置 102a, 102e：反射ミラー
 102b：fθレンズ 102c：ポリゴンミラー 102d：WTLレンズ
 104, 106, 108, 110：作像プロセス部
 104a, 106a, 108a, 110a：感光体ドラム
 104b, 106b, 108b, 110b：帯電器
 104c, 106c, 108c, 110c：現像器 112：タンデム型カラー作像部
 114：中間転写ベルト 114a, 114b, 114c：搬送ローラ
 118：2次転写ベルト 120：定着装置 122：転写部
 124：記録媒体 130：定着ローラ 132：印刷物
 150：コントローラ（CTL） 151：ページメモリ
 160：CPU（演算制御手段） 161：外部メモリ
 171：LDドライバ 172：ラインヘッドドライバ
 173：VCSELドライバ 181：レーザダイオード（LD）
 182：ラインヘッド（LEDA） 183：面発光レーザ（VCSEL）
 200：プロッタ制御部 201：パラメータ制御部 202：ビデオ入力部
 203：ラインメモリ 204：画像処理部 205：画素カウント部
 206：スキュー補正部 207：ラインメモリ群 208：階調変換部
 209：配列変換部 210：8B／10B変換部 211：シリアル変換部
 2011：CPUインタフェース 2012：CPUアクセスデータ一時保存領域
 2013：ラッチデータ一時保存領域 2014：ラッチデータR／W制御部
 2015：ラッチセレクトカウンタ 2021：タイミング制御部
 2022：周波数変換部 2023：面積階調補正部

30

40

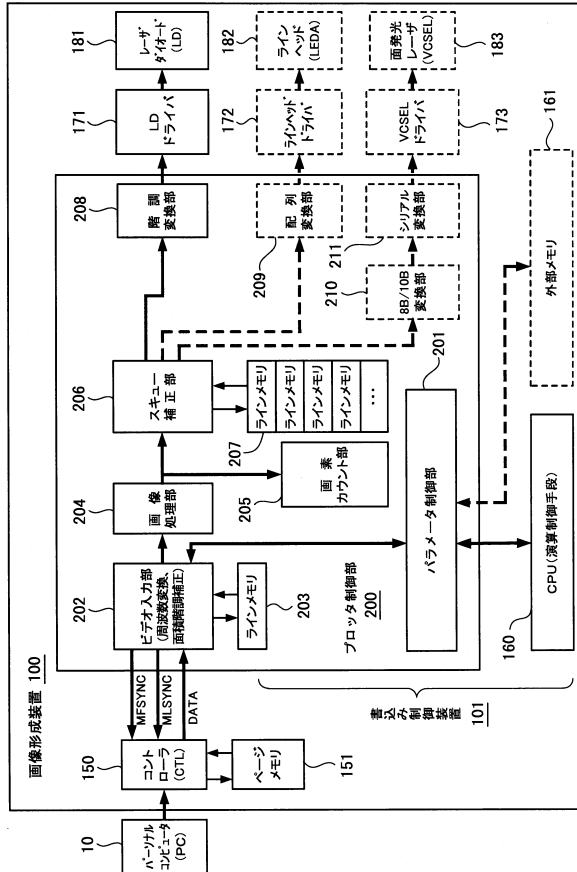
【先行技術文献】

【特許文献】

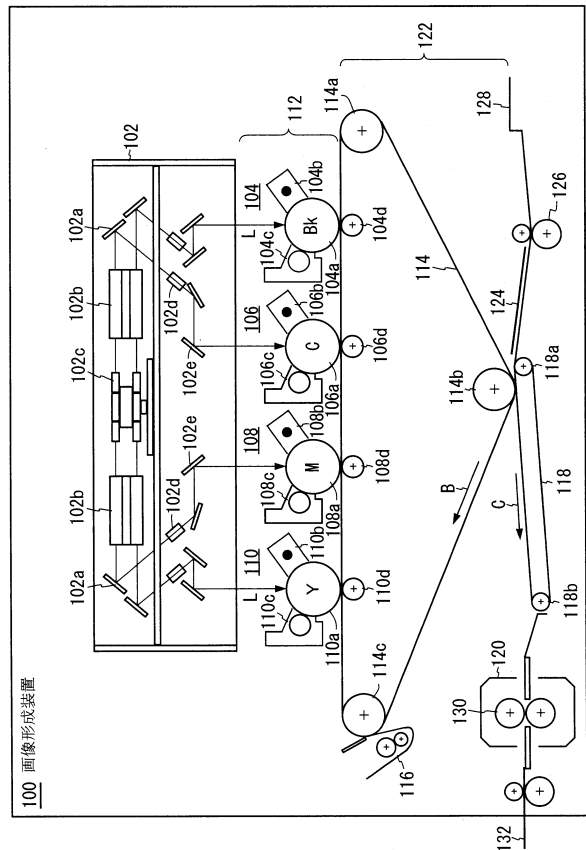
【0115】

【特許文献1】特開2006-259360号公報

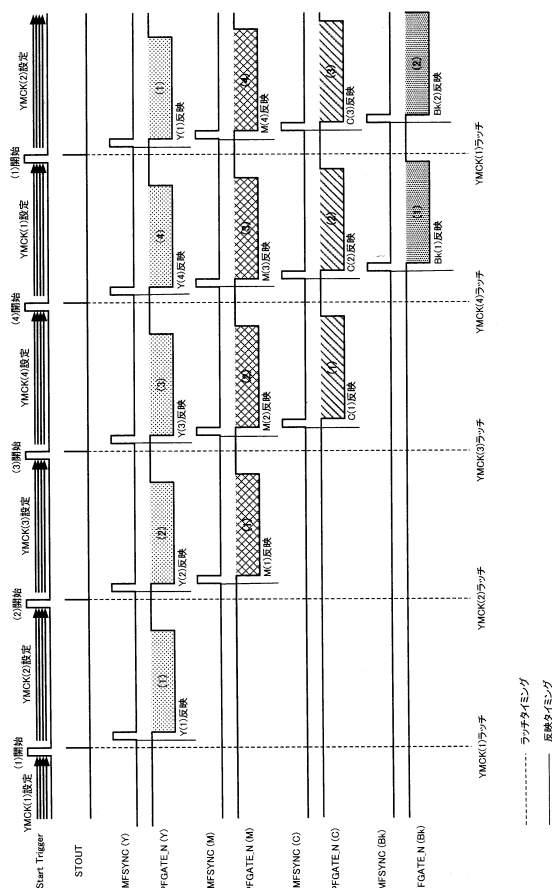
【図 1】



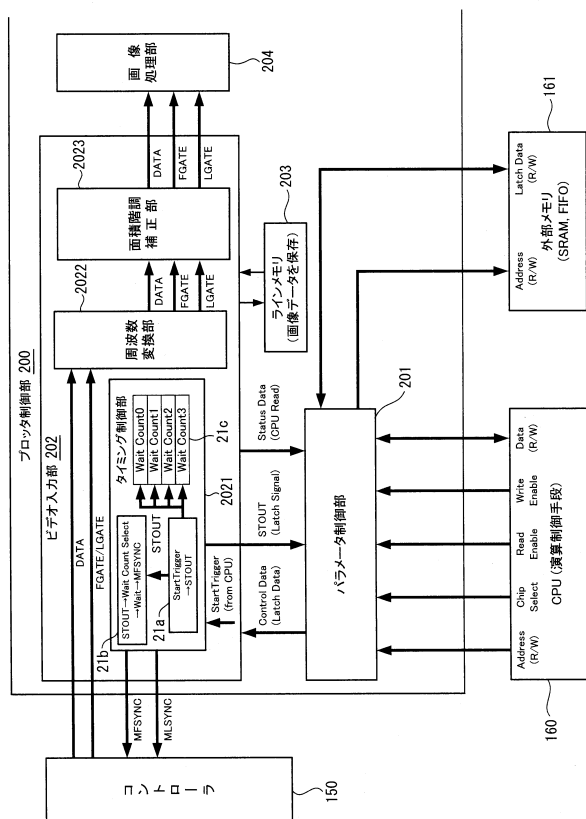
【図 2】



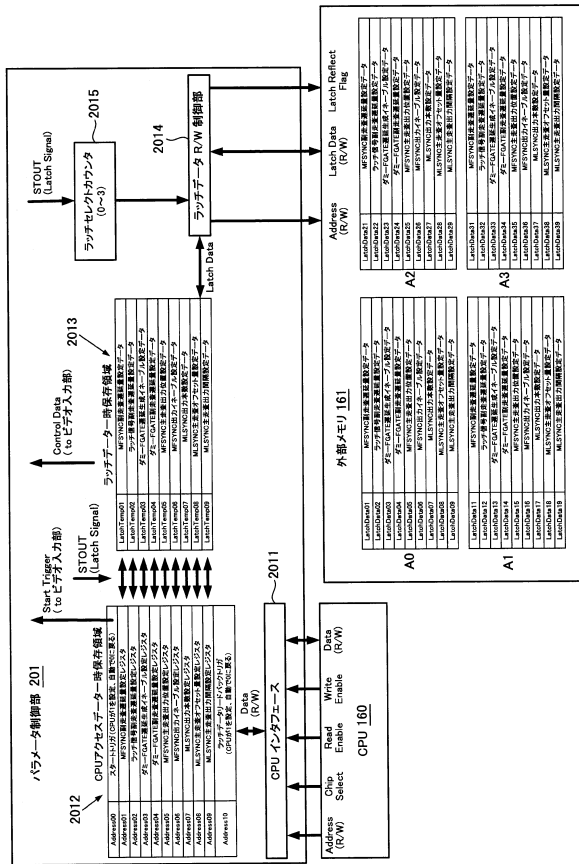
【図 3】



【图 4】



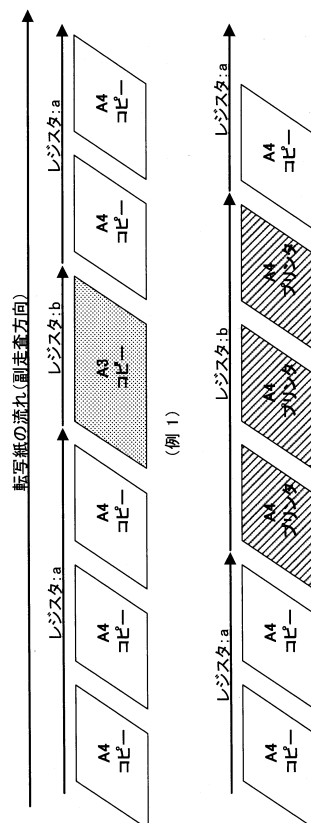
【図 5】



【図 6】

ラッチタイミング	反映タイミング	ON/OFF	対象レジスタ
Start Trigger 設定直後の STOUT アサートでラッチ	Start Trigger 設定直後の STOUT アサートで反映	常時 ON	MFSYNC 副走査遅延量設定レジスタ
Start Trigger 設定直後の STOUT アサートでラッチ	該当ページの MFSYNC アサートで反映	ON/OFF 可能	ラッチ信号副走査遅延量設定レジスタ ダミーFGATE 遅延生成イネーブル設定レジスタ ダミーFGATE 副走査遅延量設定レジスタ MFSYNC 主走査出力位置設定レジスタ MFSYNC 出カインーブル設定レジスタ MLSYNC 出力本数設定レジスタ MLSYNC 主走査オフセット量設定レジスタ MLSYNC 主走査出力間隔設定レジスタ

【図 7】



(例 1)

(例 2)

フロントページの続き

(51)Int.Cl. F I
G 0 3 G 21/14 (2006.01) G 0 3 G 15/04
G 0 3 G 21/14

(56)参考文献 特開2013-063563 (JP, A)
特表2006-510083 (JP, A)
特開2002-240261 (JP, A)
特開2012-022101 (JP, A)
特開2006-259360 (JP, A)
国際公開第2004/053680 (WO, A2)
米国特許出願公開第2010/0103240 (US, A1)
米国特許第08976215 (US, B2)

(58)調査した分野(Int.Cl., DB名)
G 0 3 G 21/00
G 0 3 G 15/00
G 0 3 G 15/01
G 0 3 G 15/04
G 0 3 G 21/14
G 0 6 F 3/12