

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4342831号  
(P4342831)

(45) 発行日 平成21年10月14日(2009.10.14)

(24) 登録日 平成21年7月17日(2009.7.17)

(51) Int.Cl.

F I

G09F 9/30 (2006.01)  
 G02F 1/1333 (2006.01)  
 G02F 1/1368 (2006.01)  
 H01L 29/786 (2006.01)  
 H01L 51/50 (2006.01)

G09F 9/30 338  
 G02F 1/1333 505  
 G02F 1/1368  
 H01L 29/78 612C  
 H01L 29/78 619A

請求項の数 7 (全 25 頁) 最終頁に続く

(21) 出願番号 特願2003-132450 (P2003-132450)  
 (22) 出願日 平成15年5月12日(2003.5.12)  
 (62) 分割の表示 特願2003-117900 (P2003-117900)  
                   の分割  
           原出願日 平成15年4月23日(2003.4.23)  
 (65) 公開番号 特開2004-46103 (P2004-46103A)  
 (43) 公開日 平成16年2月12日(2004.2.12)  
           審査請求日 平成18年4月12日(2006.4.12)  
 (31) 優先権主張番号 特願2002-121369 (P2002-121369)  
 (32) 優先日 平成14年4月23日(2002.4.23)  
 (33) 優先権主張国 日本国(JP)  
 (31) 優先権主張番号 特願2002-127235 (P2002-127235)  
 (32) 優先日 平成14年4月26日(2002.4.26)  
 (33) 優先権主張国 日本国(JP)

(73) 特許権者 000153878  
                   株式会社半導体エネルギー研究所  
                   神奈川県厚木市長谷398番地  
 (72) 発明者 山崎 舜平  
                   神奈川県厚木市長谷398番地 株式会社  
                   半導体エネルギー研究所内  
 (72) 発明者 村上 智史  
                   神奈川県厚木市長谷398番地 株式会社  
                   半導体エネルギー研究所内  
 (72) 発明者 物江 滋春  
                   神奈川県厚木市長谷398番地 株式会社  
                   半導体エネルギー研究所内  
           審査官 横井 巨人

最終頁に続く

(54) 【発明の名称】 表示装置

(57) 【特許請求の範囲】

【請求項1】

複数の画素を含む画素部を有し、前記複数の画素はそれぞれ半導体素子及び前記半導体素子と電気的に接続された保持容量を有し、

前記半導体素子は、

半導体膜と、

前記半導体膜上に形成されたゲート絶縁膜と、

前記ゲート絶縁膜上に形成されたゲート電極と、を有し、

前記保持容量は、

前記ゲート絶縁膜上に形成された第1導電膜と、

前記第1導電膜上に形成された第1無機絶縁膜と、

前記第1無機絶縁膜上に形成された第2無機絶縁膜と、

前記第2無機絶縁膜上に形成された第2導電膜と、を有し、

前記ゲート絶縁膜、前記ゲート電極及び前記第1導電膜上に前記第1無機絶縁膜が形成され、

前記第1無機絶縁膜上に、第1開口部を有するSOG膜が形成され、

前記第1絶縁膜及び前記SOG膜上に、前記第1無機絶縁膜とともに前記SOG膜を封止する前記第2無機絶縁膜が形成され、

前記ゲート絶縁膜、前記第1無機絶縁膜及び前記第2無機絶縁膜に第2開口部が形成され、

10

20

前記第 2 開口部は、前記第 1 開口部の内側に形成されており、  
前記第 2 無機絶縁膜上に、前記第 2 開口部を介して前記半導体膜と電氣的に接続された  
配線が形成されている  
ことを特徴とする表示装置。

【請求項 2】

請求項 1 において、  
前記第 2 開口部は、前記半導体膜上に形成された前記第 1 開口部の内側には形成され、  
前記第 1 導電膜上に形成された前記第 1 開口部の内側には形成されないことを特徴とする  
表示装置。

【請求項 3】

複数の画素を含む画素部を有し、前記複数の画素はそれぞれ半導体素子及び前記半導体  
素子と電氣的に接続された保持容量を有し、

前記半導体素子は、

第 1 半導体膜と、

前記第 1 半導体膜上に形成されたゲート絶縁膜と、

前記ゲート絶縁膜上に形成されたゲート電極と、を有し、

前記保持容量は、

第 2 半導体膜と、

前記第 2 半導体膜上に形成された前記ゲート絶縁膜と、

前記ゲート絶縁膜上に形成された第 1 導電膜と、

前記第 1 導電膜上に形成された第 1 無機絶縁膜と、

前記第 1 無機絶縁膜上に形成された第 2 無機絶縁膜と、

前記第 2 無機絶縁膜上に形成された第 2 導電膜と、を有し、

前記ゲート絶縁膜、前記ゲート電極及び前記第 1 導電膜上に前記第 1 無機絶縁膜が形成  
され、

前記第 1 無機絶縁膜上に、第 1 開口部を有する S O G 膜が形成され、

前記第 1 絶縁膜及び前記 S O G 膜上に、前記第 1 無機絶縁膜とともに前記 S O G 膜を封  
止する前記第 2 無機絶縁膜が形成され、

前記ゲート絶縁膜、前記第 1 無機絶縁膜及び前記第 2 無機絶縁膜に第 2 開口部が形成さ  
れ、

前記第 2 開口部は、前記第 1 開口部の内側に形成されており、

前記第 2 無機絶縁膜上に、前記第 2 開口部を介して前記第 1 半導体膜と電氣的に接続さ  
れた配線が形成されている  
ことを特徴とする表示装置。

【請求項 4】

請求項 3 において、

前記保持容量は、

前記第 2 の半導体膜、前記ゲート絶縁膜及び前記第 1 導電膜で構成される第 1 の保持容  
量と、

前記第 1 導電膜、前記第 1 無機絶縁膜、前記第 2 無機絶縁膜及び前記第 2 導電膜で構成  
される第 2 の保持容量とを有することを特徴とする表示装置。

【請求項 5】

請求項 3 又は請求項 4 において、

前記第 2 開口部は、前記第 1 半導体膜上に形成された前記第 1 開口部の内側には形成さ  
れ、前記第 1 導電膜上に形成された前記第 1 開口部の内側には形成されないことを特徴と  
する表示装置。

【請求項 6】

請求項 1 乃至請求項 5 のいずれか一項において、

前記ゲート電極及び前記第 1 導電膜は、それぞれ前記ゲート絶縁膜と接しており、

前記配線及び前記第 2 導電膜は、それぞれ前記第 2 無機絶縁膜と接していることを特徴

とする表示装置。

【請求項 7】

請求項 1 乃至請求項 6 のいずれか一項において、

前記第 1 無機絶縁膜及び前記第 2 無機絶縁膜は、それぞれ窒化シリコン膜、窒化酸化シリコン膜、酸化窒化シリコン膜、窒化アルミニウム膜、窒化酸化アルミニウム膜もしくは酸化窒化アルミニウム膜であることを特徴とする表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、半導体素子（代表的にはトランジスタ）及びその作製方法に関するものであり、特に薄膜トランジスタをデバイスとして用いた表示装置の技術分野に属する。即ち、液晶表示装置もしくはエレクトロルミネセンス表示装置等に代表される表示装置に係る技術分野又は CMOS センサ等に代表されるセンサに係る技術分野その他の半導体集積回路を搭載するあらゆる半導体装置に係る技術分野に属する。

10

【0002】

【従来の技術】

近年、ガラス基板上に薄膜トランジスタ（TFT）を集積化してなる液晶表示装置やエレクトロルミネセンス（Electro Luminescence）表示装置の開発が進んでいる。これらの表示装置は、いずれもガラス基板上に薄膜形成技術を用いて薄膜トランジスタを作り込み、その薄膜トランジスタで構成された様々な回路上に液晶素子やエレクトロルミネセンス（以下、単に EL と略す。）素子を形成して表示装置として機能させることを特徴とした半導体装置の一つである。

20

【0003】

薄膜トランジスタで構成された回路は、少なからず凹凸を形成するため、その上に液晶素子や EL 素子を形成するにあたって、平坦化膜としてスパインコーティング法により形成する無機絶縁膜や有機樹脂膜等を用いることが行われている（例えば、非特許文献 1 参照。）。

【0004】

【特許文献 1】

特開平 10 - 56182 号公報

30

【特許文献 2】

特開平 10 - 68972 号公報

【0005】

スパインコーティング法により形成される無機絶縁膜は、SOG（スピンオンガラス）膜とも呼ばれる。表示装置の表示部に設けられた各画素は、その内側に画素電極を有し、この画素電極が、前掲の平坦化膜に設けられたコンタクトホールを介して薄膜トランジスタに接続された構成をなしている。

【0006】

しかしながら、SOG 膜は、透水性及び保水性を有することも知られており、層間絶縁膜としての用途が限られていた。即ち、LSI の分野では段差部の穴埋め材として用いることはあっても、層間絶縁膜として用いることはない。これは層間絶縁膜として用いた場合に水分等を通してしまうため、その下に形成されたトランジスタの電気特性（特にリーク電流等）に悪影響を与えることが懸念されるためである。

40

【0007】

また、例えば SOG 膜を他のプラズマ CVD 法により形成した絶縁膜等で挟んだ積層構造の層間絶縁膜としても、コンタクトホール（ビアとも呼ばれる。）の断面では SOG 膜が露出してしまい、そこが水分の供給源となって配線等を腐食する、いわゆるポイズンドビアの問題が起こる。

【0008】

【発明が解決しようとする課題】

50

本発明は、前掲の問題に鑑みてなされたものであり、半導体素子（代表的には薄膜トランジスタ）に起因する凹凸を平坦化する絶縁膜としてＳＯＧ膜を用いた表示装置の作製にあたって、ＳＯＧ膜の透水性及び保水性の問題を解決する技術を提供し、表示装置の動作性能の安定性の向上を達成させることを課題とする。また、併せて表示装置の画質の向上を達成することを課題とする。

【０００９】

【課題を解決するための手段】

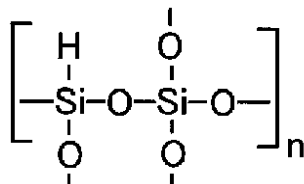
本発明は、以下の手段により前掲の課題を解決することを特徴とするものである。即ち、半導体素子、特にトランジスタに起因する凹凸を平坦化する絶縁膜（以下、単に平坦化膜という。）としてＳＯＧ膜を用いた表示装置であって、前記半導体素子を覆って設けられた第１無機絶縁膜上に平坦化膜としてＳＯＧ膜を形成し、該平坦化膜に第１の開口を形成した後、該第１の開口を覆う第２無機絶縁膜を形成し、改めてフォトリソ等を用いて第２無機絶縁膜に第２の開口を形成し、平坦化膜を挟んで存在する上部電極と下部電極とを電氣的に接続することを特徴とする。さらに、これら第１無機絶縁膜もしくは第２無機絶縁膜として、窒化絶縁膜を用いることを特徴とする。

【００１０】

なお、ＳＯＧ膜としては、有機系ＳＯＧ膜と無機系ＳＯＧ膜があるが、本発明では脱ガスの少ない無機系ＳＯＧ膜の方が好ましい。無機系ＳＯＧ膜としては、スピンコーティング法により形成するＳｉＯ<sub>x</sub>膜、ＰＳＧ（リンシリケートガラス）膜、ＢＳＧ（ボロンシリケートガラス）膜もしくはＢＰＳＧ（ボロンリンシリケートガラス）膜が好適である。また、具体的なＳＯＧ膜の代表的な例としては、東京応化工業株式会社のＯＣＤシリーズが挙げられる。例えば、誘電率が２．５から３．０の範囲にあるＳＯＧ膜を用いてもよい。また、ＳＯＧ膜は式１の構造を有するものであってもよい。勿論、その他の公知のＳＯＧ膜を用いても良い。また、薄膜形成材料を含有した溶液を形成した膜を用いてもよい。

【００１１】

【式１】



【００１２】

本発明について、図１を用いて説明する。なお、ここでは平坦化膜としてＳＯＧ膜、具体的にはスピンコーティング法により形成するＳｉＯ<sub>x</sub>膜（代表的には二酸化シリコン膜）を用いた例を示す。図１（Ａ）において、１０１は基板、１０２は下地膜、１０３はソース領域、１０４はドレイン領域、１０５はチャネル形成領域であり、これらは下地膜１０２上に設けられた半導体膜を用いて構成されている。また、１０６はゲート絶縁膜、１０７はゲート電極、１０８は第１パッシベーション膜である。ここまでは、公知の薄膜トランジスタの構造であり、各部分の材料については公知のあらゆる材料を用いることができる。

【００１３】

次に、本発明の薄膜トランジスタは、無機絶縁膜（特に好ましくは窒化絶縁膜）である第１パッシベーション膜１０８上に平坦化膜１０９としてＳＯＧ膜を用いる点に第１の特徴がある。平坦化膜１０９の膜厚は、１～４μｍ（好ましくは１．５～３μｍ）の範囲で選択すれば良く、これらはＳＯＧ膜の形成材料となる溶液の粘土やスピンコーティング時に回転数等により自由に設定することができる。そして、平坦化膜１０９には第１開口部（直径１で表される。）１１０が設けられ、平坦化膜１０９の上面及び前記第１開口部１１０の内壁面を覆うように無機絶縁膜（特に好ましくは窒化絶縁膜）である第２パッシベ

ーション膜 111 が設けられている点が第 2 の特徴と言える。

【0014】

さらに、第 2 パッシベーション膜 111 は、前記第 1 開口部 110 の底面において、第 2 開口部（直径 2 で表される。）112 を有しており、この第 2 開口部 112 と同じ径で前記第 1 パッシベーション膜 108 及びゲート絶縁膜 106 にも開口部が形成されている点が第 3 の特徴である。即ち、第 1 開口部 110 の内側にゲート絶縁膜 106、第 1 パッシベーション膜 108 及び第 2 パッシベーション膜 111 を含む積層体に設けられた第 2 開口部を有する点に特徴がある。また、ソース電極 113 は、第 1 開口部 110 及び第 2 開口部 112 を介してソース領域 103 に接続され、ドレイン電極 114 は同様にドレイン領域 104 に接続される。

10

【0015】

なお、第 1 パッシベーション膜 108 及び第 2 パッシベーション膜 111 としては、窒化シリコン膜、窒化酸化シリコン膜、酸化窒化シリコン膜、窒化アルミニウム膜、窒化酸化アルミニウム膜もしくは酸化窒化アルミニウム膜を用いることができる。また、これらの膜を少なくとも一部に含む積層膜とすることも可能である。また、酸化シリコン膜上に第 1 パッシベーション膜 108 を設けた積層構造としても良い。また、直径 1 は、 $2 \sim 10 \mu\text{m}$ （好ましくは  $3 \sim 5 \mu\text{m}$ ）とし、直径 2 は、 $1 \sim 5 \mu\text{m}$ （好ましくは  $2 \sim 3 \mu\text{m}$ ）とすれば良い。但し、フォトリソグラフィ工程の精度によっても開口部の直径のデザインルールは変わるため、これらの数値範囲に限定する必要はない。即ち、いずれにしても  $1 < 2$  の関係を満たせば良いのである。

20

【0016】

ここで点線で囲まれた領域 115 の部分についての拡大図を図 1（B）に示す。図 1（B）は、第 1 開口部 110 及び第 2 開口部 112 の一部を示している。このとき、図 1（B）において、116 で示される部分では、第 1 パッシベーション膜 108 と第 2 パッシベーション膜 111 が密着し、平坦化膜（SOG 膜）109 を封止した状態を構成している。このとき、密着した領域、即ち第 1 パッシベーション膜 108 と第 2 パッシベーション膜 111 が接する領域の長さは、 $0.3 \sim 3 \mu\text{m}$ （好ましくは  $1 \sim 2 \mu\text{m}$ ）もあれば良いが、基本的には、第 1 開口部 110 の半径が第 2 開口部 112 の半径よりも  $0.3 \sim 3 \mu\text{m}$  だけ大きければ良い。

【0017】

本発明で用いる SOG 膜は、薄膜形成材料を含有した溶液をスピンコーティング法により塗布形成した後、加熱（焼成処理ともいう。）して溶媒を揮発させることで薄膜形成材料を架橋させて（典型的にはシロキサン結合を形成させて）薄膜化する技術であるため、焼成温度が不十分であると膜中に有機物が残ってしまい、後に脱ガスの原因ともなる。特に、ガラス基板、さらにはプラスチックフィルム上に薄膜トランジスタを形成して表示装置を構成する場合には、焼成温度がガラス基板やプラスチックフィルムの耐熱性で決まるため、焼成温度を低くせざるを得ない場合が多い。

30

【0018】

しかしながら、本発明のように、密着性の良い無機絶縁膜同士（特に、バリア性の高い窒化シリコン膜もしくは窒化酸化シリコン膜が好適である。）で SOG 膜を完全に封止しておくことは、薄膜トランジスタの上に形成する液晶素子や EL 素子の劣化を防ぐという意味においても非常に重要である。また、前掲の SOG 膜の透水性や保水性も問題とならないため、薄膜トランジスタの動作性能の安定性を向上させる意味でも非常に重要と言える。

40

【0019】

次に、図 1 に示した構造を有する薄膜トランジスタの作製方法について、図 2 を用いて説明する。まず、図 2（A）について説明する。基板 101 上に、下地膜 102 を形成し、その上に島状にエッチング加工した半導体膜を形成する。そして、その上にゲート絶縁膜 106 を形成し、ゲート電極 107 を形成し、ゲート電極 107 をマスクに用いて自己整合的にソース領域 103 及びドレイン領域 104 を形成する。このとき、同時にチャンネル

50

形成領域 105 が画定する。ソース領域 103 及びドレイン領域 104 を形成したら、加熱処理によりソース領域 103 及びドレイン領域 104 を活性化し、さらに第 1 パッシベーション膜 108 を形成した後、加熱処理により水素化処理を行う。ここまでの作製方法は公知の技術を用いて行えば良く、薄膜トランジスタを構成する材料としては、公知のあらゆる材料を用いることができる。

#### 【0020】

次に、平坦化膜 109 として、SOG 膜を形成する。本実施の形態では、図 4 (A) もしくは図 4 (B) に示すプロセスチャートに沿って形成するが、ここで示した条件は一般的な条件であり、これに限定されるものではない。通常は、いきなり高温で焼成すると膜にクラックが入る恐れがあるため、図 4 (B) のように焼成工程の前にプリベークを設けると良い。回転数その他の条件は、必要な膜厚を勘案して設定すれば良い。なお、焼成工程においては、SOG 膜中への水分や酸素の吸着もしくは吸収を防ぐため、不活性雰囲気（窒素雰囲気もしくは希ガス雰囲気）で加熱することが望ましい。好ましくはプリベーク工程においても同様の配慮があると良い。

10

#### 【0021】

次に、図 2 (B) について説明する。平坦化膜 109 を形成したら、パターニングを行って平坦化膜 109 をエッチングし、第 1 開口部 110 を形成する。エッチング手段としては、プラズマダメージの問題がないウェットエッチング法が望ましいが、ドライエッチング法を用いても良い。このとき、第 1 開口部 110 の直径は 1 とする。

#### 【0022】

次に、図 2 (C) について説明する。第 1 開口部 110 を形成したら、平坦化膜 109 の上面及び第 1 開口部 110 の内壁面を覆うように第 2 パッシベーション膜 111 を形成する。第 2 パッシベーション膜 111 は、第 1 パッシベーション膜 108 と同一の材料としても良い。第 2 パッシベーション膜 111 の形成は、プラズマ CVD 法でもスパッタ法でも良い。そして、第 2 パッシベーション膜 111 を形成したら、フォトレジスト 201 を形成する。このフォトレジスト 201 は、第 2 パッシベーション膜 111 に対して第 2 開口部 112 を形成するためのマスクである。

20

#### 【0023】

次に、図 2 (D) について説明する。フォトレジスト 201 を形成したら、エッチング処理を行って第 2 パッシベーション膜 111、第 1 パッシベーション膜 108 及びゲート絶縁膜 106 を順次エッチングし、第 2 開口部 112 を形成する。このとき、エッチング処理は、ドライエッチング処理でもウェットエッチング処理でも良いが、第 2 開口部 112 の形状を良好なものとするためには、ドライエッチング処理が好ましい。本発明では、平坦化膜 109 が第 1 パッシベーション膜 108 及び第 2 パッシベーション膜 111 によって封止されているため、どのようなエッチング手段を用いても後の工程に悪影響を与えることはない。このように、平坦化膜に設けられた開口部の内壁面を窒化シリコン膜等の窒化絶縁膜で保護しながら、その開口部の底面にさらに径の小さな開口部を設ける点が本発明の特徴の一つと言える。

30

#### 【0024】

また、ドライエッチング処理により第 2 開口部 112 を形成する際、ゲート絶縁膜 106 及び第 1 パッシベーション膜 108 をエッチングすることになるが、このエッチングは無機絶縁膜の組み合わせによって生産性を高めることが可能である。即ち、第 1 パッシベーション膜 108 として窒化シリコン膜を用い、ゲート絶縁膜 106 として酸化窒化シリコン膜を用いれば、第 1 パッシベーション膜 108 のエッチングの際にはゲート絶縁膜 106 をエッチングストッパーとして機能させ、ゲート絶縁膜 106 のエッチングの際にはソース領域（シリコン膜）103 をエッチングストッパーとして機能させることができる。

40

#### 【0025】

例えば、ゲート絶縁膜 106 に酸化窒化シリコン膜、第 1 パッシベーション膜 108 に窒化シリコン膜を用いた場合を考える。第 1 パッシベーション膜 108 として機能する窒化シリコン膜は、四フッ化炭素 ( $\text{CF}_4$ ) ガス、ヘリウム ( $\text{He}$ ) ガス及び酸素 ( $\text{O}_2$ ) ガス

50

を用いてエッチングできるが、これらのガスはシリコン膜もエッチングしてしまう。しかしながら、下地のゲート絶縁膜 106 として機能する酸化窒化シリコン膜がエッチングストップパーとして働くため、ソース領域 103 として機能するシリコン膜を消失させてしまうことはない。また、ゲート絶縁膜（ここでは酸化窒化シリコン膜）106 は、三フッ化炭化水素（ $\text{CHF}_3$ ）ガスを用いることでエッチングでき、かつ、シリコン膜を殆どエッチングしないので、ソース領域 103 をエッチングストップパーとして機能させることが可能となる。

#### 【0026】

次に、図 2（E）について説明する。第 2 開口部 112 を形成したら、その上に金属膜を形成し、エッチングによりパターン化してソース電極 113 及びドレイン電極 114 を形成する。これら電極を形成するために、チタン膜、窒化チタン膜、タングステン膜（合金を含む。）、アルミニウム膜（合金を含む。）もしくはこれらの積層膜を用いれば良い。

10

#### 【0027】

以上のようにして、図 1（A）、（B）で説明した構造の薄膜トランジスタを得ることができる。こうして得た薄膜トランジスタは、層間絶縁膜として SOG 膜を有すると共に、当該 SOG 膜が平坦化膜としても機能する。また、この SOG 膜が窒化絶縁膜（代表的には、窒化シリコン膜もしくは窒化酸化シリコン膜）に封止されているため、脱ガスによる問題も生じない。

#### 【0028】

以上のように、薄膜トランジスタを用いた表示装置を作製するにあたって、平坦化膜としてスピンコーティング法により形成する無機絶縁膜（SOG 膜）を用い、かつ、図 1 に示すコンタクト構造とすることにより、SOG 膜の透水性及び保水性の問題を解決し、表示装置の動作性能の安定性の向上を達成させることができる。

20

#### 【0029】

##### 【発明の実施の形態】

##### 〔実施の形態 1〕

本実施の形態では、図 1 において、第 1 開口部 110 の形成位置を異なるものとした例について図 3 を用いて説明する。なお、図 3（A）、（B）は、共に第 2 開口部まで形成した時点における断面構造を表している。また、必要に応じて図 1 で用いた符号を参考にする。

30

#### 【0030】

図 3（A）において、301 は直径 1 の第 1 開口部であり、302 は直径 2 の第 2 開口部である。図 3（A）の特徴は、第 1 開口部 301 が、ソース領域 103 の端部からはみ出して設けられている点にある。SOG 膜 109 は、第 1 パッシベーション膜 108 がエッチングストップパーとなってエッチングの進行が止まるため、本実施の形態の如き位置に形成することが可能である。また、図 3（B）において、303 は直径 3 の第 1 開口部であり、304 は直径 2 の第 2 開口部である。図 3（B）の特徴も、第 1 開口部 303 が、ソース領域 103 の側端部からはみ出して設けられている点にある。この場合もまた SOG 膜 109 は、第 1 パッシベーション膜 108 がエッチングストップパーとなってエッチングの進行が止まる。

40

#### 【0031】

以上のように、平坦化膜として用いる SOG 膜の下にエッチングストップパーとなり得る無機絶縁膜が存在するため、第 1 開口部の直径を大きくとっても何ら問題はなく、コンタクトホールを形成する際的设计マージンを広くとることができるという意味で非常に有用である。

#### 【0032】

##### 〔実施の形態 2〕

本実施の形態では、本発明を EL 表示装置等の発光装置に適用した例について説明する。図 5 において、図 5（A）は、発光装置の画素における上面図（ただし、画素電極を形成したところまで。）であり、図 5（B）はその回路図であり、図 5（C）、（D）はそ

50

れぞれ A - A' もしくは B - B' における断面図に相当する図面である。

【0033】

図5(A)、(B)に示すように、発光装置の表示部は、ゲート配線551、データ配線552及び電源配線(定電圧もしくは定電流を供給する配線)553で囲まれた複数の画素をマトリクス配置で有し、各画素にはスイッチング素子として機能するTFT(以下、スイッチング用TFTという。)554、EL素子を発光させるための電流もしくは電圧を供給する手段として機能するTFT(以下、駆動用TFTという。)555、容量部556及びEL素子557が設けられている。EL素子557は、ここでは図示されていないが、画素電極558の上方に発光層を設けることにより形成することができる。

【0034】

なお、本実施の形態において、スイッチング用TFT554として、マルチゲート構造のnチャネル型TFTを用い、駆動用TFT555として、pチャネル型TFTを用いているが、発光装置の画素構成はこれに限定する必要はなく、公知のどのような構成に対しても本発明を適用できる。

【0035】

図5(C)の断面図には、nチャネル型TFT554及び容量部556が現れる。501は基板であり、ガラス基板、セラミック基板、石英基板、シリコン基板もしくはプラスチック基板(プラスチックフィルムを含む。)を用いることができる。また、502は窒化酸化シリコン膜、503は酸化窒化シリコン膜であり、積層して下地膜として機能させる。勿論、これらの材料に限定する必要はない。さらに、酸化窒化シリコン膜503の上には、nチャネル型TFT554の活性層が設けられ、該活性層は、ソース領域504、ドレイン領域505、LDD領域506a~506d及びチャネル形成領域507a、507bを有し、ソース領域504とドレイン領域505の間に、二つのチャネル形成領域及び四つのLDD領域を有している。

【0036】

また、nチャネル型TFT554の活性層は、ゲート絶縁膜508に覆われ、その上にゲート電極509a、509b及びゲート電極510a、510bが設けられている。ゲート絶縁膜508は、本実施の形態では酸化窒化シリコン膜を用いるが、比誘電率の高い窒化アルミニウム膜等の前掲の窒化絶縁膜を用いると、素子の占有面積を小さくできるため、集積度の向上に有効である。

【0037】

また、ゲート電極509a及び510aとしては、窒化タンタル膜を用い、ゲート電極509b及び510bとしては、タングステン膜を用いる。これらの金属膜は相互に選択比が高いため、エッチング条件を選択することにより図5(B)に示すような構造とすることが可能である。このエッチング条件については、本出願人による特開2001-313397号公報を参照すれば良い。

【0038】

また、ゲート電極を覆う第1パッシベーション膜511として窒化シリコン膜もしくは窒化酸化シリコン膜が設けられ、その上にSOG膜512が設けられる。さらに、SOG膜511には第1開口部(図1参照)を覆うように第2パッシベーション膜513が設けられ、第1開口部の底面において第2開口部(図1参照)が設けられる。本実施の形態では、第2パッシベーション膜513として窒化シリコン膜もしくは窒化酸化シリコン膜を用いる。勿論、窒化アルミニウム膜や窒化酸化アルミニウム膜等の他の窒化絶縁膜を用いることも可能である。

【0039】

また、データ配線552は、第1開口部を介してソース領域504に接続され、接続配線515は、第2開口部を介してドレイン領域505に接続される。接続配線515は、駆動用TFT554のゲートに接続される配線である。これらデータ配線552及び接続配線515は、アルミニウムや銅といった低抵抗な金属を主成分とする配線を他の金属膜で挟んだ構造やこれらの金属の合金膜を用いれば良い。

10

20

30

40

50



## 【 0 0 4 0 】

また、516は駆動用TFT555のソース領域であり、電源配線553が接続される。この接続に係るコンタクト部は、本発明の実施により第1開口部及び第2開口部が形成されている。さらに電源配線553は、駆動用TFT555のゲート配線517に第1パッシベーション膜511及び第2パッシベーション膜513を介して対向すると共に保持容量556aを形成している。さらに、ゲート配線517は、半導体膜518にゲート絶縁膜508を介して対向すると共に保持容量556bを形成している。この半導体膜518は、電源配線553が半導体膜519に接続されているため、そこから電荷を供給されて電極として機能する。このように、容量部556は、保持容量556a及び556bを並列に接続した構成となるため、非常に小さな面積で大容量を得られる。さらに、特に保持容量556aは、誘電体として比誘電率の高い窒化シリコン膜を用いているため、大きな容量を確保できる。また、保持容量556aの誘電体は、第1パッシベーション膜511及び第2パッシベーション膜513の積層構造からなるため、ピンホールの発生確率が極めて低く、信頼性の高い容量を形成することができる。

10

## 【 0 0 4 1 】

本発明を実施する場合、従来に比べて第2開口部を形成するためにフォトリソグラフィ工程で使用するマスク数が増加するが、そのマスク数の増加を逆に利用することにより、本実施の形態に示すように、新たに保持容量を形成することが可能となる。この点も本発明の大きな特徴の一つである。この本発明の特徴は、マスク増加のデメリットを補って余りあるものであり、結果的に産業の発達に大きく寄与するものである。例えば、高精細な画像表示を得るためには、表示部において各画素の面積に対する保持容量の相対的な占有面積を減らし開口率を向上させることが必要であるが、そのためには保持容量の増加は極めて有用である。

20

## 【 0 0 4 2 】

また、図5(D)において、520は駆動用TFT555のドレイン領域であり、ドレイン配線521に接続される。そして、ドレイン配線521は、画素電極558に接続されて画素を構成する。本実施の形態では、画素電極558として可視光に対して透明な酸化物導電膜(代表的には、ITO膜)を用いるが、これに限定されない。

## 【 0 0 4 3 】

以上の画素構成を有する発光装置において、実際にEL素子まで形成した例を図6に示す。図6(A)は、図5(D)に示した断面に相当する図面であり、画素電極558上に、EL素子557を形成した状態を示している。なお、図6(A)の構造とした場合、画素電極558はEL素子557の陽極に相当する。また、本明細書において、EL素子とは、陰極及び陽極の間にEL層を設け、該EL層に電圧を印加するもしくは電流を注入することにより発光させる素子を指す。

30

## 【 0 0 4 4 】

この画素電極558の端部は、感光性有機樹脂膜561で覆われ、該感光性有機樹脂膜561は各画素を縁取るように格子状に設けられるか、又は行単位もしくは列単位でストライプ状に設けられる。いずれにしても、コンタクトホール上に形成することにより凹部を効率良く埋めることができ、全体の平坦化を兼ねることもできる。感光性有機樹脂膜561は、ポジ型であってもネガ型であっても良い。また、公知のレジスト材料(クロモフォアを含む高分子材料)を用いることも可能である。

40

## 【 0 0 4 5 】

また、感光性有機樹脂膜561の表面は、第3パッシベーション膜562としての窒化絶縁膜で覆われており、これにより感光性有機樹脂膜561からの脱ガスを抑制することができる。また、画素電極558上において、第3パッシベーション膜562はエッチングされて開口部が設けられており、該開口部において、EL層563と画素電極561が接する。EL層563は、発光層、電荷注入層もしくは電荷輸送層といった薄膜を積層して構成することが一般的であるが、発光が確認されているあらゆる構造及び材料を用いることができる。例えば、電子輸送層もしくはホールブロッキング層としてシリコンを含む有

50

機系材料である  $SA1q$  ( $Alq_3$  の 3 つの配位子の 1 つをトリフェニルシラノール構造で置換したもの) を用いることも可能である。

【0046】

勿論、有機薄膜のみで構成する必要はなく、有機薄膜と無機薄膜を積層した構造としても良いし、高分子薄膜であっても低分子薄膜であっても良い。また、成膜方法は、高分子薄膜を用いるか低分子薄膜を用いるかによって異なるが、公知の方法で成膜すれば良い。

【0047】

また、EL 層 563 の上には、陰極 564 が設けられ、さらにその上には最終的に第 4 パッシベーション膜 565 としての窒化絶縁膜が設けられている。陰極 564 は、周期表の 1 族もしくは 2 族に属する元素を含む金属薄膜を用いれば良いが、アルミニウムに 0.2 ~ 1.5 wt% (好ましくは 0.5 ~ 1.0 wt%) のリチウムを添加した金属膜が電荷注入性その他の点で好適である。なお、リチウムは拡散することによって TFT の動作に害を及ぼすことが懸念されるが、本実施の形態は、第 1 パッシベーション膜 511、第 2 パッシベーション膜 513 及び第 3 パッシベーション膜 562 で完全に保護されているため、リチウムの拡散は気にする必要がない。

【0048】

ここで高周波放電によるスパッタ法で形成した窒化シリコン膜のリチウムに対するブロッキング効果を示すデータを図 7 に示す。図 7 (A) は、高周波放電によるスパッタ法で形成した窒化シリコン膜 ( $RF-SP\ SiN$  と表記) を誘電体とした MOS 構造の C-V 特性である。なお、「Li-dip」とは、窒化シリコン膜上にリチウムを含む溶液をスピコートしたという意味であり、試験のため、意図的にリチウムで汚染させたことを意味する。また、図 7 (B) は、比較のためプラズマ CVD 法で形成した窒化シリコン膜 ( $CVD\ SiN$  と表記) を誘電体とした MOS 構造の C-V 特性である。なお、図 7 (B) のデータは、金属電極としてアルミニウムにリチウムを添加した合金膜を用いている。これらに通常の BT 試験を施した (具体的には、1.7 MV の電圧印加に加えて  $\pm 150$  で 1 時間の加熱処理を行った。) 結果、図 7 (A) に示すように、高周波放電によるスパッタ法で形成した窒化シリコン膜は殆ど C-V 特性に変化が見られなかったのに比べ、プラズマ CVD 法で形成した窒化シリコン膜は C-V 特性に大きな変化が見られ、リチウムによる汚染が確認された。これらのデータは、高周波放電によるスパッタ法で形成した窒化シリコン膜がリチウム拡散に対して非常に有効なブロッキング効果を有していることを示唆している。

【0049】

さらに、第 2 パッシベーション膜 513 もしくは第 3 パッシベーション膜 562 として窒化絶縁膜を用いることによって放熱効果を期待することができる。例えば、酸化シリコン膜の熱伝導率を 1 とすれば、窒化シリコン膜では約 5、窒化アルミニウム膜では約 35 ~ 130 というように非常に高い熱伝導率を有するため、EL 素子が発熱した場合においても効果的に放熱が行われ、自己発熱による EL 層 563 の劣化を抑制することが可能である。

【0050】

なお、第 3 パッシベーション膜 562 及び第 4 パッシベーション膜 565 としては、第 1 パッシベーション膜 511 や第 2 パッシベーション膜 513 で用いた窒化絶縁膜と同じ材料を用いることが可能である。

【0051】

図 6 (A) に示した構造とした場合、EL 素子から発した光は、画素電極 558 を透過して基板 501 側から出射される。このとき、SOG 膜 512 は透光性であるため、EL 素子からの発光を問題なく透過することができる。

【0052】

次に、図 6 (B) は、画素電極 558 の代わりに反射性を有する金属膜 571 とした例であり、反射性を有する金属膜 571 としては、陽極として機能させるために白金 (Pt) や金 (Au) といった仕事関数の高い金属膜を用いる。また、これらの金属は、高価であ

10

20

30

40

50

るため、アルミニウム膜やタンゲステン膜といった適当な金属膜上に積層し、少なくとも最表面に白金もしくは金が露出するような画素電極としても良い。572はEL層であり、図6(A)の場合と同様に、発光が確認されているあらゆる構造及び材料を用いることができる。また、573は膜厚の薄い(好ましくは10~50nm)金属膜であり、陰極として機能させるために周期表の1族もしくは2族に属する元素を含む金属膜を用いる。さらに、金属膜573に積層して酸化物導電膜(代表的にはITO膜)574を設け、その上に第4パッシベーション膜575を設ける。

#### 【0053】

図6(B)に示した構造とした場合、EL素子から発した光は、画素電極571で反射され、金属膜573及び酸化物導電膜574等を透過して基板出射される。このとき、画素電極571の下方は光が透過することもないため、メモリ素子や抵抗素子等を設けても良いし、感光性有機樹脂膜561が着色されていても構わない。そのため、設計の自由度が高く、また製造工程を簡略化することもできるため、全体として製造コストの低減に寄与する構造と言える。

#### 【0054】

##### 〔実施の形態3〕

本実施の形態では、実施の形態2に示した発光装置において、ドレイン配線521と画素電極558との接続構造を変形した例を示す。なお、基本的な構造は図5(C)と変わらないので、本実施の形態では必要箇所のみ符号を付して説明する。

#### 【0055】

図8(A)は、酸化物導電膜を用いて画素電極801を形成した後、ドレイン配線802を形成しており、画素電極801の端部を覆うようにドレイン配線802が接触した構造となっている。この構造を形成する場合、第2開口部803を形成してから画素電極801を形成しても良いし、画素電極801を形成してから第2開口部803を形成しても良い。いずれにしても、常にSOG膜512は第1パッシベーション膜511及び第2パッシベーション膜513によって封止されているため、EL素子の特性や薄膜トランジスタの電気特性に悪影響を与えることがない。

#### 【0056】

次に、図8(B)は、第1パッシベーション膜511の上に無機絶縁膜でなる層間絶縁膜804を設け、その上にドレイン配線805を設けている。それと同時に、接続配線806を形成する。接続配線806は、下層の容量配線517に接続されている。これらドレイン配線805及び接続配線806は、第1開口部808を有したSOG膜807に覆われ、かつ、該第1開口部808は、窒化絶縁膜でなる第2パッシベーション膜809に覆われている。第2パッシベーション膜809は、第1開口部808の底面において第2開口部810を有し、第1開口部808及び第2開口部810を介して酸化物導電膜でなる画素電極811とドレイン配線805が接続される。

#### 【0057】

このとき、接続配線806上には、接続配線806、第2パッシベーション膜809及び画素電極811で構成される保持容量812が形成される。図8(B)の構造とした場合、誘電体として比誘電率が高い第2パッシベーション膜809のみを用いることになるため、容量値の大きい保持容量を形成することが可能である。勿論、画素電極811と容量配線517を一对の電極として保持容量を形成することも可能であるが、その場合は、誘電体として第2パッシベーション膜809、層間絶縁膜804及び第1パッシベーション膜511を用いることになるので容量値は図8(B)の構造よりも劣ってしまうことになる。

#### 【0058】

次に、図8(C)は、図8(B)において、ドレイン配線805及び接続配線806を形成した後に別のパッシベーション膜として窒化絶縁膜813を設けた例である。こうした場合、保持容量814は、接続配線806、窒化絶縁膜813、第2パッシベーション膜809及び画素電極811で構成されることになる。この場合、図8(B)に比べて膜厚

10

20

30

40

50

が厚くなった分、若干容量値は劣るが、誘電体を積層にすることでピンホールの問題等を低減することができ、保持容量としての信頼性を高まる。

【0059】

以上のように、本発明は、実施の形態2に示される構造に限定されるものではなく、平坦化膜としてSOG膜を用いるトランジスタ構造のすべてに適用可能である。なお、本実施の形態に示す構造において、第2パッシベーション809や窒化絶縁膜813には、前掲の実施の形態1や実施の形態2で説明した窒化絶縁膜を用いることができる。

【0060】

〔実施の形態4〕

本実施の形態では、実施の形態1～3において、薄膜トランジスタとしてボトムゲート型の薄膜トランジスタ（具体的には、逆スタガ型TFET）を用いた例を示す。即ち、実施の形態2もしくは3において、スイッチング用TFET及び駆動用TFETとして、逆スタガ型TFETを用いても本発明を実施することができる。

【0061】

本実施の形態について、図9を用いて説明する。図9(A)において、901は基板、902はゲート電極、903はゲート絶縁膜、904はソース領域、905はドレイン領域、906a、906bはLDD領域、907はチャネル形成領域であり、これらはゲート電極902を覆って設けられたゲート絶縁膜903上に設けられた半導体膜を用いて構成されている。また、908、909は無機絶縁膜であり、本実施の形態では、908は酸化シリコン膜であり、909は窒化シリコン膜である。909は第1パッシベーション膜として機能し、908は下層になる半導体層と窒化シリコンからなる第1パッシベーション膜909との間のバッファ層として機能する。ここまでは、公知の薄膜トランジスタの構造であり、各部分の材料については公知のあらゆる材料を用いることができる。

【0062】

次に、第1パッシベーション膜909上には、平坦化膜910としてSOG膜が設けられ、SOG膜910には第1開口部（直径1で表される。）911が設けられている。さらに、SOG膜910の上面及び前記第1開口部911の内壁面を覆うように無機絶縁膜からなる第2パッシベーション膜912が設けられ、該第2パッシベーション膜912には前記第1開口部911の底面において、第2開口部（直径2で表される。）913が設けられている。また、914はソース電極、915はドレイン電極である。

【0063】

本実施の形態においても、実施の形態1と同様に、第1パッシベーション膜909及び第2パッシベーション膜912としては、窒化シリコン膜、窒化酸化シリコン膜、酸化窒化シリコン膜、窒化アルミニウム膜、窒化酸化アルミニウム膜もしくは酸化窒化アルミニウム膜を用いることができる。また、これらの膜を少なくとも一部に含む積層膜とすることも可能である。また、直径1は、2～10 $\mu\text{m}$ （好ましくは3～5 $\mu\text{m}$ ）とし、直径2は、1～5 $\mu\text{m}$ （好ましくは2～3 $\mu\text{m}$ ）とすれば良く、1<2の関係を満たせば良い。

【0064】

以上のように、本発明を実施するにあたって薄膜トランジスタの構造をトップゲート型のみもしくはボトムゲート型のみに限定する必要はなく、あらゆる構造の薄膜トランジスタに適用することができる。さらに、薄膜トランジスタに限らず、シリコンウェルを用いて形成されたMOS構造のトランジスタに適用しても良い。

【0065】

〔実施の形態5〕

本実施の形態では、本発明を液晶表示装置に適用した例について説明する。図10において、図10(A)は、液晶表示装置の一画素における上面図（ただし、画素電極を形成したところまで。）であり、図10(B)はその回路図であり、図10(C)、(D)はそれぞれA-A'もしくはB-B'における断面図に相当する図面である。

【0066】

図10(A)、(B)に示すように、液晶表示装置の表示部は、ゲート配線751、データ配線752で囲まれた複数の画素をマトリクス配置で有し、各画素にはスイッチング素子として機能するTFT(以下、スイッチング用TFTという。)753、容量部754及び液晶素子755が設けられている。図10(B)に示す回路図では、容量部754及び液晶素子755の双方が定電位線756に接続されているが、同一電位に保持する必要はなく、一方がコモン電位で他方がグラウンド電位(接地電位)であっても良い。また、ここでは図示されていないが、画素電極757の上方に液晶層を設けることにより形成することができる。なお、本実施の形態において、スイッチング用TFT753として、マルチゲート構造のnチャネル型TFTを用いているが、pチャネル型TFTを用いても良い。また、スイッチング用TFTのレイアウトは、実施者が適宜設定すれば良い。

10

#### 【0067】

図10(C)の断面図には、スイッチング用TFT753及び容量部754が示されている。701は基板であり、ガラス基板、セラミック基板、石英基板、シリコン基板もしくはプラスチック基板(プラスチックフィルムを含む。)を用いることができる。また、702は窒化酸化シリコン膜、703は酸化窒化シリコン膜であり、積層して下地膜として機能させる。勿論、これらの材料に限定する必要はない。さらに、酸化窒化シリコン膜703の上には、スイッチング用TFT753の活性層が設けられ、該活性層は、ソース領域704、ドレイン領域705、LDD領域706a~706d及びチャネル形成領域707a、707bを有し、ソース領域704とドレイン領域705の間に、二つのチャネル形成領域及び四つのLDD領域を有している。

20

#### 【0068】

また、スイッチング用TFT753の活性層は、ゲート絶縁膜708に覆われ、その上にゲート電極709a、709b及びゲート電極710a、710bが設けられている。ゲート絶縁膜708は、本実施の形態では酸化窒化シリコン膜を用いる。また、ゲート電極709a及び710aとしては、窒化タンタル膜を用い、ゲート電極709b及び710bとしては、タングステン膜を用いる。これらの金属膜は相互に選択比が高いため、エッチング条件を選択することにより図10(B)に示すような構造とすることが可能である。このエッチング条件については、本出願人による特開2001-313397号公報を参照すれば良い。

#### 【0069】

また、ゲート電極を覆う第1パッシベーション膜711として窒化シリコン膜もしくは窒化酸化シリコン膜が設けられ、その上にSOG膜712が設けられる。さらに、SOG膜711には第1開口部(図1参照)を覆うように第2パッシベーション膜713が設けられ、第1開口部の底面において第2開口部(図1参照)が設けられる。本実施の形態では、第2パッシベーション膜713として窒化シリコン膜もしくは窒化酸化シリコン膜を用いる。勿論、窒化アルミニウム膜や窒化酸化アルミニウム膜等の他の窒化絶縁膜を用いることも可能である。

30

#### 【0070】

また、データ配線752は、第1開口部を介してソース領域704に接続され、ドレイン配線715は、第2開口部を介してドレイン領域705に接続される。ドレイン配線715は、容量部において保持容量を構成する電極として用いられると共に、画素電極757と電氣的に接続される。なお、本実施の形態では、画素電極757として可視光に対して透明な酸化物導電膜(代表的には、ITO膜)を用いるが、これに限定されない。また、これらデータ配線752及びドレイン配線715は、アルミニウムや銅といった低抵抗な金属を主成分とする配線を他の金属膜で挟んだ構造やこれらの金属の合金膜を用いれば良い。

40

#### 【0071】

ドレイン配線715は、ゲート電極と同時に形成された(即ち、ゲート電極と同一面に形成された)容量配線716に第1パッシベーション膜711及び第2パッシベーション膜713を介して対向すると共に保持容量754aを形成している。さらに、容量配線71

50

6は、半導体膜717にゲート絶縁膜708を介して対向すると共に保持容量754bを形成している。この半導体膜717は、ドレイン領域705と電氣的に接続されているため、容量配線716に定電圧を印加することにより電極として機能する。このように、容量部754は、保持容量754a及び754bを並列に接続した構成となるため、非常に小さな面積で大容量を得られる。さらに、特に保持容量754aは、誘電体として、比誘電率の高い窒化シリコン膜を用いているため、大きな容量を確保できる。

#### 【0072】

以上の画素構成を有する液晶表示装置において、実際に液晶素子まで形成した例を図11に示す。図11(A)は、図10(C)に示した断面に相当する図面であり、画素電極757上に、液晶素子755を形成した状態を示している。ドレイン配線715上には有機樹脂からなるスペーサ721が設けられ、その上から配向膜722が設けられている。スペーサ721及び配向膜722の形成順序は逆でも良い。さらに、別の基板(対向基板)723上に金属膜でなる遮光膜724、酸化物導電膜からなる対向電極725及び配向膜726を設けて、シール材(図示せず)を用いて配向膜722と配向膜726が向かい合うように貼り合わせる。さらに、シール材に設けられた液晶注入口から液晶727を注入し、液晶注入口を封止して液晶表示装置が完成する。なお、スペーサ721の形成以降の工程は、一般的な液晶のセル組み工程を適用すれば良いので、特に詳細な説明は行わない。

10

#### 【0073】

図11(A)に示した構造とした場合、光は、対向基板723側から入射し、液晶727で変調されて、基板701側から出射する。このとき、透過光は、平坦化膜に用いたSOG膜712を透過することになるが、SOG膜712は可視光に対して透明であるため、問題なく光を透過することができる。

20

#### 【0074】

次に、図11(B)は、画素電極757の代わりに反射性を有する金属膜からなるドレイン配線731をそのまま利用した例であり、反射性を有する金属膜としては、アルミニウム膜(アルミニウム合金膜を含む。)もしくは少なくとも表面に銀薄膜を有した導電膜を用いることができる。その他の図11(A)と同一の符号を付してある部分は、説明を省略する。図11(B)に示した構造とした場合、光は、対向基板723側から入射し、液晶727で変調されて、再び対向基板723側から出射する。このとき、ドレイン配線731の下方は光が透過することもないため、メモリ素子や抵抗素子等を設けても良い。そのため、設計の自由度が高く、また製造工程を簡略化することもできるため、全体として製造コストの低減に寄与する構造と言える。

30

#### 【0075】

##### 〔実施の形態6〕

本実施の形態では、図5に示した発光装置の全体の構成について、図12を用いて説明する。図12は、薄膜トランジスタが形成された素子基板をシーリング材によって封止することによって形成された発光装置の上面図であり、図12(B)は、図12(A)のB-B'における断面図、図12(C)は、図12(A)のA-A'における断面図である。

#### 【0076】

基板401上には、画素部(表示部)402、該画素部402を囲むように設けられたデータ線駆動回路403、ゲート線駆動回路404a、404b及び保護回路405が配置され、これらを囲むようにしてシール材406が設けられている。画素部402の構造については、図6及びその説明を参照すれば良い。シーリング材406としては、ガラス材、金属材料(代表的にはステンレス材)、セラミックス材、プラスチック材(プラスチックフィルムも含む)を用いることができるが、図6に示したように絶縁膜のみで封止することも可能である。また、EL素子からの光の放射方向によっては、透光性材料を用いる必要がある。

40

#### 【0077】

このシール材406は、データ線駆動回路403、ゲート線駆動回路404a、404b

50

及び保護回路405の一部に重畳させて設けても良い。そして、該シール材406を用いてシーリング材407が設けられ、基板401、シール材406及びシーリング材407によって密閉空間408が形成される。シーリング材407には予め凹部の中に吸湿剤(酸化バリウムもしくは酸化カルシウム等)409が設けられ、上記密閉空間408の内部において、水分や酸素等を吸着して清浄な雰囲気内に保ち、EL層の劣化を抑制する役割を果たす。この凹部は目の細かいメッシュ状のカバー材410で覆われており、該カバー材410は、空気や水分は通し、吸湿剤409は通さない。なお、密閉空間408は、窒素もしくはアルゴン等の希ガスで充填しておけばよく、不活性であれば樹脂もしくは液体で充填することも可能である。

【0078】

10

また、基板401上には、データ線駆動回路403及びゲート線駆動回路404a、404bに信号を伝達するための入力端子部411が設けられ、該入力端子部411へはFPC(フレキシブルプリントサーキット)412を介してビデオ信号等のデータ信号が伝達される。入力端子部411の断面は、図12(B)の通りであり、ゲート配線もしくはデータ配線と同時に形成された配線413の上に酸化物導電膜414を積層した構造の入力配線とFPC412側に設けられた配線415とを、導電体416を分散させた樹脂417を用いて電氣的に接続してある。なお、導電体416としては、球状の高分子化合物に金もしくは銀といったメッキ処理を施したものをを用いれば良い。

【0079】

20

また、図12(C)において、点線で囲まれた領域418の拡大図を図12(D)に示す。保護回路405は、薄膜トランジスタ419やコンデンサ420を組み合わせる構成であれば良く、公知の如何なる構成を用いても良い。本発明は、コンタクトホール改善と同時に、フォトリソ工程を増加させることなく容量形成が可能である点を特徴としており、本実施の形態では、その特徴を活かしてコンデンサ420を形成しているのである。なお、薄膜トランジスタ419及びコンデンサ420の構造については、図6及びその説明を参照すれば十分に理解できるので、ここでの説明は省略する。

【0080】

本実施の形態において、保護回路405は入力端子部411とデータ線駆動回路403との間に設けられ、両者の間に突発的なパルス信号等の静電気が入った際に、該パルス信号を外部へ逃がす役割を果たす。その際、まず瞬間的に入る高電圧の信号をコンデンサ420によって鈍らせ、その他の高電圧を薄膜トランジスタや薄膜ダイオードを用いて構成した回路によって外部へと逃がすことができる。勿論、保護回路は、他の場所、例えば画素部402とデータ線駆動回路403との間や画素部402とゲート線駆動回路404a、404bの間などに設けても構わない。

30

【0081】

以上のように、本実施の形態では、本発明を実施するにあたって、入力端子部に設けられた静電気対策等の保護回路に用いられるコンデンサを同時形成する例を示しており、他の実施の形態1~5のいずれの構成とも組み合わせる実施することが可能である。

【0082】

〔実施の形態7〕

40

本発明の表示装置を表示部に用いた電子機器として、ビデオカメラ、デジタルカメラ、ゴーグル型ディスプレイ(ヘッドマウントディスプレイ)、ナビゲーションシステム、音響再生装置(カーオーディオ、オーディオコンボ等)、ノート型パーソナルコンピュータ、ゲーム機器、携帯情報端末(モバイルコンピュータ、携帯電話、携帯型ゲーム機または電子書籍等)、記録媒体を備えた画像再生装置(具体的にはDigital Versatile Disc(DVD)等の記録媒体を再生し、その画像を表示するディスプレイを備えた装置)などが挙げられる。それらの電子機器の具体例を図13に示す。

【0083】

図13(A)はテレビであり、筐体2001、支持台2002、表示部2003、スピーカ部2004、ビデオ入力端子2005等を含む。本発明は表示部2003に適用する

50

ことができる。なお、パソコン用、ＴＶ放送受信用、広告表示用などの全ての情報表示用のテレビが含まれる。

【００８４】

図１３（Ｂ）はデジタルカメラであり、本体２１０１、表示部２１０２、受像部２１０３、操作キー２１０４、外部接続ポート２１０５、シャッター２１０６等を含む。本発明は、表示部２１０２に適用することができる。

【００８５】

図１３（Ｃ）はノート型パーソナルコンピュータであり、本体２２０１、筐体２２０２、表示部２２０３、キーボード２２０４、外部接続ポート２２０５、ポインティングマウス２２０６等を含む。本発明は、表示部２２０３に適用することができる。

10

【００８６】

図１３（Ｄ）はモバイルコンピュータであり、本体２３０１、表示部２３０２、スイッチ２３０３、操作キー２３０４、赤外線ポート２３０５等を含む。本発明は、表示部２３０２に適用することができる。

【００８７】

図１３（Ｅ）は記録媒体を備えた携帯型の画像再生装置（具体的にはＤＶＤ再生装置）であり、本体２４０１、筐体２４０２、表示部Ａ２４０３、表示部Ｂ２４０４、記録媒体（ＤＶＤ等）読み込み部２４０５、操作キー２４０６、スピーカー部２４０７等を含む。表示部Ａ２４０３は主として画像情報を表示し、表示部Ｂ２４０４は主として文字情報を表示するが、本発明は表示部Ａ、Ｂ２４０３、２４０４に適用することができる。なお、記録媒体を備えた画像再生装置には家庭用ゲーム機器なども含まれる。

20

【００８８】

図１３（Ｆ）はゴーグル型ディスプレイ（ヘッドマウントディスプレイ）であり、本体２５０１、表示部２５０２、アーム部２５０３を含む。本発明は、表示部２５０２に適用することができる。

【００８９】

図１３（Ｇ）はビデオカメラであり、本体２６０１、表示部２６０２、筐体２６０３、外部接続ポート２６０４、リモコン受信部２６０５、受像部２６０６、バッテリー２６０７、音声入力部２６０８、操作キー２６０９等を含む。本発明は、表示部２６０２に適用することができる。

30

【００９０】

図１３（Ｈ）は携帯電話であり、本体２７０１、筐体２７０２、表示部２７０３、音声入力部２７０４、音声出力部２７０５、操作キー２７０６、外部接続ポート２７０７、アンテナ２７０８等を含む。本発明は、表示部２７０３に適用することができる。なお、表示部２７０３は黒色の背景に白色の文字を表示することで携帯電話の消費電流を抑えることができる。

【００９１】

以上の様に、本発明を実施して得た表示装置は、あらゆる電子機器の表示部として用いても良い。本発明により表示装置の動作性能の安定性を向上させ、かつ、回路設計における設計マージンの拡大を達成させることができるため、コストの低い表示装置を提供することができ、電子機器の部品コストを低減することができる。なお、本実施の形態の電子機器には、実施の形態１～６に示したいずれの構成を有した表示装置を用いても良い。

40

【００９２】

〔実施の形態８〕

本実施の形態では、実施の形態２に示した発光装置とは異なる素子構造の発光装置（特に図６（Ｂ）の上面放射型に類似）の例について説明する。なお、基本的な構造は、図５及び図６に示した構造と同じであるため、ここでの詳細な説明は省略し、必要に応じて符号を参照する。

【００９３】

図１４（Ａ）に示した発光装置において、電源配線５５３、ドレイン配線５２１及びデー

50



タ配線 5 5 1 のそれぞれは、積層構造の金属膜からなる。このとき、ドレイン配線 5 2 1 の構造に特徴がある。その点について、図 1 5 に示す拡大図（図 1 4 ( A ) の 1 4 0 0 の点線で囲まれた部分の拡大図）を用いて説明する。

【 0 0 9 4 】

図 1 5 において、5 1 2 は平坦化膜として用いた S O G 膜、5 1 3 はその上の第 2 パッシベーション膜である。ドレイン配線 5 2 1 は、実際には第 1 配線 1 4 0 1、第 2 配線 1 4 0 2 及び第 3 配線 1 4 0 3 の三層構造となっている。第 1 配線 1 4 0 1 としては、ドレイン領域（シリコン膜）とのオーミック接触が可能な材料が好ましく、具体的にはチタンが望ましい。膜厚は、1 0 ~ 1 0 0 n m とすれば良い。第 2 配線 1 4 0 2 としては、第 3 配線 1 4 0 3 との選択比を確保でき、かつ、薄膜において仕事関数のなるべく高い材料が好ましく、具体的には、T i N、P t、C r、W、N i、Z n もしくは S n 等が挙げられる。膜厚は、1 0 ~ 1 0 0 n m とすれば良い。また、第 3 配線 1 4 0 3 としては、低抵抗な材料であることが好ましく、アルミニウムもしくは銅を主成分とする金属もしくは合金が望ましい。膜厚は、0 . 5 ~ 1 . 5  $\mu$  m とすれば良い。

10

【 0 0 9 5 】

本実施の形態において、第 1 配線 1 4 0 1 はチタン膜であり、第 2 配線 1 4 0 2 は窒化チタン膜もしくは窒化タングステン膜であり、第 3 配線 1 4 0 3 はアルミニウム膜（アルミニウム合金膜もしくはアルミニウム膜に不純物を添加した膜を含む。）である。なお、第 3 配線 1 4 0 3 の上に、さらに第 4 配線として窒化チタン膜を設けても良い。

【 0 0 9 6 】

20

本実施の形態において特徴的な点は、ドレイン配線 5 2 1 を形成した後、その上に感光性樹脂膜 5 6 1 を設け、該感光性樹脂膜 5 6 1 をマスクとして自己整合的に第 3 配線 1 4 0 3（もしくは第 3 配線 1 4 0 3 及び第 2 配線 1 4 0 2）をエッチングする点にある。即ち、露出した第 2 配線 1 4 0 2（もしくは第 1 配線 1 4 0 1）が E L 素子の陽極として機能することになる。なお、窒化チタン膜を陽極として用いる際は、紫外光照射を予め施しておくことにより仕事関数を高めることができ、より陽極として作用しやすくすることができる。

【 0 0 9 7 】

上記エッチング方法としてはドライエッチング法でもウェットエッチング法でも良いが、ドライエッチング法を用いる場合は、エッチング用ガスに B C l<sub>3</sub> と C l<sub>2</sub> とを用いれば良い。即ち、第 3 配線 1 4 0 3 をエッチングした際に、第 2 配線 1 4 0 2 もしくは第 1 配線 1 4 0 1 がエッチングストッパーとして働くのであれば問題ない。

30

【 0 0 9 8 】

なお、感光性樹脂膜 5 6 1 は、その上に設けられる E L 素子の発光層や陰極の被覆性を良好なものとするため、その形状において上端部がなだらかであることが好ましい。即ち、図 1 5 中に示す曲率半径（R）は、0 . 2 ~ 3  $\mu$  m とする。また、その下端部におけるテーパ角（第 3 配線 1 4 0 3 となす角）（ $\theta_1$ ）は、3 0 ° <  $\theta_1$  < 7 0 °（代表的には 4 0 ° <  $\theta_1$  < 5 0 °）の範囲から選択すれば良い。また、第 3 配線 1 4 0 3 のエッチング後の形状においては、その下端部のテーパ角（第 2 配線 1 4 0 2 となす角）（ $\theta_2$ ）は、やはり 3 0 ° <  $\theta_2$  < 7 0 ° の範囲から選択すれば良い。このとき、 $\theta_1 = \theta_2$  とすることが望ましい。なお、3 0 ° <  $\theta_2$  < 7 0 ° とした理由は、7 0 ° 以上であっても 3 0 ° 以下であっても、反射光が上方へ放射されにくいことによる。

40

【 0 0 9 9 】

こうしてドレイン配線 5 2 1 に凹部を設け、その上にスピンコーティング法により正孔注入層 1 4 0 4 及び発光層 1 4 0 5 を形成する。正孔注入層 1 4 0 4 としては、第 3 配線 1 4 0 3 の段差を滑らかにするため、スピンコーティング法により PEDOT / PSS（ポリ（エチレンジオキシチオフェン）/ ポリ（スチレンスルホン酸）膜を形成することが好ましい。また、発光層 1 4 0 5 としては、公知の材料を蒸着法、印刷法、スピンコーティング法、スプレー法もしくはインクジェット法により形成することが可能であるが、本実施の形態では、発光中心色素（1，1，4，4 - テトラフェニル - 1，3 - ブタジエン（TPB）

50

、4 - ジシアノメチレン - 2 - メチル - 6 - ( p - ジメチルアミノ - スチリル ) - 4 H - ピラン ( D C M 1 )、ナイルレッド、クマリン6などをドーブしたポリビニルカルbazol ( P V K ) 膜を形成する。それぞれ膜厚は、100 ~ 150 nmとすれば良い。

【0100】

また、発光層1405の上に膜厚20 ~ 100 nmのごく薄い陰極1406を設ける。この程度まで薄い膜であれば十分に可視光に対する透過率を高くすることが可能である。陰極1406の材料としては、MgAg (マグネシウムと銀の合金) 膜または周期表の1族もしくは2族に属する元素を含むアルミニウム膜 (典型的には、アルミニウムとリチウムの合金膜) を用いることができる。

【0101】

また、陰極1406上には膜厚30 ~ 100 nmの導電膜1407を設ける。膜厚が30 ~ 100 nmと薄ければ十分に可視光に対する透過率を高くすることが可能である。この導電膜1407としては、アルミニウム膜 (周期表の1族もしくは2族に属する元素を含んでいても良い。) が好ましい。アルミニウム膜は、水分や酸素に対するブロッキング効果が高く、またアルミニウム膜自体が酸素を取り込んで体積膨張する性質を持つため、酸素や水分に起因する経時劣化に対する耐性が強いという利点があり、保護膜として適していると言える。さらに、その表面に形成される酸化アルミニウム1408が、アルミニウム膜1407のピンホールを埋めてくれる (1409で示す部分) 役割を果たすという利点もある。勿論、酸化アルミニウム膜1408は可視光に対する透過率が高いため、何ら問題はない。なお、導電膜1407として、公知の透明導電膜 (酸化インジウム、酸化スズ、酸化亜鉛もしくはこれらを組み合わせた化合物からなる導電膜) を用いても良い。

【0102】

また、導電膜1407 (導電膜1407がアルミニウム膜の場合は、酸化アルミニウム膜1408) の上にさらに透光性の絶縁膜 (酸化シリコン膜、窒化シリコン膜、酸化窒化シリコン膜もしくはダイヤモンドライクカーボン膜) 1410を設けても良い。

【0103】

また、図14 (B) に示す発光装置のように、陰極1406の低抵抗化を図るため、導電膜1407上に補助電極1411を設けてもよい。補助電極1411としては、アルミニウムもしくは銅を含む合金膜を用いれば良く、発光層を形成した後なので蒸着法により形成することが望ましい。

【0104】

以上の構造とすることにより発光層1405で発生した光 (直接光) のうち、発光層1405もしくは正孔注入層1404の膜中を伝播する横方向への光漏れを、第3配線1403の傾斜面で反射して上方へ戻す作用が働き、反射光成分が増加する。即ち、実効的な光 (実効光) の取り出し効率を向上させることが可能であり、低消費電力で明るい発光装置を得ることができる (図14中の矢印参照)。

【0105】

なお、本実施の形態は、実施の形態1 ~ 4、6もしくは7のいずれの構成とも自由に組み合わせ実施することが可能である。

【0106】

〔実施の形態9〕

本実施の形態では、実施の形態8に示した発光装置において、第2配線1402もしくは第3配線1403のエッチング形状を工夫することにより所望の曲率半径のテール部分を形成する例について説明する。

【0107】

図16 (A) は、実施の形態8において、感光性樹脂膜561を形成した後、第3配線1403をエッチングした所までを現した図面である。ここでは、第2配線1402にオーバーエッチングをかけることにより表面から5 ~ 50 nmの深さまでをエッチングし、テール部分1601において、第2配線1402に曲率を持たせることを特徴とする。このとき曲率半径 (R) は、0.1 ~ 100  $\mu$ mの範囲とすれば良い。

10

20

30

40

50

## 【 0 1 0 8 】

図 1 6 ( B ) は、実施の形態 8 において、感光性樹脂膜 5 6 1 を形成した後、第 3 配線 1 4 0 3 をエッチングした所までを現した図面である。ここでは、第 2 配線 1 4 0 2 をエッチングストッパーとして用いると共に、第 2 配線 1 4 0 2 のテール部分 1 6 0 2 に曲率を持たせることを特徴とする。このとき曲率半径 ( R ) は、 $0.1 \sim 100 \mu\text{m}$  の範囲とすれば良い。

## 【 0 1 0 9 】

図 1 6 ( C ) は、実施の形態 8 において、感光性樹脂膜 5 6 1 を形成した後、第 3 配線 1 4 0 3 をエッチングした所までを現した図面である。ここでは、第 2 配線 1 4 0 2 にオーバーエッチングをかけることにより表面から  $5 \sim 50 \text{nm}$  の深さまでをエッチングし、テール部分 1 6 0 3 において、第 2 配線 1 4 0 2 及び第 3 配線 1 4 0 3 の双方に曲率を持たせることを特徴とする。このとき曲率半径 ( R ) は、 $0.1 \sim 100 \mu\text{m}$  の範囲とすれば良い。

## 【 0 1 1 0 】

以上のように、第 2 配線 1 4 0 2 もしくは第 3 配線 1 4 0 3 またはこれら双方に曲率を持たせることにより発光層で発した光を効率良く上方へ反射することが可能となり、さらに光の取り出し効率を向上させることが可能である。

## 【 0 1 1 1 】

## 〔実施の形態 1 0〕

本実施の形態では、実施の形態 2 ~ 4、6 ~ 9 における発光装置に適用可能な発光方式の例について説明する。説明には図 1 7 を用いる。

## 【 0 1 1 2 】

図 1 7 ( A ) は、EL 素子として、白色発光する発光層を用い、当該発光層から発した光をカラーフィルタ ( C F ) で赤 ( R )、緑 ( G ) 及び青 ( B ) のそれぞれの発光色に分離する方式である。例えば、発光層の内部に 4 種類の色素 ( T P B、クマリン 6、D C M 1、ナイルレッド ) を適当量分散することで白色発光が得られる。なお、白色発光する発光層の構成及び材料は、公知の構成及び材料を用いれば良い。

## 【 0 1 1 3 】

図 1 7 ( B ) は、EL 素子として、青色発光する発光層を用い、当該発光層から発した光を色変換層にて赤 ( R )、緑 ( G ) 及び青 ( B ) のそれぞれの発光色に変換する方式 ( C C M 法 ( color changing mediums ) と呼ばれる。 ) である。この場合、色変換された光がブロードであるため、カラーフィルタ ( C F ) を設けて、急峻なピークを持つ光成分のみを取り出してコントラストを向上させると良い。なお、青色発光する発光層の構成及び材料は、公知の構成及び材料を用いれば良く、色変換層も公知の材料を用いれば良い。

## 【 0 1 1 4 】

図 1 7 ( C ) は、EL 素子として、赤 ( R )、緑 ( G ) 及び青 ( B ) のそれぞれの発光に対応する三つの発光層を作り分ける方式である。この場合、メタルマスク等で作り分けが簡単な蒸着法が好ましいと言える。なお、赤色、緑色及び青色のそれぞれに発光する発光層の構成及び材料は、公知の構成及び材料を用いれば良い。

## 【 0 1 1 5 】

なお、本実施の形態は、実施の形態 1 ~ 4、6 ~ 9 のいずれの構成とも自由に組み合わせて実施することが可能である。

## 【 0 1 1 6 】

## 【発明の効果】

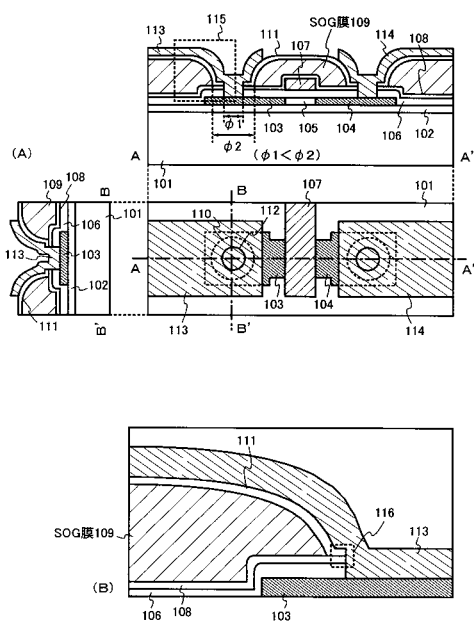
本発明により、回路設計における設計マージンの高いプロセスで、薄膜トランジスタの動作性能の安定性を確保した上で表示装置の作製が可能となり、表示装置の動作性能の安定性の向上を達成することができる。さらに、前掲の薄膜トランジスタを作製すると同時に、特にフォトリソ工程を増やすことなく小さな面積で大きな容量を形成することができ、表示装置の画質の向上を図ることができる。

## 【図面の簡単な説明】

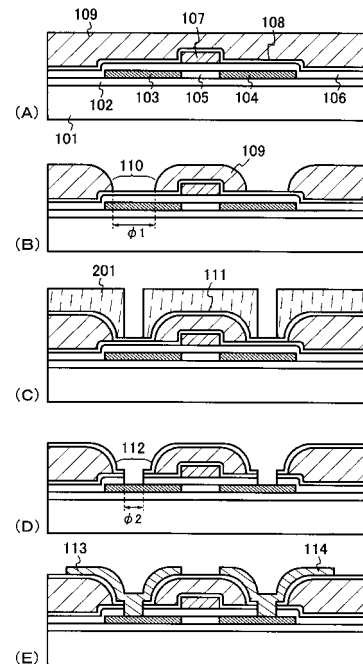
- 【図 1】 薄膜トランジスタの構造を示す図。
- 【図 2】 薄膜トランジスタの作製工程を示す図。
- 【図 3】 薄膜トランジスタの構造を示す図。
- 【図 4】 SOG 膜形成のプロセスチャートを示す図。
- 【図 5】 発光装置の画素構成を示す図。
- 【図 6】 発光装置の断面構造を示す図。
- 【図 7】 窒化シリコン膜を誘電体する MOS 構造の C - V 特性を示す図。
- 【図 8】 発光装置の断面構造を示す図。
- 【図 9】 逆スタガ型薄膜トランジスタの構造を示す図。
- 【図 10】 液晶表示装置の画素構成を示す図。
- 【図 11】 液晶表示装置の断面構造を示す図。
- 【図 12】 発光装置の外観構成を示す図。
- 【図 13】 電気器具の具体例を示す図。
- 【図 14】 発光装置の断面構造を示す図。
- 【図 15】 発光装置の断面構造の一部の拡大した図。
- 【図 16】 発光装置の断面構造の一部の拡大した図。
- 【図 17】 発光装置の発光方式を示す図。

10

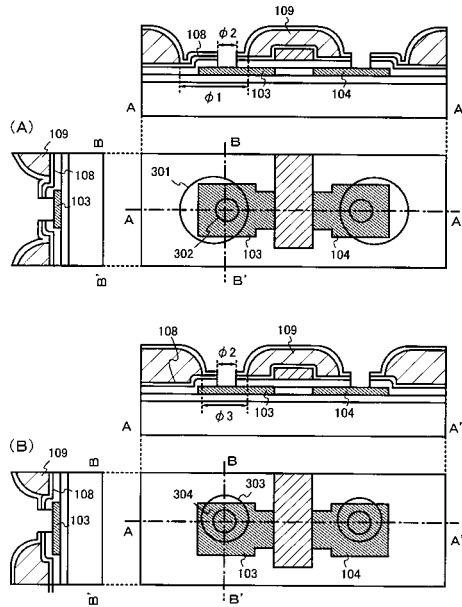
【図 1】



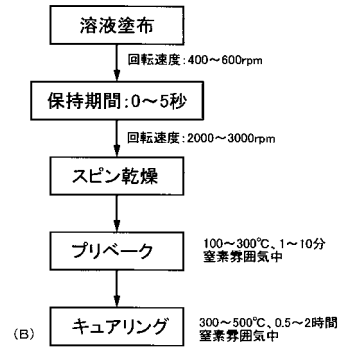
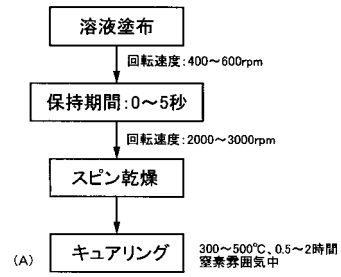
【図 2】



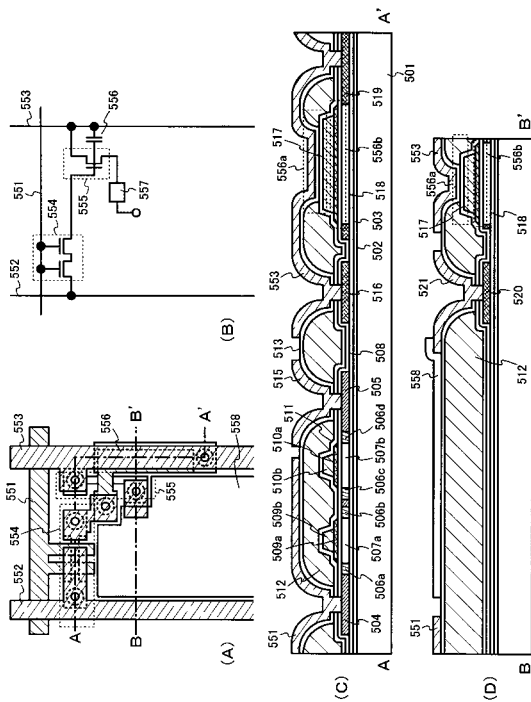
【図 3】



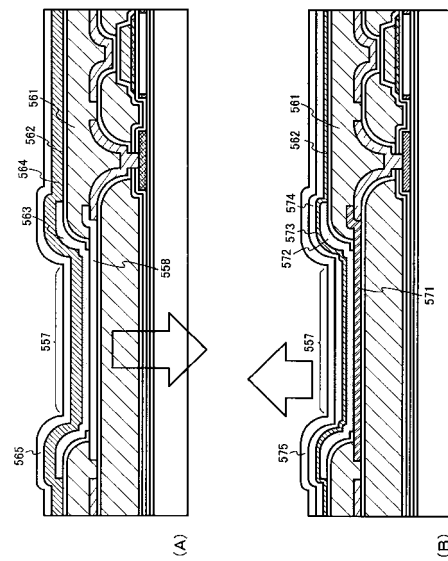
【図 4】



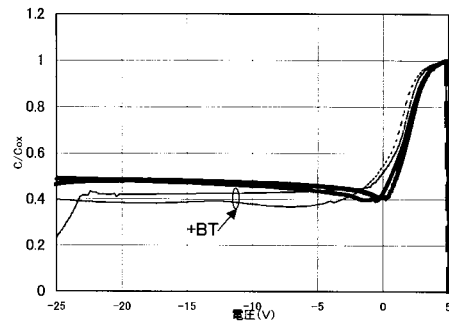
【図 5】



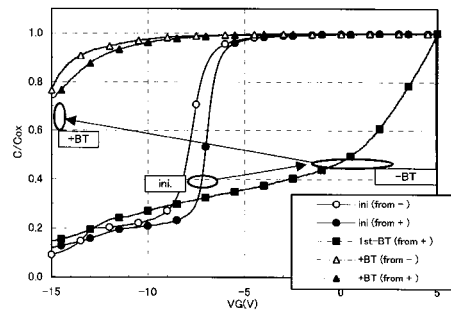
【図 6】



【図 7】

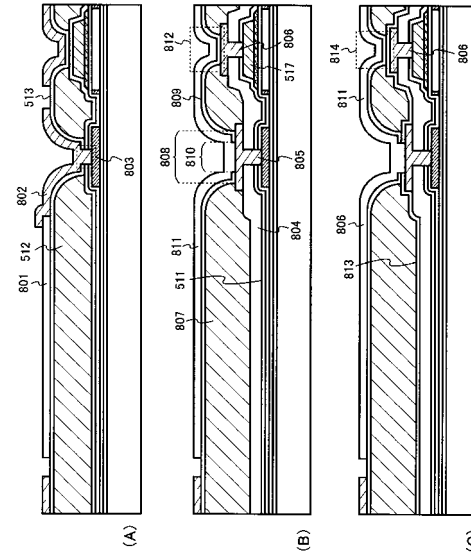


(A) MOS-CV特性  
( Si/SiO<sub>2</sub>/RF-SP SiN/Li-dip/Al )

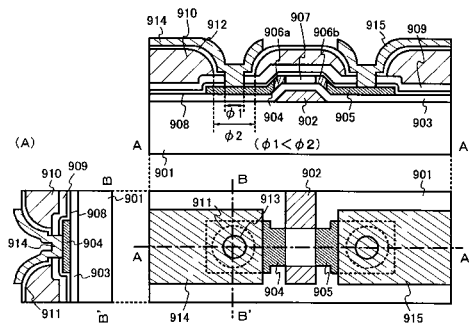


(B) MOS-CV特性  
( Si/Li/CVD SiN(100nm)/Al-Li )

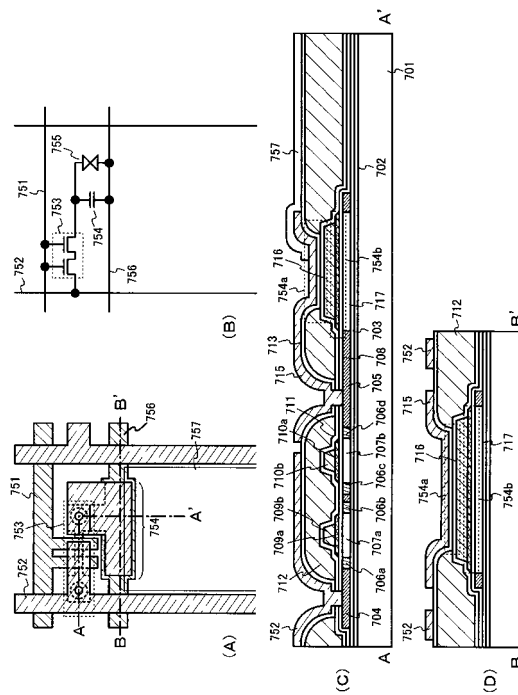
【図 8】



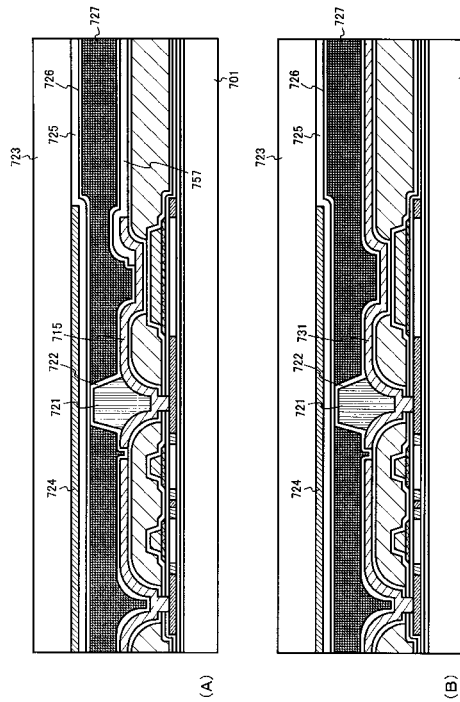
【図 9】



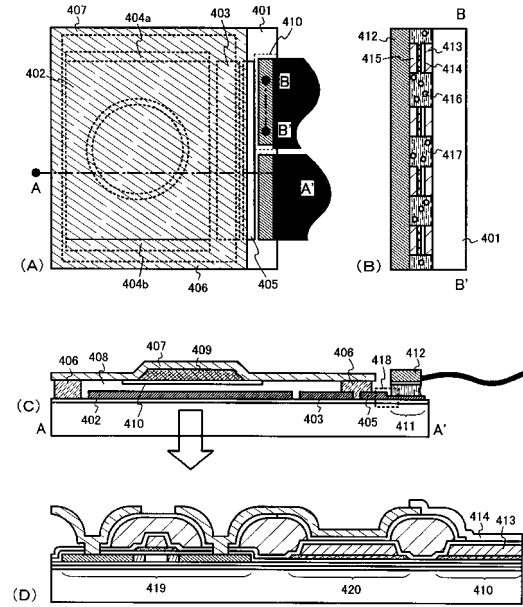
【図 10】



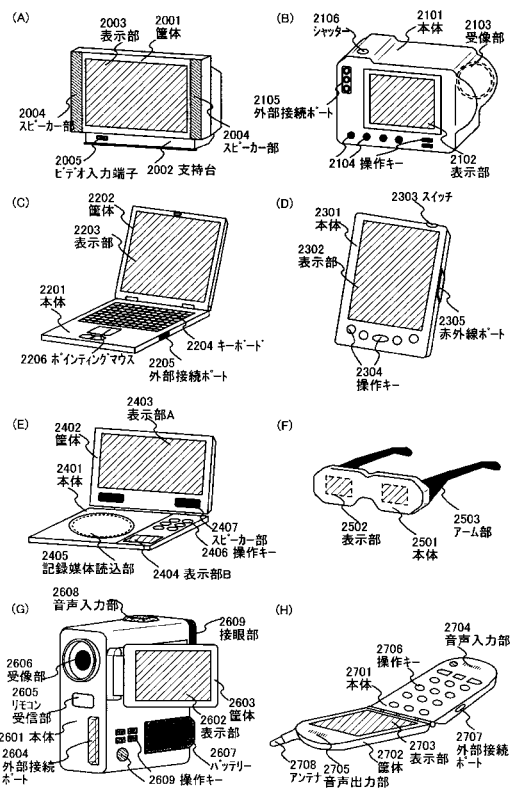
【図 11】



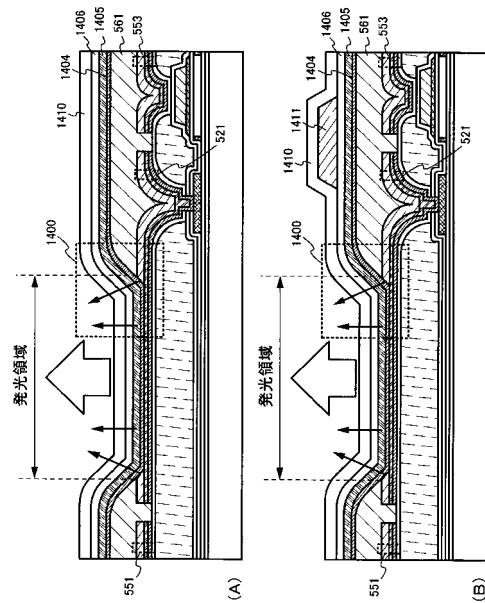
【図 12】



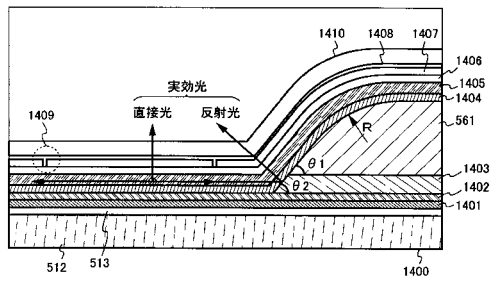
【図 13】



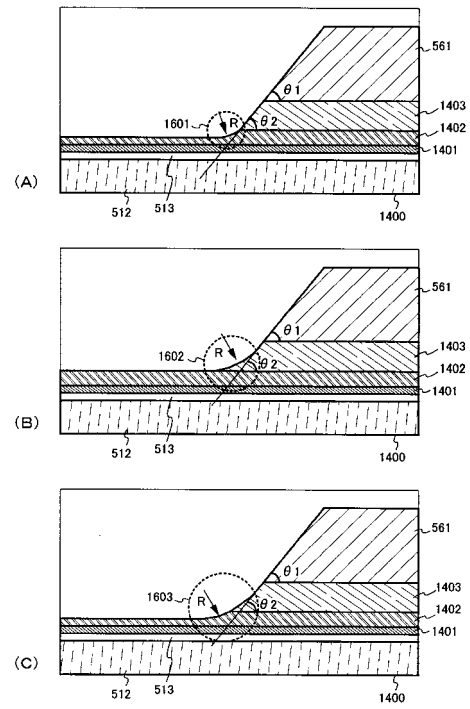
【図 14】



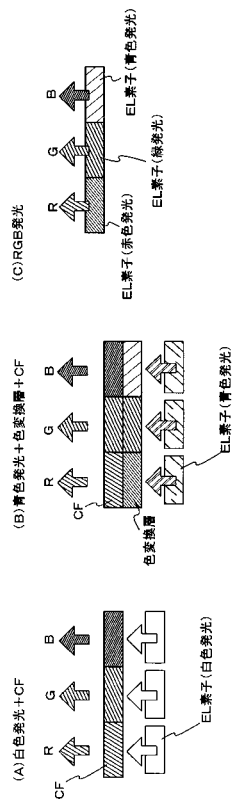
【図 15】



【図 16】



【図 17】





---

フロントページの続き

(51)Int.Cl. F I  
H 0 5 B 33/14 A

(56)参考文献 特開平 0 8 - 1 5 2 6 5 1 ( J P , A )  
特開平 0 8 - 2 0 3 8 7 6 ( J P , A )  
特開 2 0 0 1 - 2 4 9 3 6 1 ( J P , A )  
国際公開第 0 0 / 0 3 9 6 3 4 ( WO , A 1 )  
特開平 0 7 - 2 7 3 1 9 1 ( J P , A )

(58)調査した分野(Int.Cl. , D B 名)

G09F 9/30  
G02F 1/1333  
G02F 1/1368  
H01L 29/786  
H01L 51/50