

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum
Internationales Büro

(43) Internationales Veröffentlichungsdatum
27. Dezember 2018 (27.12.2018)



(10) Internationale Veröffentlichungsnummer
WO 2018/233871 A1

(51) Internationale Patentklassifikation:
H02M 7/483 (2007.01) *H02M 1/44* (2007.01)

(21) Internationales Aktenzeichen: PCT/EP2018/025045

(22) Internationales Anmeldedatum:
23. Februar 2018 (23.02.2018)

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:
10 2017 113 460.3
20. Juni 2017 (20.06.2017) DE

(71) Anmelder: DR. ING. H.C. F. PORSCHE AKTIEN-
GESELLSCHAFT [DE/DE]; Porscheplatz 1, 70435 Stutt-
gart (DE).

(72) Erfinder: GÖTZ, Stefan; Schützenweg 5, 85659 Forstern (DE).

(81) Bestimmungsstaaten (soweit nicht anders angegeben, für jede verfügbare nationale Schutzrechtsart): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) Bestimmungsstaaten (soweit nicht anders angegeben, für jede verfügbare regionale Schutzrechtsart): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST,

(54) Title: ELECTRONIC CIRCUIT FOR CONVERTING ELECTRICAL ENERGY, AND ASSOCIATED CONTROL

(54) Bezeichnung: ELEKTRONISCHE SCHALTUNG ZUR KONVERTIERUNG ELEKTRISCHER ENERGIE UND ZUGEHÖRIGE STEUERUNG

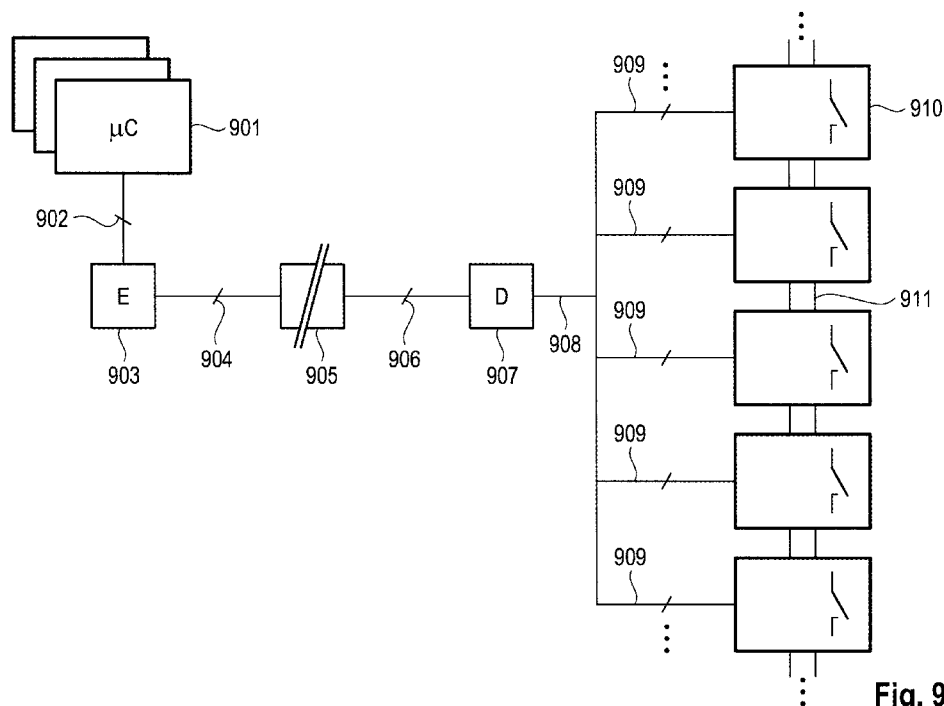


Fig. 9

(57) Abstract: The invention relates to an electronic circuit with associated control for efficient power-electronic power supplies, electrical converters, electrical inverters, energy transmission systems, battery-integrated converters and battery systems with the possibility of changing the electrical connection of battery subunits, for example in series or in parallel with one another, and comparable power-electronic systems. In particular, the invention relates to power-electronic circuits containing a plurality of electrical switches and/or a plurality of electrical energy stores and/or a plurality of modules each comprising at least one electrical switch and at least one electrical energy store. The invention describes an electronic circuit for converting electrical energy and associated control which makes it possible to advantageously save control data, transmission speed and signal lines and to reduce the susceptibility to faults and



WO 2018/233871 A1

SZ, TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ, RU, TJ, TM), europäisches (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

Veröffentlicht:

- mit internationalem Rechenbericht (Artikel 21 Absatz 3)

electromagnetic interference.

(57) Zusammenfassung: Die Erfindung bezieht sich auf eine elektronische Schaltung mit zugehöriger Steuerung für effiziente leistungselektronische Stromversorgungen, elektrische Umrichter, elektrische Wechselrichter, Energieübertragungssysteme, batterieintegrierte Umrichter sowie Batteriesysteme mit der Möglichkeit des Wechsels der elektrischen Verschaltung von Batterieuntereinheiten, beispielsweise zueinander in Serie oder parallel, und vergleichbaren leistungselektronischen Systemen. Insbesondere bezieht sich die Erfindung auf leistungselektronische Schaltungen, die mehrere elektrische Schalter und/oder mehrere elektrische Energiespeicher und/oder mehrere Module, die jeweils mindestens einen elektrischen Schalter und mindestens einen elektrischen Energiespeicher umfassen, enthalten. Die Erfindung beschreibt eine elektronische Schaltung zur Umformung elektrischer Energie und eine zugehörige Steuerung, die eine vorteilhafte Einsparung von Steuerungsdaten, Übertragungsgeschwindigkeit sowie Signalleitungen und eine Verringerung der Fehleranfälligkeit und von elektromagnetischen Interferenzen ermöglicht.

Elektronische Schaltung zur Konvertierung elektrischer Energie und zugehörige Steuerung

Die Erfindung bezieht sich auf eine elektronische Schaltung mit zugehöriger Steuerung für effiziente leistungselektronische Stromversorgungen, elektrische Umrichter, elektrische Wechselrichter, Energieübertragungssysteme, batterieintegrierte Umrichter sowie Batteriesysteme mit der Möglichkeit des Wechsels der elektrischen Verschaltung von Batterieuntereinheiten, beispielsweise zueinander in Serie oder parallel, und vergleichbaren leistungselektronischen Systemen. Insbesondere bezieht sich die Erfindung auf leistungselektronische Schaltungen, die mehrere elektrische Schalter und/oder mehrere elektrische Energiespeicher und/oder mehrere Module, die jeweils mindestens einen elektrischen Schalter und mindestens einen elektrischen Energiespeicher umfassen, enthalten.

Stand der Technik

Beispiele für derartige leistungselektronische Schaltungen sind der modulare Multilevel-Umrichter M2C (siehe US 7,269,037, DE 101 03 031) oder der modulare Multilevel-Parallel-Seriell-Umrichter M2SPC (WO 2012/072197, DE 10 2010 052 934, WO 2012/072168, EP 2011/0179321, WO 2013/017186, DE 10 2011 108 920, DE 10 2016 112 250, DE 10 2015 112 512). Ferner erfüllen auch sogenannte Switched-Capacitor-Schaltungen die notwendigen Voraussetzungen für eine Verwendung zusammen mit der vorliegenden Erfindung, d. h. die Verwendung mehrerer Energiespeicher, deren elektrische Verschaltung untereinander dynamisch variiert werden kann, um Energie zwischen den Energiespeichern auszutauschen und/oder elektrische Parameter (insbesondere Strom und/oder Spannung) an Anschlüssen für externe Systeme, beispielsweise Energienetze, elektrische Verbraucher oder Quellen, zu kontrollieren. Die Erfindung ist dabei nicht an einen bestimmten Umrichter oder Modultyp gebunden.

Moderne modulare Leistungselektronik ist das Ergebnis der Ausnutzung von produktionstechnischen Vorteilen gleichartiger Einheiten und der Verwendung standardisierter Baugruppen für eine schnellere Auslegung und Entwicklung von Lösungen auf der Basis die-

ser Plattform. Modulare Multilevel-Converter als Beispiel erlauben das Zerlegen großer Spannungen oder hoher Leistungen in kleine Portionen, die mit kleinen leistungselektronischen Teilschaltungen, in der Regel je als eigenständiges Modul ausgeführt, bewältigt werden können. Modulare Switched-Capacitor-Schaltungen, als weiteres Beispiel, werden unter anderem eingesetzt, um sehr kleine Spannungen in den typischen Kleinspannungsbereich von Elektronik, typischerweise 1 V bis 48 V, zu konvertieren. Ein typisches Anwendungsgebiet sind sogenannte Energy-Harvesting-Systeme, die Umgebungsenergiequellen zur Versorgung kleiner elektronischer Systeme verwenden.

Die Module liegen bei diesen Switched-Capacitor-Schaltungen oft nicht als eigenständige Baugruppen vor, die durch physikalische Verbindung zu einem System integriert werden, sondern sind in der Regel als Design-Einheiten bereits in der Entwurfsphase vorgesehen und werden mit ihrem Chip-Layout als bereits in sich abgestimmte Unterblöcke, ähnlich beispielsweise zu Gattern, Speicherzellen und anderen Blöcken im digitalen Chip-Entwurf, zu einer leistungselektronischen Chip-Einheit kombiniert und in das Gesamtchip-Layout integriert. Das Gesamtchip-Layout kann neben diesem leistungselektronischen Schaltungsanteil ferner ebenso digitale Schaltungsteile sowie analoge Schaltungsteile umfassen, deren Energieversorgung und Energiekonditionierung der leistungselektronische Schaltungsanteil oft bereitstellt.

Als Modul wird im Folgenden jegliche Einheit in einer leistungselektronischen Schaltung mit mehreren elektrischen Energiespeichern bezeichnet, die jeweils mindestens einen Energiespeicher und mindestens einen elektronischen Schalter enthält, der ermöglicht, die elektrische Verschaltung des mindestens einen Energiespeichers des Moduls mit mindestens einem Energiespeicher eines anderen Moduls dynamisch zu verändern. Diese Veränderung der elektrischen Verschaltung des mindestens einen Energiespeichers mit mindestens einem Energiespeicher eines anderen Moduls kann beispielsweise auch den Wechsel von einer praktischen Serienschaltung dieser Energiespeicher zu einem Umgehen eines oder mehrerer dieser Energiespeicher durch Vorbeileiten des Stroms am Energiespeicher, ohne diesen zu laden oder zu entladen (sogenannter Bypass-Zustand), bezeichnen. Somit trifft der Begriff auch auf Switched-Capacitor-Schaltungen zu. Im Folgen-

den werden all diese Schaltungen ohne Einschränkung der Allgemeinheit als Umrichter bezeichnet. Unterschiedliche Module können beispielsweise auf getrennten elektronischen Einheiten, beispielsweise elektronischen Platinen, Flachbaugruppen oder abgeschlossenen Gehäusen, unabhängig voneinander gefertigt werden, um in der Produktion Kostenverring-
5 erungseffekte aufgrund höherer Stückzahlen ähnlicher Einheiten zu nutzen, und/oder
Wartung durch einfache Austauschbarkeit von potentiell abgeschlossenen Einzelmodulen zu nutzen.

Als Schaltzustand eines Moduls wird die Art bezeichnet, in der oder die Schalter des Mo-
10 duls aktiviert oder deaktiviert werden, um mindestens einen elektrischen Energiespeicher
des Moduls elektrisch leitend mit mindestens einem elektrischen Energiespeicher mindes-
tens eines anderen Moduls in unterschiedlicher Art, der sogenannten Konnektivität, zu
verbinden oder explizit nicht zu verbinden (offener Stromkreis bzw. getrennte Verbindung),
so dass mehrere Module zusammen eine elektrische Spannung erzeugen. Beispiele für
15 mögliche Konnektivitäten von elektrischen Energiespeichern sind beispielsweise Parallel-
schaltung und Seriellschaltung, Kombinationen von elektrischen Energiespeichern sowie
unverbundene oder nur mit einem Kontakt verbundene Energiespeicher.

Beispielhafte elementare Schaltungen aus dem Stand der Technik, die Basis für die Erfin-
20 dung sein können, sind der modulare Multilevel-Converter M2C (US 7,269,037, DE10 103
031), der erlaubt, aus einer elektrischen Serienschaltung der elektrischen Energiespei-
cher seiner Module die individuellen elektrischen Energiespeicher dynamisch zwischen
einem aktiven Betrieb in der Serienschaltung und einer Entnahme aus der Serienschaltung
durch einen Bypass des Stroms umzuschalten, der modulare Multilevel-Converter M2SPC
25 (WO 2012/072197, DE 10 2010 052 934, WO 2012/072168, EP 2011/0179321, WO
2013/017186, DE 10 2011 108 920, DE 10 2016 112 250, DE 10 2015 112 512),
der sowohl einen Parallel- als auch einen Seriellzustand für die individuellen elektrischen
Energiespeicher der Module vorsieht, sowie sog. Switched-Capacitor-Schaltungen (siehe
beispielsweise [M. D. Seeman, S. R. Sanders (2008). Analysis and optimization of
30 switched-capacitor dc-dc converters. IEEE Transactions on Power Conversion,
23(2):841ff.]). Modulare Multilevel-Converter, wie der M2C oder der M2SPC, basieren auf

der Zusammenschaltung von Modulen mit in der Regel deutlich niedrigerer Spannung als die gesamte Ausgangsspannung des daraus gebildeten modularen Umrichters. Je nach Umrichtertyp wird durch die entsprechende Modulverschaltung Gesamtspannung, Gesamtstrom und notwendige Schaltrate der einzelnen elektronischen Schaltern gegenüber einem traditionellen Umrichter mit typischerweise weniger als vier Leveln (beispielsweise H-Brücken) in kleine Teileinheiten zerlegt. Im M2C bestehen einzelne Module beispielsweise aus einem Energiespeicher, einem Kondensator und mehreren elektronischen Schaltern, die entweder in einer Halbbrücke oder einer Vollbrücke angeordnet sind. Jedes M2C-Modul ist damit ein Zweipol, das beispielsweise mit anderen Modulen in Serie und/oder parallel verschaltet werden kann, um eine sogenannte Makrotopologie, d. h. eine Vereinigung von Modulen zur Erfüllung von elektrischen Umrichteraufgaben, zu formen.

Daneben existieren weitere Ableitungen und Entwicklungen, wie beispielsweise beschrieben in US 13/990,463, US 14/235,812, DE 10 2010 008 978, DE 10 2009 057 288, US 3,581,212.

Derartige Module, genannt Mikrotopologien, können in unterschiedlicher Weise miteinander in sogenannten Makrotopologien verknüpft werden. Bei der am häufigsten anzutreffenden Makrotopologie handelt es sich um die Marquardt-Topologie (siehe US 7,269,037, DE 10 2010 052 934), die in Figur 1 für den M2C und den M2SPC dargestellt ist. Bei dieser Makrotopologie werden mehrere Phasenmodule oder Phaseneinheiten, die selbst aus Konverterarmen (die Zusammenschaltung mindestens zweier Module) bestehen, an den Enden miteinander verbunden. Daneben existieren zahlreiche weitere Varianten zur Verschaltung von Modulen, im einfachsten Fall eine offene Kette von Modulen.

In nahezu allen Makrotopologien ist die kleinste Einheit der sogenannte Konverterarm (converter arm). Er stellt einen Strang aus mindestens zwei miteinander verbundenen ähnlichen Modulen dar. Die Ähnlichkeit ist bereits dadurch gegeben, dass die benachbarten Module mindestens zwei gemeinsame Zustände, beispielsweise seriell positiv und bypass, gemeinsam aufweisen und im Betrieb mit dynamischen Wechseln zwischen diesen eingesetzt werden können.

Typische Beispiele für Switched-Capacitor-Schaltungen sind Spannungspumpen, bei welchen elektrische Energiespeicher, beispielsweise Kondensatoren, ihre Konnektivität von einer (teilweisen) Serienschaltung in eine (teilweise) Parallelschaltung wechseln können und damit ihre erzeugte Spannung ändern. Ein Beispiel hierfür ist der Marx-Converter, oft als Marx-Generator bezeichnet [siehe Erwin Marx (1925). Erzeugung von verschiedenen Hochspannungsarten zu Versuchs- und Prüfzwecken. Elektrotech. Zeitschrift], und dessen Abwandlungen [beispielsweise J. Rodriguez, S. Leeb (2006). A multilevel inverter topology for inductively coupled power transfer. IEEE Transactions on Power Electronics, 21(6):1607ff.; F. Peng, W. Qiang, D. Cao (2010). Recent advances in multilevel converter/inverter topologies and applications. International Power Electronics Conference (IPEC), 492ff.]. Derartige Schaltungen existieren als Gleichspannungswandler, Inverter und Umrichter. Durch geeignete Aufteilung der Schaltung in Teile, die jeweils mindestens einen Energiespeicher und mindestens einen elektrischen Schalter enthalten, lassen sich derartige Schaltungen modularisieren. Dies birgt Vorteile in der industriellen Produktion. Der oben genannte modulare Multilevel-Converter M2SPC kann als Vereinigung oder Hybrid von traditionellen Multilevel-Convertern und Switched-Capacitor-Convertern betrachtet werden.

Der modulare Multilevel-Converter M2C erlaubt, große Spannungen mittels mehrerer Module in kleinere Teilspannungen zu zerlegen und Ausgangsspannungen in feinen Abstufungen zu erzeugen. Aus diesem Grund ist die Qualität der Ausgangsspannung, beispielsweise mit der Verzerrung (sog. total harmonic distortion, THD) quantifiziert, sehr hoch. Ferner gibt es einen Zustand, in dem keiner der beiden Schalter von der Steuerungseinheit aktiviert wird, sondern lediglich Dioden (sog. Freilaufdioden) als Gleichrichterelemente den Strom gemäß seiner Fließrichtung leiten. Dieser Zustand wird in der Regel als passiv bezeichnet, da kein gezieltes Aktivieren von Schaltern durch die Steuerungseinheit vonnöten ist und die Steuerungseinheit nicht den Strom zur Bestimmung des Kommutierungszeitpunktes kennen muss. Stattdessen kann der Passiv-Zustand zur Entladung der Energie einer induktiven Last oder einer Hochspannungsleitung durch gezieltes Deaktivieren von Schaltern verwendet werden.

Der modulare Multilevel-Converter M2C erlaubt allerdings lediglich eine Serienschaltung von Modulen, weshalb jedes Modul auf den maximal zu erwarteten Strom auszulegen ist. Ferner ist außerhalb der Spitzenspannung eine große Anzahl von Modulen ungenutzt im Bypass-Zustand. Bei induktiven Lasten ist darüber hinaus der größte Strom in der Regel vor allem bei geringen Spannungen zu erwarten. In dieser Zeit muss der Strom von einer kleinen Zahl von Modulen und deren Modulkondensatoren oder anderen Formen von elektrischen Energiespeichern bereitgestellt werden. Der Innenwiderstand und die verfügbare Kapazität sind daher sehr ungünstig.

Der modulare Multilevel-Converter mit serieller und paralleler Konnektivität M2SPC ist eine Weiterentwicklung der obigen Technologie und ermöglicht einen dynamischen Wechsel zwischen Seriell- und Parallelschaltung der Module, so dass bei geringen Spannungen ein Großteil der Module parallel verschaltet werden kann, während bei höheren Spannungen mehr und mehr Module in eine Serienschaltung überwechseln können [US 13/990,463].

Als Schaltzustand eines Moduls, kurz Zustand, wird die Art bezeichnet, in der der oder die Schalter des Moduls aktiviert oder deaktiviert werden, um mindestens einen elektrischen Energiespeicher des Moduls elektrisch leitend mit mindestens einem elektrischen Energiespeicher mindestens eines anderen Moduls in unterschiedlicher Art, der sogenannten Konnektivität, zu verbinden oder explizit nicht zu verbinden, d. h. offener Stromkreis bzw. getrennte Verbindung, so dass mehrere Module zusammen eine elektrische Spannung erzeugen. Beispiele für mögliche Konnektivitäten von elektrischen Energiespeichern sind Parallelschaltung und Seriellschaltung, Kombinationen von elektrischen Energiespeichern sowie unverbundene oder nur mit einem Kontakt verbundene Energiespeicher. Module sind in der Regel in der Lage, mindestens zwei der folgenden Zustände oder Konnektivitätsformen durch elektrische Schalter der Module darstellen zu können:

(a) Der mindestens eine elektrische Energiespeicher eines Moduls wird mithilfe von elektrischen Schaltern mit dem mindestens einen Energiespeicher eines weiteren Moduls in Serie geschaltet;

(b) der mindestens eine elektrische Energiespeicher eines Moduls wird mithilfe von elektrischen Schaltern mit dem mindestens einen Energiespeicher eines weiteren Moduls parallel geschaltet;

(c) der mindestens eine elektrische Energiespeicher eines Moduls wird mithilfe von elektrischen Schaltern gebypassst, was bedeutet, dass der mindestens eine elektrische Energiespeicher eines Moduls nur mit maximal einem seiner mindestens zwei elektrischen Kontakte mit einem elektrischen Energiespeicher eines weiteren Moduls elektrisch leitend verbunden ist und somit kein geschlossener Stromkreis mit einem elektrischen Energiespeicher eines weiteren Moduls vorliegt.

10

Obwohl diese Technologien gegenüber anderen leistungselektronischen Schaltungen über erhebliche Vorteile verfügen, weisen sie ebenfalls entscheidende Nachteile auf. Für die Erzeugung hoher Spannungen wird beispielsweise eine Vielzahl an Modulen benötigt. Jedes dieser Module setzt mehrere individuelle Schalter ein, zumeist zwischen vier und acht Schalter, die unabhängig voneinander ansteuerbar sein sollten, um die gewünschte Flexibilität zu erlauben. Die hohe Zahl an unabhängig anzustuernden Schaltern führt zu einer Vielzahl an bereitzustellenden Steuersignalen. Typische Mikroprozessoren, Mikrocontroller, Signalprozessoren, speicherprogrammierbare Steuerungen (kurz SPS bzw. PLC) und ähnliche Bausteine stellen in der Regel etwa 30 bis 80 Ein- und Ausgänge bereit. Höhere Anzahlen von Signalen werden in wenigen anderen technischen Anwendungen benötigt. Ferner limitieren heutige Gehäusetyden die Anzahl an Ein- und Ausgängen, die aus einem Halbleiterchip nach außen geführt werden können.

20

Für einen Aufbau von beispielweise lediglich vierzig Modulen mit jeweils 100 V Spannung, die eine Ausgangsspannung von 4000 V erzeugen können, summiert sich die Anzahl der nötigen Steuerleitungen von der in einem oder mehreren Mikroprozessoren oder alternativen elektrischen Schaltungen implementierten Steuerungseinheit auf 160 bis 320, die ferner mit hoher zeitlicher Genauigkeit und hoher Datenrate benötigt werden. Typische Updateraten der Steuerleitungen liegen dabei bei weniger als 1 ms, vorzugsweise unter 10 μ s, um geringe Verzerrungen der Ausgangsspannung zu gewährleisten. Beim Einsatz von Feldeffekttransistoren ist gewöhnlich wegen deren hoher Schaltgeschwindigkeit von in

30

der Regel unter 100 ns darüber hinaus eine zeitliche Genauigkeit der Signale deutlich unter der genannten Schaltgeschwindigkeit gewünscht. Folglich ist eine sehr akkurate Signalgenerierung einer großen Anzahl von parallelen Kanälen mit hoher Signalrate in Echtzeit nötig. Technisch ist dies nur mit sehr teuren und speziellen Bauteilen darstellbar. Die in
5 anderen technischen Bereichen übliche Synchronisierung mehrerer Prozessoren oder alternativer elektronischer Schaltungen zur Erzeugung der Vielzahl von parallelen Kanälen ist aufgrund der nötigen hohen zeitlichen Genauigkeit, die Jitter von typischerweise über 100 ns verbietet, nur sehr schwer möglich.

10 Ein zweites zentrales Problem dieser flexiblen Multilevel-Technologien aus dem Stand der Technik ist die hohe Anfälligkeit für elektromagnetische Störungen. Die von den Halbleiterschaltern gesteuerten Stromstärken überschreiten in der Regel mehrere Tausend Ampere und werden in unmittelbarer Nähe zu den Steuersignalen zu- und abgeführt. Aus diesem Grund verfügt die oben genannte Multilevel-Technologie über das untolerierbare
15 Problem, dass der zu steuernde Strom auf die Steuerleitung rückwirkt und die von ihm in den Steuerleitungen erzeugten Signale sogar um Größenordnungen höher sind als die gewollten Steuersignale der Steuerungseinheit des Gerätes. Ein nicht mehr vollumfänglich von der Steuerungseinheit gemäß den Vorgaben kontrollierter sondern sich selbst beeinflussender Multilevel-Converter ist jedoch nicht nur für viele Einsatzgebiete unpraktikabel
20 sondern wegen der hohen Energien und der in der Regel direkten Verbindung mit einem Hochspannungsnetz sicherheitskritisch.

Überblick über die Erfindung

Es wird eine elektrische Umrichterschaltung bereitgestellt, die mindestens umfasst: min-
25 destens zwei gleichartige hintereinander geschaltete Module, mindestens eine elektronische Steuerungseinheit, mindestens eine codierte elektrische Signalübertragung und mindestens einen Decoder, wobei die hintereinandergeschalteten Module einen Modulstrang bilden, wie er insbesondere zum Aufbau eines Brückenzeiges oder eines Phasenmoduls verwendet wird, und wobei jedes Modul mindestens einen elektrischen Energiespeicher
30 und elektronische Schalter enthält, wobei die mindestens eine elektronische Steuerungseinheit dazu konfiguriert ist, zur Ansteuerung der elektronischen Schalter elektrische Sig-

nale auszusenden, die als codierte elektrische Signale über die codierte elektrische Signalübertragung zu dem mindestens einen Decoder zu leiten sind, wobei der mindestens eine Decoder dazu konfiguriert ist, die codierten elektrischen Signale in jeweilige einen jeweiligen einzustellenden Schalterzustand eines einzelnen der elektronischen Schalter beschreibende Schaltersteuersignale zu decodieren, und wobei eine durchschnittliche Datenrate oder eine durchschnittliche Redundanz der codierten elektrischen Signale niedriger ist als eine durchschnittliche Datenrate oder eine durchschnittliche Redundanz der durch den mindestens einen Decoder zu Schaltersteuersignalen decodierten Signale.

Gemäß einer Ausführungsform ist mindestens eines der Module über mindestens einen elektrischen Anschluss mit einem nachfolgenden der hintereinander geschalteten Module verbunden, wobei die Schaltelemente der Module ihre jeweiligen elektrischen Energiespeicher so mit elektrischen Anschlüssen der hintereinandergeschalteten Module verbinden, dass wahlweise mindestens folgende Schaltungsvarianten der elektrischen Energiespeicher der hintereinander geschalteten Module vorliegen:

- (a) eine Serienschaltung der elektrischen Energiespeicher;
- (b) eine Parallelschaltung der elektrischen Energiespeicher;
- (c) eine Bypassschaltung des mindestens einen elektrischen Energiespeichers mindestens eines Moduls, bei der höchstens die Hälfte der mindestens zwei elektrischen Kontakte des genannten mindestens einen elektrischen Energiespeichers mit einem elektrischen Energiespeichers eines anderen Moduls elektrisch leitend verbunden ist.

In möglicher Ausgestaltung umfasst die erfindungsgemäße Vorrichtung mindestens eine Codierungseinheit, die dazu konfiguriert ist, auf Basis eines vorgegebenen Musters für einzustellende Schalterzustände der elektronischen Schalter von der elektronischen Steuerungseinheit auszusendende bzw. ausgesendete Signale zu codieren.

In möglicher Ausgestaltung ist die mindestens eine Codierungseinheit in die Steuerungseinheit integriert bzw. ist die mindestens eine Codierungseinheit Teil der Steuerungseinheit. In weiterer Ausgestaltung ist die mindestens eine Codierungseinheit in mindestens eine der mindestens einen elektronischen Steuerungseinheit untergeordnete elektronische

Schaltung integriert. Alternativ dazu kann die Codierungseinheit auch als separate Einheit, beispielsweise in Form eines Encoders vorgesehen sein bzw. einen Encoder umfassen.

5 Dabei ist es denkbar, dass die Vorrichtung ferner mindestens einen galvanisch trennenden Signalübertrager umfasst.

Dabei ist der galvanisch trennende Signalübertrager vorzugsweise dazu konfiguriert ist, mindestens einen Teil der von dem mindestens einen Encoder codierten Signale zu übertragen.

10

In möglicher Ausgestaltung weist die erfindungsgemäße Vorrichtung mindestens einen Decoder je Modul auf, wobei der mindestens eine Decoder je Modul dazu ausgelegt ist, die Schaltsignale mit mindestens einem decodierten Signal für jeden Schalter des jeweiligen Moduls als Steuersignal bereitzustellen.

15

Dabei ist es denkbar, dass der mindestens eine Decoder je Modul jeweils in die Elektronik des zugehörigen Moduls integriert ist.

20

Alternativ dazu weist die erfindungsgemäße Vorrichtung mindestens einen Decoder je Intermodulverbindung auf, wobei der mindestens eine Decoder je Intermodulverbindung dazu konfiguriert ist, die Schaltsignale mit mindestens einem decodierten Signal für jeden Schalter der jeweiligen Intermodulverbindung als Steuersignal bereitzustellen.

25

In noch weiterer Ausgestaltung weist die erfindungsgemäße Vorrichtung mindestens einen Decoder je Intermodulverbindungsuntereinheit auf, wobei der mindestens einen Decoder je Intermodulverbindungsuntereinheit dazu ausgelegt ist, die Schaltsignale mit mindestens einem gesonderten decodierten Signal für jeden Schalter des jeweiligen Intermodulverbindungsuntereinheit als Steuersignal bereitzustellen.

30

Ferner weist die Vorrichtung mindestens einen Kanalcodierer auf.

Darüber hinaus wird ein Verfahren zur Ansteuerung einer elektrischen Umrichterschaltung bereitgestellt, wobei die elektrische Umrichterschaltung mindestens zwei gleichartige hintereinander geschaltete Module, mindestens eine elektronische Steuerungseinheit, mindestens eine codierte elektrische Signalübertragung, mindestens eine Codierungseinheit und mindestens einen Decoder umfasst, wobei die hintereinandergeschalteten Module einen Modulstrang bilden, wie er insbesondere zum Aufbau eines Brückenzeiges oder eines Phasenmoduls verwendet wird, und wobei jedes Modul mindestens einen elektrischen Energiespeicher und mindestens einen elektronischen Schalter enthält, wobei mindestens zwei der Module mithilfe der jeweiligen Schaltelemente der Module ihre jeweiligen elektrischen Energiespeicher so mit elektrischen Anschlüssen der Module verbinden, dass wahlweise mindestens eine Seriellschaltung und eine Parallelschaltung der elektrischen Energiespeicher vorliegen, wobei das Verfahren die folgenden Schritte umfasst:

- Auswahl einer zukünftigen Einstellung der Schaltzustände der Schalter, der Module, der Intermodulverbindungen und/oder der Intermodulverbindungsuntereinheiten;
- Übermittlung der zukünftigen Einstellung in elektronischer Form als elektrische Signale in codierter Form, wobei die von der elektronischen Steuerungseinheit ausgesendeten elektrischen Signale auf Basis eines jeweiligen vorgegebenen Musters für die jeweiligen einzustellenden Schaltzustände der elektronischen Schalter codiert und als codierte elektrische Signale über die codierte elektrische Signalübertragung zu dem mindestens einen Decoder geleitet werden;
- Decodierung der elektrischen Signale zur Ermittlung der nötigen Einstellung von Schaltern.

In Ausgestaltung werden die besagten Steuersignale zumindest abschnittsweise derart codiert, dass die durchschnittliche Datenrate oder die durchschnittliche Redundanz niedriger ist als die durchschnittliche Datenrate oder die durchschnittliche Redundanz der decodierten Schaltersteuersignale.

Die vorliegende Erfindung stellt eine neuartige Lösung zur Behebung der Probleme im Stand der Technik vor. In erster Linie ermöglicht die Erfindung eine Verringerung der Steuerleitungen, sodass die Steuerung des Systems in der Form mindestens einer Steue-

5 rungseinheit mit gewöhnlichen Mikroprozessoren oder alternativen elektronischen Schaltungen aus dem Stand der Technik erfolgen kann. Ferner verringert sie die Anfälligkeit für elektromagnetische Einstreuungen und Interferenzen, sowohl aus externen Quellen als auch im Besonderen durch den eigenen, vom Umrichter erzeugten Strom und dessen Schaltübergängen und Schaltspitzen.

Obwohl jeder Halbleiterschalter individuell angesteuert werden muss, ist die Gesamtheit der Steuerleitungen hochgradig musterbehaftet. Ferner sind nicht alle Kombinationen an Schaltzuständen für das Ziel der Erzeugung beliebiger Pulsformen notwendig. Während
10 diese Eigenschaften in der vorliegenden Erfindung gezielt genutzt werden, war der bisherige Konsens in technischen Fachkreisen, dass die hohe Zahl an Steuerleitungen der notwendige Preis für den Erhalt der bisher ungekannten Flexibilität darstellt. Nutzbare Muster in den Schaltzuständen wurden nicht als naheliegend betrachtet, da die hohe Zahl von Schaltern und die Abhängigkeit der Schaltzustände der Schalter untereinander zu einer
15 hohen Komplexität führen, die den Blick auf einfache Strukturen verdeckt. Aus diesem Grund werden die Steuersignale in existierenden Systemen ausschließlich computergestützt generiert und nicht manuell, so dass selbst nach einer gezielten numerischen Entropieanalyse lediglich die Shannon'sche Redundanz bekannt wäre, jedoch keine natürliche Kompressionsmöglichkeiten deutlich würden.

20 Die Komplexität aufgrund der hohen Zahl an Signalen wird ferner durch mögliche Schaltmodulation erhöht, die sehr schnelle Wechsel zwischen unterschiedlichen und in der Regel nicht wiederkehrenden Schaltzuständen verursacht.

25 Zur Verringerung verwendet die Erfindung an mindestens einer Stelle der Übertragung der Steuersignale eine Codierung, sodass nicht mehr ein Signal je unabhängig zu steuernden Schalter verwendet wird, sondern das Steuersignal Zustände und Teilzustände darstellt. Dabei kann im Sinne der Erfindung eine rein parallele Codierung, eine rein serielle Codierung und eine Mischung von paralleler und serieller Codierung zur Verringerung der Redundanz verwendet werden.
30

In einer rein parallelen Codierung definiert die Gesamtheit aller codierten Signale zu einem bestimmten Zeitpunkt den vollständigen Zustand aller Schalter eindeutig. In einer rein seriellen Codierung liegt lediglich ein Signalkanal vor, dessen Signal als seriell nicht zu einem bestimmten Zeitpunkt, sondern durch die Summe nacheinander übermittelte Signale den Zustand aller Schalter definiert. Die den Zustand aller Schalter bestimmenden nacheinander übermittelte Signale müssen dabei zu dem Zeitpunkt vollständig übermittelt sein, wenn die Schalter den entsprechenden Zustand einnehmen müssen. Die den Zustand aller Schalter bestimmenden nacheinander übermittelte Signale müssen allerdings nicht lückenlos aufeinanderfolgen, sondern können unterbrochen oder ineinander verschränkt (sogenanntes Interleaving) sein, wie dies beispielsweise in der Compact Disc (CD), z. B. gemäß dem Red-Book-Standard, zum Einsatz kommt. Bei einer Mischung von paralleler und serieller Codierung wird der Zustand jedes einzelnen Schalters in mehr als einem Signalkanal und zu mehr als einem Zeitpunkt definiert. Folglich definieren s nacheinander übermittelte Signale auf k parallelen Kanälen den Zustand eines jeden Schalters.

Ferner kann eine Folgencodierung verwendet werden, die ebenso als rein parallele, rein serielle oder gemischt parallel serielle Codierung vorliegen kann. Bei der Folgencodierung wird für die eindeutige Definition des Zustands eines jeden Schalters zudem der Zustand eines jeden Schalters zu einem oder mehreren Zeitpunkten der Vergangenheit benötigt. Im einfachsten Fall handelt es sich bei der Folgencodierung um eine differentielle Codierung, bei dem ein Signal als Differenz zu einem vorhergehenden Signal dargestellt wird. Ferner sind auch kompliziertere Folgencodierungen möglich, die beispielsweise mit Schieberegistern implementiert werden können. Ein Beispiel für eine kompliziertere Folgencodierung sind Reed-Solomon- oder Faltungscodes.

Gemäß einem ersten Aspekt der Erfindung erzeugt die mindestens eine Steuerungseinheit oder mindestens eine ihr untergeordnete elektronische Schaltung eine Codierung, die weniger Signalleitungen und/oder einer geringerer Datenrate bedarf als die Ansteuerung jedes Schalters mit je einer Leitung aus dem Stand der Technik. Durch die geringere Zahl können die Steuersignale in ihrer Gesamtheit für das vollständige System in einer Steu-

rungseinheit erzeugt und von dieser trotz deren in der Regel geringer Anzahl von Ein- und Ausgängen elektronisch ausgegeben werden.

5 Eine oder mehrere elektronische Schaltungen gelten als einer oder mehreren Steuerungseinheiten untergeordnet, wenn diese eine oder mehreren elektronischen Schaltungen elektrische Steuersignale von der einen oder den mehreren Steuerungseinheiten empfangen und verarbeiten.

10 Ferner können optional ein oder mehrere separate Codierer implementiert werden, welche auf der Basis von Steuerungssignalen der mindestens einen Steuerungseinheit oder mindestens einer ihr untergeordneten elektronischen Schaltung die Codierung in der Form vornimmt, dass dessen mindestens eine Ausgangssignal einer geringeren Datenrate bedarf als eine Ansteuerung jedes Schalters mit je einer Leitung nach dem Stand der Technik.

15 Mindestens ein Decoder ermittelt aus dem mindestens einen codierten Signal den erforderlichen Zustand mindestens eines elektrischen Schalters. Ein Decoder im Sinne der Erfindung kann nur einen Teil des mindestens einen Signals empfangen, im Falle über parallele Kanäle übertragener Signale beispielsweise lediglich einige Kanäle, im Falle seriell übertragener Signale beispielsweise durch Auswertung nur weniger Sendesymbole oder
20 Bits aus dem gesamten Datenstrom des mindestens einen Kanals. Im Falle von beispielsweise Kanalmultiplexing gemäß dem Code-Division-Multiplex-Access-Verfahren (CDMA) können nur ein oder wenige der Kanäle aus dem mindestens einen Signal extrahiert werden. Vorteilhaft im Sinne der Erfindung ist ferner, wenn sich der mindestens eine Decoder
25 räumlich nah bei dem mindestens einen Schalter befindet, dessen Zustand der entsprechende Decoder ermittelt. Diese räumliche Nähe kann ferner durch geeignetes Schaltungslayout zur Verminderung von elektromagnetischer Interferenz ergänzt werden.

30 Vorteilhafterweise verwendet die Erfindung ein sogenanntes Code-Buch, das jedem benötigten Zustand des Systems oder Teilen des Systems, beispielsweise Modulen, Intermodulverbindungen (umfassend die Schalter eines Moduls und dessen unmittelbaren Nach-

barn, d. h. eines Moduls, das elektrisch unmittelbar mit ersterem verschaltet ist, die die direkte elektrische Verbindungen zwischen den elektrischen Energiespeichern der beiden Module herstellen können) eine Codierung bzw. einen Eintrag zuordnet. Der Erfinder hat erkannt, dass ferner in bestimmten Systemen Zustände vorliegen, die nicht nur lediglich selten oder nicht benutzt werden, sondern deren Verwendung aus diversen Gründen, beispielsweise einem unvorteilhaften Energieausgleich oder der Gefahr eines Kurzschlusses eines oder mehrerer Energiespeicher aufgrund gleichzeitiger Aktivierung zweier oder mehrerer Schalter, die einen direkten geschlossenen Stromkreis zwischen den Anschlüssen des oder der genannten Energiespeicher verursachen, oder im Falle der Verwendung in einer Sequenz durch Erzeugung problematischer Übergangszustände, sogar abträglich ist. Gemäß diesem vorteilhaften Aspekt der Erfindung enthält das Code-Buch bevorzugterweise lediglich die Zustände, die zwingend benötigt werden, um die gewünschte Flexibilität der Pulsform bereitzustellen. Sogenannte unerlaubte Zustände, beispielsweise solche Zustände, bei welchen zwei oder mehrere Schalter bei gleichzeitiger oder überlappender Aktivierung einen Energiespeicher kurzschließen, werden nicht ins Code-Buch aufgenommen und sind somit prinzipiell nicht darstellbar. Gegebenenfalls können unerlaubte Zustände gezielt ermittelt und aus dem Code-Buch entfernt werden. Aus der Anzahl der Einträge im Code-Buch ergibt sich die Mindestdatenrate der Signale, welche die mindestens eine Steuerungseinheit oder mindestens eine dieser untergeordneten elektronischen Schaltungen an die Module übermitteln muss. Diese Signalübermittlung kann entweder rein parallel, rein seriell oder gemischt parallel seriell gemäß obigen Ausführungen erfolgen. Das Code-Buch kann minimal ausgeführt sein, das heißt, dass die minimale in der Regel binäre Wortlänge ermittelt wird, die nötig ist, um alle Einträge des Code-Buchs, somit alle benötigten Zustände, eindeutig darzustellen. Ohne Beschränkung der Allgemeinheit kann ein Wort rein parallel, rein seriell oder gemischt parallel seriell gemäß obigen Ausführungen elektronisch übertragen werden. Alternativ kann zusätzliche Redundanz hinzugefügt werden, um eine einfache Fehlererkennung oder Fehlerkorrektur zu ermöglichen. Um eine einfache Implementierung zu ermöglichen, werden im Sinne der Erfindung Paritätscodes und Faltungscodes bevorzugt.

Wenn beispielsweise im Falle einer binären Übertragung die Anzahl der Einträge im Code-Buch, folglich die Anzahl aller benötigten Zustände, nicht einer Zweierpotenz entspricht, entsteht derartige Redundanz automatisch.

- 5 Die Verwendung eines Code-Buchs mit einer fest definierten maximalen Zahl an Einträgen hat den Vorteil, dass die maximal zu erwartende Datenrate des oder der codierten Signale bekannt und im Sinne der Erfindung niedriger als die maximale Datenrate der decodierten Schaltersteuersignale ist.
- 10 Im Sinne der Erfindung können auch andere Quellencodierungsverfahren zur Verminderung der durchschnittlichen Datenrate und/oder der durchschnittlichen Redundanz der codierten Signale zum Einsatz kommen [siehe J. Proakis (2001). Digital Communications. 4th edition, McGraw Hill, Boston.]. Besonders vorteilhaft im Sinne der Erfindung sind dabei insbesondere solche Quellencodierungsverfahren, die eine maximale Datenrate zusichern
- 15 können.

Kurzbeschreibung der Figuren

Figur 1a zeigt eine Makrotopologie des modularen Multilevel-Umrichters mit serieller und paralleler Konnektivität (M2SPC) aus dem Stand der Technik.

20

Figur 1b zeigt eine Makrotopologie des modularen Multilevel-Umrichters mit serieller Konnektivität (M2C) aus dem Stand der Technik.

25 Figur 2a zeigt vier beispielhafte Switched-Capacitor-Technologien 201, 202, 203, 204.

Figur 2b zeigt drei typische Modultypen des modularen Multilevel-Umrichters M2C.

Figur 2c zeigt drei typische Modultypen des modularen Multilevel-Umrichters M2SPC, die neben einer seriellen auch mindestens eine parallele elektrische Konnektivität zwischen Modulen erlauben.

5 Figur 3 zeigt eine alternative Makrotopologie zur Verschaltung von Modulen und einer beispielhaften Last L 305, die jegliches elektrisches Verhalten aufweisen kann.

Figur 4 stellt zwei beispielhafte Modulschaltungen 401, 402 eines modularen Multilevel-Converters dar.

10

Figur 5 zeigt zwei benachbarte Module gemäß der Erfindung.

15

Figur 6 zeigt fünf typische Zustände einer besonderen Ausführungsform, in der die Zustände je Intermodulverbindung codiert werden, mit der notwendigen Schalterstellung sowie als Äquivalenzbild.

Figur 7 zeigt vier typische Zustände einer besonderen Ausführungsform, in der die Zustände je Intermodulverbindungsuntereinheit codiert werden.

20

Figur 8 zeigt zwei beispielhafte Codierungen besonderer Ausführungsformen der Erfindung, bei der die Zustände je Intermodulverbindung codiert werden.

25

Figur 9 zeigt eine besondere Ausführungsform der Erfindung, die mindestens eine Steuerungseinheit 901, mindestens einen galvanisch trennenden Signalübertrager 905, mindestens einen Decoder 907 und mindestens zwei Module 910, die jeweils mindestens einen elektronischen Schalter und mindestens einen Energiespeicher enthalten, umfasst.

30

Figur 10 stellt eine besondere Ausführungsform der Erfindung dar, in der die codierten Steuersignale 1004 zuerst von mindestens einem Decoder 1007 decodiert, bevor die decodierten Signale 1006 von mindestens einem galvanisch trennenden Übertrager 1007

vom Spannungsniveau mindestens der mindestens einen Steuerungseinheit 1001 isoliert werden.

Figur 11 zeigt eine besondere Ausführungsform der Erfindung, in der mindestens ein Decoder 1108 in mindestens ein Modul 1109 integriert ist.

Figur 12 zeigt eine besondere Ausführungsform, die ferner mindestens einen Kanalcodierer 1212 und mindestens einen Kanaldecodierer 1215 umfasst.

Figur 13 zeigt beispielhaft eine Ausführungsform, die auf den mindestens einen optionalen Encoder verzichtet.

Figur 14 zeigt eine besondere Ausführungsform, bei der mindestens ein galvanisch trennender Übertrager 1405 je Modul, je Intermodulverbindung oder je Intermodulverbindungsuntereinheit vorliegt, beispielsweise auch in das jeweilige Modul integriert.

Detailbeschreibung und besondere Ausführungsformen

Eine Vorrichtung, beispielsweise leistungselektronische Stromversorgungen, elektrische Umrichter, elektrische Wechselrichter, Energieübertragungssysteme, batterieintegrierte Umrichter sowie Batteriesysteme mit der Möglichkeit des Wechsels der elektrischen Verschaltung von Batterieuntereinheiten gemäß einer ersten Ausführungsform der Erfindung umfasst wenigstens ein Anschlusspaar für mindestens eine elektrische Last, Energiequelle, Energiespeicher, eine Mischung letzterer oder für mindestens ein elektrisches Energienetz und wenigstens drei gleichartige Module, die jeweils mehrere Schaltzustände einnehmen können.

In Figur 1a wird eine Makrotopologie des modularen Multilevel-Umrichters mit serieller und paralleler Konnektivität (M2SPC) aus dem Stand der Technik gezeigt. Mindestens zwei der Module sind untereinander mit mindestens zwei elektrischen Verbindungen verbunden. Miteinander elektrisch unmittelbar verbundene Modulstränge bilden Converterarme 102,

103, 104, 105, die wiederum sogenannte Phasenmodule oder Phaseneinheiten 106 bilden. Figur 1 bildet zwei Phasenmodule und zusammen vier Converterarme ab. An den elektrischen Verbindungsstellen zwischen mehreren Modulen, insbesondere an den Verbindungsstellen mindestens zweier Converterarme, können Converteranschlüsse 102,
5 103 eingerichtet sein, an welchen elektrische Quellen und/oder Senken angeschlossen werden können.

Wie der Erfinder ferner erkannt hat, lassen sich Switched-Capacitor-Technologien in gleichartige oder ähnlichartige Module unterteilen 205, 206, 207, 208. Figur 2a zeigt
10 entsprechend vier beispielhafte Switched-Capacitor-Technologien 201, 202, 203, 204.

Zwei beispielhafte Modulschaltungen 401, 402 des modularen Multilevel-Converters sind in Figur 4 näher betrachtet. Die Module enthalten mindestens einen Energiespeicher 403, 404 und mindestens zwei Halbleiterschalter, kurz Schalter 405 – 416, die mit jedem typi-
15 schen Schaltelement implementiert werden können, vorzugsweise werden Feldeffekttransistoren eingesetzt. In der Regel werden die Schalter durch Freilaufdioden und ferner mit Schutzbeschaltungen (sogenannte Snubber) ergänzt. Die Schalter 405, 406, 409 – 412 links des Energiespeichers 403, 404 sowie deren Freilaufdioden und Schutzbeschaltung werden ohne Beschränkung der Allgemeinheit als Seite A bezeichnet. Die Schalter 407,
20 408, 413 – 416 rechts des Energiespeichers 403, 404 sowie deren Freilaufdioden und Schutzbeschaltung werden ohne Beschränkung der Allgemeinheit als Seite B bezeichnet.

Benachbarte Module, beispielsweise des modularen Multilevel-Converters M2C, innerhalb eines Converterarms, folglich einer Modulkette, werden, wie in Figur 5 gezeigt, im Sinne
25 der Erfindung vorteilhafterweise an jeweils mindestens einem Modulanschluss untereinander verbunden. Die Schalter, die die elektrischen Energiespeicher 502, 503 der beiden Module unmittelbar elektrisch miteinander verbinden können, bilden zusammen mit ihrer optionalen Schutzbeschaltung 504 die Intermodulverbindung 501. Anstatt der Halbbrückenordnung von zwei Schaltern, die jedes Modul zur Intermodulverbindung beiträgt,
30 können gemäß US 13/990,463 auch je Modul vier Schalter in zwei Halbbrücken den Anteil des Moduls an der Intermodulverbindung bilden, um eine Parallelschaltung von Ener-

giespeichern unterschiedlicher Module zu ermöglichen. Eine Intermodulverbindung 501 besteht wiederum aus mindestens zwei Intermodulverbindungsuntereinheiten, wobei die Intermodulverbindungsuntereinheiten jeweils die Schnittmenge der Intermodulverbindung jeweils mit den beteiligten Modulen darstellen. Folglich ist die Intermodulverbindungsuntereinheit hinsichtlich eines Moduls jeweils der Anteil des entsprechenden Moduls an der Intermodulverbindung 501.

Eine besondere Ausführungsform, die in Figur 6 dargestellt ist, umfasst fünf Zustände, wobei die Zustände je Intermodulverbindung codiert werden. Dargestellt sind in der linken Spalte die Schalter der Intermodulverbindung zweier benachbarter Module und deren je mindestens eine Energiespeicher, in der rechten Spalte die von den Schaltern in den entsprechenden Zuständen der Intermodulverbindung erzeugten äquivalenten elektrischen Verbindungen. Im Besonderen handelt es sich bei den dargestellten Zuständen um seriell-positiv 601, seriell-negativ 602, bypass 603, passiv 604, parallel 605 sowie einen hier als unerlaubt definierten Zustand 606, bei dem durch entsprechende Aktivierung von Schaltern mindestens ein Energiespeicher über zwei oder mehrere Schalter kurzgeschlossen wird. Der Zustand beschreibt vor allem, in welcher Form die elektrischen Energiespeicher des Systems untereinander elektrisch verschaltet werden. Diese Form der Verschaltung ist im Sinne der Erfindung dynamisch veränderbar.

Eine besondere Ausführungsform, die in Figur 7 dargestellt ist, umfasst vier Zustände, wobei die Zustände je Intermodulverbindungsuntereinheit codiert werden. Der Passiv-Zustand aus Figur 6 wird nicht in das Code-Buch aufgenommen, sondern gezielt von der Steuerung unterbunden und durch geeignete Regelung durch die Verwendung der übrigen Zustände ohne Funktionseinbußen ersetzt. Im Gegenzug sind die verbleibenden vier erlaubten Zustände mit zwei binären Bits adressiert. Dargestellt sind in der linken Spalte die Schalter der Intermodulverbindungsuntereinheit eines Moduls und dessen je mindestens ein Energiespeicher, in der rechten Spalte die von den Schaltern in den entsprechenden Zuständen der Intermodulverbindungseinheit erzeugten äquivalenten elektrischen Verbindungen. Im Besonderen handelt es sich bei den dargestellten Zuständen um positiv 701, negativ 702, bypass 703, parallel 704 sowie einen in der Regel unerlaubten Zustand 705,

bei dem durch entsprechende Aktivierung von Schaltern mindestens ein Energiespeicher über zwei oder mehrere Schalter kurzgeschlossen wird. Für eine, wie hier isoliert dargestellte, Intermodulverbindungsuntereinheit sind die nötigen Schalterstellungen des Bypass-Zustands 703 gleich einem der beiden Seriell-Zustände, entweder positiv 701 oder negativ 701. Durch diese Eigenheit lässt sich für diesen Fall ebenso der Bypass-Zustand aus dem Code-Buch entfernen, wobei die mindestens eine Steuerungseinheit oder mindestens eine dieser untergeordneten elektronische Schaltung eine Bypass-Funktion durch geeignete Wahl von Seriell-Zuständen benachbarter Intermodulverbindungsuntereinheiten erzeugen kann. Die Zahl der zu codierenden Zustände sinkt folglich, ohne dass der Funktionsumfang eingeschränkt würde.

Die Zustände können ebenso je Intermodulverbindung codiert werden wie die zwei beispielhaften Codierungen in Figur 8 zeigen. Mithilfe einer geeigneten teilunabhängigen Codierung 801 lassen sich drei Bits, die für den Zustand einer Intermodulverbindung mit fünf verschiedenen Zuständen ausreichend sind, so aufteilen, dass zwei der drei Bits, beispielsweise das erste und das zweite Bit, den Zustand der einen an der Intermodulverbindung beteiligten Intermodulverbindungsuntereinheit codieren (siehe "zu Modul 1"), während das dritte Bit und eines der zwei genannten Bits, beispielsweise das zweite und das dritte Bit, zusammen den Zustand der anderen an der Intermodulverbindung beteiligten Intermodulverbindungsuntereinheit (siehe "zu Modul 2") codieren. Somit handelt es sich bei der teilunabhängigen Codierung 801 um eine geschickte Mischlösung zwischen einer Codierung je Intermodulverbindung und einer Codierung je Intermodulverbindungsuntereinheit im Sinne der Erfindung, bei der jede Intermodulverbindungsuntereinheit lediglich zwei Bits anstatt drei Bits, die für die eindeutige Definition der Intermodulverbindung mit fünf unterschiedlichen Zuständen im Code-Buch nötig wären, empfangen und decodieren muss. Hierzu können Bits a und c symmetrisch wie in der Figur 8 mit dem Bezugszeichen 801 angeordnet sein, so dass alle Intermodulverbindungsuntereinheiten je einen Decoder desselben Typs verwenden können. Da die Signale in der Regel potentialgetrennt (beispielsweise mit Optokopplern, kapazitiven, induktiven oder anderen galvanisch trennenden Signalübertragern) an die Module übertragen werden müssen, ist eine derartige Verringerung der Datenmenge, die zu einer Verringerung der Anzahl an parallelen Leitungen und/oder

einer Verringerung der Bitrate je Leitung führt, äußerst vorteilhaft. Alternativ kann das jeweils dritte Bit auch vom jeweiligen Decoder ausgewertet werden, um als Prüfbit zur Erkennung von Übertragungsfehlern zu dienen.

- 5 Wird dagegen auf den Zustand passiv für die Intermodulverbindung verzichtet, wie im Beispiel 801, liegen im Code-Buch je Intermodulverbindung vier Zustände vor, die binär zwei Bits zur eindeutigen Darstellung benötigen. Während die Codewörter für die eindeutige Beschreibung des Zustands der Intermodulverbindung kürzer sind als in der teilunabhängigen Codierung 801, benötigt jede der mindestens zwei Intermodulverbindungsuntereinheiten der Intermodulverbindung – falls die Decodierung durch mindestens zwei unabhängige Decoder, mindestens je einen für jede Intermodulverbindungsuntereinheit, erfolgt – beide Bits zur eindeutigen Decodierung und Ermittlung, welche Schalter der jeweiligen Intermodulverbindungsuntereinheit zu aktivieren sind. Somit ergibt sich dieselbe Anzahl an Bits je Intermodulverbindungsuntereinheit wie in der von Tabelle 801 dargestellten Ausführungsform. Eine solche Decodierung mit mindestens zwei Decodern kann sehr vorteilhaft sein, da die Decodierung vor der Potentialtrennung durch galvanische Übertrager vor der Decodierung vorgenommen werden kann und somit eine geringere Datenmenge galvanisch getrennt übertragen werden muss.
- 10
- 15
- 20 Die Reihenfolge der Bits kann ohne Einschränkung der Allgemeinheit beliebig vertauscht werden. Ebenso kann der Code invertiert werden, was bedeutet, dass 0 und 1 vertauscht werden.

Verschiedene beispielhafte Ausführungsformen der Erfindung und deren Topologien sind in den Figuren 9 bis 12 gezeigt. Die Ausführungsform aus Figur 9 umfasst mindestens eine Steuerungseinheit 901, mindestens einen galvanisch trennenden Signalübertrager 905, mindestens einen Decoder 907 und mindestens zwei Module 910, die jeweils mindestens einen elektronischen Schalter und mindestens einen Energiespeicher umfassen. Die Module sind dabei gemäß beispielsweise US 7,269,037, DE 101 03 031, 25 WO 2012/072197, DE 10 2010 052 934, WO 2012/072168, EP 2011/0179321, 30 WO 2013/017186 und DE 10 2011 108 920 so ausgeführt, dass mithilfe des mindes-

tens einen Schalters je Modul der genannten mindestens zwei Module die elektrische Verschaltung zwischen mindestens zwei Energiespeichern dynamisch mindestens zwischen zwei der folgenden Zustände umschalten kann: (a) elektrische Verbindung der Energiespeicher in Serie; (b) elektrische Verbindung der Energiespeicher parallel; (c) Überbrückung mindestens eines Energiespeichers so, dass keine Ladung in oder aus dem entsprechenden Energiespeicher fließen kann.

Diese Steuerungseinheit sendet elektrische Signale 902 beispielsweise über einen elektrischen Bus an mindestens einen optionalen Encoder 903, der die Signale so codiert, dass die durchschnittliche Datenmenge und/oder die durchschnittliche Redundanz der codierten Signale 904 geringer ist als die entsprechende durchschnittliche Datenmenge und/oder die durchschnittliche Redundanz der uncodierten bzw. decodierten Schaltersteuersignale 909 und/oder die durchschnittliche Entropie der codierten Signale 904 der uncodierten bzw. decodierten 909 höher ist als die der uncodierten bzw. decodierten Schaltersteuersignale 909. Unter besonderen Bedingungen ist ebenfalls die maximale Datenmenge der codierten Signale 904 geringer als die entsprechende maximale Datenmenge der uncodierten bzw. decodierten Schaltersteuersignale 909. Die Schaltersteuersignale 909 können beispielsweise so ausgestaltet sein, dass für jeden Schalter einer, beispielsweise dem Decoder 907 zugeordneten Gruppe von Schaltern mindestens ein separates Bit vorgesehen ist, das den Zustand (elektrisch leitend geschlossen vs. elektrisch nicht leitend offen) des entsprechenden Schalters beschreibt. Die Schaltersteuersignale 909 beschreiben somit die Schalterzustände der einzelnen Schalter.

Wie in allen Ausführungsformen der Erfindung können die elektrischen Signalverbindungen und Busse 902, 904, 906, 908, 909 ohne Einschränkung seriell, parallel oder gemischt seriell/parallel Daten übertragen.

Mindestens ein galvanisch trennender Signalübertrager 905 isoliert das elektrische Spannungsniveau der Signale vom Spannungsniveau der elektrischen Steuerungseinheit und/oder anderen elektronischen Komponenten.

Optional kann zwischen der mindestens einen Steuerungseinheit 901 und dem optionalen mindestens einen Encoder 903 eine der mindestens einen Steuerungseinheit untergeordnete elektronische Schaltung enthalten sein, die von der mindestens einen Steuerungseinheit 901 oder mindestens einer letzterer untergeordneten elektronischen Schaltung elektrische Signale erhält und selbst wiederum Signale 902 an den mindestens einen Encoder 903 sendet.

Die Reihenfolge des optionalen mindestens einen Encoders 903, des mindestens einen galvanisch trennenden Signalübertragers 905 und des Decoders 907 kann vertauscht und/oder teilweise in die Module integriert und/oder in mehrere parallele Einheiten, die jeweils entweder alle oder nur eine Untermenge aller Signale verarbeiten, beispielsweise lediglich für je ein Modul, aufgeteilt werden. Vorzugsweise findet die Decodierung durch den mindestens einen Decoder 907 stets nach der optionalen Codierung durch den optionalen mindestens einen Encoder 903 statt.

Die elektrische Leistungsverbindung 911 zwischen zwei Modulen 910 dient der elektrischen Energieübertragung und der elektrischen Verschaltung zwischen den Energiespeicherelementen der zugehörigen Module und ist in ihrer Ausführung in der Regel an den Modultyp (beispielsweise M2C-Vierquadrantenmodule, siehe beispielsweise US 7,269,037; M2C-Zweiquadrantenmodule siehe beispielsweise DE 101 03 031, M2SPC-Vierquadrantenmodule siehe beispielsweise WO 2012/072197, DE 10 2010 052 934, DE 10 2011 108 920, WO 2013/017186 oder M2SPC-Zweiquadrantenmodule siehe beispielsweise WO 2012/072168, US 2014/049230) angepasst und ermöglicht mithilfe des mindestens einen Schalters je Modul, die je mindestens einen Energiespeicher mindestens zweier Module 910 dynamisch in ihrer elektrischen Verschaltung untereinander zu verändern. Beispielsweise ist die elektrische Leistungsverbindung 911 für M2SPC-Module in der Regel mindestens durch zwei elektrische Verbindungen ausgeführt, um eine Parallelverschaltung von Modulen 910 bzw. elektrischen Energiespeichern zu ermöglichen. Zwei durch eine elektrische Leistungsverbindung 911 unmittelbar elektrisch miteinander

verbundene Module 910 werden in der Regel als Nachbarn bezeichnet.

Eine weitere besondere Ausführungsform, die in Figur 12 dargestellt ist, umfasst ferner mindestens einen Kanalcodierer 1212 und mindestens einen Kanaldecodierer 1215. Der
5 mindestens eine Kanalcodierer 1212 fügt dem Signal gezielt Redundanz mit einer bestimmten Code-Rate zur Fehlererkennung und/oder Fehlerkorrektur hinzu [siehe J. Proakis (2001). Digital Communications. 4th edition, McGraw Hill, Boston.]. Der mindestens eine Kanaldecodierer 1215 führt eine Fehlererkennung und/oder Fehlerkorrektur durch und extrahiert das Signal. Während die Codierung durch mindestens einen optionalen Encoder
10 1203 die Redundanz verringert und unerlaubte Zustände, beispielsweise in der Regel Kurzschlüsse eines Energiespeichers, verhindert, reduziert die Kanaldecodierung gezielt hinzugefügte Redundanz.

Wie Figur 14 erläutert, können diverse Elemente im Sinne der Erfindung ebenso je Modul,
15 je Intermodulverbindung oder je Intermodulverbindungsuntereinheit ausgeführt sein – dort beispielhaft für den mindestens einen Decoder dargestellt. Ebenso kann dies beispielhaft auch für Kanalcodierer, galvanisch trennende Signalübertrager, Kanaldecodierer und/oder Decoder ausgeführt sein.

20 In einer besonderen Ausführungsform der Erfindung wird der Passiv-Zustand im Code so dargestellt, dass er dem Zustand entspricht, der von dem oder den Decodern ermittelt würde, wenn die mindestens eine Steuerungseinheit oder die mindestens eine die Codierung vornehmende ihr untergeordnete elektronische Schaltung nicht funktionsbereit ist. Die mindestens eine Steuerungseinheit oder die mindestens eine die Codierung vornehmende ihr untergeordnete elektronische Schaltung sind insbesondere nicht funktionsbe-
25 reit, wenn diese nicht mit der spezifizierten Spannung versorgt werden, wenn sie sich im Reset-Modus befinden oder einen Fehler detektiert und eine Notabschaltung veranlasst haben.

30 Im Falle eines Steuerungsbusses mit sogenanntem Pull-down-Widerstand, wäre dies beispielsweise ein dauerhaftes Low-Signal auf allen vorhandenen Kanälen. Im Falle eines

Steuerungsbusses mit sogenanntem Pull-up-Widerstand, wäre dies beispielsweise ein dauerhaftes High-Signal auf allen vorhandenen Kanälen. Der Erfinder hat erkannt, dass dies besonders vorteilhaft ist. Wenn eine Fehlerabschaltung während des Betriebs erfolgt, stellt der Bypass-Zustand aller oder mehrerer Module die schnellste Art dar, Reaktanzströme an den Converteranschlüssen (beispielsweise 102 und 103) zu entladen, da die in der Regel implementierten Gleichrichterioden in den Modulen den Strom mit der maximal möglichen Spannung abbauen und die Energie in die Energiespeicher überführen. Gleichzeitig wird bei der Initialisierung des Systems, sollten die Module vor der mindestens einen Steuerungseinheit oder die mindestens eine die Codierung vornehmende ihr untergeordnete elektronische Schaltung erst nach den Modulen oder deren Decoder oder Decodern einsatzbereit sein, vom System keine Energie abgegeben.

Alternativ wird in einer besonderen Ausführungsform der Bypass-Zustand, in dem die Spannung von 0 V zwischen mindestens zwei Modulanschlüssen erzwungen wird, im Code so dargestellt, dass er dem Zustand entspricht, der von dem oder den Decodern ermittelt würde, wenn die mindestens eine Steuerungseinheit oder die mindestens eine die Codierung vornehmende ihr untergeordnete elektronische Schaltung nicht funktionsbereit ist. Im Falle eines Fehlers wird jeglicher noch fließender Strom aufgrund von in einer am Converter angeschlossenen Last, Quelle, Speicher, Übertragungsleitung oder anderen elektrischen Elementen gespeicherter magnetischer Energie am Innenwiderstand der Spule und der übrigen Schaltung abgebaut. Der Erfinder hat erkannt, dass dieser Zustand den Vorteil besitzt, dass hierdurch die Spannung an Anschlüssen des Converters, die im Fehlerfall möglicherweise an der Isolierung beschädigt und deshalb von einem Benutzer berührt werden könnten, minimiert werden kann. Darüber hinaus wird die Energie in Wärme umgewandelt und liegt damit nicht mehr in elektrischer Form vor. Aus Gründen der Sicherheit kann dies gegenüber einer Speicherung in elektrischen Speichern in potentiell defekten oder von einer defekten Steuerungseinheit kontrollierten Modulen vorteilhaft sein.

In einer besonderen Ausführungsform werden zumindest einige Signale nicht binär, also mit zwei unterschiedlichen elektrischen Symbolen, beispielsweise <high> und <low> oder <positiv> und <negativ> oder <niederohmig> und <hochohmig> abgebildet, sondern

unter Verwendung höherstufiger Modulierverfahren mit mehr als zwei Symbolen, beispielsweise mehrerer unterschiedlicher Spannungsniveaus, oder anderer bekannter Übertragungsverfahren wie Phase-Shift-Keying, Quadratur-Amplitude-Modulation oder dergleichen dargestellt.

5

In einer besonderen Ausführungsform sind Encoder und Decoder in der mindestens einen Steuerungseinheit oder in mindestens einer jener untergeordneten elektronischen Schaltung implementiert.

10

In einer besonderen Ausführungsform werden die jeweiligen Funktionen des mindestens eines Encoders und/oder des mindestens eines Decoders in der mindestens einen Steuerungseinheit oder in mindestens einer jener untergeordneten elektronischen Schaltung dargestellt, wobei es sich bei der mindestens einen Steuerungseinheit oder der mindestens einen jener untergeordneten elektronischen Schaltung um eine programmierbare Steuerung, folglich beispielsweise einen Mikroprozessor, eine speicherprogrammierbare Steuerung, einen Signalprozessor, ein Field-Programmable Gate-Array (FPGA), ein Complex Programmable Logic-Device (CPLD), einen Programmable-Array-Logic-Baustein (PGA) oder eine vergleichbare Schaltung handelt.

15

20

In einer besonders bevorzugten Ausführungsform werden im Vergleich zu der vorgenannten besonderen Ausführungsform die jeweiligen Funktionen sowohl mindestens eines Encoders als auch mindestens eines Decodierers in der mindestens einen Steuerungseinheit oder in mindestens einer letzterer untergeordneten elektronischen Schaltung dargestellt, wobei es sich bei der mindestens einen Steuerungseinheit oder der mindestens einen letzteren untergeordneten elektronischen Schaltung um eine programmierbare Steuerung handelt.

25

30

In einer besonderen Ausführungsform verfügt die Erfindung über keinen Encoder, obwohl codierte Signale zur Steuerung verwendet werden, folglich Signale, die beispielsweise geringere Redundanz oder eine geringere Datenlänge als die Zustandssignale der Menge der Schalter, beispielsweise der Gatesignale bei Transistoren, aufweisen. In dieser beson-

deren Ausführungsform erzeugt mindestens eine Steuerungseinheit oder mindestens eine letzterer untergeordnete elektronische Schaltung unmittelbar codierte Signale, die von mindestens einem Decoder in Steuersignale für mindestens einen Schalter der Module umgewandelt wird.

5

Der Erfinder hat erkannt, dass eine Steuerung auf der Basis der codierten Zustände erfolgen kann. Es kann eine Algebra mit den Zuständen von Modulen, Intermodulverbindungen, Intermodulverbindungsuntereinheiten und anderen Gruppierungen mehrerer Schalter entwickelt werden, die es beispielsweise Pulsweitenmodulatoren und andere Schaltmodulatoren erlaubt, ohne Umweg über einen dezidierten Encoder direkt codierte Signale zu erzeugen. Die direkte Erzeugung von codierten Signalen im Sinne der Erfindung, ohne die Nutzung separater Encoder, schränkt die Erfindung nicht ein. Ein wichtiges Merkmal dieses Aspekts der Erfindung ist nicht die Codierung sondern die Verwendung mindestens eines codierten Signals zur Steuerung mindestens eines Schalters mindestens eines Moduls.

10
15

In einer besonderen Ausführungsform der Erfindung wird mindestens ein Schalter mindestens eines Moduls nicht durch ein codiertes Signal von mindestens einer Steuerungseinheit oder mindestens einer letzterer untergeordneter elektronischer Schaltung sondern durch ein den Zustand des Schalters direkt widerspiegelndes elektronisches Signal – beispielsweise ein binäres Signal mit einem den sperrenden Zustand und einem den leitenden Zustand repräsentierenden Symbol – von mindestens einer Steuerungseinheit oder mindestens einer letzterer untergeordneter elektronischer Schaltung gesteuert, während mindestens ein anderer Schalter mindestens eines Moduls durch ein im Sinne der Erfindung codiertes Signal von mindestens einer Steuerungseinheit oder mindestens einer letzterer untergeordneter elektronischer Schaltung angesteuert ist.

20
25

In einer besonderen Ausführungsform der Erfindung ist die Redundanz der codierten Steuersignale 904, 1004, 1104, 1204 genauso hoch oder höher als die Redundanz der Gesamtheit der uncodierten bzw. decodierten Schaltersteuersignale 1209, 909, beispielsweise in der Form des jeweiligen Gate-Signals oder einer jeweiligen binären Schal-

30

terzustandsbeschreibung der Form an vs. aus, aller individuellen Schalter der Module zusammen. Dies ist insbesondere dann im Sinne der vorliegenden Erfindung, wenn die durchschnittliche Redundanz der codierten Steuersignale einzig aufgrund einer Kanalcodierung oder eines Fehlererkennungs-/Fehlerkorrekturcodes, beispielsweise Paritätsbits oder Faltungscodes, genauso hoch oder höher als die besagte durchschnittliche Redundanz der Gesamtheit der uncodierten bzw. decodierten Schaltersteuersignale, beispielsweise der Gatesignale der Feldeffekttransistoren, IGBTs oder dergleichen, und die durchschnittliche Redundanz der codierten Steuersignale abzüglich der Kanalcode-Rate der codierten Steuersignale [siehe J. Proakis (2001). Digital Communications. 4th edition, McGraw Hill, Boston.] niedriger als die durchschnittliche Redundanz der uncodierten bzw. decodierten Schaltersteuersignale 1209, 909 ist.

In einer besonderen Ausführungsform der Erfindung besitzen die codierten Signale eine bekannte endliche maximale Datenrate, die ferner geringer ist als die maximale Datenrate der uncodierten oder decodierten Schaltersteuersignale.

In einer Ausführungsform der Erfindung umfasst der mindestens eine Decodierer mindestens einen programmierbaren Logikbaustein, beispielsweise einen Programmable-Array-Logic-Baustein (PGA), ein Complex-Programmable-Logic-Device (CPLD), ein Field-Programmable Gate-Array (FPGA) oder eine vergleichbare Schaltung, die in der Lage ist, mindestens einkanalige elektronische Logikfunktionen zu implementieren.

In einer weiteren Ausführungsform umfasst mindestens ein Encoder mindestens einen programmierbaren Logikbaustein.

In einer besonderen Ausführungsform ist der genannte mindestens eine programmierbare Logikbaustein so ausgestaltet, dass der Zustand mindestens eines dessen elektronischen Eingangssignale zu einem bestimmten Zeitpunkt alle elektronische Ausgangssignale des mindestens einen programmierbaren Logikbausteins vollständig definiert.

In einer besonderen Ausführungsform ist der genannte mindestens eine programmierbare Logikbaustein so ausgestaltet, dass der Zustand mindestens eines elektronischen Ausgangssignals des mindestens einen programmierbaren Logikbausteins durch dessen elektronische Eingangssignale zu einem bestimmten Zeitpunkt nicht vollständig definiert, aber durch dessen elektronische Eingangssignale zu mindestens zwei bestimmten Zeitpunkten vollständig definiert ist.

In einer besonderen Ausführungsform ist der genannte mindestens eine programmierbare Logikbaustein so ausgestaltet, dass der Zustand mindestens eines elektronischen Ausgangssignals des mindestens einen programmierbaren Logikbausteins neben dem Zustand mindestens eines Eingangssignals zu mindestens einem Zeitpunkt ferner von mindestens einem Zustand mindestens eines elektronischen Ausgangssignals der Vergangenheit beeinflusst wird.

In einer besonderen Ausführungsform ist mindestens einer der genannten ggf. mehreren programmierbaren Logikbausteine genau einmal programmierbar, d. h. so veränderbar, dass er die für seinen Betrieb notwendige oder vorteilhafte Logikfunktion, die den Zusammenhang des mindestens einen Ausgangssignals und des mindestens einen Eingangssignals beschreibt, dauerhaft annimmt.

In einer besonderen Ausführungsform ist mindestens einer der genannten ggf. mehreren programmierbaren Logikbausteine mehrmals programmierbar. Diese Ausführungsform ist besonders vorteilhaft, da die Codierung und Kommunikation mit mindestens einer Steuereinheit von Geräten im Feld geändert werden können, um sie beispielsweise mit einer vorteilhafteren Encodierung oder Decodierung zu versehen, in ihrer Flexibilität zu erweitern, in ihrem Steuerverhalten zu verändern oder das Code-Buch zu verändern. Ferner können die Bauteile auf diese Weise durch eine Programmierung sehr einfach für einen zweiten Zweck (sog. second life) in einem anderen Produkt oder einem anderen Produkttyp, beispielsweise einer energietechnischen, einer medizintechnischen oder einer automobilen Anwendung, angepasst und eingesetzt werden.

In einer besonders bevorzugten Ausführungsform verfügen mindestens zwei der Module neben einem Seriellzustand, in welchem sich die elektrischen Energiespeicher zweier oder mehrerer Module zeitweise elektrisch in Serie verschalten lassen, notwendigerweise einen Parallelzustand, in welchem sich die elektrischen Energiespeicher zweier oder mehrerer Module zeitweise elektrisch parallel miteinander verschalten lassen.

Modulweise Codierung

In einer besonderen Ausführungsform der Erfindung werden die Signale mindestens dreier Module unabhängig voneinander codiert. Dies bedeutet, dass die Decodierung der codierten Steuersignale, folglich die Ermittlung, welche Schalter des Moduls zu aktivieren sind, keiner Information über den Zustand anderer Module bedarf. Folglich können die Signale physikalisch von anderen Modulen getrennt, beispielsweise durch eigenständige parallele den jeweiligen Modulen zugeordnete Datenleitungen übertragen werden.

Bevorzugterweise besitzt jedes Modul mindestens eine dezidierte, ihm zugeordnete Datenleitung ausgehend von der mindestens einen Steuerungseinheit oder von der mindestens einen die Codierung durchführenden ihr untergeordneten elektrischen Schaltung, über die die das Modul steuernden codierten Signale zu besagtem Modul übertragen werden.

In einer besonders bevorzugten Ausführungsform enthält das Code-Buch der vorgenannten Ausführungsform maximal vier Zustände {bypass, seriell positiv, seriell negativ, passiv};

wobei im Bypass-Zustand mindestens ein Energiespeicher des Moduls nicht elektrisch mit einem der Nachbarmodule verbunden wird;

wobei im Seriell-Positiv-Zustand mindestens ein Energiespeicher des Moduls mit einer vorher festgelegten Polarität so mit den beiden Nachbarmodulen elektrisch verbunden wird, dass der eine Kontakt des Energiespeichers mit einem Nachbarmodul und der andere Kontakt des Energiespeichers mit dem anderen Nachbarmodul elektrisch verbunden wird;

wobei im Seriell-Negativ-Zustand mindestens ein Energiespeicher des Moduls mit gegenüber dem Seriell-Positiv-Zustand umgekehrter Polarität so mit den beiden Nachbarmodu-

len elektrisch verbunden wird, dass der eine Kontakt des Energiespeichers mit einem Nachbarmodul und der andere Kontakt des Energiespeichers mit dem anderen Nachbarmodul elektrisch verbunden wird;

wobei im Passiv-Zustand die Schalter des Moduls entweder deaktiviert sind und lediglich Freilaufdioden Strom leiten oder alternativ die Schalter als Gleichrichter betrieben werden (sogenannter synchronous rectifier).

In einer weiteren besonders bevorzugten Ausführungsform enthält das Code-Buch der voranstehend genannten Ausführungsform zusätzlich folgende Zustände {parallel Seite A und seriell positiv Seite B, parallel Seite A und seriell negativ Seite B, parallel Seite A und parallel Seite B, seriell positiv Seite A und parallel Seite B, seriell negativ Seite A und parallel Seite B};

wobei im Zustand <parallel Seite X und seriell positiv Seite Y> die Schalter der Seite X des Moduls so aktiviert werden, dass mindestens ein Energiespeicher des Moduls parallel mit dem Energiespeicher des unmittelbar an der Seite X benachbarten Moduls elektrisch verbunden ist und ein vorab definierter Kontakt des genannten Energiespeichers, beispielsweise der positive, mit dem unmittelbar an der Seite Y benachbarten Modul elektrisch verbunden ist;

wobei im Zustand <parallel Seite X und seriell negativ Seite Y> die Schalter der Seite X des Moduls so aktiviert werden, dass mindestens ein Energiespeicher des Moduls parallel mit dem Energiespeicher des unmittelbar an der Seite X benachbarten Moduls elektrisch verbunden ist und der andere Kontakt des genannten Energiespeichers, beispielsweise der negative, mit dem unmittelbar an der Seite Y benachbarten Modul elektrisch verbunden ist;

wobei im Zustand <parallel Seite X und parallel Seite Y> die Schalter des Moduls so aktiviert werden, dass mindestens ein Energiespeicher des Moduls parallel mit mindestens je einem Energiespeicher beider benachbarter Module elektrisch verbunden ist, und wobei X und Y jeweils entweder A oder B sein können.

Eine weitere besonders bevorzugte Ausführungsform der Erfindung unterscheidet sich von der unmittelbar vorgenannten darin, dass das Code-Buch notwendigerweise keinen

passiv-Zustand enthält. Dadurch entspricht die Anzahl der Zustände einer Zweierpotenz und kann sehr datenarm auf binären Kanälen oder Datenbussen übertragen werden. Der Erfinder hat erkannt, dass der passiv-Zustand zur Herstellung der Flexibilität hinsichtlich der Wellenform von Spannungen und/oder Strömen nicht notwendig ist und dessen Funktion durch andere Modulzustände abgebildet werden kann.

Eine weitere besonders bevorzugte Ausführungsform verwendet mindestens zwei Bypass-Zustände, wobei sich ein zweiter Bypass-Zustand, der hier ohne Beschränkung der Allgemeinheit als bypassinvers-Zustand bezeichnet wird, von einem ersten Bypass-Zustand durch Invertierung mindestens zweier elektronischer Schalter unterscheidet, wodurch in diesem zweiten Bypass-Zustand ebenfalls mindestens ein Energiespeicher des Moduls nicht elektrisch mit einem der Nachbarmodule verbunden wird, obwohl der Strom andere elektronische Schalter durchfließt.

Intermodulverbindungsweise Codierung

Die oben beschriebene Codierung je Modul zeigt sich insbesondere gut geeignet, wenn bei der Ansteuerung lediglich seriell-, bypass- und passiv-Zustände aber keine parallel-Zustände verwendet werden. Dies kann zur Ursache haben, dass sie für die Anwendung nicht benötigt werden oder sie vom verwendeten Modultyp nicht implementiert werden (siehe beispielsweise der Modultyp mit dem Bezugszeichen 401 in Fig. 4). Der Erfinder hat erkannt, dass bei einer Verwendung von parallel-Zuständen abweichende Codierungen überaus vorteilhaft sind. Bei der Codierung der Zustände je Modul sind leicht Modulzustandskombinationen abbildbar, bei welchen ein Modul den Energiespeicher eines anderen kurzschließen kann. Derartige Kombinationen weisen einerseits auf Potentiale für Datenkompression, andererseits darauf hin, dass derartige Kombinationen nicht im Codevorrat des Code-Buchs enthalten sein dürfen. Eine anfangs abwegig erscheinende, weil Modulschaltungsstrukturen unnatürlich zuwiderlaufende Möglichkeit ist die unabhängige Codierung von Intermodulverbindungen, d. h. jeweils derjenigen Schalter zweier unmittelbar benachbarter Modulen, die die unmittelbare elektrische Verbindung der Energiespeicher der beiden Module durch geeignete Aktivierung ermöglichen. Während auf Modulebene für

den flexiblen Betrieb bis zu neun wichtige Zustände im Code-Buch berücksichtigt werden sollten, ergeben Analysen, dass die Zahl der Zustände auf der Ebene der Intermodulverbindungen auf fünf und weniger verringert werden, ohne die Flexibilität des Gesamtsystems einzuschränken.

5

In einer besonderen Ausführungsform der Erfindung werden die Signale jeder Intermodulverbindung unabhängig voneinander codiert. Dies bedeutet, dass die Decodierung der codierten Steuersignale, folglich die Ermittlung, welche Schalter des Moduls zu aktivieren sind, keiner Information über den Zustand anderer Intermodulverbindungen bedarf. Eine Intermodulverbindung umfasst nur diejenigen Schalter der zwei durch die Intermodulverbindung miteinander verbundenen Module, die für die Darstellung aller elektrischen Verbindungszustände der Energiespeicher der beiden besagten Module notwendig sind. Aufgrund der Unabhängigkeit von anderen Intermodulverbindungen können die Steuersignale der individuellen Intermodulverbindungen physikalisch getrennt, beispielsweise durch eigenständige parallele den jeweiligen Intermodulverbindungen zugeordneten Datenleitungen übertragen werden.

10
15

Bevorzugterweise erhält jede Intermodulverbindung mindestens eine dezidierte, ihm zugeordnete Datenleitung von der mindestens einen Steuerungseinheit oder von der mindestens einen die Codierung durchführenden ihr untergeordneten elektrischen Schaltung, über die die das Modul steuernden codierten Signale zu besagtem Modul übertragen werden. Besonders bevorzugt erhält jede Intermodulverbindung mindestens zwei dezidierte, ihm zugehörige Datenleitungen, von welchen mindestens eine Datenleitung lediglich den zu einem der beiden Module gehörigen Teil der Intermodulverbindung (sogenannte Intermodulverbindungsuntereinheit) mit Signalen versorgt.

20
25

In einer besonders bevorzugten Ausführungsform enthält das Code-Buch der voranstehend genannten Ausführungsform für eine Intermodulverbindung maximal vier Zustände {bypass, seriell positiv, seriell negativ, passiv}; wobei im Bypass-Zustand lediglich einer der beiden elektrischen Anschlüsse mindestens eines Energiespeichers mindestens eines der von der Intermodulverbindung verbundenen

30

Module mit dem äquivalenten elektrischen Anschluss des mindestens einen Energiespeichers mindestens eines anderen von der Intermodulverbindung verbundenen Module elektrisch leitend verbunden wird, beispielsweise werden lediglich die negativen Anschlüsse der Energiespeicher elektrisch verbunden, während die positiven elektrisch unverbunden bleiben;

5 wobei im Seriell-Positiv-Zustand ein vorher festgelegter elektrischer Anschluss (beispielsweise der positive) mindestens eines Energiespeichers eines der von der Intermodulverbindung verbundenen Module mit dem nichtäquivalenten (in obigem Beispiel folglich nun der negative) elektrischen Anschluss mindestens eines anderen der von der Intermodul-

10 verbindung verbundenen Module elektrisch leitend verbunden wird;

wobei der Seriell-Negativ-Zustand das Inverse zum Seriell-Positiv-Zustand bildet und folglich ein vorher festgelegter elektrischer Anschluss (beispielsweise der negative) mindestens eines Energiespeichers eines der von der Intermodulverbindung verbundenen Module

15 mit dem nichtäquivalenten (in obigem Beispiel folglich nun der positive) elektrischen Anschluss mindestens eines anderen der von der Intermodulverbindung verbundenen Module elektrisch leitend verbunden wird und die elektrisch verbundenen elektrischen Anschlüsse der verbundenen Energiespeicher nicht denen des Seriell-Positiv-Zustands entsprechen;

wobei im Passiv-Zustand die Schalter der Intermodulverbindung entweder deaktiviert sind und lediglich Freilaufdioden Strom leiten oder alternativ die Schalter als Gleichrichter be-

20 trieben werden (sogenannter synchronous rectifier).

In einer weiteren besonders bevorzugten Ausführungsform enthält das Code-Buch der voranstehend genannten Ausführungsform zusätzlich mindestens einen Parallel-Zustand für die Intermodulverbindung;

25 wobei der Parallel-Zustand die Schalter der Intermodulverbindung so aktiviert, dass mindestens ein Energiespeicher eines der von der Intermodulverbindung verbundenen Module mit mindestens einem Energiespeicher eines anderen der von der Intermodulverbindung verbundenen Module elektrisch parallel verbunden ist.

30 Eine weitere besonders bevorzugte Ausführungsform unterscheidet sich von der voranstehend genannten Ausführungsform dadurch, dass das Code-Buch keinen Passiv-Zustand

enthält. Der Erfinder hat erkannt, dass dieser ohne wesentliche Einbüßung an Flexibilität des Gesamtsystems durch andere Zustände, insbesondere eine geeignete Verwendung ausreichend vieler Module im Seriell-Zustand, ersetzt werden kann. Damit lässt sich die Anzahl der Zustände sehr einfach auf eine Zweierpotenz bringen, so dass die Zustände mit minimaler Redundanz in binäre Signale codiert werden können.

Eine weitere besonders bevorzugte Ausführungsform verwendet lediglich eine Polarität des Seriell-Zustands. Notwendigerweise enthält das Code-Buch ferner den Bypass-Zustand. Ein Parallel-Zustand kann hinzugefügt werden. Entweder codiert der Seriell-Zustand tatsächlich stets dieselbe Polarität. In diesem Fall können nicht nur codierte Übertragungsbandbreite, sondern auch nötige Schalter in den Modulen eingespart werden. Alternativ wird die Polarität des Seriell-Zustands beispielsweise durch die Stromrichtung vorgegeben.

Intermodulverbindungsuntereinheitsweise Codierung

In einer besonderen Ausführungsform wird jeweils der Zustand jeder Intermodulverbindungsuntereinheit getrennt codiert. Das Code-Buch dieser besonderen Ausführungsform enthält mindestens drei Zustände {positiv [siehe Fig. 7 701], negativ 702, bypass 703}; wobei im Positiv-Zustand einer der beiden elektrischen Anschlüsse mindestens eines Energiespeichers des zur Intermodulverbindungsuntereinheit gehörigen Moduls elektrisch mit mindestens einem Modulanschluss der Intermodulverbindungsuntereinheit elektrisch verbunden wird;

wobei im Negativ-Zustand einer der beiden elektrischen Anschlüsse mindestens eines Energiespeichers des zur Intermodulverbindungsuntereinheit gehörigen Moduls elektrisch mit mindestens einem Modulanschluss der Intermodulverbindungsuntereinheit verbunden wird;

wobei im Bypass-Zustand lediglich einer der beiden elektrischen Anschlüsse mindestens eines Energiespeichers des zur Intermodulverbindungsuntereinheit gehörigen Moduls elektrisch irgendeinem Modulanschluss der Intermodulverbindungsuntereinheit verbunden

wird und der Strom der Modulanschlüsse in das Modul fließen kann, ohne besagte Energiespeicher aufzuladen oder zu entladen.

In einer besonders bevorzugten Ausführungsform enthält das Code-Buch gegenüber der
5 vorgenannten besonderen Ausführungsform zusätzlich einen Parallel-Zustand 704;
wobei im Parallel-Zustand jeder der beiden elektrischen Anschlüsse mindestens eines
Energiespeichers des zugehörigen Moduls durch entsprechende Aktivierung der Schalter
der Intermodulverbindungsuntereinheit mit einem anderen Modulanschluss der Intermodu-
lationsverbindungseinheit elektrisch verbunden wird.

10 Eine weitere besonders bevorzugte Ausführungsform unterscheidet sich von der vorge-
nannten Ausführungsform dadurch, dass das Code-Buch keinen Passiv-Zustand enthält.
Wie bereits dargestellt kann der Passiv-Zustand ohne wesentliche Einbuße an Flexibilität
des Gesamtsystems durch andere Zustände ersetzt werden. Damit lässt sich die Anzahl
15 der Zustände deutlich verringern, so dass die die Bitweite der Signale vermindert werden
kann.

Verschränkung mehrerer getrennter Codierungseinheiten zu einer teilunabhän- gigen Codierung

20 In einer Ausführungsform der Erfindung lassen sich die Zustände mindestens zweier un-
terschiedlicher, disjunkter Teileinheiten des Systems, beispielsweise Module, Modulgrup-
pen, Intermodulverbindungen und Intermodulverbindungsuntereinheiten so codieren, dass
die Codierung jeder dieser Teileinheiten des Systems teilunabhängig wird, das heißt, dass
25 mindestens ein Teil des gemeinsamen Signals von für jede der mindestens zwei un-
terschiedlichen disjunkten Teileinheiten zur eindeutigen Festlegung des jeweiligen Zustands
vonnöten ist. Wie Figur 8 darstellt, können beispielsweise Codes verwendet werden, die
die Zustände der mindestens zwei unterschiedlichen, disjunkten Teileinheiten, beispiels-
weise einer Intermodulverbindung, gemeinsam so codieren, dass für die eindeutige Be-
30 stimmung des jeweiligen Zustands jeder dieser mindestens zwei unterschiedlichen, dis-
junkten Teileinheiten nicht das gesamte Codewort, sondern nur ein Teil dessen benötigt

wird. In der Regel wird jedoch ein Teil des Codewortes von mehreren dieser mindestens zwei unterschiedlichen, disjunkten Teileinheiten zur eindeutigen Decodierung deren Zustands benötigt.

5 Diese Ausführungsform hat gegenüber einer für jede Intermodulverbindungsuntereinheit getrennten Codierung den Vorteil, dass nur eine geringe Anzahl an Signalkanälen galvanisch getrennt werden muss. Signale können dabei über galvanisch trennende Signalübertrager, auch als isolierende Signalübertrager bezeichnet, galvanisch getrennt werden, beispielsweise Optokoppler, kapazitive Signalübertrager oder vergleichbare elektrische
10 Bauteile. Ferner kann jede Teileinheit das Signal der mindestens einen Teileinheit, mit welcher ihre Signale teilunabhängig sind, zur Fehlererkennung und/oder Fehlerkorrektur verwenden.

In einer besonderen Ausführungsform der Erfindung ist die Codierung derartig ausgeführt,
15 dass mindestens zwei Decodierer mindestens ein für die mindestens zwei Decodierer gleiches Signal, als mindestens ein sogenanntes gemeinsames Bit, als Eingangssignal erhalten.

In einer besonders bevorzugten Ausführungsform wird dieses mindestens eine gemeinsame Bit auf einer gesonderten elektronischen Signalleitung von der mindestens einen
20 Steuerungseinheit oder mindestens einer dieser Steuerungseinheit untergeordneten elektronischen Schaltung aus übertragen. Vorteilhafterweise kann das Signal dieser einen gesonderten elektronischen Signalleitung mit lediglich einem Ausgangspin der mindestens einen Steuerungseinheit oder mindestens einer dieser Steuerungseinheit untergeordneten
25 elektronischen Schaltung erzeugt und ferner auch in lediglich einer einzelnen Signalleitung übertragen und erst räumlich nah an den mindestens zwei Decodierern verzweigt oder in Form eines Busses durchgeschleift werden. Somit lassen sich technische Ressourcen einsparen.

30 In einer besonders bevorzugten Ausführungsform determiniert dieses mindestens eine gemeinsame Bit das Vorzeichen der Spannung, folglich die Polarität jeder einzelnen an-

sonsten unabhängig codierten Einheit. Diese besonders bevorzugte Ausführungsform hat den Vorteil, dass in vielen Anwendungen die Module, Intermodulverbindungen und dergleichen ohne nennenswerte Einbußen der Flexibilität der erzeugten Strom und Spannungsverläufe zu jedem Zeitpunkt dieselbe Polarität verwenden können.

5

In einer besonderen Ausführungsform wird jeweils der Zustand jeder Halbbrücke, die jeweils aus mindestens zwei in Serie verbundenen elektrischen Schaltern besteht, getrennt codiert. Das Code-Buch dieser besonderen Ausführungsform enthält mindestens drei Zustände {positiv, negativ, bypass};

10

wobei im Positiv-Zustand einer der beiden elektrischen Anschlüsse mindestens eines Energiespeichers des zur Intermodulverbindungsuntereinheit gehörigen Moduls elektrisch mit mindestens einem Modulanschluss der Intermodulverbindungsuntereinheit elektrisch verbunden wird;

15

wobei im Negativ-Zustand einer der beiden elektrischen Anschlüsse mindestens eines Energiespeichers des zur Intermodulverbindungsuntereinheit gehörigen Moduls elektrisch mit mindestens einem Modulanschluss der Intermodulverbindungsuntereinheit verbunden wird;

20

wobei im Bypass-Zustand maximal einer der beiden elektrischen Anschlüsse mindestens eines Energiespeichers des zur Intermodulverbindungsuntereinheit gehörigen Moduls elektrisch irgendeinem Modulanschluss der Intermodulverbindungsuntereinheit verbunden wird, so dass der Strom der Modulanschlüsse in das Modul fließen kann, ohne besagte Energiespeicher aufzuladen oder zu entladen.

25

In einer Ausführungsform weist die elektrische Umrichterschaltung mindestens zwei gleichartige hintereinander geschaltete Module, mindestens eine elektronische Steuerungseinheit 901, 1001, 1101, 1201, 1301, 1401, mindestens eine codierte elektrische Signalübertragung 904, 906, 1004, 1104, 1106, 1107, 1204, 1213, 1214, 1206, 1302, 1306, 1404 und mindestens einen Decoder 907, 1005, 1108, 1207, 1307, 1407 auf, wobei die hintereinandergeschalteten Module einen Modulstrang bilden, wie er insbesondere zum Aufbau eines Brückenzeiges oder eines Phasenmoduls verwendet wird, und wobei jedes Modul mindestens einen elektrischen Energiespeicher und elektronische

30

Schalter enthält, wobei mindestens eines der Module über mindestens einen elektrischen Anschluss mit einem nachfolgenden der hintereinander geschalteten Module verbunden ist und wobei die Schaltelemente der Module ihre jeweiligen elektrischen Energiespeicher so mit elektrischen Anschlüssen der hintereinandergeschalteten Module verbinden, dass

5 wahlweise mindestens zwei der folgenden Schaltungsvarianten der elektrischen Energiespeicher vorliegen:

(a) eine Serienschaltung der elektrischen Energiespeicher, wobei bei Annahme einer beliebigen Reihenfolge der Module auf der Basis der Reihenfolge gebildet durch die elektrischen Anschlüsse der Module untereinander der elektrisch positivste Anschluss

10 mindestens eines elektrischen Energiespeichers eines vorausgehenden Moduls mit dem elektrisch negativsten Anschluss mindestens eines elektrischen Energiespeichers eines nachfolgenden Moduls verbunden ist;

(b) eine Serienschaltung der elektrischen Energiespeicher, wobei bei Annahme einer beliebigen Reihenfolge der Module auf der Basis der Reihenfolge gebildet durch die

15 elektrischen Anschlüsse der Module untereinander der elektrisch negativste Anschluss mindestens eines elektrischen Energiespeichers eines vorausgehenden Moduls mit dem elektrisch positivsten Anschluss mindestens eines elektrischen Energiespeichers eines nachfolgenden Moduls verbunden ist;

(c) eine Parallelschaltung der elektrischen Energiespeicher;

(d) eine Bypassschaltung der jeweiligen elektrischen Energiespeicher mindestens eines Moduls, bei der höchstens die Hälfte der mindestens zwei elektrischen Kontakte des genannten mindestens einen elektrischen Energiespeichers mit einem elektrischen Energiespeicher eines anderen Moduls elektrisch leitend verbunden ist;

(e) eine gleichgerichtete Serienschaltung mindestens eines Modul-Kondensators, bei der

25 die elektronischen Schalter des mindestens einen zugehörigen Moduls so aufgrund von geeigneter Aktivierung der elektronischen Schalter oder aufgrund des wirksam eingesetzten Halbleiterverhaltens der elektronischen Schalter Ströme ausschließlich dann in oder aus dem mindestens einen elektrischen Energiespeicher fließen lassen, dass sich der Ladezustand des mindestens einen elektrischen Energiespeichers erhöht.

In einer bevorzugten Ausführungsform verbinden die Schaltelemente der Module ihre jeweiligen elektrischen Energiespeicher so mit elektrischen Anschlüssen der hintereinandergeschalteten Module, dass wahlweise mindestens genannte Parallelschaltung und mindestens eine genannte Serienschaltung oder wahlweise mindestens genannte Bypassschaltung und mindestens eine genannte Serienschaltung vorliegen.

In einer weiteren bevorzugten Ausführungsform umfasst die elektrische Umrichterschaltung nach einem der beiden vorgenannten Ausführungsformen ferner mindestens einen galvanisch trennenden Signalüberträger 905, 1007, 1105, 1205, 1305, 1405.

In einer besonders bevorzugten Ausführungsform überträgt der galvanisch trennende Signalüberträger der elektrischen Umrichterschaltung der letztgenannten Ausführungsform mindestens einen Teil der von dem mindestens einen Encoder codierten Signale.

In einer weiteren besonders bevorzugten Ausführungsform ist mindestens ein Decoder je Modul vorgesehen.

In einer weiteren besonders bevorzugten Ausführungsform stellt der mindestens eine Decoder je Modul der letztgenannten Ausführungsform die Schaltsignale mit mindestens einem decodierten Signal für jeden Schalter des jeweiligen Moduls als Steuersignal bereit.

In einer weiteren besonders bevorzugten Ausführungsform ist der mindestens eine Decoder je Modul der letztgenannten Ausführungsform jeweils in die Elektronik des zugehörigen Moduls integriert.

In einer weiteren besonders bevorzugten Ausführungsform ist mindestens ein Decoder je Intermodulverbindung vorgesehen.

In einer weiteren besonders bevorzugten Ausführungsform stellt der mindestens eine Decoder je Intermodulverbindung der elektrischen Umrichterschaltung der letztgenannten

Ausführungsform die Schaltsignale mit mindestens einem gesonderten decodierten Signal für jeden Schalter der jeweiligen Intermodulverbindung als Steuersignal bereit.

5 In einer weiteren besonders bevorzugten Ausführungsform ist mindestens ein Decoder je Intermodulverbindungsuntereinheit vorgesehen.

In einer weiteren besonders bevorzugten Ausführungsform stellt der mindestens eine Decoder je Intermodulverbindungsuntereinheit der letztgenannten Ausführungsform die Schaltsignale mit mindestens einem gesonderten decodierten Signal für jeden Schalter
10 des jeweiligen Intermodulverbindungsuntereinheit als Steuersignal bereit.

In einer weiteren besonders bevorzugten Ausführungsform umfasst die elektrische Umrichterschaltung einer der vorangehenden Ausführungsformen ferner mindestens einen Kanalcodierer 1212.

15 In weiterer Ausgestaltung wird ein Verfahren zur Ansteuerung einer elektrischen Umrichterschaltung bereitgestellt, wobei die elektrische Umrichterschaltung mindestens zwei gleichartige hintereinander geschaltete Module, mindestens eine elektronische Steuerungseinheit 901, 1001, 1101, 1201, 1301, 1401, mindestens eine codierte elektrische
20 Signalübertragung 904, 906, 1004, 1104, 1106, 1107, 1204, 1213, 1214, 1206, 1302, 1306, 1404 und mindestens einen Decoder 907, 1005, 1108, 1207, 1307, 1407 umfasst, wobei die hintereinandergeschalteten Module einen Modulstrang bilden, wie er insbesondere zum Aufbau eines Brückenzeiges oder eines Phasenmoduls verwendet wird, und wobei jedes Modul mindestens einen elektrischen Energiespeicher 214, 221,
25 226, 244, 250, 260, 403, 404 und mindestens einen elektronischen Schalter 216, 217, 211, 212, 218, 219, 223, 224, 241, 242, 246, 247, 248, 253, 254, 255, 256, 264, 265, 405, 406, 407, 408, 409, 410, 411, 412, 413, 413, 415, 416 enthält, wobei mindestens zwei der Module mithilfe der jeweiligen Schaltelemente der Module ihre jeweiligen elektrischen Energiespeicher so mit elektrischen Anschlüssen der Module verbinden, dass
30 wahlweise mindestens eine Seriellschaltung und eine Parallelschaltung der elektrischen

Energiespeicher vorliegen,

wobei das Verfahren die folgenden Schritte umfasst:

Auswahl einer zukünftigen Einstellung der Schaltzustände der Schalter, der Module, der Intermodulverbindungen oder der Intermodulverbindungsuntereinheiten;

- 5 Übermittlung der zukünftigen Einstellung in elektronischer Form als elektrische Signale in codierter Form;

Decodierung der elektrischen Signale zur Ermittlung der nötigen Einstellung von Schaltern.

- 10 Die Beschreibung der bevorzugten Ausführungsformen und die Figuren dienen lediglich einer beispielhaften Erläuterung und Veranschaulichung der Erfindung und der mit ihr erreichten Vorteile, sollen aber die Erfindung nicht beschränken.

Patentansprüche

1. Elektrische Umrichterschaltung, mindestens umfassend: mindestens zwei gleichar-
5 tige hintereinander geschaltete Module, mindestens eine elektronische Steuerungseinheit (901, 1001, 1101, 1201, 1301, 1401), mindestens eine codierte elektrische Signalübertragung (904, 906, 1004, 1104, 1106, 1107, 1204, 1213, 1214, 1206, 1302, 1306, 1404) und mindestens einen Decoder (907, 1005, 1108, 1207, 1307, 1407), wobei die hintereinandergeschalteten Module einen Modulstrang bilden, wie er insbesondere zum
10 Aufbau eines Brückenzeiges oder eines Phasenmoduls verwendet wird, und wobei jedes Modul mindestens einen elektrischen Energiespeicher und elektronische Schalter enthält, wobei die mindestens eine elektronische Steuerungseinheit (901, 1001, 1101, 1201, 1301, 1401) dazu konfiguriert ist, zur Ansteuerung der elektronischen Schalter elektrische Signale auszusenden, die als codierte elektrische Signale über die codierte elektri-
15 sche Signalübertragung zu dem mindestens einen Decoder (907, 1005, 1108, 1207, 1307, 1407) zu leiten sind, wobei der mindestens eine Decoder dazu konfiguriert ist, die codierten elektrischen Signale in jeweilige einen jeweiligen einzustellenden Schalterzustand eines einzelnen der elektronischen Schalter beschreibende Schaltersteuersignale zu decodieren.
20
2. Vorrichtung nach Anspruch 1, wobei eine durchschnittliche Datenrate oder eine durchschnittliche Redundanz der codierten elektrischen Signale niedriger ist als eine durchschnittliche Datenrate oder eine durchschnittliche Redundanz der durch den mindestens einen Decoder zu Schaltersteuersignalen decodierten Signale (908, 909, 1006,
25 1008, 1009, 1208, 1209, 1308, 1309, 1408, 1409).
3. Vorrichtung nach Anspruch 1 oder 2, wobei mindestens eines der Module über mindestens einen elektrischen Anschluss mit einem nachfolgenden der hintereinander geschalteten Module verbunden ist und wobei die Schaltelemente der Module ihre jeweili-
30 gen elektrischen Energiespeicher so mit elektrischen Anschlüssen der hintereinanderge-

geschalteten Module verbinden, dass wahlweise mindestens folgende Schaltungsvarianten der elektrischen Energiespeicher der hintereinander geschalteten Module vorliegen:

(a) eine Serienschaltung der elektrischen Energiespeicher;

(b) eine Parallelschaltung der elektrischen Energiespeicher;

5 (c) eine Bypassschaltung des mindestens einen elektrischen Energiespeichers mindestens eines Moduls, bei der höchstens die Hälfte der mindestens zwei elektrischen Kontakte des genannten mindestens einen elektrischen Energiespeichers mit einem elektrischen Energiespeicher eines anderen Moduls elektrisch leitend verbunden ist.

10 4. Vorrichtung nach einem der voranstehenden Ansprüche, die ferner mindestens eine Codierungseinheit umfasst, die dazu konfiguriert ist, auf Basis eines vorgegebenen Musters für einzustellende Schalterzustände der elektronischen Schalter von der elektronischen Steuerungseinheit (901, 1001, 1101, 1201, 1301, 1401) auszusendende bzw. ausgesendete Signale zu codieren.

15 5. Vorrichtung nach Anspruch 4, wobei die mindestens eine Codierungseinheit in die Steuerungseinheit (901, 1001, 1101, 1201) oder in mindestens eine der mindestens einen elektronischen Steuerungseinheit untergeordnete elektronische Schaltung integriert ist.

20 6. Vorrichtung nach Anspruch 4, wobei die mindestens eine Codierungseinheit eine von der Steuerungseinheit separate Einheit ist und mindestens einen Encoder (903, 1003, 1103, 1203, 1403) umfasst.

25 7. Vorrichtung nach Anspruch 6, wobei der mindestens eine Encoder dazu konfiguriert ist, auf Basis eines vorgegebenen Musters für einzustellende Schalterzustände der elektronischen Schalter von der elektronischen Steuerungseinheit (901, 1001, 1101, 1201, 1301, 1401) ausgesendete Signale zu codieren und als codierte elektrische Signale über die codierte elektrische Signalübertragung zu dem mindestens einen Decoder
30 (907, 1005, 1108, 1207, 1307, 1407) zu leiten.

8. Vorrichtung nach einem der voranstehenden Ansprüche, wobei die Vorrichtung ferner mindestens einen galvanisch trennenden Signalübertrager (905, 1007, 1105, 1205, 1305, 1405) umfasst.
- 5 9. Vorrichtung nach Anspruch 8, wobei der galvanisch trennende Signalübertrager dazu konfiguriert ist, mindestens einen Teil der von der mindestens einen Codierungseinheit codierten Signale zu übertragen.
- 10 10. Vorrichtung nach einem der voranstehenden Ansprüche, die mindestens einen Decoder je Modul aufweist.
11. Vorrichtung nach Anspruch 10, wobei der mindestens eine Decoder je Modul dazu ausgelegt ist, die Schaltsignale mit mindestens einem decodierten Signal für jeden Schalter des jeweiligen Moduls als Steuersignal bereitzustellen.
- 15 12. Vorrichtung nach Anspruch 11, wobei der mindestens eine Decoder je Modul jeweils in die Elektronik des zugehörigen Moduls integriert ist.
- 20 13. Vorrichtung nach einem der voranstehenden Ansprüche, die mindestens einen Decoder je Intermodulverbindung aufweist.
14. Vorrichtung nach Anspruch 13, wobei der mindestens eine Decoder je Intermodulverbindung dazu konfiguriert ist, die Schaltsignale mit mindestens einem decodierten Signal für jeden Schalter der jeweiligen Intermodulverbindung als Steuersignal bereitzustellen.
- 25 15. Vorrichtung nach einem der voranstehenden Ansprüche, die mindestens einen Decoder je Intermodulverbindungsuntereinheit aufweist.
- 30 16. Vorrichtung nach Anspruch 15, wobei der mindestens einen Decoder je Intermodulverbindungsuntereinheit dazu ausgelegt ist, die Schaltsignale mit mindestens einem

gesonderten decodierten Signal für jeden Schalter des jeweiligen Intermodulverbindungsuntereinheit als Steuersignal bereitzustellen.

17. Vorrichtung nach einem der voranstehenden Ansprüche, wobei die Vorrichtung
5 ferner mindestens einen Kanalcodierer (1212) umfasst.

18. Verfahren zur Ansteuerung einer elektrischen Umrichterschaltung, wobei die elektrische Umrichterschaltung mindestens zwei gleichartige hintereinander geschaltete Module, mindestens eine elektronische Steuerungseinheit (901, 1001, 1101, 1201, 1301,
10 1401), mindestens eine codierte elektrische Signalübertragung (904, 906, 1004, 1104, 1106, 1107, 1204, 1213, 1214, 1206, 1302, 1306, 1404) und mindestens einen Decoder (907, 1005, 1108, 1207, 1307, 1407) umfasst, wobei die hintereinandergeschalteten Module einen Modulstrang bilden, wie er insbesondere zum Aufbau eines Brücken-
zweiges oder eines Phasenmoduls verwendet wird, und wobei jedes Modul mindestens
15 einen elektrischen Energiespeicher (214, 221, 226, 244, 250, 260, 403, 404) und mindestens einen elektronischen Schalter (216, 217, 211, 212, 218, 219, 223, 224, 241, 242, 246, 247, 248, 253, 254, 255, 256, 264, 265, 405, 406, 407, 408, 409, 410, 411, 412, 413, 413, 415, 416) enthält, wobei mindestens zwei der Module mithilfe der
jeweiligen Schaltelemente der Module ihre jeweiligen elektrischen Energiespeicher so mit
20 elektrischen Anschlüssen der Module verbinden, dass wahlweise mindestens eine Serienschaltung und eine Parallelschaltung der elektrischen Energiespeicher vorliegen, wobei
das Verfahren die folgenden Schritte umfasst:

Auswahl einer zukünftigen Einstellung der Schaltzustände der Schalter, der Module, von Intermodulverbindungen und/oder von Intermodulverbindungsuntereinheiten;

25 Übermittlung der zukünftigen Einstellung in elektronischer Form als elektrische Signale in codierter Form, wobei die von der elektronischen Steuerungseinheit ausgesendeten elektrischen Signale auf Basis eines jeweiligen vorgegebenen Musters für die jeweiligen einzustellenden Schaltzustände der elektronischen Schalter codiert werden und als codierte elektrische Signale über die codierte elektrische Signalübertragung zu dem mindestens
30 einen Decoder geleitet werden;

Decodierung der elektrischen Signale zur Ermittlung der nötigen Einstellung von Schaltern.

- 5 19. Verfahren nach Anspruch 18, wobei besagte Steuersignale zumindest abschnittsweise derart codiert werden, dass die durchschnittliche Datenrate oder die durchschnittliche Redundanz niedriger ist als die durchschnittliche Datenrate oder die durchschnittliche Redundanz der decodierten Schaltersteuersignale.

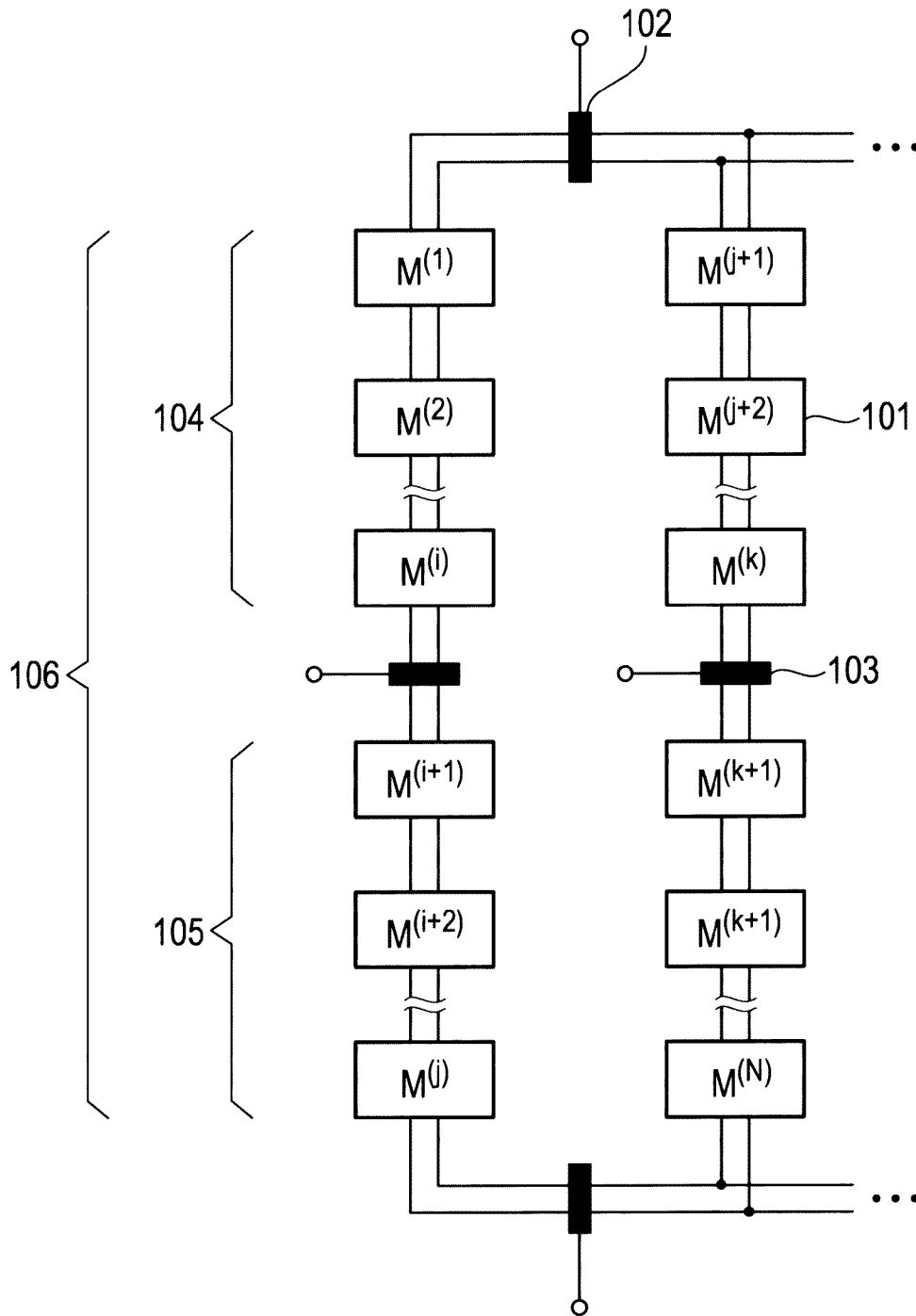


Fig. 1a

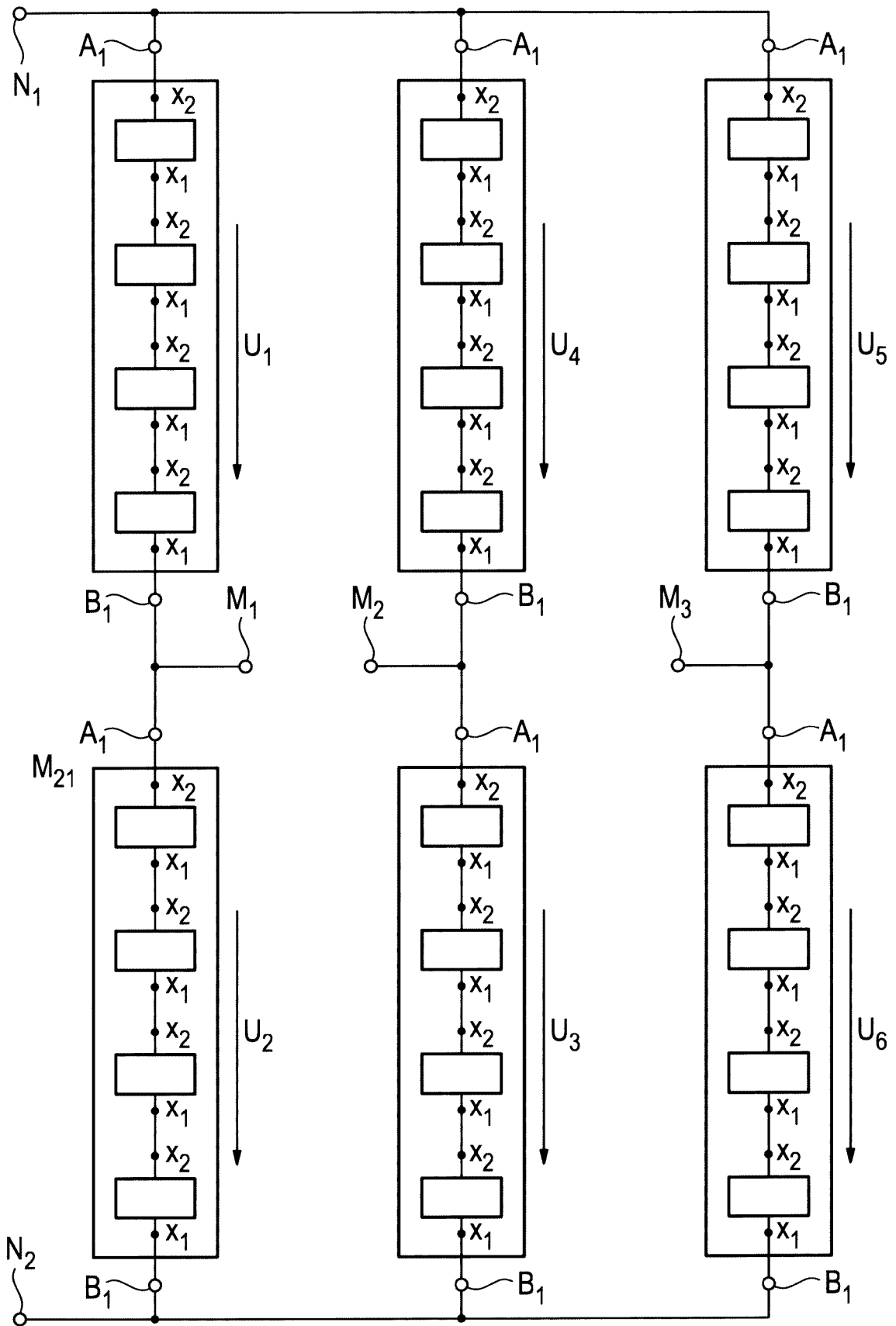


Fig. 1b

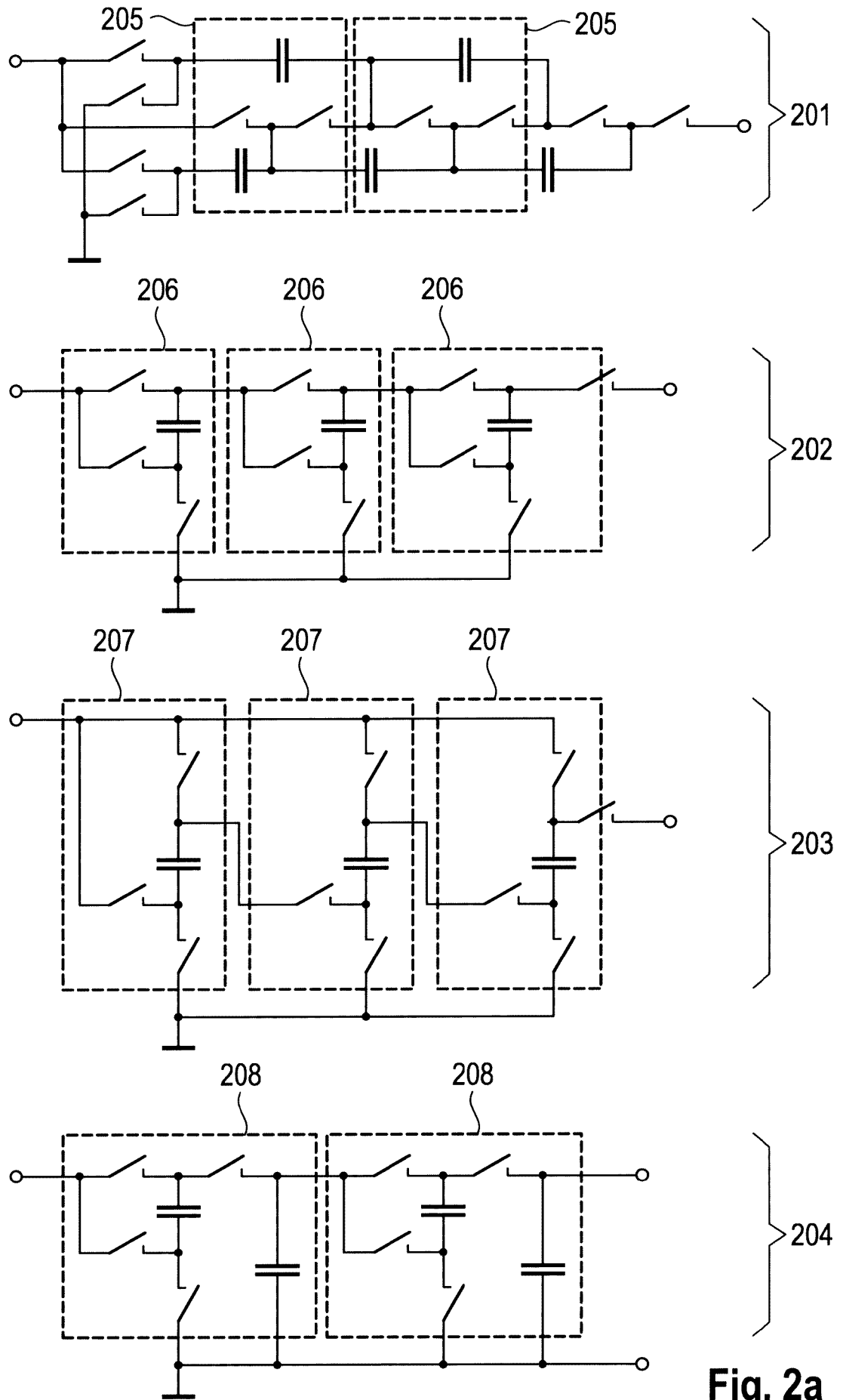


Fig. 2a

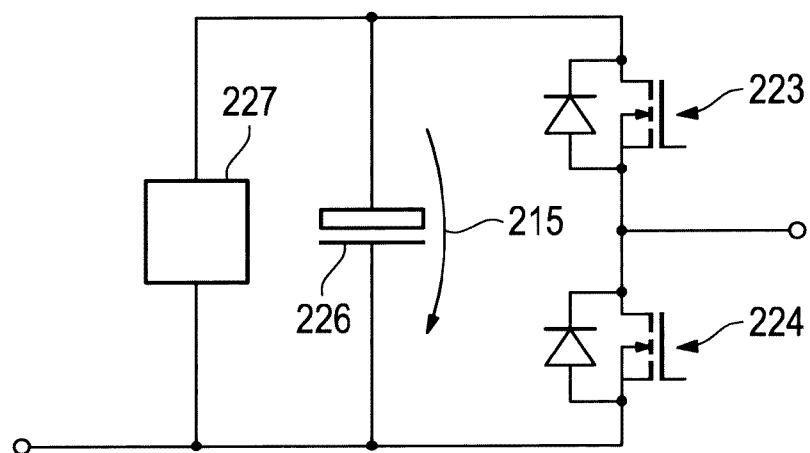
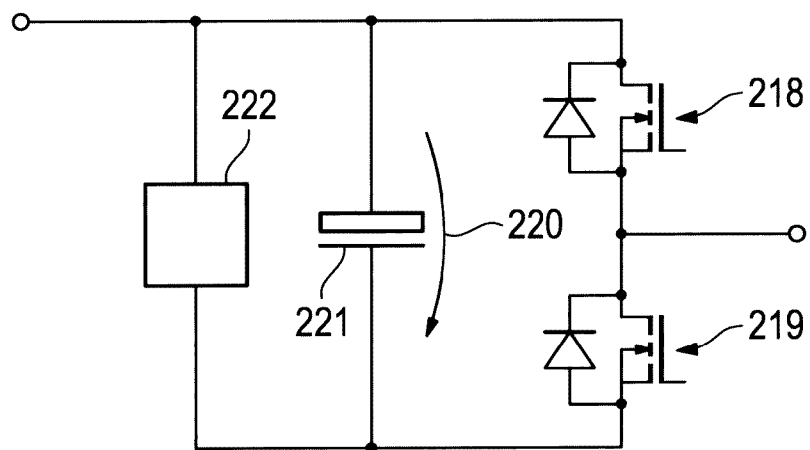
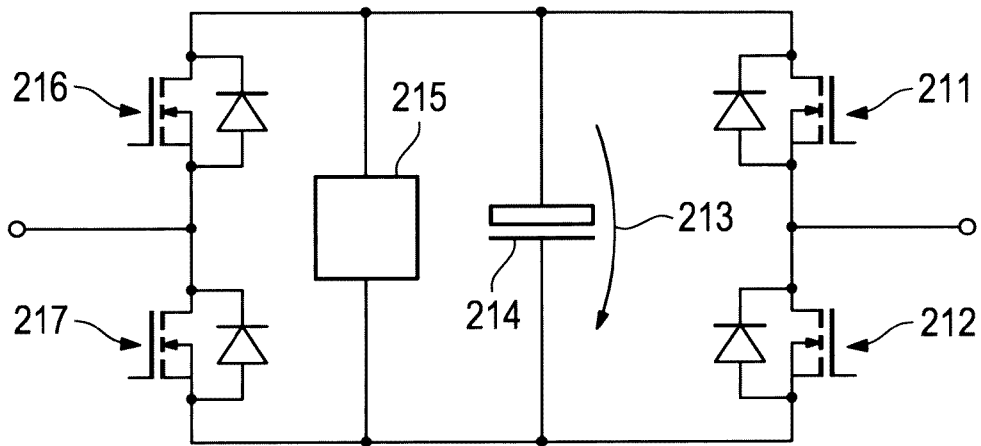


Fig. 2b

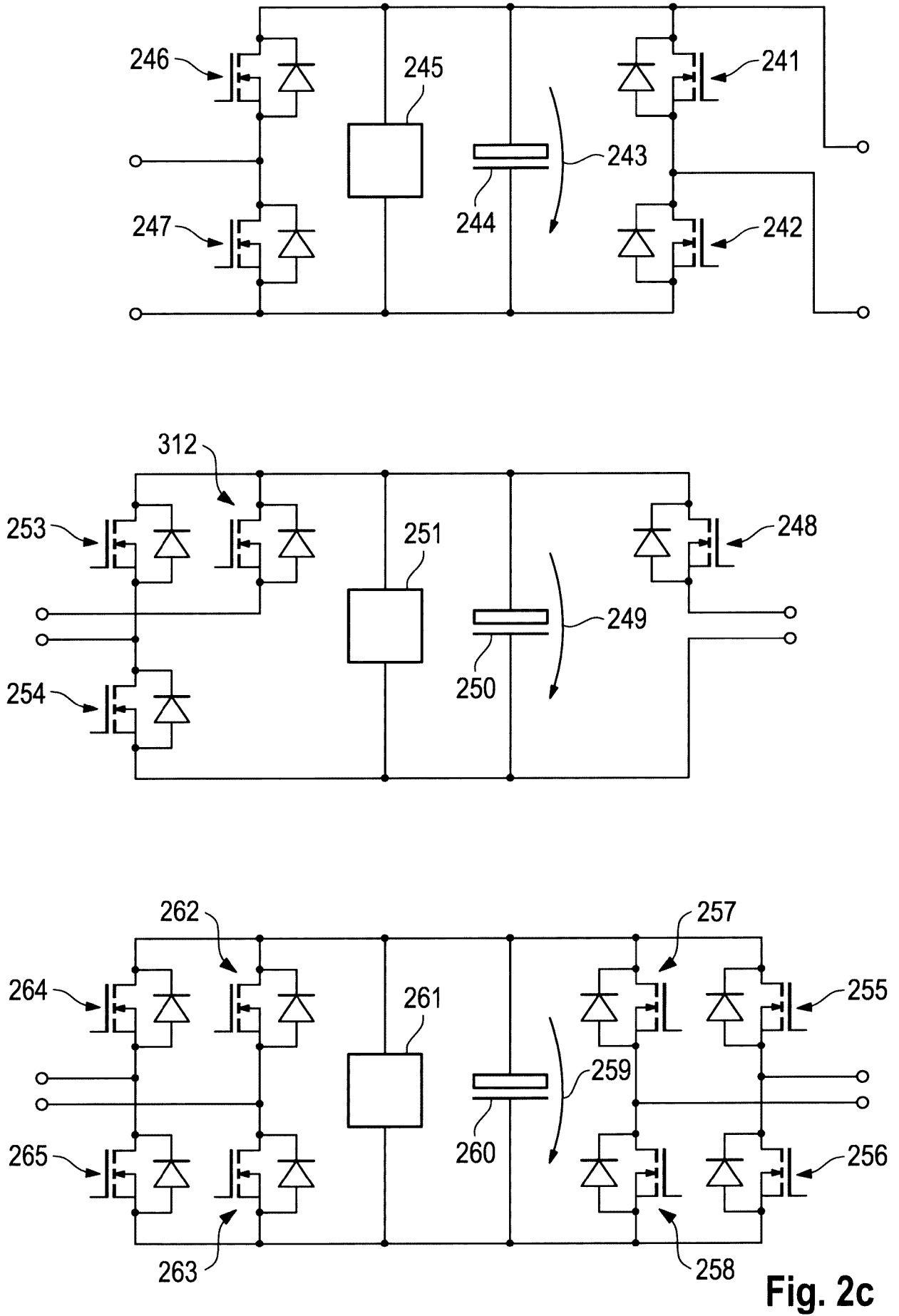


Fig. 2c

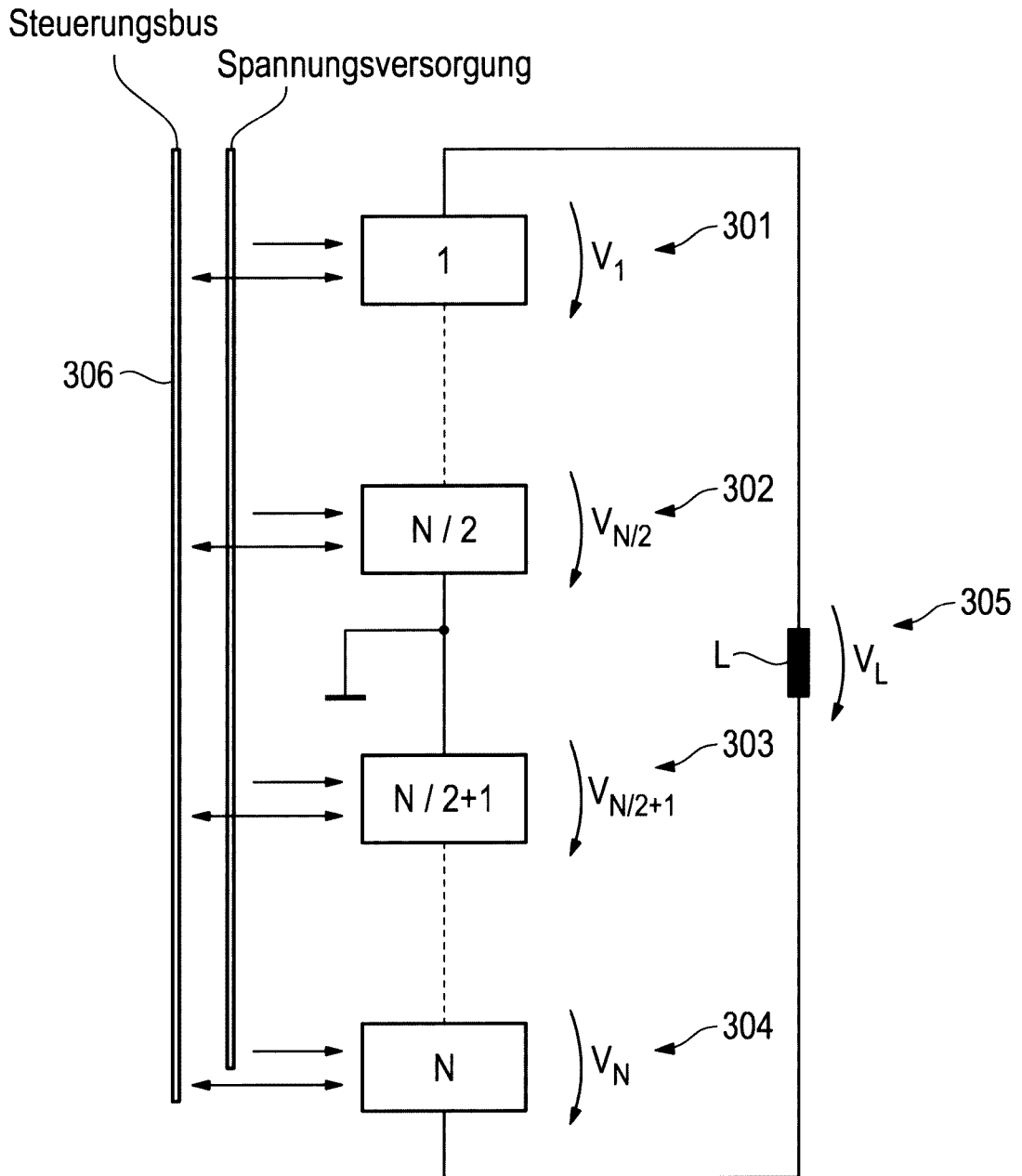


Fig. 3

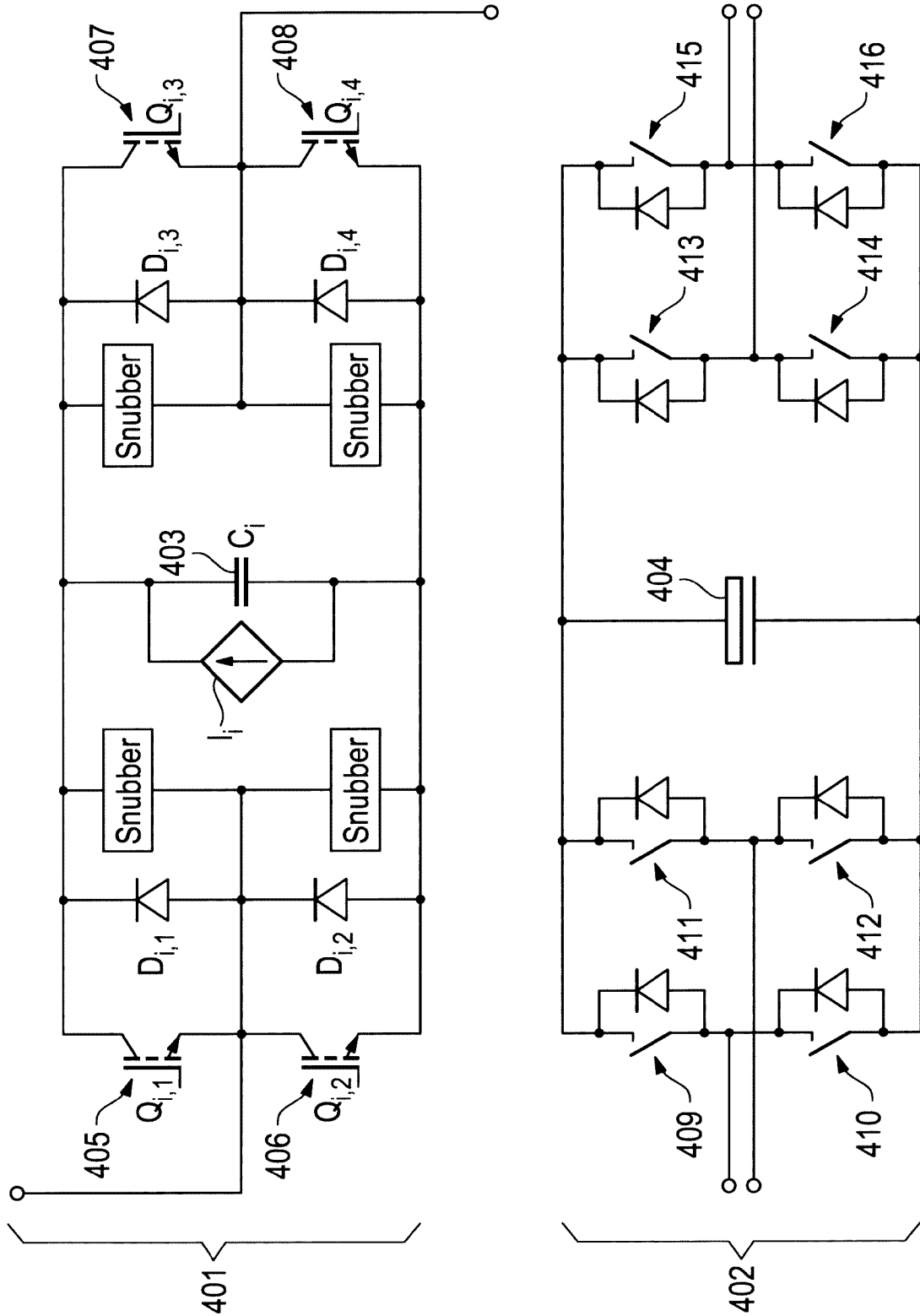


Fig. 4

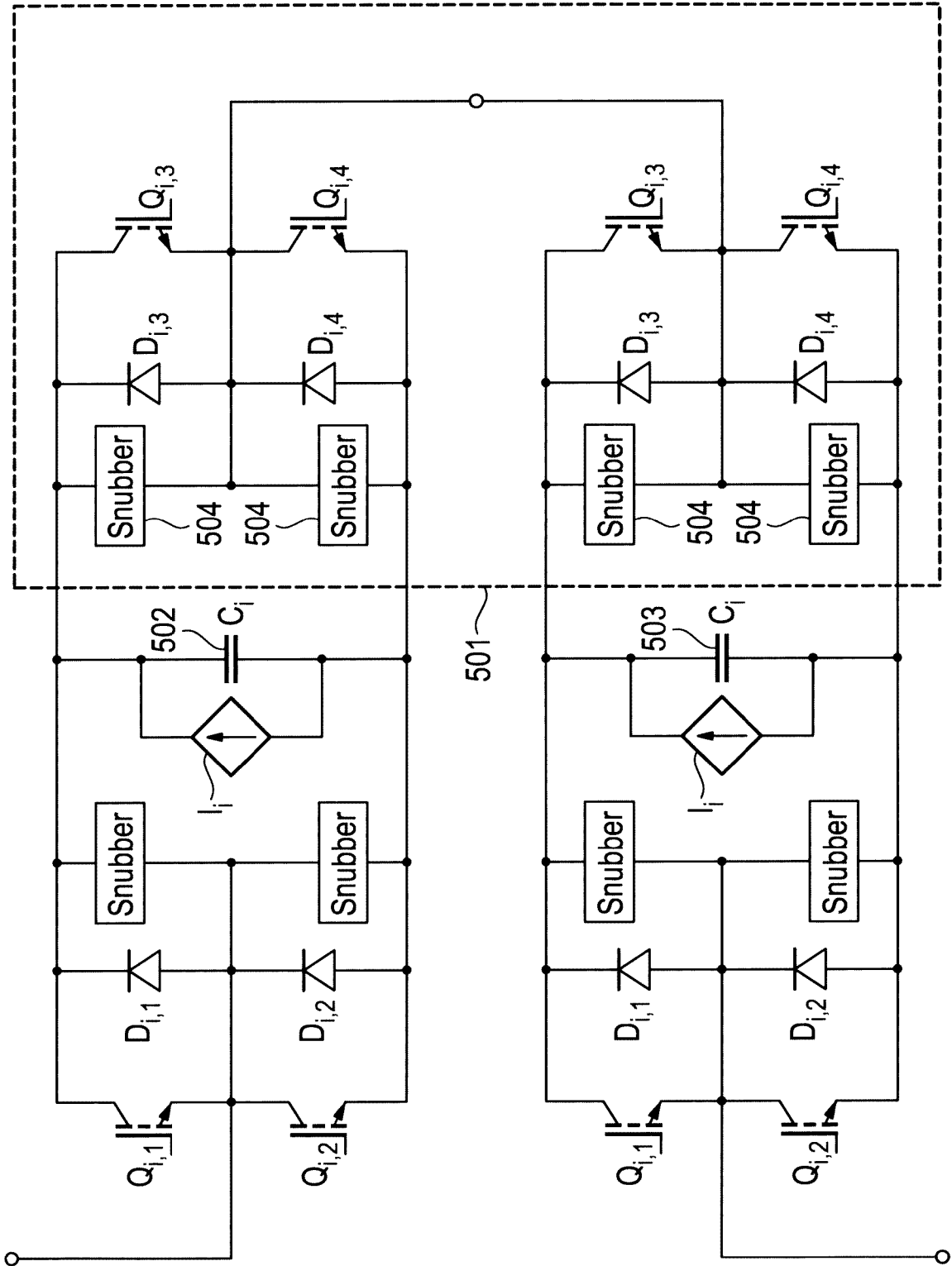


Fig. 5

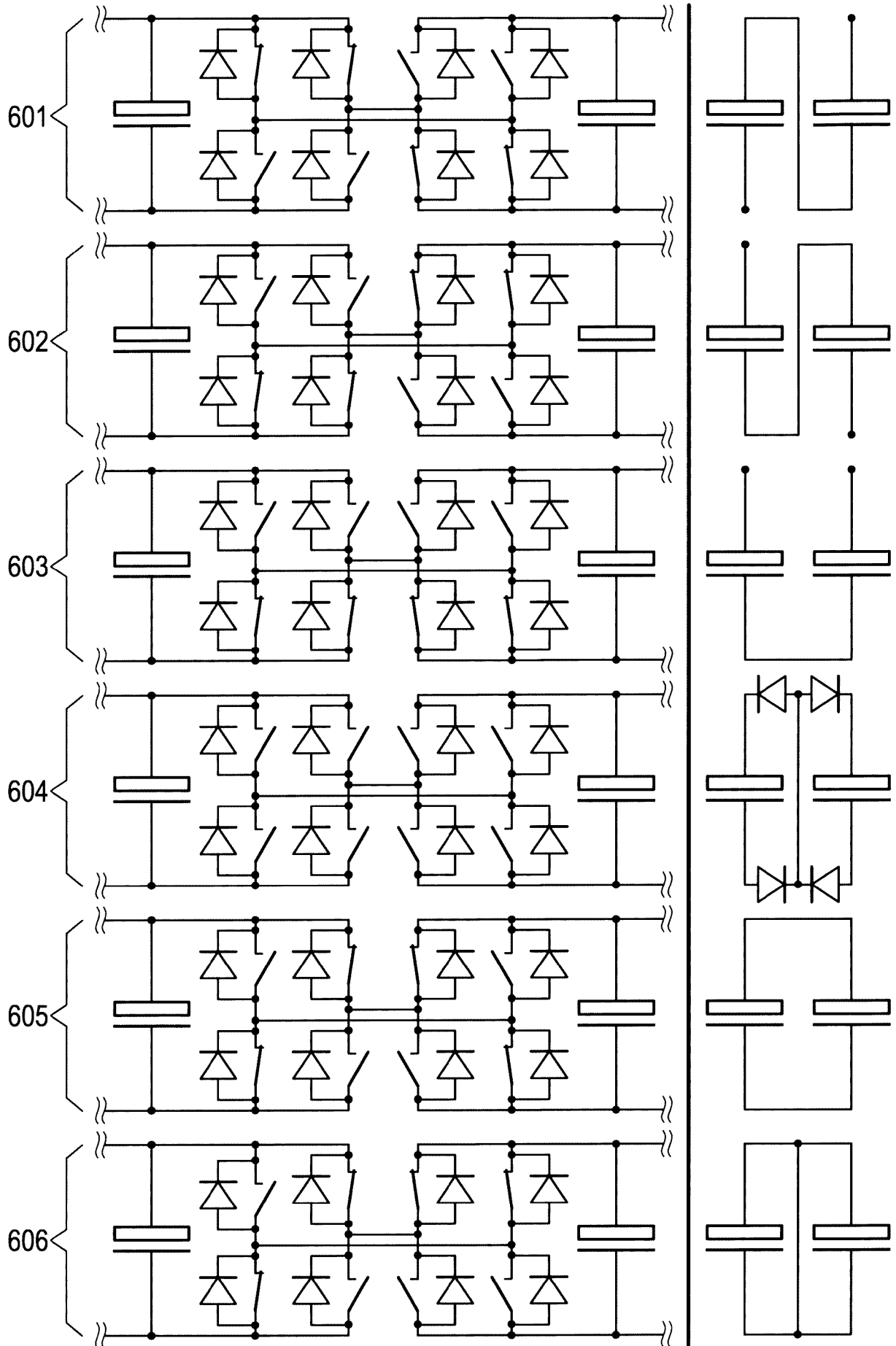


Fig. 6

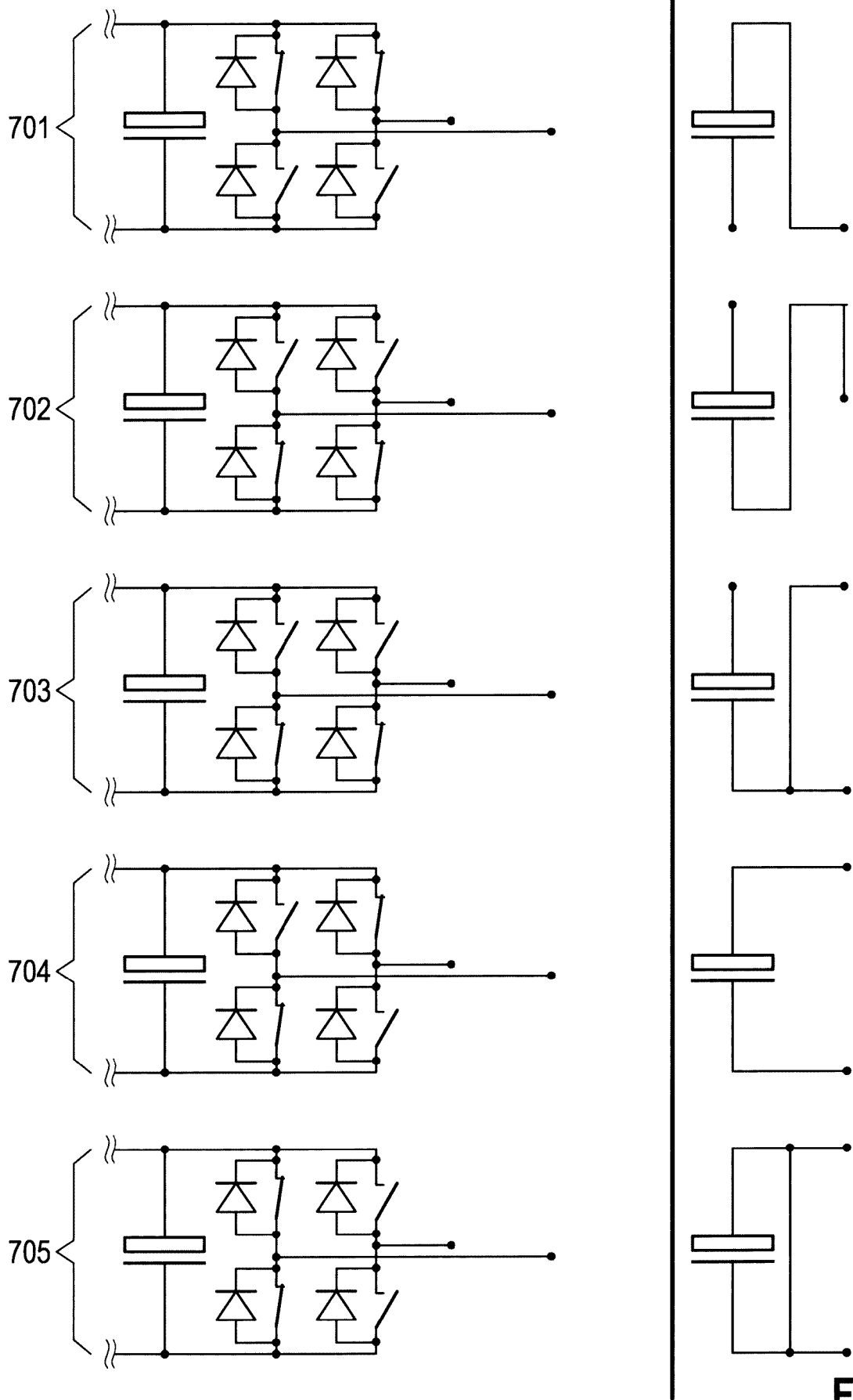


Fig. 7

zu Modul 1

801

Zustand	Bit a	Bit b	Bit c
seriell positiv	0	1	1
seriell negativ	1	1	0
passiv	0	0	0
bypass	1	1	1
parallel	1	0	1

zu Modul 2

802

Zustand	Bit a	Bit b
seriell positiv	0	1
seriell negativ	1	0
passiv	0	0
bypass	1	1

Fig. 8

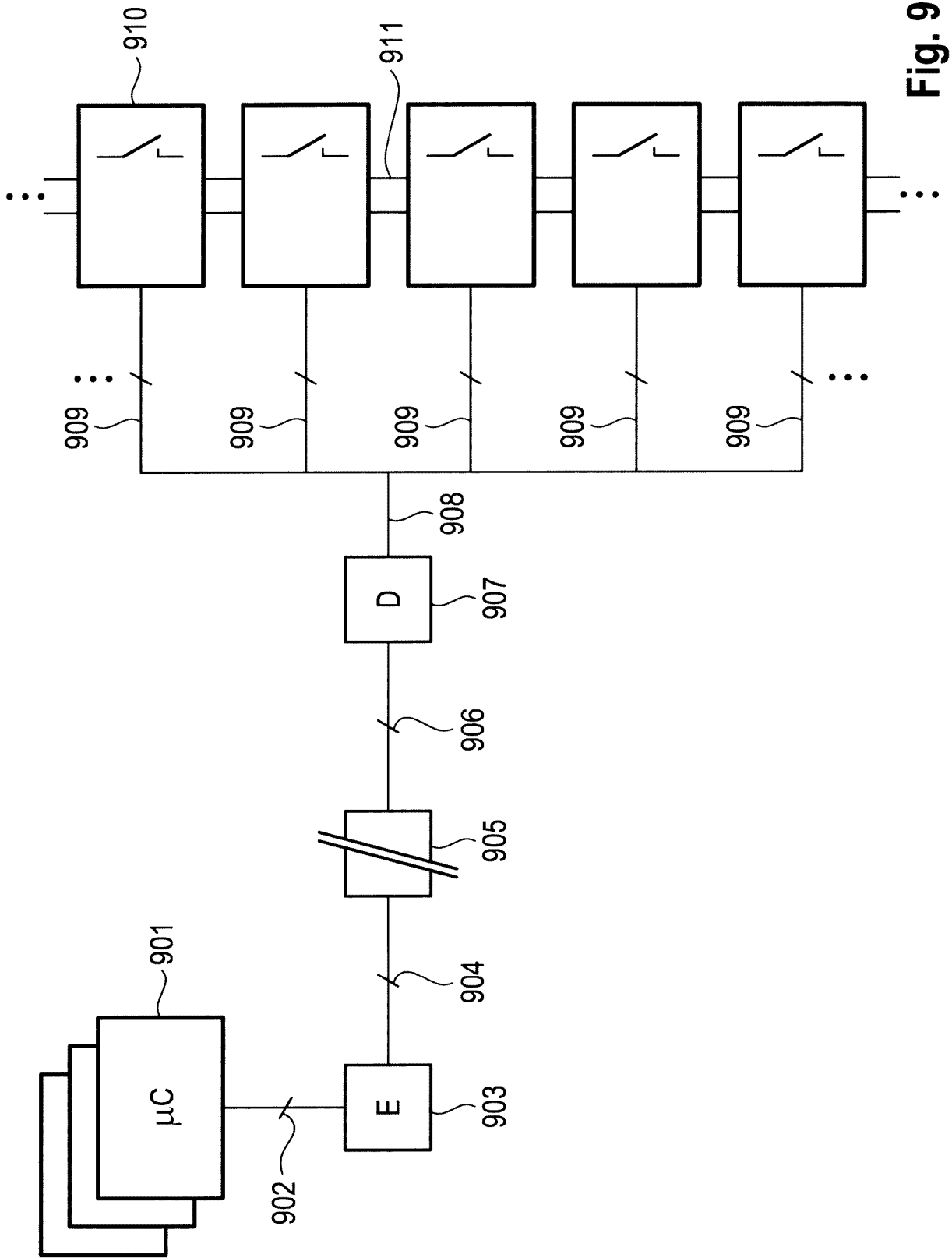


Fig. 9

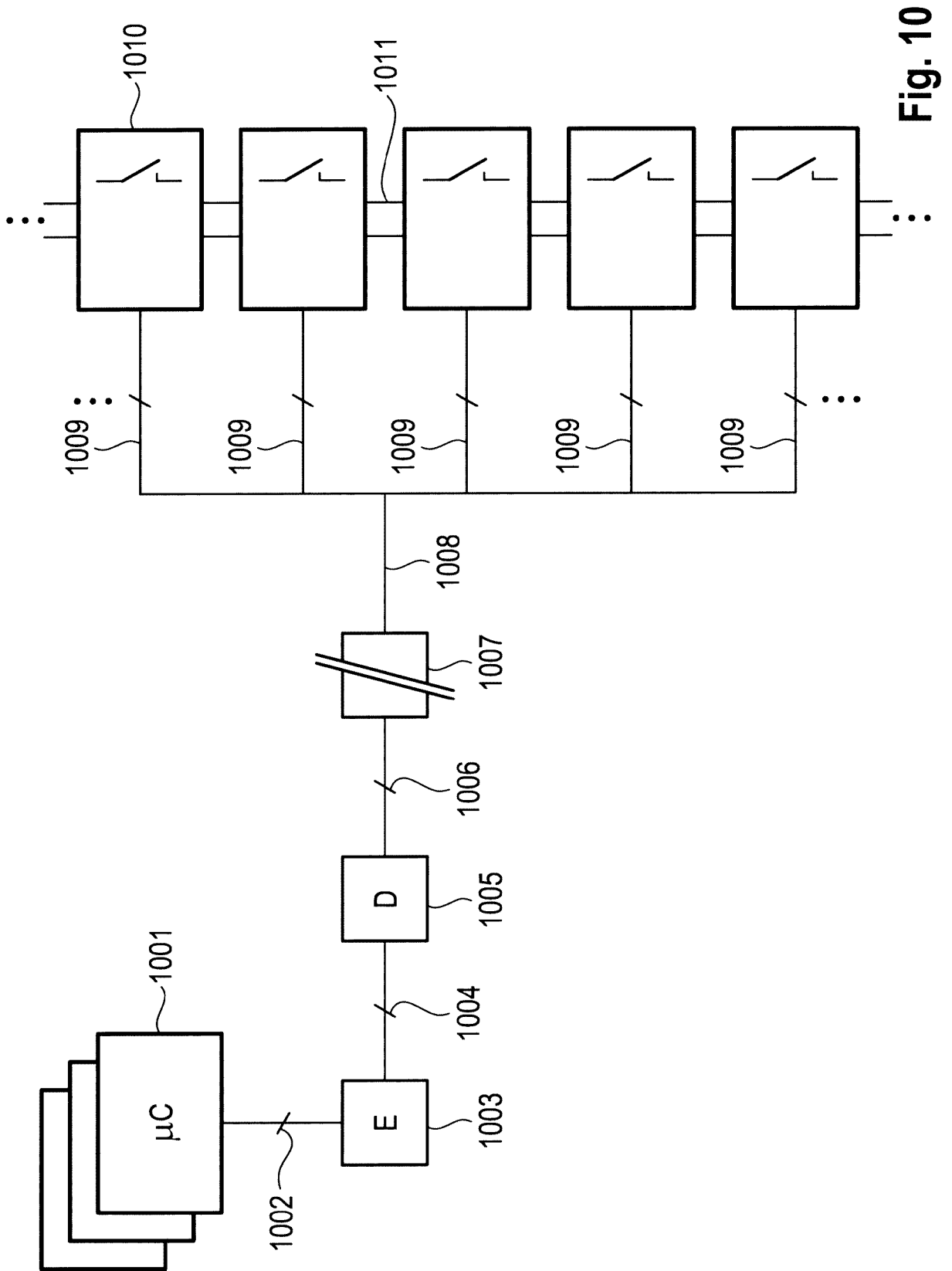


Fig. 10

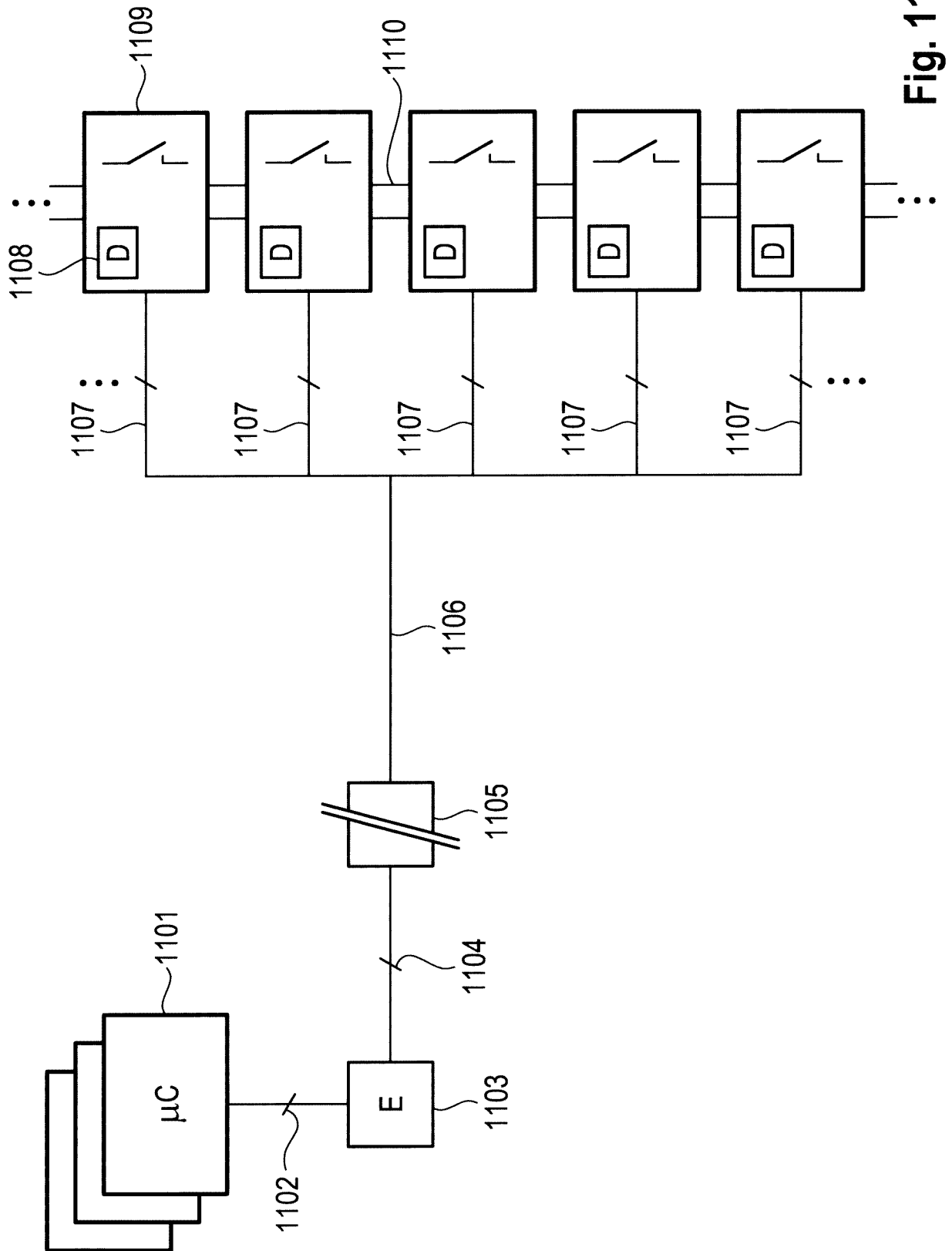


Fig. 11

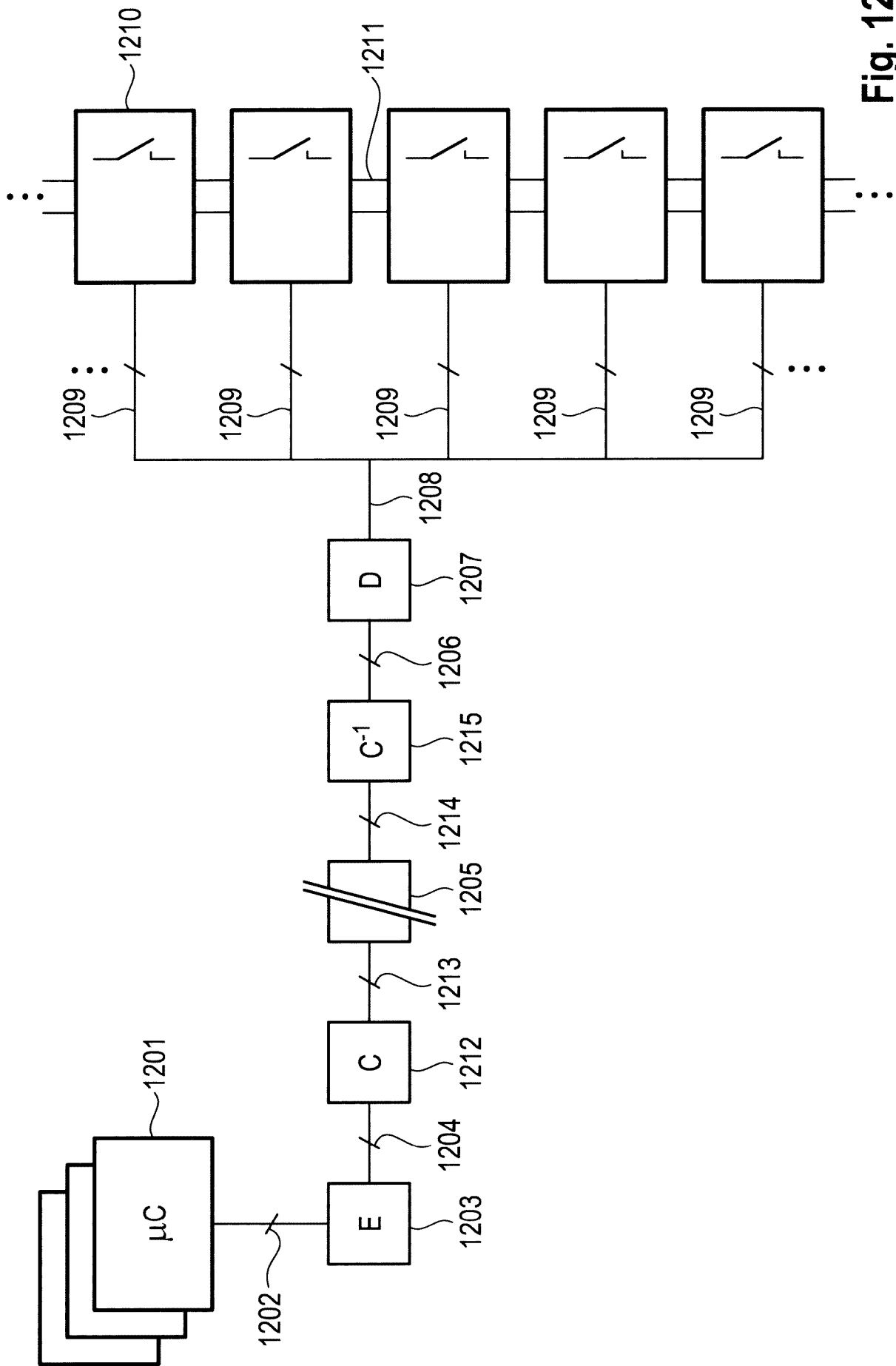


Fig. 12

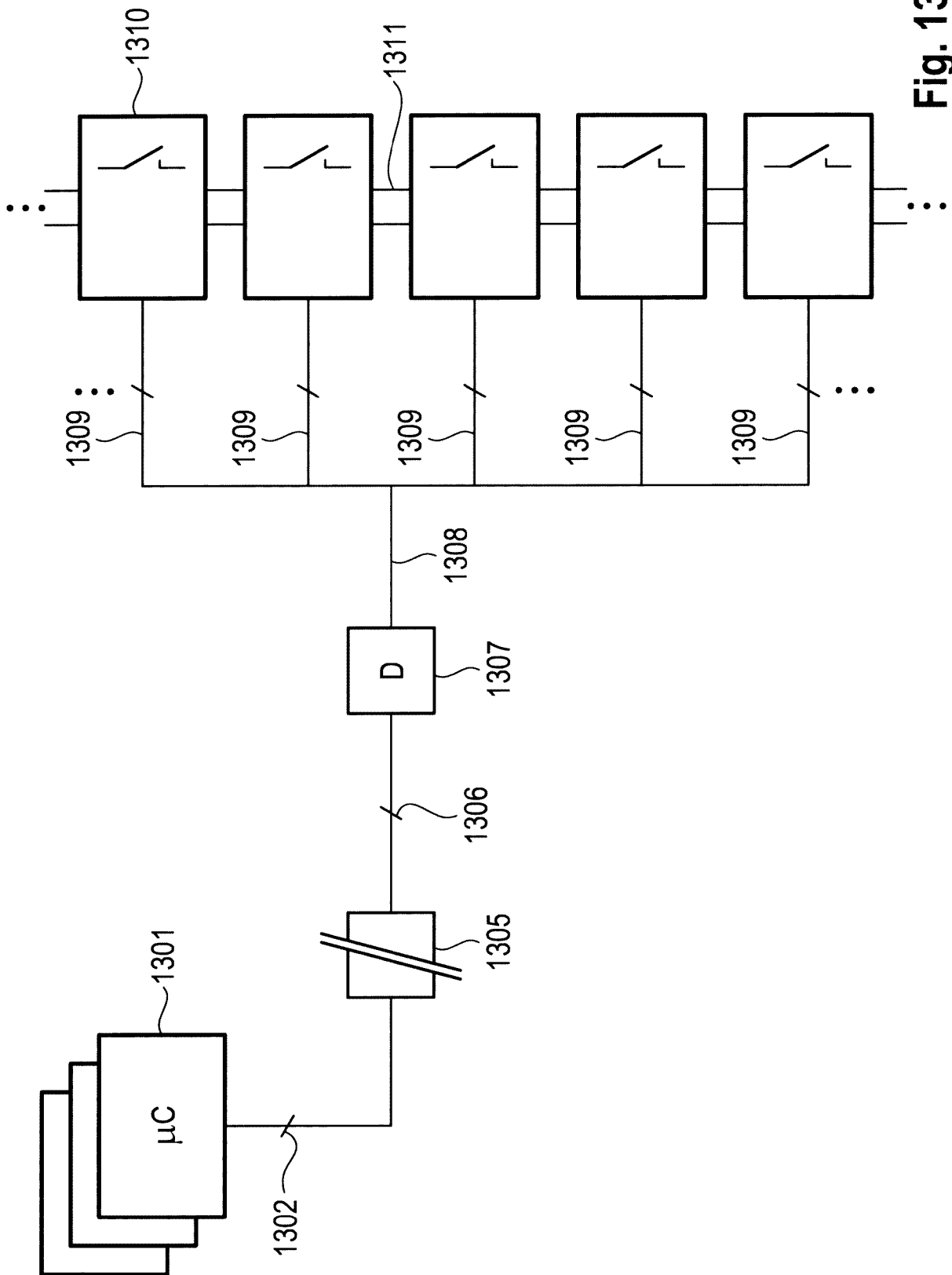


Fig. 13

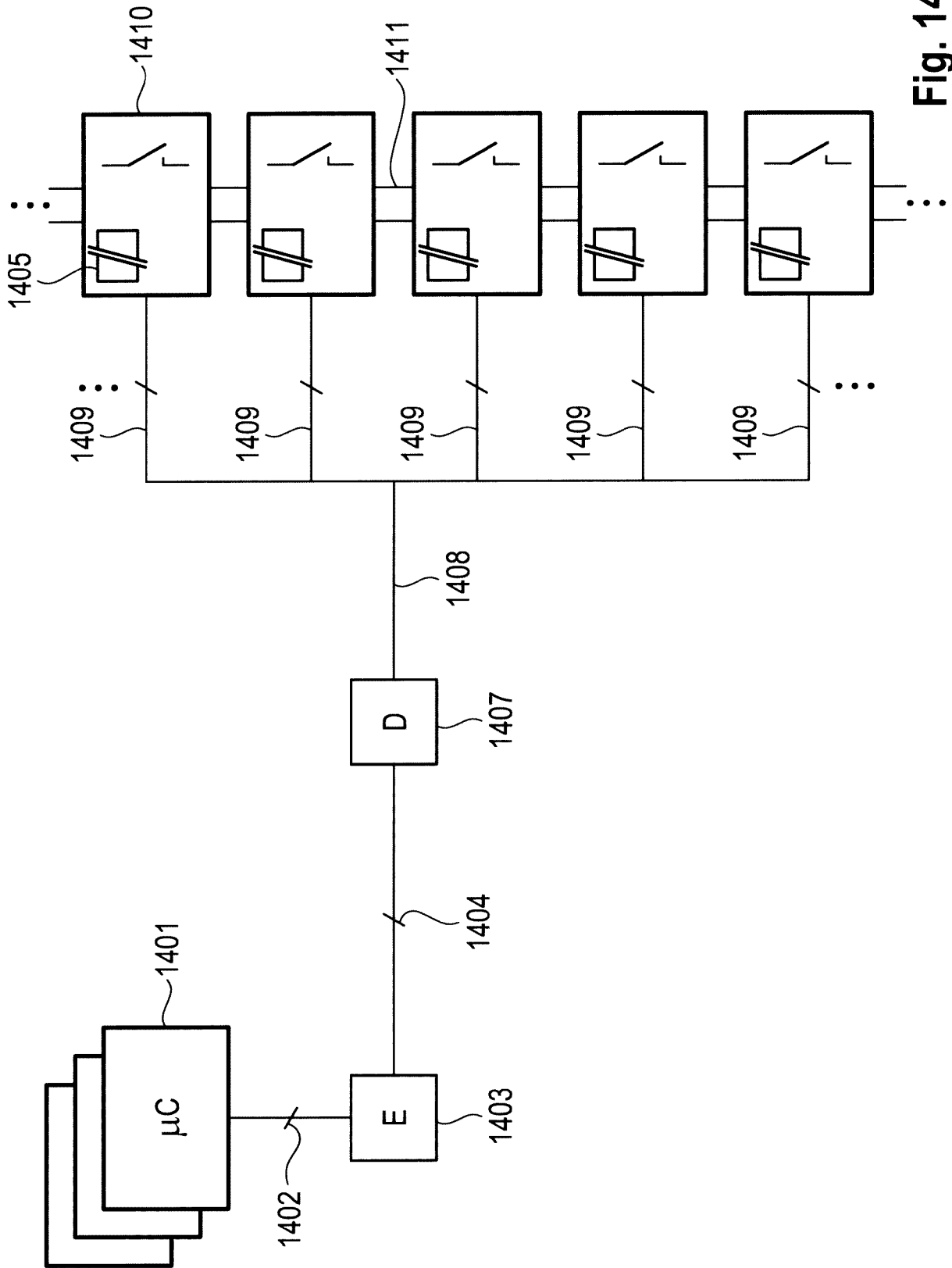


Fig. 14

INTERNATIONAL SEARCH REPORT

International application No
PCT/EP2018/025045

A. CLASSIFICATION OF SUBJECT MATTER
 INV. H02M7/483 H02M1/44
 ADD.
 According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED
 Minimum documentation searched (classification system followed by classification symbols)
 H02M

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)
 EPO-Internal, WPI Data

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	EP 2 458 726 A1 (HITACHI LTD [JP]) 30 May 2012 (2012-05-30) paragraphs [0093], [0094]; figures 1-4	1-3, 8-12,17 4-7, 13-16, 18,19
X A	----- DE 10 2005 045957 A1 (SIEMENS AG [DE]) 16 November 2006 (2006-11-16) paragraphs [0005], [0041], [0042]; figures 2,4,5	1 18
A	----- US 2017/149344 A1 (PU BOYU [CN] ET AL) 25 May 2017 (2017-05-25) paragraph [0044] - paragraph [0047]; figures 1-6 -----	1,8,9,18

Further documents are listed in the continuation of Box C.

See patent family annex.

* Special categories of cited documents :

- "A" document defining the general state of the art which is not considered to be of particular relevance
- "E" earlier application or patent but published on or after the international filing date
- "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- "O" document referring to an oral disclosure, use, exhibition or other means
- "P" document published prior to the international filing date but later than the priority date claimed

- "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
- "&" document member of the same patent family

Date of the actual completion of the international search 30 May 2018	Date of mailing of the international search report 07/06/2018
--	--

Name and mailing address of the ISA/ European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016	Authorized officer Imbernon, Lisa
--	--

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/EP2018/025045

Patent document cited in search report	Publication date	Patent family member(s)	Publication date	
EP 2458726	A1	30-05-2012	BR 112012001091 A2	23-02-2016
			CN 102474194 A	23-05-2012
			EP 2458726 A1	30-05-2012
			JP 5449893 B2	19-03-2014
			JP 2011024393 A	03-02-2011
			KR 20120029476 A	26-03-2012
			US 2012113698 A1	10-05-2012
			WO 2011010575 A1	27-01-2011

DE 102005045957	A1	16-11-2006	DE 102005045957 A1	16-11-2006
			WO 2007036379 A2	05-04-2007

US 2017149344	A1	25-05-2017	CN 106787875 A	31-05-2017
			US 2017149344 A1	25-05-2017

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES
 INV. H02M7/483 H02M1/44
 ADD.

Nach der Internationalen Patentklassifikation (IPC) oder nach der nationalen Klassifikation und der IPC

B. RECHERCHIERTE GEBIETE

Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)
 H02M

Recherchierte, aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

EPO-Internal, WPI Data

C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X A	EP 2 458 726 A1 (HITACHI LTD [JP]) 30. Mai 2012 (2012-05-30) Absätze [0093], [0094]; Abbildungen 1-4	1-3, 8-12,17 4-7, 13-16, 18,19
X A	----- DE 10 2005 045957 A1 (SIEMENS AG [DE]) 16. November 2006 (2006-11-16) Absätze [0005], [0041], [0042]; Abbildungen 2,4,5	1 18
A	----- US 2017/149344 A1 (PU BOYU [CN] ET AL) 25. Mai 2017 (2017-05-25) Absatz [0044] - Absatz [0047]; Abbildungen 1-6 -----	1,8,9,18



Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen



Siehe Anhang Patentfamilie

* Besondere Kategorien von angegebenen Veröffentlichungen :

"A" Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist

"E" frühere Anmeldung oder Patent, die bzw. das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist

"L" Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)

"O" Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht

"P" Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

"T" Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist

"X" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden

"Y" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist

"&" Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche

30. Mai 2018

Absenddatum des internationalen Recherchenberichts

07/06/2018

Name und Postanschrift der Internationalen Recherchenbehörde

Europäisches Patentamt, P.B. 5818 Patentlaan 2
 NL - 2280 HV Rijswijk
 Tel. (+31-70) 340-2040,
 Fax: (+31-70) 340-3016

Bevollmächtigter Bediensteter

Imbernon, Lisa

INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen

PCT/EP2018/025045

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung	
EP 2458726	A1	30-05-2012	BR 112012001091 A2	23-02-2016
			CN 102474194 A	23-05-2012
			EP 2458726 A1	30-05-2012
			JP 5449893 B2	19-03-2014
			JP 2011024393 A	03-02-2011
			KR 20120029476 A	26-03-2012
			US 2012113698 A1	10-05-2012
			WO 2011010575 A1	27-01-2011

DE 102005045957	A1	16-11-2006	DE 102005045957 A1	16-11-2006
			WO 2007036379 A2	05-04-2007

US 2017149344	A1	25-05-2017	CN 106787875 A	31-05-2017
			US 2017149344 A1	25-05-2017
