

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4607153号
(P4607153)

(45) 発行日 平成23年1月5日(2011.1.5)

(24) 登録日 平成22年10月15日(2010.10.15)

(51) Int.Cl.	F I
B 8 1 C 1/00 (2006.01)	B 8 1 C 1/00
H 0 1 L 29/84 (2006.01)	H 0 1 L 29/84 Z
G 0 1 P 15/125 (2006.01)	G 0 1 P 15/125 Z
G 0 1 P 15/08 (2006.01)	G 0 1 P 15/08 P
G 0 1 P 9/04 (2006.01)	G 0 1 P 9/04

請求項の数 12 (全 16 頁)

(21) 出願番号	特願2007-183159 (P2007-183159)	(73) 特許権者	000005108
(22) 出願日	平成19年7月12日(2007.7.12)		株式会社日立製作所
(65) 公開番号	特開2009-18387 (P2009-18387A)		東京都千代田区丸の内一丁目6番6号
(43) 公開日	平成21年1月29日(2009.1.29)	(74) 代理人	100080001
審査請求日	平成19年7月12日(2007.7.12)		弁理士 筒井 大和
		(72) 発明者	鄭 希元
			東京都国分寺市東恋ヶ窪一丁目280番地
			株式会社日立製作所 中央研究所内
		(72) 発明者	後藤 康
			東京都国分寺市東恋ヶ窪一丁目280番地
			株式会社日立製作所 中央研究所内
		(72) 発明者	花岡 裕子
			東京都国分寺市東恋ヶ窪一丁目280番地
			株式会社日立製作所 中央研究所内

最終頁に続く

(54) 【発明の名称】 微小電気機械システム素子の製造方法

(57) 【特許請求の範囲】

【請求項1】

以下の工程を含む微小電気機械システム素子の製造方法：

(a) 支持体と、前記支持体とは空隙を介して設けられた導電体とを備えた基板を用意する工程、

(b) 前記工程(a)の後、前記導電体に、前記基板の厚さ方向に貫通する孔を形成する工程、

(c) 前記工程(b)の後、前記孔に固定材を通して前記支持体上にCVD成膜法を用いて前記固定材を堆積し、さらに前記孔を前記固定材で埋め込むことによって、前記支持体と前記導電体とを前記固定材で固定する工程、

(d) 前記工程(c)の後、前記導電体をパターンニングすることによって、前記支持体と前記導電体とが固定された固定部、一端が前記固定部と接続された梁、および前記梁の他端と接続された可動部を形成する工程。

【請求項2】

請求項1記載の微小電気機械システム素子の製造方法において、前記工程(a)は以下の下位工程を含む：

(a1) 前記支持体となる第1基板を用意する工程、

(a2) 前記導電体から構成される第2基板を用意する工程、

(a3) 前記第1基板の中央部に凹み部を形成する工程、

(a4) 前記工程(a3)の後、前記第1基板と前記第2基板とを重ね合わせ、前記第1

基板と前記第 2 基板との間に、前記凹み部から構成される前記空隙を形成する工程。

【請求項 3】

請求項 2 記載の微小電気機械システム素子の製造方法において、
前記第 1 基板が、シリコン、ガラス、または金属から構成され、
前記第 2 基板が、導電性のシリコン、または金属から構成され、
前記工程 (a 4) では、シリコンーシリコン接合、シリコンー金属接合、シリコンーガラス接合、ガラスー金属接合、または金属ー金属接合によって前記第 1 基板と前記第 2 基板とを接合することを特徴とする微小電気機械システム素子の製造方法。

【請求項 4】

請求項 1 記載の微小電気機械システム素子の製造方法において、前記工程 (a) は以下の下位工程を含む： 10

(a 1) 第 1 面と前記第 1 面とは反対の第 2 面を有するシリコン基板を用意した後、前記第 1 面または前記第 2 面側に複数の溝を形成する工程、

(a 2) 前記工程 (a 1) の後、前記シリコン基板を水素アニールすることによって前記複数の溝が繋がった前記空隙を形成し、前記支持体および前記導電体が前記シリコン基板から構成される前記基板を形成する工程。

【請求項 5】

請求項 1 記載の微小電気機械システム素子の製造方法において、前記工程 (a) は以下の下位工程を含む： 20

(a 1) 第 1 面と前記第 1 面とは反対の第 2 面を有するシリコン基板を用意した後、前記第 1 面上に酸化シリコン膜を形成する工程、

(a 2) 前記酸化シリコン膜上に多結晶シリコン膜を形成する工程、

(a 3) 前記酸化シリコン膜に到達する複数の溝を前記多結晶シリコン膜に形成する工程、

(a 4) 前記工程 (a 3) の後、前記シリコン基板をフッ酸処理することによって、前記複数の溝下の前記酸化シリコン膜が除去されて前記空隙を形成し、前記支持体が前記シリコン基板から構成され、前記導電体が前記多結晶シリコン膜から構成される前記基板を形成する工程。

【請求項 6】

請求項 1 記載の微小電気機械システム素子の製造方法において、 30

前記工程 (c) では、前記固定部に隣接する前記梁下まで前記固定材がはみ出さないように、前記孔に前記固定材を通して前記支持体上に前記固定材を堆積することを特徴とする微小電気機械システム素子の製造方法。

【請求項 7】

以下の工程を含む微小電気機械システム素子の製造方法：

(a) 支持体と、前記支持体とは空隙を介して設けられた導電体とを備え、第 1 平面領域と前記第 1 平面領域と接する第 2 平面領域を有する基板を用意する工程、

(b) 前記工程 (a) の後、前記第 2 平面領域の前記導電体に、前記基板の厚さ方向に貫通する孔を形成する工程、

(c) 前記工程 (b) の後、前記孔に固定材を通して前記支持体上に CVD 成膜法を用いて前記固定材を堆積し、さらに前記孔を前記固定材で埋め込むことによって、前記支持体と前記第 2 平面領域の前記導電体とを前記固定材で固定する工程、 40

(d) 前記工程 (c) の後、前記導電体をパターンングすることによって、前記第 2 平面領域の前記導電体から固定部を形成し、前記第 1 平面領域の前記導電体から可動部、および前記可動部と前記固定部とを接続する梁を形成する工程。

【請求項 8】

請求項 7 記載の微小電気機械システム素子の製造方法において、
前記基板は前記第 1 平面領域および前記第 2 平面領域を囲む第 3 平面領域を有しており、
前記工程 (b) では、前記第 3 平面領域の前記導電体に、前記基板の厚さ方向に貫通す 50

る孔を形成し、

前記工程（c）では、前記第3平面領域において、前記孔に前記固定材を通して前記支持体上に前記固定材を堆積し、さらに前記孔を前記固定材で埋め込むことによって前記支持体と前記第3平面領域の前記導電体とを前記固定材で固定し、

前記工程（d）では、前記第3平面領域の前記導電体から台座を形成し、

（e）前記工程（d）の後、前記第1平面領域および前記第2平面領域を覆うキャップを前記台座上で接合する工程を含むことを特徴とする微小電気機械システム素子の製造方法。

【請求項9】

請求項7記載の微小電気機械システム素子の製造方法において、

10

前記基板は前記第1平面領域および前記第2平面領域を囲む第3平面領域を有しており、

前記工程（b）では、前記第3平面領域の前記導電体に、前記基板の厚さ方向に貫通する孔を所定間隔で形成し、

前記工程（c）では、前記第3平面領域において、前記孔に前記固定材を通して前記支持体上に前記固定材を堆積し、さらに前記孔を前記固定材で埋め込むことによって、前記空隙に前記支持体から前記導電体まで到達する壁を形成すると共に、前記支持体と前記第3平面領域の前記導電体とを前記固定材で固定し、

前記工程（d）では、前記第3平面領域の前記導電体から台座を形成し、

（e）前記工程（d）の後、前記第1平面領域および前記第2平面領域を覆うキャップを前記台座上で接合することによって前記キャップ、前記支持体、および前記壁で囲まれる前記空隙を気密封止する工程を含むことを特徴とする微小電気機械システム素子の製造方法。

20

【請求項10】

請求項9記載の微小電気機械システム素子の製造方法において、

前記導電体は、シリコンから構成されており、

前記キャップは、ガラスから構成されており、

前記工程（e）では、シリコンーガラス接合によって前記導電体から構成される前記台座と前記キャップとを固定することを特徴とする微小電気機械システム素子の製造方法。

【請求項11】

30

請求項9記載の微小電気機械システム素子の製造方法において、

前記導電体は、シリコンから構成されており、

前記キャップは、シリコンから構成されており、

前記工程（e）では、シリコンーシリコン接合によって前記導電体の前記台座と前記キャップとを接合することを特徴とする微小電気機械システム素子の製造方法。

【請求項12】

請求項9記載の微小電気機械システム素子の製造方法において、

前記キャップには開口部が形成されており、

前記工程（c）の後、前記固定部上に電極パッドを形成し、前記工程（e）では、前記開口部によって前記電極パッドを露出することを特徴とする微小電気機械システム素子の製造方法。

40

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、例えば加速度センサ、角速度センサ、振動子、メカニカルフィルタ、マイクロミラーなどの可動部または懸架部を有する微小電気機械システム（MEMS；Micro Electro Mechanical Systems）素子の製造技術に関し、特に、気密封止され、外部と電気信号のやり取りをするMEMS素子の製造技術に関するものである。

【背景技術】

【0002】

50

例えば、シリコン基板よりなる支持体と、支持体上に形成された固定部と、支持体から空隙を介して設けられた平板状の可動部とを備え、固定部が梁（ビーム）を介して可動部を支持するMEMS素子が提案されている。このMEMS素子は、可動部の変位を静電容量値の変化として検出するものである。

【0003】

このようなMEMS素子の空隙は、その形成方法が例えば、支持体と、可動部および梁との間に設けられた犠牲層を除去することによって、その除去された空洞となった空洞層からなるものである。しかしながら、製造工程の途中やあるいは製品の使用中に梁が支持体に接触するスティッキング現象が発生する場合がある。そこで、特開2001-4658（特許文献1）の明細書に基づき既に公知である半導体センサおよびその製造方法では、まず凹部が形成されたシリコンウェーハ（シリコン基板）を、支持体としてのガラス基板に貼り合わせることで空洞層を形成する。その後、シリコンウェーハを異方性エッチングすることで、固定部や梁、可動部など機能部を形成する。そのため、犠牲層のエッチングが不要となるから、スティッキング現象の発生を少なくすることができると記述されている。

10

【0004】

また、特開平10-178181（特許文献2）の明細書に基づき既に公知であるMEMS素子の製造方法では、まずガラス基板に凹部を形成する。その後、片面には酸化膜、もう一方の面にはシリコンエッチング時にマスクとして使われるニッケル膜が形成されたシリコンウェーハ（シリコン基板）を作製する。ニッケルマスクをパターニングし、その膜をマスクとして、シリコンウェーハを異方性エッチングし、可動部を形成する。このとき反対面に形成されている酸化膜がエッチストップ層として使われる。異方性エッチングが終わったシリコンウェーハは、マスクとして使ったニッケル層を除去した後、ガラス基板に陽極接合される。その後、シリコンウェーハ表面の酸化膜を除去すると記述されている。

20

【0005】

なお、MEMS素子では、特許文献1と特許文献2で紹介されているように、SON（Silicon On Nothing）ウェーハ（SON基板）が用いられる。その製造に関しては、例えば、凹部が形成されている一枚のシリコンウェーハ（シリコン基板）に平らのウェーハ（ガラス基板）を接合することで製造する方法がある。また、これらの方法以外に、Appl. Phys. Lett. Vol. 77, No.20, 2000, pp.3290-3292（非特許文献1）とJ. Vac. Sci. Technol. A 18(4), 2000, pp.1853-1858（非特許文献2）に紹介されているような方法でも作ることができる。非特許文献1ではシリコンウェーハの表面にサブミクロン程度の微細な孔を深堀し、水素アニールすることで空隙（空洞）を形成する工程が紹介されている。また、非特許文献2ではSONを製造する方法が記述されているわけではないが、その記述からほぼ同じ工程でSONの製造に応用できる。

30

【特許文献1】特開2001-4658号公報

【特許文献2】特開平10-178181号公報

【非特許文献1】Appl. Phys. Lett. Vol. 77, No.20, 2000, pp.3290-3292

【非特許文献2】J. Vac. Sci. Technol. A 18(4), 2000, pp.1853-1858

40

【発明の開示】

【発明が解決しようとする課題】

【0006】

前記特許文献1に記述されたような技術では、シリコンウェーハに予め空洞層を形成し、空洞層形成面の裏面から異方性エッチングを行う。したがって、空洞層を形成する時には予め後の工程で固定部が来る位置に島状の土手部を形成しておく必要があり、シリコンウェーハの両面加工は必須となる。

【0007】

また、前記特許文献2に記述されたような技術を用いた、本発明者らが検討したMEMS素子を図14に示す。なお、図中の符号はそれぞれ、100が支持体、101が固定部

50

、102が土手部、103が可動部、104が空洞層、105が梁である。

【0008】

凹部が形成されている支持体100に異方性エッチングが終了したシリコンウェーハを接合し、シリコンウェーハに形成されている可動部103を懸架するため、支持体100側に土手部102を形成する必要がある。その大きさはアライメントの誤差を考慮した大きさにしておく必要がある。しかし、シリコンウェーハが大径化した場合にはアライメントの角度誤差が大きく作用し、支持体100に形成されている土手部102とシリコンウェーハに形成されている固定部101の位置がずれる場合がある。即ち、支持体100と接合される固定部101とこの固定部101と可動部103を繋いでいる梁105の長さが互いに相異となる場合がある。この場合、センサの共振周波数、不要モードの発生など性能面での劣化が起こりうる。また、センサ間の性能ばらつきも発生するため、製造歩留まりが悪化する。

10

【0009】

また、前記特許文献2で記述されたような技術では、異方性加工が完了したシリコンウェーハをガラス基板からなる支持体に接合しているため、接合時の可動部の破損の問題がある。さらに、接合後、表面に形成されている酸化膜をエッチャントによって除去しているため、寸法の小さい可動櫛歯、固定櫛歯などの固定パターンを有するセンサでは、可動部が周囲の固定パターン（特に、可動櫛歯と固定櫛歯同士）にスティッキングする虞がある。

【0010】

20

本発明の目的は、角速度センサ、加速度センサ、コンバインドセンサ（角速度センサと加速度センサが一体化されているセンサ）、マイクロミラーなどのMEMS素子の製造において、ウェーハの両面加工を必要とせず、アライメントのずれにロバストなMEMS素子を提供することにある。

【0011】

本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

【課題を解決するための手段】

【0012】

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、次のとおりである。

30

【0013】

本発明による微小電気機械システム素子の製造方法は、まず、（a）支持体と、前記支持体とは空隙を介して設けられた導電体とを備え、第1平面領域と前記第1平面領域と接する第2平面領域を有する基板を用意する。次いで、（b）前記第2平面領域の前記導電体に、前記基板の厚さ方向に貫通する孔を形成する。次いで、（c）前記孔に固定材を通して前記支持体上に前記固定材を堆積し、さらに前記孔を前記固定材で埋め込むことによって、前記支持体と前記第2平面領域の前記導電体とを前記固定材で固定する。次いで、（d）前記導電体をパターニングすることによって、前記第2平面領域の前記導電体から固定部を形成し、前記第1平面領域の前記導電体から可動部、および前記可動部と前記固定部とを接続する梁を形成する。

40

【発明の効果】

【0014】

本願において開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば以下のとおりである。

【0015】

本発明の微小電気機械システム素子の製造方法によれば、空隙が形成されている基板を用いて、必要な部分に微細な孔を開け、その孔を固定材で埋め込む方法で孔周辺部を支持体に固定するため、前記特許文献1で記述された技術のようにウェーハの両面加工を必要としない。また、空隙を形成するときに予め固定部が来る位置を知る必要がないため標準

50

的な空隙を有する基板（ウェーハ）を大量で生産することができる。また、導電体から構成される基板（ウェーハ）と支持体となる基板（ウェーハ）を接合した後に可動部と固定部を形成しているため、高精度のアライメントを必要としない。その結果、素子間の個体差が少ない高性能・高信頼性のMEMS素子の製造が可能となる。

【発明を実施するための最良の形態】

【0016】

以下の実施の形態においては便宜上その必要があるときは、複数のセクションまたは実施の形態に分割して説明するが、特に明示した場合を除き、それらはお互いに無関係なものではなく、一方は他方の一部または全部の変形例、詳細、補足説明等の関係にある。

【0017】

また、以下の実施の形態において、要素の数等（個数、数値、量、範囲等を含む）に言及する場合、特に明示した場合および原理的に明らかに特定の数に限定される場合等を除き、その特定の数に限定されるものではなく、特定の数以上でも以下でもよい。

【0018】

さらに、以下の実施の形態において、その構成要素（要素ステップ等も含む）は、特に明示した場合および原理的に明らかに必須であると考えられる場合等を除き、必ずしも必須のものではないことは言うまでもない。

【0019】

同様に、以下の実施の形態において、構成要素等の形状、位置関係等に言及するときは、特に明示した場合および原理的に明らかにそうではないと考えられる場合等を除き、実質的にその形状等に近似または類似するもの等を含むものとする。このことは、上記数値および範囲についても同様である。

【0020】

また、実施の形態を説明するための全図において、同一の部材には原則として同一の符号を付し、その繰り返しの説明は省略する。なお、図面をわかりやすくするために平面図であってもハッチングを付す場合がある。

【0021】

本実施の形態における微小電気機械システム素子（以下では、MEMS素子という）について図面を参照しながら説明する。本実施の形態では、MEMS素子の一例として加速度センサを例に挙げて説明する。

【0022】

まず、本実施の形態における加速度センサ1Aの構成について図1、図2を参照して説明する。図1は本実施の形態における加速度センサの主要な構成要素を示す平面図である。図2は図1のA-A'線で切断した加速度センサを示す断面図である。

【0023】

加速度センサ1Aには、空隙4を有する基板2が使用されている。空隙4を有する基板2は、支持体からなる支持基板2a上にフォトリソグラフィ技術およびエッチング技術を使用して凹部（空隙4）を形成することで空隙層2bを形成した後、導電体からなるデバイス層2cが接合されている。接合後は、研磨もしくはプラズマを用いたドライエッチングでデバイス層2cの厚さを調整する。

【0024】

本願では基板2を構成する支持基板2a上で、空隙4を有する層を空隙層2bとし、また、空隙層2b上で、加速度センサ1Aの主要な構成が形成される層をデバイス層2cとしている。言い換えると、支持基板2a上には、空隙層2bが形成されており、この空隙層2b上にデバイス層2cが形成されている。このデバイス層2cを加工して素子形成領域DAを囲むように台座10が形成され、この台座10の内側に後述する構成要素が形成されている。なお、図2には、素子形成領域DAに含まれ、可動部13が形成される領域A1および領域A1と接し、支持基板2aと固定される固定部11、端子部16などの要素が形成される領域A2が示されており、また、素子形成領域DAを囲み、台座10が形成される領域A3が示されている。

【0025】

支持基板2aは、例えば、シリコン(Si)基板より形成され、デバイス層2cは、例えば、導電性シリコン基板より形成されている。支持基板2aの厚さは、例えば、数十〜数百 μm 、空隙層2bの厚さは、例えば、数百nm〜数 μm 、デバイス層2cの厚さは、例えば、数百nm〜数十 μm である。なお、本実施の形態では、空隙4を有する基板2にシリコン基板(半導体基板)を使用しているが、これに限定されるものではなく種々変更可能であり、例えば、表面MEMS技術を用いた導電性ポリシリコン、または、例えば、ニッケル(Ni)などのめっき金属をデバイス層2cとして使用してもよい。

【0026】

また、後述するが、台座10など支持基板2aに固定される要素は、予め形成された孔18に対して、固定材19で支持基板2aに達するまで埋め込むことで支持基板2aに固着、固定されている。

【0027】

図1に示すように、台座10で囲まれた素子形成領域DA内には、デバイス層2cをパターニングすることで固定部11が形成されている。この固定部11は空隙層2bの固定材19を介して支持基板2aに固定されている。そして、この固定部11には、後述する可動部13を支持する梁12が接続されている。可動部13は、デバイス層2cをパターニングすることにより形成されている。この可動部13は、梁12に支持され、その下には空隙4があるため、支持基板2aから離れて固定部11に懸架されている。

【0028】

可動電極14は、可動部13のみに固定(接続)されているため、可動部13と同じ動きをする。固定電極15は、可動電極14と対向するよう配置され、空隙層2bの固定材19を介して支持基板2aに固定されている。この固定電極15と可動電極14間には静電容量が形成され、可動部13と可動電極14が加速度の印加により変位した場合、静電容量が変化する。その検出回路については図3を参照して後述する。

【0029】

端子部16は、固定電極15に接続され、空隙層2bの固定材19を介して支持基板2aに固定されている。また、その上にはA1など金属膜で形成される電極パッド17が形成され、外部との電氣的信号のやり取りが行われる。

【0030】

このように、デバイス層2cに形成される台座10、固定部11、固定電極15、端子部16など固定要素は、予め形成されている孔18を固定材19で支持基板2aに達するまで埋め込むことで、下に形成されている空隙層2bを介して支持基板2aに固定されている。一方、梁12、可動部13、および可動電極14など可動要素は、下に空隙4が存在するため、固定部11に懸架された状態となっている。このため、前記可動要素は、空隙4を有する基板2の主面に平行なデバイス層2cの平面内で移動できるように構成されている。

【0031】

図2で示しているように台座10上には、キャップ3が接合されており、キャップ3が加速度センサ1Aの素子形成領域DAを覆うように配置されている。このキャップ3は、例えば、ガラス基板から形成されており、シリコンよりなる台座10と陽極接合によって接合される。さらに、このキャップ3には、電極パッド17が接合される部分に開口部が形成されており、ワイヤボンディングなどの手段により素子外部との電氣的信号のやり取りが可能となっている。

【0032】

ここで、本発明の特徴について説明する。まず、本発明の1つの特徴は、図2に示すように、空隙4を有する基板2を用いた台座10、固定部11、固定電極15、端子部16など固定要素の固定方法である。後述するが、これら固定要素には予め孔18が形成されていて、この孔18を固定材19で支持基板2aに達するまで埋め込むことで固定要素を空隙層2bを介して支持基板2aに固着させている。すなわち、孔18が形成されている

10

20

30

40

50

部分が固定されるため、空隙 4 を有するウェーハ（円盤板状の基板 2）製造時には特に後から形成されるパターン位置などを考慮する必要はない。したがって、本発明者らが検討したように、ウェーハの両面加工と高精度の接合アライメントが不要となる。

【0033】

また、可動部 13、梁 12 などのセンサ構成要素が形成されるデバイス層 2c の下には空隙層 2b が存在するが、デバイス層 2c をパターンニングすることだけで例えば可動部 13 をリリースすることができる。したがって、デバイス層 2c と支持基板 2a の間に絶縁層が存在する SOI（Silicon On Insulation）基板を用いる製造方法では必須である可動部を浮かせるためのエッチホール形成工程や、可動部の下にある絶縁物を除去するリリース工程が不要である。その分、単位面積当たりの質量を大きくとることができセンサの小型化と高性能化ができる。

10

【0034】

本発明の別の特徴は、固定部 11 にある。この固定部 11 は、孔 18 を固定材 19 が支持基板 2a に至るまで埋め込まれることで、空隙層 2b を介して支持基板 2a に固定されている。その後、形成されている孔 18 の周辺のデバイス層 2c をパターンニングすることで固定部 11 を形成している。そのため、固定部 11 の下に形成され、固定部 11 を空隙層 2b を介して支持基板 2a に固定している固定材 19 は必然的に固定部 11 の内側に形成され、固定部 11 をはみ出す（到達する）ことはない。言い換えると、固定部 11 に隣接する梁 12 下まで固定材 19 がはみ出さないように、孔 18 に固定材 19 を通して支持基板 2a 上に固定材 19 を堆積する。したがって、固定部 11 に接続され可動部 13 を支持している梁 12 は高精度のアライメントを必要とせず設計値通りの寸法で形成することができる。その結果、共振周波数のずれや不要モードの発生が少ない高性能のセンサが実現でき、センサ間の個体差も少なくなるため、高い歩留まりで高性能の加速度センサが実現できる。

20

【0035】

次に、本実施の形態における加速度センサ 1A の動作について説明する。図 1 において、可動部 13 と可動電極 14 は、x 方向には変位し易く、y 方向には変異し難い梁 12 に接続されている。そこで、x 方向の加速度が印加されると、 $F = m \cdot a = kx$ の関係から、式 1 で示している変位量 x が発生する。なお、 F は力、 m は可動部 13 と可動電極 14 の質量、 k は梁 12 のばね定数、 a は印加される加速度である。

30

【0036】

$$x = (m/k) \cdot a \quad (1)$$

この変位により、可動電極 14 と固定電極 15 との間の距離が変動し、静電容量が変化する。印加された加速度に比例して変化する静電容量の変化を検出することで、印加された加速度が測定できる。

【0037】

図 3 は静電容量の変化から加速度信号を取り出すための検出回路を示している。なお、図 3 では、可動電極 14 と固定電極 15 をコンデンサで示し、梁 12、可動部 13、可動電極 14、固定電極 15、端子部 16、電極パッド 17 を配線として示している。本図における等価回路として同一の符号を付す。

40

【0038】

互いに 180 度位相が異なる搬送波 51 を夫々の固定電極 15 に印加し、その差分をアンプ 52 で増幅し、同期検波回路 53 で同期検波することで印加された加速度に比例した電圧信号として出力する。また、印加された加速度により発生する力 F を静電力によるリバランス力で打ち消す電極を可動部 13 に設け、この電極に印加する電圧をモニタすることで、印加された加速度を検出することは既知である。

【0039】

次に、本実施の形態における加速度センサ 1A の製造方法について図 4～図 13 を参照して説明する。図 4 は製造工程中のウェーハ状態における空隙を有する基板を示す断面図であり、図 5～図 10 は製造工程中の MEMS 素子を示す要部断面図である。図 11～図

50

13は製造工程中のMEMS素子を示す要部平面図である。なお、図5～図10は図11～図13のB-B'線で切断した断面を示している。

【0040】

まず、図4に示すように、支持体となる支持基板2aと、支持基板2aとは空隙4（空隙層2b）を介して設けられた導電体から構成されるデバイス層2cとを備えた基板2を用意する。具体的には、支持基板2aを構成する第1シリコン基板、デバイス層2cを構成する導電性の第2シリコン基板を用意する。なお、図4では図示しないが、図2を参照して説明したように、基板2は素子形成領域DAに含まれ、可動部13が形成される領域A1と、領域A1と接して支持基板2aと固定される固定部11、端子部16などの要素が形成される領域A2と、素子形成領域DAを囲み、台座10が形成される領域A3とを有している。

10

【0041】

次いで、支持基板2aの中央部にフォトリソグラフィ技術およびエッチング技術を使用して凹部を形成した後、常温接合方法などによって、第1シリコン基板と第2シリコン基板とを重ね合わせて接合し、第1シリコン基板から構成される支持基板2aと第2シリコン基板から構成されるデバイス層2cとの間に、凹み部から構成される空隙4を形成する。その後、研磨もしくはSF₆ガスを用いたドライエッチングでデバイス層2cの厚さを調整することで、シリコン基板の間に空隙4が形成されている空隙層2bを有する基板2を用意することができる。

20

【0042】

ここで、支持基板2aとして使われる第1シリコン基板は単なる支持基板として使われるため、必ずシリコンである必要はなく、ガラスもしくは金属の板などを使っても問題ない。また、デバイス層2cとして使われる第2のシリコン基板も金属板など導電性膜であれば特に問題ない。具体的には、支持基板2aとなる支持体がシリコン、ガラス、または金属から構成され、デバイス層2cを構成する導電体が導電性のシリコン、金属から構成されても良く、その場合、シリコンーシリコン接合、シリコンー金属接合、シリコンーガラス接合、ガラスー金属接合、または金属ー金属接合によって支持体と導電体とを重ね合わせて接合し、空隙4を有する基板2を形成することができる。

【0043】

続いて、孔18の形成と、固定材19の埋め込み、そして、電極パッド17を形成する工程を説明する。図5に示すように、デバイス層2cにフォトリソグラフィ技術およびエッチング技術を使用して、領域A2、A3のデバイス層2cに基板2の厚さ方向に貫通する微細な孔18を形成する。この孔18は、固定材19を埋め込むことによって、後の工程で形成される台座10、固定部11、固定電極15、端子部16など固定要素を空隙層2bを介して支持基板2aに固定させるために使われる。そのため、孔18は台座10、固定部11など支持基板2aに固着される部品の形状や位置に合わせて、デバイス層2cを貫通するよう形成される。また、固定のためには固定材19が支持基板2aに達する必要がある、このため孔18の直径は空隙層2bの厚さの1～2倍程度が望ましい。

30

【0044】

次いで、図6に示すように、孔18に固定材19を通して支持基板2a上に固定材19を堆積し、さらに孔18を固定材19で埋め込むことによって、支持基板2aと領域A2、A3のデバイス層2cとを固定材19で固定する。具体的には、孔18は、CVD（Chemical Vapor Deposition）などの成膜法を用いて固定材19で埋め込まれ、孔18が形成されている周辺のデバイス層2cは支持基板2aに固着される。

40

【0045】

孔18の形状、間隔、および大きさを適切に考慮することで、デバイス層2cと支持基板2aの間に固定材19の壁を形成することも可能である。たとえば、台座10の下に形成される固定材19の膜は、台座10を支持基板2aに固定させることのみならず、デバイス層2cと支持基板2aとの間に壁を形成し、気密された素子形成領域DA（図2参照）を形成する役割も持つ。

50

【0046】

次いで、図7に示すように、デバイス層2c上に体積された余分な固定材19はCMP (Chemical Mechanical Polishing) を用いて除去する。

【0047】

次いで、図8及び図11に示すように、電極パッド17を、スパッタなどの成膜法用いてA1など導電性金属膜をデバイス層2c上に成膜した後、フォトリソグラフィ技術およびエッチング技術を使用して形成する。

【0048】

次いで、図9及び図12に示すように、フォトリソグラフィ技術およびエッチング技術を使用してデバイス層2cをパターンングすることによって、支持基板2aと領域A3のデバイス層2cとが固定された台座10を形成する。また、同様にして、支持基板2aと領域A2のデバイス層2cとが固定された固定部11、端子部16、一端が固定部11と接続された梁12を形成する。また、同様にして、領域A1のデバイス層2cから梁12の他端と接続された可動部13を形成する。

10

【0049】

台座10は、素子形成領域DAを取り囲むように閉曲線の形状でデバイス層2cに形成される。この台座10は後の工程で形成されるキャップ3が接合され、気密封止された空間(素子形成領域DA)を形成するため、支持基板2aにしっかり固着され、台座10の下にある空隙層2bは埋まっている必要がある。そのため、この台座10には孔18が密に形成され、台座10の下にある空隙層2bには固定材19が壁になるように形成されている。その孔18の周囲を帯状にデバイス層2cを貫通するようにエッチングすることによって台座10が形成される。

20

【0050】

また、固定部11は、一緒に形成される梁12など可動部13を懸架するために支持基板2aに固定されている部分であり、台座10同様予め形成されている孔18に固定材19が支持基板2aに達するまで埋め込まれ、固定されている。この孔18の周辺をエッチングによりデバイス層2cを除去することで、固定部11が形成される。

【0051】

梁12は、台座10、固定部11などと同様に梁12の周辺のデバイス層2cをエッチングにより除去することで形成される。この梁12は固定部11に接続され、可動部13、可動電極14を動ける状態に支える。

30

【0052】

可動部13も台座10、固定部11、梁12同様、周辺のデバイス層2cをエッチングにより除去することで形成される。この可動部13は梁12に接続され、加速度センサ1Aの質量としての働きをし、加速度が印加されたときに印加された加速度に比例して変位する。

【0053】

可動電極14も台座10、固定部11、梁12、可動部13同様、周辺のデバイス層2cをエッチングにより除去することで形成される。この可動電極14は、可動部13に接続され、可動部13と同じ動きをするようになっている。

40

【0054】

固定電極15も台座10、固定部11、梁12、可動部13、可動電極14同様、周辺のデバイス層2cをエッチングにより除去することで形成される。この固定電極15は台座10、固定部11同様予め形成されている孔18に固定材19が支持基板2aに達するまで埋め込まれ、固定されている。

【0055】

端子部16も台座10、固定部11、梁12、可動部13、可動電極14、固定電極15同様、周辺のデバイス層2cをエッチングにより除去することで形成される。この端子部16は台座10、固定部11、固定電極15同様予め形成されている孔18に固定材19が支持基板2aに達するまで埋め込まれ、固定されている。また、固定電極15に接続

50

され、端子部 16 の上には予め電極パッド 17 が形成される。

【0056】

次いで、図 10 及び図 13 に示すように、台座 10 上には予め開口部を持つキャップ 3 を接合し、開口部によって電極パッド 17 を露出する。このキャップ 3 は素子形成領域 D A を覆うように形成され、加速度センサの構造体が形成されている素子形成領域 D A はキャップ 3 によって気密封止される。また、気密封止された可動電極 14、固定電極 15 は、外部と電極パッド 17 を介して電氣的に接続される。これにより外部との電気信号のやりとりをすることができる。

【0057】

本実施の形態では、キャップ 3 としてガラス基板を用いているが、絶縁性のシリコン基板など他の絶縁物による基板を用いてもよい。さらに、接合方法として、キャップ 3 と台座 10 とを陽極接合によって接合する例を示しているが、プラズマやイオンによる表面活性化を用いる常温接合や、ガラスフリット、ハンダなどの接着剤を用いてキャップ 3 と台座 10 とを接合するようにしてもよい。

【0058】

特に、キャップ 3 として絶縁性のシリコン基板を用いた場合、キャップ 3 と台座 10 とを常温接合により接合することができる。このとき、キャップ 3 と台座 10 が同じ材料であるので、封止材料同士の温度膨張係数の違いによる封止ひずみをなくすることができるため、高性能の角速度検出装置を得ることができる。

【0059】

次いで、ダイシングライン 21 に沿って、キャップ 3 と接合された基板 2 をダイシングすることにより、加速度センサ 1 A を個片化する。これにより本実施の形態における加速度センサ 1 A を形成することができる。

【0060】

本実施形態では MEMS 素子の一例として加速度センサを上げているが、本発明の要旨は加速度センサに限定することではなく、角速度センサ、振動子などデバイス層 2 c の構造物を支持基板 2 a に懸架する構造体において有効な技術である。特にマイクロミラーデバイスに使用した場合、ミラーになる平滑で広い領域をエッチホールなどを形成することなく、リリースすることができる。

【0061】

また、本実施の形態は図 4 で示している空隙 4 を有するウェーハ（基板 2）を使って説明しているが、非特許文献 1 又は非特許文献 2 の製造方法により作られた空隙 4 を有するウェーハを適用することもできる。

【0062】

具体的には、表面およびその裏面を有するシリコンウェーハ（シリコン基板）を用意した後、表面または裏面側に複数のサブミクロン程度の溝（孔）を形成した後、シリコン基板を水素アニールすることによって複数の溝が繋がった空隙 4 を形成し、支持基板 2 a（支持体）およびデバイス層 2 c（導電体）がシリコン基板から構成される基板 2 を形成することもできる。

【0063】

また、表面およびその裏面を有するシリコンウェーハ（シリコン基板）を用意した後、例えば表面上に酸化シリコン膜を形成した後、酸化シリコン膜上に導電性の多結晶シリコン膜を形成する。次いで、酸化シリコン膜に到達する複数の溝（孔）を多結晶シリコン膜に形成した後、シリコン基板をフッ酸処理することによって、複数の溝下の酸化シリコン膜が除去されて空隙 4 を形成し、支持基板 2 a（支持体）がシリコン基板から構成され、デバイス層 2 c（導電体）が導電性の多結晶シリコン膜から構成される基板 2 を形成することもできる。

【0064】

また、図 1 および図 2 に示した基板 2 の構造を以下のように形成することもできる。まず、支持基板 2 a（支持体）となる例えば第 1 シリコン基板、デバイス層 2 c（導電体）

10

20

30

40

50

を構成する例えば導電性の第2シリコン基板を用意する。次いで、第1シリコン基板に凸部を形成する。この凸部は、前述した空隙層2bの固定材19で構成された壁に相当するものであり、第1シリコン基板から構成される。次いで、常温接合方法などによって、第1シリコン基板と第2シリコン基板とを凸部で固定し、第1シリコン基板と第2シリコン基板との間に空隙4を形成する。このため、前述したデバイス層2cの孔18は形成されず、第2シリコン基板から構成される。次いで、デバイス層2cをパターニングすることによって、第1シリコン基板と第2シリコン基板とが固定された固定部、一端が前記固定部と接続された梁、および梁の他端と接続された可動部を形成する。これにより、図1および図2に示した基板2の構造となる。なお、前述したように、支持基板2aはシリコンに限らずガラスまたは金属でも良く、デバイス層2cは導電性のシリコンに限らず金属でも良い。

10

【0065】

以上、本発明者によってなされた発明を実施の形態に基づき具体的に説明したが、本発明は前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

【0066】

例えば、前記実施の形態では、加速度センサに適用した場合について説明したが、角速度センサなどの慣性力検出センサや、振動子、メカニカルフィルタ、マイクロミラーなど振動する微細電気機械素子にも適用することができる。

【産業上の利用可能性】

20

【0067】

本発明は、微細電気機械素子を製造する製造業に幅広く利用することができる。

【図面の簡単な説明】

【0068】

【図1】本発明の実施の形態におけるMEMS素子の構成を示す平面図である。

【図2】図1のA-A'線で切断したMEMS素子を示す断面図である。

【図3】静電容量の変化から加速度信号を取り出すための検出回路を示している。

【図4】本発明の実施の形態における製造工程中のMEMS素子を示す断面図である。

【図5】図4に続く製造工程中のMEMS素子の断面図である。

【図6】図5に続く製造工程中のMEMS素子の断面図である。

30

【図7】図6に続く製造工程中のMEMS素子の断面図である。

【図8】図7に続く製造工程中のMEMS素子の断面図である。

【図9】図8に続く製造工程中のMEMS素子の断面図である。

【図10】図9に続く製造工程中のMEMS素子の断面図である。

【図11】本発明の実施の形態における製造工程中のMEMS素子を示す平面図である。

【図12】図11に続く製造工程中のMEMS素子の平面図である。

【図13】図12に続く製造工程中のMEMS素子の平面図である。

【図14】本発明者らが検討したMEMS素子の構成を示す斜視図である。

【符号の説明】

【0069】

40

1 A 加速度センサ

2 基板

2 a 支持基板（支持体）

2 b 空隙層

2 c デバイス層（導電体）

3 キャップ

4 空隙

10 台座

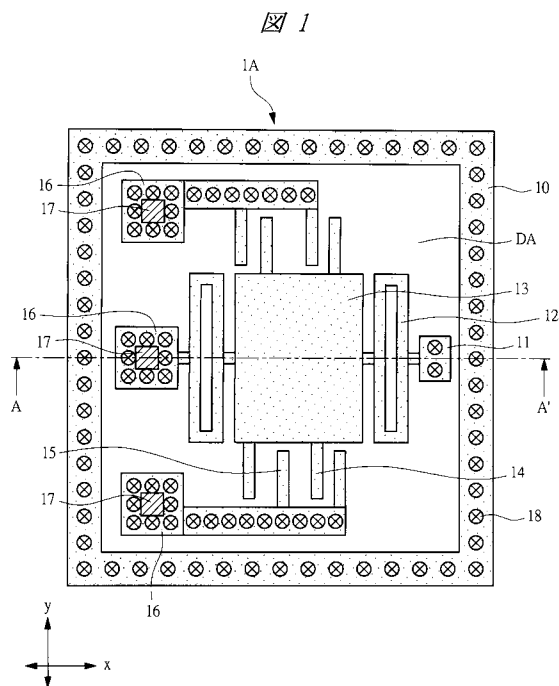
11 固定部

12 梁

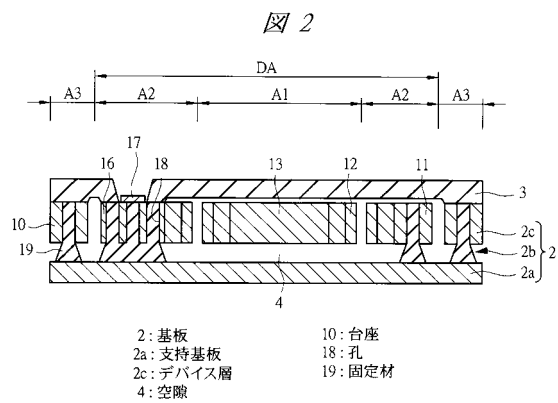
50

- 1 3 可動部
- 1 4 可動電極
- 1 5 固定電極
- 1 6 端子部
- 1 7 電極パッド
- 1 8 孔
- 1 9 固定材
- 2 1 ダイシングライン
- 5 1 搬送波
- 5 2 アンプ
- 5 3 同期検波回路
- 1 0 0 支持体
- 1 0 1 固定部
- 1 0 2 土手部
- 1 0 3 可動部
- 1 0 4 空洞層
- 1 0 5 梁
- D A 素子形成領域
- A 1、A 2、A 3 領域

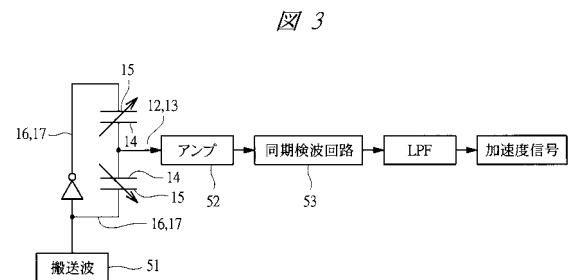
【図 1】



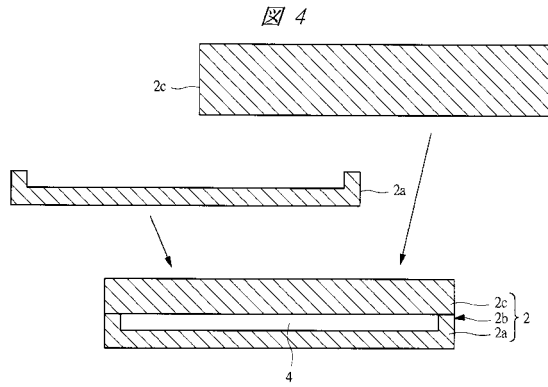
【図 2】



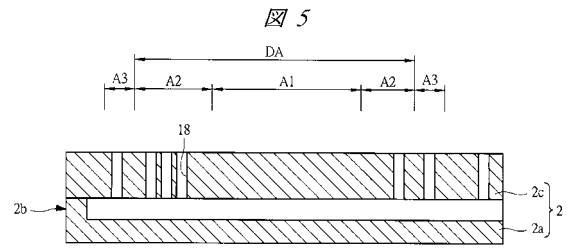
【図 3】



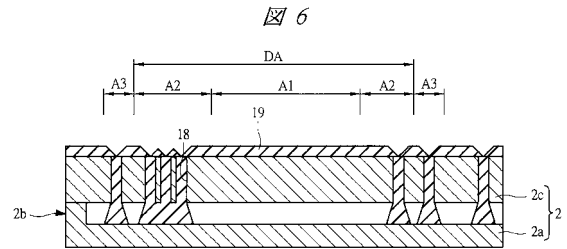
【図 4】



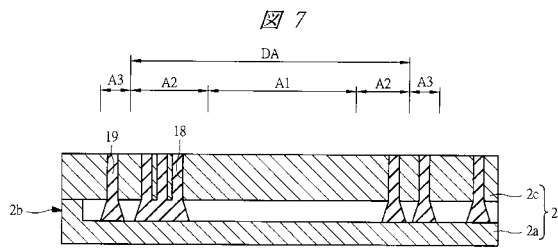
【図 5】



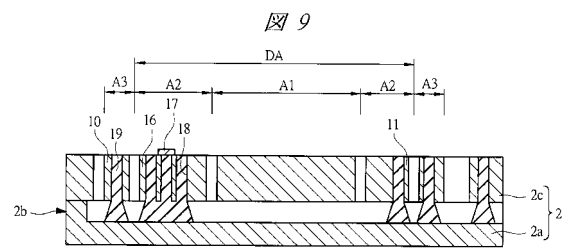
【図 6】



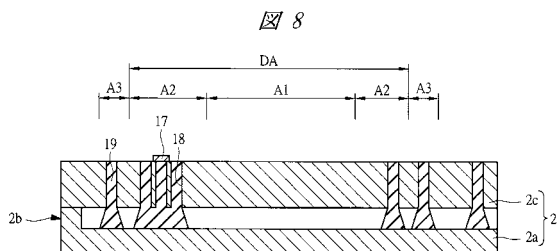
【図 7】



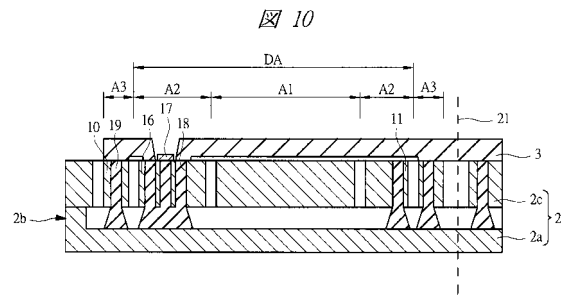
【図 9】



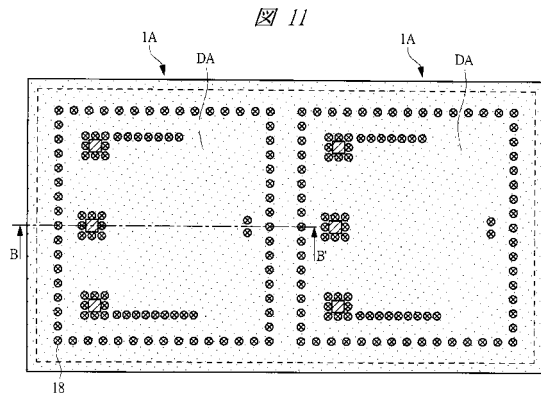
【図 8】



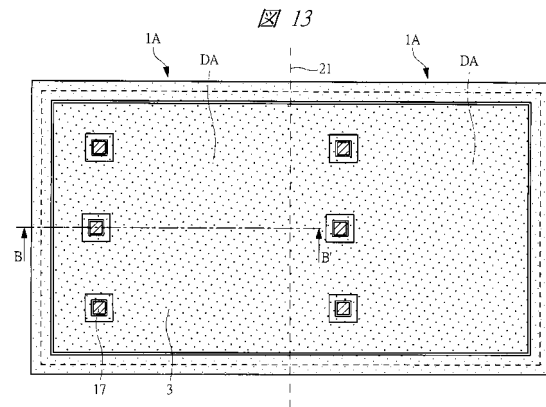
【図 10】



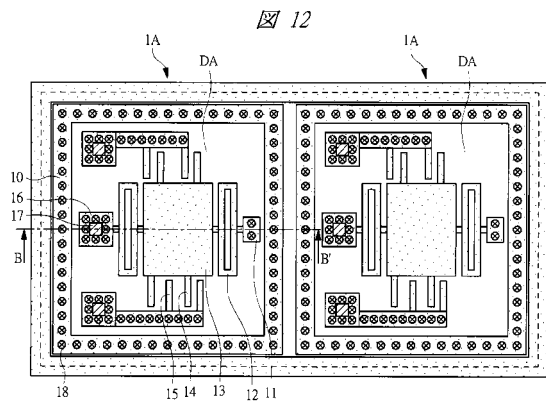
【図 1 1】



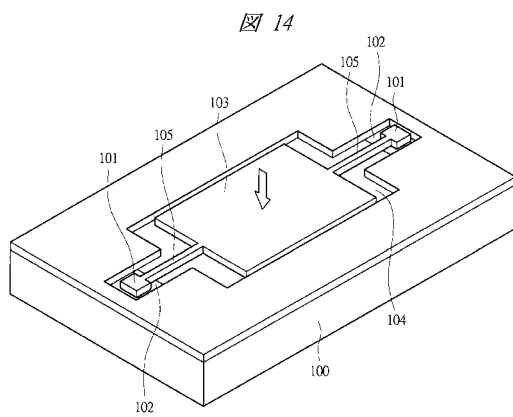
【図 1 3】



【図 1 2】



【図 1 4】



フロントページの続き

(72)発明者 藤森 司

東京都国分寺市東恋ヶ窪一丁目280番地 株式会社日立製作所 中央研究所内

審査官 馬場 進吾

- (56)参考文献 特開2006-023606 (JP, A)
特開2004-354977 (JP, A)
特開2006-051549 (JP, A)
特開2001-144276 (JP, A)
特開2005-165067 (JP, A)
特開2007-069341 (JP, A)
特開2004-127871 (JP, A)
特開2008-236386 (JP, A)
特開2008-072209 (JP, A)

(58)調査した分野(Int.Cl., DB名)

B81C	1/00
G01P	15/08
G01P	15/125
H01L	29/84
G01P	9/04