(19)中华人民共和国国家知识产权局

(12)发明专利申请

(10)申请公布号 CN 108594106 A
(43)申请公布日 2018.09.28

(21)申请号 201810326534.1

(22)申请日 2018.04.12

(71)申请人 中国电子产品可靠性与环境试验研究所((工业和信息化部电子第五研究所)(中国赛宝实验室))
地址 510610 广东省广州市天河区东莞庄路110号

(72)发明人 王小强 罗军 唐锐 李军求 孙宇

(74)专利代理机构 广州华进联合专利商标代理有限公司 44224
代理人 黄晓庆

(51)Int.Cl.
G01R 31/28(2006.01)

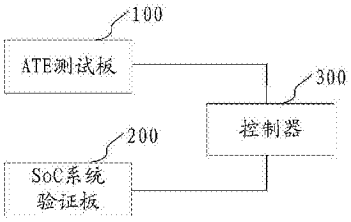
权利要求书1页 说明书8页 附图3页

(54)发明名称

系统级芯片测评装置和方法

(57)摘要

本发明涉及一种系统级芯片测评装置和方法。包括ATE测试板、SoC系统验证板和控制器，控制器控制ATE测试板获取待测系统级芯片的参数级数据，控制SoC系统验证板获取待测系统级芯片的应用级数据，根据待测系统级芯片的参数级数据和应用级数据，得到待测系统芯片的测评结果。不仅可以实现对待测系统级芯片的参数级测试，也可以实现对待测系统级芯片的应用级测试，能够更加全面系统地对SoC芯片进行性能测试，从而得到更全面的测评结果，这样可降低SoC芯片测试对自动化测试设备的依赖度，也可大幅降低由于自动化测试设备硬件升级带来的巨大成本。



CN 108594106 A

1.一种系统级芯片测评装置，其特征在于，包括ATE测试板、SoC系统验证板和控制器，所述ATE测试板和所述SoC系统验证板分别与所述控制器连接；

所述控制器控制所述ATE测试板获取待测系统级芯片的参数级数据，控制所述SoC系统验证板获取所述待测系统级芯片的应用级数据，并根据所述待测系统级芯片的参数级数据和应用级数据，得到所述待测系统芯片的测评结果。

2.根据权利要求1所述的系统级芯片测评装置，其特征在于，还包括开发板，所述开发板与所述SoC系统验证板连接。

3.根据权利要求1所述的系统级芯片测评装置，其特征在于，还包括信号发生器，所述信号发生器与所述SoC系统验证板连接。

4.根据权利要求1所述的系统级芯片测评装置，其特征在于，还包括示波器，所述示波器与所述SoC系统验证板连接。

5.根据权利要求1所述的系统级芯片测评装置，其特征在于，还包括上位机，所述上位机与所述SoC系统验证板连接。

6.根据权利要求1所述的系统级芯片测评装置，其特征在于，所述SoC系统验证板包括外设接口和处理器，所述外设接口与所述处理器连接，所述处理器与待测系统级芯片连接。

7.根据权利要求6所述的系统级芯片测评装置，其特征在于，所述SoC系统验证板还包括SoC测试插座，所述待测系统级芯片通过所述SoC测试插座与所述处理器连接。

8.根据权利要求6所述的系统级芯片测评装置，其特征在于，所述SoC系统验证板还包括存储器接口，所述存储器接口与所述处理器连接。

9.一种如权利要求1-8任一项所述的系统级芯片测评装置的系统级芯片测评方法，其特征在于，包括步骤：

对所述待测系统级芯片通过所述ATE测试板进行ATE测试，得到所述待测系统级芯片的参数级数据；

当所述待测系统级芯片的ATE测试合格时，对所述待测系统级芯片通过SoC系统验证板进行板级测试，得到所述待测系统级芯片的应用级数据；

根据所述待测系统级芯片的参数级数据以及所述待测系统级芯片的应用级数据，得到所述待测系统级芯片的测评结果。

10.根据权利要求9所述的系统级芯片测评方法，其特征在于，所述对所述待测系统级芯片通过所述ATE测试板进行ATE测试，得到所述待测系统级芯片的参数级数据之后还包括：

当所述待测系统级芯片的ATE测试不合格时，对所述ATE测试不合格的待测系统级芯片进行失效分析。

系统级芯片测评装置和方法

技术领域

[0001] 本发明涉及芯片测试技术领域，特别是涉及一种系统级芯片测评装置和方法。

背景技术

[0002] 随着集成电路的快速发展，SoC(System on Chip，片上系统/系统级芯片)芯片应用日益广泛，特别是在电子消费产品的高性能、低功耗和小型化应用领域。SoC技术通过IP(Intellectual Property，知识产权)核复用，将数字、模拟、射频及相应接口等模块进行集成，充分利用了已有的设计积累，并在降低功耗、减少面积、增加系统功能、提高速度、节省成本等方面具有明显优势。

[0003] 在SoC芯片制造过程中，任何一个微小的工艺误差和变动都会导致芯片有缺陷，使得芯片无法正常工作。而芯片的测试结果也可以反应芯片设计过程中是否有设计缺陷和没有考虑到的边界问题。因此，需要对生产出来的SoC芯片进行测试。

[0004] SoC芯片由数百万个乃至上亿个元器件组成，具有高达数百MHz甚至上GHz的系统时钟频率，芯片要实现的功能繁多，各模块内和模块间有着错综复杂的时序关系，大多采用深亚微米工艺加工技术，SoC芯片的这些特点给其测试工作带来了挑战。传统的SoC芯片测试受限于硬件条件，对其开展的芯片测试存在测试片面的问题，不能很好地实现对SoC芯片的芯片测试。

发明内容

[0005] 基于此，有必要针对上述问题，提供一种能够对SoC芯片进行完整测试的系统级芯片测评装置和方法。

[0006] 一种系统级芯片测评装置，包括ATE测试板、SoC系统验证板和控制器，ATE测试板和SoC系统验证板分别与控制器连接；

[0007] 控制器控制ATE测试板获取待测系统级芯片的参数级数据，控制SoC系统验证板获取待测系统级芯片的应用级数据，根据待测系统级芯片的参数级数据和应用级数据，得到待测系统芯片的测评结果。

[0008] 上述系统级芯片测评装置，包括ATE测试板、SoC系统验证板和控制器，控制器控制ATE测试板获取待测系统级芯片的参数级数据，控制SoC系统验证板获取待测系统级芯片的应用级数据，ATE测试板获取待测系统级芯片的参数级数据，SoC系统验证板获取待测系统级芯片的应用级数据，控制器根据待测系统级芯片的参数级数据和应用级数据，得到待测系统芯片的测评结果。该系统级芯片测评装置从待测系统级芯片的参数级数据和应用级数据两个方面对待测系统级芯片进行测评，不仅可以实现对待测系统级芯片的参数级测试，也可以实现对待测系统级芯片的应用级测试，能够更加全面系统地对SoC芯片进行性能测试，从而得到更全面的测评结果，而且这样可降低SoC芯片测试对自动化测试设备的依赖度，也可大幅降低由于自动化测试设备硬件升级带来的巨大成本。

[0009] 在一个实施例中，系统级芯片测评装置还包括开发板，开发板与SoC系统验证板连

接。

[0010] 在一个实施例中，系统级芯片测评装置还包括信号发生器，信号发生器与SoC系统验证板连接。

[0011] 在一个实施例中，系统级芯片测评装置还包括示波器，示波器与SoC系统验证板连接。

[0012] 在一个实施例中，系统级芯片测评装置还包括上位机，上位机与SoC系统验证板连接。

[0013] 在一个实施例中，系统级芯片测评装置中的SoC系统验证板包括外设接口和处理器，外设接口与处理器连接，处理器与待测系统级芯片连接。

[0014] 在一个实施例中，系统级芯片测评装置中的SoC系统验证板还包括SoC测试插座，待测系统级芯片通过SoC测试插座与处理器连接。

[0015] 在一个实施例中，系统级芯片测评装置中的SoC系统验证板还包括存储器接口，存储器接口与处理器连接。

[0016] 一种如上述任意一项所述的系统级芯片测评装置的系统级芯片测评方法，包括：

[0017] 对待测系统级芯片通过ATE测试板进行ATE测试，得到待测系统级芯片的参数级数据；

[0018] 当待测系统级芯片的ATE测试合格时，对待测系统级芯片通过SoC系统验证板进行板级测试，得到待测系统级芯片的应用级数据；

[0019] 根据待测系统级芯片的参数级数据以及待测系统级芯片的应用级数据，得到待测系统级芯片的测评结果。

[0020] 在一个实施例中，系统级芯片测评方法中，对待测系统级芯片通过ATE测试板进行ATE测试，得到待测系统级芯片的参数级数据之后还包括：

[0021] 当待测系统级芯片的ATE测试不合格时，对ATE测试不合格的待测系统级芯片进行失效分析。

[0022] 上述系统级芯片测评方法，包括对待测系统级芯片通过ATE测试板进行ATE测试，得到待测系统级芯片的参数级数据；当待测系统级芯片的ATE测试合格时，对待测系统级芯片通过SoC系统验证板进行板级测试，得到待测系统级芯片的应用级数据；根据待测系统级芯片的参数级数据以及待测系统级芯片的应用级数据，得到待测系统级芯片的测评结果。该系统级芯片测评方法从待测系统级芯片的参数级数据以及应用级数据两个方面对待测系统级芯片进行测评，不仅可以实现对待测系统级芯片的参数级测试，也可以实现对待测系统级芯片的应用级测试，能够更加全面系统地对SoC芯片进行性能测试，从而得到更全面的测评结果，而且这样可降低SoC芯片测试对自动化测试设备的依赖度，也可大幅降低由于自动化测试设备硬件升级带来的巨大成本。

附图说明

[0023] 图1为一个实施例中系统级芯片测评装置的结构框图；

[0024] 图2为一个实施例中系统级芯片测试框架的示意图；

[0025] 图3为一个实施例中ATE测试设备的示意图；

[0026] 图4为一个实施例中SoC系统验证板的系统架构图；

[0027] 图5为一个实施例中SoC插座示意图；

[0028] 图6为一个实施例中系统级芯片测评方法的流程示意图；

[0029] 图7为一个实施例中SoC芯片综合性能测试评价流程图。

具体实施方式

[0030] 一种系统级芯片测评装置，如图1所示，包括ATE测试板100、SoC系统验证板200和控制器300，ATE测试板100和SoC系统验证板200分别与控制器300连接；控制器300控制ATE测试板100获取待测系统级芯片的参数级数据，控制SoC系统验证板200获取待测系统级芯片的应用级数据，根据待测系统级芯片的参数级数据和应用级数据，得到待测系统芯片的测评结果。

[0031] ATE测试板100用于获取待测系统级芯片的参数级数据。参数级数据是指对与SoC芯片接口特性相关的参数进行测试得到的数据，包括直流参数、交流参数等，在不同电压、电流、频率和负载条件下完成特定测试。芯片的电气测试可以通过ATE(Automatic Test Equipment，自动化测试设备)来实现，自动化测试设备可以通过对待测系统级芯片施加一定的激励或测试向量，使待测系统级芯片处于某种状态，以便测试待测系统级芯片的电气特性。

[0032] 自动化测试设备包括测试头，可以给测试头配置多个测试卡，每个测试卡会有测试探针，测试头可以连接ATE测试板，测试头对ATE测试板施加激励或测试向量时，在ATE测试板上的待测系统级芯片将得到相应的测试激励和向量。待测系统级芯片得到相应的测试激励和向量，将输出一些响应给ATE测试板。

[0033] SoC系统验证板200用于获取待测系统级芯片的应用级数据。应用级数据是指将SoC芯片放在真实的工作环境下对其进行功能级测试得到的数据，待测SoC芯片执行相应的测试程序，测试程序中包含了待测SoC芯片需要被测试的各功能级。比如可以针对操作性能、高速通信接口协议、系统级平均功耗、最高工作频率等应用级测试项目，建立测试程序用例库，在SoC系统验证板上，待测SoC芯片正常启动后，分别加载测试程序用例库中的应用程序，通过程序运行时待测SoC芯片的输出信号和指示信号，实现待测SoC芯片的应用级数据测试。

[0034] 控制器300用于控制ATE测试板获取待测系统级芯片的参数级数据，控制SoC系统验证板获取待测系统级芯片的应用级数据，根据待测系统级芯片的参数级数据和应用级数据，得到待测系统芯片的测评结果。控制器300接收ATE测试板获取到的待测系统级芯片的参数级数据以及SoC系统验证板获取到的待测系统级芯片的应用级数据，将获取到的待测系统级芯片的参数级数据与预设的参数标准进行比对，从而判断待测系统级芯片是良好的芯片或是有缺陷的芯片，达到筛选出不合格芯片的目的。将获取到的待测系统级芯片的待测系统级芯片的应用级数据与对应的预设值进行比对，进一步判断待测系统级芯片的性能。

[0035] 上述系统级芯片测评装置，包括ATE测试板、SoC系统验证板和控制器，控制器控制ATE测试板获取待测系统级芯片的参数级数据，控制SoC系统验证板获取待测系统级芯片的应用级数据，ATE测试板获取待测系统级芯片的参数级数据，SoC系统验证板获取待测系统级芯片的应用级数据，控制器根据待测系统级芯片的参数级数据和应用级数据，得到待测

系统芯片的测评结果。该系统级芯片测评装置从待测系统级芯片的参数级数据和应用级数据两个方面对待测系统级芯片进行测评，不仅可以实现对待测系统级芯片的参数级测试，也可以实现对待测系统级芯片的应用级测试，能够更加全面系统地对SoC芯片进行性能测试，从而得到更全面的测评结果，而且这样可降低SoC芯片测试对自动化测试设备的依赖度，也可大幅降低由于自动化测试设备硬件升级带来的巨大成本。

[0036] 在一个实施例中，控制器还用于控制SoC系统验证板获取极限测试数据，根据待测系统级芯片的参数级数据、待测系统级芯片的应用级数据以及待测系统级芯片的极限测试数据，得到待测系统级芯片的测评结果。对待测系统级芯片进行极限参数测试，得到待测系统级芯片的极限测试数据，极限参数指的是各测量参数的极限值，比如最高频率、最高电压等。

[0037] 在一个实施例中，系统级芯片测评装置还包括开发板，开发板与SoC系统验证板连接。开发板可提供SoC系统验证板的输入信号或采集SoC系统验证板的输出信号，开发板是用来进行嵌入式系统开发的电路板，包括中央处理器、存储器、输入设备、输出设备、数据通路/总线和外部资源接口等一系列硬件组件。一般而言，在嵌入式系统开发过程中，硬件被分成两个平台，一个是开发平台，一个是目标平台即开发板。开发平台指的是使用计算机，通过传输的界面，例如串口、USB(Universal Serial Bus，通用串行总线)、并口、或者网络与目标平台连接。具体地，开发板可以是FPGA开发板，FPGA(Field ProgrammableGate Array，现场可编程门阵列)作为专用集成电路领域中的一种半定制电路既解决了定制电路的不足，又克服了原有可编程器件门电路数有限的缺点。

[0038] 在一个实施例中，系统级芯片测评装置还包括信号发生器，信号发生器与SoC系统验证板连接。信号发生器用于产生被测电路所需特定参数的电测试信号。在测试待测SoC芯片时，为测定待测SoC芯片的一些电参量，如测量频率响应、噪声系数等，提供符合所定技术条件的电信号，以模拟在实际工作中使用的待测SoC芯片的激励信号。信号源可以根据输出波形的不同，划分为正弦波信号发生器、矩形脉冲信号发生器、函数信号发生器和随机信号发生器等四大类。信号发生器的作用是信号调制功能，信号调制是指被调制信号中，幅度、相位或频率变化把低频信息嵌入到高频的载波信号中，得到的信号可以传送从语音、到数据、到视频的任何信号。

[0039] 在一个实施例中，系统级芯片测评装置还包括示波器，示波器与SoC系统验证板连接。示波器是一种电子测量仪器，能把电信号变换成图像，便于研究各种电现象的变化过程。示波器利用狭窄的、由高速电子组成的电子束，打在涂有荧光物质的屏面上，就可产生细小的光点。在被测信号的作用下，电子束就好像一支笔的笔尖，可以在屏面上描绘出被测信号的瞬时值的变化曲线。利用示波器能观察各种不同信号幅度随时间变化的波形曲线，还可以测试各种不同的电量，如电压、电流、频率、相位差、调幅度等。可以通过示波器观察待测SoC芯片的输出信号，对其性能进行判断。

[0040] 在一个实施例中，系统级芯片测评装置还包括上位机，上位机与SoC系统验证板连接。上位机负责串口及其它网络端口数据的通信，通过串口线或其它端口与SoC系统验证板连接，具体可以是PC(Personal Computer，个人计算机)机。

[0041] 在一个实施例中，系统级芯片测评装置中的SoC系统验证板包括外设接口和处理器，外设接口与处理器连接，处理器与待测系统级芯片连接。外设接口用于连接外部设备，

外设接口与处理器连接，处理器可以读取外部设备的信息。

[0042] 在一个实施例中，系统级芯片测评装置中的SoC系统验证板还包括SoC测试插座，待测系统级芯片通过SoC测试插座与处理器连接。通过SoC测试插座可实现SoC芯片和SoC系统验证板的电学连接，以实现SoC芯片样品的更换。

[0043] 在一个实施例中，系统级芯片测评装置中的SoC系统验证板还包括存储器接口，存储器接口与处理器连接。根据SoC芯片的基本性能要求，SoC系统验证板包括处理器、存储器接口、外设接口、状态指示、电源管理、电源开关等模块，具备开发环境及软件支持度的测试能力。

[0044] 在一个实施例中，一种系统级芯片测评装置，包括ATE测试和板级测试两个部分，分别开展基本功能、结构测试、接口特性相关参数级测试和操作性能、高速通信接口协议、测试程序用例验证、系统级平均功耗、最高工作频率等应用级测试，其测试框架如图2所示。

[0045] ATE测试基于PER-PIN架构可以完成SoC芯片接口特性相关参数级测试，包括直流、交流等参数。ATE参数测试包括：1、明确参数定义，制定测试方案；2、设计测试板，确保测试板能实现该类参数测试(如某些参数需加入特殊接口)；3、制作针对该类参数测试的测试向量；4、向量转换；5、上机台调试向量，编写测试代码进行参数测试。在ATE测试中，可以通过软交化编程界面灵活地实现不同电压、电流、频率、负载条件特定或多种组合测试，同时测试精度高，可以实现nA、ns、uV等级微观测量，SoC芯片的接口特性部分参数列举如表1所示。

[0046] 表1 SoC芯片的接口特性部分参数

[0047]

类别	参数	符号	单位
直流电参数	工作电压	VCC	V
	输入高电平电压	VIH	V
	输入低电平电压	VIL	V
	输出高电平电压	VOH	V

[0048]

	输出低电平电压	VOL	V
	输出短路电流	IOS	mA
	消耗功率	P	mW
交流参数	传输延迟	Tp	ns
	最高工作频率	fmax	MHz

[0049] SoC芯片的ATE测试设备如图3所示，图中左边是整体图，整体图中柜子里面主要放置电源、数据线，整体图中倾斜的方形部件是测试头，上面放置测试板，右图是测试板的近距离图片，上面有固定SoC芯片在测试板上的插座。

[0050] SoC系统验证板的系统架构如图4所示，上位机为PC机，负责串口及其它网络端口数据的通信，PC机通过串口线或其它端口与SoC系统验证板连接；信号发生器、示波器、FPGA开发板以及直流供电电源分别与SoC系统验证板连接，提供SoC系统验证板的输入信号或采集检测其输出信号。针对操作性能、高速通信接口协议、测试程序用例验证、系统级平均功耗、最高工作频率等应用级测试项目，建立测试程序用例库，部分测试程序用例库如表2所示。

[0051] 表2测试程序用例库

[0052]

序号	程序名	功能
1.	应用算法的运行性能	考核芯片应用算法的运行性能
2.	程序占用空间	考核芯片应用程序空间占用情况
3.	操作系统运行性能	考核运行操作系统的性能
4.	典型应用接口性能	考核典型应用接口性能
5.	核间通信性能	考核核间通信性能
6.	高速通信接口协议	考核芯片外设通信接口

[0053]

		通信功能
7.	系统级平均功耗	考核芯片系统应用的平均功耗
8.	最高工作频率	考核芯片功能正常时的最高工作频率

[0054] 在SoC系统验证板上，芯片正常启动后分别加载测试程序用例库中的应用程序，通过程序运行时芯片的输出信号和指示信号进行判断，开展芯片的应用级测试验证。

[0055] 系统级芯片测评装置中的测试板分为ATE测试板和SoC系统验证板两种类型。在ATE机台上对具有高速接口的SoC芯片进行测试时，信号通路上有很多因素会影响信号的质量，甚至会导致测试结果失效。ATE测试板的设计主要原则包括高速信号传输需要基于信号完整性开展设计仿真工作和布局布线需要根据具体型号的ATE。根据SoC芯片的基本性能要

求，SoC系统验证板的板上包括SoC待测芯片、处理器、外部存储器接口、外设接口、状态指示、电源管理、电源开关等模块，具备开发环境及软件支持度的测试能力，外设接口可以是UART(Universal Asynchronous Receiver/Transmitter，通用异步收发传输器)、SPI(Serial Peripheral Interface，串行外设接口)、GPIO(General Purpose Input Output，通用输入/输出)、I2C(Inter-Integrated Circuit)、PWM(Pulse Width Modulation，脉冲宽度调制)、CAN(Controller Area Network，控制器局域网络)、TIMER(定时器)、WATCHDOG(看门狗)等接口。SoC系统验证板上需要采用专用测试插座实现芯片和SoC系统验证板的电学连接，以实现SoC样品的更换，SoC测试插座如图5所示。

[0056] 在一个实施例中，如图6所示，一种如上述任意一项所述的系统级芯片测评装置的系统级芯片测评方法，包括：

[0057] 步骤602，对待测系统级芯片通过ATE测试板进行ATE测试，得到待测系统级芯片的参数级数据。

[0058] ATE测试板用于获取待测系统级芯片的参数级数据。参数级数据是指对与SoC芯片接口特性相关的参数进行测试得到的数据，包括直流参数、交流参数等，在不同电压、电流、频率和负载条件下完成特定测试。芯片的电气测试可以通过ATE(Automatic Test Equipment，自动化测试设备)来实现，自动化测试设备可以通过对待测系统级芯片施加一定的激励或测试向量，使待测系统级芯片处于某种状态，以便测试待测系统级芯片的电气特性。

[0059] 具体地，ATE测试需要经过三个不同温度的测试，依次是室温、高温和低温。芯片的规格中，会定义芯片的最高温度和最低温度，这是芯片测试中需要检测的两个极限温度。此外，由于芯片大多的工作状态是在室温下进行，通过室温测试可以使得芯片测试更加全面。有些测试，芯片最差的情况是出现在低温的，而另外一些芯片的最差情况可能是出现在高温的，通过高温测试可以筛选高温下失效的芯片。

[0060] 步骤604，当待测系统级芯片的ATE测试合格时，对待测系统级芯片通过SoC系统验证板进行板级测试，得到待测系统级芯片的应用级数据。

[0061] 将获取到的待测系统级芯片的参数级数据与预设标准进行比对，当获取的参数级数据处于预设标准范围内时，表示待测系统级芯片的ATE测试合格。当待测系统级芯片的ATE测试合格时，对待测系统级芯片通过SoC系统验证板进行板级测试，得到待测系统级芯片的应用级数据。应用级数据是指将SoC芯片放在真实的工作环境下对其进行功能级测试得到的数据，待测SoC芯片执行相应的测试程序，测试程序中包含了待测SoC芯片需要被测试的各功能级。比如可以针对操作性能、高速通信接口协议、系统级平均功耗、最高工作频率等应用级测试项目，建立测试程序用例库，在SoC系统验证板上，待测SoC芯片正常启动后，分别加载测试程序用例库中的应用程序，通过程序运行时待测SoC芯片的输出信号和指示信号，实现待测SoC芯片的应用级数据测试。

[0062] 步骤606，根据待测系统级芯片的参数级数据以及待测系统级芯片的应用级数据，得到待测系统级芯片的测评结果。

[0063] 将待测系统级芯片的参数级数据与预设标准参数数据进行比对，得到待测系统级芯片的ATE测试结果。将待测系统级芯片的应用级数据与预设标准应用数据进行比对，得到待测系统级芯片的板级测试结果。根据待测系统级芯片的ATE测试结果和板级测试结果，进

行分析整理，得到待测系统级芯片的测评结果。

[0064] 上述系统级芯片测评方法，包括对待测系统级芯片通过ATE测试板进行ATE测试，得到待测系统级芯片的参数级数据；当待测系统级芯片的ATE测试合格时，对待测系统级芯片通过SoC系统验证板进行板级测试，得到待测系统级芯片的应用级数据；根据待测系统级芯片的参数级数据以及待测系统级芯片的应用级数据，得到待测系统级芯片的测评结果。该系统级芯片测评方法从待测系统级芯片的参数级数据以及应用级数据两个方面对待测系统级芯片进行测评，不仅可以实现对待测系统级芯片的参数级测试，也可以实现对待测系统级芯片的应用级测试，能够更加全面系统地对SoC芯片进行性能测试，从而得到更全面的测评结果，而且这样可降低SoC芯片测试对自动化测试设备的依赖度，也可大幅降低由于自动化测试设备硬件升级带来的巨大成本。

[0065] 在一个实施例中，系统级芯片测评方法中，对待测系统级芯片通过ATE测试板进行ATE测试，得到待测系统级芯片的参数级数据之后还包括：当待测系统级芯片的ATE测试不合格时，对ATE测试不合格的待测系统级芯片进行失效分析。对ATE测试不合格的待测系统级芯片进行失效分析，比如可以先将失效种类进行分类，比如可以按照模拟信号、音频信号、视频信号、外设接口等分类。

[0066] 在一个实施例中，系统级芯片测评方法中，当待测系统级芯片的ATE测试合格时，对待测系统级芯片通过SoC系统验证板进行板级测试，得到待测系统级芯片的应用级数据之后还包括：当待测系统级芯片的板级测试合格时，对待测系统级芯片进行极限参数测试，得到待测系统级芯片的极限测试数据；根据待测系统级芯片的参数级数据以及待测系统级芯片的应用级数据，得到待测系统级芯片的测评结果，包括：根据待测系统级芯片的参数级数据、待测系统级芯片的应用级数据以及待测系统级芯片的极限测试数据，得到待测系统级芯片的测评结果。将获取到的待测系统级芯片的应用级数据与预设标准进行比对，当获取的应用级数据处于预设标准范围内时，表示待测系统级芯片的板级测试合格。当待测系统级芯片的板级测试合格时，对待测系统级芯片进行极限参数测试，得到待测系统级芯片的极限测试数据。极限参数指的是各测量参数的极限值，比如最高频率、最高电压等。

[0067] 在一个实施例中，SoC芯片综合性能测试评价流程如图7所示，首先开展常温25℃条件下的ATE测试，完成产品参数指标性能优选测试。同时根据芯片产品等级要求，分别开展高低温测试，根据需要设定温度值。必要时针对ATE测试不合格的芯片进行失效分析。然后再开展SoC系统功能验证测试，先进行常温25℃条件下操作性能、高速通信接口协议、测试程序用例验证、系统级平均功耗等应用级测试，再根据芯片产品等级要求，分别开展高低温测试(根据需要设定温度值)。完成后再开展极限参数测试(如最高频率、最高电压等)，根据需要开展温度条件下的测试。完成所有项目后，对数据进行整理。

[0068] 以上所述实施例的各技术特征可以进行任意的组合，为使描述简洁，未对上述实施例中的各个技术特征所有可能的组合都进行描述，然而，只要这些技术特征的组合不存在矛盾，都应当认为是本说明书记载的范围。

[0069] 以上所述实施例仅表达了本发明的几种实施方式，其描述较为具体和详细，但并不能因此而理解为对发明专利范围的限制。应当指出的是，对于本领域的普通技术人员来说，在不脱离本发明构思的前提下，还可以做出若干变形和改进，这些都属于本发明的保护范围。因此，本发明专利的保护范围应以所附权利要求为准。

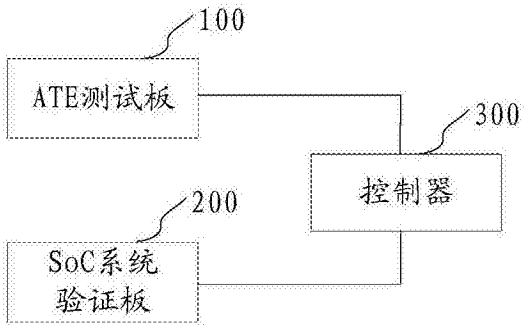

100
ATE测试板
300
控制器
200
SoC系统
验证板

图1


ATE测试
(参数级)
板级测试
(应用级)
基本功能、
结构测试、
接口特性等
程序用例、操作
性能、系统平均
功耗、高速通信
接口协议、最高
工作频率等

图2

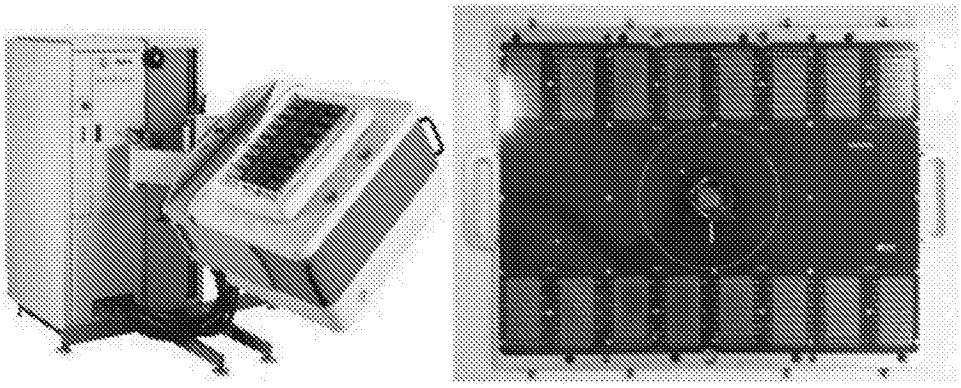


图3

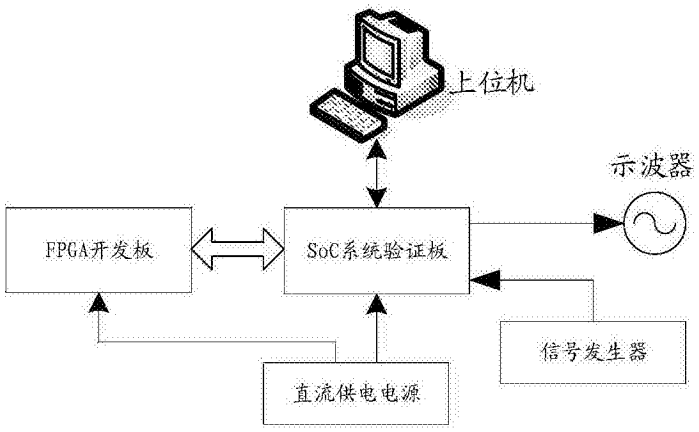

上位机
示波器
FPGA开发板
SoC系统验证板
信号发生器
直流供电电源

图4

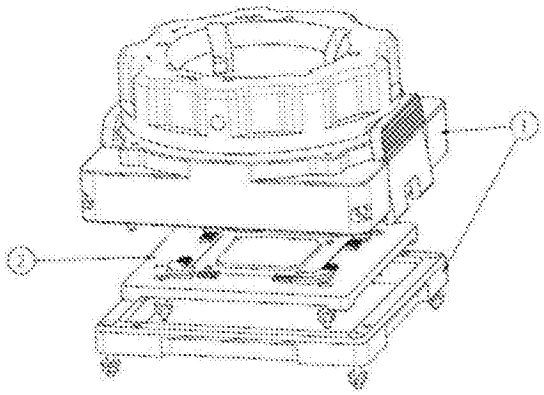


图5

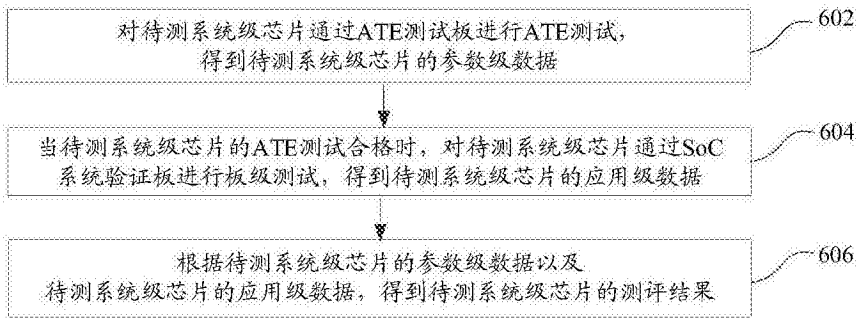

对待测系统级芯片通过ATE测试板进行ATE测试，
得到待测系统级芯片的参数级数据
602
当待测系统级芯片的ATE测试合格时，对待测系统级芯片通过SoC
系统验证板进行板级测试，得到待测系统级芯片的应用级数据
604
根据待测系统级芯片的参数级数据以及
待测系统级芯片的应用级数据，得到待测系统级芯片的测评结果
606

图6

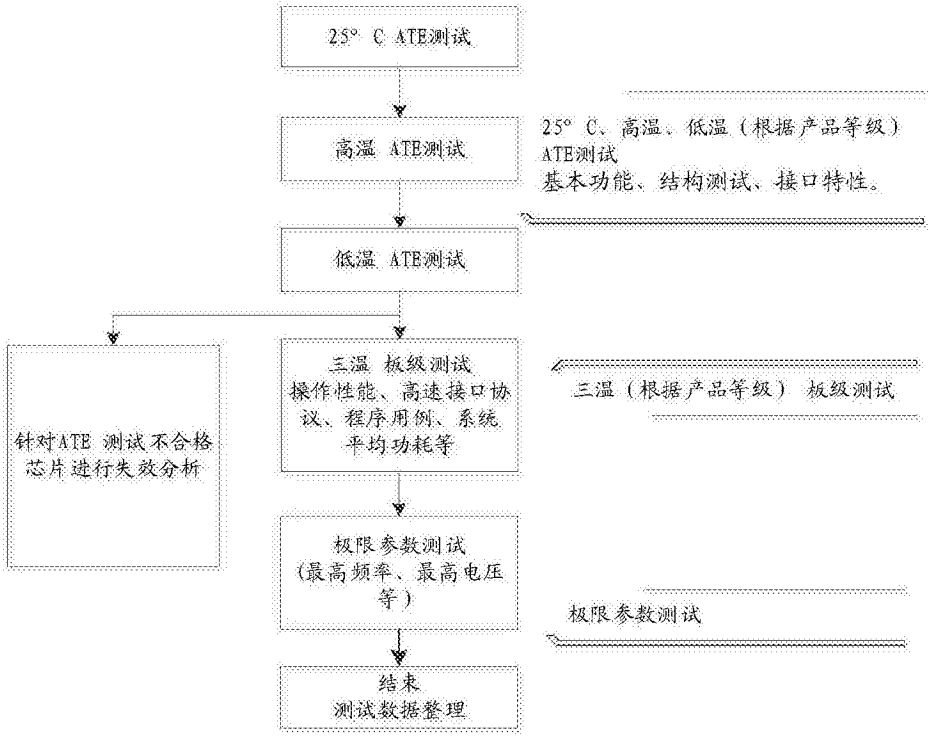

25° C ATE测试
高温 ATE测试
25° C、高温、低温（根据产品等级）
ATE测试
基本功能、结构测试、接口特性。
低温 ATE测试
针对ATE 测试不合格芯片进行失效分析
三温 板级测试
操作性能、高速接口协议、程序用例、系统平均功耗等
三温（根据产品等级） 板级测试
极限参数测试
（最高频率、最高电压等）
极限参数测试
结束
测试数据整理

图7