

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-281480

(P2007-281480A)

(43) 公開日 平成19年10月25日(2007.10.25)

(51) Int. Cl.		F I		テーマコード (参考)
H05K 3/46	(2006.01)	H05K 3/46	N	5E317
H05K 3/40	(2006.01)	H05K 3/46	B	5E346
H05K 3/42	(2006.01)	H05K 3/40	K	
		H05K 3/42	610B	

審査請求 有 請求項の数 19 O L (全 22 頁)

(21) 出願番号 特願2007-101687 (P2007-101687)  
 (22) 出願日 平成19年4月9日 (2007.4.9)  
 (31) 優先権主張番号 10-2006-0032635  
 (32) 優先日 平成18年4月11日 (2006.4.11)  
 (33) 優先権主張国 韓国 (KR)

(71) 出願人 594023722  
 サムソン エレクトロメカニクス カ  
 ンパニーリミテッド、  
 リパブリック オブ コオリア, キョンキ  
 ードオ, スウォンシティー, パルダルーク  
 , メータンードン, 314  
 (74) 代理人 100104156  
 弁理士 龍華 明裕  
 (72) 発明者 シン、ヘーブン  
 大韓民国、435-748 キョンギード  
 、クンボージ、サンボン 2ードン、ジュ  
 オン 11 ダンジ アパートメント ナ  
 ンバー1102-203

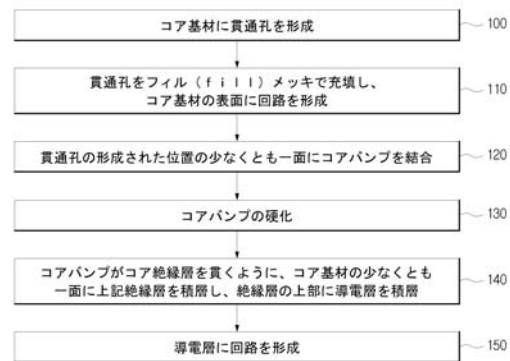
最終頁に続く

(54) 【発明の名称】 バンプを用いた印刷回路基板及びその製造方法

(57) 【要約】

【課題】本発明は、バンプを用いた印刷回路基板及びその製造方法を提供する。

【解決手段】逆パルスメッキによりコア基材の貫通孔を充填して、従来の加工限界であった100µm以上の厚みのコア基板を製造することができ、今まで困難であった厚い絶縁層にバンプを形成することで積層時発生するペーストバンプの伝達圧力によく耐えることができ、層間結合が易しくて、熱放出効果が優れて、コア基板も一括積層することができる印刷回路基板の製造方法及びこれにより製造された印刷回路基板を提供する。また、本発明は水平ラインにてメッキが可能となるようにして連続作業を介して作業時間を短縮することができるし、ブラインドピアホールを形成するために要求された開放部の形成工程を省略することができる印刷回路基板の製造方法及びこれにより製造された印刷回路基板を提供する。



【選択図】 図2

## 【特許請求の範囲】

## 【請求項 1】

( a ) コア基材に貫通孔 ( t h r o u g h h o l e ) を形成する段階と、  
 ( b ) 前記貫通孔をフィル ( f i l l ) メッキで充填し、前記コア基材の表面に回路を形成する段階と、  
 ( c ) 前記貫通孔が形成された位置の少なくとも一面にコアバンプを結合する段階と、  
 ( d ) 前記コアバンプを硬化させる段階と、  
 ( e ) 前記コアバンプがコア絶縁層を貫くように前記コア基材の前記少なくとも一面に前記絶縁層を積層し、前記絶縁層の上部に導電層を積層する段階と、  
 ( f ) 前記導電層に回路を形成する段階と

を含み、前記フィルメッキは逆パルス ( R e v e r s e P u l s e ) メッキによるバンプを用いた印刷回路基板の製造方法。

10

## 【請求項 2】

前記回路に一つ以上のペーストバンプ基板を一括積層する段階をさらに含むが、  
 前記ペーストバンプ基板は、  
 銅箔板の一面にペーストバンプを結合する段階と、  
 前記ペーストバンプを硬化させる段階と、  
 前記ペーストバンプが第 1 絶縁層を貫くように前記銅箔板の前記一面に前記第 1 絶縁層を積層する段階と

を含んで製造される請求項 1 に記載のバンプを用いた印刷回路基板の製造方法。

20

## 【請求項 3】

前記段階 ( e ) の前記絶縁層と前記導電層は樹脂コーティング銅箔 ( R e s i n C o a t e d C u F o i l 、 R C C ) により提供される請求項 1 に記載のバンプを用いた印刷回路基板の製造方法。

## 【請求項 4】

前記フィルメッキは、前記コア基材に含まれる絶縁層の厚みが  $100\ \mu\text{m}$  ないし  $400\ \mu\text{m}$  である請求項 1 に記載のバンプを用いた印刷回路基板の製造方法。

## 【請求項 5】

前記フィルメッキは、水平ラインにて行われる請求項 1 に基材のバンプを用いた印刷回路基板の製造方法。

30

## 【請求項 6】

前記逆パルスメッキは、定電流密度 ( f o r w a r d c u r r e n t d e n s i t y ) を  $1$  ないし  $10\ \text{A S D}$  とし、定電流時間 ( f o r w a r d t i m e ) を  $10$  ないし  $500\ \text{ms}$  とし、逆電流密度 ( r e v e r s e c u r r e n t d e n s i t y ) を  $5$  ないし  $50\ \text{A S D}$  とし、逆電流時間 ( r e v e r s e t i m e ) を  $0.4$  ないし  $25\ \text{ms}$  として行う請求項 1 に記載のバンプを用いた印刷回路基板の製造方法。

## 【請求項 7】

第 1 基板と第 2 基板を一括積層して印刷回路基板を製造する方法において、  
 前記第 1 基板は、  
 ( a ) コア基材に貫通孔を形成する段階と、  
 ( b ) 前記貫通孔をフィルメッキで充填し、前記コア基材の表面に回路を形成する段階と、を含んで形成されるし、  
 前記第 2 基板は、  
 ( c ) 前記第 1 基板の前記貫通孔が形成された位置の少なくとも一面にコアバンプを結合する段階と、  
 ( d ) 前記コアバンプを硬化させる段階と、  
 ( e ) 前記コアバンプがコア絶縁層を貫くように前記コア基材の前記少なくとも一面に前記絶縁層を積層する段階と、を含んで形成されて、  
 前記フィルメッキは、逆パルス電流を用いたメッキであるバンプを用いた印刷回路基板の製造方法。

40

50

## 【請求項 8】

前記印刷回路基板は、一つ以上の前記第 1 基板及び一つ以上の前記第 2 基板を含み、  
前記コアバンプと前記フィルメッキされた前記貫通孔、または前記回路が互いに相応する  
ように整列して積層した後、圧着して形成する請求項 7 に記載のバンプを用いた印刷回  
路基板の製造方法。

## 【請求項 9】

( f ) 銅箔板に外層バンプを結合する段階と、  
( g ) 前記外層バンプを硬化させる段階と、  
( h ) 前記外層バンプが外層絶縁層を貫くように前記銅箔板に前記外層絶縁層を積層す  
る段階と、  
を含んで形成されて、前記第 1 基板または前記第 2 基板の最外層に位置する外層基板を製  
造する段階をさらに含む請求項 7 に記載のバンプを用いた印刷回路基板の製造方法。

10

## 【請求項 10】

前記印刷回路基板は、一つ以上の前記第 1 基板、一つ以上の前記第 2 基板及び一つ以上  
の外層基板を含み、  
前記コアバンプと前記フィルメッキされた前記貫通孔、または前記回路が互いに相応す  
るように整列し、  
前記外層バンプと前記フィルメッキされた前記貫通孔、または前記回路が互いに相応す  
るように整列して積層した後、  
圧着して形成する請求項 9 に記載のバンプを用いた印刷回路基板の製造方法。

20

## 【請求項 11】

前記フィルメッキは、前記コア基材に含まれる絶縁層の厚みが  $100\ \mu\text{m}$  ないし  $400\ \mu\text{m}$   
で行われる請求項 7 に記載のバンプを用いた印刷回路基板の製造方法。

## 【請求項 12】

前記フィルメッキは、水平ラインにて行われる請求項 7 に基材のバンプを用いた印刷回  
路基板の製造方法。

## 【請求項 13】

前記逆パルスメッキは、定電流密度 ( forward current density ) を  $1$  ないし  $10\ \text{A}/\text{SD}$  とし、定電流時間 ( forward time ) を  $10$  ないし  
 $500\ \text{ms}$  とし、逆電流密度 ( reverse current density ) を  $5$  ないし  $50\ \text{A}/\text{SD}$  とし、逆電流時間 ( reverse time ) を  $0.4$  ないし  $25\ \text{ms}$   
として行う請求項 7 に記載のバンプを用いた印刷回路基板の製造方法。

30

## 【請求項 14】

コア基材と、  
前記コア基材に形成される貫通孔と、  
前記貫通孔に充填されるフィルメッキ層と、  
前記コア基材の少なくとも一面に形成される回路と、  
前記フィルメッキ層の表面に形成されるコアバンプと、  
前記コアバンプを貫いて前記コア基材の前記少なくとも一面に形成される絶縁層と、  
前記絶縁層上に形成される導電層と、を含み、  
前記フィルメッキ層は逆パルスメッキにより形成されるバンプを用いた印刷回路基板。

40

## 【請求項 15】

前記コア基材に含まれる絶縁層の厚みが  $100\ \mu\text{m}$  ないし  $400\ \mu\text{m}$  である請求項 14  
に記載のバンプを用いた印刷回路基板。

## 【請求項 16】

コア基材と、  
前記コア基材に形成される貫通孔と、  
前記貫通孔に充填されるフィルメッキ層と、  
前記コア基材の少なくとも一面に形成される回路と、を含む一つ以上の第 1 基板と、  
前記第 1 基板の前記フィルメッキ層の表面に形成されるコアバンプと、

50

前記コアパンブを貫き、前記コア基材の前記少なくとも一面に形成される絶縁層と、を含む一つ以上の第2基板を含み、

前記フィルムメッキ層は逆パルスメッキにより形成されるパンブを含む印刷回路基板。

【請求項17】

銅箔板と、

銅箔板の一面に結合する外層パンブと、

前記外層パンブを貫き、前記銅箔板の前記一面に形成される絶縁層と、を含み、

前記印刷回路基板の最外層に位置する一つ以上の外層基板をさらに含む請求項16に記載のパンブを含む印刷回路基板。

【請求項18】

前記一つ以上の第1基板、前記一つ以上の第2基板及び前記外層基板は、全層にIVH (interstitial via hole) を形成する請求項16に記載のパンブを用いた印刷回路基板。

【請求項19】

前記コア基材に含まれる絶縁層の厚みが100µmないし400µmである請求項16に記載のパンブを用いた印刷回路基板。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、パンブを用いた印刷回路基板及びその製造方法 (Printed circuit board using bump and method for manufacturing thereof) に関するもので、特に多層基板を一括積層して形成する印刷回路基板及びその製造方法に関する。

【背景技術】

【0002】

従来の多層印刷回路基板は、銅箔積層板 (CCL) などのコア基板の表面にアディティブ (additive) 工法またはサブトラクティブ (subtractive) 工法などを適用して内層回路を形成し、絶縁層及び金属層を順次積層 (build-up) して内層回路と同一な方法により外層回路を形成することで製造される。

【0003】

電子部品の発達により、印刷回路基板の高密度化のための回路の層間電氣的導通及び微細回路配線が適用されたHDI (high density interconnection) 基板の性能を向上させ得る技術が要求されている。すなわち、HDI基板の性能向上のためには、回路の層間電氣的導通の技術及び設計の自由度を確保する技術が必要である。

【0004】

従来技術による多層印刷回路基板の製造工程は、先ず、CCLなどのコア基板に機械的ドリリング (mechanical drilling) などでビアホールを穿孔し、コア基板の表面及びビアホールの内周面に化学銅メッキ及び/または電気銅メッキなどでメッキ層を形成し、コア基板の表面にアディティブ工法またはサブトラクティブ工法などを適用して内層回路を形成した後、回路を検査する。

【0005】

次に、表面処理及びRCC (resin coated copper) などの積層によりビルドアップを行い、回路の層間電氣的連結のためのビアホールをレーザドリリングなどで形成してビアホールの表面をメッキした後、積層された基板の表面に外層回路を形成して回路を検査する。回路層を追加するためには、また表面処理及びRCCなどを積層し、ビアホールを形成してビアホールの表面をメッキした後、外層回路を形成する。このようなビルドアップ工程を行って所望の枚数ほどの回路層を形成する。

【0006】

しかし、このような従来の多層印刷回路基板の製造工程は、携帯電話などの適用製品の

10

20

30

40

50

価格下落に応ずる低費用 (low cost) への要請、量産性を高めるためのリードタイム (lead-time) 短縮の要請などを満足させ得ないという問題があり、このような問題点を解決することができる新しい製造工程が要求されている。

【0007】

従来技術の複雑な工程を単純化し、一括積層により迅速で安価の多層印刷回路基板を製造するために、図1に示すように銅箔板3にペースト (paste) を印刷してバンプ (bump) 2' を形成し、ここに絶縁層1を積層させてペーストバンプ基板を予め製造することにより簡単で容易に積層工程が行われるようにする、いわゆる 'B2it' (Buried bump interconnection technology) 技術が常用化されている。

10

【0008】

ペーストバンプ基板に関する従来技術として、銅箔板に導電性ペーストでバンプを形成したペーストバンプ基板を用いることにより、簡単で容易に高密度電子部品の端子間の接続を可能とした発明を例に挙げることができるが、上記発明はペーストバンプ基板だけで、全層IVHを具現するのに構造的に脆弱であり、ビアホール加工限界のため内層コア基板として使用され得る基板の厚みに限界がある。また、熱放出効果が優れて形成されたHDIまたはBGA基板の性能を向上させるために層間導通技術及び設計の自由度を確保することに問題がある。

【発明の開示】

【発明が解決しようとする課題】

20

【0009】

本発明は、逆パルス (reverse pulse) メッキによりコア基材の貫通孔を充填 (filling) して、従来の加工限界であった100µm以上の厚みのコア基板を製造することができ、今まで困難であった厚い絶縁層にバンプを形成することができる印刷回路基板の製造方法及びこれにより製造された印刷回路基板を提供する。

【0010】

また、本発明は、コア基板の強度増加に応じて積層時発生するペーストバンプの伝達圧力によく耐えることができ、層間結合が容易で、熱放出効果が優れ、従来に一括積層方式が具現されなかったコア基板も一括積層することができる印刷回路基板の製造方法及びこれにより製造された印刷回路基板を提供する。

30

【0011】

また、本発明は、水平ラインにてメッキが可能となるようにして、連続作業を介して作業時間を短縮することができるし、ブラインドビアホールを形成するために要求されていた開放部 (window) 形成工程を省略することができる印刷回路基板の製造方法及びこれにより製造された印刷回路基板を提供する。

【課題を解決するための手段】

【0012】

本発明の一実施形態によれば、(a) コア基材に貫通孔 (through hole) を形成する段階と、(b) 上記貫通孔をフィル (fill) メッキで充填し、上記コア基材の表面に回路を形成する段階と、(c) 上記貫通孔が形成された位置の少なくとも一面にコアバンプを結合する段階と、(d) 上記コアバンプを硬化させる段階と、(e) 上記コアバンプが絶縁層を貫くように上記コア基材の上記少なくとも一面に上記絶縁層を積層し、上記絶縁層の上部に導電層を積層する段階と、(f) 上記導電層に回路を形成する段階とを含み、上記フィルメッキは、逆パルス (Reverse Pulse) メッキによるバンプを用いた印刷回路基板の製造方法が提供される。

40

【0013】

ここで、上記回路に一つ以上のペーストバンプ基板を一括積層する段階をさらに含むが、上記ペーストバンプ基板は、銅箔板の一面にペーストバンプを結合する段階と、上記ペーストバンプを硬化させる段階と、上記ペーストバンプが第1絶縁層を貫くように上記銅箔板の上記一面に上記第1絶縁層を積層する段階とを含んで製造されることができる。

50

## 【0014】

またここで、上記段階(e)の上記絶縁層と上記導電層は、樹脂コーティング銅箔(R es i n Coated Cu Fo i l、RCC)により提供されることができる。

## 【0015】

また、ここで上記フィルメッキは、上記コア基材に含まれる絶縁層の厚みが100 $\mu$ mないし400 $\mu$ mであることができる。

## 【0016】

また、ここで上記フィルメッキは、水平ラインにて行われることができるし、好ましい実施例によれば、上記逆パルスメッキは、定電流密度(forward current density)の1ないし10ASDで、定電流時間(forward time)を10ないし500msとし、逆電流密度(reverse current density)を5ないし50ASDで、逆電流時間(reverse time)を0.4ないし25msとして行うことができる。

10

## 【0017】

本発明の別の実施形態によれば、第1基板と第2基板を一括積層して印刷回路基板を製造する方法において、上記第1基板は、(a)コア基材に貫通孔を形成する段階と、(b)上記貫通孔をフィルメッキで充填し、上記コア基材の表面に回路を形成する段階を含んで形成され、上記第2基板は、(c)上記第1基板において上記貫通孔が形成された位置の少なくとも一面にコアパンブを結合する段階と、(d)上記コアパンブを硬化させる段階と、(e)上記コアパンブが絶縁層を貫くように上記コア基材の上記少なくとも一面に上記絶縁層を積層する段階とを含んで形成されるが、上記フィルメッキは、逆パルス電流を用いたメッキである、パンブを用いた印刷回路基板の製造方法が提供される。

20

## 【0018】

ここで、上記印刷回路基板は、一つ以上の上記第1基板及び一つ以上の上記第2基板を含み、上記コアパンブと上記フィルメッキされた上記貫通孔または上記回路が互いに対応するように整列して積層した後、圧着して形成することができる。

## 【0019】

また、ここで(f)銅箔板に外層パンブを結合する段階と、(g)上記外層パンブを硬化させる段階と、(h)上記外層パンブが外層絶縁層を貫くように上記銅箔板に上記外層絶縁層を積層する段階を含んで形成されて、上記第1基板または上記第2基板の最外層に位置する外層基板を製造する段階をさらに含むことができる。

30

## 【0020】

また、ここで上記印刷回路基板は、一つ以上の上記第1基板、一つ以上の上記第2基板及び一つ以上の外層基板を含み、上記コアパンブと上記フィルメッキされた上記貫通孔または上記回路が互いに対応するように整列し、上記外層パンブと上記フィルメッキされた上記貫通孔または上記回路が互いに対応するように整列して積層した後、圧着して形成することができる。

## 【0021】

また、ここで上記フィルメッキは、上記コア基材に含まれる絶縁層の厚みが100 $\mu$ mないし400 $\mu$ mで行われることができる。

40

## 【0022】

上記フィルメッキは、水平ラインにて行われることができ、好ましい実施例によれば、上記逆パルスメッキは定電流密度(forward current density)の1ないし10ASDで、定電流時間(forward time)を10ないし500msとし、逆電流密度(reverse current density)は5ないし50ASDで、逆電流時間(reverse time)を0.4ないし25msで行うことができる。

## 【0023】

本発明のさらに別の実施形態によれば、コア基材、上記コア基材に形成される貫通孔、上記貫通孔に充填されるフィルメッキ層、上記コア基材の少なくとも一面に形成される回

50

路、上記フィルムメッキ層の表面に形成されるコアバンプ、上記コアバンプを貫いて上記コア基材の上記少なくとも一面に形成される絶縁層、上記絶縁層上に形成される導電層を含むが、上記フィルムメッキ層は、逆パルスメッキで形成される、バンプを用いた印刷回路基板が提供される。

【0024】

ここで上記コア基材に含まれる絶縁層の厚みが100 $\mu$ mないし400 $\mu$ mであることができる。

【0025】

本発明のさらに別の実施形態によれば、コア基材、上記コア基材に形成される貫通孔、上記貫通孔に充填されるフィルムメッキ層及び上記コア基材の少なくとも一面に形成される回路を含む一つ以上の第1基板と、上記第1基板の上記フィルムメッキ層表面に形成されるコアバンプ、及び上記コアバンプを貫いて上記コア基材の上記少なくとも一面に形成される絶縁層を含む一つ以上の第2基板とを含むが、上記フィルムメッキ層は逆パルスメッキで形成される、バンプを含む印刷回路基板が提供される。

10

【0026】

ここで、銅箔板、銅箔板の一面に結合する外層バンプ及び上記外層バンプを貫いて上記銅箔板の上記一面に形成される絶縁層を含み、上記印刷回路基板の最外層に位置する一つ以上の外層基板をさらに含むことができる。

【0027】

また、ここで上記一つ以上の第1基板、上記一つ以上の第2基板及び上記外層基板は、全層にIVH(interstitial via hole)を形成することができる。

20

【0028】

また、ここで上記コア基材に含まれる絶縁層の厚みは、100 $\mu$ mないし400 $\mu$ mであることができる。

【発明の効果】

【0029】

本発明は、逆パルス(reverse pulse)メッキによりコア基材の貫通孔を充填(filling)して、従来の加工限界であった100 $\mu$ m以上の厚みのコア基材を製造することができ、今まで困難であった厚い絶縁層にバンプを形成することができる印刷回路基板の製造方法及びこれにより製造された印刷回路基板を提供する。

30

【0030】

また、本発明は、コア基板の強度増加に応じて積層時発生するペーストバンプの伝達圧力によく耐えることができ、層間結合が容易で、熱放出効果が優れるし、従来に一括積層方式が具現されなかったコア基板も一括積層することができる印刷回路基板の製造方法及びこれにより製造された印刷回路基板を提供する。

【0031】

また、本発明は、水平ラインにてメッキが可能となるようにして、連続作業を介して作業時間を短縮することができるし、ブラインドピアホールを形成するために要求されていた開放部(window)形成工程を省略することができる印刷回路基板の製造方法及びこれによって製造された印刷回路基板を提供する。

40

【発明を実施するための最良の形態】

【0032】

以下、本発明によるバンプを用いた印刷回路基板の製造方法及びこれにより製造された印刷回路基板の好ましい実施例を添付図面を参照して詳しく説明する。

【0033】

図2は、本発明の好ましい一実施例によるバンプを用いた印刷回路基板の製造方法を示す流れ図である。

【0034】

本発明は、コア基材に貫通孔を形成し、これを逆パルスメッキで充填させて、この貫通

50

孔の位置に応じてコアパンブを印刷した後、絶縁層を積層して一括方式により多層印刷回路基板を製造することができるコア基板を提供することができる。これにより、本発明は厚いコア基板を形成することができ、厚い絶縁層にパンブを形成することができるので、積層時の伝達圧力によく耐え、層間結合が容易で、熱放出効果が優れ、一括積層することができて、連続作業を介して作業時間を短縮させて工程を省略することができる印刷回路基板を製造することができる。これのために、段階100で、先ずコア基材に貫通孔を形成する。

**【0035】**

通常コア基材は、表面に銅箔層が積層されている銅箔積層板(CCL)を用いることが効率的であり、回路を形成することにも効果的である。また、貫通孔を形成する前にベーキング(baking)のような一般的な前処理を行うことができる。貫通孔(through hole)を形成する方法は多様であり、これに限定されるものではないが、例えば、機械的ドリリングまたはレーザ(CO<sub>2</sub>またはYag Laser)ドリリングで形成することができる。本発明の好ましい実施例によれば、作業の簡便性と、100 $\mu$ m以上の厚みを有する絶縁層も容易に貫くことができるので機械的ドリル方法が好ましく用いることができる。また機械的ドリル方法で本発明の貫通孔を形成する場合、従来のブラインドピアホールを形成するために銅箔層の一部を予め除去して開放部(window)を形成する工程のような追加工程が要求されないので簡略化された工程で基板を製造することができる。

10

**【0036】**

次に、段階110で、フィル(fill)メッキで貫通孔を充填させ、コア基材の表面に回路を形成するが、本発明では逆パルス(reverse pulse)メッキで貫通孔を充填させる。この逆パルス電流は、DC電流を用いてメッキする場合より高電流密度部分では析出効果が抑制されるし、低電流密度部分では析出効果が大きくなるので、均一なメッキ膜を形成することができて均一電着性が向上される。逆パルス電流の場合、均一電着性の向上により貫通孔を充填することに非常に有利である。

20

**【0037】**

また、従来のDC電流を用いる場合、用いることができる基板の厚みと表面の厚みに制約があった。例えば、DC電流により貫通孔をフィルメッキするためには表面に形成されるメッキの厚みが不必要に高くなってこれを除去するのにさらに多い時間と努力が要求されて効率的な側面では好ましくなかった。また、コア基材中の絶縁層の厚みが150 $\mu$ m以上ではフィルメッキができなかった。しかし、本発明は内部コア基材の絶縁層の厚みが150 $\mu$ m以上であっても表面に形成されるメッキ層の厚みがDCメッキの半分水準でも貫通孔をフィルメッキすることができて、選択できる基板層の厚みの範囲がさらに広範囲である。よって、本発明は、従来のDC電流によりメッキをする場合のハーフ(half)エッチングでコア基板の表面の銅箔層の厚みを一定程度減少させる工程のような追加工程が要求されない。

30

**【0038】**

さらに、本発明は、このような逆パルスメッキを水平ラインにて行うため、前/後工程間のリースタイムを減らして、作業の連続性を高めて作業時間を短縮させる効果がある。

40

**【0039】**

次に、段階120で、貫通孔が形成された位置の少なくとも一面にコアパンブを印刷し、段階130で、印刷されたコアパンブを硬化させる。本発明に用いられるコアパンブは、導電性ペーストで形成されることができて、通常的に、銀、金、パラジウム、銅、白金などの金属粒子を含むペーストが主に用いられる。このうち、導電性が優れた銀ペーストが好ましく用いられる。しかし、これに限定されないし、要求されるペーストの強度、費用、適用性などに応じて当業者に自明な範囲内で異なるペーストが用いられることができる。

**【0040】**

次に、段階140で、コアパンブが絶縁層を貫くようにコア基材の少なくとも一面に上

50

記絶縁層を積層し、絶縁層の上部に導電層を積層した後、段階150で、この導電層に回路を形成する。ここで、絶縁層と導電層は樹脂コーティング銅箔 (Resin Coated Cu Foil、RCC) により一括供給することができる。

【0041】

フィルムメッキされた貫通孔の少なくとも一面に印刷されて硬化されたコアバンブは、他の基板のメッキ層よりは強度が小さく、絶縁層よりは強度が大きい方が好ましい。これは、回路配線の形成されたコア基材に絶縁層が積層されてもコアバンブが変形されないで絶縁層を貫くことができるからである。また、コアバンブと他の基板とを積層し、圧着してコアバンブと他の基板のメッキ層と電氣的に結合されるようにする時、コアバンブによりメッキ層が損傷されないようにするためにコアバンブの強度が他の基板のメッキ層の強度より小さい方が好ましい。

10

【0042】

このような過程により形成された印刷回路基板をコア基板として、他のペーストバンブ基板と一括積層することも可能である。例えば、銅箔板にペーストバンブを結合させ、このペーストバンブを硬化させた後、ペーストバンブが絶縁層を貫くようにして銅箔板に絶縁層を積層することでペーストバンブ基板を製造することができる。このペーストバンブ基板を、上記コア基板の上部及び下部に一つ以上一括積層した後、圧着して多層印刷回路基板を製造することができる。

【0043】

上述のように一つのコア基板で本発明の多層印刷回路基板を形成することができるが、異なる構成を有する基板をコア基板として一括積層することで、多層印刷回路基板を形成することもできる。

20

【0044】

図3は、本発明の好ましい別の実施例によるバンブを用いた印刷回路基板の製造方法を示す流れ図である。すなわち、段階200で、第1基板及び第2基板を一括積層して印刷回路基板を製造するためには、先ず、第1基板210に、段階212で、コア基材に貫通孔を形成して、段階214で、この貫通孔をフィルムメッキにより充填した後、コア基材の表面に回路を形成する。

【0045】

次に、第2基板220は、第1基板と共に一括積層し、圧着して多層印刷回路基板を形成するためのものであって、第1基板と同一な形態に形成された基板に貫通孔のメッキ層にコアバンブを印刷して形成される。すなわち、段階222で、第2基板は、第1基板の貫通孔の形成された位置の少なくとも一面にコアバンブを結合し、段階224で、このコアバンブを硬化させた後、段階226で、コアバンブがコア絶縁層を貫くようにコア基材の少なくとも一面に上記絶縁層を積層して形成される。

30

【0046】

第2基板を第1基板に積層する過程において、コアバンブは、第1基板または第2基板に形成されたメッキの貫通孔または回路と結合して互いに電氣的に繋がる。すなわち、第1コア基板及び第2コア基板が電氣的に繋がって全層IVH (interstitial via hole) を形成することになる。このように、本実施例より形成される全層IVH構造は、従来のペーストバンブ基板の積層により形成されるものと比すると、中間にコア基板及びメッキ層が十分な構造的強度を保有しているため全体的に安定した構造を構成することになる。また、コア基板の厚みが従来より厚いので、さらに安定的な層間接続が可能である。

40

【0047】

ここで、第1基板及び第2基板は、それぞれ一つ以上含まれて多層印刷回路基板を形成することができる。また、ここで、コア基材や貫通孔、フィルムメッキとして逆パルスメッキ及びコアバンブなどのような構成要素に対する具体的な内容は図2に関する記載での説明と同一である。

【0048】

50

図4は、本発明の好ましいさらに別の実施例によるバンプを用いた印刷回路基板の製造方法を示す流れ図である。図4を参照すると、図2の説明のように第1基板310及び第2基板320を形成し、これに外層基板330は、段階332で、銅箔板に外層バンプを結合し、段階334で、この外層バンプを硬化させた後、段階336で、外層バンプが外層絶縁層を貫くように銅箔板に外層絶縁層を積層して形成させる。

【0049】

このように形成された第1基板、第2基板及び外層基板を積層する過程において、第2基板のコアバンプは第1基板または他の第2基板に形成されたメッキの貫通孔や回路と互いに結合し、外層バンプは第1基板または第2基板に形成されたメッキの貫通孔や回路と結合するように一括積層して、圧着することで互いに電氣的に連結させる。ここで、第1基板、第2基板及び外層基板はそれぞれ一つ以上含まれて多層印刷回路基板を形成することができる。また、ここでのコア基材や貫通孔、フィルムメッキとして逆パルスメッキ及びコアバンプなどのような構成要素に対する具体的な内容は、図2に関する記載での説明と同一である。

10

【0050】

本発明で用いられるコアバンプ、ペーストバンプ及び外層バンプの構成要素は、互いに同一であるか、または異なるが、通常的な導電性ペーストにより形成されるということは同一である。また、コア絶縁層、外層絶縁層、ペーストバンプ基板に含まれる第1絶縁層の構成要素は互いに同一であるか、または異なるが、通常的な範囲内でプリプレグ (prepreg) や樹脂層のような絶縁性物質からなることができる。また、本発明において回路または回路配線の形成は、エッチングのように当該技術分野の通常的な方法により行われることができ、特別に制限される事項はない。

20

【0051】

図5は、本発明の好ましい一実施例によるバンプを用いた印刷回路基板の製造工程を示す工程図である。図5を参照すると、コア基材10、導電層12、貫通孔14、フィルムメッキ層16、回路18、26、コアバンプ20、絶縁層22が示されている。

【0052】

図5に示したように、本実施例による多層印刷回路基板は、コア基材に貫通孔を形成し、これをフィルムメッキした後、フィルムメッキされた貫通孔の両面にコアバンプを形成して絶縁層と導電層を積層して形成される。これをより具体的に説明する。

30

【0053】

コアバンプを含むコア基板を製造するために、図5の(a)のようにベーキング (baking) などの前処理工程を経た銅箔積層板 (CCL) などの導電層12を含むコア基材10を準備し、図5の(b)のようにドリルで貫通孔14を形成する。このように貫通孔の形成方法はドリルにより行われる。図5の(c)のように貫通孔14をフィルムメッキし、これにより形成されたメッキ層を導電層12と共に通常的な露光、現像、エッチング、検査を含む回路形成工程を適用して回路18を形成する。ここで、回路配線を形成する方法は当業者に自明な範囲で行われることができるが、本発明の好ましい実施例によれば、フィルムメッキは逆パルスメッキにより行って、逆パルスメッキの条件は下記のようなものである。

40

【0054】

定電流密度 (forward current density) は1ないし10 ASDと、逆電流密度 (reverse current density) は5ないし50 ASDと、定電流時間 (forward time) は10ないし500 msと、逆電流時間 (reverse time) は0.4ないし25 msとする。

【0055】

また、メッキ浴の条件は、

Cuは50ないし70 g/lと、

H<sub>2</sub>SO<sub>4</sub>は60ないし100 g/lと、

Clは40ないし60 mg/lと、

50

光沢剤 (brightener) は 10 ないし 30 ml / l と、  
レベラ (leveler) は 20 ないし 40 ml / l と、  
 $Fe^{3+}$  は、1 ないし 7 g / l としてメッキすることができる。

#### 【0056】

ここで、定電流密度が 1 ASD 未満であると、メッキが殆ど行われないので好ましくないし、10 ASD を超過するとメッキの粒子が粗くなりメッキ表面の状態が不良になって別途の後工程が追加されるという問題点があり、ホール内部もメッキが粗くて粒子が不均一であるので伝導度の信頼性に影響を及ぼすことになるので好ましくない。また、逆電流密度は、上述した定電流密度と整流器の限界値に応じて定まり、逆電流時間とも関係があって、この逆電流密度は試験機により得ることができる。ここで、逆電流時間を 0 とすると、従来の DC 電流メッキに該当する。

10

#### 【0057】

このような逆パルスメッキは、水平ラインにて行われて連続作業が可能となり、作業時間及び作業効率を向上させることができる。本発明の好ましい実施例によれば、アトテック社 (Atotech 社) の水平ライン装置を本願発明のメッキに取り入れて、上述した条件下で貫通ホールをフィルムメッキした。

#### 【0058】

図 5 の (d) のようにフィルムメッキ層 16 の少なくとも一面に銀ペーストなどの導電性ペーストを印刷してコアバンプ 20 を形成する。図 5 の (e) のようにプリプレグなどの絶縁層 22 を印刷配線 18 の形成されたコア基材 10 上に積層し、この絶縁層 22 上に導電層 24 を積層する。本発明の好ましい実施例によれば、絶縁層と導電層を共に含む樹脂コーティング銅箔 (RCC) を積層して、単一工程でコアバンプ 20 が絶縁層 22 の内部、導電層 24 の下部に形成され得るようにすることができる。図 5 (f) のように導電層に回路 26 を形成して印刷回路基板を製造する。

20

#### 【0059】

図 6 は、本発明の好ましいさらに別の実施例によるバンプを用いた印刷回路基板の製造工程を示す工程図である。図 6 を参照すると、コア基材 10 と 30、導電層 12、貫通孔 14、フィルムメッキ層 16 と 34、回路 18 と 32、コアバンプ 36、絶縁層 38 が示されている。

#### 【0060】

図 6 に示すように、この実施例による多層印刷回路基板は、第 1 基板、第 2 基板をそれぞれ並行して製造した後、これらを一括積層することで形成される。各単位工程は下記で具体的に説明する。

30

#### 【0061】

図 7 は、本発明の好ましいさらに別の実施例によるバンプを用いた印刷回路基板の製造工程を示す工程図である。図 7 を参照すると、コア基材 10 と 30、導電層 12、貫通孔 14、フィルムメッキ層 16 と 34、回路 18 と 32、コアバンプ 36、絶縁層 38 と 44、銅薄板 40、外層バンプ 42 が示されている。

#### 【0062】

図 7 に示したようにこの実施例による多層印刷回路基板は、第 1 基板、第 2 基板、外層基板をそれぞれ並行して製造した後、これらを一括積層することで形成される。各単位工程を分けて説明する。

40

#### 【0063】

##### (1) 第 1 基板の製造工程

コアバンプが付着されていない第 1 基板を製造するために、図 7 の (a) のようにベーキングなどの前処理工程を行った銅箔積層板 (CCL) などの導電層 12 を含むコア基材 10 を準備し、図 7 の (b) のようにドリルで貫通孔 14 を形成する。図 7 の (c) のようにこの貫通孔 14 をフィルムメッキするが、本発明においてフィルムメッキは逆パルスメッキにより行う。これに対する詳しい説明は図 5 の説明と同一であるので以下具体的な説明は略する。

50

## 【 0 0 6 4 】

図 7 の ( c ) のようにコア基材 1 0 の表面の導電層 1 2 に露光、現像、エッチング、検査を含む回路形成工程を適用して回路 1 8 を形成する。回路形成工程が完了されると、基板は後述するレイアップ ( L a y - U p ) 工程に移送される。

## 【 0 0 6 5 】

## ( 2 ) 第 2 基板の製造工程

コアバンプを含む第 2 基板は、図 7 の ( d ) のように第 1 基板製造工程により製作された基板を準備し、図 7 の ( e ) のように銀ペーストのような導電性ペーストでメッキされた貫通孔 3 4 の一面にコアバンプ 3 6 を印刷する。第 2 基板に結合されるコアバンプ 3 6 は他の基板のメッキされた貫通孔や回路と電氣的に繋がるし、第 2 基板のメッキされた貫通孔 3 4 は他の基板または外層基板の外層バンプと結合される。

10

## 【 0 0 6 6 】

一括工程を行うために、図 7 の ( f ) のようにプリプレグなどの絶縁層 3 8 を回路 3 2 の形成されたコア基材 3 0 の一面に積層する。この過程にてコアバンプ 3 6 がプリプレグなどの絶縁層 3 8 を貫いて絶縁層の表面に突出される。

## 【 0 0 6 7 】

このように絶縁層 3 8 の表面にコアバンプ 3 6 を露出させることで一括積層時、安定的に他の基板のメッキ層や回路と結合することができるようになる。絶縁層 3 8 の積層工程が完了されると、第 2 基板は後述するレイアップ工程に移送される。

## 【 0 0 6 8 】

## ( 3 ) 外層基板製造工程

図 7 の ( g ) のように用意された銅箔板 ( C o p p e r F o i l ) 4 0 に図 7 の ( h ) のように銀ペーストなどの導電性ペーストを印刷して外層バンプ 4 2 を形成する。第 2 基板の製造工程にて言及したように、一括積層の効率性を高めるために図 7 の ( i ) のようにプリプレグなどの外層絶縁層 4 4 を銅箔板 4 0 に積層する。この過程で銅箔板 4 0 に形成された外層バンプ 4 2 がプリプレグなどの外層絶縁層 4 4 を貫いて外層絶縁層 4 4 の表面に突出される。

20

## 【 0 0 6 9 】

このように表面に外層バンプ 4 2 が露出されることで、一括積層過程中に他の基板のメッキ層や回路、また外層バンプ 4 2 が安定的に結合して電氣的に通電されることができる。

30

## 【 0 0 7 0 】

## ( 4 ) レイアップ及び一括積層工程

図 7 の ( j ) のように第 1 基板、第 2 基板、外層基板をコアバンプ 3 6 及び外層バンプ 4 2 の位置が異なる基板のフィルメッキ層 1 6 と整列されるようにレイアップ ( L a y - U p ) し、図 7 の ( k ) のように一括積層された各基板を圧着して多層印刷回路基板を製造する。以後、印刷回路基板に外層回路を形成する工程は、従来的一般ビルドアップ ( B u i l d - U p ) 工程を適用することができる。

## 【 0 0 7 1 】

図 7 の ( j ) 、 ( k ) に示すように第 1 基板または第 2 基板を多層積層して所望の多層印刷回路基板を確保することができる。

40

## 【 0 0 7 2 】

図 8 は、本発明の好ましい一実施例、すなわち、図 5 に示した印刷回路基板の製造工程に応じて製造された印刷回路基板を示す断面図である。図 8 を参照すると、コア基材 1 0 、フィルメッキ層 1 6 、回路 1 8 と 2 6 、コアバンプ 2 0 、絶縁層 2 2 が示されている。

## 【 0 0 7 3 】

本発明の一実施例による印刷回路基板は、コア基材 1 0 に貫通孔を形成してその内部にフィルメッキ層 1 6 を形成した後、フィルメッキ層 1 6 の両面にコアバンプ 2 0 を形成して、回路 1 8 の形成されたコア基材 1 0 の両面に絶縁層 2 2 を積層した後、外部回路 2 6 を形成したものである。

50

## 【0074】

図9は、本発明の好ましい別の実施例、すなわち、図7に示した印刷回路基板の製造工程に応じて製造された印刷回路基板を示す断面図である。図9を参照すると、コア基材10と30、フィルムメッキ層34、回路18と32、コアバンプ36、絶縁層38と44、銅薄板40、外層バンプ42が示されている。

## 【0075】

本発明の別の実施例による印刷回路基板は、コア基板に貫通孔を形成してその内部にフィルムメッキ層34を形成した基板と、この基板のフィルムメッキ層34にコアバンプ36を形成した後コア絶縁層38を積層した基板及び外層基板を一括積層して、フィルムメッキ層34とコアバンプ36、外層バンプ42が電氣的連結を具現することができる。結果的に、フィルムメッキ層34及びコアバンプ36、外層バンプ42から構成される全層IVH構造を安定的に形成することができる。ここで、外層基板は、銅薄板40に外層バンプ42と外層絶縁層44が形成される。

10

## 【0076】

また、本発明の好ましいさらに別の実施例によれば、コア基板に貫通孔を形成してその内部にフィルムメッキ層34を形成した基板と、この基板のフィルムメッキ層34にコアバンプ36を形成した後コア絶縁層38を積層した基板を一括積層してフィルムメッキ層34とコアバンプ36が電氣的連結を具現することになる。ここで、最外層はコア基材10と30に形成された回路18で構成される。結果的にフィルムメッキ層34及びコアバンプ36からなる全層IVH構造を安定的に形成することができる。

20

## 【0077】

このように本発明による印刷回路基板のコア基材10と30を構成する絶縁層の厚みは100 $\mu$ mないし400 $\mu$ mであることができる。これは逆パルスメッキにより貫通孔を充填することができるからである。

## 【0078】

本発明は、上記実施例に限定されないし、多くの変形が本発明の思想内で当分野での通常の知識を持った者により可能となる。

## 【図面の簡単な説明】

## 【0079】

【図1】従来技術によるバンプ基板を示す断面図である。

30

【図2】本発明の好ましい実施例によるバンプを用いた印刷回路基板の製造方法を示す流れ図である。

【図3】本発明の好ましい実施例によるバンプを用いた印刷回路基板の製造方法を示す流れ図である。

【図4】本発明の好ましい実施例によるバンプを用いた印刷回路基板の製造方法を示す流れ図である。

【図5】本発明の好ましい実施例によるバンプを用いた印刷回路基板の製造工程を示す工程図である。

【図6】本発明の好ましい実施例によるバンプを用いた印刷回路基板の製造工程を示す工程図である。

40

【図7】本発明の好ましい実施例によるバンプを用いた印刷回路基板の製造工程を示す工程図である。

【図8】本発明の好ましい実施例によるバンプを用いた印刷回路基板を示す断面図である。

【図9】本発明の好ましい実施例によるバンプを用いた印刷回路基板を示す断面図である。

## 【符号の説明】

## 【0080】

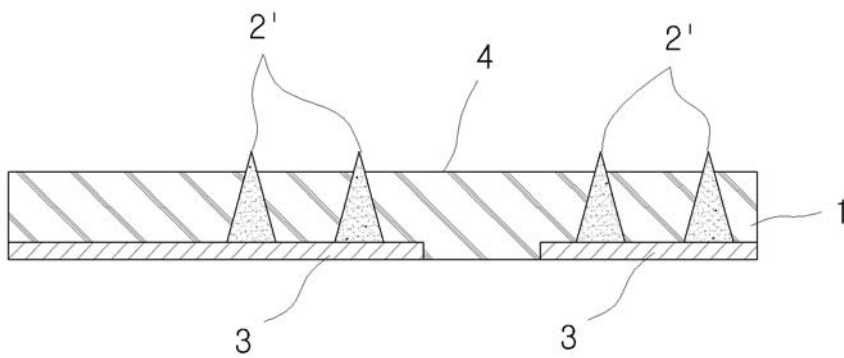
10、30 コア基材

12、24 導電層

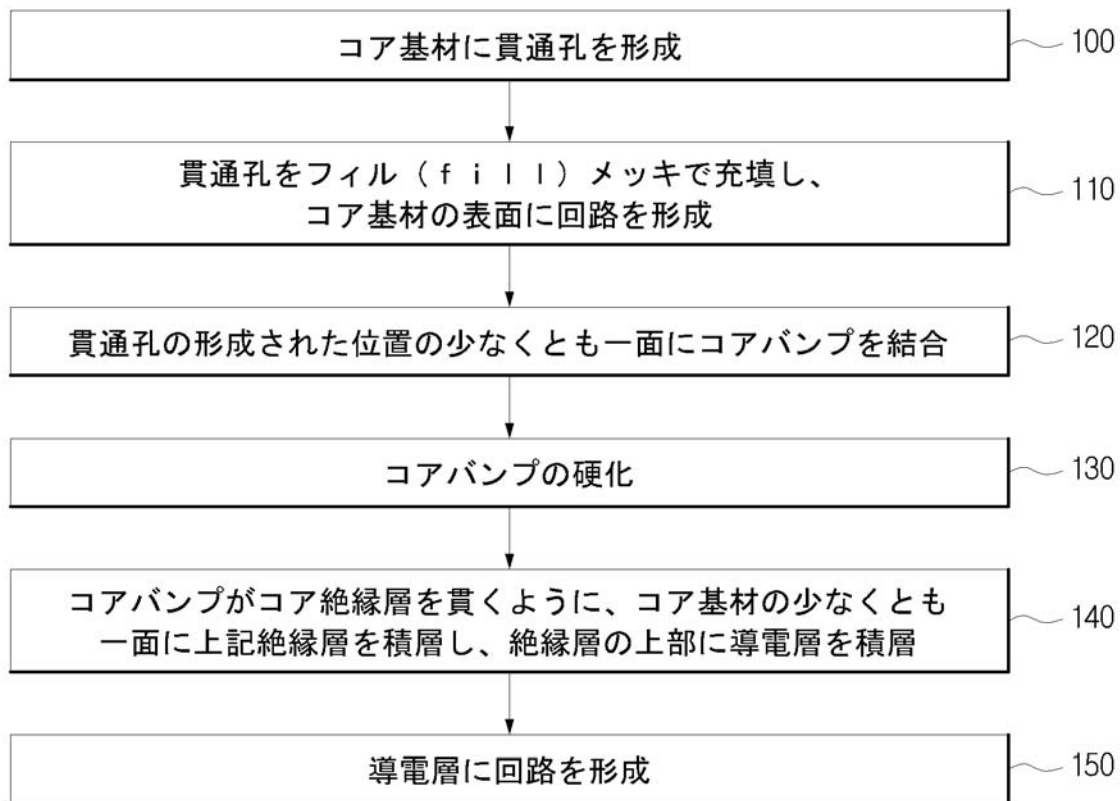
50

- 1 4 貫通孔
- 1 6、3 4 フィルメッキ層
- 1 8、2 6、3 2 回路
- 2 0、3 6 コアバンプ
- 2 2、3 8、4 4 絶縁層
- 4 0 銅箔板
- 4 2 外層バンプ

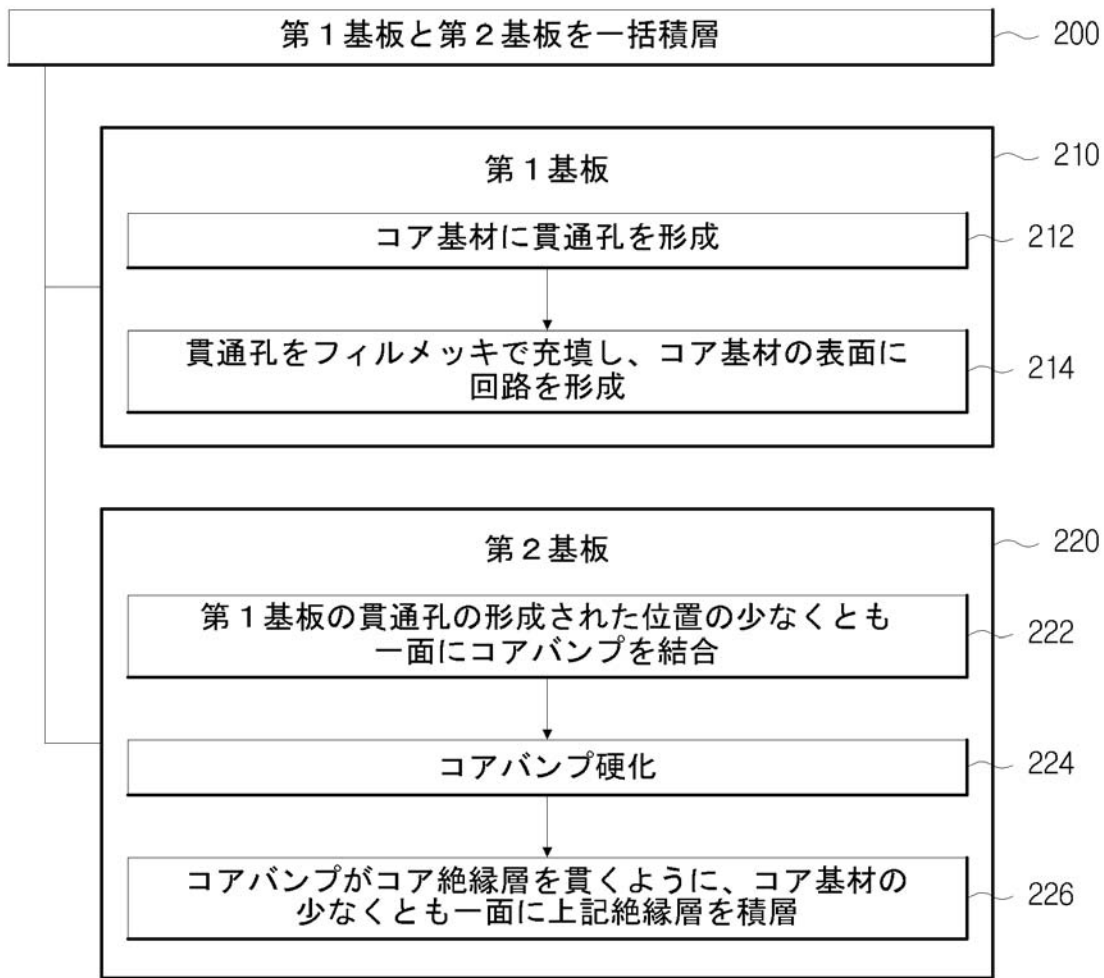
【 図 1 】



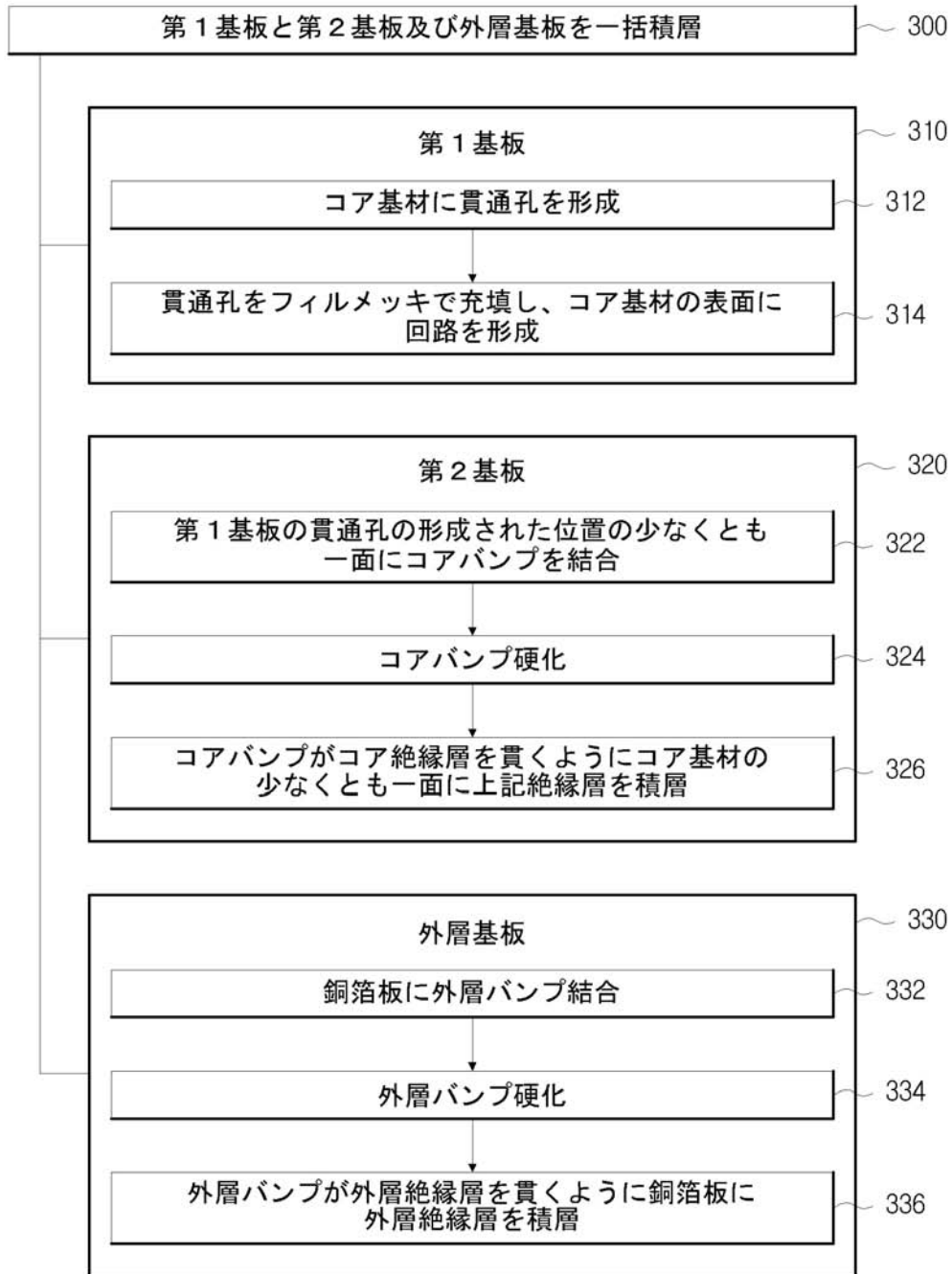
【 図 2 】



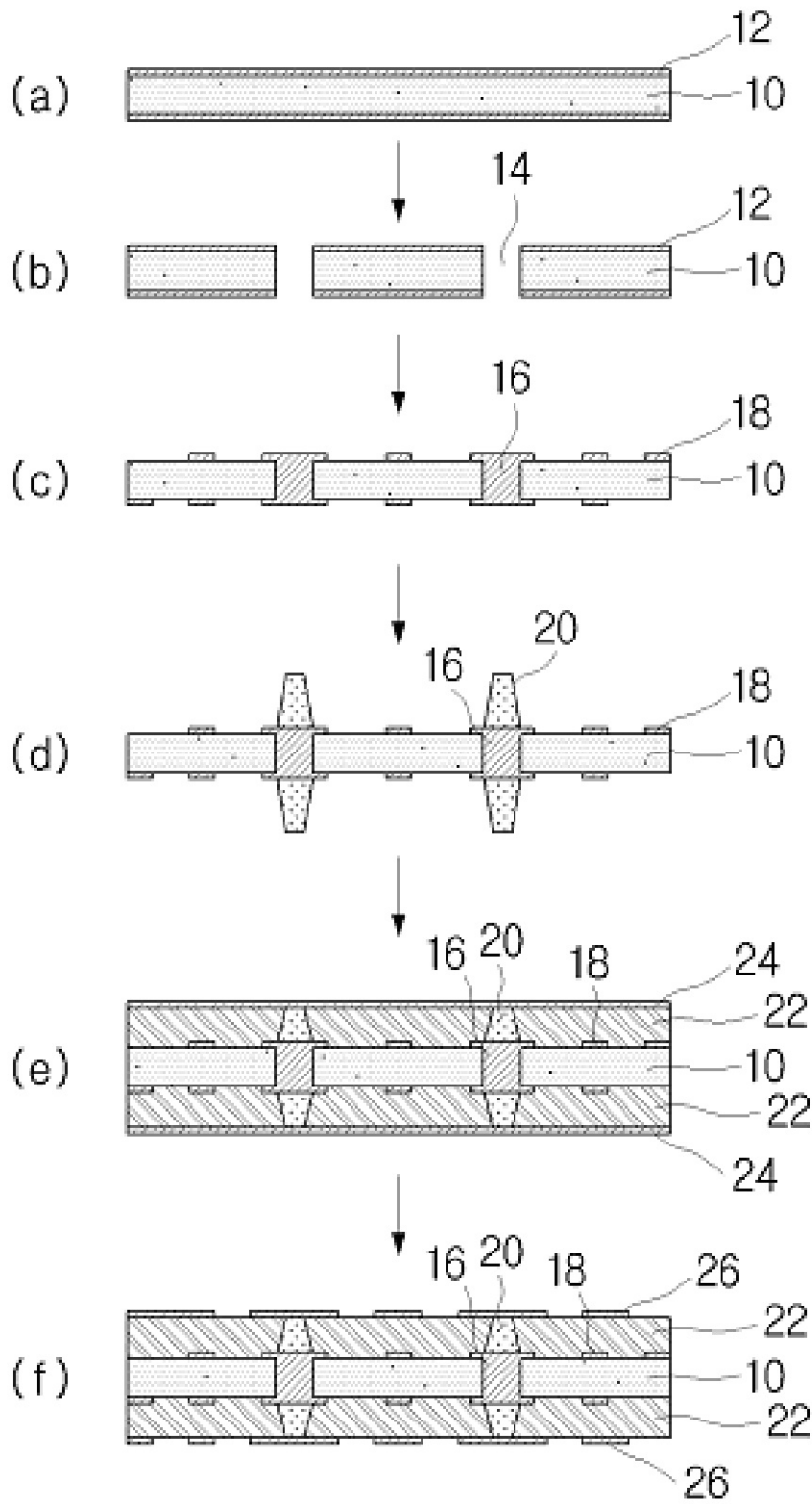
【 図 3 】



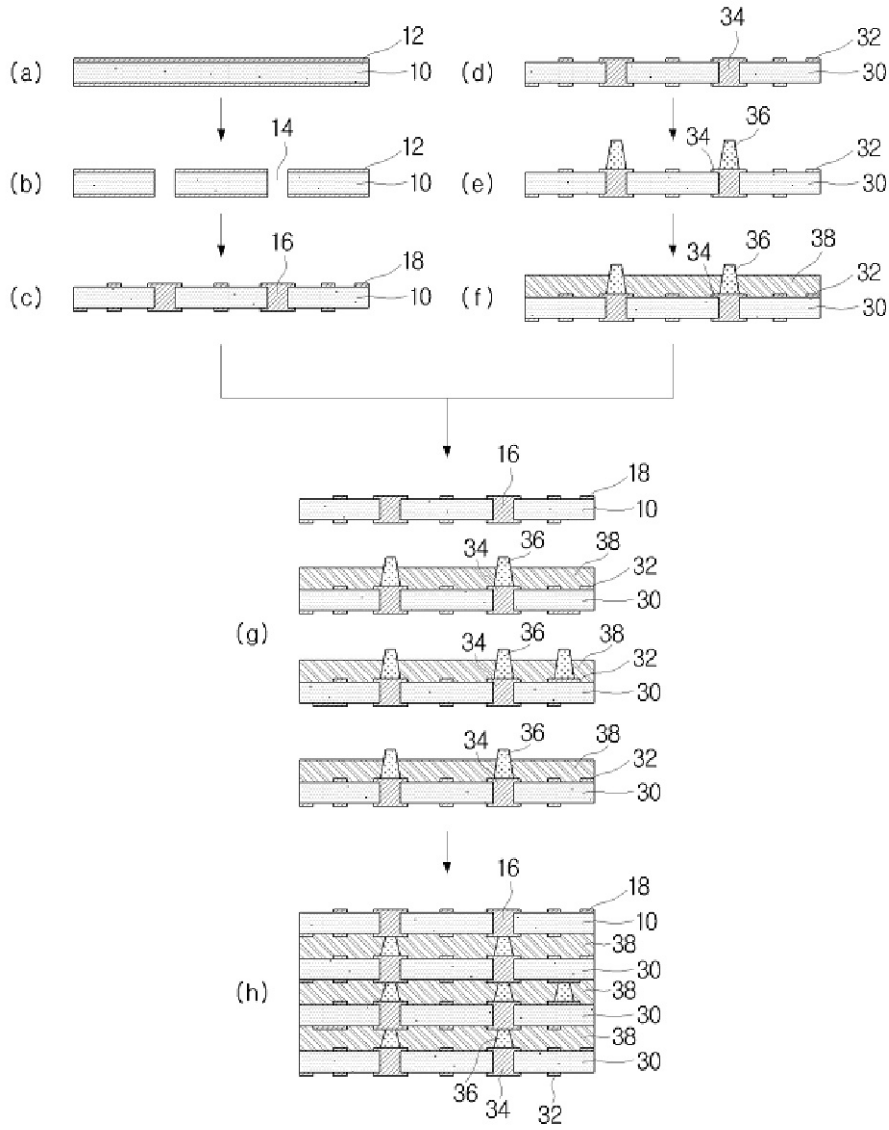
【 図 4 】



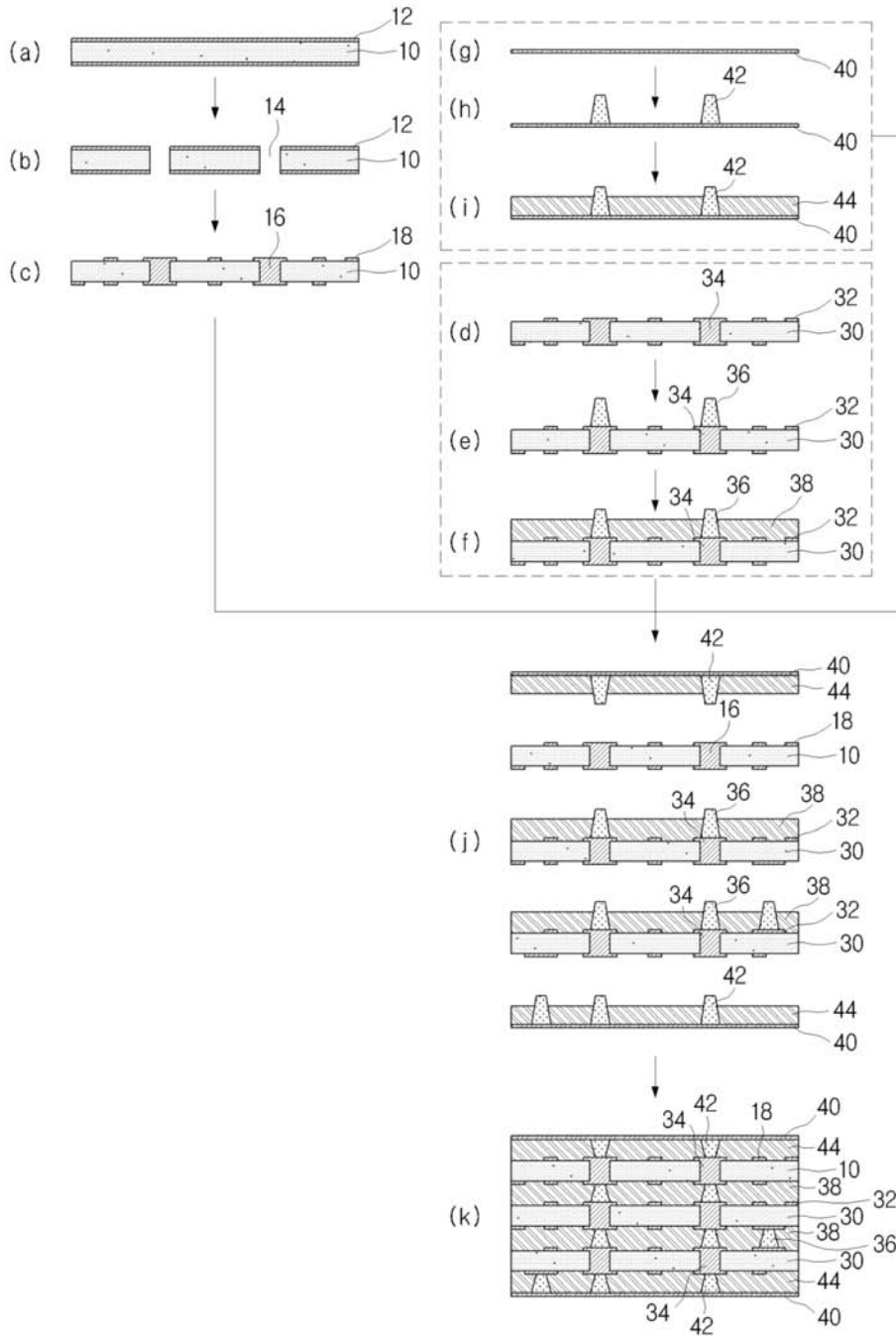
【図5】



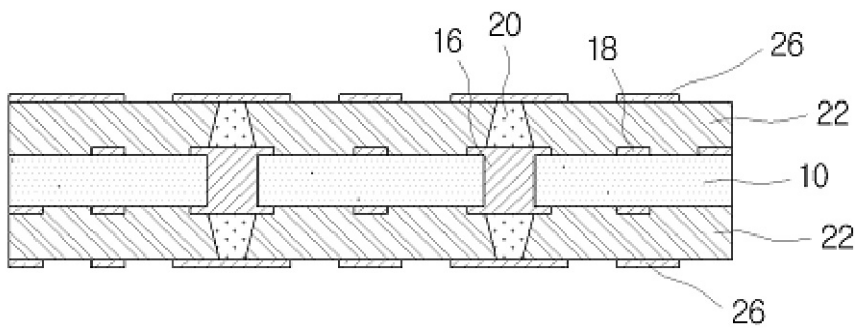
【 図 6 】



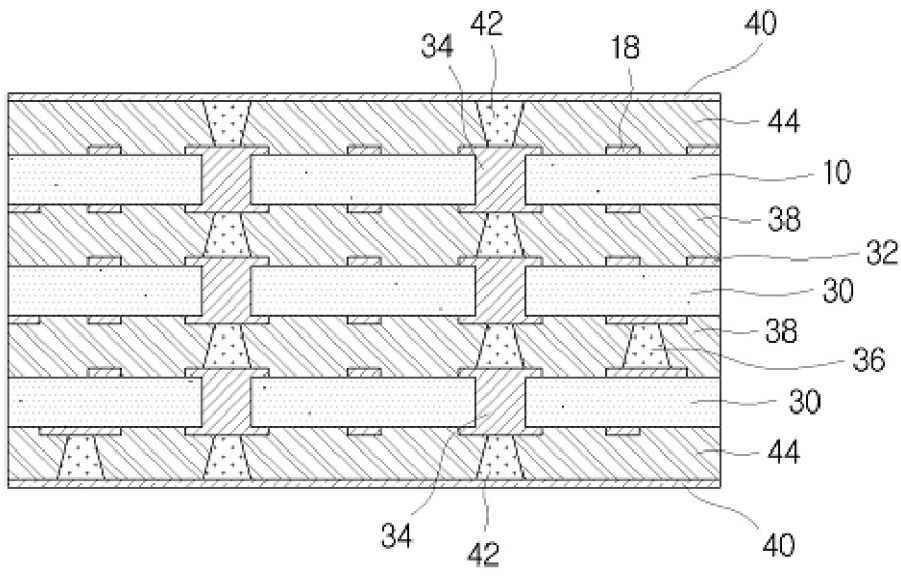
【 図 7 】



【 図 8 】



【 図 9 】



## フロントページの続き

(72)発明者 パク、ドン - ジン

大韓民国、443-737 キョンギ - ド、スウォン - シ、ヨントン - グ、ヨントン - ドン、チョンミョン マエウル 3 ダンジ アパートメント ナンバー 302-1403

(72)発明者 モク、ジー - ソー

大韓民国、449-130 キョンギ - ド、ヨンイン - シ、サンヒョン - ドン 858、マンヒョン マエウル 5 ダンジ アイ パーク ナンバー 503-405

(72)発明者 ペ、ジュン - スク

大韓民国、611-074 プサン、ヨンジェ - グ、コジェ 4 - ドン ナンバー 649-123

(72)発明者 キム、キ - ホアン

大韓民国、355-936 チュンチョンナム - ド、ポリョン - シ、トンデ - ドン 808-1、ポリョング マンション ガ ドン ナンバー 208

Fターム(参考) 5E317 AA24 BB02 BB03 BB12 CC22 CC25 CC32 CC33 CC38 CD27  
GG17

5E346 AA02 AA12 AA15 AA32 AA43 BB02 CC09 CC10 CC32 DD02  
DD23 DD24 DD34 DD45 EE09 FF07 FF14 FF24 GG15 GG17  
GG19 GG22 GG28 HH31