

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4785373号
(P4785373)

(45) 発行日 平成23年10月5日 (2011. 10. 5)

(24) 登録日 平成23年7月22日 (2011. 7. 22)

(51) Int. Cl.

F I

G09F 9/30 (2006.01)
 G09G 3/20 (2006.01)
 G09G 3/30 (2006.01)
 H01L 51/50 (2006.01)

G09F 9/30 390Z
 G09F 9/30 338
 G09G 3/20 611A
 G09G 3/20 621E
 G09G 3/20 622B

請求項の数 14 (全 18 頁) 最終頁に続く

(21) 出願番号 特願2004-342723 (P2004-342723)
 (22) 出願日 平成16年11月26日 (2004. 11. 26)
 (65) 公開番号 特開2005-182005 (P2005-182005A)
 (43) 公開日 平成17年7月7日 (2005. 7. 7)
 審査請求日 平成19年9月4日 (2007. 9. 4)
 (31) 優先権主張番号 特願2003-397909 (P2003-397909)
 (32) 優先日 平成15年11月27日 (2003. 11. 27)
 (33) 優先権主張国 日本国 (JP)

(73) 特許権者 000153878
 株式会社半導体エネルギー研究所
 神奈川県厚木市長谷398番地
 (72) 発明者 大谷 久
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 (72) 発明者 納 光明
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 (72) 発明者 渡辺 康子
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内

審査官 田井 伸幸

最終頁に続く

(54) 【発明の名称】 表示装置

(57) 【特許請求の範囲】

【請求項 1】

基板の一表面に第1の表示領域、第2の表示領域、第1のソースドライバ、第2のソースドライバ及びゲートドライバが設けられ、

前記第1の表示領域には第1の画素が複数設けられ、

前記第2の表示領域には第2の画素が複数設けられ、

前記第1の画素の第1の方向のピッチをa、前記第1の画素の前記第1の方向と交差する第2の方向のピッチをb、前記第2の画素の前記第1の方向のピッチをc、前記第2の画素の前記第2の方向のピッチをdとすると、

前記aと、前記cと、が等しい場合には、前記bと、前記dと、は異なり、

前記bと、前記dと、が等しい場合には、前記aと、前記cと、は異なり、

前記第1の表示領域に設けられた複数の信号線は前記第1のソースドライバに電氣的に接続され、

前記第2の表示領域に設けられた複数の信号線は前記第2のソースドライバに電氣的に接続され、

前記第1の表示領域及び前記第2の表示領域の各々に設けられた複数の走査線は前記ゲートドライバに電氣的に接続され、

前記第2の画素の各々は、第1のトランジスタと、第2のトランジスタと、第1の発光素子と、を有し、

前記第1の画素の各々は、第3のトランジスタと、第4のトランジスタと、第5のトラ

10

20

ンジスタと、第 2 の発光素子と、を有し、

前記第 1 のトランジスタと、前記第 3 のトランジスタと、はビデオ信号の入力を制御する機能を有し、

前記第 2 のトランジスタは前記第 1 の発光素子の両電極間に流れる電流値を制御する機能を有し、

前記第 4 のトランジスタは前記第 2 の発光素子の両電極間に流れる電流値を制御する機能を有し、

前記第 5 のトランジスタは、前記第 2 の発光素子に強制的に電流が流れない状態を作る機能を有することを特徴とする表示装置。

【請求項 2】

基板の一表面に第 1 の表示領域、第 2 の表示領域、第 1 のソースドライバ、第 2 のソースドライバ、第 1 のゲートドライバ及び第 2 のゲートドライバが設けられ、

前記第 1 の表示領域には第 1 の画素が複数設けられ、

前記第 2 の表示領域には第 2 の画素が複数設けられ、

前記第 1 の画素の第 1 の方向のピッチを a、前記第 1 の画素の前記第 1 の方向と交差する第 2 の方向のピッチを b、前記第 2 の画素の前記第 1 の方向のピッチを c、前記第 2 の画素の前記第 2 の方向のピッチを d とすると、

前記 a と、前記 c と、が等しい場合には、前記 b と、前記 d と、は異なり、

前記 b と、前記 d と、が等しい場合には、前記 a と、前記 c と、は異なり、

前記第 1 の表示領域に設けられた複数の信号線は前記第 1 のソースドライバに電氣的に接続され、

前記第 2 の表示領域に設けられた複数の信号線は前記第 2 のソースドライバに電氣的に接続され、

前記第 1 の表示領域に設けられた複数の走査線は前記第 1 のゲートドライバに電氣的に接続され、

前記第 2 の表示領域に設けられた複数の走査線は前記第 2 のゲートドライバに電氣的に接続され、

前記第 2 の画素の各々は、第 1 のトランジスタと、第 2 のトランジスタと、第 1 の発光素子と、を有し、

前記第 1 の画素の各々は、第 3 のトランジスタと、第 4 のトランジスタと、第 5 のトランジスタと、第 2 の発光素子と、を有し、

前記第 1 のトランジスタと、前記第 3 のトランジスタと、はビデオ信号の入力を制御する機能を有し、

前記第 2 のトランジスタは前記第 1 の発光素子の両電極間に流れる電流値を制御する機能を有し、

前記第 4 のトランジスタは前記第 2 の発光素子の両電極間に流れる電流値を制御する機能を有し、

前記第 5 のトランジスタは、前記第 2 の発光素子に強制的に電流が流れない状態を作る機能を有することを特徴とする表示装置。

【請求項 3】

請求項 1 又は請求項 2 において、

前記第 1 の画素は、第 6 のトランジスタを有し、

前記第 6 のトランジスタは、前記第 2 の発光素子に流れる電流値を制御する機能を有することを特徴とする表示装置。

【請求項 4】

請求項 1 乃至請求項 3 のいずれか一項において、

前記第 1 の表示領域に設けられた複数の信号線は、前記第 1 のソースドライバを介してデジタルデータ線に電氣的に接続され、

前記第 2 の表示領域に設けられた複数の信号線は、前記第 2 のソースドライバを介してアナログデータ線に電氣的に接続されることを特徴とする表示装置。

【請求項 5】

請求項 1 乃至請求項 4 のいずれか一項において、
2 つの前記第 2 の表示領域を有し、
前記第 1 の表示領域をはさんで 2 つの前記第 2 の表示領域が設けられていることを特徴とする表示装置。

【請求項 6】

請求項 1 乃至請求項 5 のいずれか一項において、
前記第 1 のトランジスタのゲートは、第 1 の走査線に電氣的に接続され、
前記第 1 のトランジスタのソース又はドレインの一方は、第 1 の信号線に電氣的に接続され、

10

前記第 1 のトランジスタのソース又はドレインの他方は、前記第 2 のトランジスタのゲートと第 1 の電源線に電氣的に接続され、

前記第 2 のトランジスタのソース又はドレインの一方は、前記第 1 の発光素子に電氣的に接続され、

前記第 2 のトランジスタのソース又はドレインの他方は、前記第 1 の電源線に電氣的に接続され、

前記第 3 のトランジスタのゲートは、第 2 の走査線に電氣的に接続され、

前記第 3 のトランジスタのソース又はドレインの一方は、第 2 の信号線に電氣的に接続され、

前記第 3 のトランジスタのソース又はドレインの他方は、前記第 4 のトランジスタのゲートと、前記第 5 のトランジスタのソース又はドレインの一方に電氣的に接続され、

20

前記第 4 のトランジスタのソース又はドレインの一方は、前記第 2 の発光素子に電氣的に接続され、

前記第 4 のトランジスタのソース又はドレインの他方は、第 2 の電源線に電氣的に接続され、

前記第 5 のトランジスタのゲートは、第 3 の走査線に電氣的に接続され、

前記第 5 のトランジスタのソース又はドレインの他方は、前記第 2 の電源線に電氣的に接続されることを特徴とする表示装置。

【請求項 7】

請求項 6 において、
前記第 1 の画素は、第 6 のトランジスタを有し、
前記第 6 のトランジスタのゲートは、第 3 の電源線に電氣的に接続され、
前記第 6 のトランジスタのソース又はドレインの一方は、前記第 2 の発光素子に電氣的に接続され、

30

前記第 6 のトランジスタのソース又はドレインの他方は、前記第 4 のトランジスタのソース又はドレインの一方に電氣的に接続されることを特徴とする表示装置。

【請求項 8】

請求項 1 乃至請求項 7 のいずれか一項において、
前記基板と対向する対向基板を有することを特徴とする表示装置。

【請求項 9】

請求項 8 において、
前記基板の一表面の反対側に、1 枚又は複数枚の第 1 の波長板若しくは第 1 の波長フィルムと、第 1 の偏向板と、を有し、

40

前記対向基板の一表面に、1 枚又は複数枚の第 2 の波長板若しくは第 2 の波長フィルムと、第 2 の偏向板と、を有することを特徴とする表示装置。

【請求項 10】

請求項 9 において、
前記第 1 の偏向板は、回転自在であることを特徴とする表示装置。

【請求項 11】

請求項 9 又は請求項 10 において、

50

前記第 2 の偏向板は、回転自在であることを特徴とする表示装置。

【請求項 1 2】

請求項 9 乃至請求項 1 2 のいずれか一項において、

前記発光素子は前記基板の一表面側と、前記基板の一表面と反対の表面側と、に発光し、

前記基板側に第 1 の表示画面、前記対向基板側に第 2 の表示画面を有し、

前記第 1 の表示画面及び前記第 2 の表示画面の一方はカラー表示であり、

前記第 1 の表示画面及び前記第 2 の表示画面の他方はモノクロ表示であることを特徴とする表示装置。

【請求項 1 3】

請求項 1 乃至請求項 1 2 のいずれか一項において、

前記第 1 の画素の発光部の面積は、前記第 2 の画素の発光部の面積よりも小さく、

前記第 2 の画素の第 1 の電流密度が、前記第 1 の画素の第 2 の電流密度より小さいことを特徴とする表示装置。

【請求項 1 4】

請求項 1 3 において、

前記第 1 の画素の全体から得る輝度と前記第 2 の画素の全体から得る輝度が同じになるように、前記第 1 の電流密度と前記第 2 の電流密度を調節することを特徴とする表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、自発光素子を有する表示装置に関する。また、自発光素子を有する表示装置を含む携帯端末に関する。

【背景技術】

【0002】

近年、エレクトロルミネッセンス (Electro Luminescence) 素子を代表とする自発光素子を有する表示装置の研究開発が進められている。発光素子を有する表示装置は、自発光型ゆえの高画質、広視野角、バックライトが不必要であることによる薄型、軽量の利点を活かして、幅広い利用が期待されている (例えば、特許文献 1 参照)。

【特許文献 1】特開 2004 - 302485 号公報

【発明の開示】

【発明が解決しようとする課題】

【0003】

電子機器が有する表示画面において、電池残量や電波強度などのアイコン表示は、常に同じ位置に表示されるため、焼き付きが発生することがあった。

【0004】

本発明は、上記の実情を鑑み、焼き付きの発生による影響を受けない表示装置の提供を課題とする。また、高機能化と高付加価値化を実現するために、消費電力を抑制した表示装置の提供、信号の書き込みを正確に行うことができる表示装置の提供、デューティ比を向上させた表示装置の提供を課題とする。さらに、高機能化と高付加価値化を実現した携帯端末の提供を課題とする。

【課題を解決するための手段】

【0005】

上述した従来技術の課題を解決するために、本発明においては以下の手段を講じる。

【0006】

本発明の表示装置は、第 1 の画素を複数含む第 1 の表示領域と、第 2 の画素を複数含む第 2 の表示領域を有し、前記第 1 の画素及び前記第 2 の画素の各々は発光素子を有することを特徴とする。また、前記第 1 の画素及び前記第 2 の画素の各々は、列方向及び行方向

10

20

30

40

50

の一方のピッチが同じであり、他方のピッチが異なることを特徴とする。第1の表示領域は待ち受け画面やメールの本文等を表示し、第2の表示領域は電池残量や電波強度等のアイコンを表示する。つまり、第2の表示領域は、アイコン以外は表示しないため、焼き付きが発生しても、その影響を受けることがない。

【0007】

本発明の表示装置は、透光性を有する基板の一表面に設けられた第1の画素を複数有する第1の表示領域と、第2の画素を複数有する第2の表示領域を有し、前記第1の画素及び前記第2の画素の各々は、前記基板の一表面と反対の表面の方向と、対向基板の方向に発光する発光素子を有することを特徴とする。基板の表裏に発光する発光素子を有することにより、表裏で表示を行う両面表示装置の提供が実現し、その結果、高機能化と高付加価値化が実現する。

10

また、本発明の表示装置は、基板の一表面に第1の偏光板を有し、前記基板と対向する対向基板の一表面に第2の偏光板を有する。さらに、前記第1の偏光板と前記第2の偏光板のなす角度は、40度乃至90度であることを特徴とする。上記構成により、表示を行う領域以外は、黒の表示を行うため、どちら側から見ても、背景が透けてみえることがない。

【0008】

本発明の表示装置は、第1の表示領域及び第2の表示領域が含む複数の信号線に接続するソースドライバと、前記第1の表示領域及び前記第2の表示領域が含む複数の走査線に接続するゲートドライバを有することを特徴とする。または、第1の表示領域及び第2の表示領域が含む複数の信号線に接続するソースドライバと、前記第1の表示領域が含む複数の走査線に接続する第1のゲートドライバと、前記第2の表示領域が含む複数の走査線に接続する第2のゲートドライバと有することを特徴とする。

20

上記構成を有する場合、第1の表示領域及び第2の表示領域は、行方向のピッチが同じで、列方向のピッチが異なる複数の画素を有する。そうすると、走査線の本数が減少するため、画素に対する信号の書き込み回数が減少し、ソースドライバの消費電力を抑制することができる。また、書き込みの回数が減少することから、ソースドライバの周波数に余裕をもたせて、信号の書き込みを正確に行うことができる。さらに、書き込みの回数が減少することから、表示期間を長くして、デューティ比を向上させることができる。

【0009】

30

本発明の表示装置は、第1の表示領域が含む複数の信号線に接続する第1のソースドライバと、第2の表示領域が含む複数の信号線に接続する第2のソースドライバと、前記第1の表示領域及び前記第2の表示領域が含む複数の走査線に接続するゲートドライバを有することを特徴とする。または、第1の表示領域が含む複数の信号線に接続する第1のソースドライバと、第2の表示領域が含む複数の信号線に接続する第2のソースドライバと、前記第1の表示領域が含む複数の走査線に接続する第1のゲートドライバと、前記第2の表示領域が含む複数の走査線に接続する第2のゲートドライバを有することを特徴とする。

上記構成によると、第1の表示領域及び第2の表示領域の各々は、独立したソースドライバを有する。従って、両表示領域で、供給する信号を変えたり、階調数を変えたりすることが可能となり、消費電力の抑制が実現する。

40

上記構成を有する場合、第1の表示領域及び第2の表示領域が含む複数の信号線はデジタルデータ線に接続することを特徴とする。デジタルデータ線とは、デジタルビデオ信号を伝達する配線である。上記特徴により、第1の表示領域及び第2の表示領域の各々が含む画素には、デジタルビデオ信号が供給され、両者ともデジタルビデオ信号による表示（以下デジタル表示と表記）を行う。そして、両者とも時間階調表示を行う場合、第1の表示領域及び第2の表示領域の各々で、サブフレーム期間の数を変えれば、表現する階調数を変えることができる。そうすると、消費電力の抑制が実現する。

また、上記構成を有する場合、第1の表示領域が含む複数の信号線はデジタルデータ線に電氣的に接続し、第2の表示領域が含む複数の信号線はアナログデータ線に電氣的に接

50

続することが好ましい。アナログデータ線とは、アナログビデオ信号を伝達する配線である。上記特徴により、第1の表示領域が含む画素にはデジタルビデオ信号が供給され、第2の表示領域を含む画素にはアナログビデオ信号が供給される。つまり、第1の表示領域はデジタル表示（例えば時間階調表示）を行い、第2の表示領域はアナログビデオ信号による表示（以下アナログ表示）を行う。このように、アナログ表示を行う表示領域を有することにより、信号の書き込み回数が減少するため、ソースドライバの消費電力を抑制することができる。また、書き込みの回数が減少することから、ソースドライバの周波数に余裕をもたせて、信号の書き込みを正確に行うことができる。さらに、書き込みの回数が減少することから、表示期間を長くして、デューティ比を向上させることができる。

【0010】

10

本発明の表示装置は、第1の表示領域が含む第1の画素と、第2の表示領域が含む第2の画素の各々が有するTFTの個数は異なることを特徴とし、具体的には、前記第1の画素が含むTFTは3つ又は4つであり、前記第2の画素が含むTFTは2つであることを特徴とする。上記特徴により、デジタル表示とアナログ表示の各々に合わせた画素回路を提供することができる。

【0011】

本発明は、上記に挙げた表示装置を具備する携帯端末を提供することを特徴とする。上記特徴により、高機能化と高付加価値化が実現する。

【発明の効果】

【0012】

20

本発明の表示装置は、決まった画像以外の表示は行わない1つ又は複数の表示領域を有することを特徴とし、上記特徴により、前記1つ又は複数の表示領域に焼き付きが発生しても、その影響を受けることがない。

【0013】

本発明の表示装置は、行方向のピッチが同じで、列方向のピッチが異なる複数の画素を有することを特徴とし、上記特徴により、走査線の本数が減少し、そのため、画素に対する信号の書き込み回数が減少し、ソースドライバの消費電力を抑制することができる。また、書き込みの回数が減少することから、ソースドライバの周波数に余裕をもたせて、信号の書き込みを正確に行うことができる。さらに、書き込みの回数が減少することから、表示期間を長くして、デューティ比を向上させることができる。

30

【発明を実施するための最良の形態】

【0014】

本発明の実施の形態について、図面を用いて詳細に説明する。但し、本発明は以下の説明に限定されず、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。なお、以下に説明する本発明の構成において、同じものを指す符号は異なる図面間で共通して用いる。

（実施の形態1）

【0015】

40

本発明は、文字や画像を表示する機能を有する表示手段を具備する電子機器に適用することが可能であり、ここでは、折り畳み型携帯端末を例示する。携帯端末は、絶縁表面を有し、ガラス、石英、金属や有機物に相当する基板10に設けられた表示領域15を有する（図1（A）参照）。表示領域15は、メールの内容や待ち受け画面を表示する第1の表示領域11と、メール、残量表示及び電波強度等のアイコンを表示する第2の表示領域12を有する（図1（B）参照）。また、表示領域15は、第1の画素13を複数含む第1の表示領域11と、第2の画素14を複数含む第2の表示領域12を有する（図1（C）参照）。

【0016】

第1の画素13と第2の画素14の各々は、列方向及び行方向の一方のピッチが同じであり、他方のピッチが異なる。より分かりやすく説明すると、第1の画素13の列方向に

50

おけるピッチ a 、行方向のピッチ b 、第 2 の画素 14 の列方向におけるピッチ c 、行方向のピッチ d (a 、 b 、 c 、 d は 0 以上の数) とすると、列方向のピッチが同じであり、行方向のピッチが異なる場合には、 $a = c$ 、 $b < d$ を満たす (図 1 (D) 参照)。一方、列方向のピッチが同じであり、行方向のピッチが異なる場合には、 $a < c$ 、 $b = d$ を満たす (図 1 (E) 参照)。

【0017】

第 1 の表示領域 11 と第 2 の表示領域 12 の各々は、列方向に信号線を複数有し、行方向に走査線を複数有する。そして、画素の列方向のピッチが同じであり、行方向のピッチが異なる場合、第 1 の表示領域 11 と第 2 の表示領域 12 は、各列に信号線 16 が設けられ、各行に走査線 17 が設けられる (図 1 (D) 参照)。上記構成では、両領域で同じ信号線 16 を用いることができる。但し、両領域で、独立したソースドライバが設けられる場合、各々の領域で信号線を設けることができる

10

一方、画素の列方向のピッチが異なり、行方向のピッチが同じである場合、第 1 の表示領域 11 と第 2 の表示領域 12 は、各列で独立した信号線 18、19 が設けられ、各行に走査線 20 が設けられる (図 1 (E) 参照)。

【0018】

また、第 1 の画素 13 と第 2 の画素 14 の各々は、発光素子を有する。発光素子 28 は、絶縁表面を有する基板 10 の一表面 21 に設けられた導電層 23、電界発光層 24 及び導電層 25 の積層体に相当する。発光素子が光を発する方向は、以下の 3 つに分別することができる。一つは、発光素子が基板 10 側に発光する場合 (下面出射) であり、一つは基板 10 と対向する対向基板 27 側に発光する場合 (上面出射) であり、一つは基板 10 側と対向基板 27 側に発光する場合、つまり基板 10 の一表面 21 の反対の表面 22 と、対向基板 27 側に発光する場合 (両面出射) である。両面出射を行う場合、基板 10 は透光性を有することが必須の要件である。

20

電界発光層 24 には有機材料 (低分子、高分子、中分子)、有機材料と無機材料を組み合わせた材料、シングレット材料、トリプレット材料又はそれらを組み合わせた材料のいずれを用いてもよい。また発光素子は、電界発光層 24 が複数の層からなる積層型、電界発光層 24 が一つの層からなる単層型、電界発光層 24 が複数の層からなるがその境界が明確ではない混合型のいずれでもよい。また発光素子から発せられる光には、一重項励起状態から基底状態に戻る際の発光 (蛍光) と三重項励起状態から基底状態に戻る際の発光 (リン光) とが含まれており、本発明はその一方又は両方を用いることができる。また、発光素子の積層構造には、下から陽極 \ 電界発光層 \ 陰極の順積み、下から陰極 \ 電界発光層 \ 陽極の逆積みがあるが、光の発する方向に従って、適切な構造を形成するとよい。

30

発光素子は、広視野角、バックライトを必要としないことによる薄型、軽量を実現し、また応答速度が速いために動画の表示に適する。このような発光素子を用いた表示装置を用いることにより、高機能化と高付加価値化が実現する。

【0019】

次に、第 1 の表示領域 11 と第 2 の表示領域 12 の周囲に設けられるドライバについて図 2 を用いて説明する。まず、第 1 の表示領域 11 及び第 2 の表示領域 12 が含む複数の信号線に接続するソースドライバ 31 と、第 1 の表示領域 11 及び第 2 の表示領域 12 が含む複数の走査線に接続するゲートドライバ 32 を有する場合について説明する (図 2 (A) 参照)。この場合、第 1 の表示領域 11 が含む第 1 の画素 13 と、第 2 の表示領域 12 が含む第 2 の画素 14 の各々は、列方向のピッチが同じであり、行方向のピッチが異なる。また、第 1 の表示領域 11 及び第 2 の表示領域 12 が含む複数の信号線は、ソースドライバ 31 を介して、データ線 33 に接続する。データ線 33 は、アナログビデオ信号を伝達するアナログデータ線、又はデジタル信号を伝達するデジタルデータ線に相当する。

40

【0020】

次に、第 1 の表示領域 11 及び第 2 の表示領域 12 が含む複数の信号線に接続するソースドライバ 31 と、第 1 の表示領域 11 が含む複数の走査線に接続する第 1 のゲートドライバ 34 と、第 2 の表示領域 12 が含む複数の走査線に接続する第 2 のゲートドライバ 3

50

5を有する場合について説明する(図2(B)参照)。この場合、第1の画素13と第2の画素14の各々は、列方向のピッチが同じであり、行方向のピッチが異なる。第1の表示領域11及び第2の表示領域12が含む複数の信号線は、ソースドライバ31を介して、データ線33に接続する。

【0021】

上記のように、第1の画素13及び第2の画素14の列方向のピッチが同じであり、行方向のピッチが異なる場合は、走査線の本数を少なくすることができるため、画素に対する信号の書き込み回数が減少し、ソースドライバの消費電力を抑制することができる。また、書き込みの回数が減少することから、ソースドライバの周波数に余裕をもたせて、信号の書き込みを正確に行うことができる。さらに、書き込みの回数が減少することから、表示期間を長くして、デューティ比を向上させることができる。

10

【0022】

次に、第1の表示領域11が含む複数の信号線に接続する第1のソースドライバ36と、第2の表示領域12が含む複数の信号線に接続する第2のソースドライバ37と、第1の表示領域及び第2の表示領域が含む複数の走査線に接続するゲートドライバ38を有する場合について説明する(図2(C)参照)。この場合、第1の画素13と第2の画素14の各々は、列方向及び行方向の一方のピッチが同じであり、他方のピッチが異なることを特徴とする。第1の表示領域11が含む複数の信号線は、第1のソースドライバ36を介して、データ線39に接続し、第2の表示領域12が含む複数の信号線は、第2のソースドライバ37を介して、データ線40に接続する。データ線39、40は、アナログデータ線又はデジタルデータ線に相当する。

20

【0023】

最後に、第1の表示領域11が含む複数の信号線に接続する第1のソースドライバ36と、第2の表示領域12が含む複数の信号線に接続する第2のソースドライバ37と、第1の表示領域11が含む複数の走査線に接続する第1のゲートドライバ41と、第2の表示領域が含む複数の走査線に接続する第2のゲートドライバ42を有する場合について説明する(図2(D)参照)。この場合、第1の画素13と第2の画素14の各々は、列方向及び行方向の一方のピッチが同じであり、他方のピッチが異なることを特徴とする。第1の表示領域11が含む複数の信号線は、第1のソースドライバ36を介して、データ線39に接続し、第2の表示領域12が含む複数の信号線は、第2のソースドライバ37を介して、データ線40に接続する。

30

【0024】

上記のように、第1の表示領域11及び第2の表示領域12の各々が、独立したソースドライバを有する場合、第1の表示領域11が含む複数の信号線はデジタルデータ線39に接続し、第2の表示領域が含む複数の信号線はアナログデータ線40に接続することが好ましい。上記構成によると、第1の表示領域11はデジタル表示を行い、第2の表示領域12はアナログ表示を行う。そして、第1の表示領域11は時間階調表示を行い、第2の表示領域12はアナログ表示を行う場合、サブフレーム期間毎に、第2の表示領域12に信号の書き込みを行う必要はない。フレーム期間が開始後、最初の書き込み期間に、第1の表示領域11及び第2の表示領域12に信号の書き込みを行い、その後、前記フレーム期間が終了するまで、第1の表示領域11の画素のみに信号の書き込みを行えばよい。これは、第2の表示領域12は、アナログ表示を行うため、1フレーム期間に信号の書き込みを1回だけ行えばよいことに起因し、消費電力の抑制が実現する。この場合、第1の表示領域11、第2の表示領域12の各表示領域で階調数を変えてもよい。

40

また、上記構成では、各ソースドライバの構成は異なる。より具体的には、デジタルデータ線に接続するソースドライバは、シフトレジスタ、ラッチ等から構成される。一方、アナログデータ線に接続するソースドライバは、シフトレジスタ、サンプリング回路等から構成される。

【0025】

また、第1の表示領域11及び第2の表示領域12が含む複数の信号線は、デジタルデ

50

ータ線 39、40 に接続してもよい。上記構成によると、第 1 の表示領域 11 及び第 2 の表示領域 12 は、共にデジタル表示を行う。そして、第 1 の表示領域 11 及び第 2 の表示領域 12 が共に時間階調表示を行う場合、各表示領域で階調数を変えてもよい。つまり、高精細な画像を表示する第 1 の表示領域 11 と、決まった画像のみを表示する第 2 の表示領域 12 とで、1 フレーム期間におけるサブフレーム期間の数を変えてもよい。上記構成により、消費電力の抑制が実現する。

【0026】

本発明は、第 1 の表示領域 11、第 2 の表示領域 12 を有し、第 2 の表示領域 12 には、決まった画像以外の表示は行わない。従って、第 2 の表示領域 12 に焼き付きが発生しても、その影響を受けることがない。

(実施の形態 2)

【0027】

本発明は、第 1 の画素を複数含む第 1 の表示領域と、第 2 の画素を複数含む第 2 の表示領域を有することを特徴とする。ここでは、各表示領域に含まれる画素の回路構成について、図 3 を用いて説明する。

【0028】

まず、画素が 2 つの TFT を含む構成 (2 TFT / Cell) について説明する (図 3 (A) 参照)。画素 63 は、列方向に配置された信号線 51 と電源線 52、行方向に配置された走査線 53 と電源線 54 の各配線で囲まれた領域に、ビデオ信号の入力を制御するスイッチング用 TFT 55、発光素子 58 の両電極間に流れる電流値を制御する駆動用 TFT 56、前記駆動用 TFT 56 のゲート・ソース間電圧を保持する容量素子 57 を有する。容量素子 57 は、駆動用 TFT 56 のゲート容量や他の寄生容量で賄うことができる場合には、明示的に設けなくてもよい。上記構成は、TFT の個数が少ないために、歩留まりの向上が実現する。また、レイアウトの点から有利であり、開口率の向上が実現する。

【0029】

次に、画素が 3 つの TFT を含む構成 (3 TFT / Cell) について説明する (図 3 (B) 参照)。本構成は、図 3 (A) に示す構成に、消去用 TFT 59 と走査線 60 を新たに配置した構成である。消去用 TFT 59 の配置により、発光素子 58 に強制的に電流が流れない状態を作ることができる。従って、全ての画素に対する信号の書き込みを待つことなく、書き込み期間の開始と同時に又は直後に点灯期間を開始することができる。その結果、デューティ比が向上して、動画の表示は特に良好に行うことができる。

【0030】

最後に、画素が 4 つの TFT を含む構成 (4 TFT / Cell) について説明する (図 3 (C) 参照)。本構成は、図 3 (B) に示す構成に、TFT 61 と電源線 62 を新たに配置した構成である。TFT 61 のゲート電極は、一定の電位に保持した電源線 62 に接続する。つまり、TFT 61 のゲート電極の電位は固定される。また、TFT 61 は、飽和領域で動作させて、常に電流を流せる状態にする。一方、駆動用 TFT 56 のゲート電極は、スイッチング用 TFT 55 のソース又はドレインに接続する。つまり、駆動用 TFT 56 のゲート電極には、ビデオ信号が入力される。また、駆動用 TFT 56 は線形領域で動作させる。

上記構成によると、線形領域で動作する駆動用 TFT 56 のソース・ドレイン間電圧 V_{DS} の値は小さい。そのため、駆動用 TFT 56 のゲート・ソース間電圧 V_{GS} の僅かな変動は、発光素子 58 に流れる電流値には影響を及ぼさない。従って、発光素子 58 に流れる電流値は、飽和領域で動作する TFT 61 のソース・ドレイン間電流により決定する。従って、電流制御用 TFT 61 の特性バラツキに起因した発光素子 58 の輝度ムラを改善して画質を高めることができる。なお、各トランジスタを線形領域と飽和領域で動作させるために、TFT 61 のチャンネル長 L_1 、チャンネル幅 W_1 、駆動用 TFT 56 のチャンネル長 L_2 、チャンネル幅 W_2 は、 $L_1 / W_1 : L_2 / W_2 = 5 \sim 6000 : 1$ を満たすように設定するとよい。また、TFT 61 には、エンハンスメント型だけでなく、ディプリーション型の T

10

20

30

40

50

F Tを用いてもよい。

【0031】

なお、本発明の表示装置には、アナログのビデオ信号、デジタルのビデオ信号のどちらを用いてもよい。但し、デジタルのビデオ信号を用いる場合、そのビデオ信号が電圧を用いているのか、電流を用いているのかで異なる。つまり、発光素子の発光時において、画素に入力されるビデオ信号は、定電圧のものと、定電流のものがある。ビデオ信号が定電圧のものには、発光素子に印加される電圧が一定のものと、発光素子に流れる電流が一定のものがある。またビデオ信号が定電流のものには、発光素子に印加される電圧が一定のものと、発光素子に流れる電流が一定のものがある。この発光素子に印加される電圧が一定のものは定電圧駆動であり、発光素子に流れる電流が一定のものは定電流駆動である。定電流駆動は、発光素子の抵抗変化によらず、一定の電流が流れる。本発明の表示装置には、電圧のビデオ信号、電流のビデオ信号のどちらを用いてもよく、また定電圧駆動、定電流駆動のどちらを用いてもよい。

10

【0032】

上述したように、第1の表示領域及び第2の表示領域の各々が、独立したソースドライバを有する場合、第1の表示領域はデジタル表示を行い、第2の表示領域はアナログ表示を行うことができる。このような場合には、第1の表示領域11を構成する第1の画素13は、3 TFT / Cell又は4 TFT / Cellの構成とし、第2の表示領域12を構成する第2の画素14は2 TFT / Cellの構成とするとよい。これは、第2の表示領域12には、決まった画像が表示されるためであり、消費電力の抑制が実現する。本実施の形態は、上記の実施の形態と自由に組み合わせることができる。

20

(実施の形態3)

【0033】

本発明は、透光性を有する基板の一表面に設けられた第1の画素を複数有する第1の表示領域11と、第2の画素を複数有する第2の表示領域12を有し、前記第1の画素及び前記第2の画素の各々は、前記基板の一表面又は前記基板の一表面と反対の表面の方向と、対向基板の方向に発光する発光素子を有することを特徴とする。ここでは、基板に光学フィルムを設けた形態について説明する。

【0034】

まず、パネル73の一表面に第1の偏光板71を有し、前記パネル73の一表面と反対の表面に第2の偏光板72を有する形態について図4(A)(B)を用いて説明する。第1の表示領域11と第2の表示領域12を有するパネル73の表裏には、第1の偏光板71及び第2の偏光板72が貼られている。第1の偏光板71及び第2の偏光板72は、その偏光方向が交差するように配置することで外光を遮断することができる。交差する角度は、40度乃至90度、好ましくは70度乃至90度、より好ましくは90度とすればよい。上記構成により、表示を行う領域以外は、黒の表示を行うため、どちらの側から見ても、背景が透けてみえることがない。また、第1の偏光板71及び第2の偏光板72の配置により、パネル73内部の反射による不要光を削減することができるため、コントラストを改善する。なお第1の偏光板71及び第2の偏光板72は、一方又は双方を回動自在とする手段を付加して、交差する角度を変えることによりパネルの透過率を変化させることもできる。すなわち、調光機能を付加してもよい。

30

40

【0035】

次に、パネル73の一表面に1枚又は複数枚の波長板若しくは当該フィルム(ここでは、1枚の第1の1/4波長板74とする)と第1の偏光板71を有し、パネル73の一表面と反対の表面に1枚又は複数枚の波長板若しくは当該フィルム(ここでは、1枚の第2の1/4波長板75とする)と第2の偏光板72を有する形態について、図4(C)を用いて説明する。このように、光学機能性波長板若しくは当該フィルムを付加すると、外光による透過光及び反射光によるコントラストを改善し、表示品質が向上し、特に黒色のしずみ込みを良いものとすることができる。

【0036】

50

続いて、本発明の表示装置を具備した携帯端末について、図５（Ａ）～（Ｆ）を用いて説明する。図５（Ａ）は開いた状態で内側から見た図、図５（Ｂ）は開いた状態の断面図、図５（Ｃ）は開いた状態で外側から見た図、図５（Ｄ）は閉じた状態で第１の筐体９３１１側から見た図、図５（Ｅ）は閉じた状態の断面図、図５（Ｆ）は第２の筐体９３１２側から見た図である。本発明の携帯端末は、受話部９３０１と両面表示を行うパネル（以下両面表示パネルと表記）９３０７を有する第１の筐体９３１１と、送話部９３０４と操作ボタン９３０３を有する第２の筐体９３１２を有し、ヒンジを介して連結される。

【００３７】

両面表示パネル９３０７の表裏には、第１の表示画面９３０５と第２の表示画面９３０６が設けられる。また、両面表示パネル９３０７の表裏には、偏光板９３０８、９３０９が貼られている。２枚の偏光板９３０８、９３０９は、その偏光方向が交差するように配置することで外光を遮断することができる。

【００３８】

また本発明の携帯端末は、開閉検知手段を有し、当該手段は、第１の筐体９３１１に設けられた突起９３１３と、第２の筐体９３１２に設けられた穴（凹部）９３１４及び制御手段９３１５から構成される。第１の筐体９３１１と第２の筐体９３１２が閉じた状態になると、突起９３１３が穴９３１４の下部に配置された制御手段９３１５に接する状態となり、そうすると、第１の表示画面９３０５において通常表示を行うように設定される。一方、第１の筐体９３１１と第２の筐体９３１２を開いた状態にすると、制御手段９３１５に接する突起がない状態となり、そうすると、第２の表示画面９３０６において通常表示を行うように設定される。なお、開閉検知手段は、上記構成に制約されず、通常のボタンを用いて、使用者が行ってもよい。上記のように、両面表示パネルを具備した携帯端末を提供する本発明は、高機能化と高付加価値化が実現する。本実施の形態は、上記の実施の形態と自由に組み合わせることができる。

【実施例１】

【００３９】

本実施例は、第１の画素を複数含む第１の表示領域と、第２の画素を複数含む第２の表示領域を有する表示装置において、前記第１の表示領域及び前記第２の表示領域における表示のバリエーションについて表１を用いて説明する。

【００４０】

【表１】

	第１の表示領域１１	第２の表示領域１２	
カラー表示	RGB発光	RGB発光	カラー表示
カラー表示	白色発光+CF	白色発光+CF	カラー表示
カラー表示	白色発光+CF	白色発光のみ	モノクロ表示
カラー表示	青色発光+色変換層	青色発光+色変換層	カラー表示
カラー表示	青色発光+色変換層	青色発光のみ	モノクロ表示
モノクロ表示	単色発光	単色発光	モノクロ表示

【００４１】

表１中、RGB発光とは、各副画素が含む発光素子の電界発光層の材料が異なる場合であり、各副画素が含む発光素子から発せられる光が異なる場合である。白色発光とは、画素が含む発光素子から発せられる光が白色の場合である。青色発光とは、画素が含む発光素子から発せられる光が青色の場合である。単色発光とは、画素が含む発光素子から発せられる光が赤、緑等のある１つの色の場合である。CFはカラーフィルタである。

【００４２】

第１の表示領域１１及び第２の表示領域１２がRGB発光又は単色発光を行う場合、第１の表示領域１１及び第２の表示領域１２は共にカラー表示又はモノクロ表示を行う。また、第１の表示領域１１及び第２の表示領域１２が白色発光又は青色発光を行う場合、CF又は色変換層の有無に従って、前記第１の表示領域１１及び前記第２の表示領域１２はカラー表示又はモノクロ表示を行う。

【 0 0 4 3 】

第 1 の表示領域 1 1 及び第 2 の表示領域 1 2 が共にカラー表示又はモノクロ表示である場合、作り分ける必要がないため、歩留まりの向上を実現する。R G B 発光を採用する場合、発光の利用効率の向上を実現する。また、白色発光又は青色発光を採用する場合、電界発光層を塗り分ける必要がないため、歩留まりの向上を実現する。さらに、C F 又は色変換層を採用する場合、色純度やコントラストの向上を実現する。また、第 1 の表示領域 1 1 及び第 2 の表示領域 1 2 とで、一方がカラー表示、他方がモノクロ表示である場合、高機能化と高付加価値化を実現する。本実施例は、上記の実施の形態と自由に組み合わせることができる。

【 実施例 2 】

10

【 0 0 4 4 】

本実施例は、基板の一表面又は前記基板の一表面と反対の表面と、対向基板側に発光する発光素子を有する表示装置、つまり、基板側に第 1 の表示画面を有し、前記基板と対向する対向基板側に第 2 の表示画面を有する表示装置において、前記第 1 の表示画面及び前記第 2 の表示画面における表示のバリエーションについて表 2 を用いて説明する。

【 0 0 4 5 】

【 表 2 】

発光素子	基板側		対向基板側	
RGB発光	カラー表示		カラー表示	
白色発光	CF有り	カラー表示	CF有り	カラー表示
	CF有り	カラー表示	CF無し	モノクロ表示
青色発光	色変換層有り	カラー表示	色変換層有り	カラー表示
	色変換層有り	カラー表示	色変換層無し	モノクロ表示
単色発光	モノクロ表示		モノクロ表示	

20

【 0 0 4 6 】

第 1 の画素及び第 2 の画素が含む発光素子が R G B 発光又は単色発光を行う場合、第 1 の表示画面及び第 2 の表示画面は共にカラー表示又はモノクロ表示を行う。また、第 1 の画素及び第 2 の画素が含む発光素子が白色発光又は青色発光を行う場合、C F 又は色変換層の有無に従って、第 1 の表示画面及び第 2 の表示画面はカラー表示又はモノクロ表示を行う。

30

【 0 0 4 7 】

第 1 の表示画面及び第 2 の表示画面が共にカラー表示又はモノクロ表示である場合、作り分ける必要がないため、歩留まりの向上を実現する。R G B 発光を採用する場合、発光の利用効率の向上を実現する。また、白色発光又は青色発光を採用する場合、電界発光層を塗り分ける必要がないため、歩留まりの向上を実現する。さらに、C F 又は色変換層を採用する場合、色純度やコントラストの向上を実現する。また、第 1 の表示画面及び第 2 の表示画面で、一方がカラー表示、他方がモノクロ表示である場合、高機能化と高付加価値化を実現する。本実施例は、上記の実施の形態、実施例と自由に組み合わせることができる。

【 実施例 3 】

40

【 0 0 4 8 】

本実施例は、第 1 の画素を複数含む第 1 の表示領域と、第 2 の画素を複数含む第 2 の表示領域を有し、前記第 2 の表示領域を複数設ける形態について説明する。

【 0 0 4 9 】

基板 1 1 0 上に、第 1 の画素を複数含む第 1 の表示領域 1 1 1 と、第 2 の画素を複数含む第 2 の表示領域 1 1 2、1 1 3 を有する（図 6（A）参照）。上述したように、第 1 の画素と第 2 の画素の各々は、発光素子を有する。また、第 1 の画素と第 2 の画素の各々は、列方向及び行方向の一方のピッチが同じであり、他方のピッチが異なる。

【 0 0 5 0 】

続いて、第 1 の表示領域 1 1 1 と第 2 の表示領域 1 1 2、1 1 3 の周囲に設けられるド

50

ライバについて説明する。まず、第１の表示領域１１１及び第２の表示領域１１２、１１３が含む複数の信号線に接続するソースドライバ１１４と、第１の表示領域１１１及び第２の表示領域１１２、１１３が含む複数の走査線に接続するゲートドライバ１１５を有する場合について説明する（図６（Ｂ）参照）。この場合、第１の表示領域１１が含む第１の画素と、第２の表示領域１２が含む第２の画素の各々は、列方向のピッチが同じであり、行方向のピッチが異なる。

【００５１】

次に、第１の表示領域１１１及び第２の表示領域１１２、１１３が含む複数の信号線に接続するソースドライバ１１４と、第１の表示領域１１１及び第２の表示領域１１３が含む複数の走査線に接続する第１のゲートドライバ１１６と、第２の表示領域１１２が含む複数の走査線に接続する第２のゲートドライバ１１７を有する場合について説明する（図６（Ｃ）参照）。この場合も、第１の画素と第２の画素の各々は、列方向のピッチが同じであり、行方向のピッチが異なる。なお、ゲートドライバは、第１の表示領域１１１と第２の表示領域１１３とで分けて設けてもよい。

【００５２】

次に、第２の表示領域１１３が含む複数の信号線に接続する第１のソースドライバ１１８と、第１の表示領域１１１及び第２の表示領域１１２が含む複数の信号線に接続する第２のソースドライバ１１９と、第１の表示領域１１１及び第２の表示領域１１２、１１３が含む複数の走査線に接続するゲートドライバ１２０を有する場合について説明する（図６（Ｄ）参照）。この場合、第１の画素と第２の画素の各々は、列方向及び行方向の一方のピッチが同じであり、他方のピッチが異なることを特徴とする。

【００５３】

最後に、第２の表示領域１１３が含む複数の信号線に接続する第１のソースドライバ１１８と、第１の表示領域１１１及び第２の表示領域１１２が含む複数の信号線に接続する第２のソースドライバ１１９と、第１の表示領域１１１が含む複数の走査線に接続する第１のゲートドライバ１２１と、第２の表示領域１１２が含む複数の走査線に接続する第２のゲートドライバ１２２と、第２の表示領域１１３が含む第３のゲートドライバ１２３を有する場合について説明する（図６（Ｅ）参照）。この場合、第１の画素と第２の画素の各々は、列方向及び行方向の一方のピッチが同じであり、他方のピッチが異なることを特徴とする。本実施例は、上記の実施の形態、実施例と自由に組み合わせることができる。

【実施例４】

【００５４】

複数の表示領域を備えた電子機器として、テレビ装置、デジタルカメラ、デジタルビデオカメラ、携帯電話装置（携帯電話機）、ＰＤＡ等の携帯情報端末、携帯型ゲーム機、モニター、ノート型パソコン、カーオーディオ等の音響再生装置、家庭用ゲーム機等の記録媒体を備えた画像再生装置等が挙げられる。以下にはその具体例について説明する。

【００５５】

図７（Ａ）はデジタルビデオカメラであり、表示部９７０１、９７０２等を含む。図７（Ｂ）は携帯情報端末であり、本体９２０１、表示部９２０２等を含む。図７（Ｃ）は携帯型テレビ装置であり、本体９４０１、表示部９４０２等を含む。本発明は、表示部９７０１、９２０２、９３０２を含む表示装置の構成に適用される。本発明の適用により、焼き付きの影響を防止した電子機器の提供を可能とし、エンドユーザーに渡った後における前記電子機器の長寿命化が実現される。本実施例は、上記の実施の形態、実施例と自由に組み合わせることができる。

【実施例５】

【００５６】

本発明は、第１の表示領域１１と第２の表示領域１２を有し、第１の表示領域１１は第１の画素１３を複数有し、第２の表示領域１２は第２の画素１４を複数有し、第１の画素１３及び第２の画素１４の各々は発光素子を有するものであり、第１の画素１３及び第２の画素１４の各々の列方向及び行方向の一方のピッチは同じであり、第１の画素１３及び第

10

20

30

40

50

2の画素14の各々の列方向及び行方向の他方のピッチは異なることを特徴とする。上記特徴に加えて、本発明は、第1の画素13の面積と、第2の画素14の面積が異なることを特徴とする。さらに、第1の画素13の発光部81の面積と、第2の画素14の発光部82の面積が異なることを特徴とする(図8(A)(B)参照)。画素の発光部とは、画素において発光素子が発光する部分であり、換言すると、画素においてトランジスタや各種の配線を除いた部分である。

【0057】

また、本発明の表示装置が含む第1の表示領域11は、メールの内容や待ち受け画面を表示する領域であり、第2の表示領域12は、残量表示や電波強度等のアイコンを表示する領域であることを特徴とする。上記特徴に加えて、本発明は、第2の画素14の面積は、第1の画素13の面積よりも大きいことを特徴とし、さらに、第2の画素14の発光部82の面積が、第1の画素13の発光部81の面積よりも大きいことを特徴とする。上記特徴により、第1の画素13の全体から得る輝度と、第2の画素14の全体から得る輝度が同じであるとき、第2の画素14の発光素子の電流値は、第1の画素13の発光素子の電流値よりも小さくすることができる。つまり、第2の画素14の発光素子の電流密度(単位面積当たりの電流値)は、第1の画素13の発光素子の電流密度よりも小さくすることができる。発光素子の劣化は、総電流量に依存しており、第2の画素14の発光素子の電流密度を、第1の画素13の電流密度よりも小さくできると、第2の画素14の発光素子の総電流量は、第1の画素13の発光素子の総電流量よりも小さくすることができる。従って、第2の画素14の発光素子は、第1の画素13の発光素子よりも、劣化の進行を遅くすることができる。また、焼き付きの発生は、発光素子の劣化の進行具合にも依存するため、発光素子の劣化の進行を遅い第2の表示領域12では、焼き付きの発生を抑制することができる。

【図面の簡単な説明】

【0058】

【図1】本発明の実施の形態1を説明する図。

【図2】本発明の実施の形態1を説明する図。

【図3】本発明の実施の形態2を説明する図。

【図4】本発明の実施の形態3を説明する図。

【図5】本発明の実施の形態3を説明する図。

【図6】本発明の実施例3を説明する図。

【図7】本発明の実施例4を説明する図。

【図8】本発明の実施例5を説明する図。

【符号の説明】

【0059】

10 基板

11 第1の表示領域

12 第2の表示領域

13 第1の画素

14 第2の画素

15 表示領域

16 信号線

17 走査線

18 信号線

19 信号線

20 走査線

23 導電層

24 電界発光層

25 導電層

27 対向基板

10

20

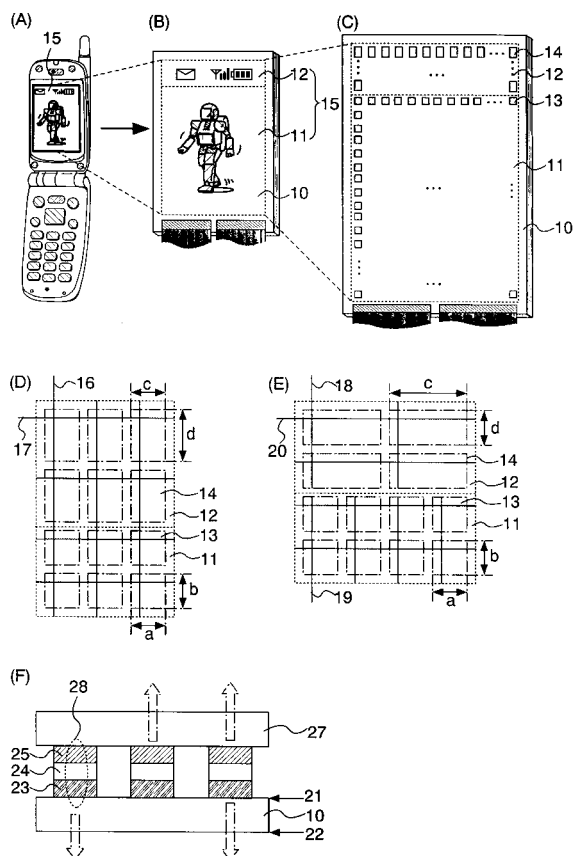
30

40

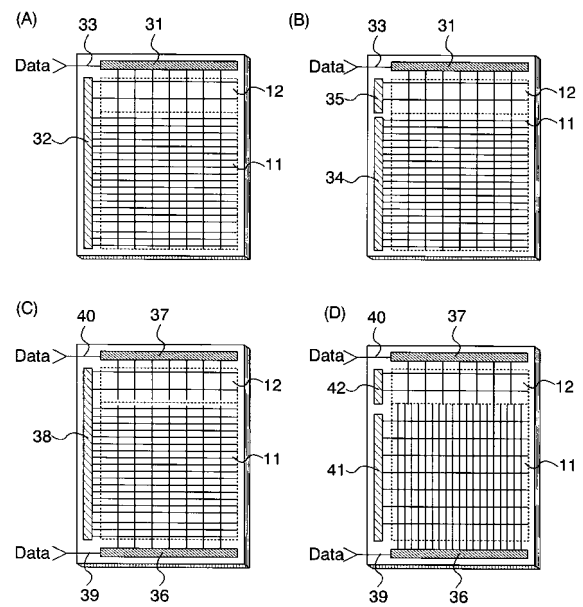
50

2 8 発光素子

【図 1】

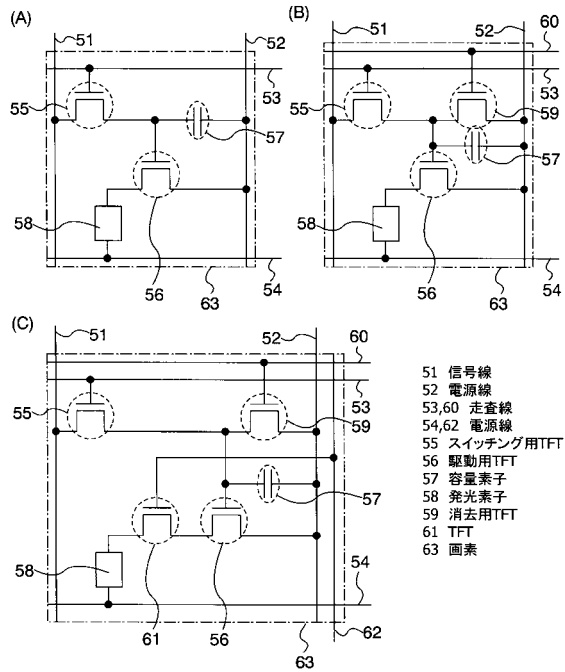


【図 2】

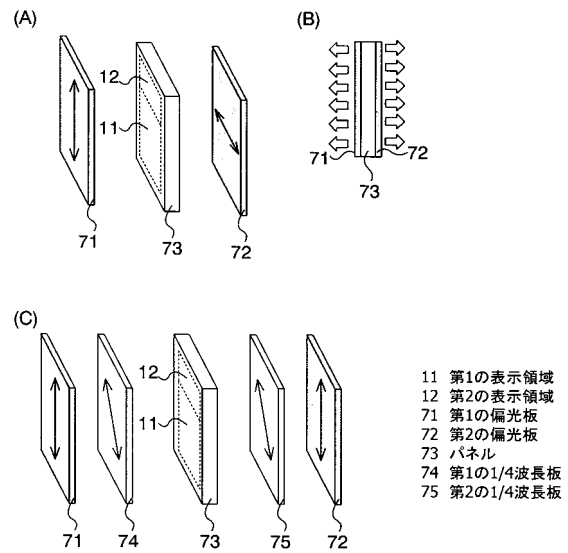


- 11 第1の表示領域
- 12 第2の表示領域
- 31 ソースドライバ
- 32,38 ゲートドライバ
- 33,39,40 データ線
- 34,41 第1のゲートドライバ
- 35,42 第2のゲートドライバ
- 36 第1のソースドライバ
- 37 第2のソースドライバ

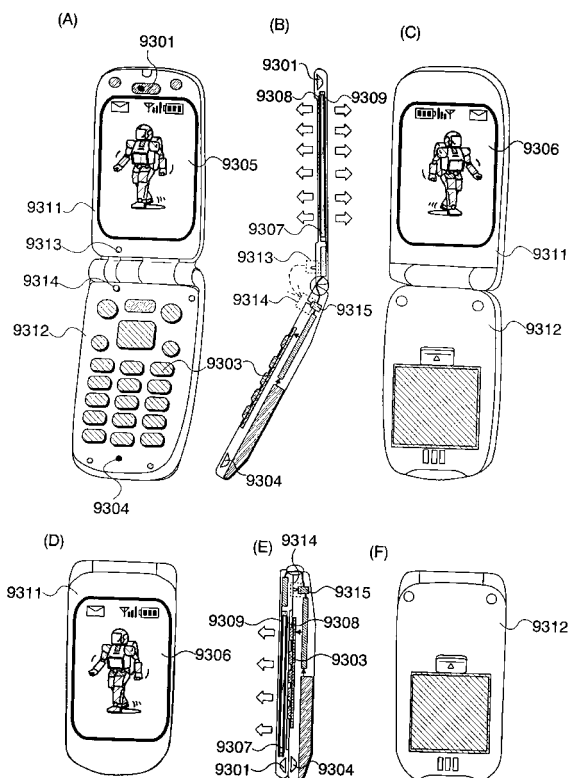
【図3】



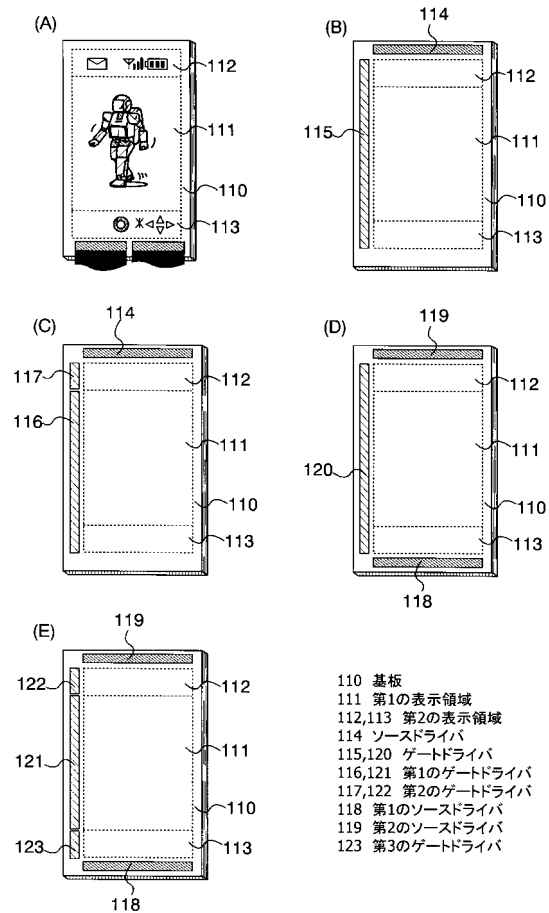
【図4】



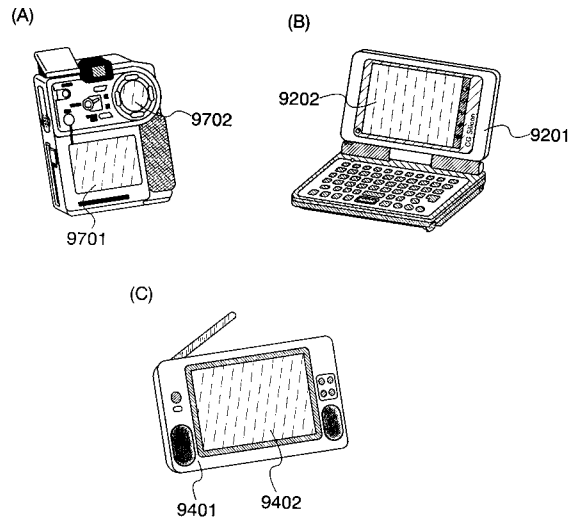
【図5】



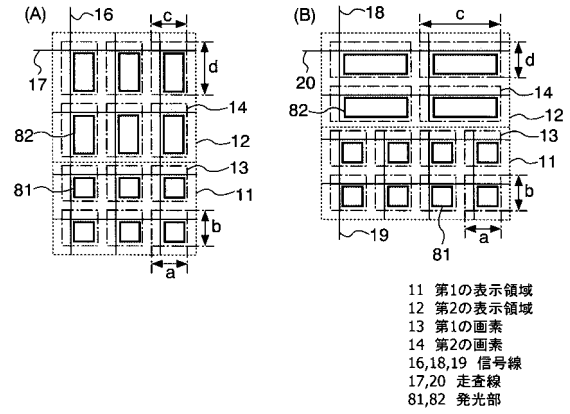
【図6】



【図 7】



【図 8】



フロントページの続き

(51)Int.Cl.	F I		
	G 0 9 G	3/20	6 2 2 K
	G 0 9 G	3/20	6 2 3 B
	G 0 9 G	3/20	6 2 3 V
	G 0 9 G	3/20	6 2 4 B
	G 0 9 G	3/30	J
	H 0 5 B	33/14	A

(56)参考文献 特開2001-319789(JP,A)
 特開平10-240203(JP,A)
 特開2003-162236(JP,A)
 特開2001-075503(JP,A)
 特開2001-100669(JP,A)
 特開2002-148604(JP,A)
 特開平10-255976(JP,A)
 特開2002-117985(JP,A)
 特開2001-085154(JP,A)
 特開平05-323344(JP,A)
 特開平05-204319(JP,A)
 特開2000-259124(JP,A)
 特開2001-147659(JP,A)

(58)調査した分野(Int.Cl., DB名)

G 0 9 F 9 / 3 0
 G 0 9 G 3 / 2 0
 G 0 9 G 3 / 3 0
 H 0 1 L 5 1 / 5 0