

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局

(43) 国際公開日  
2023年11月9日(09.11.2023)



(10) 国際公開番号  
**WO 2023/214500 A1**

- (51) 国際特許分類:  
H01L 25/07 (2006.01)    H01L 23/31 (2006.01)  
H01L 23/28 (2006.01)    H01L 23/48 (2006.01)  
H01L 23/29 (2006.01)    H01L 25/18 (2023.01)
- (21) 国際出願番号:                    PCT/JP2023/015070
- (22) 国際出願日:                    2023年4月13日(13.04.2023)
- (25) 国際出願の言語:                    日本語
- (26) 国際公開の言語:                    日本語
- (30) 優先権データ:  
特願 2022-075921    2022年5月2日(02.05.2022)    JP  
特願 2022-127149    2022年8月9日(09.08.2022)    JP
- (71) 出願人: ローム株式会社 (ROHM CO., LTD.)  
[JP/JP]; 〒6158585 京都府京都市右京区西院溝崎町2-1番地 Kyoto (JP).
- (72) 発明者: 谷川 昂平 (TANIKAWA Kohei);  
〒6158585 京都府京都市右京区西院溝崎町2-1番地 ローム株式会社内 Kyoto (JP).  
池田 大記 (IKEDA Daiki); 〒6158585 京都府

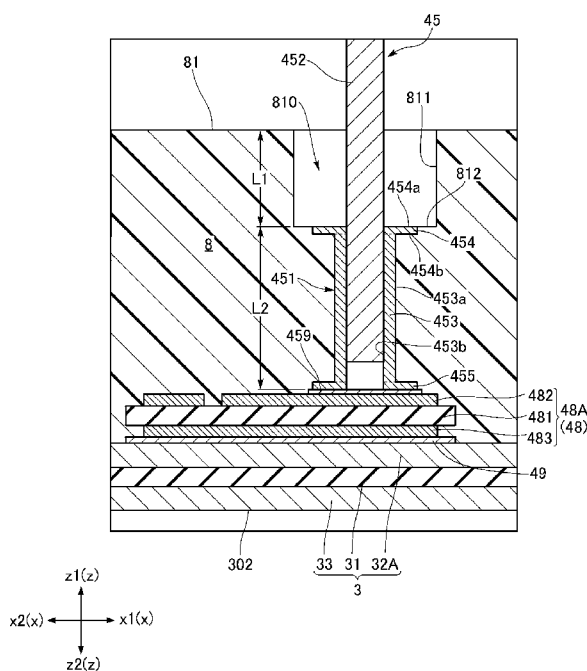
京都市右京区西院溝崎町2-1番地 ローム株式会社内 Kyoto (JP).

- (74) 代理人: 白井 尚, 外 (USUI Takashi et al.);  
〒5430014 大阪府大阪市天王寺区玉造元町2番32-1301 Osaka (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.
- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS,

(54) Title: SEMICONDUCTOR DEVICE

(54) 発明の名称: 半導体装置

FIG.16



(57) Abstract: A semiconductor device according to the present invention comprises at least one terminal. The terminal includes a cylindrical holder having conductivity, and a metal pin inserted into the holder. The semiconductor device further comprises a terminal support that supports the holder, and a sealing resin that covers the terminal support and a portion of the holder. The sealing resin has a resin main surface facing one side in the thickness direction. The holder has a first surface positioned at an edge thereof on one side in the thickness direction, and a first outer side surface extending in the thickness direction. The first surface is at a position different from the resin main surface in the thickness direction. The first outer side surface is in contact with the sealing resin. The metal pin protrudes further to one side in the thickness direction than the resin main surface.

WO 2023/214500 A1

MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

一 国際調査報告 (条約第21条(3))

---

(57) 要約：半導体装置は、少なくとも1つの端子を有し、この端子は、導電性を有する筒状のホルダと、前記ホルダに挿入された金属ピンとを含む。また前記半導体装置は、前記ホルダを支持する端子支持体と、前記ホルダの一部および前記端子支持体を覆う封止樹脂とを備える。前記封止樹脂は、厚さ方向の一方側を向く樹脂主面を有する。前記ホルダは、前記厚さ方向の一方側の端に位置する第1面と、前記厚さ方向に延びる第1外側面とを有する。前記第1面は、前記厚さ方向において前記樹脂主面と異なる位置にある。前記第1外側面は、前記封止樹脂と接している。前記金属ピンは、前記樹脂主面よりも前記厚さ方向の一方側に突出している。

## 明 細 書

発明の名称：半導体装置

### 技術分野

[0001] 本開示は、半導体装置に関する。

### 背景技術

[0002] 従来、M O S F E T (Metal Oxide Semiconductor Field Effect Transistor) や I G B T (Insulated Gate Bipolar Transistor) などの電力用スイッチング素子を備える半導体装置が知られている。このような半導体装置は、産業機器から家電や情報端末、自動車用機器まであらゆる電子機器に搭載される。特許文献1には、従来の半導体装置（パワーモジュール）が開示されている。特許文献1に記載の半導体装置は、半導体素子、および、支持基板（セラミック基板）を備えている。半導体素子は、たとえばS i（シリコン）製のI G B Tである。支持基板は、半導体素子を支持する。支持基板は、絶縁性の基材と、基材の両面に積層された導体層とを含む。基材は、たとえばセラミックからなる。各導体層は、たとえばC u（銅）からなり、一方の導体層には、半導体素子が接合される。

### 先行技術文献

#### 特許文献

[0003] 特許文献1：特開2021-190505号公報

### 発明の概要

#### 発明が解決しようとする課題

[0004] 近年、電子機器の省エネルギー化、高性能化および小型化などが求められている。そのためには、電子機器に搭載するパワーモジュールの性能向上や小型化などが必要となる。

[0005] 本開示は、従来よりも改良が施された半導体装置を提供することを一の課題とする。特に本開示は、上記した事情に鑑み、性能向上や小型化を図るのに適した半導体装置を提供することを一の課題とする。

[0006] 本開示の第1の側面によって提供される半導体装置は、導電性を有する筒状のホルダ、および前記ホルダに挿入された金属ピンを含む少なくとも1つの端子と、前記ホルダを支持する端子支持体と、前記ホルダの一部、および前記端子支持体を覆う封止樹脂と、を備え、前記封止樹脂は、厚さ方向の一方側を向く樹脂主面を有し、前記ホルダは、前記厚さ方向の一方側の端に位置する第1面と、前記厚さ方向に延びる第1外側面と、を有し、前記第1面は、前記厚さ方向において前記樹脂主面と異なる位置にあり、前記第1外側面は、前記封止樹脂と接しており、前記金属ピンは、前記樹脂主面よりも前記厚さ方向の一方側に突出している。

[0007] 本開示の第2の側面によって提供される半導体装置は、厚さ方向の一方側を向く主面を有する支持基板と、前記主面上に配置され、且つ導電性を有するホルダ、および前記ホルダに挿入された金属ピン、を含む少なくとも1つの端子と、前記厚さ方向の一方側を向く樹脂主面を有し、且つ前記支持基板の少なくとも一部を覆う封止樹脂と、を備え、前記少なくとも1つの端子の少なくともいずれかは、前記ホルダのすべてが前記封止樹脂から露出しており、前記金属ピンは、前記樹脂主面よりも前記厚さ方向の一方側に突出している。

### 発明の効果

[0008] 上記構成によれば、半導体装置において、性能向上や小型化などを図る上で好ましい構造を提供することができる。

[0009] 本開示のその他の特徴および利点は、添付図面を参照して以下に行う詳細な説明によって、より明らかとなる。

### 図面の簡単な説明

[0010] [図1]図1は、本開示の第1実施形態に係る半導体装置を示す斜視図である。

[図2]図2は、本開示の第1実施形態に係る半導体装置を示す要部斜視図である。

[図3]図3は、本開示の第1実施形態に係る半導体装置を示す要部斜視図である。

[図4]図4は、本開示の第1実施形態に係る半導体装置を示す平面図である。

[図5]図5は、本開示の第1実施形態に係る半導体装置を示す要部平面図である。

[図6]図6は、本開示の第1実施形態に係る半導体装置を示す要部側面図である。

[図7]図7は、本開示の第1実施形態に係る半導体装置を示す要部拡大平面図である。

[図8]図8は、本開示の第1実施形態に係る半導体装置を示す要部平面図である。

[図9]図9は、本開示の第1実施形態に係る半導体装置を示す要部平面図である。

[図10]図10は、本開示の第1実施形態に係る半導体装置を示す側面図である。

[図11]図11は、本開示の第1実施形態に係る半導体装置を示す底面図である。

[図12]図12は、図5のX11-X11線に沿う断面図である。

[図13]図13は、図5のX111-X111線に沿う断面図である。

[図14]図14は、本開示の第1実施形態に係る半導体装置を示す要部拡大断面図である。

[図15]図15は、本開示の第1実施形態に係る半導体装置を示す要部拡大断面図である。

[図16]図16は、図13の一部を拡大した部分拡大図である。

[図17]図17は、図4の一部を拡大した部分拡大図である。

[図18]図18は、図5のXV111-XV111線に沿う断面図である。

[図19]図19は、図5のX1X-X1X線に沿う断面図である。

[図20]図20は、図5のXX-XX線に沿う断面図である。

[図21]図21は、図5のXX1-XX1線に沿う断面図である。

[図22]図22は、図5のXX11-XX11線に沿う断面図である。

[図23]図23は、第1実施形態の第1変形例に係る半導体装置を示す、図16と同様の拡大断面図である。

[図24]図24は、第1実施形態の第2変形例に係る半導体装置を示す、図16と同様の拡大断面図である。

[図25]図25は、第1実施形態の第3変形例に係る半導体装置を示す、図16と同様の拡大断面図である。

[図26]図26は、第1実施形態の第4変形例に係る半導体装置を示す、図16と同様の拡大断面図である。

[図27]図27は、第1実施形態の第5変形例に係る半導体装置を示す、図16と同様の拡大断面図である。

[図28]図28は、本開示の第2実施形態に係る半導体装置を示す斜視図である。

[図29]図29は、本開示の第2実施形態に係る半導体装置を示す、図16と同様の拡大断面図である。

[図30]図30は、本開示の第2の側面に基づく第1実施形態に係る半導体装置を示す斜視図である。

[図31]図31は、本開示の第2の側面に基づく第1実施形態に係る半導体装置を示す平面図である。

[図32]図32は、図31の平面図において、封止樹脂を想像線で示した図である。

[図33]図33は、図32の平面図において、封止樹脂および第2導通部材を省略した図である。

[図34]図34は、図33の平面図において、第1導通部材を省略した図である。

[図35]図35は、本開示の第2の側面に基づく第1実施形態に係る半導体装置を示す底面図である。

[図36]図36は、図32のXXXV I - XXXV I線に沿う断面図である。

[図37]図37は、図36の一部（第1素子付近）を拡大した部分拡大断面図

である。

[図38]図38は、図36の一部（第2素子付近）を拡大した部分拡大断面図である。

[図39]図39は、図32のXXX | X - XXX | X線に沿う断面図である。

[図40]図40は、図32のXL - XL線に沿う断面図である。

[図41]図41は、図32のXL | - XL |線に沿う断面図である。

[図42]図42は、図32のXL | | - XL | |線に沿う断面図である。

[図43]図43は、図32のXL | | | - XL | | |線に沿う断面図である。

[図44]図44は、図40の一部を拡大した部分拡大断面図である。

[図45]図45は、本開示の第2の側面に基づく第1実施形態に係る半導体装置の製造方法の一工程を示す断面図である。

[図46]図46は、第2の側面の第1実施形態の第1変形例に係る半導体装置を示す平面図である。

[図47]図47は、図46のXLV | | - XLV | |線に沿う断面図である。

[図48]図48は、図46のXLV | | | - XLV | | |線に沿う断面図である。

[図49]図49は、第2の側面の第1実施形態の第2変形例に係る半導体装置を示す、図40と同様の断面図である。

[図50]図50は、第2の側面の第1実施形態の第3変形例に係る半導体装置を示す、図47と同様の断面図である。

[図51]図51は、第2の側面の第1実施形態の第4変形例に係る半導体装置を示す、図40と同様の断面図である。

[図52]図52は、第2の側面の第1実施形態の第5変形例に係る半導体装置を示す平面図である。

[図53]図53は、図52のL | | | - L | | |線に沿う断面図である。

### 発明を実施するための形態

[0011] 以下、本開示の好ましい実施の形態につき、図面を参照して具体的に説明する。まず、図1～図29を参照して、本開示の第1の側面に基づく半導体

装置について説明する。その後、図30～図53を参照して本開示の第2の側面に基づく半導体装置について説明する。なお、図1～図29（第1の側面）において使用する参照符号と、図30～図53（第2の側面）において使用する参照符号とは、互いに独立である。したがって、たとえば、同じ参照符号が、第1の側面および第2の側面それぞれの異なる部材を示している場合もあれば、異なる参照符号が、第1の側面および第2の側面それぞれの同じ（あるいは類似の）部材を示している場合もある。

[0012] 本開示における「第1」、「第2」、「第3」等の用語は、単に識別のために用いたものであり、必ずしもそれらの対象物に順列を付することを意図していない。

[0013] 本開示において、「ある物Aがある物Bに形成されている」および「ある物Aがある物B上に形成されている」とは、特段の断りのない限り、「ある物Aがある物Bに直接形成されていること」、および、「ある物Aとある物Bとの間に他の物を介在させつつ、ある物Aがある物Bに形成されていること」を含む。同様に、「ある物Aがある物Bに配置されている」および「ある物Aがある物B上に配置されている」とは、特段の断りのない限り、「ある物Aがある物Bに直接配置されていること」、および、「ある物Aとある物Bとの間に他の物を介在させつつ、ある物Aがある物Bに配置されていること」を含む。同様に、「ある物Aがある物B上に位置している」とは、特段の断りのない限り、「ある物Aがある物Bに接して、ある物Aがある物B上に位置していること」、および、「ある物Aとある物Bとの間に他の物が介在しつつ、ある物Aがある物B上に位置していること」を含む。また、「ある物Aがある物Bにある方向に見て重なる」とは、特段の断りのない限り、「ある物Aがある物Bのすべてに重なること」、および、「ある物Aがある物Bの一部に重なること」を含む。また、本開示において「ある面Aが方向B（の一方側または他方側）を向く」とは、面Aの方向Bに対する角度が90°である場合に限定されず、面Aが方向Bに対して傾いている場合を含む。

[0014] 第1実施形態（第1の側面）：

図1～図22は、本開示の第1の側面に基づく第1実施形態に係る半導体装置を示している。本実施形態の半導体装置A1は、複数の第1半導体素子10A、複数の第2半導体素子10B、支持基板3、第1端子41、第2端子42、複数の第3端子43、第4端子44、複数の制御端子45、制御端子支持体48、第1導通部材5、第2導通部材6および封止樹脂8を備えている。

[0015] 図1は、半導体装置A1を示す斜視図である。図2、図3は、半導体装置A1を示す要部斜視図である。図4は、半導体装置A1を示す平面図である。図5は、半導体装置A1を示す要部平面図である。図6は、半導体装置A1を示す要部側面図である。図7は、半導体装置A1を示す要部拡大平面図である。図8、図9は、半導体装置A1を示す要部平面図である。図10は、半導体装置A1を示す側面図である。図11は、半導体装置A1を示す底面図である。図12は、図5のX11-X11線に沿う断面図である。図13は、図5のX111-X111線に沿う断面図である。図14、図15は、半導体装置A1を示す要部拡大断面図である。図16は、図13の一部を拡大した部分拡大図である。図17は、図4の一部を拡大した部分拡大図である。図18は、図5のXV111-XV111線に沿う断面図である。図19は、図5のX1X-X1X線に沿う断面図である。図20は、図5のXX-XX線に沿う断面図である。図21は、図5のXX1-XX1線に沿う断面図である。図22は、図5のXX11-XX11線に沿う断面図である。

[0016] 説明の便宜上、互いに直交する3つの方向を、x方向、y方向、z方向とする。z方向は、厚さ方向の一例であり、x方向は、第1方向の一例である。また、x方向の一方側をx方向のx1側、x方向の他方側をx方向のx2側と称する。また、y方向の一方側をy方向のy1側、y方向の他方側をy方向のy2側と称する。また、z方向の一方側をz方向のz1側、z方向の他方側をz方向のz2側と称する。

- [0017] 複数の第1半導体素子10Aおよび複数の第2半導体素子10Bはそれぞれ、半導体装置A1の機能中枢となる電子部品である。各第1半導体素子10Aおよび各第2半導体素子10Bの構成材料は、たとえばSiC（炭化ケイ素）を主とする半導体材料である。この半導体材料は、SiCに限定されず、Si（シリコン）、GaN（窒化ガリウム）あるいはC（ダイヤモンド）などであってもよい。各第1半導体素子10Aおよび各第2半導体素子10Bは、たとえば、MOSFET（Metal Oxide Semiconductor Field Effect Transistor）などのスイッチング機能を有するパワー半導体チップである。本実施形態においては、第1半導体素子10Aおよび第2半導体素子10BがMOSFETである場合を示すが、これに限定されず、IGBT（Insulated Gate Bipolar Transistor；絶縁ゲートバイポーラトランジスタ）などの他のトランジスタであってもよい。各第1半導体素子10Aおよび各第2半導体素子10Bは、いずれも同一素子である。各第1半導体素子10Aおよび各第2半導体素子10Bは、たとえばnチャネル型のMOSFETであるが、pチャネル型のMOSFETであってもよい。
- [0018] 第1半導体素子10Aおよび第2半導体素子10Bはそれぞれ、図14、図15に示すように、素子主面101および素子裏面102を有する。各第1半導体素子10Aおよび各第2半導体素子10Bにおいて、素子主面101と素子裏面102とはz方向に離間する。素子主面101は、z方向のz1側を向き、素子裏面102は、z方向のz2側を向く。
- [0019] 本実施形態では、半導体装置A1は、4つの第1半導体素子10Aと4つの第2半導体素子10Bとを備えているが、第1半導体素子10Aの数および第2半導体素子10Bの数は、本構成に限定されず、半導体装置A1に要求される性能に応じて適宜変更される。図8、図9の例では、第1半導体素子10Aおよび第2半導体素子10Bがそれぞれ4個ずつ配置される。第1半導体素子10Aおよび第2半導体素子10Bの数は、それぞれ2個または3個でもよく、それぞれ5個以上でもよい。第1半導体素子10Aの数と第2半導体素子10Bの数とは、等しくてもよく、異なってもよい。第1半導

体素子 10A および第 2 半導体素子 10B の数は、半導体装置 A1 が取り扱う電流容量によって決定される。

[0020] 半導体装置 A1 は、たとえばハーフブリッジ型のスイッチング回路として構成される。この場合、複数の第 1 半導体素子 10A は、半導体装置 A1 の上アーム回路を構成し、複数の第 2 半導体素子 10B は、下アーム回路を構成する。上アーム回路において、複数の第 1 半導体素子 10A は互いに並列に接続され、下アーム回路において、第 1 半導体素子 10A は互いに並列に接続され、下アーム回路において、複数の第 2 半導体素子 10B は互いに並列に接続される。各第 1 半導体素子 10A と各第 2 半導体素子 10B とは、直列に接続され、ブリッジ層を構成する。

[0021] 複数の第 1 半導体素子 10A はそれぞれ、図 8、図 9 および図 21 などに示すように、後述の支持基板 3 の第 1 導電部 32A に搭載されている。図 8、図 9 に示す例では、複数の第 1 半導体素子 10A は、たとえば y 方向に並んでおり、互いに離隔している。各第 1 半導体素子 10A は、導電性接合材 19 を介して、第 1 導電部 32A に導通接合されている。各第 1 半導体素子 10A は、第 1 導電部 32A に接合された際、素子裏面 102 が第 1 導電部 32A に対向する。なお、本実施形態とは異なり、複数の第 1 半導体素子 10A は、DBC 基板等の一部とは異なる金属部材に搭載されていてもよい。この場合、当該金属部材が本開示における第 1 導電部に相当する。この金属部材は、たとえば DBC 基板等に支持されていてもよい。

[0022] 複数の第 2 半導体素子 10B はそれぞれ、図 8、図 9 および図 20 などに示すように、後述の支持基板 3 の第 2 導電部 32B に搭載されている。図 8、図 9 に示す例では、複数の第 2 半導体素子 10B は、たとえば y 方向に並んでおり、互いに離隔している。各第 2 半導体素子 10B は、導電性接合材 19 を介して、第 2 導電部 32B に導通接合されている。各第 2 半導体素子 10B は、第 2 導電部 32B に接合された際、素子裏面 102 が第 2 導電部 32B に対向する。図 9 から理解されるように、x 方向に見て、複数の第 1 半導体素子 10A と複数の第 2 半導体素子 10B とは、重なっているが、重

なっていないとしてもよい。なお、本実施形態とは異なり、複数の第2半導体素子10Bは、DBC基板等の一部とは異なる金属部材に搭載されていてもよい。この場合、当該金属部材が本開示における第2導電部に相当する。この金属部材は、たとえばDBC基板等に支持されていてもよい。

[0023] 複数の第1半導体素子10Aおよび複数の第2半導体素子10Bはそれぞれ、第1主面電極11、第2主面電極12、第3主面電極13および裏面電極15を有する。以下で説明する第1主面電極11、第2主面電極12、第3主面電極13および裏面電極15の構成は、各第1半導体素子10Aおよび各第2半導体素子10Bにおいて共通する。第1主面電極11、第2主面電極12および第3主面電極13は、素子主面101に設けられている。第1主面電極11、第2主面電極12および第3主面電極13は、図示しない絶縁膜により絶縁されている。裏面電極15は、素子裏面102に設けられている。

[0024] 第1主面電極11は、たとえばゲート電極であって、第1半導体素子10A（第2半導体素子10B）を駆動させるための駆動信号（たとえばゲート電圧）が入力される。第1半導体素子10A（第2半導体素子10B）において、第2主面電極12は、たとえばソース電極であって、ソース電流が流れる。本実施形態の第2主面電極12は、ゲートフィンガー121を有する。ゲートフィンガー121は、たとえばx方向に延びる線状の絶縁体からなり、第2主面電極12をy方向に2分割している。第3主面電極13は、たとえばソースセンス電極であって、ソース電流が流れる。裏面電極15は、たとえばドレイン電極であって、ドレイン電流が流れる。裏面電極15は、素子裏面102の全域（あるいは略全域）を覆っている。裏面電極15は、たとえばAg（銀）めっきにより構成される。

[0025] 各第1半導体素子10A（各第2半導体素子10B）は、第1主面電極11（ゲート電極）に駆動信号（ゲート電圧）が入力されると、この駆動信号に応じて、導通状態と遮断状態とが切り替わる。導通状態では、裏面電極15（ドレイン電極）から第2主面電極12（ソース電極）に電流が流れ、遮

断状態では、この電流が流れない。つまり、各第1半導体素子10A（各第2半導体素子10B）は、スイッチング動作を行う。半導体装置A1は、複数の第1半導体素子10Aおよび複数の第2半導体素子10Bのスイッチング機能により、1つの第4端子44と2つの第1端子41および第2端子42との間に入力される直流電圧をたとえば交流電圧に変換して、第3端子43から交流電圧を出力する。上記の複数の第1半導体素子10Aの各々は、本開示における第1スイッチング素子に相当する。上記複数の第2半導体素子10Bの各々は、本開示における第2スイッチング素子に相当する。

[0026] 半導体装置A1では、図5、図8、図9などに示すように、サーミスタ17を備える。サーミスタ17は、温度検出用センサとして用いられる。なお、サーミスタ17の他に、たとえば感温ダイオード等を備える構成であってもよいし、サーミスタ17等を備えない構成であってもよい。

[0027] 支持基板3は、複数の第1半導体素子10Aおよび複数の第2半導体素子10Bを支持する。支持基板3の具体的構成は何ら限定されず、たとえばDBC（Direct Bonded Copper）基板またはAMB（Active Metal Brazing）基板で構成される。支持基板3は、絶縁層31、支持導体32および裏面金属層33を含む。支持導体32は、第1導電部32Aおよび第2導電部32Bを含む。支持基板3のz方向の寸法は、たとえば0.4mm以上3.0mm以下である。

[0028] 絶縁層31は、たとえば熱伝導性の優れたセラミックスである。このようなセラミックスとしては、たとえばSiN（窒化ケイ素）がある。絶縁層31は、セラミックスに限定されず、絶縁樹脂シートなどであってもよい。絶縁層31は、たとえば平面視矩形形状である。絶縁層31のz方向の寸法は、たとえば0.05mm以上1.0mm以下である。

[0029] 第1導電部32Aは、複数の第1半導体素子10Aを支持し、第2導電部32Bは、複数の第2半導体素子10Bを支持する。第1導電部32Aおよび第2導電部32Bは、絶縁層31の上面（z方向のz1側を向く面）に形成されている。第1導電部32Aおよび第2導電部32Bの構成材料は、た

たとえばCu（銅）を含む。当該構成材料はCu（銅）以外のたとえばAl（アルミニウム）を含んでいてもよい。第1導電部32Aおよび第2導電部32Bは、x方向に離隔する。第1導電部32Aは、第2導電部32Bに対してx方向のx1側に位置する。第1導電部32Aおよび第2導電部32Bはそれぞれ、たとえば平面視矩形形状である。第1導電部32Aおよび第2導電部32Bは、第1導通部材5および第2導通部材6とともに、複数の第1半導体素子10Aおよび複数の第2半導体素子10Bによってスイッチングされる主回路電流の経路を構成する。

[0030] 第1導電部32Aは、第1主面301Aを有する。第1主面301Aは、z方向のz1側を向く平面である。第1導電部32Aの第1主面301Aには、導電性接合材19を介して複数の第1半導体素子10Aがそれぞれ接合されている。第2導電部32Bは、第2主面301Bを有する。第2主面301Bは、z方向のz1側を向く平面である。第2導電部32Bの第2主面301Bには、導電性接合材19を介して複数の第2半導体素子10Bが接合されている。導電性接合材19の構成材料は特に限定されず、たとえばはんだ、金属ペースト材、あるいは、焼結金属などである。第1導電部32Aおよび第2導電部32Bのz方向の寸法は、たとえば0.1mm以上1.5mm以下である。

[0031] 裏面金属層33は、絶縁層31の下面（z方向のz2側を向く面）に形成されている。裏面金属層33の構成材料は、支持導体32の構成材料と同じである。裏面金属層33は、裏面302を有する。裏面302は、z方向のz2側を向く平面である。裏面302は、図11に示す例では、たとえば封止樹脂8から露出する。裏面302には、図示しない放熱部材（たとえばヒートシンク）などが取り付け可能である。裏面302は、封止樹脂8から露出せず、封止樹脂8に覆われていてもよい。裏面金属層33は、平面視において、第1導電部32Aおよび第2導電部32Bの双方に重なる。

[0032] 第1端子41、第2端子42、複数の第3端子43、および第4端子44はそれぞれ、板状の金属板からなる。この金属板は、たとえばCu（銅）ま

たはCu（銅）合金を含む。図1～図5、図8、図9および図11に示す例では、半導体装置A1は、1つずつの第1端子41、第2端子42および第4端子44と、2つの第3端子43とを備えているが、各端子の個数は何ら限定されない。

[0033] 第1端子41、第2端子42および第4端子44には、電力変換対象となる直流電圧が入力される。第4端子44は正極（P端子）であり、第1端子41および第2端子42はそれぞれ負極（N端子）である。複数の第3端子43から、第1半導体素子10Aおよび第2半導体素子10Bにより電力変換された交流電圧が出力される。第1端子41、第2端子42、複数の第3端子43、および第4端子44はそれぞれ、封止樹脂8に覆われた部分と封止樹脂8から露出した部分とを含む。

[0034] 第4端子44は、図13に示すように、第1導電部32Aに導通接合されている。導通接合の手法は何ら限定されず、超音波接合、レーザ接合、溶接等の手法、あるいははんだ、金属ペースト、銀焼結体等を用いた手法、等が適宜採用される。第4端子44は、図8、図9などに示すように、複数の第1半導体素子10Aおよび第1導電部32Aに対して、x方向のx1側に位置する。第4端子44は、第1導電部32Aに導通し、かつ、第1導電部32Aを介して、各第1半導体素子10Aの裏面電極15（ドレイン電極）に導通する。

[0035] 第1端子41と第2端子42とは、第2導通部材6に導通している。本実施形態においては、第1端子41と第2導通部材6とは、一体的に形成されている。第1端子41と第2導通部材6とが一体的に形成されているとは、たとえば単一の金属板材料に対して切断加工および折り曲げ加工等を施すことによって形成されており、互いを接合するための接合材等を含まない構成をいう。また、本実施形態においては、第2端子42と第2導通部材6とは、一体的に形成されている。なお、第1端子41および第2端子42は、第2導通部材6と導通する構成であればよく、本実施形態とは異なり、互いを接合する接合部を有する構成であってもよい。第1端子41および第2端子

4 2 はそれぞれ、図 5、図 8 などに示すように、複数の第 1 半導体素子 1 0 A および第 1 導電部 3 2 A に対して、x 方向の x 1 側に位置する。第 1 端子 4 1 および第 2 端子 4 2 はそれぞれ、第 2 導通部材 6 に導通し、かつ、第 2 導通部材 6 を介して、各第 2 半導体素子 1 0 B の第 2 主面電極 1 2 (ソース電極) に導通する。

[0036] 図 1 ~ 図 5 および図 1 1 などに示すように、第 1 端子 4 1、第 2 端子 4 2 および第 4 端子 4 4 はそれぞれ、半導体装置 A 1 において、封止樹脂 8 から x 方向の x 1 側に突き出ている。第 1 端子 4 1、第 2 端子 4 2 および第 4 端子 4 4 は、互いに離隔している。第 1 端子 4 1 および第 2 端子 4 2 は、y 方向において第 4 端子 4 4 を挟んで互いに反対側に位置する。第 1 端子 4 1 は、第 4 端子 4 4 の y 方向の y 1 側に位置し、第 2 端子 4 2 は、第 4 端子 4 4 の y 方向の y 2 側に位置する。第 1 端子 4 1、第 2 端子 4 2 および第 4 端子 4 4 は、y 方向に視て互いに重なる。

[0037] 2 つの第 3 端子 4 3 はそれぞれ、図 8、図 9 および図 1 2 から理解されるように、第 2 導電部 3 2 B に導通接合されている。導通接合の手法は何ら限定されず、超音波接合、レーザ接合、溶接等の手法、あるいははんだ、金属ペースト、銀焼結体等を用いた手法、等が適宜採用される。2 つの第 3 端子 4 3 はそれぞれ、図 8 などに示すように、複数の第 2 半導体素子 1 0 B および第 2 導電部 3 2 B に対して、x 方向の x 2 側に位置する。各第 3 端子 4 3 は、第 2 導電部 3 2 B に導通し、かつ、第 2 導電部 3 2 B を介して、各第 2 半導体素子 1 0 B の裏面電極 1 5 (ドレイン電極) に導通する。なお、第 3 端子 4 3 の数は、2 つに限定されず、たとえば 1 つであってもよいし、3 つ以上であってもよい。たとえば、第 3 端子 4 3 が 1 つである場合、第 2 導電部 3 2 B の y 方向における中央部分につながっていることが望ましい。

[0038] 複数の制御端子 4 5 はそれぞれ、各第 1 半導体素子 1 0 A および各第 2 半導体素子 1 0 B の駆動を制御するためのピン状の端子である。複数の制御端子 4 5 はそれぞれ、たとえばプレスフィット端子である。複数の制御端子 4 5 は、複数の第 1 制御端子 4 6 A ~ 4 6 E および複数の第 2 制御端子 4 7 A

～47Dを含む。複数の第1制御端子46A～46Eは、各第1半導体素子10Aの制御などに用いられる。複数の第2制御端子47A～47Dは、各第2半導体素子10Bの制御などに用いられる。

[0039] 複数の第1制御端子46A～46Eは、y方向に間隔を隔てて配置されている。各第1制御端子46A～46Eは、図8、図13および図22などに示すように、制御端子支持体48（後述の第1支持部48A）を介して、第1導電部32Aに支持される。各第1制御端子46A～46Eは、図5および図8に示すように、x方向において、複数の第1半導体素子10Aと、第1端子41、第2端子42および第4端子44との間に位置する。

[0040] 第1制御端子46Aは、複数の第1半導体素子10Aの駆動信号入力用の端子（ゲート端子）である。第1制御端子46Aには、複数の第1半導体素子10Aを駆動させるための駆動信号が入力される（たとえばゲート電圧が印加される）。

[0041] 第1制御端子46Bは、複数の第1半導体素子10Aのソース信号検出用の端子（ソースセンス端子）である。第1制御端子46Bから、複数の第1半導体素子10Aの各第2主面電極12（ソース電極）に印加される電圧（ソース電流に対応した電圧）が検出される。

[0042] 第1制御端子46Cおよび第1制御端子46Dは、サーミスタ17に導通する端子である。

[0043] 第1制御端子46Eは、複数の第1半導体素子10Aのドレイン信号検出用の端子（ドレインセンス端子）である。第1制御端子46Eから、複数の第1半導体素子10Aの各裏面電極15（ドレイン電極）に印加される電圧（ドレイン電流に対応した電圧）が検出される。

[0044] 複数の第2制御端子47A～47Dは、y方向に間隔を隔てて配置されている。各第2制御端子47A～47Dは、図8および図13などに示すように、制御端子支持体48（後述の第2支持部48B）を介して、第2導電部32Bに支持される。各第2制御端子47A～47Dは、図5および図8に示すように、x方向において、複数の第2半導体素子10Bと2つの第3端

子43との間に位置する。

- [0045] 第2制御端子47Aは、複数の第2半導体素子10Bの駆動信号入力用の端子（ゲート端子）である。第2制御端子47Aには、複数の第2半導体素子10Bを駆動させるための駆動信号が入力される（たとえばゲート電圧が印加される）。第2制御端子47Bは、複数の第2半導体素子10Bのソース信号検出用の端子（ソースセンス端子）である。第2制御端子47Bから、複数の第2半導体素子10Bの各第2主面電極12（ソース電極）に印加される電圧（ソース電流に対応した電圧）が検出される。第2制御端子47Cおよび第2制御端子47Dは、サーミスタ17に導通する端子である。
- [0046] 複数の制御端子45（複数の第1制御端子46A～46Eおよび複数の第2制御端子47A～47D）はそれぞれ、ホルダ451および金属ピン452を含む。
- [0047] ホルダ451は、導電性材料からなる。ホルダ451は、図14、図15に示すように、導電性接合材459を介して、制御端子支持体48（後述の第1金属層482）に接合されている。図16に示すように、ホルダ451は、筒状部453、第1鍔部454および第2鍔部455を含む。
- [0048] 筒状部453は、z方向に延びており、たとえば円筒状である。筒状部453は、第1外側面453aおよび第1内側面453bを有する。第1外側面453aは、z方向に見て筒状部453の径方向外方を向く面であり、z方向に延びている。第1内側面453bは、第1外側面453aとは反対側を向いており、z方向に見て筒状部453の径方向内方を向く面であり、z方向に延びている。
- [0049] 第1鍔部454は、筒状部453のz方向のz1側の端部につながる。第1鍔部454は、第1面454aおよび第2面454bを有する。第1面454aは、z方向のz1側を向く面である。第1面454aは、ホルダ451においてz方向のz1側の端に位置する。第1面454aは、z方向に見て、環状（円環状または矩形環状）をなす。第2面454bは、第1面454aよりもz方向のz2側に位置しており、z方向のz2側を向く面である。

- 。
- [0050] 第2鍔部455は、筒状部453のz方向のz2側の端部につながる。本実施形態において、第2鍔部455が、導電性接合材459を介して制御端子支持体48（後述の第1金属層482）に接合されている。
- [0051] ホルダ451のうちの少なくとも第1鍔部454および筒状部453に、金属ピン452が挿通されている。ホルダ451の一部は、封止樹脂8に覆われている。少なくとも第1外側面453a（筒状部453）は、封止樹脂8と接している。図16に示した例では、筒状部453の第1外側面453aと第1鍔部454の第2面454bとのすべてが、封止樹脂8と接している。
- [0052] 金属ピン452は、z方向に延びる棒状部材である。金属ピン452は、ホルダ451に圧入されることで支持されている。金属ピン452は、少なくともホルダ451を介して、制御端子支持体48（後述の第1金属層482）に導通する。図14～図16に示した例では、金属ピン452はホルダ451の下端（z方向のz2側の端部）まで挿入されておらず、金属ピン452の下端は、導電性接合材459から離れている。この場合、金属ピン452は、ホルダ451を介して制御端子支持体48（第1金属層482）に導通する。図示した例と異なり、金属ピン452の下端（z方向のz2側の端部）がホルダ451の挿通孔内で導電性接合材459に接している場合には、金属ピン452は、導電性接合材459を介して、制御端子支持体48に導通する。金属ピン452は、封止樹脂8の上面（後述の樹脂主面81）よりもz方向のz1側に突出している。
- [0053] 制御端子支持体48は、複数の制御端子45を支持する。制御端子支持体48は、z方向において、第1主面301Aおよび第2主面301Bと複数の制御端子45との間に介在する。
- [0054] 制御端子支持体48は、第1支持部48Aおよび第2支持部48Bを含む。第1支持部48Aは、第1導電部32A上に配置され、複数の制御端子45のうちの複数の第1制御端子46A～46Eを支持する。第1支持部48

Aは、図14に示すように、接合材49を介して、第1導電部32Aに接合されている。接合材49は、導電性でも絶縁性でもよいが、たとえばはんだが用いられる。第2支持部48Bは、第2導電部32B上に配置され、複数の制御端子45のうちの複数の第2制御端子47A~47Dを支持する。第2支持部48Bは、図15に示すように、接合材49を介して、第2導電部32Bに接合されている。

[0055] 制御端子支持体48（第1支持部48Aおよび第2支持部48Bのそれぞれ）は、たとえばDBC（Direct Bonded Copper）基板で構成される。制御端子支持体48は、互いに積層された絶縁層481、第1金属層482および第2金属層483を有する。

[0056] 絶縁層481は、たとえばセラミックスからなる。絶縁層481は、たとえば平面視矩形形状である。

[0057] 第1金属層482は、図14、図15などに示すように、絶縁層481の上面に形成されている。各制御端子45は、第1金属層482上に立設されている。第1金属層482は、たとえばCu（銅）またはCu（銅）合金を含む。図8などに示すように、第1金属層482は、第1部分482A、第2部分482B、第3部分482C、第4部分482D、第5部分482Eおよび第6部分482Fを含む。第1部分482A、第2部分482B、第3部分482C、第4部分482D、第5部分482Eおよび第6部分482Fは、互いに離隔し、絶縁されている。

[0058] 第1部分482Aは、複数のワイヤ71が接合され、各ワイヤ71を介して、各第1半導体素子10A（各第2半導体素子10B）の第1主面電極11（ゲート電極）に導通する。第1部分482Aと第6部分482Fとは、複数のワイヤ73が接続されている。これにより、第6部分482Fは、ワイヤ73およびワイヤ71を介して、各第1半導体素子10A（各第2半導体素子10B）の第1主面電極11（ゲート電極）に導通する。図8に示すように、第1支持部48Aの第6部分482Fには、第1制御端子46Aが接合されており、第2支持部48Bの第6部分482Fには、第2制御端子

47Aが接合されている。

[0059] 第2部分482Bは、複数のワイヤ72が接合され、各ワイヤ72を介して、各第1半導体素子10A（各第2半導体素子10B）の第3主面電極13（ソースセンス電極）に導通する。図8に示すように、第1支持部48Aの第2部分482Bには、第1制御端子46Bが接合されており、第2支持部48Bの第2部分482Bには、第2制御端子47Bが接合されている。

[0060] 第3部分482Cおよび第4部分482Dは、サーミスタ17が接合されている。図8に示すように、第1支持部48Aの第3部分482Cおよび第4部分482Dには、第1制御端子46C、46Dが接合されており、第2支持部48Bの第3部分482Cおよび第4部分482Dには、第2制御端子47C、47Dが接合されている。

[0061] 第1支持部48Aの第5部分482Eは、ワイヤ74が接合され、ワイヤ74を介して、第1導電部32Aに導通する。図8に示すように、第1支持部48Aの第5部分482Eには、第1制御端子46Eが接合されている。第2支持部48Bの第5部分482Eは、他の構成部位とは導通していない。上記の各ワイヤ71～74は、たとえばボンディングワイヤである。各ワイヤ71～74の構成材料は、たとえばAu（金）、Al（アルミ）あるいはCu（銅）のいずれかを含む。

[0062] 第2金属層483は、図14、図15などに示すように、絶縁層481の下面に形成されている。第1支持部48Aの第2金属層483は、図14に示すように、接合材49を介して、第1導電部32Aに接合される。第2支持部48Bの第2金属層483は、図15に示すように、接合材49を介して、第2導電部32Bに接合される。

[0063] 第1導通部材5および第2導通部材6は、第1導電部32Aおよび第2導電部32Bとともに、複数の第1半導体素子10Aおよび複数の第2半導体素子10Bによってスイッチングされる主回路電流の経路を構成する。第1導通部材5および第2導通部材6は、第1主面301Aおよび第2主面301Bからz方向のz1側に離隔し、かつ、平面視において第1主面301A

および第2主面301Bに重なる。本実施形態では、第1導通部材5および第2導通部材6はそれぞれ、金属製の板材により構成される。当該金属は、たとえばCu（銅）またはCu（銅）合金を含む。具体的には、第1導通部材5および第2導通部材6は、適宜折り曲げられた金属製の板材である。

[0064] 第1導通部材5は、各第1半導体素子10Aの第2主面電極12（ソース電極）と第2導電部32Bとに接続され、各第1半導体素子10Aの第2主面電極12と第2導電部32Bとを導通させる。第1導通部材5は、複数の第1半導体素子10Aによってスイッチングされる主回路電流の経路を構成する。第1導通部材5は、図7および図8に示すように、主部51、複数の第1接合部52および複数の第2接合部53を含む。

[0065] 主部51は、x方向において、複数の第1半導体素子10Aと第2導電部32Bとの間に位置し、平面視においてy方向に延びる帯状の部位である。主部51は、平面視において第1導電部32Aおよび第2導電部32Bの双方に重なり、z方向において第1主面301Aおよび第2主面301Bからz方向のz1側に離隔している。図18などに示すように、主部51は、後述する第2導通部材6の第3経路部66および第4経路部67に対してz方向のz2側に位置し、第3経路部66および第4経路部67よりも第1主面301Aおよび第2主面301Bに近接する位置にある。

[0066] 本実施形態において、主部51は、第1主面301Aおよび第2主面301Bと平行に配置されている。

[0067] 図8などに示すように、主部51は、y方向において複数の第1半導体素子10Aが配置された領域に対応して一連に延びている。本実施形態では、図7、図8、図13などに示すように、主部51には、複数の第1開口514が形成される。複数の第1開口514はそれぞれ、たとえばz方向（主部51の板厚方向）に貫通する貫通孔である。複数の第1開口514は、y方向に間隔を隔てて並ぶ。複数の第1開口514は、複数の第1半導体素子10Aそれぞれに対応して設けられる。本実施形態では、主部51には4つの第1開口514が設けられており、これら第1開口514と複数（4つ）の

第1半導体素子10Aとは、y方向における位置が互いに等しい。

[0068] 本実施形態では、図8、図13などに示すように、各第1開口514は、平面視において、第1導電部32Aと第2導電部32Bとの間の隙間に重なる。複数の第1開口514は、封止樹脂8を形成するために流動性の樹脂材料を注入する際に、主部51（第1導通部材5）の付近において上側（z方向のz1側）と下側（z方向のz2側）との間で樹脂材料を流動しやすくするために形成される。

[0069] 図8などに示すように、複数の第1接合部52および複数の第2接合部53はそれぞれ、主部51につながっており、複数の第1半導体素子10Aに対応して配置される。具体的には、各第1接合部52は、主部51に対してx方向のx1側に位置している。各第2接合部53は、主部51に対してx方向のx2側に位置している。図14に示すように、各第1接合部52とこれに対応するいずれかの第1半導体素子10Aの第2主面電極12とは、導電性接合材59を介して接合される。各第2接合部53と第2導電部32Bとは、導電性接合材59を介して接合される。導電性接合材59の構成材料は特に限定されず、たとえばはんだ、金属ペースト材、あるいは、焼結金属などである。本実施形態においては、第1接合部52は、y方向に離隔した2つの部分を有する。これらの2つの部分は、第1半導体素子10Aの第2主面電極12のゲートフィンガー121を挟んで、y方向の両側において第2主面電極12に接合されている。

[0070] 第2導通部材6は、各第2半導体素子10Bの第2主面電極12（ソース電極）と第1端子41および第2端子42とを導通させる。第2導通部材6は、第1端子41および第2端子42と一体的に形成されている。第2導通部材6は、複数の第2半導体素子10Bによってスイッチングされる主回路電流の経路を構成する。第2導通部材6は、図5～図7、図12、図13および図18～図22に示すように、複数の第3接合部61、第1経路部64、第2経路部65、複数の第3経路部66および第4経路部67を含む。また、図示された例においては、第2導通部材6は、第1段差部602および

第2段差部603を含む。

- [0071] 複数の第3接合部61は、複数の第2半導体素子10Bに個別に接合される部位である。各第3接合部61と各第2半導体素子10Bの第2主面電極12とは、導電性接合材69を介して接合される。導電性接合材69の構成材料は特に限定されず、たとえばはんだ、金属ペースト材、あるいは、焼結金属などである。本実施形態において、第3接合部61は、2つの平坦部611および2つの第1傾斜部612を有する。
- [0072] 2つの平坦部611は、y方向に並んでいる。2つの平坦部611は、y方向に互いに離隔している。平坦部611の形状は何ら限定されず、図示された例においては、矩形状である。2つの平坦部は、第2半導体素子10Bの第2主面電極12のゲートフィンガー121を挟んで、y方向の両側において第2主面電極12に接合されている。
- [0073] 2つの第1傾斜部612は、2つの平坦部611のy方向の外側につながる。すなわち、y方向のy1側に位置する第1傾斜部612は、y方向のy1側に位置する平坦部611に対してy方向のy1側につながっている。また、y方向のy2側に位置する第1傾斜部612は、y方向のy2側に位置する平坦部611に対してy方向のy2側につながっている。第1傾斜部612は、y方向において平坦部611から離隔するほどz方向のz1側に位置するように傾斜している。
- [0074] 第1経路部64は、複数の第3接合部61と第1端子41との間に介在している。図示された例においては、第1経路部64は、第1段差部602を介して第1端子41につながっている。第1経路部64は、平面視において、第1導電部32Aに重なる。第1経路部64は、全体としてx方向に延びる形状である。
- [0075] 第1経路部64は、第1帯状部641および第1延出部643を含む。第1帯状部641は、第1端子41に対してx方向のx2側に位置し、第1主面301Aに対してほぼ平行である。第1帯状部641は、全体として、x方向に延びる形状である。図示された例においては、第1帯状部641は、

凹部649を有する。凹部649は、第1帯状部641の一部が、y方向のy1側に凹んだ部位である。図5、図7において、凹部649を通して第1導電部32Aが現れている。

[0076] 第1延出部643は、第1帯状部641のy方向のy1側の側端から、z方向のz2側に延出している。第1延出部643は、第1導電部32Aから離隔している。図示された例においては、第1延出部643は、z方向に沿った形状であり、x方向を長手方向とする長矩形形状である。なお、第1経路部64は、第1延出部643を有さない構成であってもよい。

[0077] 第2経路部65は、複数の第3接合部61と第2端子42との間に介在している。図示された例においては、第2経路部65は、第2段差部603を介して第2端子42につながっている。第2経路部65は、平面視において、第1導電部32Aに重なる。第2経路部65は、全体としてx方向に延びる形状である。

[0078] 第2経路部65は、第2帯状部651および第2延出部653を含む。第2帯状部651は、第2端子42に対してx方向のx2側に位置し、第1主面301Aに対してほぼ平行である。第2帯状部651は、全体として、x方向に延びる形状である。図示された例においては、第2帯状部651は、凹部659を有する。凹部659は、第2帯状部651の一部が、y方向のy2側に凹んだ部位である。図5、図7において、凹部659を通して第1導電部32Aが現れている。

[0079] 第2延出部653は、第2帯状部651のy方向のy2側の側端から、z方向のz2側に延出している。第2延出部653は、第1導電部32Aから離隔している。第2延出部653は、第1延出部643と同様にz方向に沿った形状であり、x方向を長手方向とする長矩形形状である。なお、第2経路部65は、第2延出部653を有さない構成であってもよい。

[0080] 複数の第3経路部66は、複数の第3接合部61に個別につながっている。各第3経路部66は、x方向に延びた形状であり、y方向に互いに離隔して配列されている。複数の第3経路部66の個数は何ら限定されず、図示さ

れた例においては、5つの第3経路部66が配置されている。各第3経路部66は、y方向において、複数の第2半導体素子10Bの間に位置するように、または複数の第2半導体素子10Bよりもy方向における外側に位置するように配置されている。

[0081] y方向の両外側に位置する2つの第3経路部66には、凹部669が形成されている。凹部669は、y方向の内側から外側に向かって凹んでいる。図示された例においては、2つの第3経路部66に1つずつの凹部669が形成されている。図5、図7において、これらの凹部669を通して、第2導電部32Bが現れている。

[0082] 本実施形態においては、y方向に隣り合う2つの第3経路部66の間に、1つの第3接合部61が配置されている。1つの第3接合部61において、y方向のy1側に位置する第1傾斜部612は、y方向に隣り合う2つの第3経路部66のうちy方向のy1側に位置する第3経路部66につながっている。1つの第3接合部61において、y方向のy2側に位置する第1傾斜部612は、y方向に隣り合う2つの第3経路部66のうちy方向のy2側に位置する第3経路部66につながっている。

[0083] 第4経路部67は、複数の第3経路部66のx方向のx1側の端につながっている。第4経路部67は、y方向に長く延びる形状である。第4経路部67は、第1経路部64の第1帯状部641および第2経路部65の第2帯状部651のx方向のx2側の端につながっている。図示された例においては、第4経路部67のy方向のy1側の端に第1経路部64がつながっている。また、第4経路部67のy方向のy2側の端に第2経路部65がつながっている。

[0084] 封止樹脂8は、複数の第1半導体素子10Aと、複数の第2半導体素子10Bと、支持基板3（裏面302を除く）と、第1端子41、第2端子42、複数の第3端子43、および第4端子44の一部ずつと、複数の制御端子45の一部ずつと、制御端子支持体48と、第1導通部材5と、第2導通部材6と、複数のワイヤ71～ワイヤ74と、をそれぞれ覆っている。封止樹脂

脂8は、たとえば黒色のエポキシ樹脂で構成される。封止樹脂8は、たとえばモールド成形により形成される。封止樹脂8は、たとえばx方向の寸法が35mm~60mm程度であり、たとえばy方向の寸法が35mm~50mm程度であり、たとえばz方向の寸法が4mm~15mm程度である。これらの寸法は、各方向に沿う最大部分の大きさである。封止樹脂8は、樹脂主面81、樹脂裏面82および複数の樹脂側面831~834を有する。

[0085] 樹脂主面81と樹脂裏面82とは、図10、図12および図20などに示すように、z方向に離隔する。樹脂主面81は、z方向のz1側を向き、樹脂裏面82は、z方向のz2側を向く。樹脂主面81から、複数の制御端子45（複数の第1制御端子46A~46Eおよび複数の第2制御端子47A~47D）の各金属ピン452が突き出ている。樹脂裏面82は、図11に示すように、平面視において支持基板3の裏面302（裏面金属層33の下面）を囲む枠状である。支持基板3の裏面302は、樹脂裏面82から露出し、たとえば樹脂裏面82と面一である。複数の樹脂側面831~834はそれぞれ、樹脂主面81および樹脂裏面82の双方につながり、かつ、z方向においてこれらに挟まれている。図4などに示すように、樹脂側面831と樹脂側面832とはx方向に離隔する。樹脂側面831はx方向のx2側を向き、樹脂側面832は、x方向のx1側を向く。樹脂側面831から2つの第3端子43が突き出しており、樹脂側面832から第1端子41、第2端子42および第4端子44が突き出ている。図4などに示すように、樹脂側面833と樹脂側面834とは、y方向に離隔する。樹脂側面833は、y方向のy2側を向き、樹脂側面834は、y方向のy1側を向く。

[0086] 本実施形態において、図1、図4、図13、図22などに示すように、樹脂主面81には、複数の第1凹部810が形成されている。複数の第1凹部810の各々は、樹脂主面81からz方向のz2側に凹んでいる。複数の第1凹部810は、複数の制御端子45の各々に対応して設けられている。

[0087] 図16、図17に示すように、第1凹部810は、平面視においてホルダ451の筒状部453のすべてに重なっている。図示した例では、第1凹部

810は、凹部内側面811および凹部底面812を有する。凹部内側面811は、樹脂主面81につながり、z方向のz2側に延びている。図示した例では、凹部内側面811のz方向に直交する断面は、円形である。凹部底面812は、凹部内側面811のz方向のz2側の端につながっており、z方向のz1側を向く平面である。

[0088] 凹部底面812は、平面視においてホルダ451（第1鏢部454）の第1面454aを囲んでいる。また、第1面454aと凹部底面812とは、面一状である。このような第1凹部810は、たとえばホルダ451の上端（第1鏢部454）を第1凹部810に対応する形状のピンなどで押し付けながらモールド成形により封止樹脂8を形成した痕跡である。このように第1凹部810がモールド成形時の痕跡であることは、後述する各変形例等における第1凹部810についても同様である。第1鏢部454は、樹脂主面81に対してz方向のz2側に位置する。図16に示すように、筒状部453の第1外側面453aと第1鏢部454の第2面454bとのすべてが、封止樹脂8と接している。その一方、筒状部453の第1内側面453bと第1鏢部454の第1面454aとは、封止樹脂8から露出している。図16、図17に示した例では、第1凹部810は、z方向に見て第1鏢部454のすべてに重なる。これにより、第1凹部810の直径（内径寸法の最大値）は、第1鏢部454の外径寸法よりも大である。

[0089] 凹部底面812と面一状の第1面454aは、z方向において樹脂主面81と異なる位置にある。具体的には、第1面454aは、樹脂主面81に対してz方向のz2側に位置する。本実施形態において、樹脂主面81と第1面454aとのz方向における距離である第1寸法L1は、ホルダ451のz方向における長さである第2寸法L2よりも小である。好ましくは、ホルダ451のz方向における長さ（第2寸法L2）に対する、樹脂主面81と第1面454aとのz方向における距離（第1寸法L1）の割合は、 $1/3$ 以上である。

[0090] なお、図16、図17に示した例では、凹部内側面811が円筒状とされ

ているが、モールド成形における抜き勾配を設けてもよい。凹部内側面 8 1 1 に抜き勾配が設けられる場合、凹部内側面 8 1 1 は、z 方向の z 2 側に向かうにつれて内径寸法が小となるように傾斜する円錐形状とされる。凹部内側面 8 1 1 の抜き勾配の角度は、たとえば 0 ~ 30° の範囲で適宜設定される。また、凹部内側面 8 1 1 が円錐状に傾斜する場合において、当該傾斜角度が比較的大きい場合には、凹部内側面 8 1 1 の下端（z 方向の z 2 側の端）の内径寸法が第 1 鍔部 4 5 4 の外径寸法よりも小さくなり得る。このような場合には、上述の凹部底面 8 1 2 は形成されない。凹部内側面 8 1 1 の下端は、第 1 面 4 5 4 a に接し、凹部端縁となる。

[0091] 樹脂側面 8 3 2 には、図 4 に示すように、複数の凹部 8 3 2 a が形成されている。各凹部 8 3 2 a は、平面視において x 方向に窪んだ部位である。複数の凹部 8 3 2 a は、平面視において第 1 端子 4 1 と第 4 端子 4 4 との間に形成されたものと、第 2 端子 4 2 と第 4 端子 4 4 との間に形成されたものがある。複数の凹部 8 3 2 a は、第 1 端子 4 1 と第 4 端子 4 4 との樹脂側面 8 3 2 に沿う沿面距離、および、第 2 端子 4 2 と第 4 端子 4 4 との樹脂側面 8 3 2 に沿う沿面距離を大きくするために設けられている。

[0092] 封止樹脂 8 は、図 1、図 1 2 および図 1 3 などに示すように、複数の突出部 8 5 1 を有する。複数の突出部 8 5 1 はそれぞれ、樹脂主面 8 1 から z 方向の z 1 側に突出している。複数の突出部 8 5 1 は、平面視において封止樹脂 8 の四隅付近に配置されている。各突出部 8 5 1 の先端（z 方向の z 1 側の端部）には、突出端面 8 5 1 a が形成されている。複数の突出部 8 5 1 における各突出端面 8 5 1 a は、樹脂主面 8 1 と平行（あるいは略平行）であり、かつ、同一平面（x - y 平面）上にある。各突出部 8 5 1 は、たとえば有底中空の円錐台状である。複数の突出部 8 5 1 は、半導体装置 A 1 によって生成された電源を利用する機器において、その機器が有する制御用の回路基板などに半導体装置 A 1 が搭載される際に、スペーサーとして利用される。複数の突出部 8 5 1 は、それぞれ、凹部 8 5 1 b と、当該凹部 8 5 1 b に形成された内壁面 8 5 1 c とを有する。各突出部 8 5 1 の形状は柱状であれ

ばよく、円柱状であることが好ましい。凹部 851b の形状は円柱状であって、平面視において内壁面 851c は単一の真円状であることが好ましい。

[0093] 半導体装置 A1 は、制御用の回路基板などに対して、ねじ止めなどの方法によって機械的に固定される場合がある。この場合には、複数の突出部 851 における凹部 851b の内壁面 851c に、めねじのねじ山を形成することができる。複数の突出部 851 における凹部 851b にインサートナットを埋め込んでもよい。

[0094] 次に、本実施形態の作用について説明する。

[0095] 各制御端子 45 を構成するホルダ 451 は、第 1 面 454a および第 1 外側面 453a を有する。第 1 面 454a は、ホルダ 451 において z 方向の z1 側の端に位置する。第 1 面 454a は、z 方向において樹脂主面 81 と異なる位置にある。第 1 外側面 453a は、z 方向に延びており、封止樹脂 8 に接している。各制御端子 45 を構成する金属ピン 452 は、樹脂主面 81 よりも z 方向の z1 側に突出している。このような構成によれば、複数の制御端子 45 は、平面視において樹脂主面 81（封止樹脂 8）に囲まれた領域に配置される。このような半導体装置 A1 は、平面視における小型化を図ることができる。また、第 1 面 454a は、z 方向において樹脂主面 81 と異なる位置にある。このような構成によれば、隣接する制御端子 45 において、封止樹脂 8 の表面（樹脂主面 81 等）に沿う沿面距離を大きくすることができる。したがって、半導体装置 A1 は、平面視における小型化を図りつつ、隣接する制御端子 45 の耐電圧を高めるのに適する。

[0096] ホルダ 451 は、z 方向に延びる筒状部 453 と、筒状部 453 の z 方向の z1 側の端部につながる第 1 鏢部 454 と、を含む。第 1 鏢部 454 は、z 方向の z1 側を向く第 1 面 454a を有する。封止樹脂 8 は、第 1 凹部 810 を有する。第 1 凹部 810 は、樹脂主面 81 から z 方向の z1 側に凹んでいる。第 1 鏢部 454 は、樹脂主面 81 に対して z 方向の z2 側に位置する。封止樹脂 8 が上記の第 1 凹部 810 を有する構成によれば、第 1 面 454a（第 1 鏢部 454）を、z 方向において樹脂主面 81 と異なる位置に適

切に配置することができる。

[0097] また、第1凹部810は、平面視において（z方向に見て）、筒状部453のすべてに重なる。これにより、金属ピン452をホルダ451に圧入する際、金属ピン452の下端を第1凹部810に進入させながらホルダ451（筒状部453）に挿し込むことが可能であり、当該圧入時の作業性に優れる。

[0098] 第1凹部810は、凹部内側面811および凹部底面812を有する。凹部底面812は、z方向のz1側を向いており、z方向に見て第1面454aを囲んでいる。また、第1面454aのすべてが、封止樹脂8から露出している。このような構成によれば、平面視において、凹部底面812に囲まれた第1面454a（第1鍔部454）の視認性に優れる。これにより、金属ピン452をホルダ451に圧入する際の作業性がより向上する。また、平面視において第1凹部810の凹部底面812が第1面454a（第1鍔部454）を囲む構成によれば、隣接する制御端子45において、封止樹脂8の表面に沿う沿面距離をより大きくすることができる。このことは、隣接する制御端子45の耐電圧を高める上でより好ましい。

[0099] 樹脂主面81と第1面454aとのz方向における距離（第1寸法L1）は、ホルダ451のz方向における長さ（第2寸法L2）よりも小である。ホルダ451のz方向における長さ（第2寸法L2）に対する、樹脂主面81と第1面454aとのz方向における距離（第1寸法L1）の割合は、たとえば50%以上である。このような構成によれば、封止樹脂8のz方向の寸法が大きくなるのを回避しつつ、隣接する制御端子45において、封止樹脂8の表面に沿う沿面距離を大きくすることができる。

[0100] 第1実施形態の第1変形例（第1の側面）：

図23は、第1実施形態の第1変形例に係る半導体装置を示している。図23は、本変形例の半導体装置A11を示す要部拡大断面図であり、図16と同様の断面図である。なお、図23～図29の図面において、上記実施形態の半導体装置A1と同一または類似の要素には、上記実施形態と同一の符

号を付しており、適宜説明を省略する。また、図23～図29の各変形例および各実施形態における各部の構成は、技術的な矛盾を生じない範囲において相互に適宜組み合わせ可能である。

[0101] 本変形例の半導体装置A11において、第1凹部810の構成が、上記実施形態の半導体装置A1と異なる。半導体装置A11において、第1凹部810は、凹部端縁813および円筒状内側面814を有する。円筒状内側面814は、樹脂主面81からz方向のz2側に延びる円筒状である。凹部端縁813は、円筒状内側面814の下端（z方向のz2側の端）に位置する。凹部端縁813は、第1面454aに接する。本変形例では、凹部端縁813は、第1面454aの径方向における中間位置に接する。第1面454aは、径方向外方寄りの一部が封止樹脂8に覆われており、径方向内方の残りの部分が、封止樹脂8から露出している。第1鏢部454の外周縁は、平面視において第1凹部810を囲んでいる。これにより、第1凹部810の直径（内径寸法の最大値）は、第1鏢部454の外径寸法よりも小である。なお、図23に示した例では、円筒状内側面814が円筒状とされているが、円筒状内側面814に抜き勾配を設けてもよい。円筒状内側面814に抜き勾配が設けられる場合、円筒状内側面814は、z方向のz2側に向かうにつれて内径寸法が小となるように傾斜する円錐形状とされる。

[0102] 本変形例の半導体装置A11において、各制御端子45を構成するホルダ451は、第1面454aおよび第1外側面453aを有する。第1面454aは、ホルダ451においてz方向のz1側の端に位置する。第1面454aは、z方向において樹脂主面81と異なる位置にある。第1外側面453aは、z方向に延びており、封止樹脂8に接している。各制御端子45を構成する金属ピン452は、樹脂主面81よりもz方向のz1側に突出している。このような構成によれば、複数の制御端子45は、平面視において樹脂主面81（封止樹脂8）に囲まれた領域に配置される。このような半導体装置A11は、平面視における小型化を図ることができる。また、第1面454aは、z方向において樹脂主面81と異なる位置にある。このような構

成によれば、隣接する制御端子45において、封止樹脂8の表面（樹脂主面81等）に沿う沿面距離を大きくすることができる。したがって、半導体装置A11は、平面視における小型化を図りつつ、隣接する制御端子45の耐電圧を高めるのに適する。その他にも、上記実施形態の半導体装置A1と同様の構成の範囲において、上記実施形態と同様の作用効果を奏する。

[0103] 第1実施形態の第2変形例（第1の側面）：

図24は、第1実施形態の第2変形例に係る半導体装置を示している。図24は、本変形例の半導体装置A12を示す要部拡大断面図であり、図16と同様の断面図である。本変形例の半導体装置A12において、第1凹部810の構成が、上記実施形態の半導体装置A1と異なる。

[0104] 第1凹部810は、凹部端縁813、円筒状内側面814およびテーパ内側面815を有する。円筒状内側面814は、樹脂主面81からz方向のz2側に延びる円筒状である。テーパ内側面815は、円筒状内側面814の下端（z方向のz2側の端）につながる。凹部端縁813は、テーパ内側面815の下端（z方向のz2側の端）に位置する。テーパ内側面815は、z方向のz1側に向かうにつれて内径寸法が大となるように傾斜している。凹部端縁813は、第1面454aに接する。本変形例では、凹部端縁813は、第1面454aの径方向における中間位置に接する。第1面454aは、径方向外方寄りの一部が封止樹脂8に覆われており、径方向内方の残りの部分が、封止樹脂8から露出している。第1鍔部454の外周縁は、平面視において第1凹部810を囲んでいる。

[0105] 本変形例の半導体装置A12において、各制御端子45を構成するホルダ451は、第1面454aおよび第1外側面453aを有する。第1面454aは、ホルダ451においてz方向のz1側の端に位置する。第1面454aは、z方向において樹脂主面81と異なる位置にある。第1外側面453aは、z方向に延びており、封止樹脂8に接している。各制御端子45を構成する金属ピン452は、樹脂主面81よりもz方向のz1側に突出している。このような構成によれば、複数の制御端子45は、平面視において樹

脂主面 8 1（封止樹脂 8）に囲まれた領域に配置される。このような半導体装置 A 1 2 は、平面視における小型化を図ることができる。また、第 1 面 4 5 4 a は、z 方向において樹脂主面 8 1 と異なる位置にある。このような構成によれば、隣接する制御端子 4 5 において、封止樹脂 8 の表面（樹脂主面 8 1 等）に沿う沿面距離を大きくすることができる。したがって、半導体装置 A 1 2 は、平面視における小型化を図りつつ、隣接する制御端子 4 5 の耐電圧を高めるのに適する。

[0106] 第 1 凹部 8 1 0 において z 方向の z 2 側に位置する凹部端縁 8 1 3 は、第 1 鍔部 4 5 4 の第 1 面 4 5 4 a に接する。また、第 1 凹部 8 1 0 は、凹部端縁 8 1 3 につながるテーパ内側面 8 1 5 を有し、当該テーパ内側面 8 1 5 は、z 方向の z 1 側に向かうにつれて内径寸法が大である。このような構成によれば、金属ピン 4 5 2 をホルダ 4 5 1 に圧入する際、第 1 凹部 8 1 0 に進入させた金属ピン 4 5 2 を、テーパ内側面 8 1 5 にガイドされながらホルダ 4 5 1（筒状部 4 5 3）に向かわせることができる。したがって、金属ピン 4 5 2 をホルダ 4 5 1 に圧入する際の作業性が向上する。その他にも、上記実施形態の半導体装置 A 1 と同様の構成の範囲において、上記実施形態と同様の作用効果を奏する。

[0107] 第 1 実施形態の第 3 変形例（第 1 の側面）：

図 2 5 は、第 1 実施形態の第 3 変形例に係る半導体装置を示している。図 2 5 は、本変形例の半導体装置 A 1 3 を示す要部拡大断面図であり、図 1 6 と同様の断面図である。本変形例の半導体装置 A 1 3 において、第 1 凹部 8 1 0 の構成が、上記実施形態の半導体装置 A 1 と異なる。

[0108] 第 1 凹部 8 1 0 は、凹部端縁 8 1 3、円筒状内側面 8 1 4 およびテーパ内側面 8 1 5 を有する。本変形例において、円筒状内側面 8 1 4 およびテーパ内側面 8 1 5 の縦断面の形状は、図 2 4 に示した半導体装置 A 1 2 と同様である。一方、本変形例では、凹部端縁 8 1 3 は、第 1 面 4 5 4 a における径方向内方端に接する。これにより、第 1 面 4 5 4 a のすべて（あるいは略すべて）が、封止樹脂 8 に覆われている。第 1 鍔部 4 5 4 の外周縁は、平

面視において第1凹部810を囲んでいる。

[0109] 本変形例の半導体装置A13において、各制御端子45を構成するホルダ451は、第1面454aおよび第1外側面453aを有する。第1面454aは、ホルダ451においてz方向のz1側の端に位置する。第1面454aは、z方向において樹脂主面81と異なる位置にある。第1外側面453aは、z方向に延びており、封止樹脂8に接している。各制御端子45を構成する金属ピン452は、樹脂主面81よりもz方向のz1側に突出している。このような構成によれば、複数の制御端子45は、平面視において樹脂主面81（封止樹脂8）に囲まれた領域に配置される。このような半導体装置A13は、平面視における小型化を図ることができる。また、第1面454aは、z方向において樹脂主面81と異なる位置にある。このような構成によれば、隣接する制御端子45において、封止樹脂8の表面（樹脂主面81等）に沿う沿面距離を大きくすることができる。したがって、半導体装置A13は、平面視における小型化を図りつつ、隣接する制御端子45の耐電圧を高めるのに適する。

[0110] 第1凹部810においてz方向のz2側に位置する凹部端縁813は、第1鏢部454の第1面454aに接する。第1凹部810は、凹部端縁813につながるテーパ内側面815を有し、当該テーパ内側面815は、z方向のz1側に向かうにつれて内径寸法が大である。このような構成によれば、金属ピン452をホルダ451に圧入する際、第1凹部810に進入させた金属ピン452を、テーパ内側面815にガイドされながらホルダ451（筒状部453）に向かわせることができる。また、本変形例では、凹部端縁813は、第1面454aにおける径方向内方端に接する。これにより、金属ピン452をホルダ451に圧入する際、第1凹部810に進入させた金属ピン452を、ホルダ451（筒状部453）に確実に向かわせることができる。したがって、金属ピン452をホルダ451に圧入する際の作業性が、より向上する。その他にも、上記実施形態の半導体装置A1と同様の構成の範囲において、上記実施形態と同様の作用効果を奏する。

[0111] 第1実施形態の第4変形例（第1の側面）：

図26は、第1実施形態の第4変形例に係る半導体装置を示している。図26は、本変形例の半導体装置A14を示す要部拡大断面図であり、図16と同様の断面図である。本変形例の半導体装置A14において、第1凹部810の構成が、上記実施形態の半導体装置A1と異なる。

[0112] 第1凹部810は、凹部内側面811および凹部底面812を有する。図26に示した例では、凹部内側面811は、z方向のz2側に向かうにつれて内径寸法が小となるように傾斜する円錐形状とされている。凹部底面812は、凹部内側面811のz方向のz2側の端につながっており、z方向のz1側を向く平面である。凹部底面812は、平面視においてホルダ451（第1鍔部454）の第1面454aを囲んでいる。本変形例では、凹部底面812は、第1面454aよりもz方向のz2側に位置する。したがって、第1面454aと凹部底面812とは、面一状でなく、z方向の位置が異なる。また、図26に示した例では、第1鍔部454の外周縁は、封止樹脂8から露出している。

[0113] 本変形例の半導体装置A14において、各制御端子45を構成するホルダ451は、第1面454aおよび第1外側面453aを有する。第1面454aは、ホルダ451においてz方向のz1側の端に位置する。第1面454aは、z方向において樹脂主面81と異なる位置にある。第1外側面453aは、z方向に延びており、封止樹脂8に接している。各制御端子45を構成する金属ピン452は、樹脂主面81よりもz方向のz1側に突出している。このような構成によれば、複数の制御端子45は、平面視において樹脂主面81（封止樹脂8）に囲まれた領域に配置される。このような半導体装置A14は、平面視における小型化を図ることができる。また、第1面454aは、z方向において樹脂主面81と異なる位置にある。このような構成によれば、隣接する制御端子45において、封止樹脂8の表面（樹脂主面81等）に沿う沿面距離を大きくすることができる。したがって、半導体装置A14は、平面視における小型化を図りつつ、隣接する制御端子45の耐

電圧を高めるのに適する。その他にも、上記実施形態の半導体装置 A 1 と同様の構成の範囲において、上記実施形態と同様の作用効果を奏する。

[0114] 第 1 実施形態の第 5 変形例（第 1 の側面）：

図 27 は、第 1 実施形態の第 5 変形例に係る半導体装置を示している。図 27 は、本変形例の半導体装置 A 15 を示す要部拡大断面図であり、図 16 と同様の断面図である。本変形例の半導体装置 A 15 は、第 1 樹脂充填部 89 をさらに備えている。

[0115] 本変形例では、第 1 樹脂充填部 89 は、第 1 凹部 810 を埋めるように、当該第 1 凹部 810 に充填されている。第 1 樹脂充填部 89 は、たとえば封止樹脂 8 と同様にエポキシ樹脂からなるが、封止樹脂 8 と異なる材料であってもよい。本変形例によれば、封止樹脂 8 から露出する第 1 凹部 810 への異物（水分を含む）の侵入を防止することができる。上記構成の半導体装置 A 15 は、耐久性および信頼性をさせる上で好ましい。その他にも、半導体装置 A 15 は、上記実施形態の半導体装置 A 1 と同様の作用効果を奏する。

[0116] 第 2 実施形態（第 1 の側面）：

図 28 および図 29 は、本開示の第 2 実施形態に係る半導体装置を示している。図 28 は、本実施形態の半導体装置 A 2 を示す斜視図である。図 29 は、半導体装置 A 2 を示す要部拡大断面図であり、図 16 と同様の断面図である。本実施形態の半導体装置 A 2 において、封止樹脂 8 は、上述の第 1 凹部 810 を有していない。その一方、半導体装置 A 2 は、複数の第 1 突出部 852 を有する。

[0117] 複数の第 1 突出部 852 の各々は、樹脂主面 81 から z 方向の z 1 側に突出している。複数の突出部 851 は、複数の制御端子 45 の各々に対応して設けられており、平面視において複数の制御端子 45 に重なる。複数の制御端子 45 の各金属ピン 452 は、第 1 突出部 852 から突き出ている。第 1 突出部 852 は、円柱状である。第 1 突出部 852 は、各制御端子 45 において、ホルダ 451 の一部を覆う。図 29 に示すように、ホルダ 451 における筒状部 453 の第 1 外側面 453a と第 1 鋸部 454 の第 2 面 454b

とのすべてが、封止樹脂 8 と接している。具体的には、第 1 外側面 4 5 3 a の一部と第 2 面 4 5 4 b のすべてとが、第 1 突出部 8 5 2 と接している。その一方、第 1 鍔部 4 5 4 の第 1 面 4 5 4 a は、封止樹脂 8 から露出している。

[0118] 第 1 突出部 8 5 2 は、突出部頂面 8 5 2 a を有する。突出部頂面 8 5 2 a は、平面視においてホルダ 4 5 1（第 1 鍔部 4 5 4）の第 1 面 4 5 4 a を囲んでいる。また、第 1 面 4 5 4 a と突出部頂面 8 5 2 a とは、面一状である。突出部頂面 8 5 2 a と面一状の第 1 面 4 5 4 a は、z 方向において樹脂主面 8 1 と異なる位置にある。具体的には、第 1 面 4 5 4 a は、樹脂主面 8 1 に対して z 方向の z 1 側に位置する。

[0119] 次に、本実施形態の作用について説明する。

[0120] 本変形例の半導体装置 A 2 において、各制御端子 4 5 を構成するホルダ 4 5 1 は、第 1 面 4 5 4 a および第 1 外側面 4 5 3 a を有する。第 1 面 4 5 4 a は、ホルダ 4 5 1 において z 方向の z 1 側の端に位置する。第 1 面 4 5 4 a は、z 方向において樹脂主面 8 1 と異なる位置にある。第 1 外側面 4 5 3 a は、z 方向に延びており、封止樹脂 8 に接している。各制御端子 4 5 を構成する金属ピン 4 5 2 は、樹脂主面 8 1 よりも z 方向の z 1 側に突出している。このような構成によれば、複数の制御端子 4 5 は、平面視において樹脂主面 8 1（封止樹脂 8）に囲まれた領域に配置される。このような半導体装置 A 2 は、平面視における小型化を図ることができる。また、第 1 面 4 5 4 a は、z 方向において樹脂主面 8 1 と異なる位置にある。このような構成によれば、隣接する制御端子 4 5 において、封止樹脂 8 の表面（樹脂主面 8 1 等）に沿う沿面距離を大きくすることができる。したがって、半導体装置 A 2 は、平面視における小型化を図りつつ、隣接する制御端子 4 5 の耐電圧を高めるのに適する。

[0121] 封止樹脂 8 は、第 1 突出部 8 5 2 を有する。第 1 突出部 8 5 2 は、樹脂主面 8 1 から z 方向の z 1 側に突出している。第 1 鍔部 4 5 4 は、樹脂主面 8 1 に対して z 方向の z 1 側に位置する。封止樹脂 8 が上記の第 1 突出部 8 5

2を有する構成によれば、第1面454a（第1鏢部454）を、z方向において樹脂主面81と異なる位置に適切に配置することができる。

[0122] 本開示の第1の側面に係る半導体装置は、上述した実施形態に限定されるものではない。半導体装置の各部の具体的な構成は、種々に設計変更自在である。

[0123] 本開示の第1の側面は、以下の付記1～付記16に記載された実施形態を含む。

[0124] 付記1.

導電性を有する筒状のホルダ、および前記ホルダに挿入された金属ピンを含む少なくとも1つの端子と、

前記ホルダを支持する端子支持体と、

前記ホルダの一部、および前記端子支持体を覆う封止樹脂と、を備え、

前記封止樹脂は、厚さ方向の一方側を向く樹脂主面を有し、

前記ホルダは、前記厚さ方向の一方側の端に位置する第1面と、前記厚さ方向に延びる第1外側面と、を有し、

前記第1面は、前記厚さ方向において前記樹脂主面と異なる位置にあり、

前記第1外側面は、前記封止樹脂と接しており、

前記金属ピンは、前記樹脂主面よりも前記厚さ方向の一方側に突出している、半導体装置。

付記2.

前記ホルダは、前記厚さ方向に延びる筒状部と、前記筒状部の前記厚さ方向の一方側の端部につながる第1鏢部と、を含み、

前記第1鏢部は、前記厚さ方向の一方側を向く前記第1面と、前記第1面よりも前記厚さ方向の他方側に位置し、且つ前記厚さ方向の他方側を向く第2面と、を有し、

前記筒状部は、前記第1外側面を有し、

前記第1外側面と前記第2面とのすべてが前記封止樹脂と接している、付記1に記載の半導体装置。

付記 3.

前記封止樹脂は、前記樹脂主面から前記厚さ方向の他方側に凹む第 1 凹部を有し、

前記第 1 鏢部は、前記樹脂主面に対して前記厚さ方向の他方側に位置し、

前記第 1 凹部は、前記厚さ方向に見て前記筒状部のすべてに重なる、付記 2 に記載の半導体装置。

付記 4.

前記第 1 面の少なくとも一部が前記封止樹脂から露出している、付記 3 に記載の半導体装置。

付記 5.

前記第 1 面のすべてが前記封止樹脂から露出しており、

前記第 1 凹部は、前記樹脂主面につながる凹部内側面と、前記凹部内側面の前記厚さ方向の他方側の端につながり、且つ前記厚さ方向の一方側を向く凹部底面と、を有し、

前記凹部底面は、前記厚さ方向に見て前記第 1 面を囲んでいる、付記 4 に記載の半導体装置。

付記 6.

前記第 1 凹部は、前記厚さ方向の他方側に位置し、且つ前記第 1 面に接する凹部端縁を有する、付記 3 に記載の半導体装置。

付記 7.

前記第 1 凹部は、前記凹部端縁につながるテーパ内側面を有し、

前記テーパ内側面は、前記厚さ方向の一方側に向かうにつれて内径寸法が大となるように傾斜している、付記 6 に記載の半導体装置。

付記 8.

前記第 1 鏢部の外周縁は、前記厚さ方向に見て前記第 1 凹部を囲んでいる、付記 6 に記載の半導体装置。

付記 9.

前記樹脂主面と前記第 1 面との前記厚さ方向における距離である第 1 寸法

は、前記ホルダの前記厚さ方向における長さである第2寸法よりも小である、付記3ないし8のいずれかに記載の半導体装置。

付記10.

前記第2寸法に対する前記第1寸法の割合は、 $1/3$ 以上である、付記9に記載の半導体装置。

付記11.

前記第1凹部に充填された第1樹脂充填部をさらに備える、付記3に記載の半導体装置。

付記12.

前記封止樹脂は、前記樹脂主面から前記厚さ方向の一方側に突出する第1突出部を含み、

前記第1外側面の一部と前記第2面のすべてとが、前記第1突出部と接している、付記2に記載の半導体装置。

付記13.

前記第1突出部は、前記厚さ方向の一方側を向く突出部頂面を有し、前記突出部頂面は、前記厚さ方向に見て前記第1面を囲んでおり、前記第1面と前記突出部頂面とは、面一状である、付記12に記載の半導体装置。

付記14.

前記端子支持体を支持する支持導体と、前記少なくとも1つの端子に電氣的に接続された少なくとも1つの半導体素子をさらに備え、

前記少なくとも1つの半導体素子は、前記支持導体に支持されている、付記1または2に記載の半導体装置。

付記15.

前記少なくとも1つの端子は、前記少なくとも1つの半導体素子を制御するための制御端子である、付記14に記載の半導体装置。

付記16.

前記支持導体は、前記厚さ方向に対して直交する第1方向において離隔す

る第1導電部および第2導電部を含み、

前記少なくとも1つの半導体素子は、前記第1導電部に接合された第1スイッチング素子と、前記第2導電部に接合された第2スイッチング素子と、を含み、

前記制御端子は、前記第1スイッチング素子を制御するための第1制御端子と、前記第2スイッチング素子を制御するための第2制御端子と、を含み、

前記端子支持体は、前記第1制御端子を支持する第1支持部と、前記第2制御端子を支持する第2支持部と、を含む、付記15に記載の半導体装置。

[0125] 次に、図30～図44を参照して、本開示の第2の側面に基づく第1実施形態に係る半導体装置について説明する。本実施形態の半導体装置B1は、支持基板11、複数の電力端子13、複数の半導体素子21、サーミスタ22、第1導通部材31、第2導通部材32、複数のワイヤ、複数の制御端子45、制御端子支持体48および封止樹脂50を備えている。複数の電力端子13は、第1電力端子14、2つの第2電力端子15および2つの第3電力端子16を含む。複数のワイヤは、複数の第1ワイヤ41、複数の第2ワイヤ42、複数の第3ワイヤ43、および第4ワイヤ44を含む。

[0126] 図30は、半導体装置B1を示す斜視図である。図31は、半導体装置B1を示す平面図である。図32は、半導体装置B1を示す平面図であり、封止樹脂50を想像線で示している。図33は、半導体装置B1を示す平面図であり、図32の平面図から封止樹脂50および第2導通部材32を省略した図である。図34は、図33の平面図から第1導通部材31を省略した図である。図35は、半導体装置B1を示す底面図である。図36は、図32のXXXVⅠーXXXVⅠ線に沿う断面図である。図37、図38は、図36の一部を拡大した部分拡大断面図である。図39は、図32のXXXⅠXーXXXⅠX線に沿う断面図である。図40は、図32のXLーXL線に沿う断面図である。図41は、図32のXLⅠーXLⅠ線に沿う断面図である。図42は、図32のXLⅠⅠーXLⅠⅠ線に沿う断面図である。図43は

、図32のXLIII-XLIII線に沿う断面図である。図44は、図40の一部を拡大した部分拡大断面図である。

- [0127] 以下の説明では、互いに直交する厚さ方向 $z$ 、第1方向 $x$ および第2方向 $y$ を参照する。厚さ方向 $z$ は、半導体装置B1の厚さ方向に相当する。また、「平面視」とは、厚さ方向 $z$ に見たときをいう。第1方向 $x$ は、厚さ方向 $z$ に直交する。第2方向 $y$ は、厚さ方向 $z$ および第1方向 $x$ の双方に直交する。
- [0128] 半導体装置B1は、第1電力端子14と、2つの第2電力端子15とに印加された直流の電源電圧を、複数の半導体素子21により交流電力に変換する。変換された交流電力は、2つの第3電力端子16からモータなどの電力供給対象に入力される。
- [0129] 支持基板11は、図34、図36～図39、図41および図42に示すように、厚さ方向 $z$ において複数の半導体素子21を支持する。支持基板11は、たとえばDBC (Direct Bonded Copper) 基板から構成される。図33～図43に示すように、支持基板11は、絶縁層111、支持導体112および裏面金属層113を含む。図35～図43に示すように、支持基板11は、裏面金属層113の一部を除き封止樹脂50に覆われている。
- [0130] 図36～図43に示すように、絶縁層111は、厚さ方向 $z$ において、支持導体112と裏面金属層113との間に介在する部分を含む。絶縁層111は、熱伝導性が比較的高い材料からなる。絶縁層111は、たとえば窒化アルミニウム (AlN) を含むセラミックスからなる。絶縁層111は、セラミックスの他、絶縁樹脂シートからなる構成でもよい。
- [0131] 図33、図34および図36～図43に示すように、支持導体112は、厚さ方向 $z$ において、絶縁層111の上方 ( $z$ 1側) に位置する。支持導体112の組成は、銅 (Cu) を含む。図42および図43に示すように、支持導体112は、平面視において、絶縁層111の周縁に囲まれている。図36～図43に示すように、支持導体112は、主面1120を有する。主面1120は、厚さ方向 $z$ の $z$ 1側を向く平面である。図33、図34およ

び図36～図43に示すように、支持導体112は、第1導電部1121および第2導電部1122を含む。第1導電部1121および第2導電部1122はそれぞれ、平面視において、矩形状である。第1導電部1121と第2導電部1122とは、第1方向xにおいて互いに離れている。第1導電部1121は、第2導電部1122に対して第1方向xのx1側に位置する。複数の半導体素子21はそれぞれ、第1導電部1121または第2導電部1122のいずれかに接合される。

[0132] 図36～図43に示すように、裏面金属層113は、厚さ方向zにおいて、絶縁層111の下方(z2側)に位置する。図35に示すように、裏面金属層113は、封止樹脂50から露出している。裏面金属層113の下面(z2側を向く面)には、図示しない放熱部材(たとえばヒートシンク)などが取り付け可能である。裏面金属層113の組成は、銅を含む。裏面金属層113は、平面視において矩形状である。裏面金属層113は、平面視において、絶縁層111の周縁に囲まれている。

[0133] 複数の半導体素子21の各々は、図34および図36～図39に示すように、第1導電部1121および第2導電部1122のいずれかに搭載されている。各半導体素子21は、たとえばMOSFET(Metal-Oxide-Semiconductor Field-Effect Transistor)である。その他、各半導体素子21は、IGBT(Insulated Gate Bipolar Transistor)などのスイッチング素子あるいはダイオードでもよい。半導体装置B1の説明においては、半導体素子21は、nチャンネル型であり、かつ縦型構造のMOSFETを対象とする。半導体素子21は、化合物半導体基板を含む。当該化合物半導体基板の組成は、炭化ケイ素(SiC)またはケイ素(Si)を含む。

[0134] 図34および図36～図39に示すように、半導体装置B1においては、複数の半導体素子21は、複数の第1素子21A、および複数の第2素子21Bを含む。複数の第2素子21Bの各々の構造は、複数の第1素子21Aの各々の構造と同一である。複数の第1素子21Aは、第1導電部1121に搭載されている。複数の第1素子21Aは、第2方向yに沿って配列され

ている。複数の第2素子21Bは、第2導電部1122に搭載されている。複数の第2素子21Bは、第2方向yに沿って配列されている。複数の第1素子21Aの各々は、本開示における第1スイッチング素子に相当する。複数の第2素子21Bの各々は、本開示における第2スイッチング素子に相当する。

[0135] 図34、図37および図38に示すように、複数の半導体素子21は、第1電極211、第2電極212、第3電極213および2つの第4電極214を有する。

[0136] 図37および図38に示すように、第1電極211は、第1導電部1121および第2導電部1122のいずれかに対向している。第1電極211には、半導体素子21により変換される前の電力に対応する電流が流れる。すなわち、第1電極211は、半導体素子21のドレイン電極に相当する。

[0137] 図34、図37および図38に示すように、第2電極212は、厚さ方向zにおいて第1電極211とは反対側に位置する。第2電極212には、半導体素子21により変換された後の電力に対応する電流が流れる。すなわち、第2電極212は、半導体素子21のソース電極に相当する。

[0138] 図34に示すように、第3電極213は、厚さ方向zにおいて第2電極212と同じ側に位置する。第3電極213には、半導体素子21を駆動するためのゲート電圧が印加される。すなわち、第3電極213は、半導体素子21のゲート電極に相当する。図34に示すように、平面視において、第3電極213の面積は、第2電極212の面積よりも小さい。

[0139] 図34、図37および図38に示すように、2つの第4電極214はそれぞれ、厚さ方向zにおいて第2電極212と同じ側に位置し、かつ第1方向xにおいて第3電極213の隣に位置する。図示された例では、2つの第4電極214は、第2方向yにおいて、第3電極213を挟んで、第3電極213の両隣に配置される。各第4電極214の電位は、第2電極212の電位と等しい。第4電極214は、ソースセンス電極に相当する。図示された例と異なり、各半導体素子21は、2つの第4電極214のうち的一方のみ

を含んでいてもよいし、2つの第4電極214のいずれも含んでいなくてもよい。

[0140] 導電接合層23は、図37および図38に示すように、第1導電部1121および1122のいずれかと、複数の半導体素子21のいずれかの第1電極211との間に介在している。導電接合層23は、たとえばはんだである。この他、導電接合層23は、金属粒子の焼結体を含むものでもよい。複数の第1素子21Aの第1電極211は、導電接合層23を介して、第1導電部1121に導電接合されている。これにより、複数の第1素子21Aの第1電極211は、第1導電部1121に導通している。複数の第2素子21Bの第1電極211は、導電接合層23を介して第2導電部1122に導電接合されている。これにより、複数の第2素子21Bの第1電極211は、第2導電部1122に導通している。なお、本実施形態とは異なり、複数の第1素子21Aおよび複数の第2素子21Bは、DBC基板等の一部とは異なる金属部材に搭載されていてもよい。この場合、当該金属部材が本開示における第1導電部および第2導電部に相当する。この金属部材は、たとえばDBC基板等に支持されていてもよい。

[0141] 複数の電力端子13はそれぞれ、複数の半導体素子21に導通する。複数の電力端子13には、複数の半導体素子21によって変換される前の電力に対応する電流あるいは複数の半導体素子21によって変換された後の電力に対応する電流が流れる。複数の電力端子13は、第1電力端子14、2つの第2電力端子15および2つの第3電力端子16を含む。

[0142] 第1電力端子14は、図33および図39に示すように、第1導電部1121に接合される。この接合は、何ら限定されず、図示しない導電性接合材（たとえばはんだ）による接合でもよいし、レーザ溶接による接合でもよいし、かしめ接合でもよい。第1電力端子14は、第1導電部1121を介して、複数の第1素子21Aの第1電極211に導通する。第1電力端子14は、電力変換対象となる直流の電源電圧が印加されるP端子（正極）である。第1電力端子14は、図33に示すように、第1方向xにおいて第1導電

部 1 1 2 1 を間に挟んで第 2 導電部 1 1 2 2 とは反対側に位置する。第 1 電力端子 1 4 は、第 1 導電部 1 1 2 1 から第 1 方向 x の x 1 側に延びており、封止樹脂 5 0 から第 1 方向 x の x 1 側に突き出る。図 3 2 に示すように、第 1 電力端子 1 4 は、封止樹脂 5 0 に覆われた部分と 4 0 から露出する部分とを含む。第 1 電力端子 1 4 において、封止樹脂 5 0 に覆われた部分が、第 1 導電部 1 1 2 1 に接合される。また、第 1 電力端子 1 4 において、封止樹脂 5 0 から露出する部分が、半導体装置 B 1 の先述の P 端子として用いられる。

[0143] 2つの第 2 電力端子 1 5 には、第 2 導通部材 3 2 が接合される。2つの第 2 電力端子 1 5 は、第 2 導通部材 3 2 を介して、複数の第 2 素子 2 1 B の第 2 電極 2 1 2 に導通する。2つの第 2 電力端子 1 5 は、電力変換対象となる直流の電源電圧が印加される N 端子（負極）である。2つの第 2 電力端子 1 5 は、第 2 方向 y において互いに離れている。2つの第 2 電力端子 1 5 の間には、第 1 電力端子 1 4 が位置する。2つの第 2 電力端子 1 5 はそれぞれ、図 3 3 に示すように、第 1 方向 x において、第 1 導電部 1 1 2 1 および第 2 導電部 1 1 2 2 に対して第 1 電力端子 1 4 と同じ側に位置する。2つの第 2 電力端子 1 5 はそれぞれ、第 1 導電部 1 1 2 1 および第 2 導電部 1 1 2 2 から離れている。2つの第 2 電力端子 1 5 はそれぞれ、第 1 方向 x に延びており、封止樹脂 5 0 から第 1 方向 x の x 1 側に突き出る。図 3 2 に示すように、2つの第 2 電力端子 1 5 はそれぞれ、封止樹脂 5 0 に覆われた部分と封止樹脂 5 0 から露出する部分とを含む。各第 2 電力端子 1 5 において、封止樹脂 5 0 に覆われた部分に、第 2 導通部材 3 2 が接合される。また、各第 2 電力端子 1 5 において、封止樹脂 5 0 から露出する部分が、半導体装置 B 1 の先述の N 端子として用いられる。

[0144] 2つの第 3 電力端子 1 6 はそれぞれ、図 3 3 および図 3 6 に示すように、第 2 導電部 1 1 2 2 に接合される。この接合は、何ら限定されず、図示しない導電性接合材（たとえばはんだ）による接合でもよいし、レーザ溶接による接合でもよいし、かしめ接合でもよい。2つの第 3 電力端子 1 6 はそれぞれ

れ、第2導電部1122を介して、複数の第2素子21Bの第1電極211に導通する。また、2つの第3電力端子16はそれぞれ、第2導電部1122および第1導通部材31を介して、複数の第1素子21Aの第2電極212に導通する。2つの第3電力端子16から、複数の半導体素子21（複数の第1素子21Aおよび複数の第2素子21B）により変換された交流電力が出力される。つまり、2つの第3電力端子16はそれぞれ、当該交流電力の出力端子である。2つの第3電力端子16は、第2方向yにおいて互いに離れている。2つの第3電力端子16はそれぞれ、図33に示すように、第1方向xにおいて第2導電部1122を間に挟んで第1導電部1121とは反対側に位置する。2つの第3電力端子16はそれぞれ、第2導電部1122から第1方向xのx2側に延びており、封止樹脂50から第1方向xのx2側に突き出る。図32に示すように、2つの第3電力端子16はそれぞれ、封止樹脂50に覆われた部分と封止樹脂50から露出する部分とを含む。各第3電力端子16において、封止樹脂50に覆われた部分が、第2導電部1122に接合される。また、各第3電力端子16において、封止樹脂50から露出する部分が、半導体装置B1の先述の出力端子として用いられる。

[0145] 本実施形態では、半導体装置B1は、4つの第1素子21Aと4つの第2素子21Bとを備えているが、第1素子21Aの数および第2素子21Bの数は、本構成に限定されず、半導体装置B1に要求される性能に応じて適宜変更される。図34に示した例では、第1素子21Aおよび第2素子21Bがそれぞれ4個ずつ配置される。第1素子21Aおよび第2素子21Bの数は、それぞれ2個または3個でもよく、それぞれ5個以上でもよい。第1素子21Aおよび第2素子21Bの数は、等しくてもよく、異なってもよい。第1素子21Aおよび第2素子21Bの数は、半導体装置B1が取り扱う電流容量によって決定される。

[0146] 半導体装置B1は、たとえばハーフブリッジ型のスイッチング回路として構成される。この場合、複数の第1素子21Aは、半導体装置B1の上アーム回路を構成し、複数の第2素子21Bは、下アーム回路を構成する。上ア

ーム回路において、複数の第1素子21Aは互いに並列に接続され、下アーム回路において、複数の第2素子21Bは互いに並列に接続される。各第1素子21Aと各第2素子21Bとは、直列に接続され、ブリッジ層を構成する。

[0147] 複数の制御端子45はそれぞれ、各第1素子21Aおよび各第2素子21Bの駆動を制御するためのピン状の端子である。複数の制御端子45はそれぞれ、たとえばプレスフィット端子である。複数の制御端子45は、複数の第1制御端子46A~46Cおよび複数の第2制御端子47A~47Dを含む。複数の第1制御端子46A~46Cは、各第1素子21Aの制御などに用いられる。複数の第2制御端子47A~47Dは、各第2素子21Bの制御などに用いられる。

[0148] 複数の第1制御端子46A~46Cは、第2方向yに間隔を隔てて配置されている。各第1制御端子46A~46Cは、図34、図39および図40などに示すように、制御端子支持体48（後述の第1支持部48A）を介して、第1導電部1121に支持される。各第1制御端子46A~46Cは、図33および図34に示すように、第1方向xにおいて、複数の第1素子21Aと、第1電力端子14および2つの第2電力端子15との間に位置する。

[0149] 第1制御端子46Aは、複数の第1素子21Aの駆動信号入力用の端子（ゲート端子）である。第1制御端子46Aには、複数の第1素子21Aを駆動させるための駆動信号が入力される（たとえばゲート電圧が印加される）。

[0150] 第1制御端子46Bは、複数の第1素子21Aのソース信号検出用の端子（ソースセンス端子）である。第1制御端子46Bから、複数の第1素子21Aの各第2電極212（ソース電極）に印加される電圧（ソース電流に対応した電圧）が検出される。

[0151] 第1制御端子46Cは、複数の第1素子21Aのドレイン電圧検出用の端子（ドレインセンス端子）である。第1制御端子46Cから、複数の第1素

子21Aの各第1電極211（ドレイン電極）に印加される電圧（ドレイン電流に対応した電圧）が検出される。

[0152] 複数の第2制御端子47A～47Dは、第2方向yに間隔を隔てて配置されている。各第2制御端子47A～47Dは、図34、図39および図43などに示すように、制御端子支持体48（後述の第2支持部48B）を介して、第2導電部1122に支持される。各第2制御端子47A～47Dは、図33および図34に示すように、第1方向xにおいて、複数の第2素子21Bと2つの第3電力端子16との間に位置する。

[0153] 第2制御端子47Aは、複数の第2素子21Bの駆動信号入力用の端子（ゲート端子）である。第2制御端子47Aには、複数の第2素子21Bを駆動させるための駆動信号が入力される（たとえばゲート電圧が印加される）。第2制御端子47Bは、複数の第2素子21Bのソース信号検出用の端子（ソースセンス端子）である。第2制御端子47Bから、複数の第2素子21Bの各第2電極212（ソース電極）に印加される電圧（ソース電流に対応した電圧）が検出される。第2制御端子47Cおよび第2制御端子47Dは、複数の第2素子21Bのいずれにも導通しない。第2制御端子47Cおよび第2制御端子47Dは、サーミスタ22に導通する端子である。

[0154] 複数の制御端子45（複数の第1制御端子46A～46Cおよび複数の第2制御端子47A～47D）はそれぞれ、ホルダ451および金属ピン452を含む。

[0155] ホルダ451は、導電性材料からなる。ホルダ451は、支持導体112（支持基板11）の主面1120上に配置されている。本実施形態において、ホルダ451は、図44に示すように、導電性接合層459を介して、制御端子支持体48（後述の第1金属層482）に接合されている。図44に示すように、ホルダ451は、筒状部453、第1鏢部454および第2鏢部455を含む。

[0156] 筒状部453は、厚さ方向zに延びており、たとえば円筒状である。

[0157] 第1鏢部454は、筒状部453の厚さ方向zのz1側の端部につながる

。第1鍔部454は、第1面454aを有する。第1面454aは、厚さ方向zのz1側を向く面である。第1面454aは、ホルダ451において厚さ方向zのz1側の端に位置する。第1面454aは、厚さ方向zに見て、環状（図示した例では円環状）をなす。

[0158] 第2鍔部455は、筒状部453の厚さ方向zのz2側の端部につながる。本実施形態において、第2鍔部455が、導電性接合層459を介して制御端子支持体48（後述の第1金属層482）に接合されている。

[0159] ホルダ451のうちの第1鍔部454、および筒状部453の一部に、金属ピン452が挿通されている。ホルダ451は、そのすべてが封止樹脂50から露出している。

[0160] 金属ピン452は、厚さ方向zに延びる棒状部材である。金属ピン452は、ホルダ451に圧入されることで当該ホルダ451に支持されている。金属ピン452は、ホルダ451および導電性接合層459を介して、制御端子支持体48（後述の第1金属層482）に導通する。金属ピン452は、封止樹脂50の上面（後述の樹脂主面51）よりも厚さ方向zのz1側に突出している。

[0161] 制御端子支持体48は、複数の制御端子45を支持する。制御端子支持体48は、厚さ方向zにおいて、第1導電部1121の主面1120および第2導電部1122の主面1120と、複数の制御端子45との間に介在する。

[0162] 制御端子支持体48は、第1支持部48Aおよび第2支持部48Bを含む。第1支持部48Aは、第1導電部1121上に配置され、複数の制御端子45のうちの複数の第1制御端子46A~46Cを支持する。第1支持部48Aは、図44に示すように、接合層49を介して、第1導電部1121に接合されている。接合層49は、導電性でも絶縁性でもよいが、たとえばはんだが用いられる。第2支持部48Bは、第2導電部1122上に配置され、複数の制御端子45のうちの複数の第2制御端子47A~47Dを支持する。第2支持部48Bは、第1支持部48Aと同様に、図示しない接合層を

介して、第2導電部1122に接合されている。

[0163] 制御端子支持体48（第1支持部48Aおよび第2支持部48Bのそれぞれ）は、たとえばDBC（Direct Bonded Copper）基板から構成される。制御端子支持体48は、互いに積層された絶縁層481、第1金属層482および第2金属層483を有する。

[0164] 絶縁層481は、たとえばセラミックスからなる。絶縁層481は、たとえば平面視矩形形状である。

[0165] 第1金属層482は、図44などに示すように、絶縁層481の上面に形成されている。各制御端子45は、第1金属層482上に立設されている。第1金属層482は、たとえばCu（銅）またはCu（銅）合金を含む。図34などに示すように、第1金属層482は、第1部分482A、第2部分482B、第3部分482C、第4部分482Dおよび第5部分482Eを含む。第1部分482A、第2部分482B、第3部分482C、第4部分482Dおよび第5部分482Eは、互いに離隔し、絶縁されている。

[0166] 第4部分482Dは、複数の第1ワイヤ41が接合され、各第1ワイヤ41を介して、各第1素子21A（各第2素子21B）の第3電極213（ゲート電極）に導通する。第4部分482Dと第1部分482Aとは、複数の第3ワイヤ43が接続されている。これにより、第1部分482Aは、第3ワイヤ43および第1ワイヤ41を介して、各第1素子21A（各第2素子21B）の第3電極213（ゲート電極）に導通する。図34に示すように、第1支持部48Aの第1部分482Aには、第1制御端子46Aが接合されており、第2支持部48Bの第1部分482Aには、第2制御端子47Aが接合されている。

[0167] 第2部分482Bは、複数の第2ワイヤ42が接合され、各第2ワイヤ42を介して、各第1素子21A（各第2素子21B）の第4電極214（ソースセンス電極）に導通する。図34に示すように、第1支持部48Aの第2部分482Bには、第1制御端子46Bが接合されており、第2支持部48Bの第2部分482Bには、第2制御端子47Bが接合されている。

- [0168] 第3部分482Cには、第2制御端子47Cが接合される。図34に示すように、第2支持部48Bの第3部分482Cには、第2制御端子47Cが接合されている。第5部分482Eには、第1制御端子46Cおよび第2制御端子47Dが接合されている。第1支持部48Aの第5部分482Eには、第1制御端子46Cが接合されている。第1支持部48Aの第5部分482Eは、第4ワイヤ44が接合され、第4ワイヤ44を介して各第1素子21Aの第1電極211（ドレイン電極）に導通する。第2支持部48Bの第5部分482Eには、第2制御端子47Dが接合されている。
- [0169] サーミスタ22は、第2支持部48Bの第3部分482Cおよび第5部分482Eに跨って導通接合される。サーミスタ22は、たとえばNTC（Negative Temperature Coefficient）サーミスタである。NTCサーミスタは、温度上昇に対して緩やかに抵抗が低下する特性を有する。サーミスタ22は、半導体装置B1の温度検出用センサとして用いられる。
- [0170] 上記の複数の第1ワイヤ41、複数の第2ワイヤ42、複数の第3ワイヤ43、および第4ワイヤ44の各々は、たとえばボンディングワイヤである。各第1ワイヤ41、各第2ワイヤ42、各第3ワイヤ43、および第4ワイヤ44の構成材料は特に限定されず、たとえばAu（金）、Al（アルミ）あるいはCu（銅）のいずれかを含む。なお、図32、図36～図40および図43においては、複数の第1ワイヤ41、複数の第2ワイヤ42、複数の第3ワイヤ43、および第4ワイヤ44を省略する。
- [0171] 第2金属層483は、図44に示すように、絶縁層481の下面（厚さ方向zのz2側を向く面）に形成されている。第1支持部48Aの第2金属層483は、図44に示すように、接合層49を介して、第1導電部1121に接合される。第2支持部48Bの第2金属層483は、第1支持部48Aの第2金属層483と同様に、図示しない接合層を介して、第2導電部1122に接合される。
- [0172] 第1導通部材31は、図33および図36に示すように、複数の第1素子21Aの第2電極212と、第2導電部1122とに導電接合されている。

これにより、複数の第1素子21Aの第2電極212は、第2導電部1122に導通している。第1導通部材31の組成は特に限定されず、たとえば銅を含む。第1導通部材31は、金属クリップである。図33および図36に示すように、第1導通部材31は、本体部311、複数の第1接合部312および複数の第2接合部313を有する。

[0173] 本体部311は、第1導通部材31の主要部をなしている。図33に示すように、本体部311は、第2方向yに延びている。図33および図36に示すように、本体部311は、第1導電部1121と第2導電部1122との間を跨いでいる。図33に示すように、本体部311には、複数の貫通孔310が形成されている。複数の貫通孔310はそれぞれ、本体部311を厚さ方向zに貫通する。複数の貫通孔310は、平面視において、第1導電部1121と第2導電部1122との間に重なる。これにより、封止樹脂50の形成時において、本体部311の厚さ方向z下方（厚さ方向zのz2側）への封止樹脂50の流入が良好となる。

[0174] 図33および図36に示すように、複数の第1接合部312は、複数の第1素子21Aの第2電極212に個別に接合されている。複数の第1接合部312の各々は、複数の第1素子21Aのいずれかの第2電極212に対向している。平面視において、各第1接合部312は、本体部311から第1方向xのx1側に延びる。図示された例において、複数の第1接合部312は、本体部311から二股に分かれているが、二股に分かれていなくてもよい。各第1接合部312の基端（本体部311に繋がる側の端部）は、厚さ方向z下方（厚さ方向zのz2側）に屈曲している。よって、各第1接合部312の先端（本体部311に繋がる側と反対側の端部）は、厚さ方向zにおいて、本体部311よりも厚さ方向z下方（厚さ方向zのz2側）に位置する。

[0175] 図33および図36に示すように、複数の第2接合部313は、第2導電部1122に接合されている。複数の第2接合部313の各々は、第2導電部1122に対向している。平面視において、各第2接合部313は、本体

部311から第1方向xのx1側に延びる。各第2接合部313の基端（本体部311に繋がる側の端部）は、厚さ方向z下方（厚さ方向zのz2側）に屈曲している。よって、各第2接合部313の先端（本体部311に繋がる側と反対側の端部）は、厚さ方向zにおいて、本体部311よりも厚さ方向z下方（厚さ方向zのz2側）に位置する。

[0176] 半導体装置B1は、図37に示すように、第1導電接合層33をさらに備える。第1導電接合層33は、複数の第1素子21Aの第2電極212と、複数の第1接合部312との間に介在している。第1導電接合層33は、複数の第1素子21Aの第2電極212と、複数の第1接合部312とを導電接合する。第1導電接合層33は、たとえばはんだである。この他、第1導電接合層33は、金属粒子の焼結体を含むものでもよい。

[0177] 半導体装置B1は、図36に示すように、第2導電接合層34をさらに備える。第2導電接合層34は、第2導電部1122と、第2接合部313との間に介在している。第2導電接合層34は、第2導電部1122と第2接合部313とを導電接合する。第2導電接合層34は、たとえばはんだである。この他、第2導電接合層34は、金属粒子の焼結体を含むものでもよい。

[0178] 第2導通部材32は、図32に示すように、複数の第2素子21Bの第2電極212と、2つの第2電力端子15とに導電接合されている。これにより、複数の第2素子21Bの第2電極212は、2つの第2電力端子15に導通している。第2導通部材32の組成は特に限定されず、たとえば銅を含む。第2導通部材32は、金属クリップである。図32、図36および図39～図42に示すように、第2導通部材32は、一对の本体部321、複数の第3接合部322、一对の第4接合部324、複数の中間部326、複数の横梁部327、および一对の垂下部328を有する。

[0179] 図32に示すように、一对の本体部321は、第2方向yにおいて互いに離れて位置する。一对の本体部321は、第1方向xに延びている。図36および図40に示すように、一对の本体部321は、第1導電部1121の

上面および第2導電部1122の上面に対して平行に配置されている。一对の本体部321は、第1導通部材31の本体部311よりも第1導電部1121および第2導電部1122から離れて位置する。

[0180] 図32、図41および図42に示すように、複数の中間部326は、第2方向yにおいて互いに離れて位置するとともに、第2方向yにおいて一对の本体部321の間に位置する。複数の中間部326は、第1方向xに延びている。

[0181] 図32および図42に示すように、複数の第3接合部322は、複数の第2素子21Bの第2電極212に個別に接合されている。複数の第3接合部322の各々は、複数の第2素子21Bのいずれかの第2電極212に対向している。平面視において、複数の第3接合部322は、複数の中間部326から第2方向yに延びる。各第3接合部322の基端（中間部326に繋がる側の端部）は、厚さ方向z下方（厚さ方向zのz2側）に屈曲している。よって、各第3接合部322の先端（中間部326に繋がる側と反対側の端部）は、厚さ方向zにおいて、中間部326よりも厚さ方向z下方（厚さ方向zのz2側）に位置する。

[0182] 図32および図36に示すように、一对の第4接合部324は、2つの第2電力端子15に個別に接合される。一对の第4接合部324の各々は、2つの第2電力端子15の対応する1つに対向している。

[0183] 図32に示すように、複数の横梁部327は、第2方向yに沿って配列されている。平面視において、複数の横梁部327は、第1導通部材31の複数の第1接合部312に個別に重なる領域を含む。図32および図41に示すように、複数の横梁部327のうち第2方向yの中央に位置する横梁部327の第2方向yの両側は、複数の中間部326に繋がっている。複数の横梁部327のうち残り2つの横梁部327の第2方向yの両側は、一对の本体部321のいずれかと、複数の中間部326のいずれかと繋がっている。

[0184] 図32および図41に示すように、一对の垂下部328は、一对の本体部

3 2 1 に個別に繋がる。図 4 1 に示すように、一对の垂下部 3 2 8 の各々は、一对の本体部 3 2 1 のうちの対応する 1 つから厚さ方向 z 下方（厚さ方向 z の z 2 側）に延びる。一对の垂下部 3 2 8 の各々は、一对の本体部 3 2 1 のうちの対応する 1 つに対して、第 2 方向 y の外側の端縁に繋がる。図示された例では、一对の垂下部 3 2 8 の下端（厚さ方向 z の z 2 側の端縁）は、第 2 方向 y に沿って見て、第 1 導電部 1 1 2 1 に重なる。

[0185] 半導体装置 B 1 は、図 3 8 に示すように、第 3 導電接合層 3 5 をさらに備える。第 3 導電接合層 3 5 は、複数の第 2 素子 2 1 B の第 2 電極 2 1 2 と、複数の第 3 接合部 3 2 2 との間に介在している。第 3 導電接合層 3 5 は、複数の第 2 素子 2 1 B の第 2 電極 2 1 2 と、複数の第 3 接合部 3 2 2 とを導電接合する。第 3 導電接合層 3 5 は、たとえばはんだである。この他、第 3 導電接合層 3 5 は、金属粒子の焼結体を含むものでもよい。

[0186] 半導体装置 B 1 は、図 3 6 に示すように、第 4 導電接合層 3 6 をさらに備える。第 4 導電接合層 3 6 は、2 つの第 2 電力端子 1 5 と一对の第 4 接合部 3 2 4 との間に介在している。第 4 導電接合層 3 6 は、2 つの第 2 電力端子 1 5 と一对の第 4 接合部 3 2 4 とを導電接合する。第 4 導電接合層 3 6 は、たとえばはんだである。この他、第 4 導電接合層 3 6 は、金属粒子の焼結体を含むものでもよい。

[0187] 封止樹脂 5 0 は、図 3 0 ~ 図 4 3 に示すように、複数の半導体素子 2 1、第 1 導通部材 3 1、第 2 導通部材 3 2、複数の第 1 ワイヤ 4 1、複数の第 2 ワイヤ 4 2 および複数の第 3 ワイヤ 4 3 を覆う。さらに、封止樹脂 5 0 は、支持基板 1 1、複数の電力端子 1 3 および制御端子支持体 4 8 の各々の一部ずつを覆う。封止樹脂 5 0 は、電気絶縁性を有する。封止樹脂 5 0 は、たとえば黒色のエポキシ樹脂を含む。封止樹脂 5 0 は、たとえばモールド成形により形成される。図 3 0 ~ 図 3 2 および図 3 5 ~ 図 4 3 に示すように、封止樹脂 5 0 は、樹脂主面 5 1、樹脂裏面 5 2、複数の樹脂側面 5 3 1 ~ 5 3 4、複数の第 1 凹部 5 1 1 および一对の凹部 5 3 1 a を有する。

[0188] 図 3 6 および図 3 9 ~ 図 4 3 に示すように、樹脂主面 5 1 は、厚さ方向 z

において、第1導電部1121の上面（主面1120）および第2導電部1122の上面（主面1120）と同じ方向を向く。樹脂主面51から、複数の制御端子45（複数の第1制御端子46A～46Cおよび複数の第2制御端子47A～47D）の各金属ピン452が突き出ている。図36および図39～図43に示すように、樹脂裏面52は、厚さ方向zにおいて樹脂主面51とは反対側を向く。図35に示すように、樹脂裏面52は、平面視において支持基板3の裏面金属層113の下面（厚さ方向zのz2側を向く面）を囲む枠状である。この樹脂裏面52から、支持基板11の裏面金属層113が露出している。裏面金属層113の下面（厚さ方向zのz2側を向く面）は、たとえば樹脂裏面52と面一である。

[0189] 図31、図32、図36および図39に示すように、樹脂側面531および樹脂側面532は、第1方向xにおいて互いに離隔する。樹脂側面531および樹脂側面532は、第1方向xにおいて互いに反対側を向き、かつ第2方向yに延びている。樹脂側面531および樹脂側面532は、樹脂主面51に繋がっている。樹脂側面531は第1方向xのx1側を向き、樹脂側面532は第1方向xのx2側を向く。樹脂側面531から、第1電力端子14および2つの第2電力端子15がそれぞれ突き出る。樹脂側面532から、2つの第3電力端子16がそれぞれ突き出る。

[0190] 図31、図32および図40～図43に示すように、樹脂側面533および樹脂側面534は、第2方向yにおいて互いに離隔する。樹脂側面533および樹脂側面534は、第2方向yにおいて互いに反対側を向き、かつ第1方向xに延びている。樹脂側面533および樹脂側面534は、樹脂主面51および樹脂裏面52に繋がっている。樹脂側面533は第2方向yのy1側を向き、樹脂側面534は第2方向yのy2側を向く。

[0191] 図30、図39、図40、図43および図44などに示すように、複数の第1凹部511の各々は、樹脂主面51から厚さ方向zのz2側に凹んでいる。本実施形態において、複数の第1凹部511は、複数の制御端子45それぞれに対応して個別に設けられている。複数の制御端子45は、複数の第

1凹部511それぞれに対応して個別に配置される。

[0192] 図31、図39、図40、図43および図44に示すように、第1凹部511は、平面視において、対応する制御端子45におけるホルダ451のすべてに重なっている。本実施形態において、図44に示すように、第1凹部511は、第1凹部内側面512および面取り部515を有する。第1凹部内側面512は、厚さ方向zに延びており、厚さ方向zのz2側に向かうにつれて内径寸法が小となるように傾斜する円錐形状とされる。

[0193] 図44に示すように、第1凹部内側面512は、第1端縁513および第2端縁514を有する。第1端縁513は、第1凹部内側面512において厚さ方向zのz2側の端に位置しており、制御端子支持体48（第1金属層482）に接する。第2端縁514は、第1凹部内側面512において厚さ方向zのz1側の端に位置する。第2端縁514は、平面視において第1端縁513を囲んでいる。

[0194] 面取り部515は、樹脂主面51に繋がり、樹脂主面51と第1凹部内側面512との間に介在する。面取り部515の具体的形状は特に限定されず、たとえば曲面のR面取り形状、あるいはC面取り形状が挙げられる。図示した例では、面取り部515は、R面取り形状である。

[0195] このような第1凹部511は、たとえば第1凹部511に対応する形状のピンなどで制御端子支持体48を押し付けながらモールド成形により封止樹脂50を形成した痕跡である。図45は、半導体装置B1の製造工程の一工程を示しており、図44と同様の断面図である。図45に示すように、たとえばモールド成形用の金型91には、円筒状の筒状ピン911が設けられている。筒状ピン911の内側空間にホルダ451を配置し、筒状ピン911の下端（厚さ方向zのz2側の端）を制御端子支持体48（第1金属層482）に押し付けながら、金型91のキャビティ空間919に流動性の樹脂材料を注入する。図44および図45から理解されるように、第1凹部511の第1凹部内側面512は、筒状ピン911の外周面に対応する抜き勾配である。また、図45に示すように、金型91において、筒状ピン911の付

け根部分には角丸め部 915 が設けられている。第 1 凹部 511 の面取り部 515 は、金型 91 の角丸め部 915 に対応する形状である。上記金型 91 を用いてモールド成形により封止樹脂 50 を形成した後において、筒状ピン 911 の内側空間に配置されたホルダ 451 は、そのすべてが封止樹脂 50 から露出する。

[0196] 制御端子 45 のホルダ 451 の配置によっては、モールド成形時において、図 45 に示した筒状ピン 911 の下端が、第 1 金属層 482 および絶縁層 481 に跨るように押し付けられる場合がある。絶縁層 481 上において、第 1 金属層 482 が形成されている部位と第 1 金属層 482 が形成されていない部位との境界には、厚さ方向  $z$  の段差がある。このため、筒状ピン 911 の下端が第 1 金属層 482 および絶縁層 481 に跨るように押し付けられる場合、当該筒状ピン 911 の下端と制御端子支持体 48（絶縁層 481）との間に隙間が生じ得る。このような場合を考慮して、絶縁層 481 の上面のうち、第 1 金属層 482 が形成されていない部位にたとえばレジスト層を形成し、絶縁層 481 上の第 1 金属層 482 の形成部位と非形成部位との上記段差を無くしておく手法を採用することができる。また、筒状ピン 911 の下端部をクッション性素材により構成してもよい。この場合、筒状ピン 911 を制御端子支持体 48 に押し付ける際、上記段差をクッション性素材により吸収し、筒状ピン 911 の下端と制御端子支持体 48（絶縁層 481）との間に隙間が生じないようにできる。

[0197] なお、第 1 凹部 511 の形成方法は、図 45 を参照して上述した方法に限定されない。たとえば第 1 凹部 511 に対応する柱状の中実ピンで制御端子支持体 48 を押し付けながら、モールド成形により封止樹脂 50 を形成してもよい。この場合、ホルダ 451 は、モールド成形時に制御端子支持体 48 上に配置されていない。そして、モールド成形後において、ホルダ 451 は、制御端子支持体 48 上の第 1 凹部 511 に配置される。

[0198] 図示した例において、ホルダ 451（第 1 鍔部 454）の第 1 面 454a は、樹脂主面 51 に対して厚さ方向  $z$  の  $z/2$  側に位置する。これにより、ホ

ルダ451は、その全体が第1凹部511に收容される。

[0199] 図31に示すように、一对の凹部531aは、樹脂側面531から第1方向xのx2側に向けて凹んでいる。一对の凹部531aは、厚さ方向zにおいて樹脂主面51から樹脂裏面52に至っている。一对の凹部531aは、第1電力端子14の第2方向yの両側に位置する。

[0200] 次に、本実施形態の作用について説明する。

[0201] 各制御端子45を構成するホルダ451は、支持導体112（支持基板11）の主面1120上に配置されている。各制御端子45を構成する金属ピン452は、樹脂主面51よりも厚さ方向zのz1側に突出している。このような構成によれば、複数の制御端子45は、平面視において樹脂主面51（封止樹脂50）に囲まれた領域に配置される。このような半導体装置B1は、平面視における小型化を図ることができる。

[0202] 各制御端子45のホルダ451は、そのすべてが封止樹脂50から露出している。このような構成によれば、金属ピン452が挿入されるホルダ451の内部に封止樹脂50が流入するのを防止することができる。したがって、半導体装置B1においては、ホルダ451および金属ピン452の導通を適切に維持することができ、ホルダ451および金属ピン452を含んで構成された制御端子45を適切に機能させることができる。

[0203] 複数の制御端子45は、封止樹脂50の第1凹部511に配置されている。本実施形態では、封止樹脂50は複数の第1凹部511を有し、複数の制御端子45は、複数の第1凹部511それぞれに対応して個別に配置される。第1凹部511（第1凹部内側面512）は、制御端子支持体48（第1金属層482）に接する第1端縁513を有する。このような構成によれば、隣接する制御端子45において、封止樹脂50の表面（樹脂主面51、第1凹部511の第1凹部内側面512等）に沿う沿面距離を大きくすることができる。したがって、半導体装置B1は、平面視における小型化を図りつつ、隣接する制御端子45の耐電圧を高めるのに適する。

[0204] 第1凹部511は、平面視において、対応する制御端子45におけるホル

ダ451のすべてに重なっている。このような構成によれば、平面視において、第1凹部511に囲まれたホルダ451の視認性に優れる。これにより、金属ピン452をホルダ451に圧入する際の作業性がより向上する。

[0205] 以下に、本開示の第2の側面に基づく半導体装置の変形例について説明する。各変形例における各部の構成は、技術的な矛盾が生じない範囲において相互に組み合わせ可能である。

[0206] 図46～図48は、第2の側面の第1実施形態の第1変形例に係る半導体装置を示している。図46は、本変形例の半導体装置B11を示す平面図である。図47は、図46のXLV11-XLV11線に沿う断面図である。図48は、図46のXLV111-XLV111線に沿う断面図である。なお、図46以降の図面において、上記実施形態の半導体装置B1と同一または類似の要素には、上記実施形態と同一の符号を付しており、適宜説明を省略する。

[0207] 本変形例の半導体装置B11において、封止樹脂50における第1凹部511の構成が、上記実施形態の半導体装置B1と異なる。図46～図48に示すように、半導体装置B11において、封止樹脂50は、2つの第1凹部511を有する。2つの第1凹部511のうち一方の第1凹部511は、複数の制御端子45（第1制御端子46A～46C）に対応しており、当該一方の第1凹部511に複数の制御端子45（第1制御端子46A～46C）が配置される。一方の第1凹部511は、平面視において、複数の制御端子45（第1制御端子46A～46C）それぞれにおけるホルダ451のすべてに重なる。2つの第1凹部511のうち他方の第1凹部511は、複数の制御端子45（第2制御端子47A～47D）に対応しており、当該他方の第1凹部511に複数の制御端子45（第2制御端子47A～47D）が配置される。他方の第1凹部511は、平面視において、複数の制御端子45（第2制御端子47A～47D）それぞれにおけるホルダ451のすべてに重なる。

[0208] 本変形例の半導体装置B11において、各制御端子45を構成するホルダ

451は、支持導体112（支持基板11）の主面1120上に配置されている。各制御端子45を構成する金属ピン452は、樹脂主面51よりも厚さ方向zのz1側に突出している。このような構成によれば、複数の制御端子45は、平面視において樹脂主面51（封止樹脂50）に囲まれた領域に配置される。このような半導体装置B11は、平面視における小型化を図ることができる。

[0209] 各制御端子45のホルダ451は、そのすべてが封止樹脂50から露出している。このような構成によれば、金属ピン452が挿入されるホルダ451の内部に封止樹脂50が流入するのを防止することができる。したがって、半導体装置B11においては、ホルダ451および金属ピン452の導通を適切に維持することができ、ホルダ451および金属ピン452を含んで構成された制御端子45を適切に機能させることができる。

[0210] 複数の制御端子45は、封止樹脂50の第1凹部511に配置されている。半導体装置B11では、封止樹脂50は2つの第1凹部511を有する。一方の第1凹部511に複数の制御端子45（第1制御端子46A～46C）が配置されており、他方の第1凹部511に複数の制御端子45（第2制御端子47A～47D）が配置されている。このように複数の制御端子45が1つの第1凹部511にまとめて配置される構成によれば、封止樹脂50を、モールド成形によって比較的容易に形成することができる。

[0211] 図49は、第2の側面の第1実施形態の第2変形例に係る半導体装置を示している。図49は、本変形例の半導体装置B12を示す断面図であり、図40と同様の断面図である。本変形例の半導体装置B12は、第1樹脂部55をさらに備えており、第1樹脂部55を具備する点が上記実施形態の半導体装置B1と異なる。

[0212] 第1樹脂部55は、第1凹部511の少なくとも一部を埋めており、ホルダ451の少なくとも一部に接する。半導体装置B12においては、第1樹脂部55は、各第1凹部511を埋めるように、当該各第1凹部511に充填されている。第1樹脂部55は、第1凹部511に配置されたホルダ45

1の全体を覆う。第1樹脂部55の構成材料は、特に限定されない。第1樹脂部55は、封止樹脂50と同じ材料であってもよいが、封止樹脂50と異なる材料であってもよい。半導体装置B12において、たとえば第1樹脂部55の構成材料は、封止樹脂50の構成材料と異なる。半導体装置B12では、たとえば第1樹脂部55の弾性率は、封止樹脂50の弾性率よりも小である。このように第1樹脂部55の弾性率が封止樹脂50の弾性率よりも小である場合の第1樹脂部55の構成材料は特に限定されず、たとえばシリコン樹脂、シリコンゲルなどが挙げられる。

[0213] 本変形例の半導体装置B12において、各制御端子45を構成するホルダ451は、支持導体112（支持基板11）の主面1120上に配置されている。各制御端子45を構成する金属ピン452は、樹脂主面51よりも厚さ方向zのz1側に突出している。このような構成によれば、複数の制御端子45は、平面視において樹脂主面51（封止樹脂50）に囲まれた領域に配置される。このような半導体装置B12は、平面視における小型化を図ることができる。

[0214] 各制御端子45のホルダ451は、そのすべてが封止樹脂50から露出している。このような構成によれば、金属ピン452が挿入されるホルダ451の内部に封止樹脂50が流入するのを防止することができる。したがって、半導体装置B12においては、ホルダ451および金属ピン452の導通を適切に維持することができ、ホルダ451および金属ピン452を含んで構成された制御端子45を適切に機能させることができる。

[0215] 半導体装置B12において、各第1凹部511には、第1樹脂部55が充填されている。第1樹脂部55は、各第1凹部511に配置されたホルダ451を覆っている。第1樹脂部55の弾性率は、封止樹脂50の弾性率よりも小である。このような構成によれば、第1樹脂部55によって覆われたホルダ451周辺の応力を低減することができる。また、半導体装置B12においては、第1樹脂部55を具備することにより、封止樹脂50から露出する第1凹部511への異物（水分を含む）の侵入を防止することができる。

上記構成の半導体装置B 1 2は、耐久性および信頼性を向上させる上で好ましい。その他にも、半導体装置B 1 2は、上記実施形態の半導体装置B 1と同様の構成の範囲において、上記実施形態と同様の作用効果を奏する。

[0216] 図50は、第2の側面第1実施形態の第3変形例に係る半導体装置を示している。図50は、本変形例の半導体装置B 13を示す断面図であり、図47と同様の断面図である。本変形例の半導体装置B 13は、第1樹脂部55をさらに備えており、第1樹脂部55を具備する点が上記変形例の半導体装置B 11と異なる。

[0217] 第1樹脂部55は、第1凹部511の少なくとも一部を埋めており、ホルダ451の少なくとも一部に接する。半導体装置B 13においては、第1樹脂部55は、第1凹部511の一部を埋めている。第1樹脂部55は、第1凹部511に配置された複数のホルダ451の各々の一部を覆う。第1樹脂部55の構成材料は、特に限定されない。第1樹脂部55は、封止樹脂50と同じ材料であってもよいが、封止樹脂50と異なる材料であってもよい。半導体装置B 13において、たとえば第1樹脂部55の構成材料は、封止樹脂50の構成材料と異なる。半導体装置B 13では、たとえば第1樹脂部55の弾性率は、封止樹脂50の弾性率よりも大である。このように第1樹脂部55の弾性率が封止樹脂50の弾性率よりも大である場合の第1樹脂部55の構成材料は特に限定されず、たとえばエポキシポッティング材などが挙げられる。

[0218] 本変形例の半導体装置B 13において、各制御端子45を構成するホルダ451は、支持導体112（支持基板11）の主面1120上に配置されている。各制御端子45を構成する金属ピン452は、樹脂主面51よりも厚さ方向zのz1側に突出している。このような構成によれば、複数の制御端子45は、平面視において樹脂主面51（封止樹脂50）に囲まれた領域に配置される。このような半導体装置B 13は、平面視における小型化を図ることができる。

[0219] 各制御端子45のホルダ451は、そのすべてが封止樹脂50から露出し

ている。このような構成によれば、金属ピン452が挿入されるホルダ451の内部に封止樹脂50が流入するのを防止することができる。したがって、半導体装置B13においては、ホルダ451および金属ピン452の導通を適切に維持することができ、ホルダ451および金属ピン452を含んで構成された制御端子45を適切に機能させることができる。

[0220] 半導体装置B13において、各第1凹部511には、第1樹脂部55が充填されている。第1樹脂部55は、各第1凹部511に配置されたホルダ451の少なくとも一部を覆っている。第1樹脂部55の弾性率は、封止樹脂50の弾性率よりも大である。このような構成によれば、第1樹脂部55によって覆われたホルダ451の耐震性能が向上する。上記構成の半導体装置B13は、性能向上を図る上で好ましい。その他にも、半導体装置B13は、上記変形例の半導体装置B11と同様の作用効果を奏する。

[0221] 図51は、第2の側面の第1実施形態の第4変形例に係る半導体装置を示している。図51は、本変形例の半導体装置B14を示す断面図であり、図40と同様の断面図である。本変形例の半導体装置B14は、第1樹脂部55をさらに備えている。また、半導体装置B14においては、封止樹脂50の厚さ方向zの寸法が上記実施形態の半導体装置B1よりも小さくされており、これに伴い、各第1凹部511の厚さ方向zの寸法も上記の半導体装置B1よりも小である。そして、各制御端子45のホルダ451は、封止樹脂50の樹脂主面51よりも厚さ方向zのz1側に突出する。ホルダ451（第1鏢部454）の第1面454aは、樹脂主面51に対して厚さ方向zのz1側に位置する。これにより、ホルダ451は、その一部が第1凹部511に収容される。

[0222] 第1樹脂部55は、第1凹部511の少なくとも一部を埋めており、ホルダ451の少なくとも一部に接する。半導体装置B14においては、第1樹脂部55は、各第1凹部511を埋めるように、当該各第1凹部511に充填されている。第1樹脂部55の構成材料は、特に限定されない。第1樹脂部55は、封止樹脂50と同じ材料であってもよいが、封止樹脂50と異な

る材料であってもよい。半導体装置B 1 4において、たとえば第1樹脂部5 5の構成材料は、封止樹脂5 0の構成材料と異なる。半導体装置B 1 4では、たとえば第1樹脂部5 5の弾性率は、封止樹脂5 0の弾性率よりも小である。このように第1樹脂部5 5の弾性率が封止樹脂5 0の弾性率よりも小である場合の第1樹脂部5 5の構成材料は特に限定されず、たとえばシリコーン樹脂、シリコーンゲルなどが挙げられる。

[0223] 半導体装置B 1 4においては、第1樹脂部5 5は、樹脂主面5 1よりも厚さ方向zのz 1側に位置する部分を有する。第1樹脂部5 5において樹脂主面5 1よりも厚さ方向zのz 1側に位置する部分は、たとえば第1樹脂部5 5の表面張力により、ホルダ4 5 1（筒状部4 5 3）の外周面をつたって厚さ方向zのz 1側に隆起した部位である。図示した例では、ホルダ4 5 1（第1鏢部4 5 4）の第1面4 5 4 aは、第1樹脂部5 5から露出している。

[0224] 本変形例の半導体装置B 1 4において、各制御端子4 5を構成するホルダ4 5 1は、支持導体1 1 2（支持基板1 1）の主面1 1 2 0上に配置されている。各制御端子4 5を構成する金属ピン4 5 2は、樹脂主面5 1よりも厚さ方向zのz 1側に突出している。このような構成によれば、複数の制御端子4 5は、平面視において樹脂主面5 1（封止樹脂5 0）に囲まれた領域に配置される。このような半導体装置B 1 4は、平面視における小型化を図ることができる。

[0225] 各制御端子4 5のホルダ4 5 1は、そのすべてが封止樹脂5 0から露出している。このような構成によれば、金属ピン4 5 2が挿入されるホルダ4 5 1の内部に封止樹脂5 0が流入するのを防止することができる。したがって、半導体装置B 1 4においては、ホルダ4 5 1および金属ピン4 5 2の導通を適切に維持することができ、ホルダ4 5 1および金属ピン4 5 2を含んで構成された制御端子4 5を適切に機能させることができる。

[0226] 半導体装置B 1 4において、各第1凹部5 1 1には、第1樹脂部5 5が充填されている。第1樹脂部5 5は、各第1凹部5 1 1に配置されたホルダ4 5 1を覆っている。第1樹脂部5 5の弾性率は、封止樹脂5 0の弾性率より

も小である。このような構成によれば、第1樹脂部55によって覆われたホルダ451周辺の応力を低減することができる。また、半導体装置B14においては、各ホルダ451の第1面454aは、第1樹脂部55から露出している。これにより、第1凹部511への第1樹脂部55の充填後において、ホルダ451に金属ピン452を圧入することができる。金属ピン452をホルダ451に圧入する際の作業が安定する。その他にも、半導体装置B14は、上記実施形態の半導体装置B1と同様の構成の範囲において、上記実施形態と同様の作用効果を奏する。

[0227] 図52および図53は、第2の側面の第1実施形態の第5変形例に係る半導体装置を示している。図52は、本変形例の半導体装置B15を示す平面図である。図53は、図52のL111-L111線に沿う断面図である。本変形例の半導体装置B15において、封止樹脂50は、複数の第2凹部517を有する。封止樹脂50が第2凹部517を有する点が、上記実施形態の半導体装置B1と異なる。

[0228] 第2凹部517は、樹脂主面51から厚さ方向zのz2側に凹んでいる。半導体装置B15では、封止樹脂50は、複数の第2凹部517を有する。複数の第2凹部517の各々は、複数の第1凹部511のいずれかに対応して設けられている。図52に示すように、第2凹部517は、平面視において、対応する第1凹部511を囲んでいる。図示した例では、第2凹部517は、平面視において円環状である。

[0229] 図53に示すように、第2凹部517は、第2凹部底面518を有する。第2凹部底面518は、第2凹部517において厚さ方向zのz2側の端に位置する。第2凹部底面518は、制御端子支持体48に対して厚さ方向zのz1側に離隔する。

[0230] 本変形例の半導体装置B15において、各制御端子45を構成するホルダ451は、支持導体112（支持基板11）の主面1120上に配置されている。各制御端子45を構成する金属ピン452は、樹脂主面51よりも厚さ方向zのz1側に突出している。このような構成によれば、複数の制御端

子45は、平面視において樹脂主面51（封止樹脂50）に囲まれた領域に配置される。このような半導体装置B15は、平面視における小型化を図ることができる。

[0231] 各制御端子45のホルダ451は、そのすべてが封止樹脂50から露出している。このような構成によれば、金属ピン452が挿入されるホルダ451の内部に封止樹脂50が流入するのを防止することができる。したがって、半導体装置B15においては、ホルダ451および金属ピン452の導通を適切に維持することができ、ホルダ451および金属ピン452を含んで構成された制御端子45を適切に機能させることができる。

[0232] 半導体装置B15において、封止樹脂50は、第2凹部517を有する。第2凹部517は、平面視において第1凹部511を囲んでいる。第2凹部517における厚さ方向zのz2側の端（第2凹部底面518）は、制御端子支持体48に対して厚さ方向zのz1側に離隔する。このような構成によれば、平面視において第2凹部517に囲まれた制御端子45と、これに隣接する制御端子45とにおいて、封止樹脂50の表面（樹脂主面51、第1凹部511の第1凹部内側面512、第2凹部517等）に沿う沿面距離をより大きくすることができる。半導体装置B15は、平面視における小型化を図りつつ、隣接する制御端子45の耐電圧をより高めることができる。その他にも、半導体装置B15は、上記実施形態の半導体装置B1と同様の構成の範囲において、上記実施形態と同様の作用効果を奏する。

[0233] 本開示に係る半導体装置は、上述した実施形態に限定されるものではない。本開示に係る半導体装置の各部の具体的な構成は、種々に設計変更自在である。

[0234] 上記実施形態および各変形例においては、複数の制御端子45の各々について、ホルダ451のすべてが封止樹脂50から露出する場合について説明したが、本開示はこれに限定されない。たとえば複数の制御端子45のうちのいずれか一部において、ホルダ451が封止樹脂50に覆われる構成であってもよい。

[0235] 本開示の第2の側面は、以下の付記1B～17Bに記載された構成を含む。

付記1B.

厚さ方向の一方側を向く主面を有する支持基板と、  
前記主面上に配置され、且つ導電性を有するホルダ、および前記ホルダに挿入された金属ピン、を含む少なくとも1つの端子と、  
前記厚さ方向の一方側を向く樹脂主面を有し、且つ前記支持基板の少なくとも一部を覆う封止樹脂と、を備え、  
前記少なくとも1つの端子の少なくともいずれかは、前記ホルダのすべてが前記封止樹脂から露出しており、  
前記金属ピンは、前記樹脂主面よりも前記厚さ方向の一方側に突出している、半導体装置。

付記2B.

前記厚さ方向において前記支持基板と前記少なくとも1つの端子との間に介在する端子支持体をさらに備え、  
前記ホルダは、前記端子支持体に支持されている、付記1Bに記載の半導体装置。

付記3B.

前記封止樹脂は、前記端子支持体の一部を覆う、付記2Bに記載の半導体装置。

付記4B.

複数の前記端子を備え、  
前記封止樹脂は、前記樹脂主面から前記厚さ方向の他方側に凹む少なくとも1つの第1凹部を有し、  
前記少なくとも1つの第1凹部は、前記端子支持体に接する第1端縁を有し、  
複数の前記端子は、前記少なくとも1つの第1凹部に配置される、付記3Bに記載の半導体装置。

付記 5 B.

複数の前記第 1 凹部を備え、

複数の前記端子は、複数の前記第 1 凹部それぞれ対応して個別に配置され

、  
複数の前記第 1 凹部の各々は、前記厚さ方向に見て、対応する前記端子における前記ホルダのすべてに重なる、付記 4 B に記載の半導体装置。

付記 6 B.

前記第 1 凹部は、前記厚さ方向に見て、複数の前記端子における前記ホルダのすべてに重なる、付記 4 B に記載の半導体装置。

付記 7 B.

前記第 1 凹部の少なくとも一部を埋める第 1 樹脂部をさらに備え、

前記第 1 樹脂部は、前記ホルダの少なくとも一部に接する、付記 5 B または 6 B に記載の半導体装置。

付記 8 B.

前記第 1 樹脂部の構成材料は、前記封止樹脂の構成材料と異なり、

前記第 1 樹脂部の弾性率は、前記封止樹脂の弾性率よりも小である、付記 7 B に記載の半導体装置。

付記 9 B.

前記第 1 樹脂部の構成材料は、前記封止樹脂の構成材料と異なり、

前記第 1 樹脂部の弾性率は、前記封止樹脂の弾性率よりも大である、付記 7 B に記載の半導体装置。

付記 10 B.

前記封止樹脂は、前記樹脂主面から前記厚さ方向の他方側に凹む第 2 凹部を有し、

前記第 2 凹部は、前記厚さ方向に見て前記第 1 凹部を囲んでいる、付記 4 B ないし 9 B のいずれかに記載の半導体装置。

付記 11 B.

前記第 2 凹部は、前記厚さ方向の他方側の端に位置する第 2 凹部底面を有

し、

前記第2凹部底面は、前記端子支持体に対して前記厚さ方向の一方側に離隔する、付記10Bに記載の半導体装置。

付記12B.

前記少なくとも1つの第1凹部は、第1凹部内側面を含み、

前記第1凹部内側面は、前記厚さ方向の他方側の端に位置する前記第1端縁と、前記厚さ方向の一方側の端に位置する第2端縁と、を有し、

前記第2端縁は、前記厚さ方向に見て前記第1端縁を囲んでいる、付記4Bないし11Bのいずれか（または付記4Bないし6Bのいずれか）に記載の半導体装置。

付記13B.

前記少なくとも1つの第1凹部は、前記樹脂主面と前記第1凹部内側面との間に介在する面取り部を有する、付記12Bに記載の半導体装置。

付記14B.

前記ホルダは、前記厚さ方向の一方側の端に位置する第1面を有し、

前記第1面は、前記樹脂主面に対して前記厚さ方向の他方側に配置される、付記1Bないし13Bのいずれか（または付記1Bないし付記6Bのいずれか）に記載の半導体装置。

付記15B.

前記主面上に配置され、且つ前記少なくとも1つの端子に電氣的に接続された、少なくとも1つの半導体素子をさらに備える、付記2Bないし13Bのいずれか（または付記2Bないし付記6Bのいずれか）に記載の半導体装置。

付記16B.

前記少なくとも1つの端子は、前記少なくとも1つの半導体素子を制御するための制御端子である、付記15Bに記載の半導体装置。

付記17B.

前記支持基板は、前記厚さ方向に対して直交する第1方向において離隔す

る第1導電部および第2導電部を含み、

前記少なくとも1つの半導体素子は、前記第1導電部に接合された第1スイッチング素子と、前記第2導電部に接合された第2スイッチング素子と、を含み、

前記制御端子は、前記第1スイッチング素子を制御するための第1制御端子と、前記第2スイッチング素子を制御するための第2制御端子と、を含み、

前記端子支持体は、前記第1制御端子を支持する第1支持部と、前記第2制御端子を支持する第2支持部と、を含む、付記16Bに記載の半導体装置。

## 符号の説明

[0236] (第1の側面に関する符号の説明)

A 1, A 1 1, A 1 2, A 1 3, A 1 4, A 1 5, A 2 : 半導体装置

1 0 A : 第1半導体素子            1 0 B : 第2半導体素子

1 0 1 : 素子主面            1 0 2 : 素子裏面

1 1 : 第1主面電極            1 2 : 第2主面電極

1 2 1 : ゲートフィンガー            1 3 : 第3主面電極

1 5 : 裏面電極            1 7 : サーミスタ

1 9 : 導電性接合材            3 : 支持基板

3 0 1 : 支持面            3 0 2 : 底面

3 1 : 絶縁層            3 2 : 支持導体

3 2 A : 第1導電部            3 2 B : 第2導電部

3 2 1 : 第1接合層            3 3 : 裏面金属層

4 1 : 第1端子            4 2 : 第2端子

4 3 : 第3端子            4 4 : 第4端子

4 5 : 制御端子            4 5 1 : ホルダ

4 5 2 : 金属ピン            4 5 3 : 筒状部

4 5 3 a : 第1外側面            4 5 3 b : 第1内側面

4 5 4 : 第 1 鍔部                    4 5 4 a : 第 1 面  
4 5 4 b : 第 2 面                    4 5 5 : 第 2 鍔部  
4 5 9 : 導電性接合材  
4 6 A, 4 6 B, 4 6 C, 4 6 D, 4 6 E : 第 1 制御端子  
4 7 A, 4 7 B, 4 7 C, 4 7 D : 第 2 制御端子  
4 8 : 制御端子支持体 (端子支持体)  
4 8 A : 第 1 支持部                    4 8 B : 第 2 支持部  
4 8 1 : 絶縁層                    4 8 2 : 第 1 金属層  
4 8 2 A : 第 1 部分                    4 8 2 B : 第 2 部分  
4 8 2 C : 第 3 部分                    4 8 2 D : 第 4 部分  
4 8 2 E : 第 5 部分                    4 8 2 F : 第 6 部分  
4 8 3 : 第 2 金属層                    4 9 : 接合材  
5 : 第 1 導通部材                    5 1 : 主部 5 1  
5 1 4 : 第 1 開口                    5 2 : 第 1 接合部  
5 3 : 第 2 接合部                    5 9 : 導電性接合材  
6 : 第 2 導通部材                    6 0 2 : 第 1 段差部  
6 0 3 : 第 2 段差部                    6 1 : 第 3 接合部  
6 1 1 : 平坦部                    6 1 2 : 第 1 傾斜部  
6 4 : 第 1 経路部                    6 4 1 : 第 1 带状部  
6 4 3 : 第 1 延出部                    6 4 9 : 凹部  
6 5 : 第 2 経路部                    6 5 1 : 第 2 带状部  
6 5 3 : 第 2 延出部                    6 5 9 : 凹部  
6 6 : 第 3 経路部                    6 6 9 : 凹部  
6 7 : 第 4 経路部                    6 9 : 導電性接合材  
7 1, 7 2, 7 3, 7 4 : ワイヤ                    8 : 封止樹脂  
8 1 : 樹脂主面                    8 1 0 : 第 1 凹部  
8 1 1 : 凹部内側面                    8 1 2 : 凹部底面  
8 1 3 : 凹部端縁                    8 1 4 : 円筒状内側面

8 1 5 : テーパー内側面            8 2 : 樹脂裏面  
8 3 1, 8 3 2 : 樹脂側面            8 3 2 a : 凹部  
8 3 3, 8 3 4 : 樹脂側面            8 5 1 : 突出部  
8 5 1 a : 突出端面            8 5 1 b : 凹部  
8 5 1 c : 内壁面            8 5 2 : 第 1 突出部  
8 5 2 a : 突出部頂面            8 9 : 第 1 樹脂充填部  
L 1 : 第 1 寸法            L 2 : 第 2 寸法

(第 2 の側面に関する符号の説明)

B 1, B 1 1, B 1 2, B 1 3, B 1 4, B 1 5 : 半導体装置  
1 1 : 支持基板            1 1 1 : 絶縁層  
1 1 2 : 支持導体            1 1 2 0 : 主面  
1 1 2 1 : 第 1 導電部            1 1 2 2 : 第 2 導電部  
1 1 3 : 裏面金属層            1 3 : 電力端子  
1 4 : 第 1 電力端子            1 5 : 第 2 電力端子  
1 6 : 第 3 電力端子            2 1 : 半導体素子  
2 1 A : 第 1 素子 (第 1 スイッチング素子)  
2 1 B : 第 2 素子 (第 2 スイッチング素子)  
2 1 1 : 第 1 電極            2 1 2 : 第 2 電極  
2 1 3 : 第 3 電極            2 1 4 : 第 4 電極  
2 2 : サーミスタ            2 3 : 導電接合層  
3 1 : 第 1 導通部材            3 1 0 : 貫通孔  
3 1 1 : 本体部            3 1 2 : 第 1 接合部  
3 1 3 : 第 2 接合部            3 2 : 第 2 導通部材  
3 2 1 : 本体部            3 2 2 : 第 3 接合部  
3 2 4 : 第 4 接合部            3 2 6 : 中間部  
3 2 7 : 横梁部            3 2 8 : 垂下部  
3 3 : 第 1 導電接合層            3 4 : 第 2 導電接合層  
3 5 : 第 3 導電接合層            3 6 : 第 4 導電接合層

4 1 : 第 1 ワイヤ            4 2 : 第 2 ワイヤ  
4 3 : 第 3 ワイヤ            4 4 : 第 4 ワイヤ  
4 5 : 制御端子 (端子)        4 5 1 : ホルダ  
4 5 2 : 金属ピン            4 5 3 : 筒状部  
4 5 4 : 第 1 鍔部            4 5 4 a : 第 1 面  
4 5 5 : 第 2 鍔部            4 5 9 : 導電性接合層  
4 6 A, 4 6 B, 4 6 C : 第 1 制御端子  
4 7 A, 4 7 B, 4 7 C, 4 7 D : 第 2 制御端子  
4 8 : 制御端子支持体 (端子支持体)  
4 8 A : 第 1 支持部        4 8 B : 第 2 支持部  
4 8 1 : 絶縁層            4 8 2 : 第 1 金属層  
4 8 2 A : 第 1 部分        4 8 2 B : 第 2 部分  
4 8 2 C : 第 3 部分        4 8 2 D : 第 4 部分  
4 8 2 E : 第 5 部分        4 8 3 : 第 2 金属層  
4 9 : 接合層            5 0 : 封止樹脂  
5 1 : 樹脂主面            5 1 1 : 第 1 凹部  
5 1 2 : 第 1 凹部内側面    5 1 3 : 第 1 端縁  
5 1 4 : 第 2 端縁        5 1 5 : 面取り部  
5 1 7 : 第 2 凹部        5 1 8 : 第 2 凹部底面  
5 2 : 樹脂裏面  
5 3 1, 5 3 2, 5 3 3, 5 3 4 : 樹脂側面  
5 3 1 a : 凹部            5 5 : 第 1 樹脂部  
9 1 : 金型            9 1 1 : 筒状ピン  
9 1 5 : 角丸め部        9 1 9 : キャビティ空間

## 請求の範囲

- [請求項1] 導電性を有する筒状のホルダ、および前記ホルダに挿入された金属ピンを含む少なくとも1つの端子と、  
前記ホルダを支持する端子支持体と、  
前記ホルダの一部、および前記端子支持体を覆う封止樹脂と、を備え、  
前記封止樹脂は、厚さ方向の一方側を向く樹脂主面を有し、  
前記ホルダは、前記厚さ方向の一方側の端に位置する第1面と、前記厚さ方向に延びる第1外側面と、を有し、  
前記第1面は、前記厚さ方向において前記樹脂主面と異なる位置にあり、  
前記第1外側面は、前記封止樹脂と接しており、  
前記金属ピンは、前記樹脂主面よりも前記厚さ方向の一方側に突出している、半導体装置。
- [請求項2] 前記ホルダは、前記厚さ方向に延びる筒状部と、前記筒状部の前記厚さ方向の一方側の端部につながる第1鏢部と、を含み、  
前記第1鏢部は、前記厚さ方向の一方側を向く前記第1面と、前記第1面よりも前記厚さ方向の他方側に位置し、且つ前記厚さ方向の他方側を向く第2面と、を有し、  
前記筒状部は、前記第1外側面を有し、  
前記第1外側面と前記第2面とのすべてが前記封止樹脂と接している、請求項1に記載の半導体装置。
- [請求項3] 前記封止樹脂は、前記樹脂主面から前記厚さ方向の他方側に凹む第1凹部を有し、  
前記第1鏢部は、前記樹脂主面に対して前記厚さ方向の他方側に位置し、  
前記第1凹部は、前記厚さ方向に見て前記筒状部のすべてに重なる、請求項2に記載の半導体装置。

- [請求項4] 前記第1面の少なくとも一部が前記封止樹脂から露出している、請求項3に記載の半導体装置。
- [請求項5] 前記第1面のすべてが前記封止樹脂から露出しており、  
前記第1凹部は、前記樹脂主面につながる凹部内側面と、前記凹部内側面の前記厚さ方向の他方側の端につながり、且つ前記厚さ方向の一方側を向く凹部底面と、を有し、  
前記凹部底面は、前記厚さ方向に見て前記第1面を囲んでいる、請求項4に記載の半導体装置。
- [請求項6] 前記第1凹部は、前記厚さ方向の他方側に位置し、且つ前記第1面に接する凹部端縁を有する、請求項3に記載の半導体装置。
- [請求項7] 前記第1凹部は、前記凹部端縁につながるテーパ内側面を有し、  
前記テーパ内側面は、前記厚さ方向の一方側に向かうにつれて内径寸法が大となるように傾斜している、請求項6に記載の半導体装置。
- [請求項8] 前記第1鍔部の外周縁は、前記厚さ方向に見て前記第1凹部を囲んでいる、請求項6に記載の半導体装置。
- [請求項9] 前記樹脂主面と前記第1面との前記厚さ方向における距離である第1寸法は、前記ホルダの前記厚さ方向における長さである第2寸法よりも小である、請求項3ないし8のいずれかに記載の半導体装置。
- [請求項10] 前記第2寸法に対する前記第1寸法の割合は、 $1/3$ 以上である、請求項9に記載の半導体装置。
- [請求項11] 前記第1凹部に充填された第1樹脂充填部をさらに備える、請求項3ないし10のいずれかに記載の半導体装置。
- [請求項12] 前記封止樹脂は、前記樹脂主面から前記厚さ方向の一方側に突出する第1突出部を含み、  
前記第1外側面の一部と前記第2面のすべてとが、前記第1突出部と接している、請求項2に記載の半導体装置。
- [請求項13] 前記第1突出部は、前記厚さ方向の一方側を向く突出部頂面を有し

、  
前記突出部頂面は、前記厚さ方向に見て前記第1面を囲んでおり、  
前記第1面と前記突出部頂面とは、面一状である、請求項12に記載の半導体装置。

[請求項14] 前記端子支持体を支持する支持導体と、前記少なくとも1つの端子に電氣的に接続された少なくとも1つの半導体素子をさらに備え、  
前記少なくとも1つの半導体素子は、前記支持導体に支持されている、請求項1または2に記載の半導体装置。

[請求項15] 前記少なくとも1つの端子は、前記少なくとも1つの半導体素子を制御するための制御端子である、請求項14に記載の半導体装置。

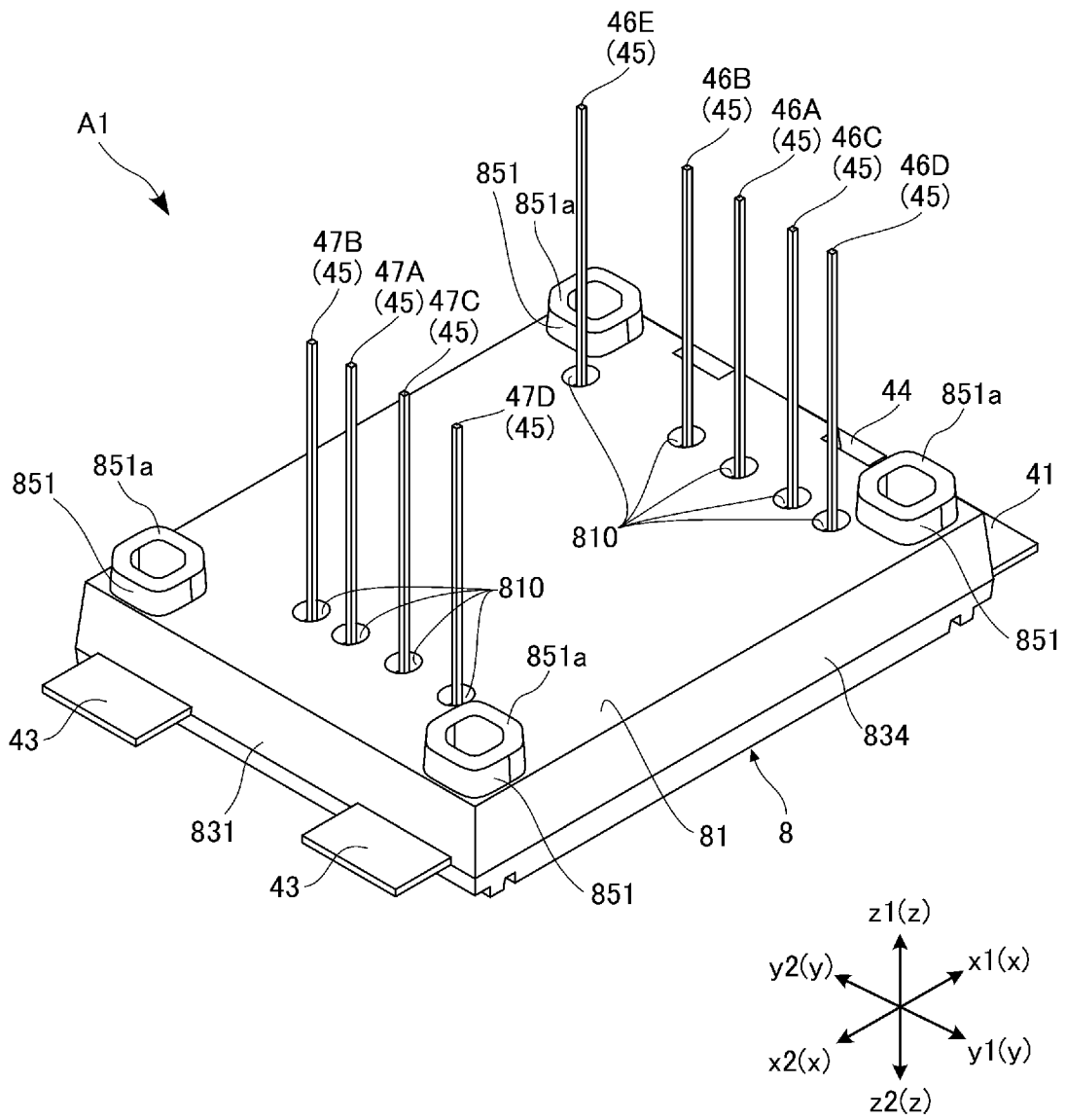
[請求項16] 前記支持導体は、前記厚さ方向に対して直交する第1方向において離隔する第1導電部および第2導電部を含み、

前記少なくとも1つの半導体素子は、前記第1導電部に接合された第1スイッチング素子と、前記第2導電部に接合された第2スイッチング素子と、を含み、

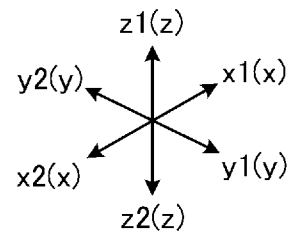
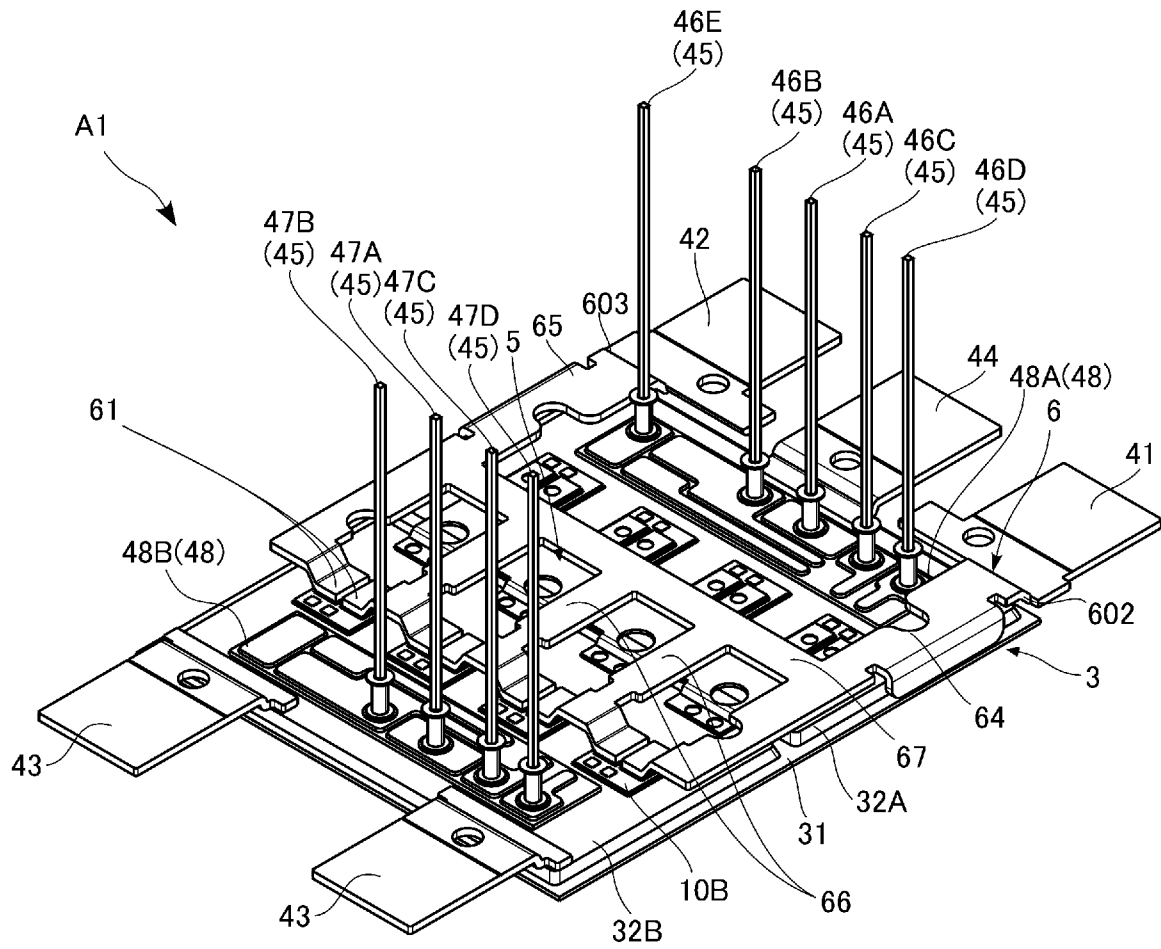
前記制御端子は、前記第1スイッチング素子を制御するための第1制御端子と、前記第2スイッチング素子を制御するための第2制御端子と、を含み、

前記端子支持体は、前記第1制御端子を支持する第1支持部と、前記第2制御端子を支持する第2支持部と、を含む、請求項15に記載の半導体装置。

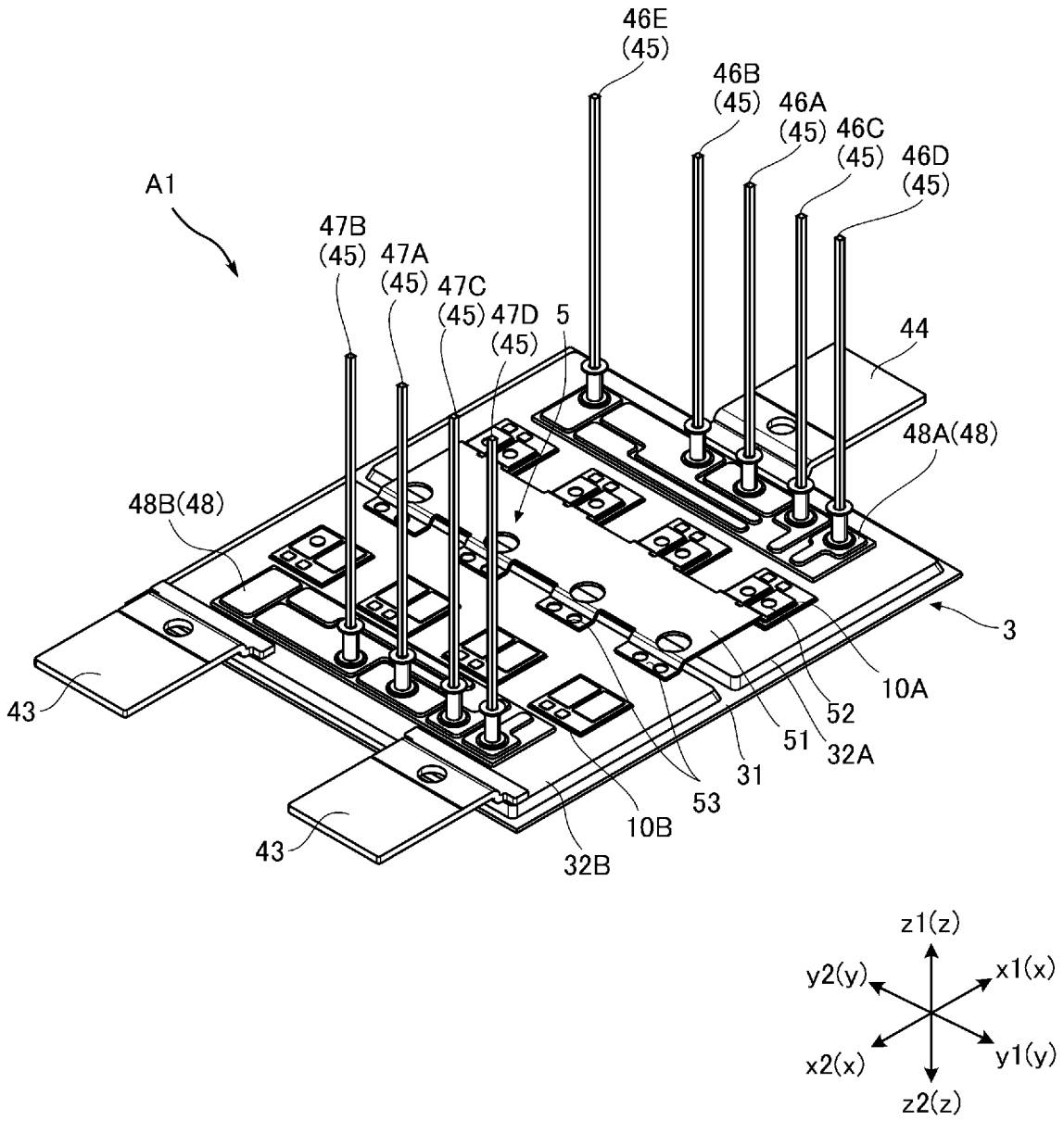
[図1]  
FIG.1



[図2]  
FIG.2



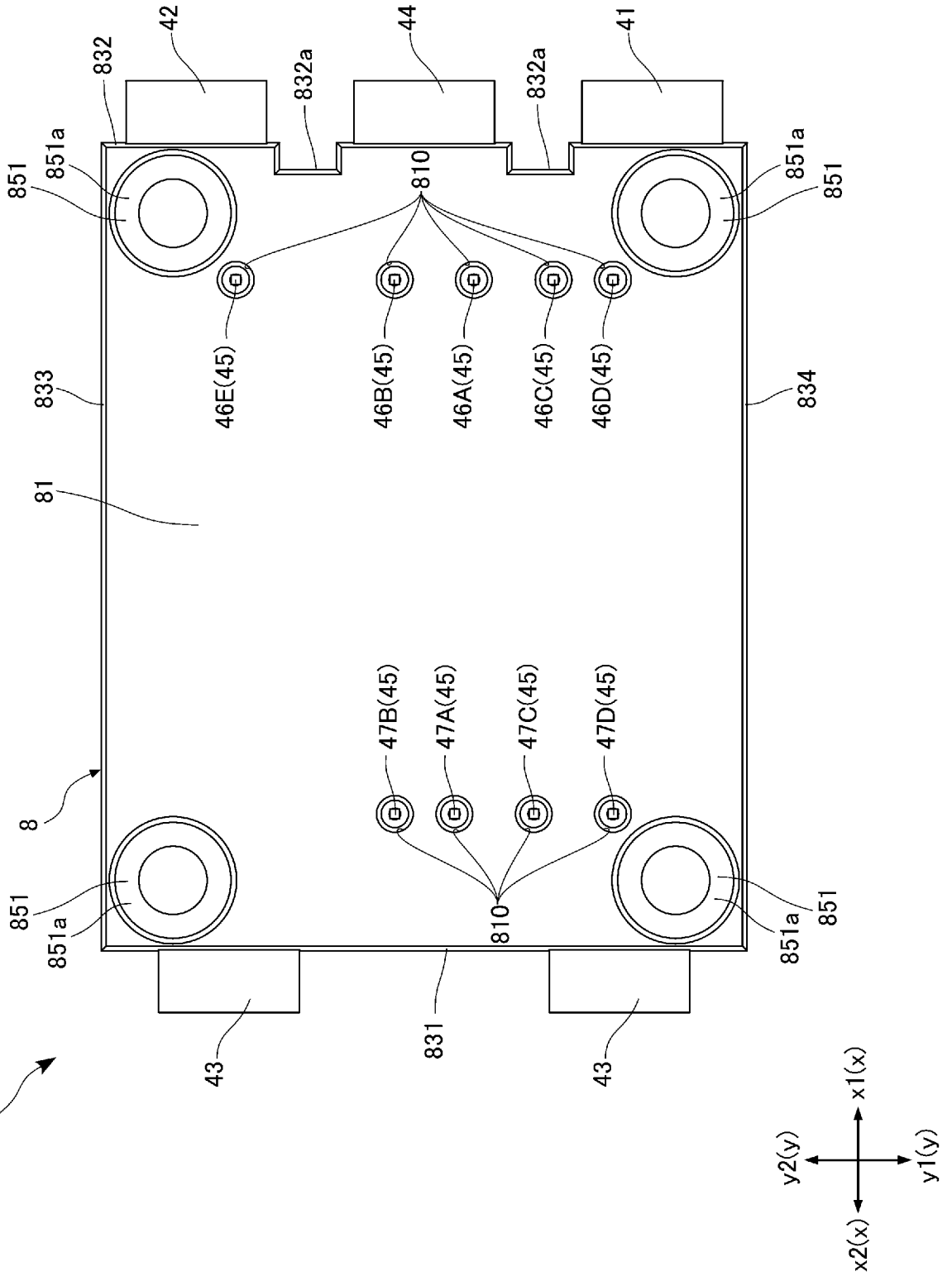
[]3  
FIG.3



[FIG. 4]

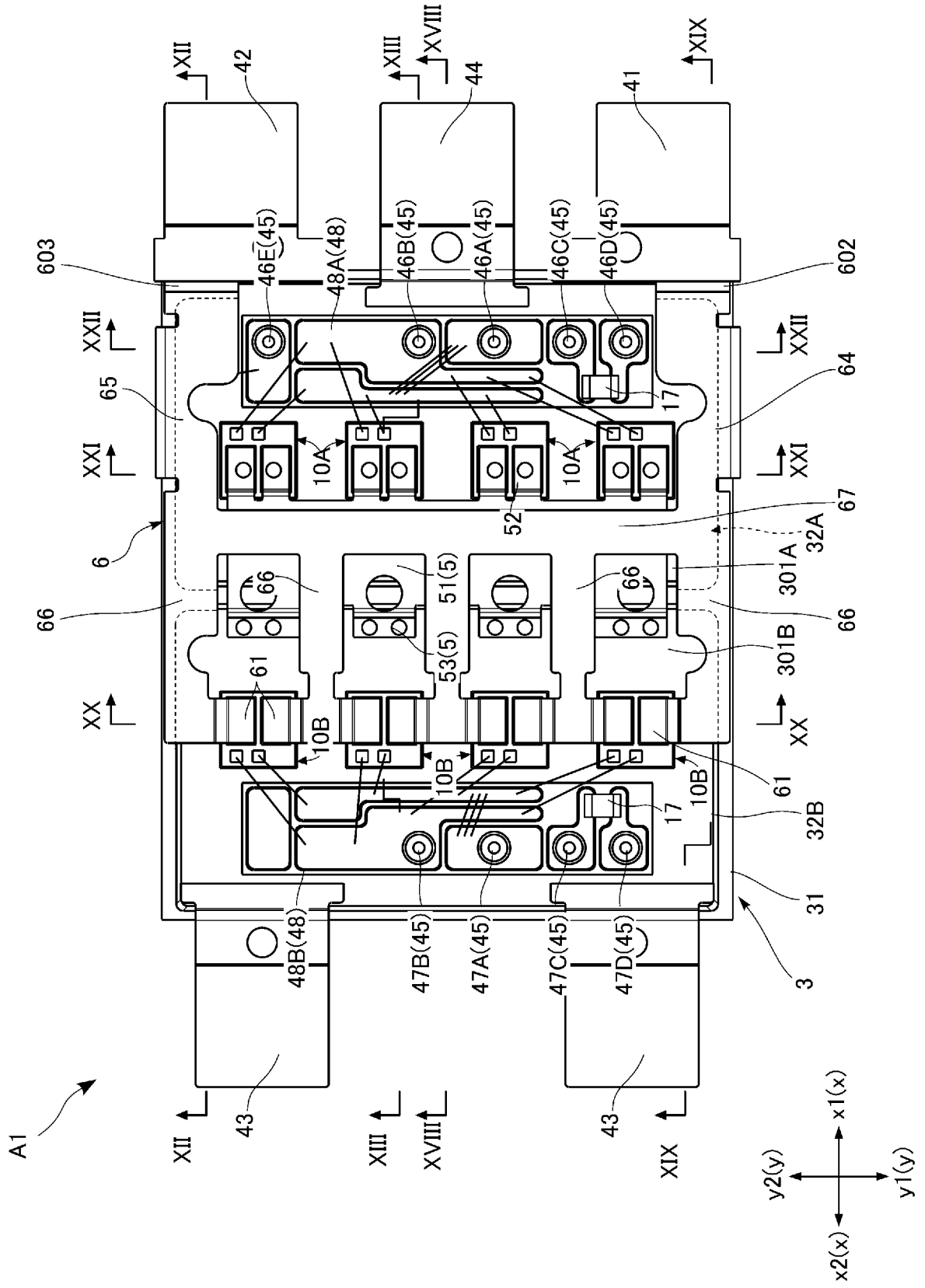
FIG. 4

A1



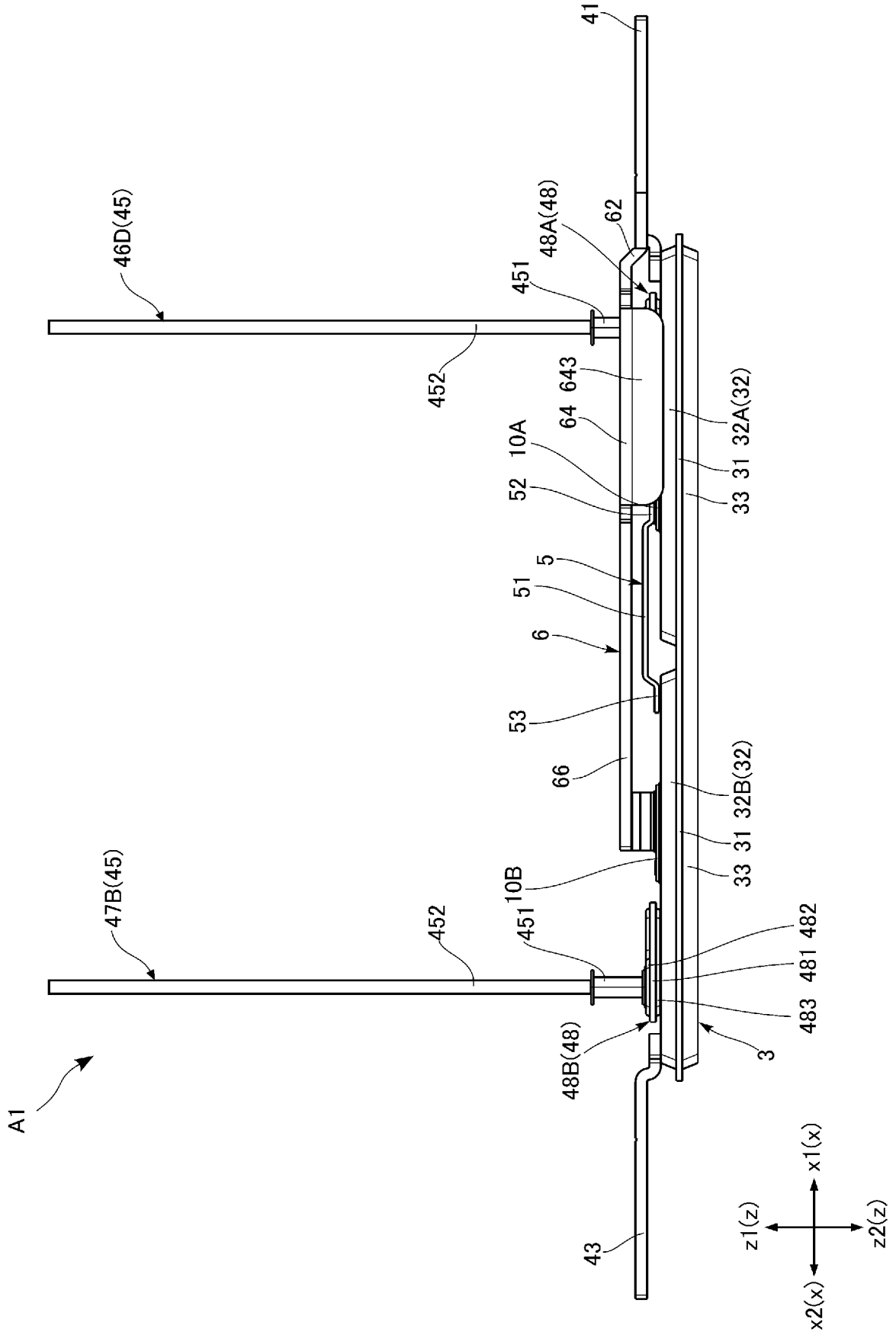
[5]

FIG.5

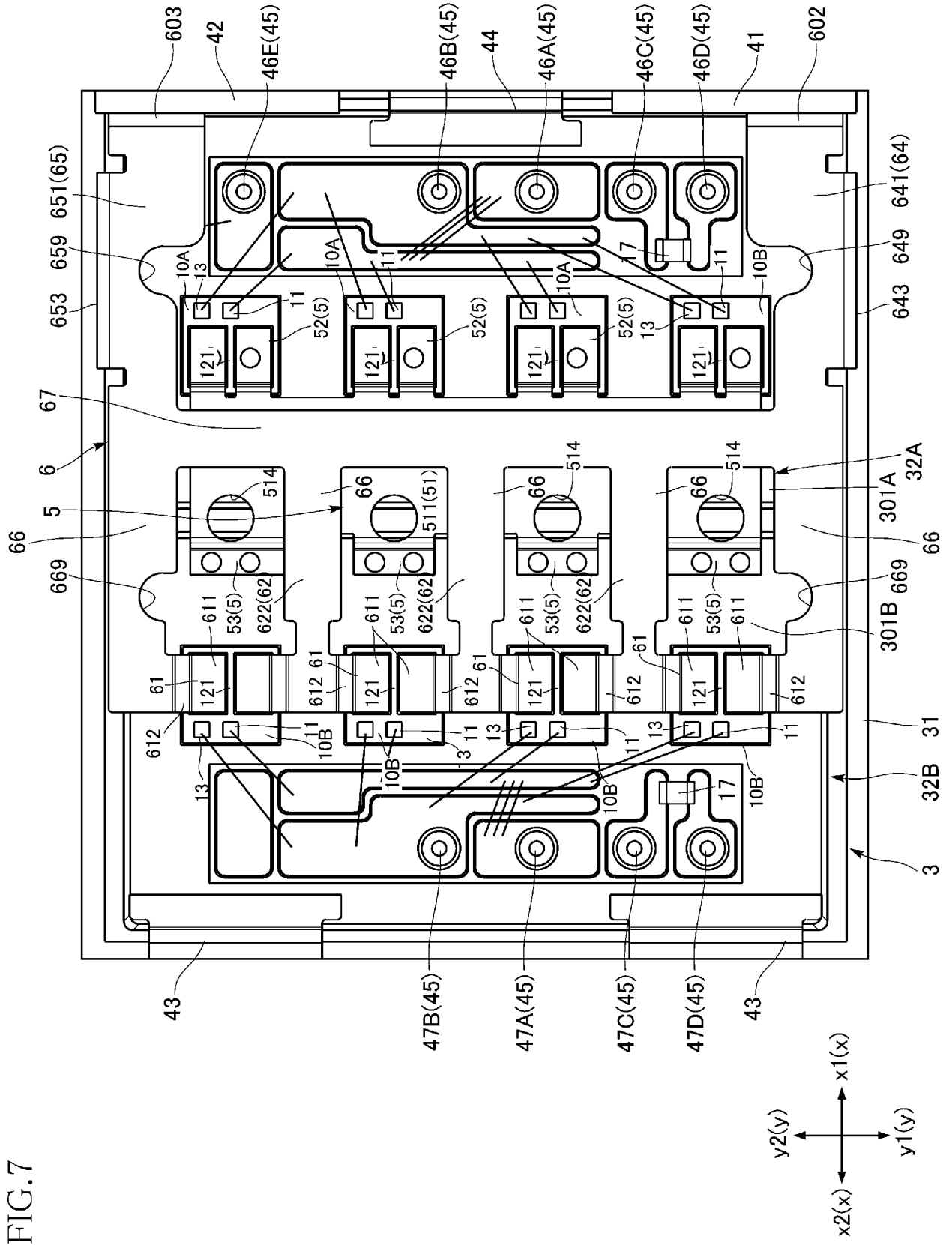


[図6]

FIG.6

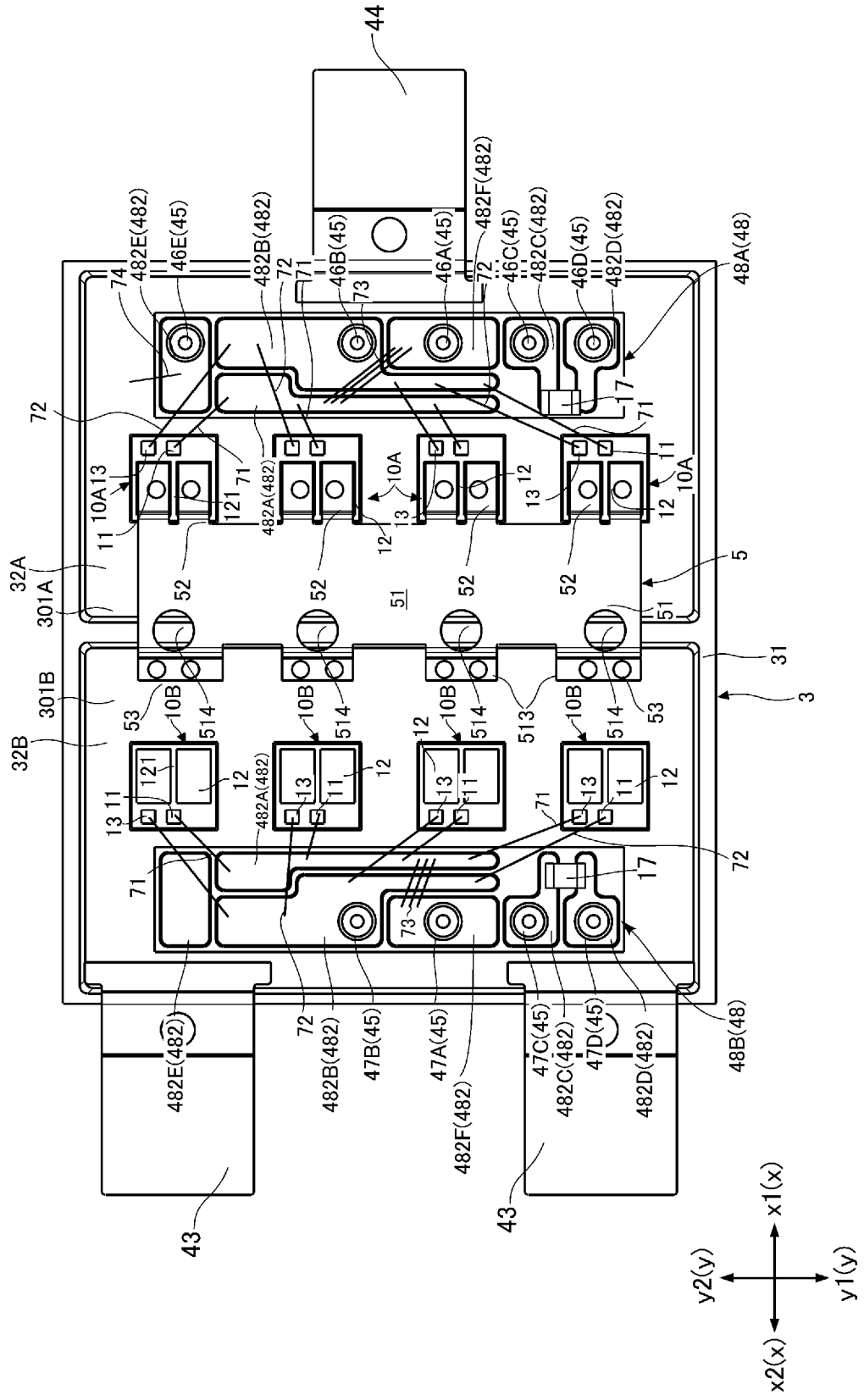


[7]



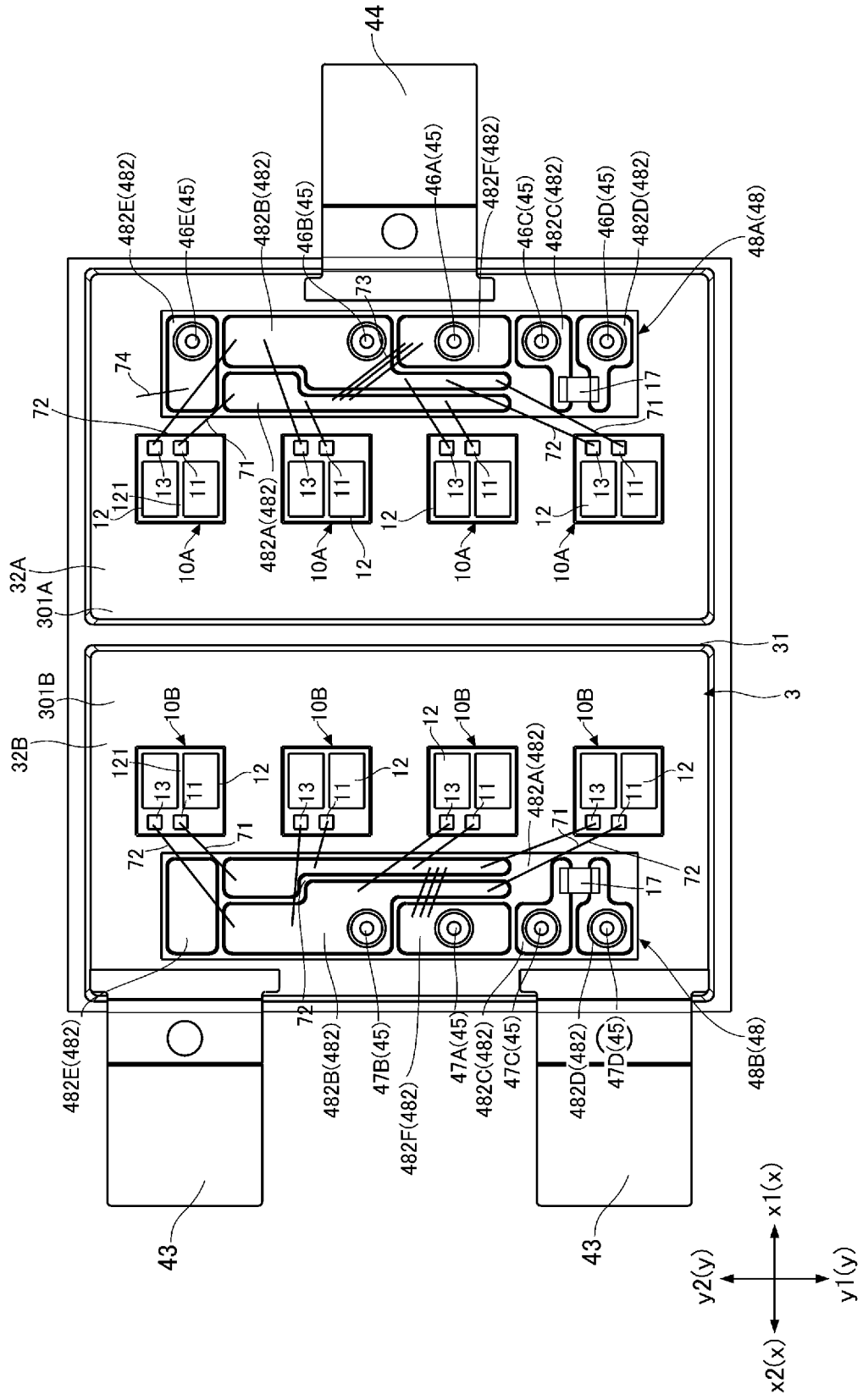
[8]

FIG. 8



[9]

FIG. 9




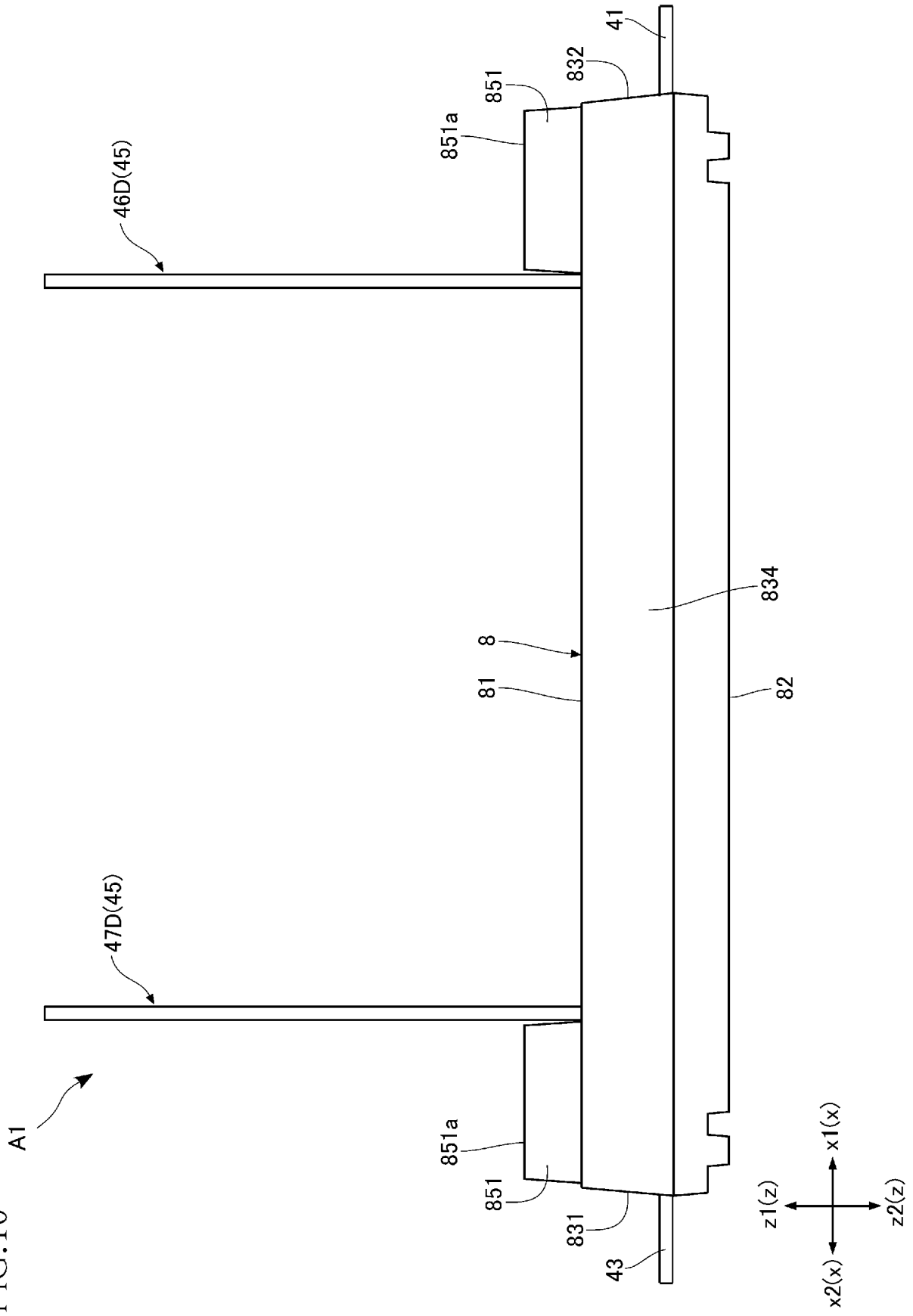
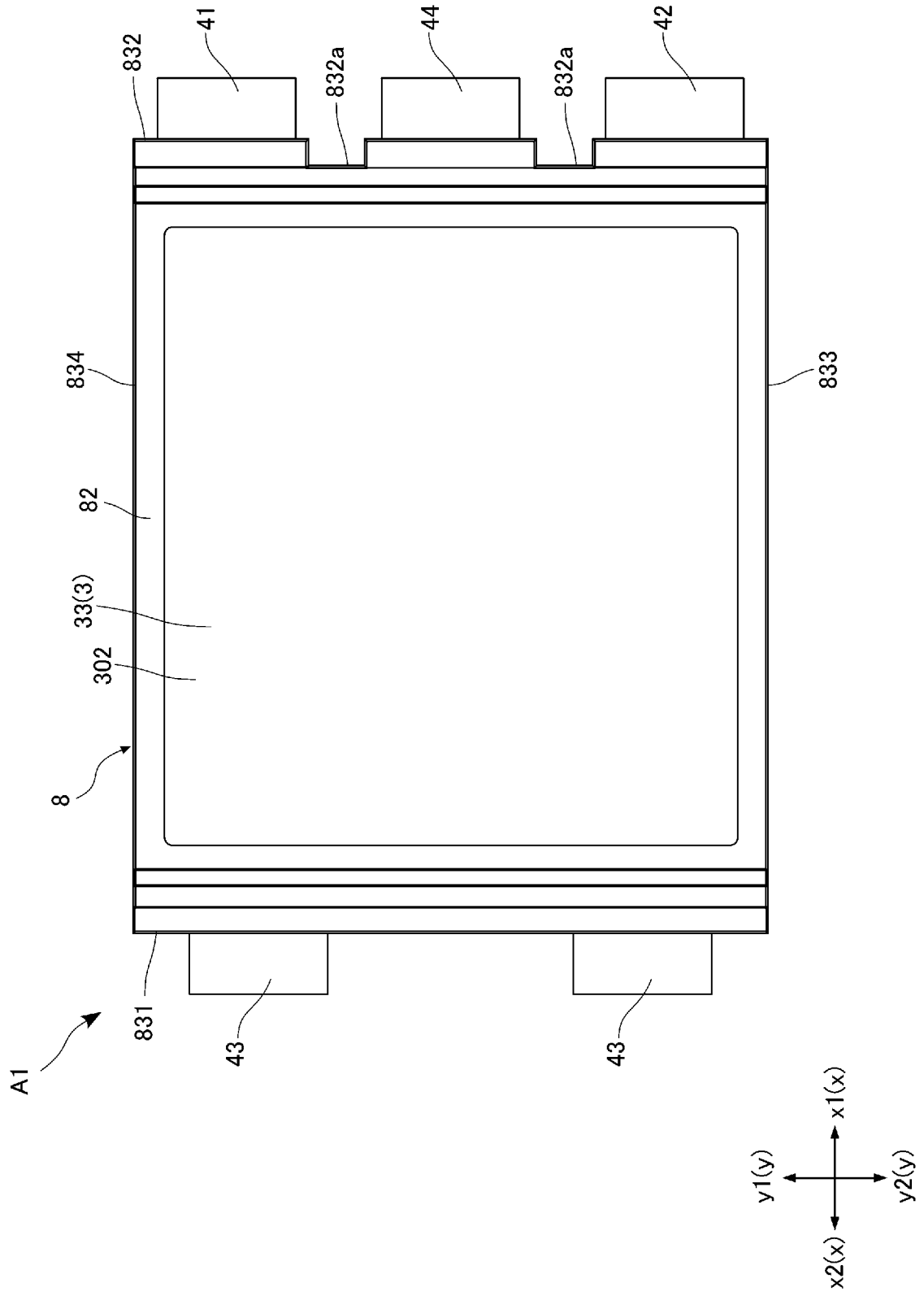
[10]

FIG.10

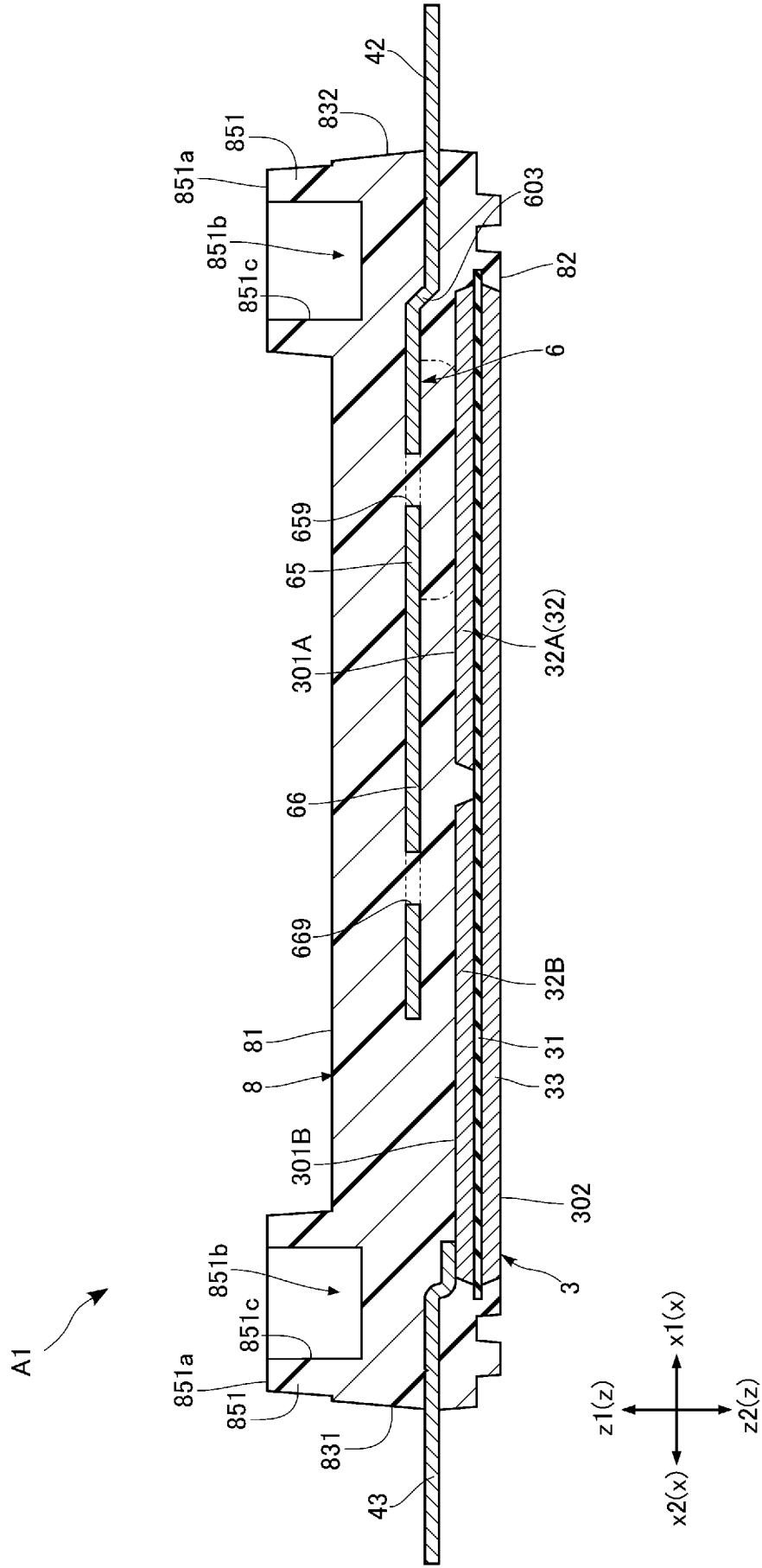


[FIG. 11]



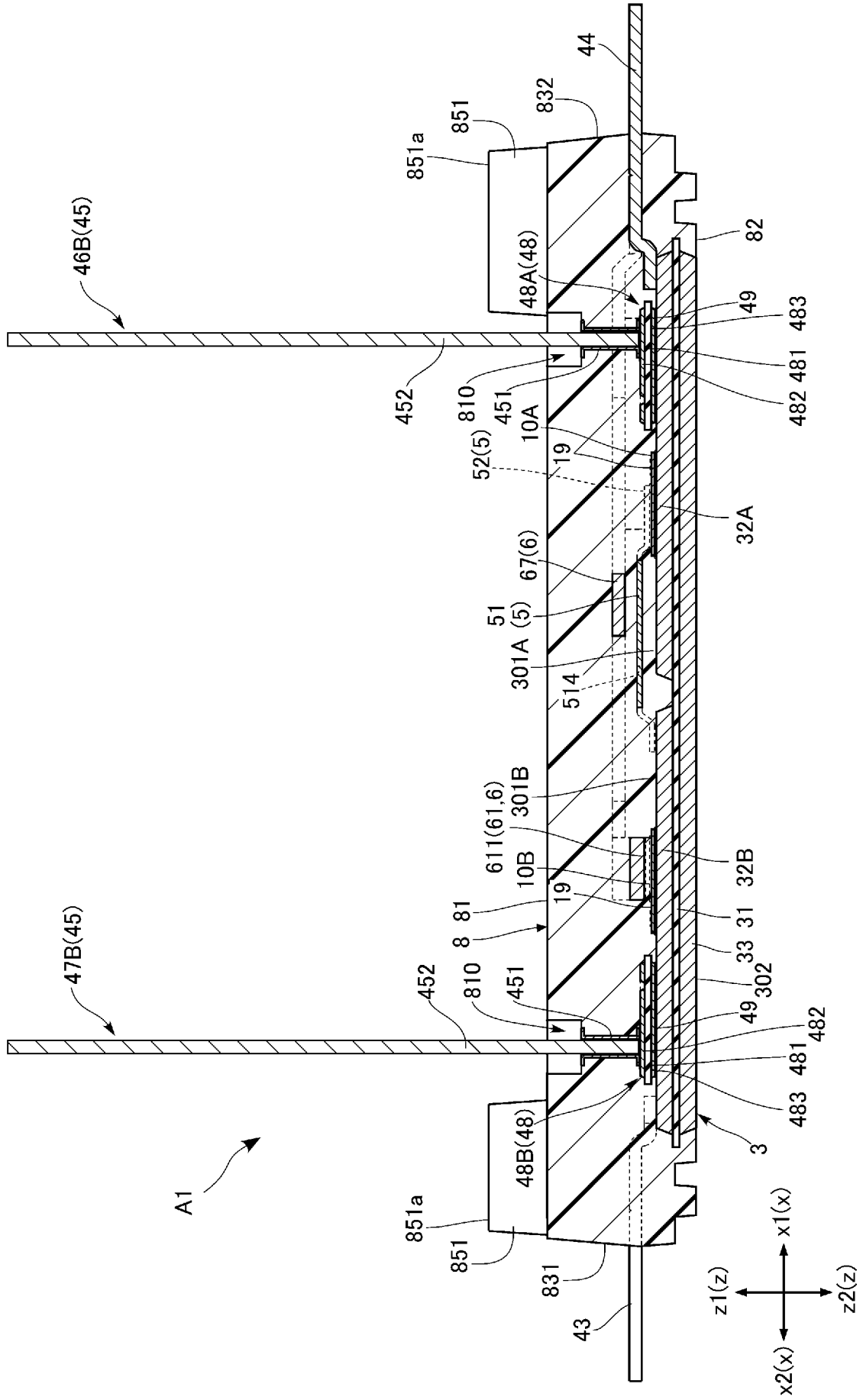
[FIG.12]


FIG.12

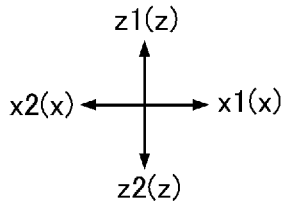
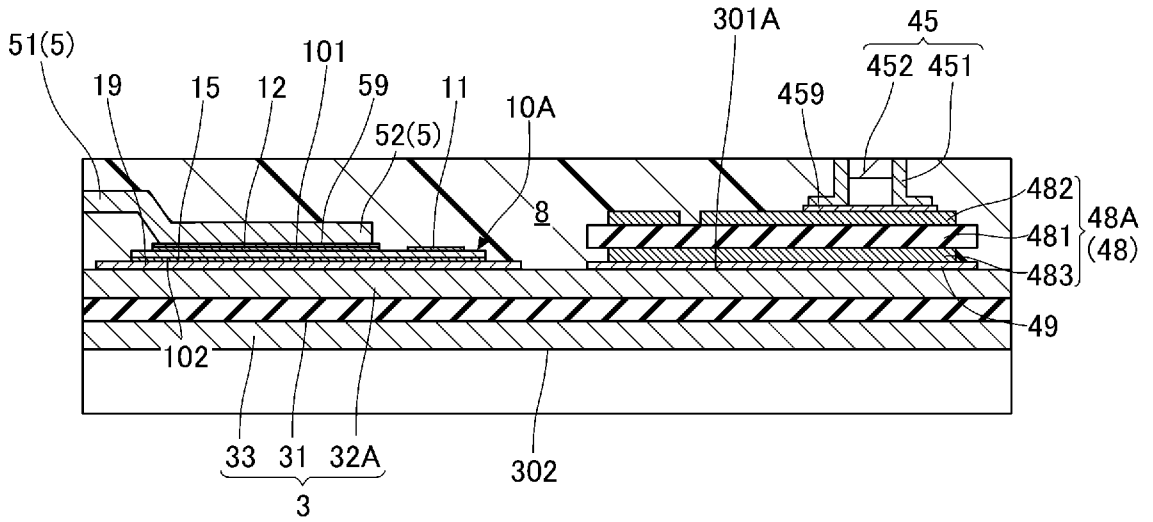



[FIG.13]

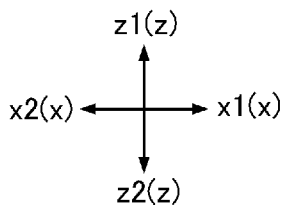
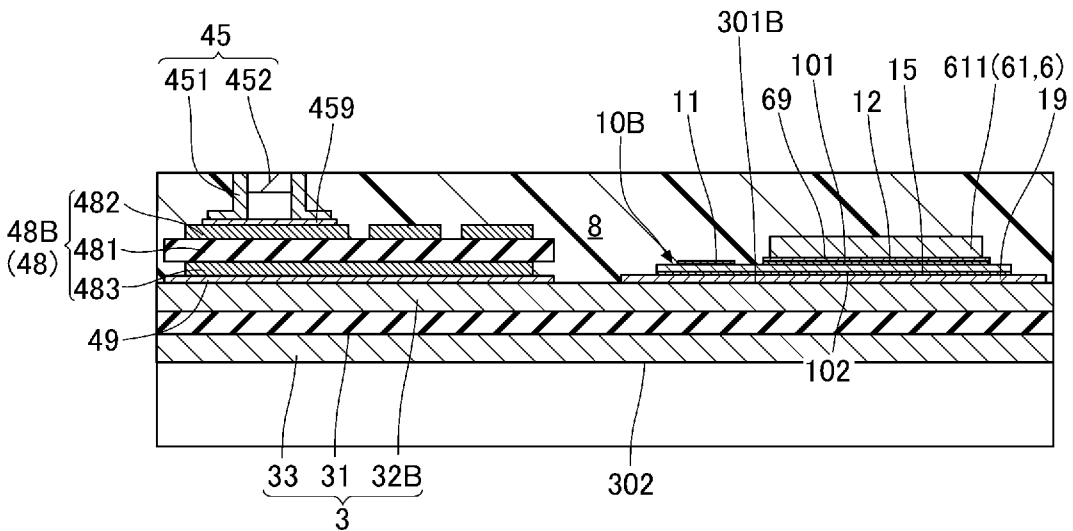
FIG.13



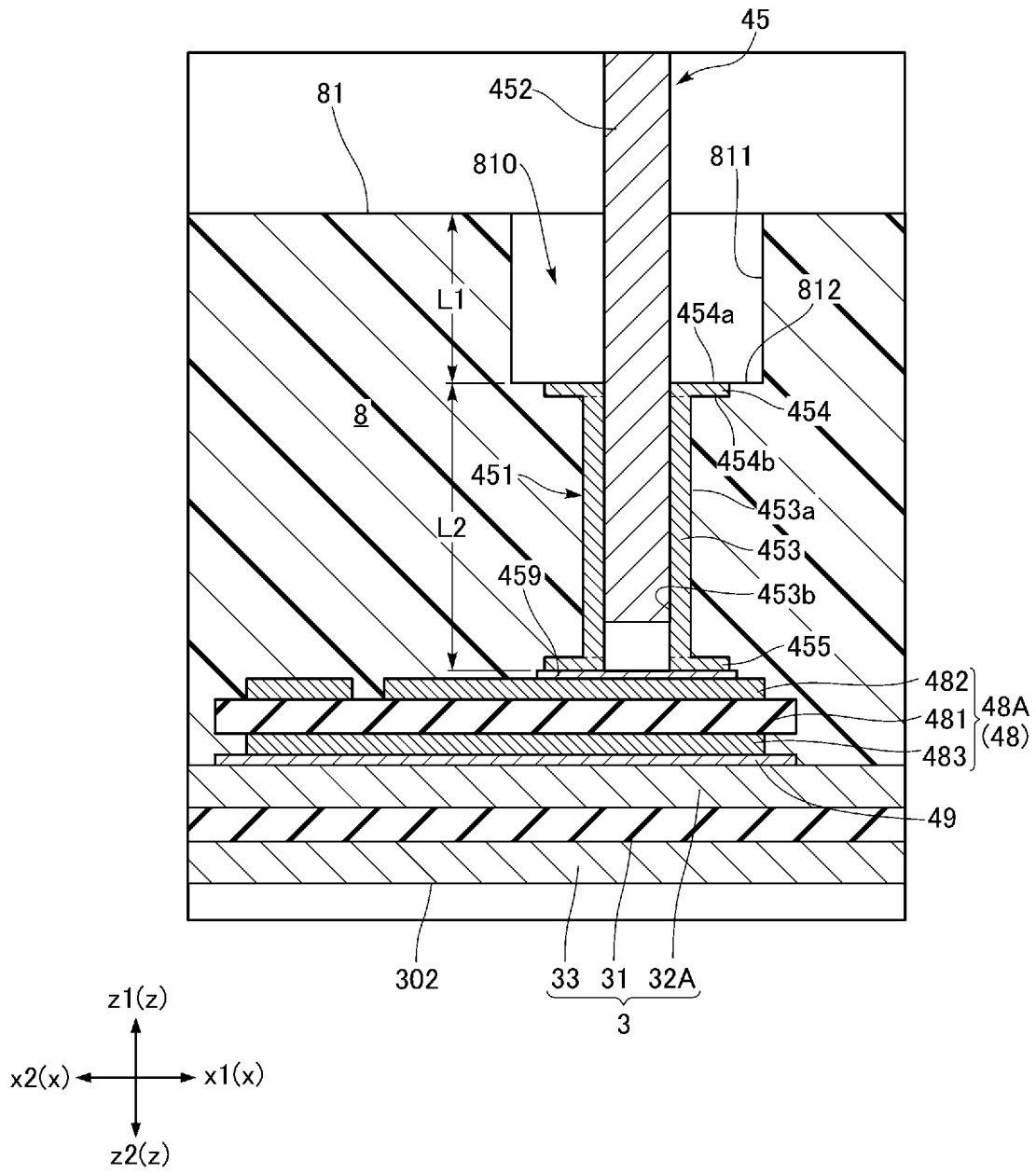
[14]  
FIG.14



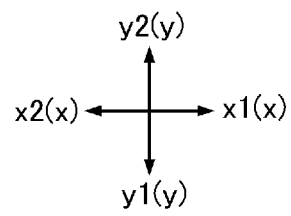
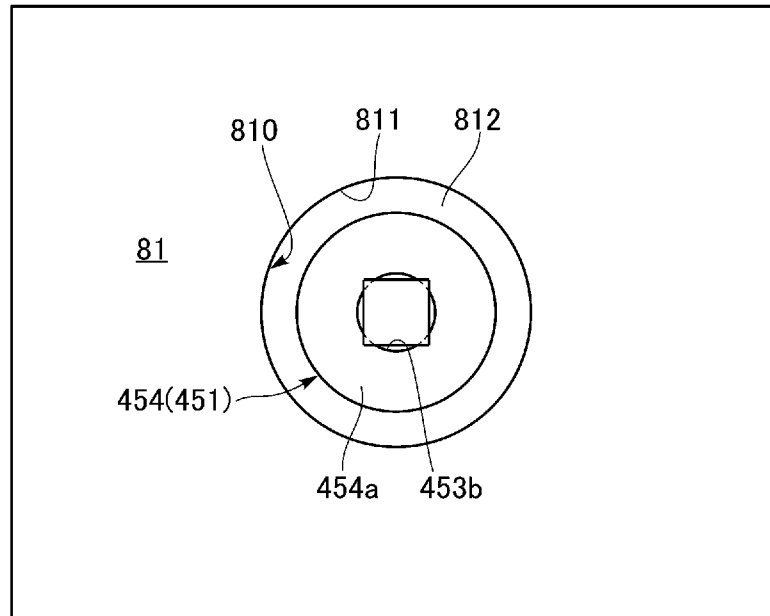
[15]  
FIG.15



[図16]  
FIG.16

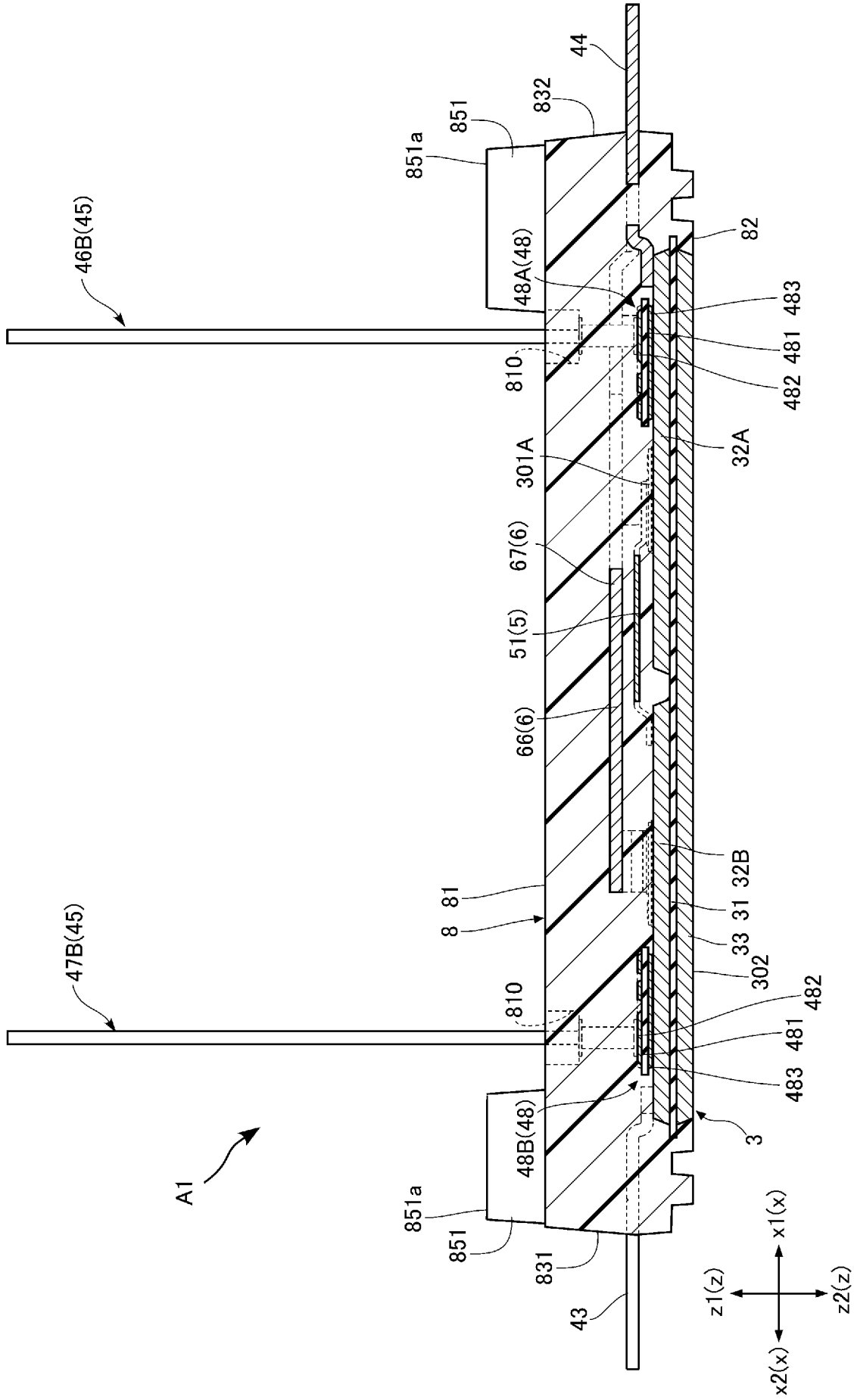


[図17]  
FIG.17



[ 18]

FIG.18



[FIG. 19]

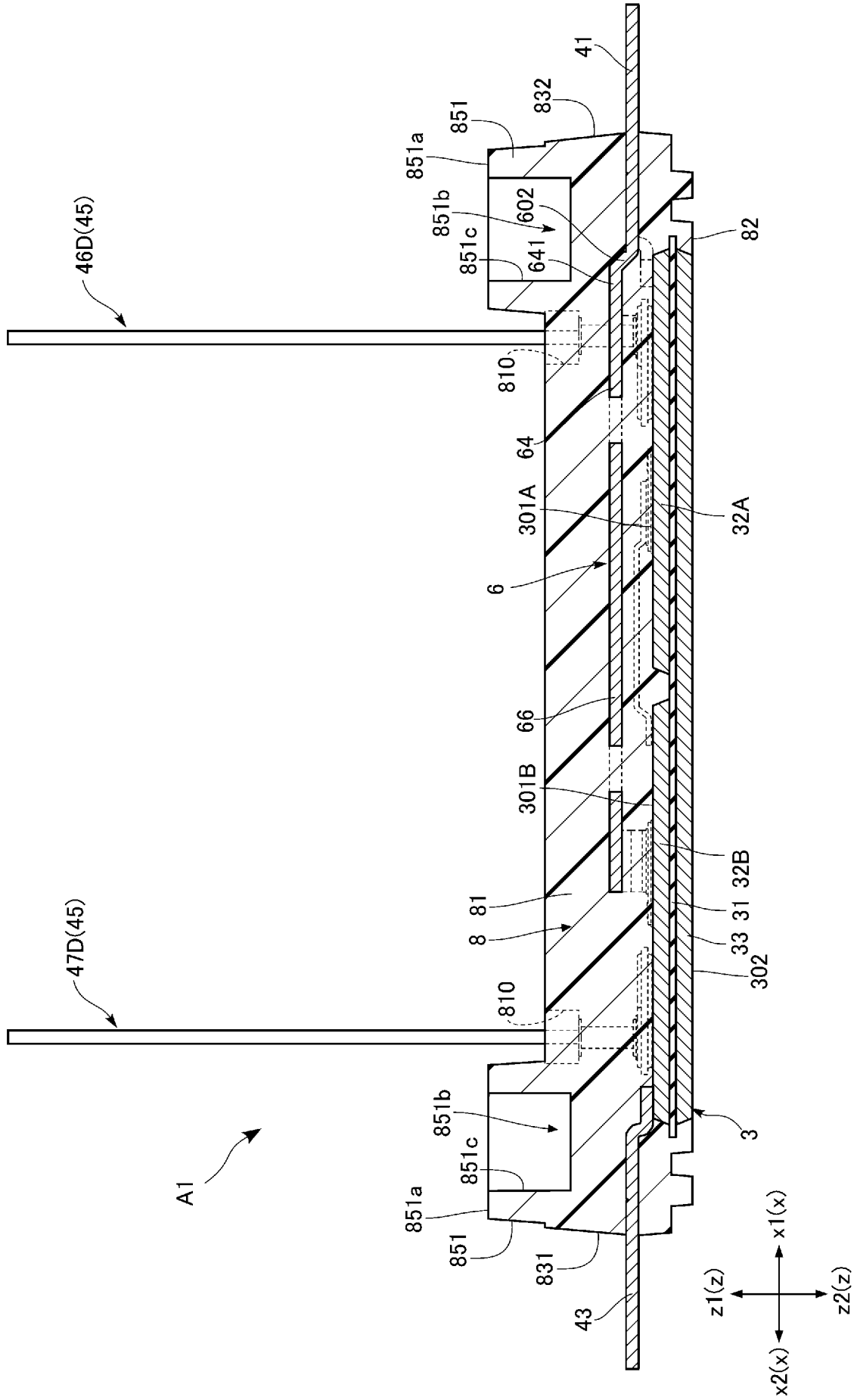
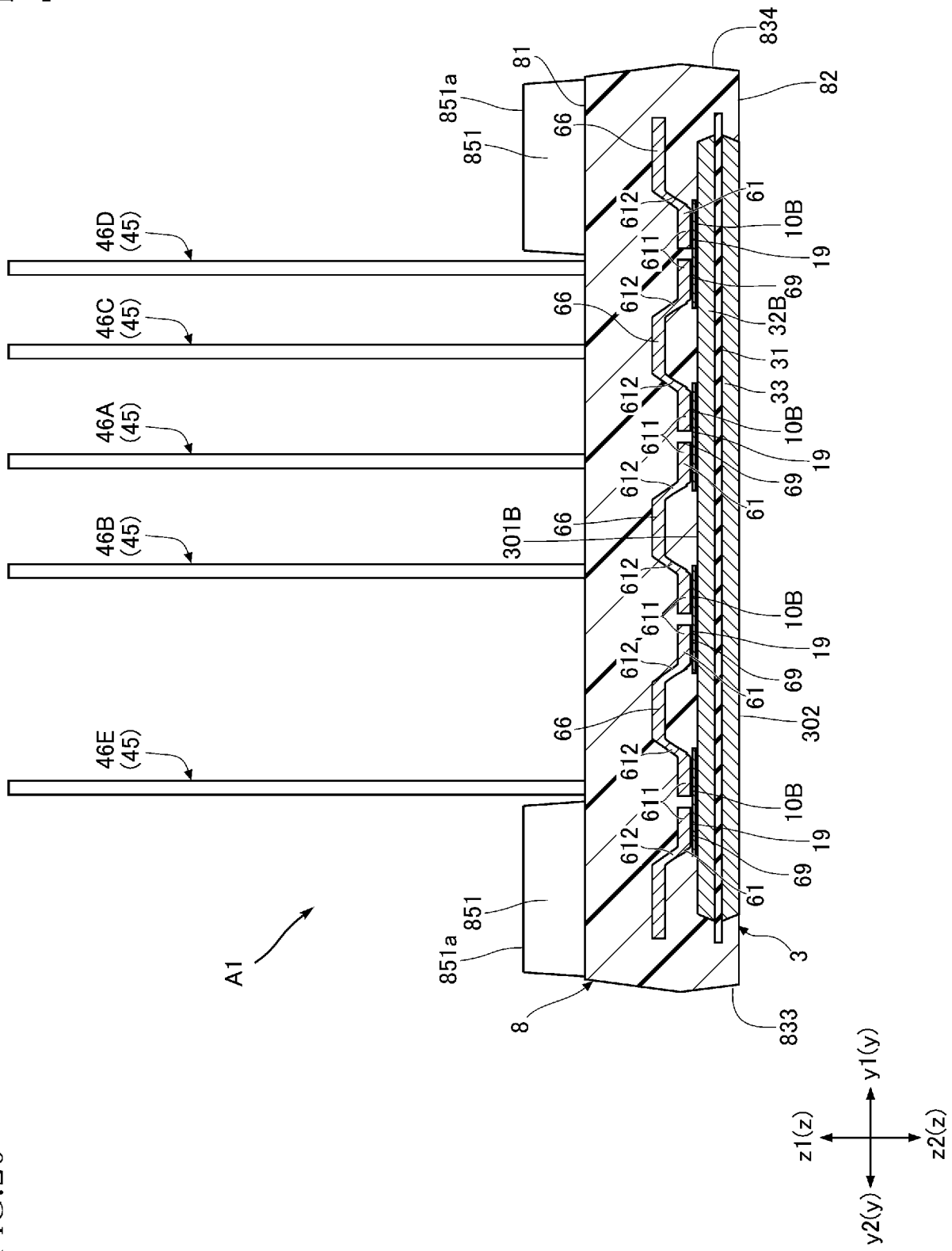


FIG. 19

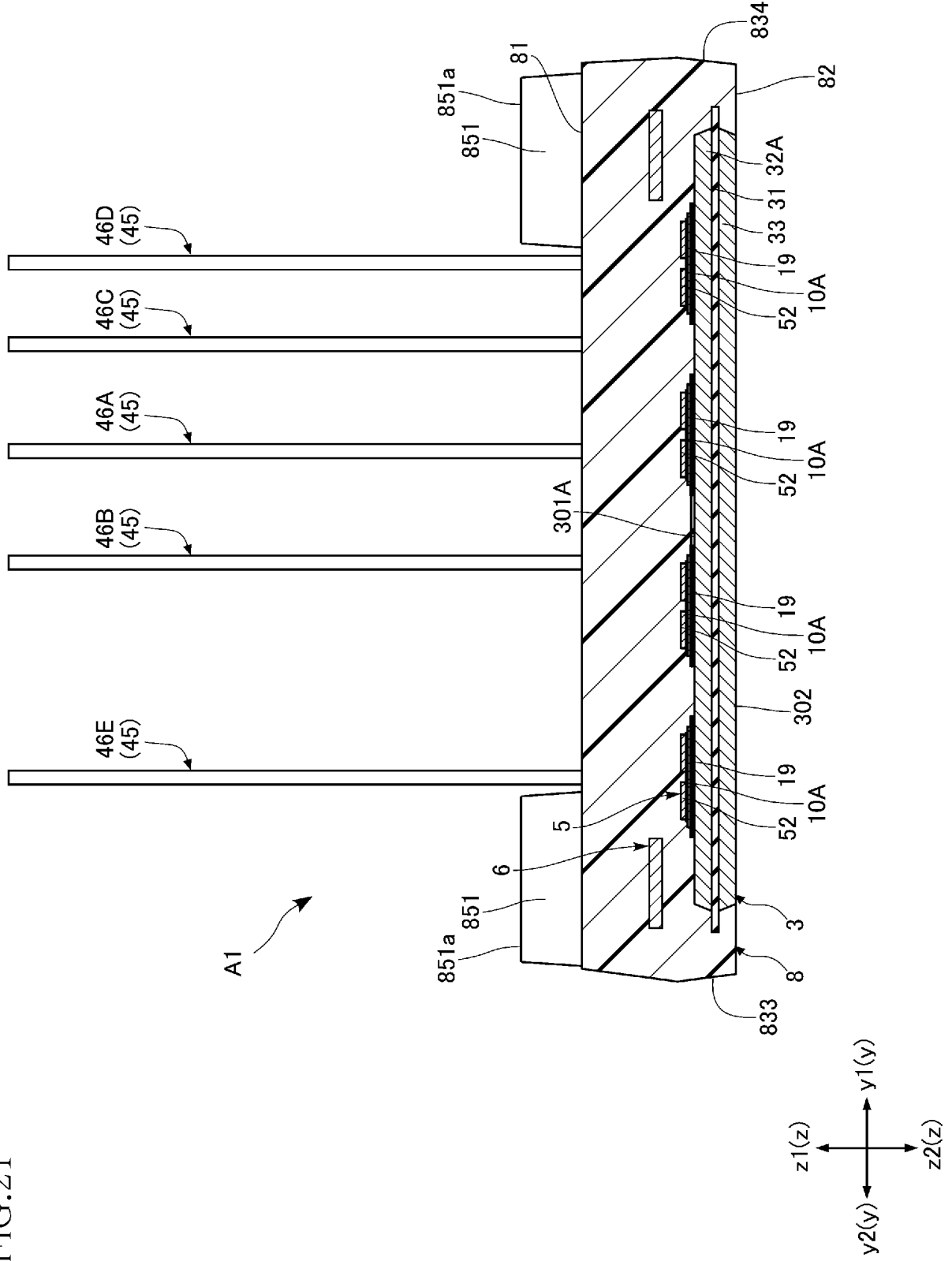
[FIG. 20]

FIG. 20



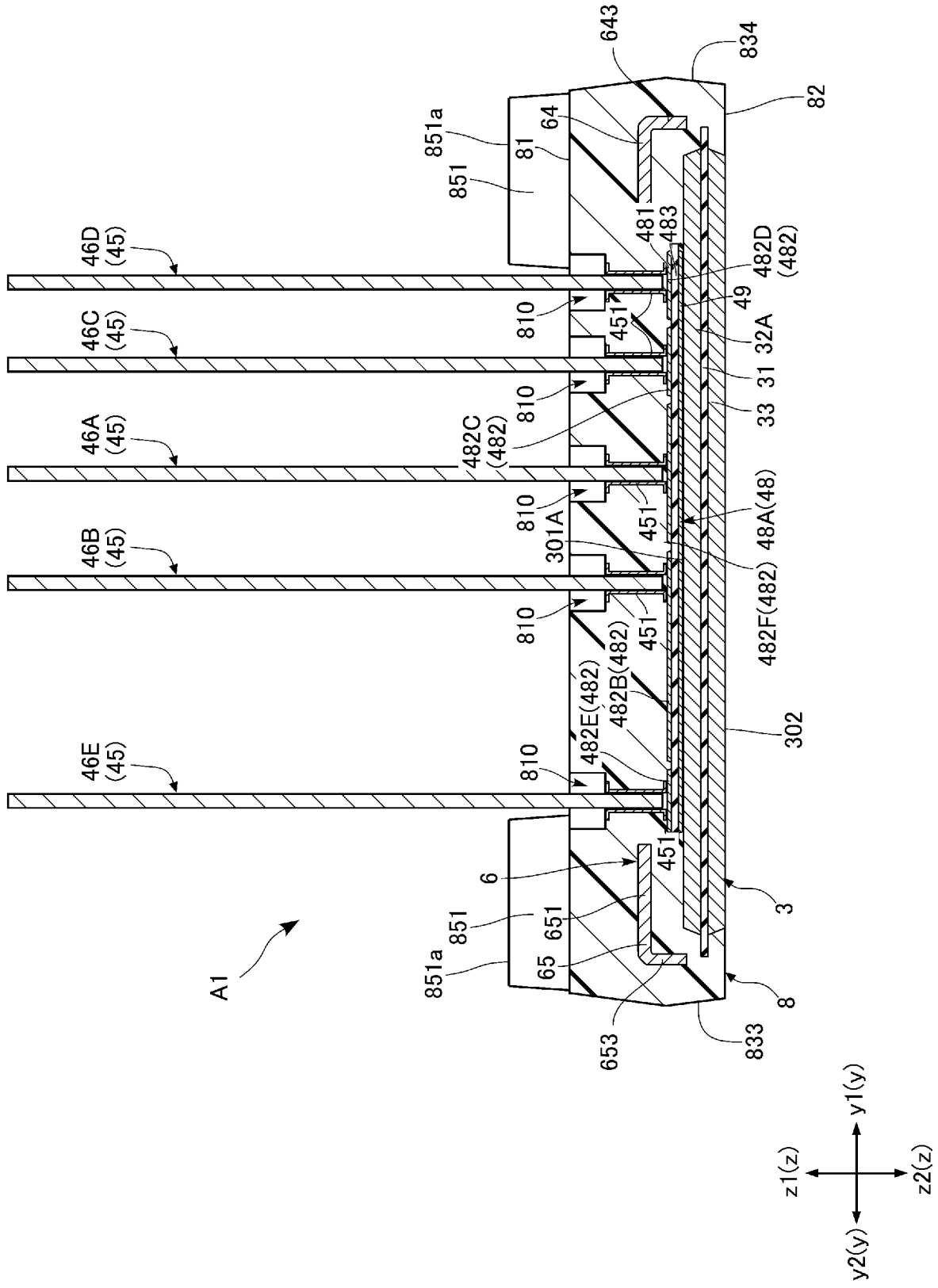
[FIG.21]


FIG.21

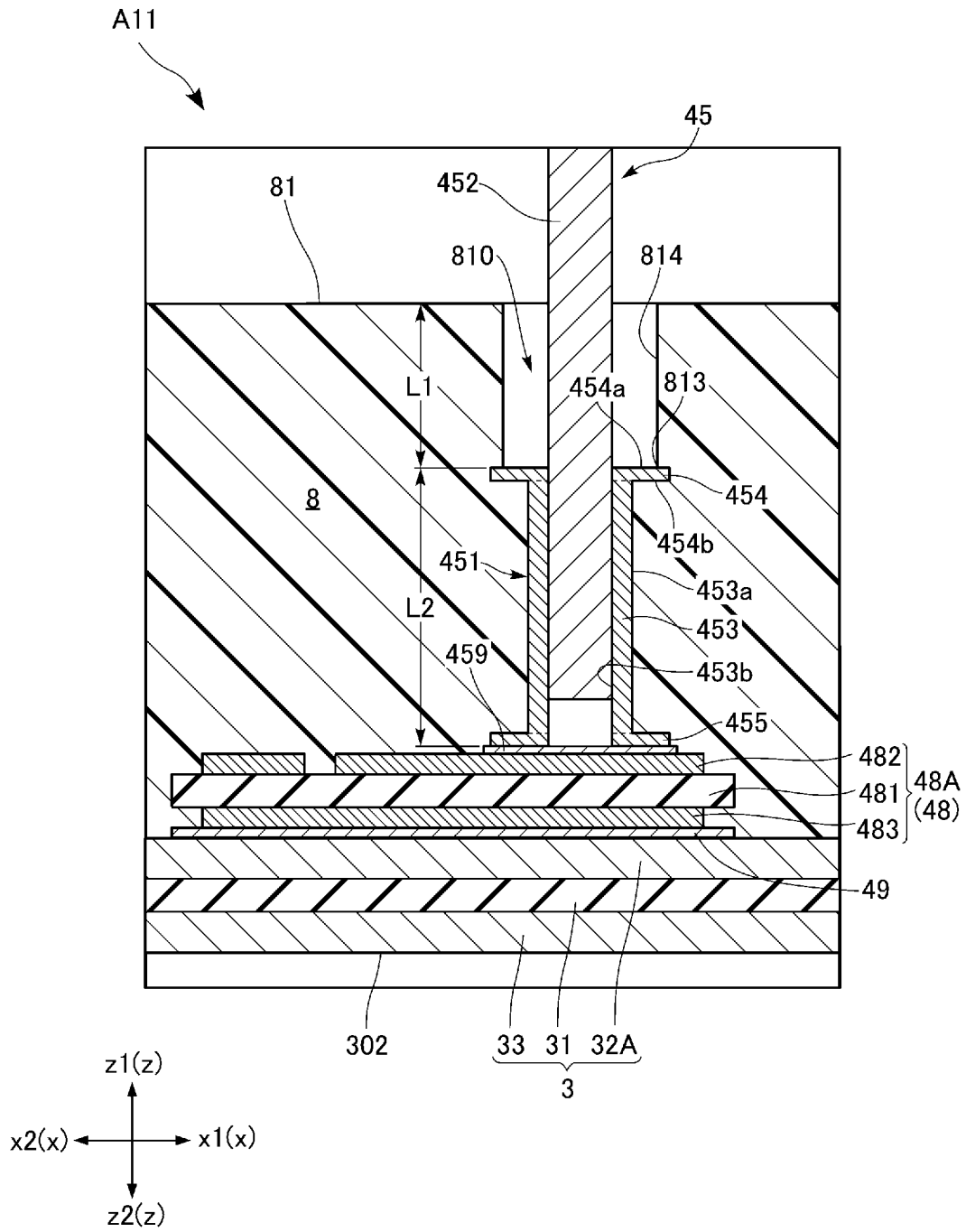



[FIG. 22]

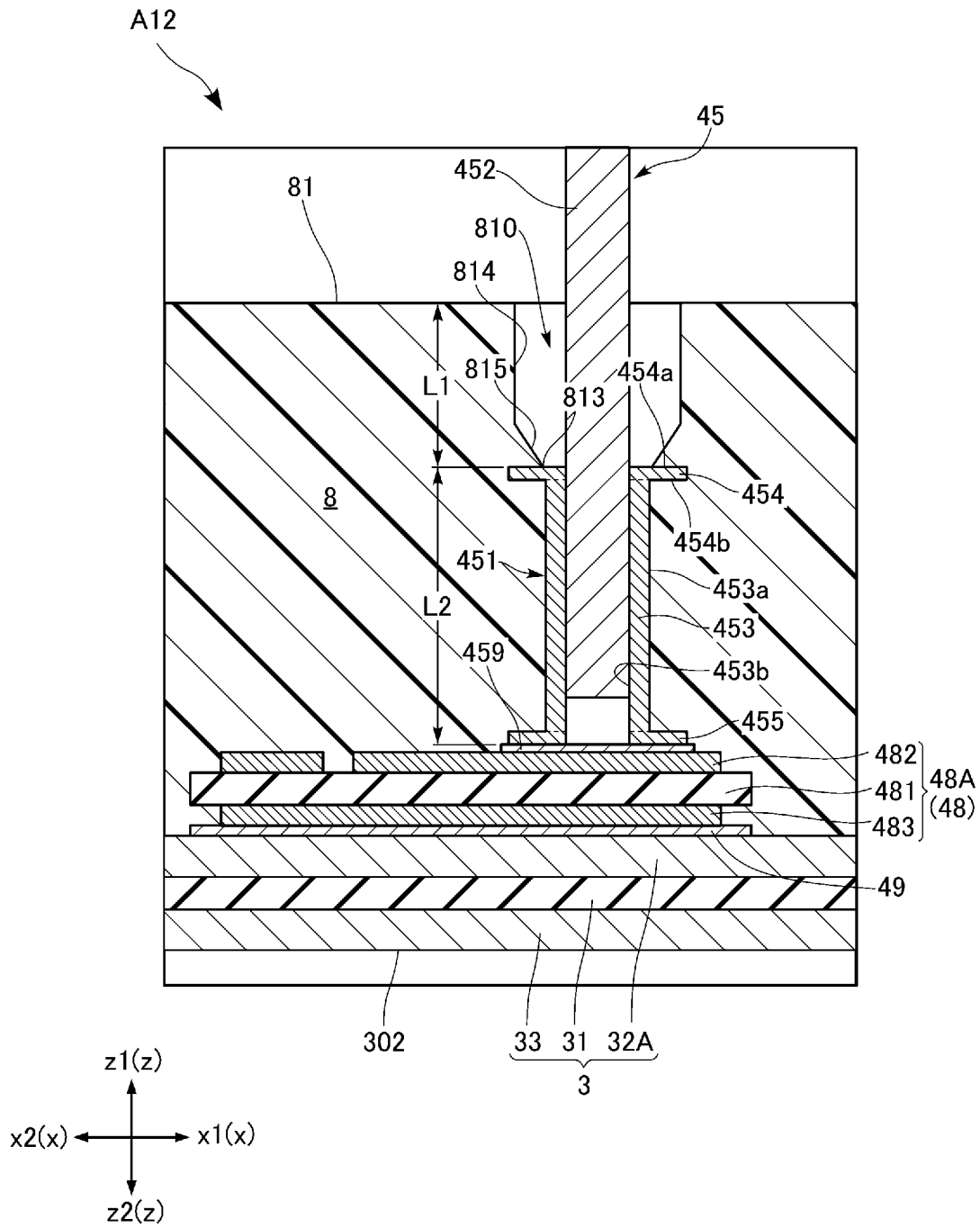
FIG. 22




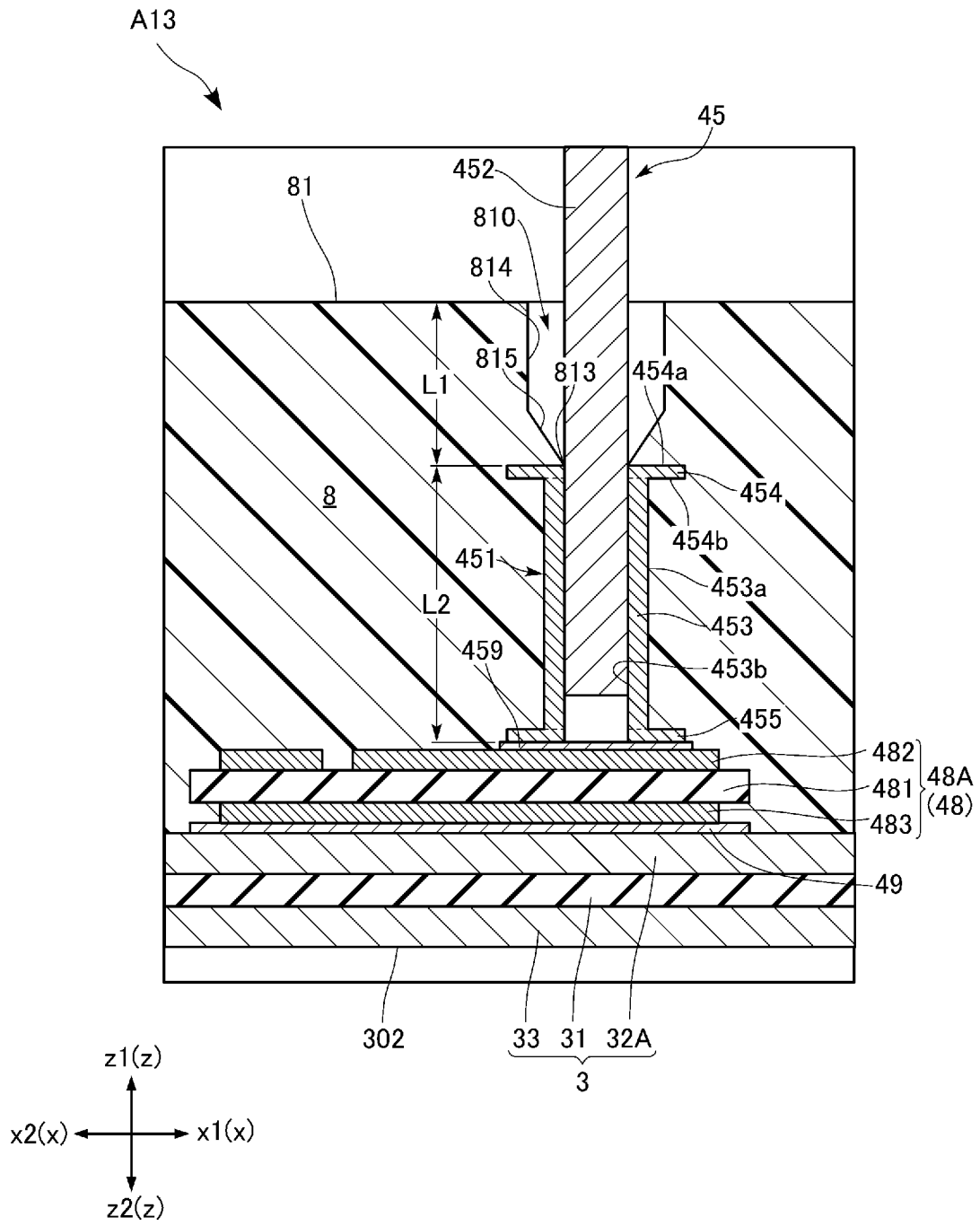
[23]  
FIG.23




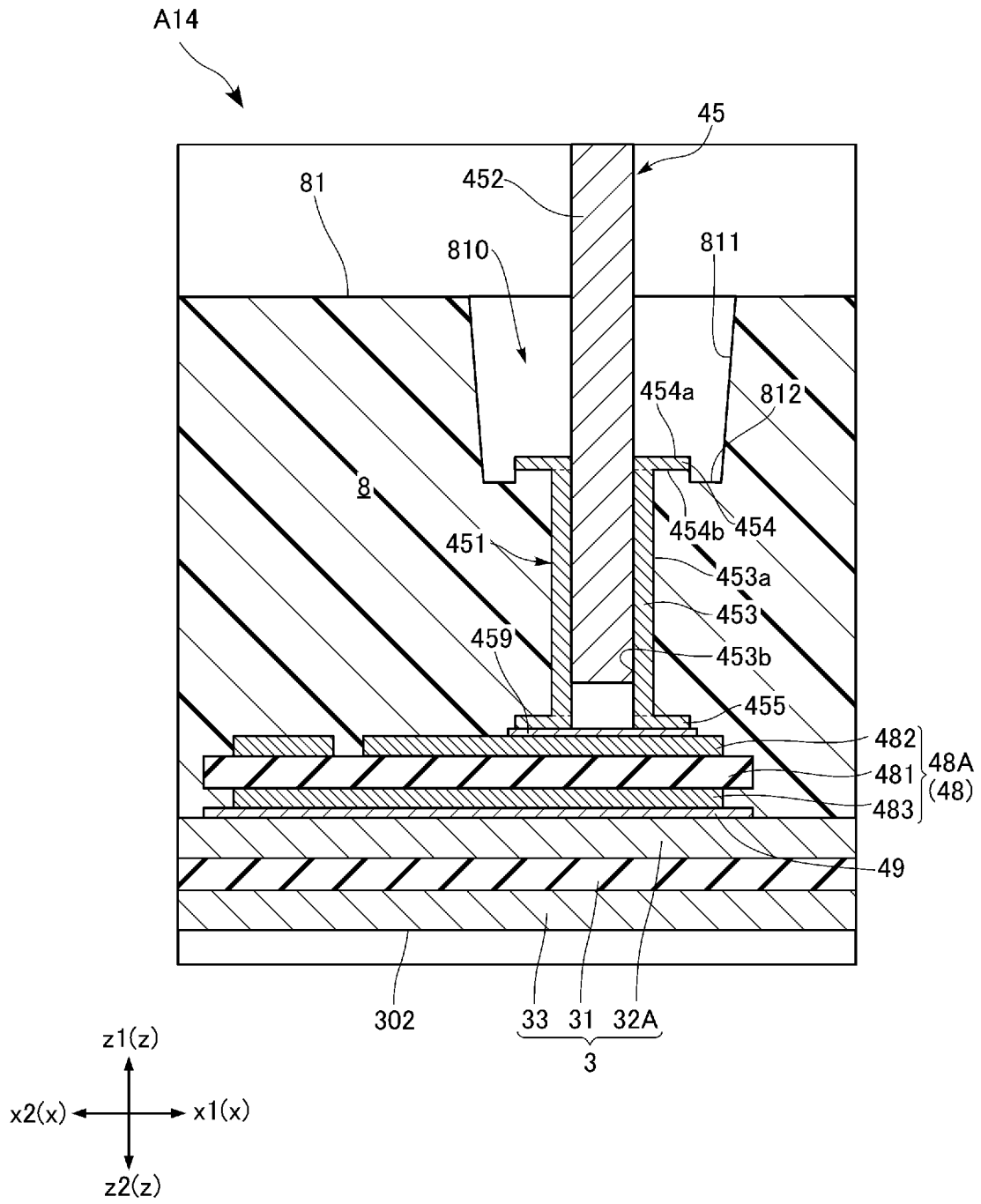
[24]  
FIG.24



[25]  
FIG.25

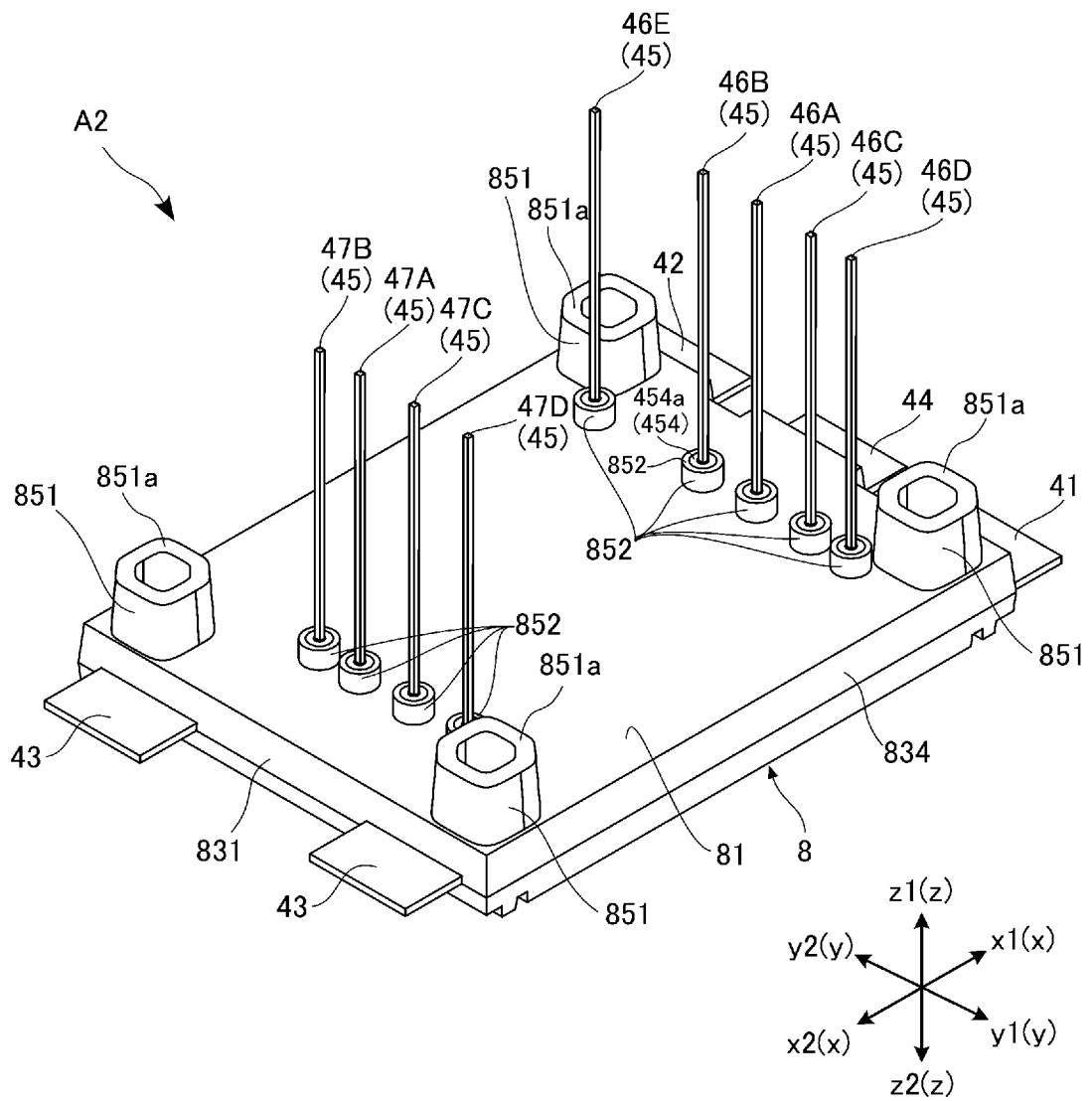


[26]  
FIG.26

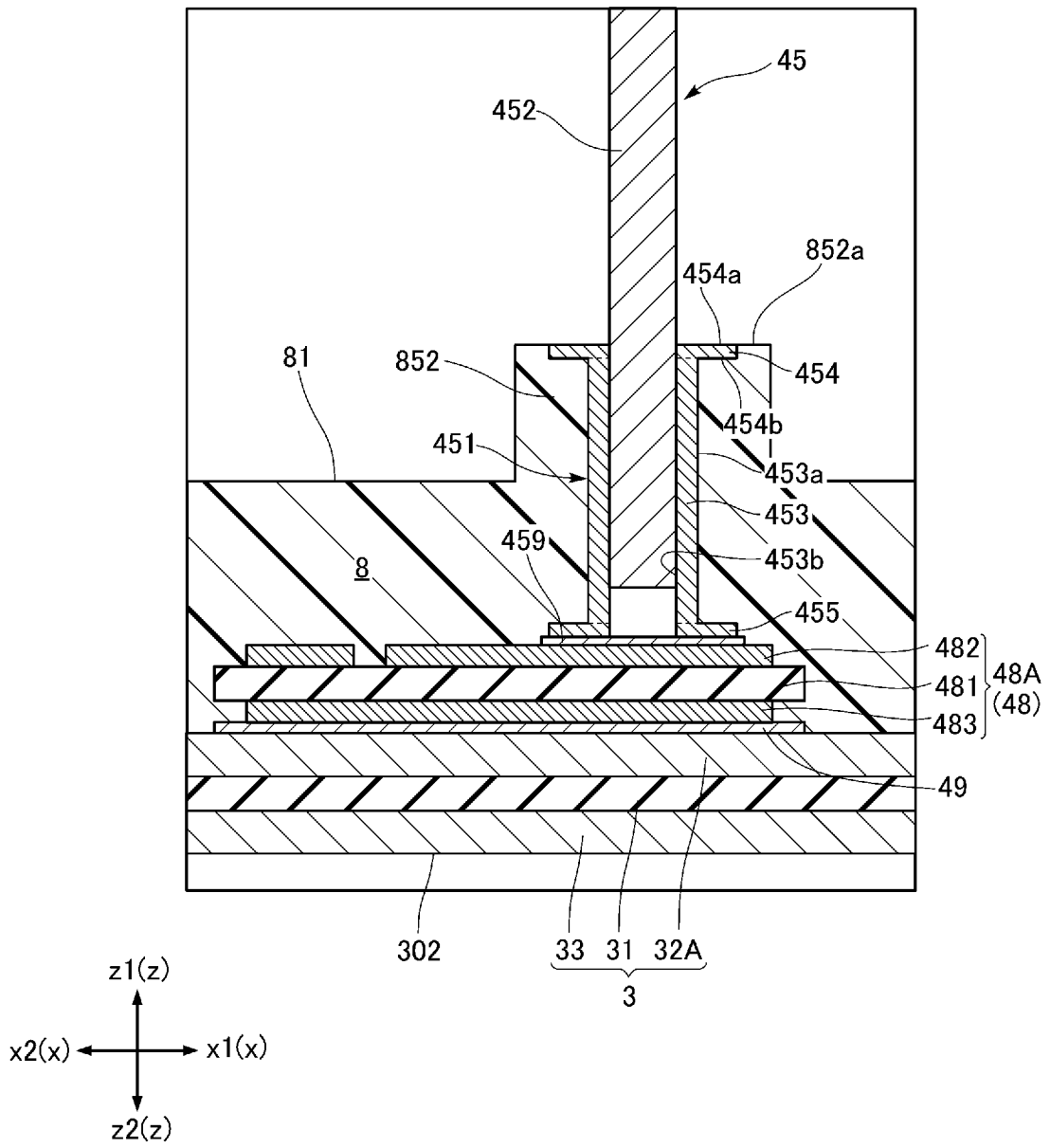




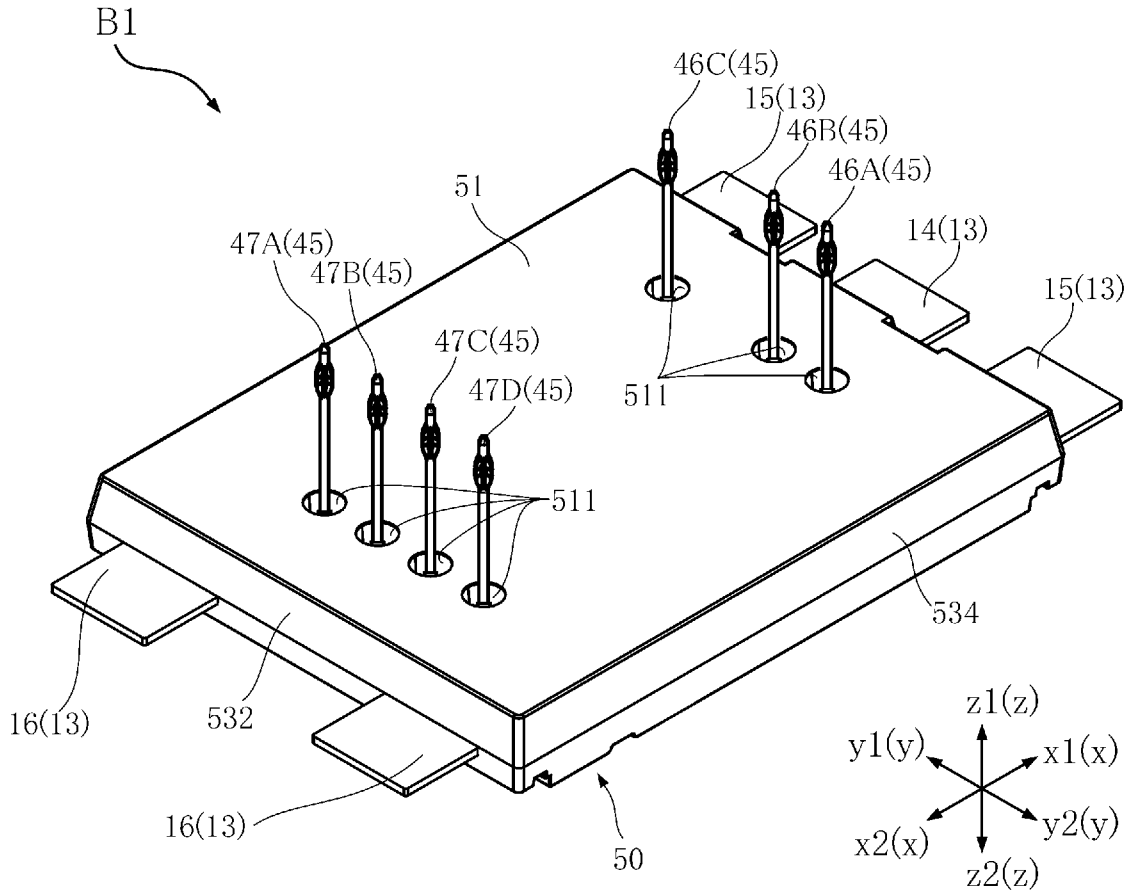
[28]  
FIG.28



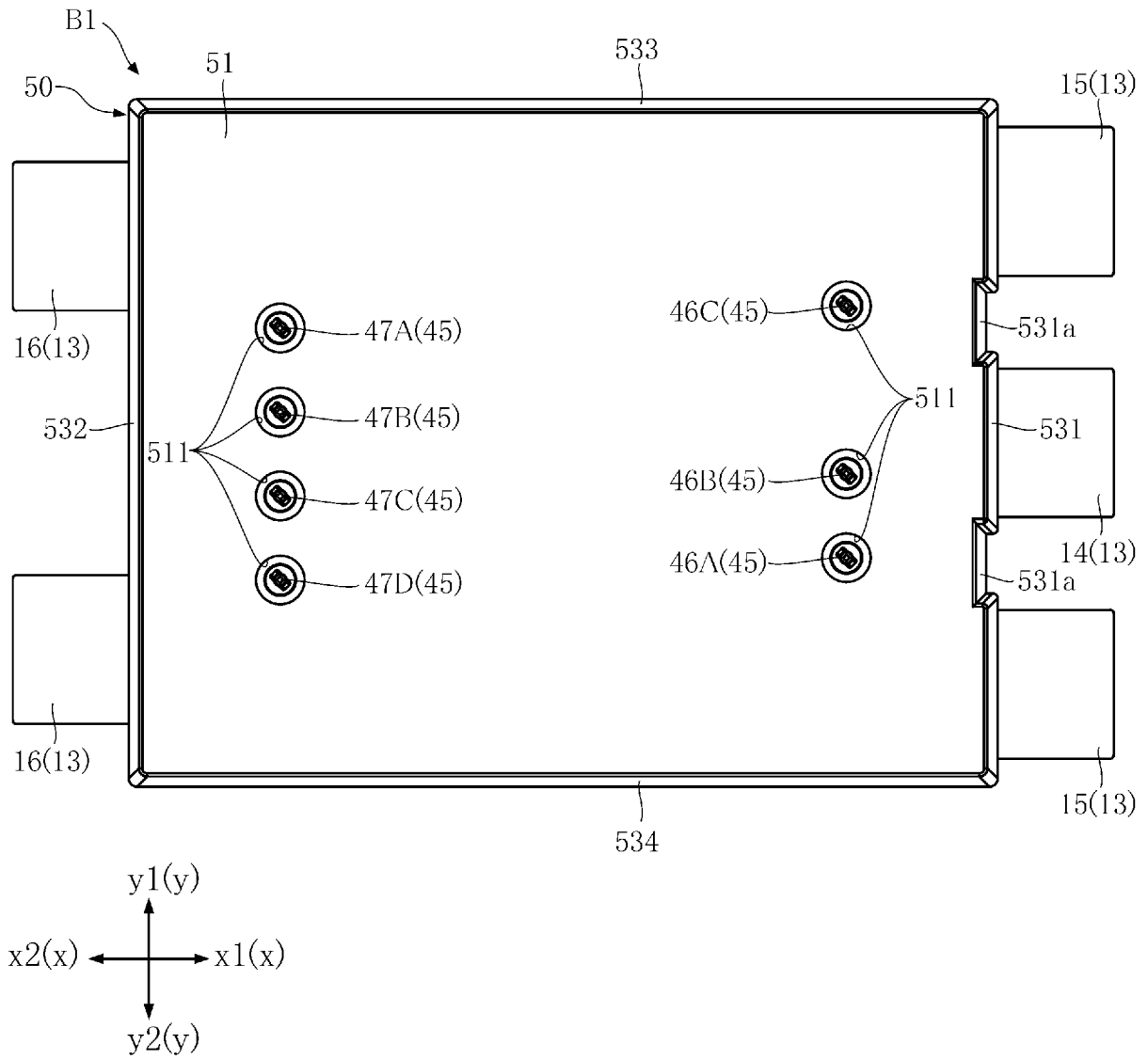
[図29]  
FIG.29



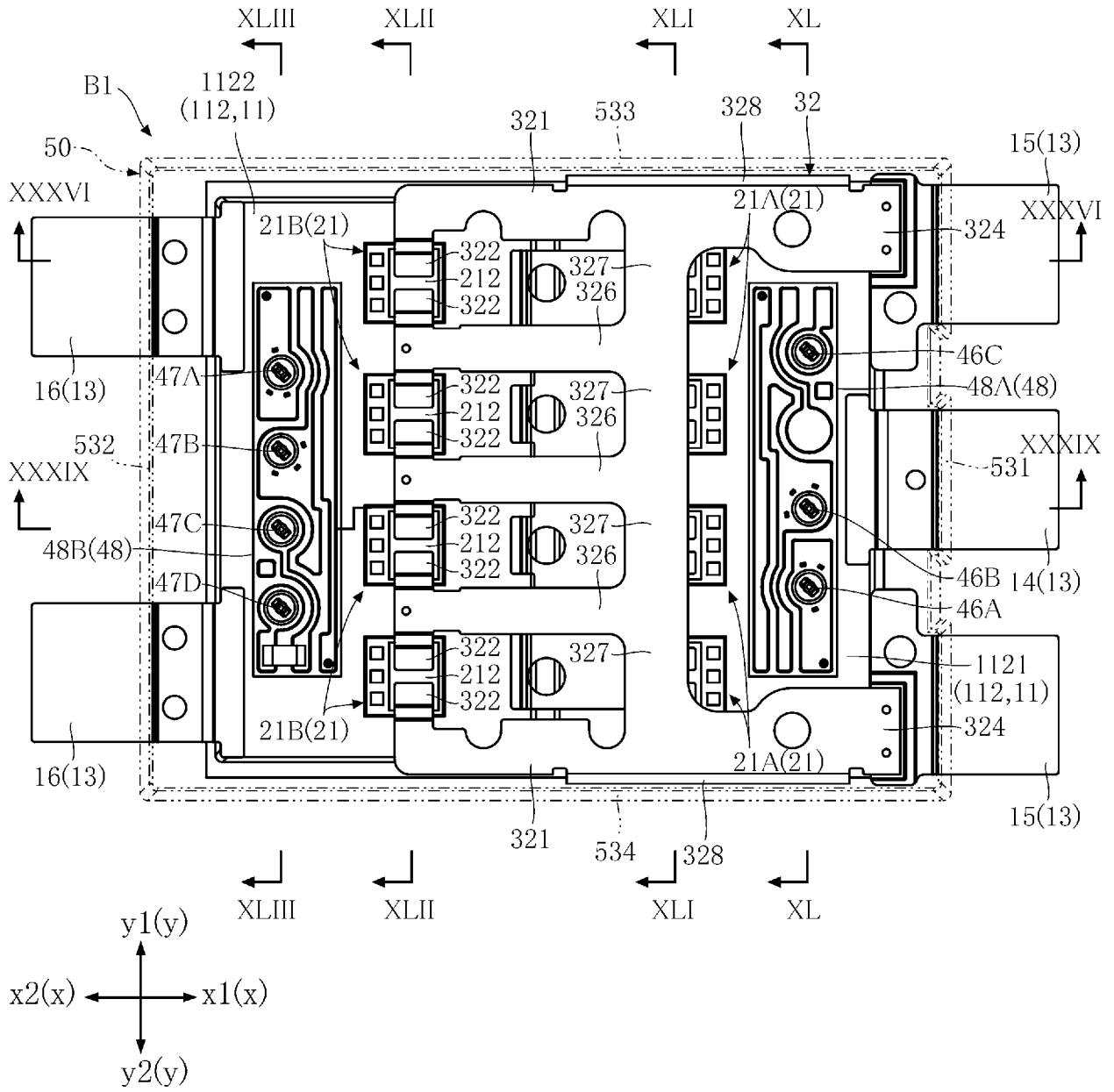
[30]  
FIG.30




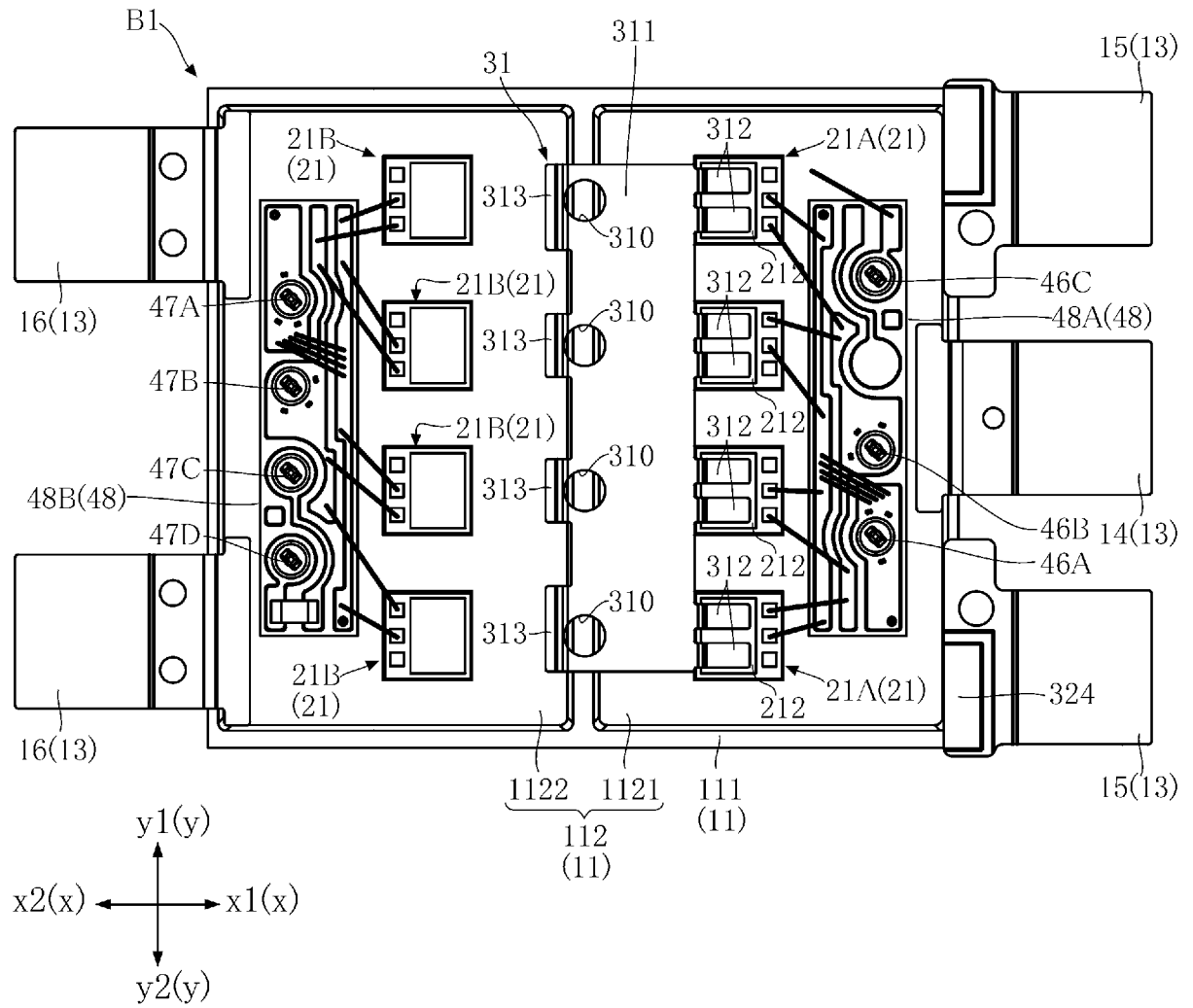
[31]  
FIG.31



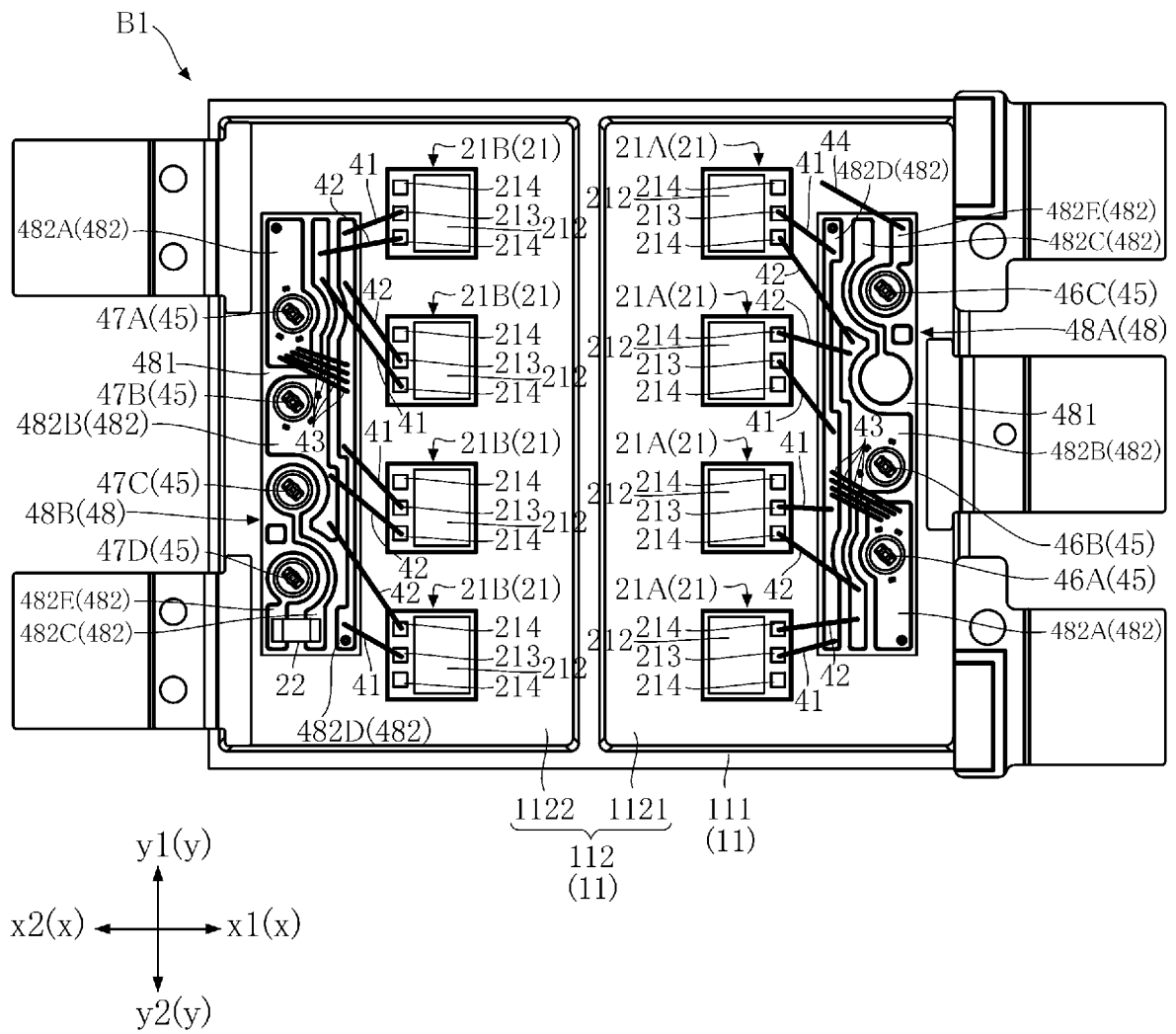
[図32]  
FIG.32




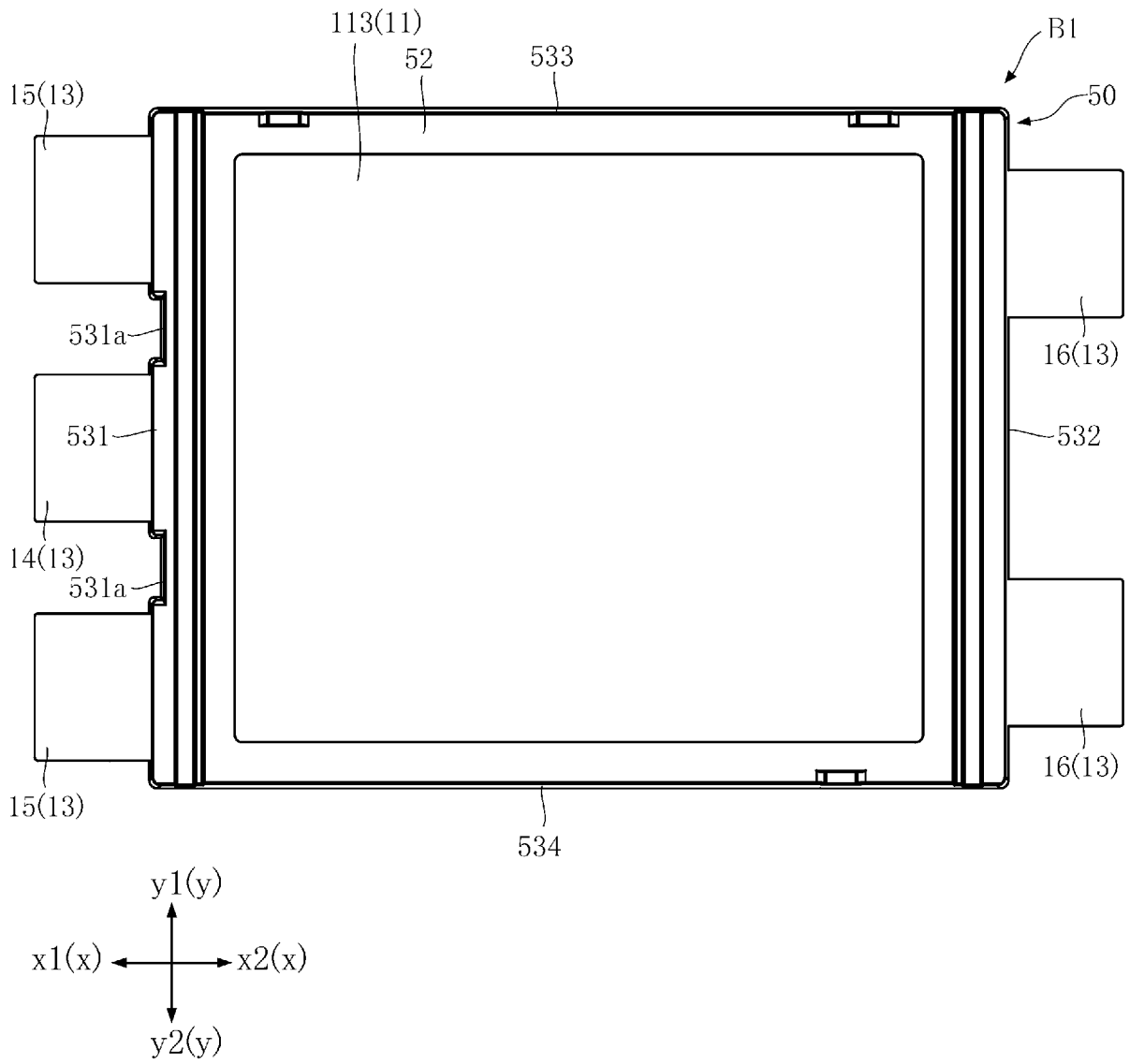
[33]  
FIG.33



[図34]  
FIG.34

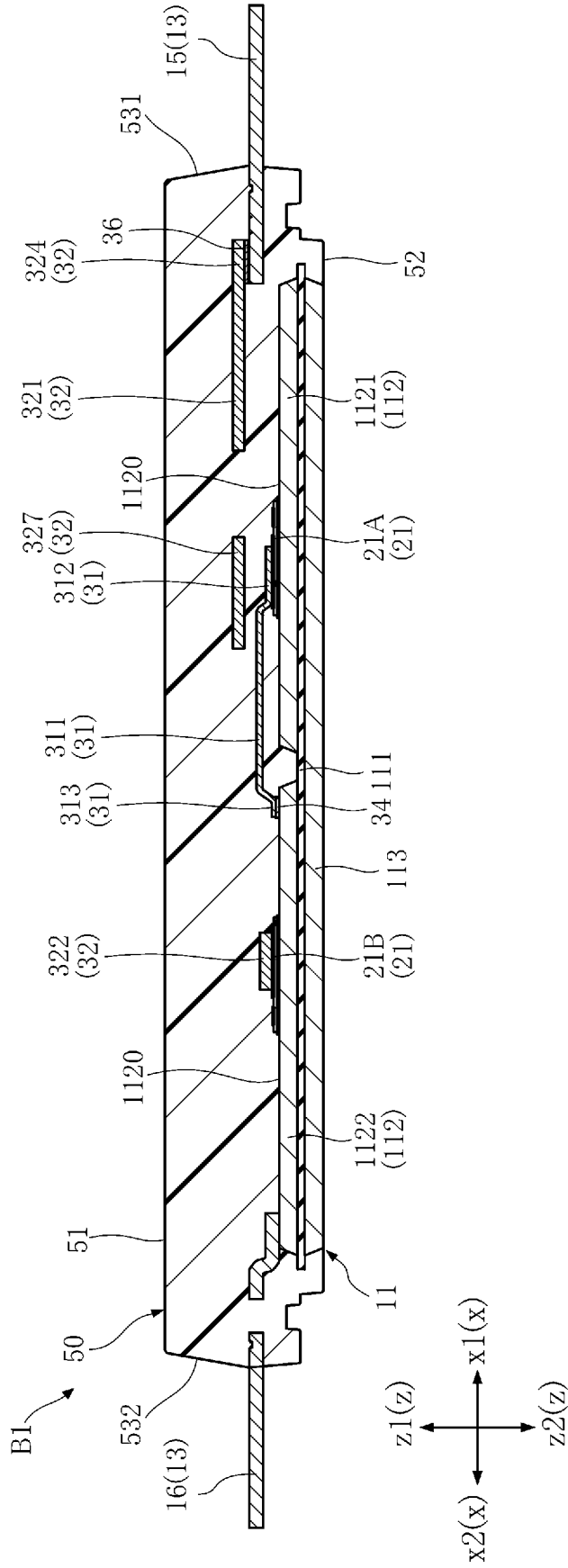


[35]  
FIG.35

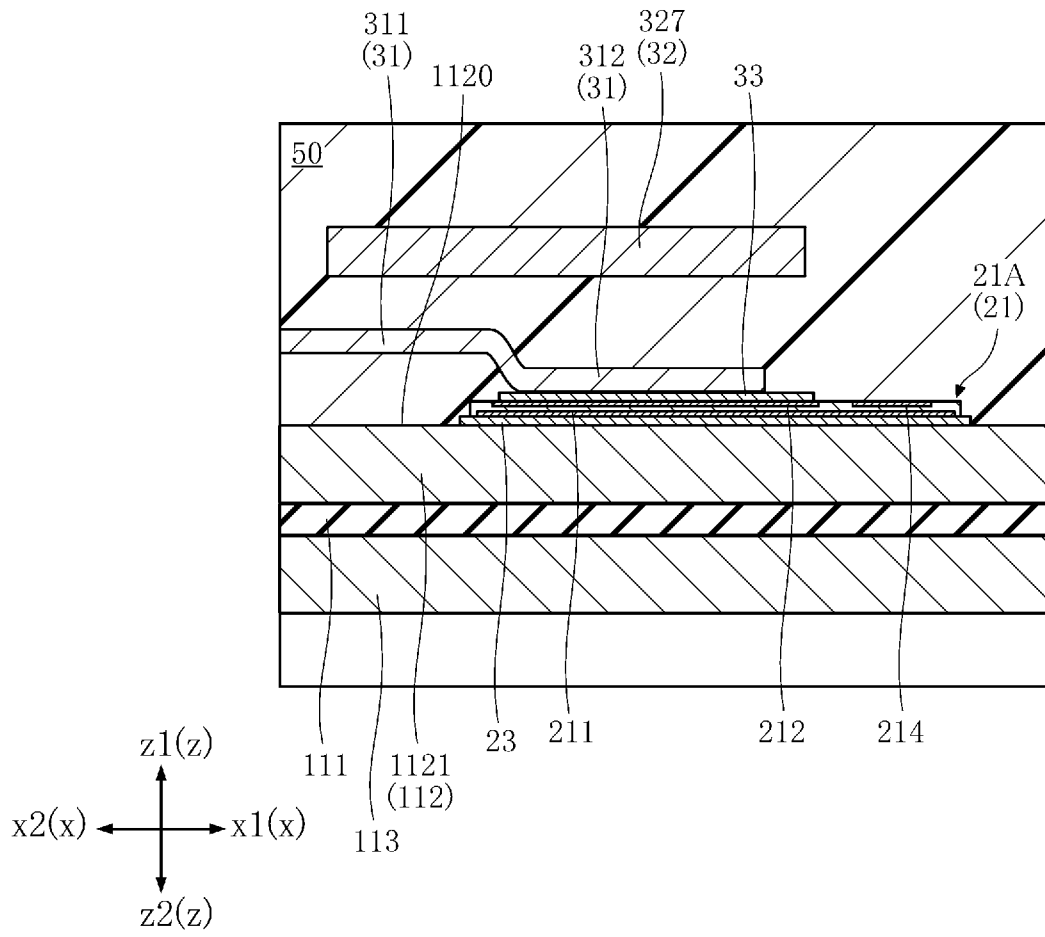


[36]

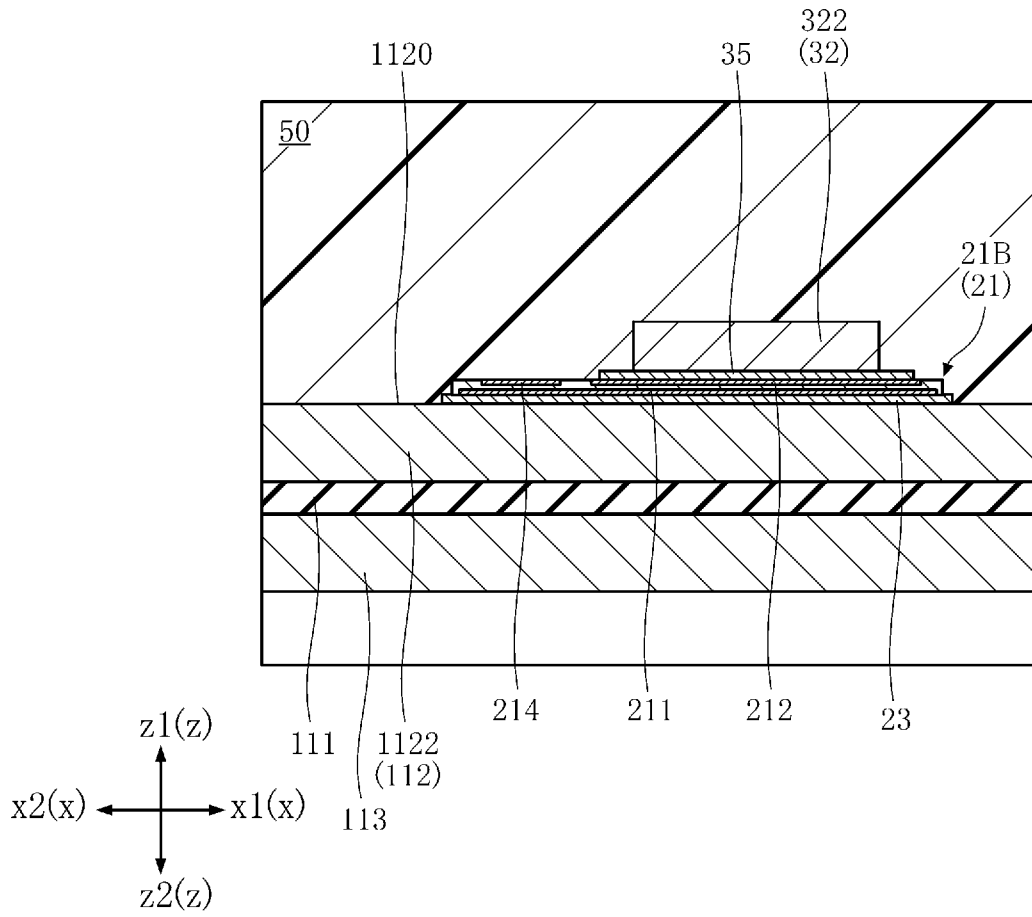
FIG.36




[図37]  
FIG.37

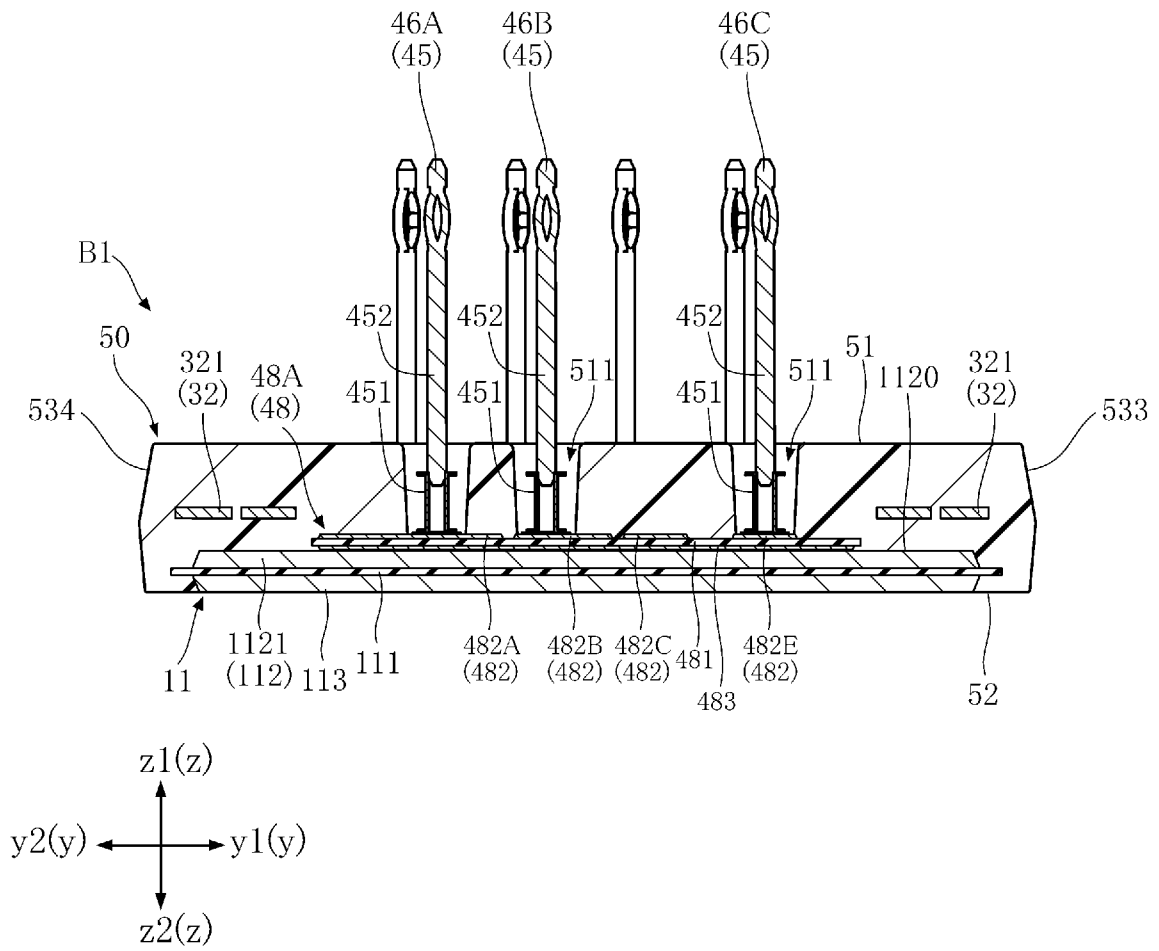


[図38]  
FIG.38

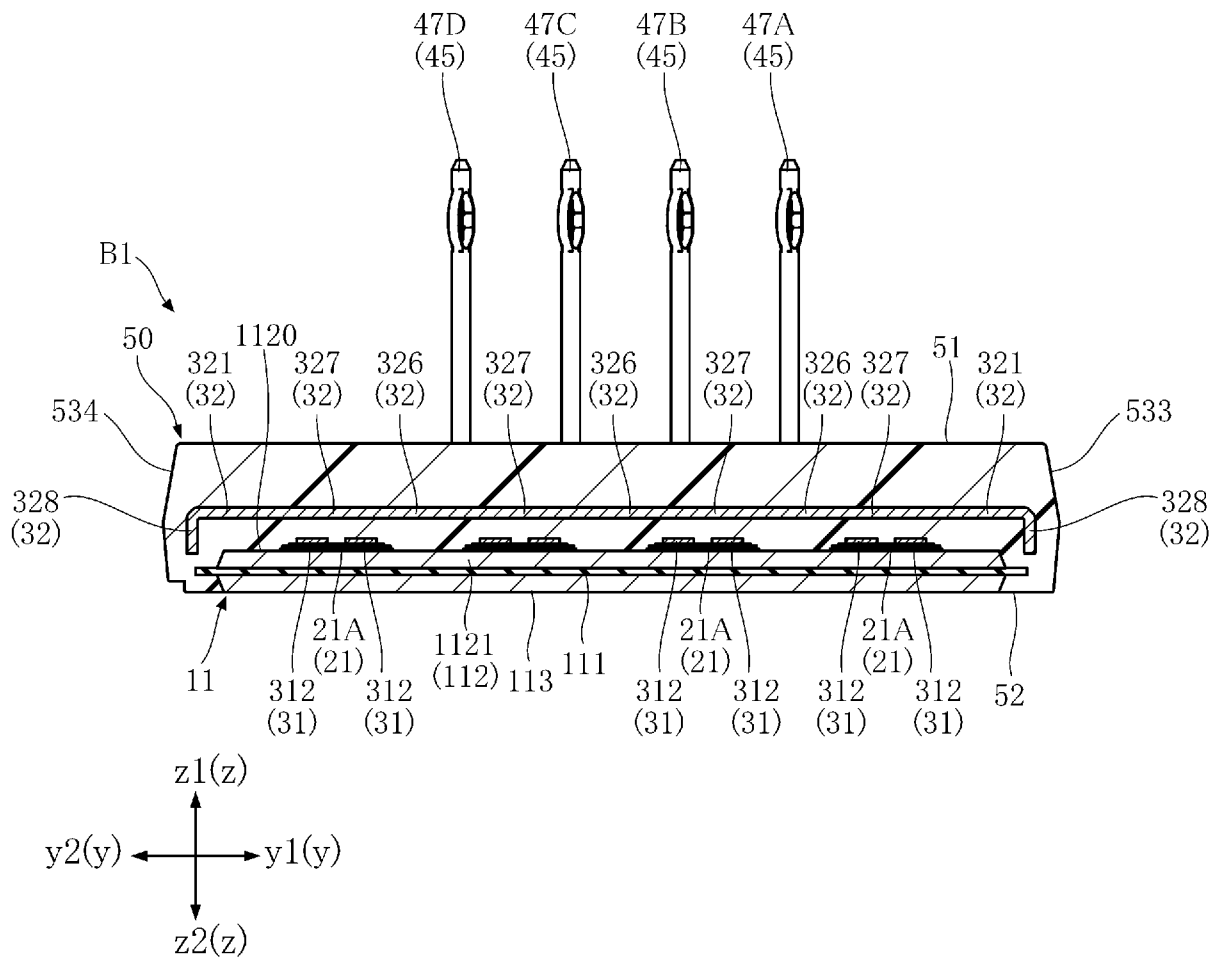




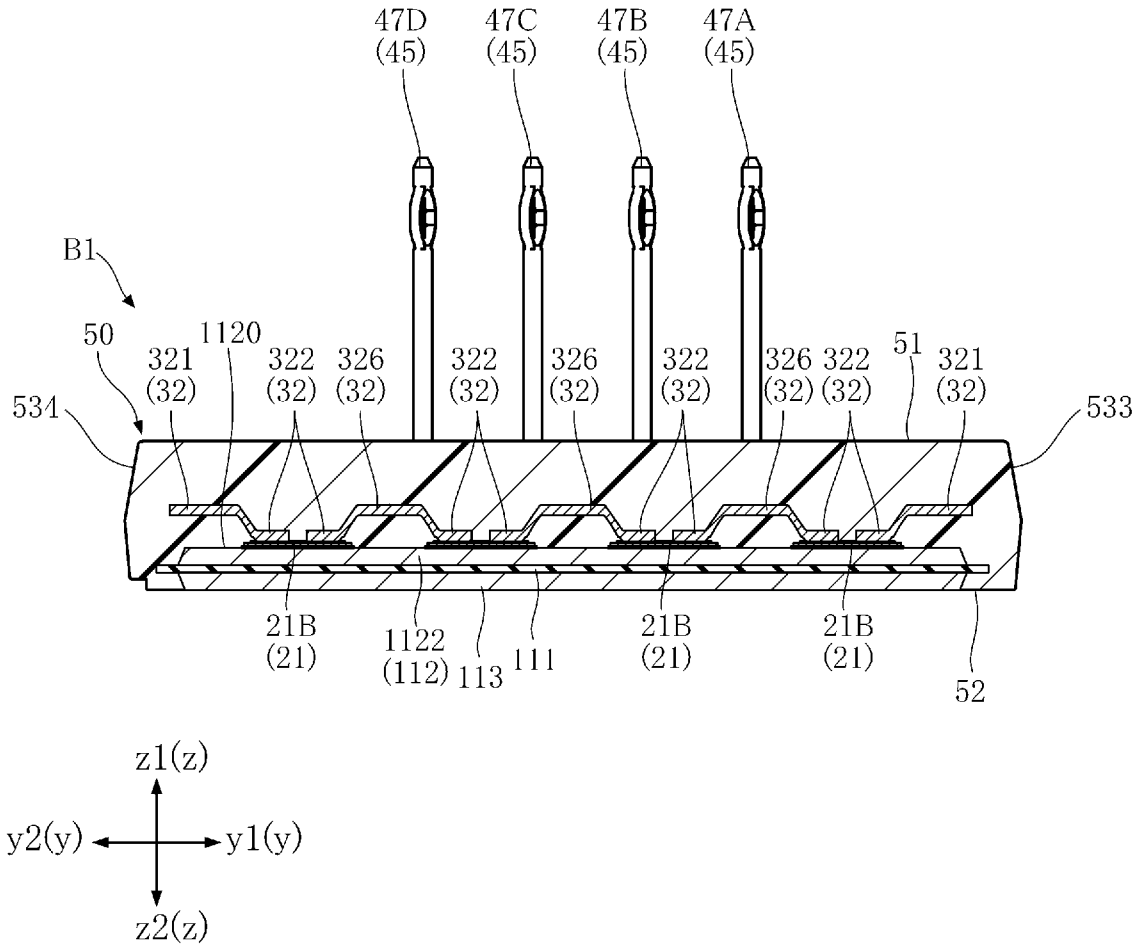
[40]  
FIG.40



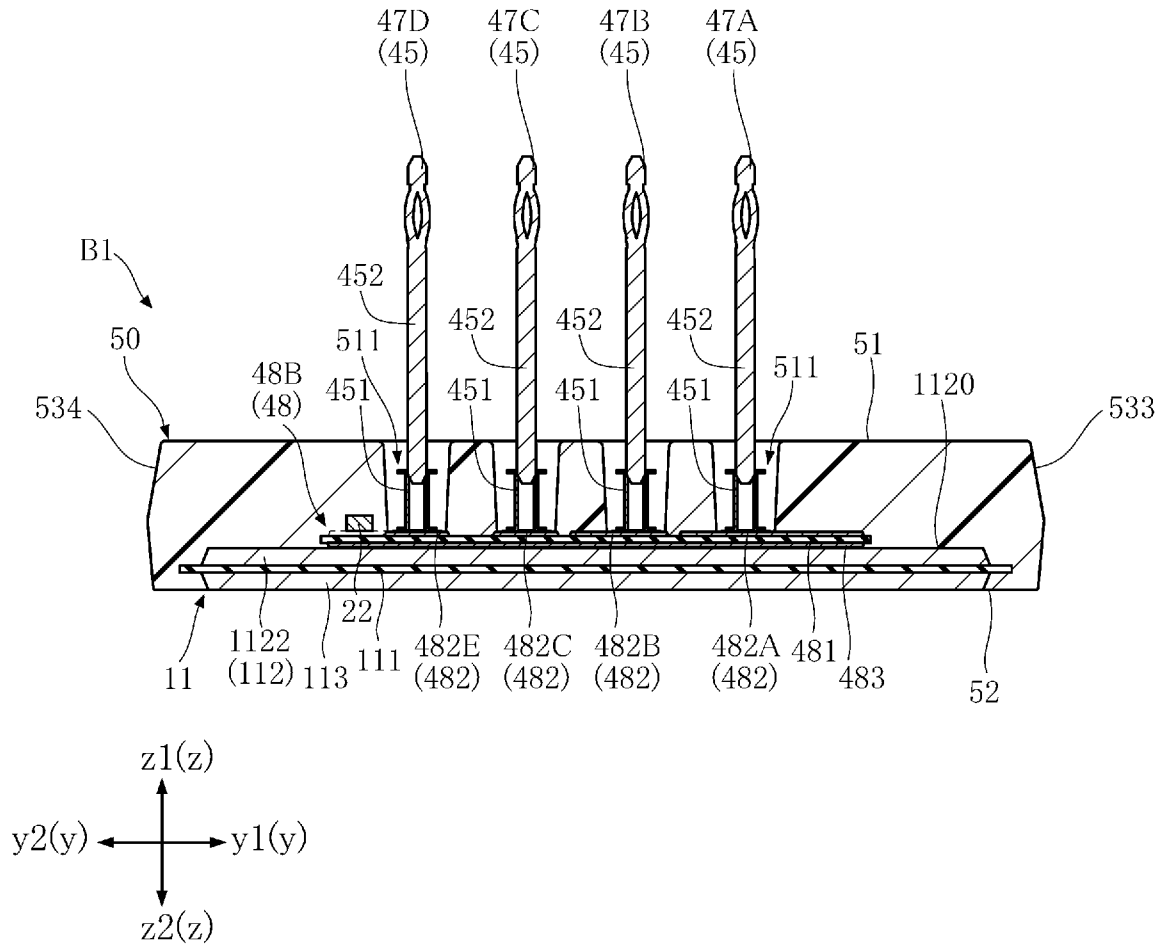
[41]  
FIG.41



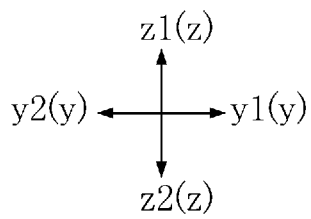
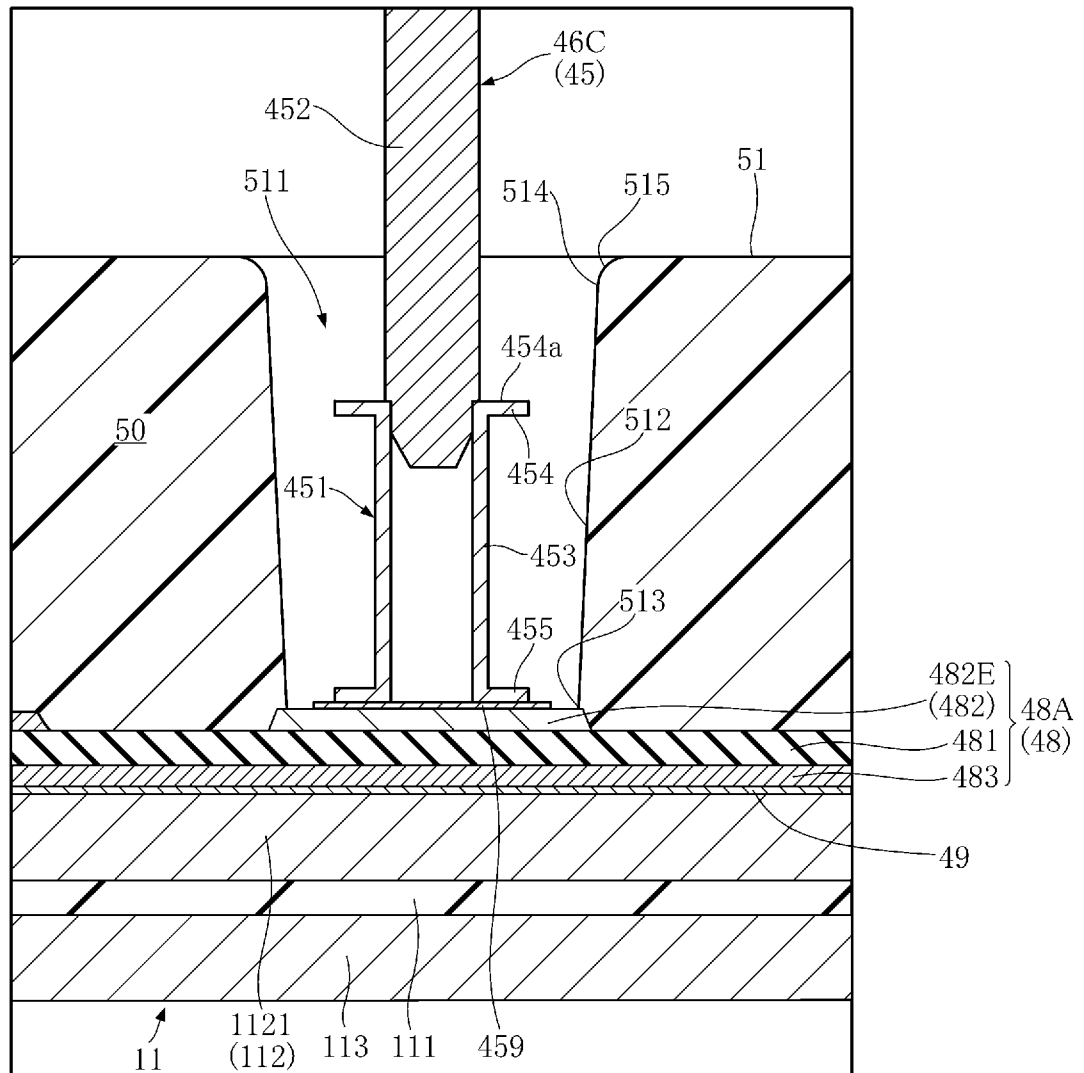
[42]  
FIG.42




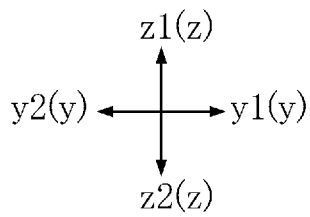
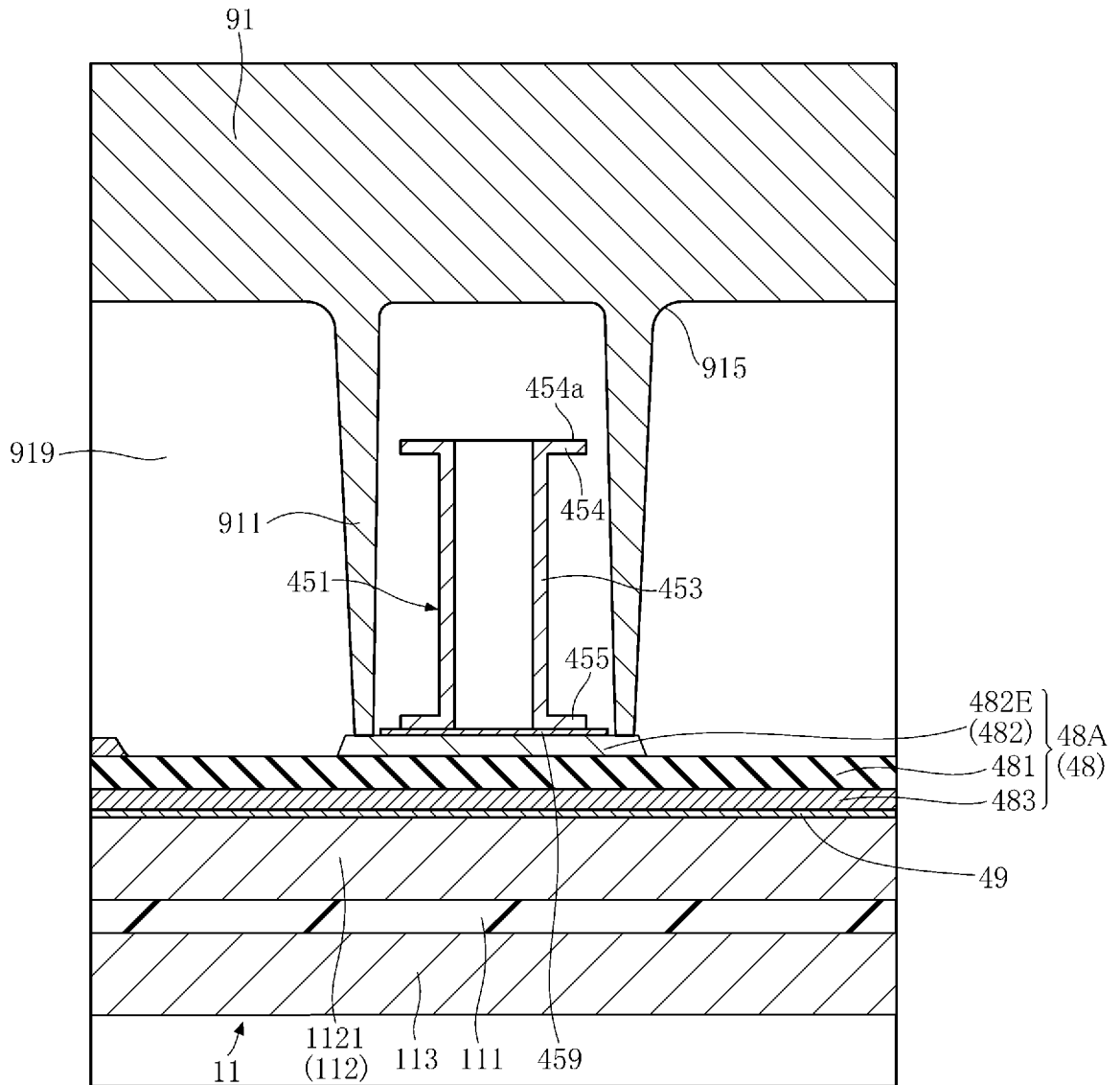
[]43]  
FIG.43




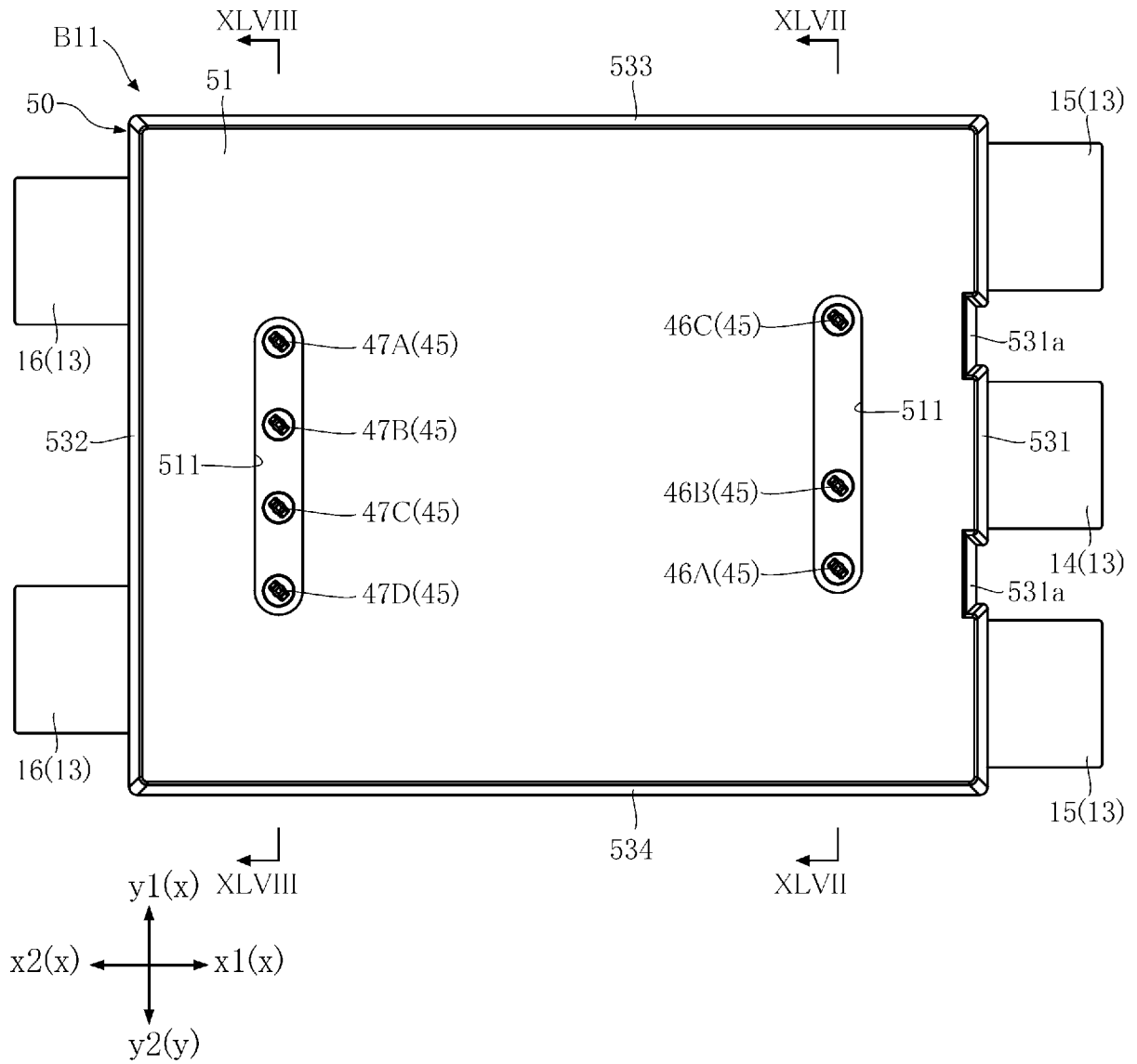
[44]  
FIG.44




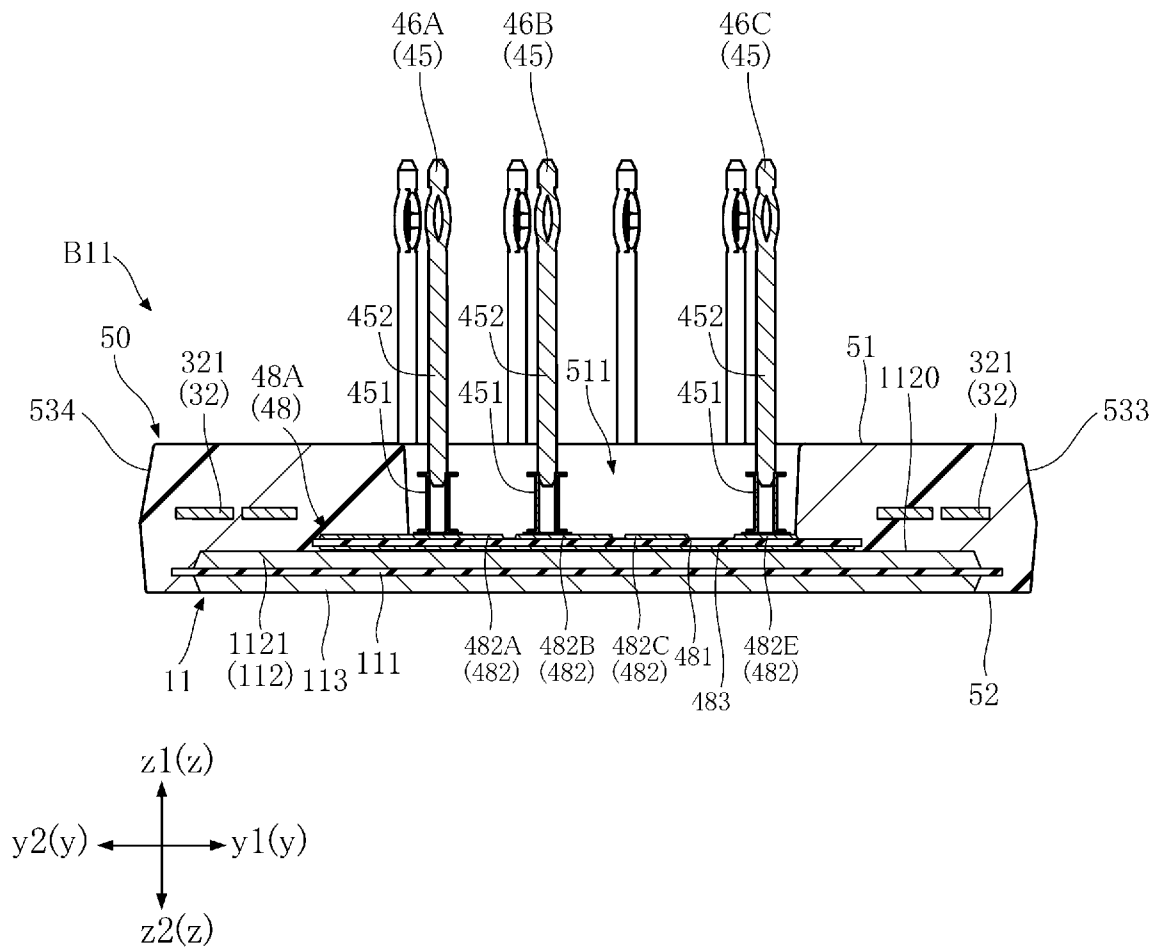
[45]  
FIG.45



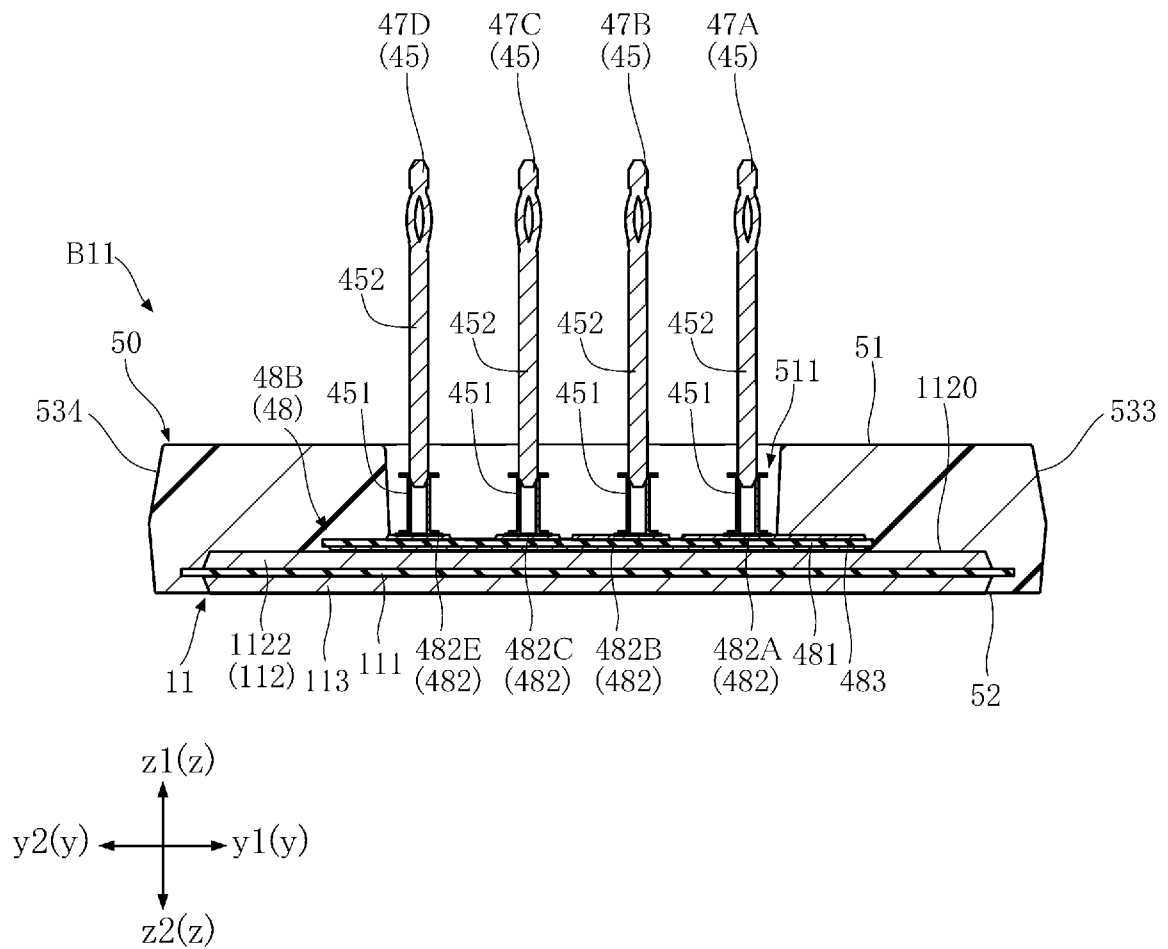
[46]  
FIG.46




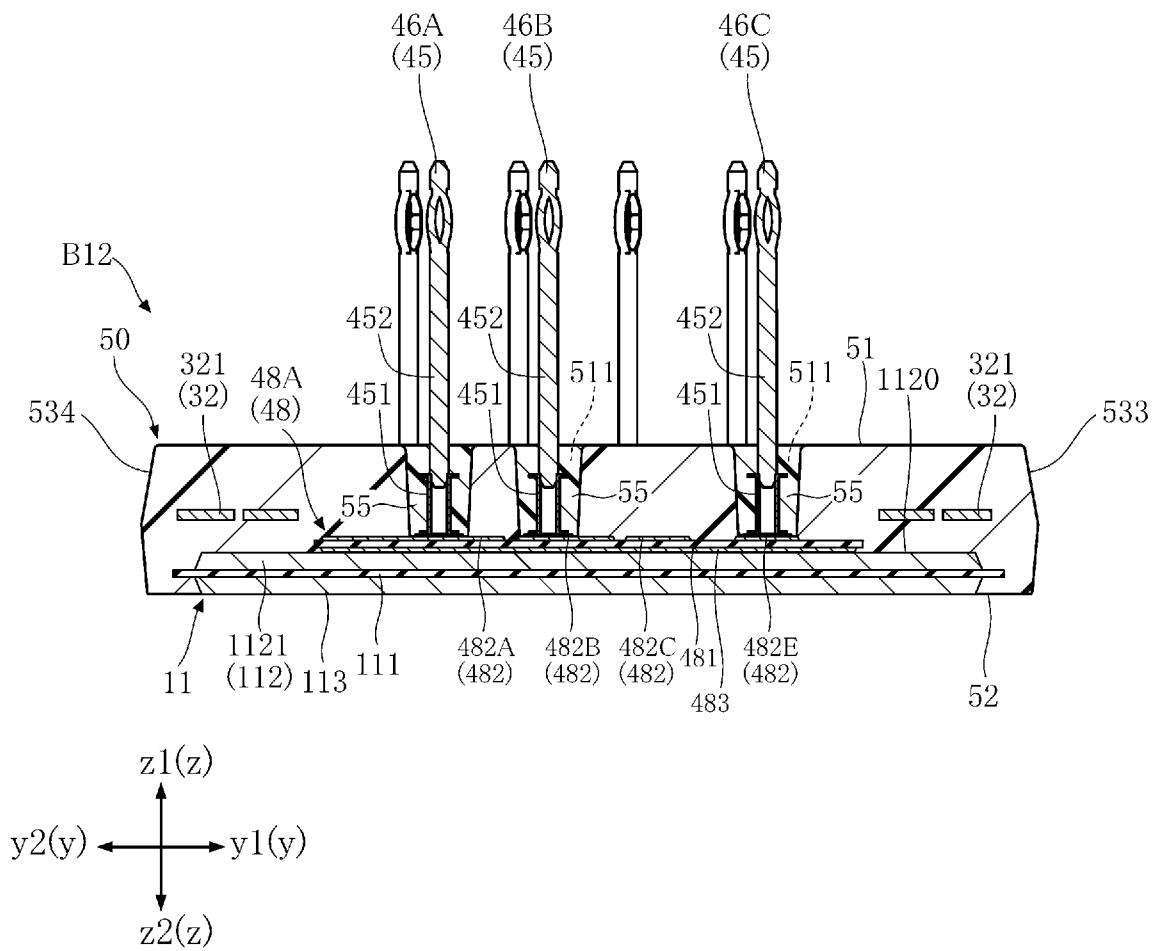
[47]  
FIG.47




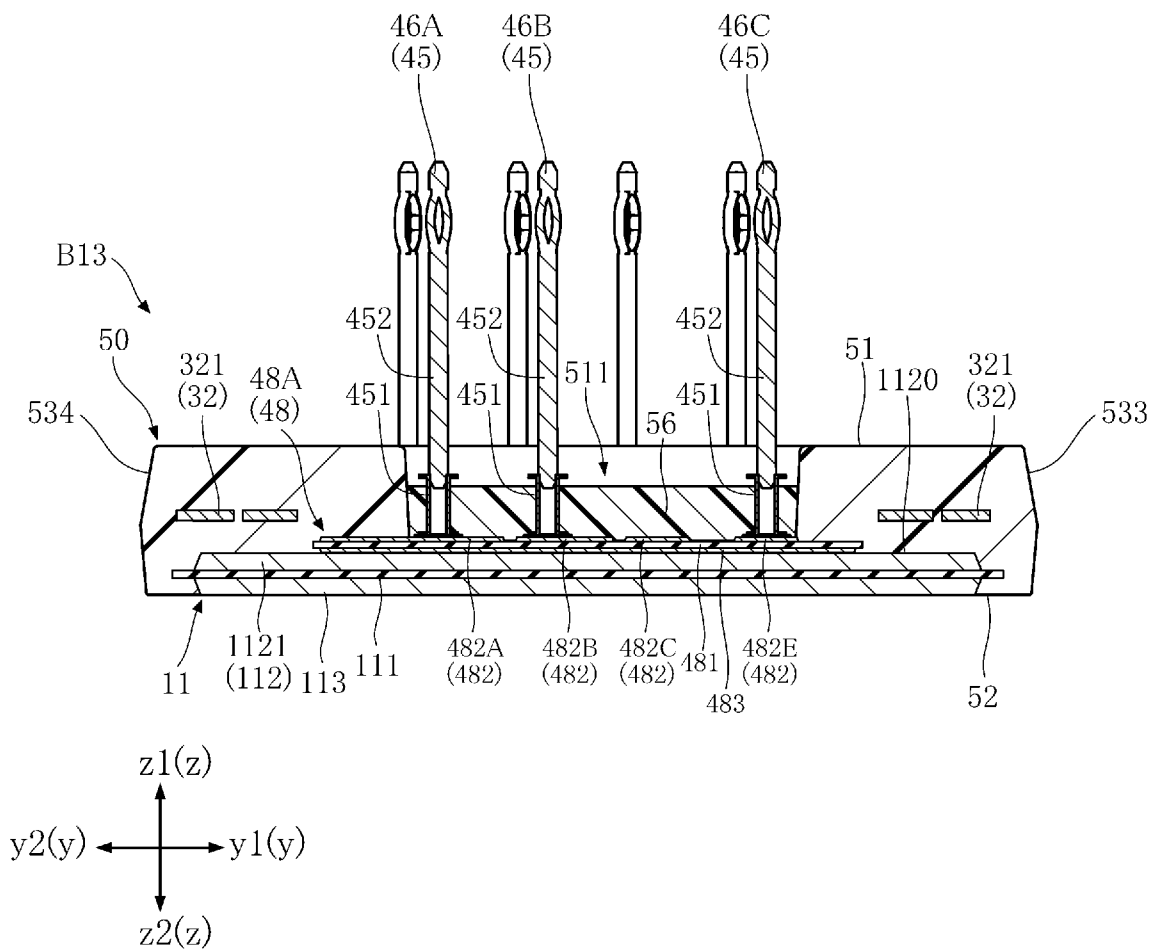
[48]  
FIG.48



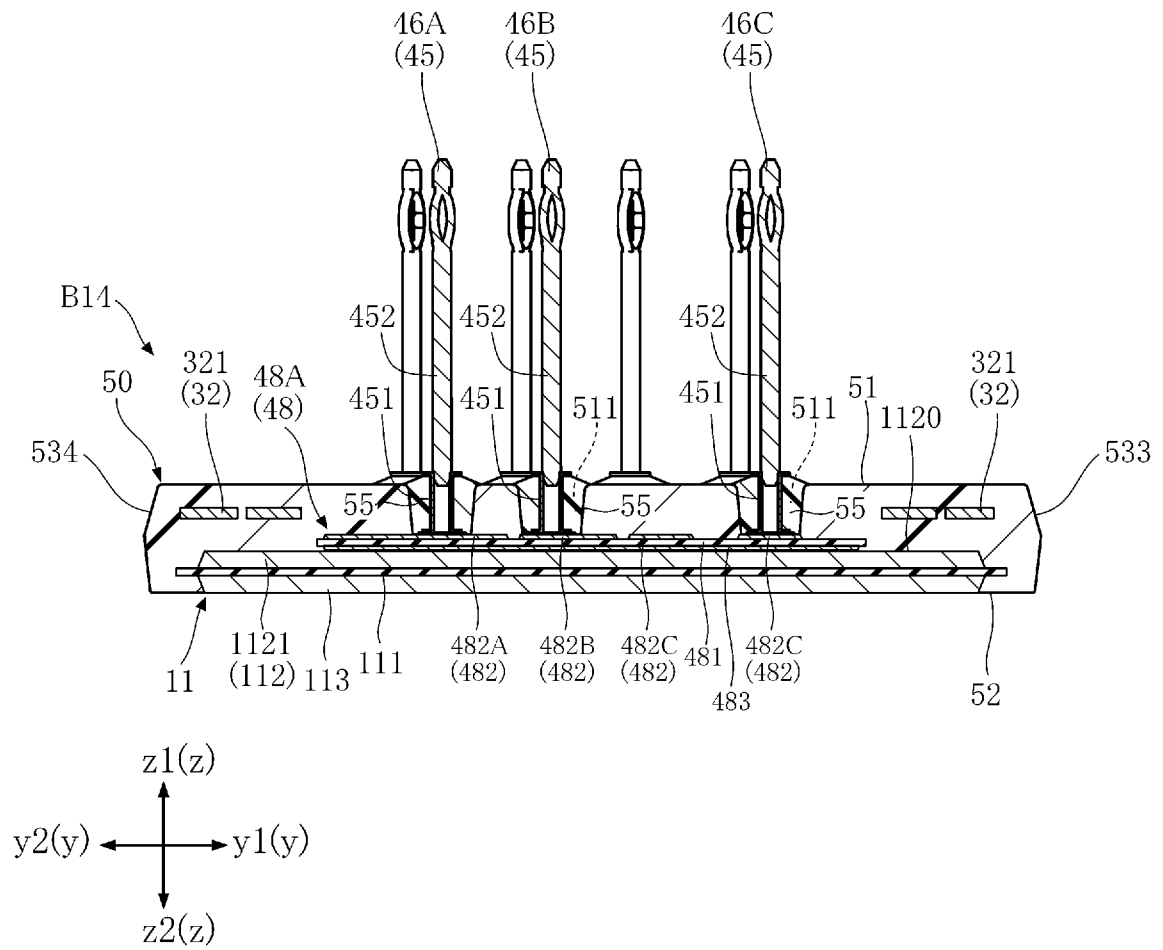
[49]  
FIG.49




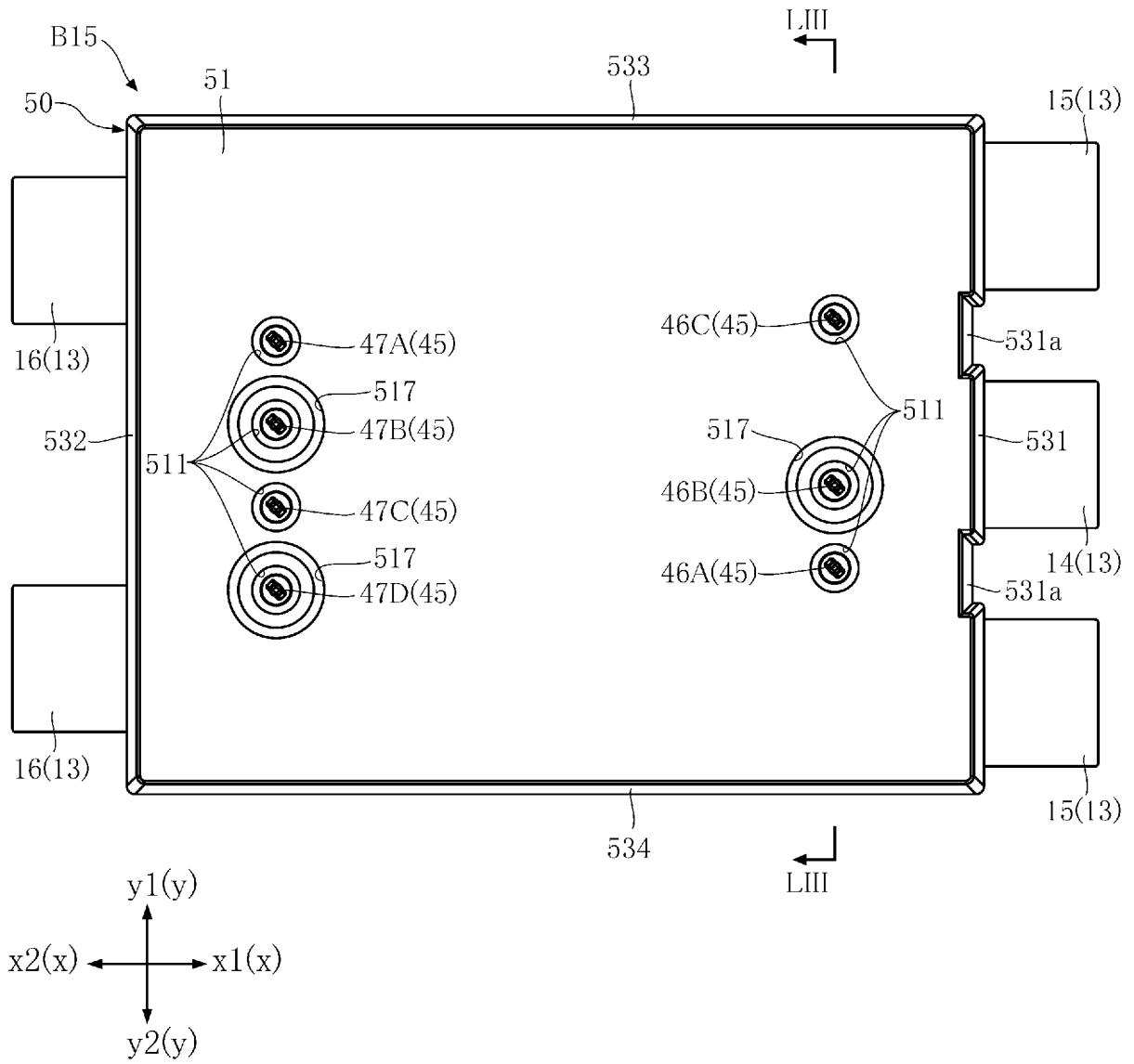
[50]  
FIG.50




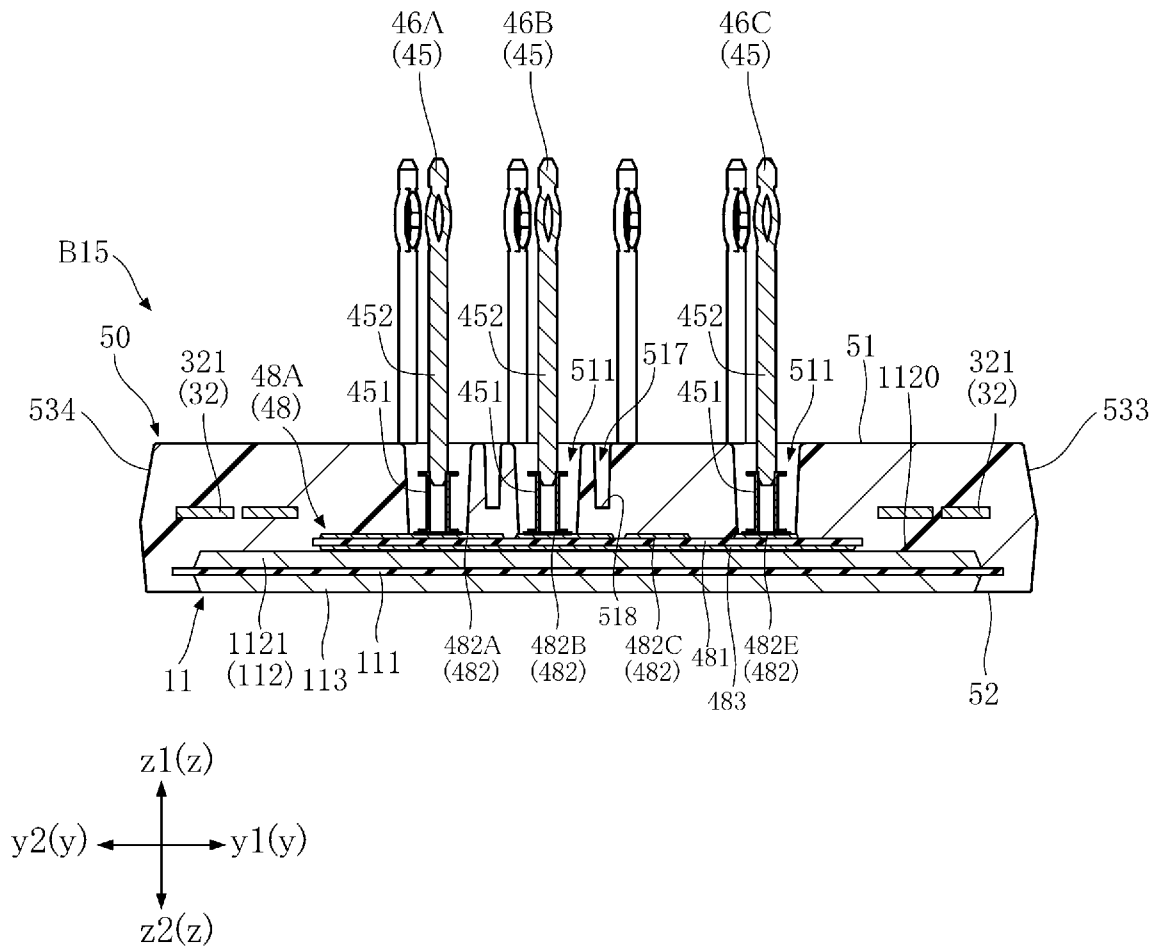
[図51]  
FIG.51



[52]  
FIG.52



[53]  
FIG.53



## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2023/015070

<b>A. CLASSIFICATION OF SUBJECT MATTER</b>		
<i>H01L 25/07</i> (2006.01)i; <i>H01L 23/28</i> (2006.01)i; <i>H01L 23/29</i> (2006.01)i; <i>H01L 23/31</i> (2006.01)i; <i>H01L 23/48</i> (2006.01)i; <i>H01L 25/18</i> (2023.01)i FI: H01L25/04 C; H01L23/28 J; H01L23/30 R; H01L23/48 R; H01L23/48 G		
According to International Patent Classification (IPC) or to both national classification and IPC		
<b>B. FIELDS SEARCHED</b>		
Minimum documentation searched (classification system followed by classification symbols) H01L25/07; H01L23/28; H01L23/29; H01L23/31; H01L23/48; H01L25/18		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2023 Registered utility model specifications of Japan 1996-2023 Published registered utility model applications of Japan 1994-2023		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	WO 2022/080063 A1 (ROHM CO., LTD.) 21 April 2022 (2022-04-21) paragraphs [0026], [0044]-[0055], fig. 8, 14	1-2, 12-16
Y	paragraphs [0026], [0044]-[0055], [0110], [0145], fig. 8, 14	2-5, 9-11
A	paragraphs [0026], [0044]-[0055], fig. 8, 14	6-8
X	JP 2011-165836 A (MITSUBISHI ELECTRIC CORP) 25 August 2011 (2011-08-25) paragraphs [0014]-[0038], fig. 1-5	1, 14-15
Y	paragraphs [0014]-[0038], fig. 1-5	2-5, 9-11
A	paragraphs [0014]-[0038], fig. 1-5	6-8, 12-13, 16
Y	JP 2014-123618 A (MITSUBISHI ELECTRIC CORP) 03 July 2014 (2014-07-03) paragraphs [0057]-[0058], fig. 5-6	2-5, 9-11
A	paragraphs [0057]-[0058], fig. 5-6	1, 6-8, 12-16
A	JP 2007-184315 A (HITACHI LTD) 19 July 2007 (2007-07-19) entire text, all drawings	1-16
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search <b>27 June 2023</b>		Date of mailing of the international search report <b>04 July 2023</b>
Name and mailing address of the ISA/JP <b>Japan Patent Office (ISA/JP) 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915 Japan</b>		Authorized officer  Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

**PCT/JP2023/015070**

<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 2019/0115275 A1 (SEMICONDUCTOR COMPONENTS INDUSTRIES, LLC) 18 April 2019 (2019-04-18) entire text, all drawings	1-16
.....		

**INTERNATIONAL SEARCH REPORT**  
**Information on patent family members**

International application No.

**PCT/JP2023/015070**

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
WO	2022/080063	A1	21 April 2022	DE	212021000233	U1	
JP	2011-165836	A	25 August 2011	(Family: none)			
JP	2014-123618	A	03 July 2014	(Family: none)			
JP	2007-184315	A	19 July 2007	(Family: none)			
US	2019/0115275	A1	18 April 2019	CN	209312744	U	entire text, all drawings

A. 発明の属する分野の分類（国際特許分類（IPC）） H01L 25/07(2006.01)i; H01L 23/28(2006.01)i; H01L 23/29(2006.01)i; H01L 23/31(2006.01)i; H01L 23/48(2006.01)i; H01L 25/18(2023.01)i FI: H01L25/04 C; H01L23/28 J; H01L23/30 R; H01L23/48 R; H01L23/48 G		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H01L25/07; H01L23/28; H01L23/29; H01L23/31; H01L23/48; H01L25/18 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2023年 日本国実用新案登録公報 1996-2023年 日本国登録実用新案公報 1994-2023年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	WO 2022/080063 A1 (ローム株式会社) 21.04.2022 (2022-04-21) [0026], [0044]-[0055], 図8, 14	1-2, 12-16
Y	[0026], [0044]-[0055], [0110], [0145], 図8, 14	2-5, 9-11
A	[0026], [0044]-[0055], 図8, 14	6-8
X	JP 2011-165836 A (三菱電機株式会社) 25.08.2011 (2011-08-25) [0014]-[0038], 図1-5	1, 14-15
Y	[0014]-[0038], 図1-5	2-5, 9-11
A	[0014]-[0038], 図1-5	6-8, 12-13, 16
Y	JP 2014-123618 A (三菱電機株式会社) 03.07.2014 (2014-07-03) [0057]-[0058], 図5-6	2-5, 9-11
A	[0057]-[0058], 図5-6	1, 6-8, 12-16
A	JP 2007-184315 A (株式会社日立製作所) 19.07.2007 (2007-07-19) 全文, 全図	1-16
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日	27.06.2023	国際調査報告の発送日 04.07.2023
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官）  多賀 和宏 5F 4451  電話番号 03-3581-1101 内線 3516	

C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	US 2019/0115275 A1 (SEMICONDUCTOR COMPONENTS INDUSTRIES, LLC) 18.04.2019 (2019 - 04 - 18) 全文, 全図	1-16
.....		

国際調査報告  
特許ファミリーに関する情報

国際出願番号

PCT/JP2023/015070

引用文献	公表日	特許ファミリー文献	公表日
WO 2022/080063 A1	21.04.2022	DE 212021000233 U1	
JP 2011-165836 A	25.08.2011	(ファミリーなし)	
JP 2014-123618 A	03.07.2014	(ファミリーなし)	
JP 2007-184315 A	19.07.2007	(ファミリーなし)	
US 2019/0115275 A1	18.04.2019	CN 209312744 U 全文, 全図	