

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5926515号
(P5926515)

(45) 発行日 平成28年5月25日 (2016. 5. 25)

(24) 登録日 平成28年4月28日 (2016. 4. 28)

(51) Int. Cl.

F I

G 0 9 G 3 / 3 0 (2006. 01)

G 0 9 G 3 / 2 0 (2006. 01)

H 0 1 L 5 1 / 5 0 (2006. 01)

G 0 9 G 3 / 3 0 J

G 0 9 G 3 / 2 0 6 1 1 H

G 0 9 G 3 / 2 0 6 1 2 E

G 0 9 G 3 / 2 0 6 4 1 D

G 0 9 G 3 / 2 0 6 4 2 A

請求項の数 3 (全 27 頁) 最終頁に続く

(21) 出願番号 特願2011-184457 (P2011-184457)

(22) 出願日 平成23年8月26日 (2011. 8. 26)

(65) 公開番号 特開2012-78798 (P2012-78798A)

(43) 公開日 平成24年4月19日 (2012. 4. 19)

審査請求日 平成26年8月25日 (2014. 8. 25)

(31) 優先権主張番号 特願2010-200435 (P2010-200435)

(32) 優先日 平成22年9月8日 (2010. 9. 8)

(33) 優先権主張国 日本国 (JP)

(73) 特許権者 000153878

株式会社半導体エネルギー研究所

神奈川県厚木市長谷 3 9 8 番地

(72) 発明者 小山 潤

神奈川県厚木市長谷 3 9 8 番地 株式会社

半導体エネルギー研究所内

審査官 橋本 直明

最終頁に続く

(54) 【発明の名称】 E L表示装置及び当該E L表示装置を具備する電子機器

(57) 【特許請求の範囲】

【請求項 1】

モニター用電源線と、

第 1 端子及びゲートが前記モニター用電源線に電氣的に接続されたモニター用トランジスタと、

第 1 電極が前記モニター用トランジスタの第 2 端子に電氣的に接続されたモニター用発光素子と、

前記モニター用発光素子の第 2 電極に電氣的に接続された電流源回路と、

入力端子が前記モニター用発光素子の第 2 電極に電氣的に接続されたボルテージフォロワ回路と、を含むモニター回路と、

第 1 電極が前記ボルテージフォロワ回路の出力端子に電氣的に接続された発光素子と、

第 1 端子が前記発光素子の第 2 電極に電氣的に接続されたトランジスタと、

前記トランジスタの第 2 端子に電氣的に接続された電源線とを有し、

前記トランジスタのゲートには、画像信号に応じた電位が供給され、

前記モニター用トランジスタ及び前記トランジスタは、酸化物半導体を半導体層に有し、

前記モニター用電源線の電位は、前記電源線の電位より低く、

前記モニター用トランジスタは、前記モニター用トランジスタがオンのときに飽和領域で動作でき、

前記トランジスタは、前記トランジスタがオンのときに飽和領域で動作できることを特

徴とするＥＬ表示装置。

【請求項２】

請求項１において、

前記ボルテージフォロワ回路の出力端子の電位は、前記モニター用電源線の電位及び前記電源線の電位より低いことを特徴とするＥＬ表示装置。

【請求項３】

請求項１または請求項２に記載のＥＬ表示装置を具備する電子機器。

【発明の詳細な説明】

【技術分野】

【０００１】

技術分野は、エレクトロルミネッセンス（Electro Luminescence）素子を有する表示装置（以下、ＥＬ表示装置）に関する。

【背景技術】

【０００２】

近年、有機ＥＬ素子を代表とする発光素子を含むＥＬ表示装置の開発が進められている。ＥＬ表示装置は、自発光型ゆえの高画質、広視野角、薄型、軽量等の利点を活かして、幅広い利用が期待されている。ＥＬ表示装置では、各画素に発光素子及びトランジスタを設け、トランジスタにより発光素子の発光を制御する。

【０００３】

発光素子の発光を制御するためのトランジスタとして、半導体特性を示す金属酸化物（以下、酸化物半導体という）を半導体層に有するトランジスタが注目されている（例えば特許文献１を参照）。発光素子はその輝度が電流値に比例する性質を有する。そこでＥＬ表示装置の駆動方法として、トランジスタに印加する電圧を制御して発光素子に電流を流すことにより、所望の輝度を得る駆動方法がある。このとき、階調を正確に表現するためには、トランジスタによる電流制御により発光素子に一定の電流を流すことが求められる。

【先行技術文献】

【特許文献】

【０００４】

【特許文献１】特開２００６－１８６３１９号公報

【発明の概要】

【発明が解決しようとする課題】

【０００５】

酸化物半導体を半導体層に有するトランジスタをＥＬ表示装置の発光素子に接続されるトランジスタに用いる場合について説明する。ここで酸化物半導体を半導体層に有するトランジスタは、ｎチャネル型であるとして説明を行う。

【０００６】

図１０（Ａ）に酸化物半導体を半導体層に有するトランジスタ及び発光素子を具備する画素の回路構成を示す。画素３０００には、第１トランジスタ３００１（選択トランジスタともいう）、第２トランジスタ３００２（駆動トランジスタともいう）、発光素子３００３が配置されている。画像信号が入力される信号線３００４と第２トランジスタ３００２のゲート端子とは、第１トランジスタ３００１を介して接続されている。第１トランジスタ３００１のゲート端子には、ゲート線３００５が接続されている。電源線３００６（第１の電源線ともいう）と電源線３００７（第２の電源線ともいう）の間には、第２トランジスタ３００２と発光素子３００３とが接続して設けられている。そして電源線３００６の電位が V_{e1} 、電源線３００７の電位が V_{ss} のとき、 $V_{e1} > V_{ss}$ とすると、電源線３００６から電源線３００７の方に電流が流れる。発光素子３００３は当該発光素子３００３を流れる電流の大きさに応じて発光する。

【０００７】

なお、図１０（Ａ）における回路図において、酸化物半導体を半導体層に有するトランジスタと明確に判別できるように、酸化物半導体を半導体層に有するトランジスタの記号に

10

20

30

40

50

は「OS」と記載している。例えば、図10(A)において、第1トランジスタ3001及び第2トランジスタ3002は酸化物半導体を半導体層に有するトランジスタである。

【0008】

次いで図10(A)に示す画素3000の動作について説明する。ゲート線をHレベルの電位にして第1トランジスタ3001をオンにし、信号線の電位(V_{sig})が第1トランジスタ3001を介して第2トランジスタ3002のゲートに保持される。第2トランジスタ3002のソースとドレインの間、及び発光素子3003の陽極と陰極の間には、第2トランジスタ3002のゲートに保持される電位に応じた電流が流れる。このとき、第2トランジスタ3002のゲート電位を V_{sig} 、電源線3007の電位を V_{ss} 、第2トランジスタ3002のゲートとソースとの間の電圧を V_{gs} 、発光素子3003の陽極と陰極との間の電圧を V_{ac} とすると、式(1)の関係がある。

【0009】

$$V_{sig} - V_{ss} = V_{gs} + V_{ac} \quad (1)$$

【0010】

上記式(1)より発光素子3003の電圧電流特性を考えて、第2トランジスタ3002のゲート電位及び電源線3007の電位を設定する。そして、第2トランジスタ3002のゲートとソースとの間の電圧である V_{gs} 及び発光素子3003の陽極と陰極との間の電圧である V_{ac} が決まり、発光素子3003に一定の電流が流れて所望の輝度を得ることができる。

【0011】

発光素子3003は、周囲の温度(以下環境温度と表記)により、その抵抗値(内部抵抗値)が変化する性質を有する。具体的には、室温を通常温度としたとき、温度が通常よりも高くなると抵抗値が低下し、温度が通常よりも低くなると抵抗値が上昇する。そのため電圧電流特性が環境温度に応じて変化する。具体的には、温度が高くなると電流値が増加して所望の輝度よりも高い輝度となり、温度が低くなると同じ電圧を印加した場合、電流値が低下して発光素子3003が所望の輝度よりも低い輝度となる。発光素子の性質は、複数の温度(50、25、0)における発光素子の電圧電流特性による曲線(図10(B)参照)に示す通りである。

【0012】

また酸化物半導体を半導体層に有する第2トランジスタ3002は、環境温度によりしきい値電圧(V_{th})が変化する性質を有する。具体的には、室温を通常温度としたとき、温度が通常よりも高くなるとしきい値電圧が低下し、温度が通常よりも低くなるとしきい値電圧が上昇する。そのため、温度が高くなると第2トランジスタ3002のゲートに同じ電圧を印加した場合、第2トランジスタ3002を流れる電流値が増加して発光素子3003が所望の輝度よりも高い輝度となる。また、温度が低くなると第2トランジスタ3002のゲートに同じ電圧を印加した場合、第2トランジスタ3002を流れる電流値が低下して発光素子が所望の輝度よりも低い輝度となる。このような酸化物半導体を半導体層に有するトランジスタの性質は、酸化物半導体を半導体層に有する第2トランジスタ3002のしきい値電圧 $V_{th}(V)$ と温度()との関係のグラフ(図10(C)参照)に示す通りである。

【0013】

従って上述したような発光素子及び酸化物半導体を半導体層に有する第2トランジスタ3002が持つ環境温度に対する性質により、上述の式(1)では第2トランジスタ3002のゲートとソースとの間の電圧である V_{gs} 、及び発光素子3003の陽極と陰極との間の電圧である V_{ac} が変動してしまう。その結果、環境温度が変動すると発光素子3003の輝度にばらつきが生じてしまい、環境温度の変動に応じて第2トランジスタ3002のゲート電位である V_{sig} 及び/または電源線3007の電位である V_{ss} を補正する必要がある。

【0014】

そこで本発明の一態様は、環境温度の変化に起因した発光素子を流れる電流値の変動によ

10

20

30

40

50

る輝度のばらつきを抑制することを課題の一とする。

【課題を解決するための手段】

【0015】

本発明の一態様は、E L表示装置の各画素に設けられた酸化物半導体を半導体層に有するトランジスタ及び発光素子の環境温度による特性の変化を補正するために、画素部の周辺に環境温度によって発光素子の陰極の電位を補正するモニター回路を設ける。モニター回路は、モニター用電源線と、第1端子及びゲートがモニター用電源線に接続された酸化物半導体を半導体層に有するモニター用トランジスタと、モニター用トランジスタの接続されたモニター発光素子と、モニター発光素子に接続された電流源回路と、モニター発光素子及びモニター用トランジスタに印加される電圧に応じて発光素子の陰極の電位を補正する増幅回路とを有する。そしてモニター用電源線の電位は、画素の電源線の電位より小さいものとする。

10

【0016】

本発明の一態様は、モニター用電源線と、第1端子及びゲートがモニター用電源線に電氣的に接続されたモニター用トランジスタと、第1電極がモニター用トランジスタの第2端子に電氣的に接続されたモニター発光素子と、モニター発光素子の第2電極に電氣的に接続された電流源回路と、入力端子がモニター発光素子の第2電極に電氣的に接続されたボルテージフォロワ回路と、を含むモニター回路と、第1電極がボルテージフォロワ回路の出力端子に電氣的に接続された発光素子と、第1端子が発光素子の第2電極に電氣的に接続され、第2端子が電源線に電氣的に接続され、ゲートが選択トランジスタを介して信号線に電氣的に接続された駆動トランジスタと、を含む画素とを有し、モニター用トランジスタ及び駆動トランジスタは、酸化物半導体を半導体層に有するトランジスタであり、モニター用電源線の電位は、電源線の電位より小さいE L表示装置である。

20

【0017】

本発明の一態様において、電源線の電位は、発光素子の発光材料毎に異なるE L表示装置でもよい。

【0018】

本発明の一態様において、駆動トランジスタ及びモニター用トランジスタは、飽和領域で動作するE L表示装置でもよい。

【0019】

本発明の一態様において、画素は、容量素子を有し、容量素子の第1電極は電源線に電氣的に接続され、容量素子の第2電極は駆動トランジスタのゲートに電氣的に接続されるE L表示装置でもよい。

30

【0020】

本発明の一態様において、駆動トランジスタ及びモニター用トランジスタはnチャネル型であるE L表示装置でもよい。

【0021】

本発明の一態様において、ボルテージフォロワ回路の出力端子の電位は、モニター用電源線の電位及び電源線の電位より小さいE L表示装置でもよい。

【発明の効果】

40

【0022】

本発明の一態様により、環境温度の変化に起因した発光素子を流れる電流値の変動による輝度のばらつきを抑制することができる。

【図面の簡単な説明】

【0023】

【図1】本発明の一態様を説明するための図。

【図2】本発明の一態様を説明するための図。

【図3】本発明の一態様を説明するためのブロック図。

【図4】本発明の一態様を説明するための回路図。

【図5】本発明の一態様を説明するための断面図。

50

【図 6】本発明の一態様を説明するための断面図。

【図 7】本発明の一態様を説明するための断面図。

【図 8】本発明の一態様を説明するための断面図。

【図 9】本発明の一態様を説明するための図。

【図 10】本発明の課題を説明するための図。

【発明を実施するための形態】

【0024】

以下、本発明の実施の形態について図面を参照しながら説明する。但し、本発明は多くの異なる態様で実施することが可能であり、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って本発明は本実施の形態の記載内容に限定して解釈されるものではない。なお、以下に説明する本発明の構成において、同じ物を指し示す符号は異なる図面間において共通とする。

10

【0025】

なお、各実施の形態の図面等において示す各構成の、大きさ、層の厚さ、または信号波形は、明瞭化のために誇張されて表記している場合がある。よって、必ずしもそのスケールに限定されない。

【0026】

なお本明細書にて用いる第 1、第 2、第 3、乃至第 N（N は自然数）という用語は、構成要素の混同を避けるために付したものであり、数的に限定するものではないことを付記する。

20

【0027】

（実施の形態 1）

本実施の形態では本発明の一態様である EL 表示装置の一例について、図 1 乃至図 4 を参照して説明する。

【0028】

図 1（A）に酸化物半導体を半導体層に有するトランジスタ及び発光素子を具備する画素、並びに環境温度の変化に起因した発光素子を流れる電流値の変動を補正するためのモニター回路の回路構成を示す。

【0029】

画素 100 には、第 1 トランジスタ 101（選択トランジスタともいう）、第 2 トランジスタ 102（駆動トランジスタともいう）、発光素子 103 が配置されている。画像信号が入力される信号線 104 と第 2 トランジスタ 102 のゲート端子とは、第 1 トランジスタ 101 を介して接続されている。第 1 トランジスタ 101 のゲート端子には、ゲート線 105 が接続されている。電源線 106（第 1 の電源線ともいう）と、発光素子 103 の陰極に接続される電源線 107（第 2 の電源線ともいう）との間には、第 2 トランジスタ 102 と発光素子 103 とが接続して設けられている。そして電源線 106 の電位が V_{e1} 、電源線 107 の電位が V_{moni} として $V_{e1} > V_{moni}$ とすると、電源線 106 から電源線 107 の方に電流が流れる。発光素子 103 は当該発光素子 103 を流れる電流の大きさに応じて発光する。

30

【0030】

なお、本明細書における回路図において、酸化物半導体を半導体層に有するトランジスタと明確に判別できるように、酸化物半導体を半導体層に有するトランジスタの記号には「OS」と記載している。

40

【0031】

なお、A と B とが接続されている、と明示的に記載する場合は、A と B とが電氣的に接続されている場合と、A と B とが機能的に接続されている場合と、A と B とが直接接続されている場合とを含むものとする。

【0032】

画素 100 の構成の場合、電源線 106 と電源線 107 の電位が固定されていると発光素子 103 及び第 2 トランジスタ 102 は、上述したように環境温度によって特性が変わっ

50

てくる。

【0033】

具体的には環境温度が低くなると発光素子103の抵抗値が大きくなって、同じ電圧を加えていても流れる電流値が小さくなってしまう。また環境温度が高くなると発光素子103の抵抗値が小さくなって、同じ電圧を加えていても流れる電流値が大きくなってしまう。

【0034】

同様に環境温度が低くなると第2トランジスタ102のしきい値電圧 V_{th} が大きくなって、同じゲート電圧を加えていても流れる電流値が小さくなってしまう。また環境温度が高くなると第2トランジスタ102のしきい値電圧 V_{th} が小さくなって、同じゲート電圧を加えていても流れる電流値が大きくなってしまう。

10

【0035】

そこで、モニター回路を用いて、上述のような環境温度による特性の変動の影響を補正する。本実施の形態ではモニター回路により、電源線107の電位である V_{moni} を環境温度に応じて調整する。そして発光素子103及第2トランジスタ102の環境温度による電流値の変動を補正する。

【0036】

なお第2トランジスタ102のゲートに印加する電位(V_{sig})は画素に供給される画像信号の階調値が大きくなるに伴って大きくなる信号である。従って V_{sig} は画像信号に応じて変動して V_{sig} の電位が大きくなれば発光素子103を流れる電流量が増加するよう第2トランジスタ102の各端子の電位を設定する。

20

【0037】

第2トランジスタ102に接続される電源線106の電位 V_{e1} は、第2トランジスタ102のゲートに V_{sig} を印加する際の第2トランジスタ102のゲートとソースとの間の電圧である V_{gs} よりも、第2トランジスタ102のドレインとソースとの間の電圧である V_{ds} が大きくなるように設定する。すなわち、第2トランジスタ102が飽和領域で動作するように各端子の電位を設定しておく。ここで前述の第2トランジスタ102のゲートに印加する V_{sig} は画像信号の階調値に応じて大きくなる信号である。したがって V_{e1} は、画像信号の階調値が最大となる際の第2トランジスタ102のゲートに印加する電位 V_{sig} よりも大きく設定しておく。

30

【0038】

次いでモニター回路110の回路構成について述べる。モニター回路110には、第3トランジスタ111(モニター用トランジスタともいう)、モニター用発光素子112、電流源回路113、モニター用電源線114(第3の電源線ともいう)、ボルテージフォロワ回路115、及び低電源電位線116(第4の電源線ともいう)が配置されている。第3トランジスタ111のゲート端子及びドレイン端子は、モニター用電源線114に接続されている。モニター用電源線114と、電流源回路113の低電位側に接続される低電源電位線116との間には、第3トランジスタ111、モニター用発光素子112及び電流源回路113が接続して設けられている。モニター用発光素子112と電流源回路113とが接続するノードには、ボルテージフォロワ回路115の入力端子が接続されている。ボルテージフォロワ回路115の出力端子は電源線107に接続されている。したがって電源線107の電位 V_{moni} は、ボルテージフォロワ回路115の出力電位によって制御される。

40

【0039】

次に、モニター回路110の動作について述べる。ここで、図1(A)に示した回路図に加え図1(B)に示す回路図を参照して説明する。なお、図1(B)に示す回路図は図1(A)に示す回路図と等価のものであり、図1(B)中では第2トランジスタ102のゲートとソースとの間の電圧を V_{gs1} 、第2トランジスタ102のドレインとソースとの間の電圧を V_{ds1} 、第3トランジスタ111のゲートとソースとの間の電圧を V_{gs2} 、第3トランジスタ111のドレインとソースとの間の電圧を V_{ds2} として図示してい

50

る。

【0040】

まず、電流源回路113ではEL表示装置において頻度の大きい階調値、例えば最大階調値の30%程度の階調値、で発光素子103を発光させる場合に発光素子103に流したい大きさの電流を流す。この時の電流値を I_{ave} とする。そして第3トランジスタ111のゲート端子には電流 I_{ave} を流すために必要な大きさの電位 V_c を加える。なお $V_c > V_{ss}$ として、モニター用電源線114から低電源電位線116の方に電流 I_{ave} が流れる。電流源回路113が流す電流を、最大階調値で流す電流の30%と低減しておくことで、モニター回路110の低消費電力化を図ることができる。

【0041】

電流 I_{ave} は発光素子を最大階調値の30%程度で発光させるための電流値として説明するがこれに限らない。例えば図2(A)に示すように、横軸に階調値、縦軸に階調値の頻度を取った際の階調値のヒストグラムを生成し、出現する階調値の平均を G_{ave} とした際、当該階調値 G_{ave} を得るために発光素子に流す電流値を I_{ave} としてもよい。この場合、 I_{ave} は定期的に画像信号における階調値の平均 G_{ave} を検出するようにすればよい。

【0042】

なお、最も明るい階調値のものに合わせて電流源回路で流す電流を設定すると、補正がうまくいったような電位を出力することになるが、それによって、画素での焼き付き(画素ごとの劣化度合いの変動による輝度むら)が目立たなくなるといった利点もあるため、適宜設定を変更してもよい。

【0043】

電流源回路113を流れる電流値が I_{ave} と固定されることでモニター用電源線114から低電源電位線116の方に電流 I_{ave} が流れる。したがって第3トランジスタ111及びモニター用発光素子112に同じ電流 I_{ave} が流れる。ここで図2(B)に発光素子の電圧電流特性の図を示す。電流源回路113を電流 I_{ave} が流れる際、環境温度の変化に応じてモニター用発光素子112の特性が変わってもモニター用発光素子112に電流 I_{ave} が流すことができる。従って環境温度が変化しても発光素子で同じ輝度を得ることができ、環境温度が変化した際のモニター用発光素子112の両端に印加される V_{ac} の変化(V_1 乃至 V_3)をモニターすることができる。同様に第3トランジスタ111においても電流 I_{ave} が流すこととなり、環境温度が変化してしきい値電圧が変動しても第3トランジスタ111には同じ電流 I_{ave} が流れるように各端子間の電圧が設定されることとなる。

【0044】

電流 I_{ave} がモニター用電源線114から低電源電位線116の方に流れることで第3トランジスタ111の V_{gs2} 及びモニター用発光素子112の両端の電圧 V_{ac} は、 I_{ave} の大きさの電流を流すのに必要な大きさの電圧となる。ここで環境温度の変化により第3トランジスタ111のしきい値電圧 V_{th} 及びモニター用発光素子112の両端の電圧 V_{ac} が変わったとしても、第3トランジスタ111のソースの電位及びモニター用発光素子112の陰極の電位も同じく変化し、 I_{ave} の大きさの電流を流す最適な大きさのモニター用発光素子112の陰極の電位をモニターすることができる。

【0045】

モニターされた電位は、ボルテージフォロワ回路115の入力端子である非反転入力端子に入力される。ボルテージフォロワ回路115の出力端子、つまり電源線107の電位 V_{moni} は画素100での環境温度による特性の変動の影響をモニター回路110によって補正することができ、発光素子103及び第2トランジスタ102の環境温度による電圧電流特性及びしきい値電圧の変動が補正される。

【0046】

なお、ボルテージフォロワ回路は増幅回路の一種である。入力電流に応じた電圧を出力する回路であればなんでもよく、例えばオペアンプ、バイポーラトランジスタ、MOSトラ

10

20

30

40

50

ンジスタのいずれかもしくは複数を組み合わせて、回路を構成すればよい。

【0047】

なお前述の電流 I_{ave} が第3トランジスタ111を流れる場合、第3トランジスタ111のゲートとドレインとが接続されているため、 V_{gs2} は V_{ds2} と同じである。また第3トランジスタ111はゲートとドレインとが接続されているため飽和領域で動作することとなる。図1(C)にドレインとソースとの間の電圧 V_{ds} とドレインとソースの間を流れる電流 I_{ds} のグラフを示す。図1(C)からもわかるように、飽和領域でトランジスタを動作させる場合、ドレインとソースの間を流れる電流 I_{ds} が一定であればドレインとソースの間の電圧 V_{ds} は一定である必要はない。

【0048】

一方で上述したように画素100に設けられた第2トランジスタ102でも、 V_{e1} の電位を V_{sig} の電位よりも高く設定することにより飽和領域で動作させる。従って、第2トランジスタ102の V_{ds1} は前述の第3トランジスタ111の V_{ds2} よりも大きく設定されることとなる。飽和領域で動作するトランジスタでは V_{ds} が変化しても流れる電流の大きさはほとんど変化しない。そのため、モニター回路110でのモニター用電源線114の電位を画素100での電源線106の電位より小さくしても I_{ave} の大きさの電流を流す最適な大きさのモニター用発光素子112の陰極の電位をモニターし、発光素子の陰極の電位である V_{moni} の補正をおこなうことができる。従ってモニター回路110での低消費電力化を図ることができる。なおこのとき、電源線107の電位 V_{moni} は、モニター用電源線114の電位及び電源線106の電位より小さいものとなり、画素及びモニター回路の双方で、所定の方に電流が流れることとなる。

【0049】

なお、画素100における発光素子103の輝度をあげるためには、第2トランジスタ102を飽和領域で駆動させる場合、 V_{gs1} が大きくなるよう画像信号の電位 V_{sig} を大きくすればよい。本実施の形態においては、発光素子103の陰極に接続された電源線107の電位を補正する。そのため、発光素子の輝度をあげるための画像信号の電位 V_{sig} について、補正する必要はない。

【0050】

なお、モニター用発光素子112及び第3トランジスタ111は、発光素子103や第2トランジスタ102と同時に、同じ製造方法で、同じ基板上に作成されることが望ましい。なぜなら、モニター回路110に配置されているモニター用発光素子112と第3トランジスタ111と、画素100に配置されている発光素子103と第2トランジスタ102とで、特性が異なれば補正がずれてしまうからである。

【0051】

第1トランジスタ101、第2トランジスタ102及び第3トランジスタ111は、酸化物半導体を半導体層に有するトランジスタである。具体的には、 $Zn-O$ を含む酸化物半導体を用いて半導体層を形成すればよい。この場合、トランジスタは、 n チャネル型となる。酸化物半導体を半導体層に有するトランジスタは、オフ状態（非導通状態ともいう）のトランジスタにおいて流れる電流であるオフ電流を極めて小さくしたトランジスタとすることができる。従って第2トランジスタ102のゲートに容量素子を配置しないことも可能である。

【0052】

なお、第2トランジスタ102のゲートに入力される画像信号 V_{sig} を保持するために、容量素子が配置されていてもよい。具体的には第2トランジスタ102のゲートと第2トランジスタ102のドレインとの間に容量素子を配置してもよい。あるいは、第2トランジスタ102のゲートと第2トランジスタ102のソースとの間に容量素子を配置してもよい。あるいは、第2トランジスタ102のゲート端子と別の配線との間に容量素子を配置してもよい。なお別の配線とは、容量素子を形成するための配線、または前段の画素に接続されるゲート線のことをいう。

【0053】

10

20

30

40

50

なお、図1(A)に示す画素100は、図3に示す基板700上の複数の画素701のように、マトリクス状に配置されるものである。図3では、基板700上には、画素部702、ゲート線駆動回路703、及び信号線駆動回路704を有する構成について示している。画素701は、ゲート線駆動回路703に接続されたゲート線705によって供給される選択信号により、各行ごとに選択状態か、非選択状態かが決定される。また選択信号によって選択されている画素701は、信号線駆動回路704に接続された信号線706によって、ビデオ電圧(画像信号、ビデオ信号、ビデオデータともいう)が供給される。また、画素701は基板700の外部に設けられた電源回路707より延在して設けられる電源線708に接続される。

【0054】

10

なお図3ではゲート線705の各配線を $G_1 \sim G_n$ (n は自然数)とし、信号線706の各配線を $S_1 \sim S_m$ (m は自然数)とし、電源線708の本数を $V_1 \sim V_m$ (m は自然数)としている。また、各画素に電源を供給する電源線 $V_1 \sim V_m$ は、発光素子の駆動電圧が色要素毎に異なる場合、図3にも示すように電源回路707より複数の電源線708を延在させることで、色毎に異なる電源電圧が供給されることとなる。

【0055】

図3では、ゲート線駆動回路703、信号線駆動回路704が基板700上に設けられる構成について示したが、ゲート線駆動回路703または信号線駆動回路704のいずれかが基板700上に設けられる構成としてもよい。また画素部702のみを基板700上に設ける構成としても良い。また図3では、電源回路707が基板700の外部に設けられる構成について示したが基板700上に設けられる構成でもよい。

20

【0056】

図3で画素部702には、複数の画素701がマトリクス状に配置(ストライプ配置)する例について示している。なお、画素701は必ずしもマトリクス状に配置されている必要はなく、例えば、画素701をデルタ配置、またはベイヤー配置としてもよい。なお、カラー表示する際に画素で制御する色要素としては、RGB(Rは赤、Gは緑、Bは青)の三色に限定されず、それ以上でもよく、例えば、RGBW(Wは白)、またはRGBに、イエロー、シアン、マゼンタなどを一色以上追加したものなどがある。なお、色要素のドット毎にその表示領域の大きさが異なってもよい。

【0057】

30

図3において、ゲート線705、信号線706、及び電源線708は画素の行方向及び列方向の数に応じて示している。なお、ゲート線705、信号線706、及び電源線708は、画素を構成するサブ画素(副画素、サブピクセルともいう)の数、または画素内のトランジスタの数に応じて、本数を増やす構成としてもよい。また画素間でゲート線705、信号線706、及び電源線708を共有して画素701を駆動する構成としても良い。

【0058】

図3に示したようにEL表示装置では、カラー表示をおこなうためにRGBの3原色の発光素子を並置して表示をおこなうこともある。従って発光素子毎に環境温度に対する特性が異なることとなるため、発光素子の材料毎にモニター回路を設ける構成とすることが好ましい。具体的な回路構成について図4に示す。図4では画素部702に設けられた赤色(R)の光を呈する発光素子103Rを具備する画素100R、緑色(G)の光を呈する発光素子103Gを具備する画素100G、及び青色(B)の光を呈する発光素子103Bを具備する画素100Bを示している。また図4に示す画素部702の近傍には、赤色(R)の光を呈する発光素子103Rの環境温度に対する変化をモニターするモニター回路110R、緑色(G)の光を呈する発光素子103Gの環境温度に対する変化をモニターするモニター回路110G、青色(B)の光を呈する発光素子103Bの環境温度に対する変化をモニターするモニター回路110B、が設けられている。

40

【0059】

なお図4に示す構成では発光素子の特性が色毎に異なるため、画素100R、100G、100Bでは図3で説明したように異なる電源線106R、106G、106Bが設けら

50

れる。また電源線 107R を介して発光素子 103R の陰極側に接続されるモニター回路 110R では、赤色のモニター用発光素子 112R 及び電流源回路 113R を具備する構成とする。また電源線 107G を介して発光素子 103G の陰極側に接続されるモニター回路 110G では、緑色のモニター用発光素子 112G 及び電流源回路 113G を具備する構成とする。また電源線 107B を介して発光素子 103B の陰極側に接続されるモニター回路 110B では、青色のモニター用発光素子 112B 及び電流源回路 113B を具備する構成とする。なお各モニター素子及び画素の動作については、図 1 での説明と同様となる。

【0060】

以上説明したように本発明の一形態によれば、環境温度の変化に起因した発光素子を流れる電流値の変動による輝度のばらつきを抑制することができる。従って、環境温度が変化しても、表示品位の良好な EL 表示装置を提供することができる。

10

【0061】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせて実施することが可能である。

【0062】

(実施の形態 2)

本実施の形態では、上記実施の形態で説明した EL 表示装置の各画素が具備する発光素子の構成について説明する。

【0063】

20

図 5 は、トランジスタに接続された発光素子の断面構造の一形態について示したものである。発光素子は、第 1 電極 511、発光層を有する EL 層 513、第 2 電極 514 が順に積層して設けられている。第 1 電極 511 または第 2 電極 514 の一方は陽極として機能し、他方は陰極として機能する。発光素子は、陽極から注入される正孔及び陰極から注入される電子が EL 層に含まれる発光層で再結合して、発光する。発光素子の第 1 電極 511 は、基板 503 上に形成されたトランジスタ 501 に接続する。また、トランジスタ 501 のソースまたはドレインとなる電極及び第 1 電極 511 を覆うように隔壁 502 が設けられる。また、第 1 電極 511 上の隔壁 502 の開口部に、EL 層 513 が設けられ、EL 層 513 や隔壁 502 を覆うように第 2 電極 514 が設けられる。

【0064】

30

第 1 電極 511 または第 2 電極 514 は、金属、合金、または電気伝導性化合物を用いて形成する。

【0065】

例えば、第 1 電極 511 または第 2 電極 514 は、仕事関数の大きい（仕事関数が 4.0 eV 以上）金属、合金、電気伝導性化合物などを用いることができる。代表的には、酸化インジウム - 酸化スズ（Indium Tin Oxide）、珪素若しくは酸化珪素を含有した酸化インジウム - 酸化スズ、酸化インジウム - 酸化亜鉛（Indium Zinc Oxide）、酸化タングステン及び酸化亜鉛を含有した酸化インジウム等の透光性を有する導電性金属酸化物層がある。

【0066】

40

また、第 1 電極 511 または第 2 電極 514 は、仕事関数の小さい（代表的には、仕事関数が 3.8 eV 以下）金属、合金、電気伝導性化合物などを用いることができる。代表的には、元素周期表の第 1 族または第 2 族に属する元素、すなわちリチウムやセシウム等のアルカリ金属、及びマグネシウム、カルシウム、ストロンチウム等のアルカリ土類金属、及びこれらを含む合金（アルミニウム、マグネシウムと銀との合金、アルミニウムとリチウムの合金）、ユーロピウム、イッテルビウム等の希土類金属及びこれらを含む合金等がある。

【0067】

アルカリ金属、アルカリ土類金属、及びこれらを含む合金は、真空蒸着法、スパッタリング法などを用いて形成する。また、銀ペーストなどをインクジェット法により吐出し焼成

50

して形成することも可能である。また、第1電極511及び第2電極514は、単層に限らず、積層して形成することもできる。

【0068】

なお、EL層513で発光する光を外部に取り出すため、第1電極511または第2電極514のいずれか一方或いは両方を、EL層513からの発光を透過するように形成する。第1電極511のみが透光性を有する電極である場合、光は、矢印方向500に示すように第1電極511を通して、信号線から入力されるビデオ信号に応じた輝度で基板503側から取り出される。また、第2電極514のみが透光性を有する電極である場合、光は第2電極514を通して信号線から入力されるビデオ信号に応じた輝度で封止基板516側から取り出される。第1電極511及び第2電極514がいずれも透光性を有する電極である場合、光は第1電極511及び第2電極514を通して、信号線から入力されるビデオ信号に応じた輝度で基板503側及び封止基板516側の両方から取り出される。

10

【0069】

透光性を有する電極は、例えば、透光性を有する導電性金属酸化物を用いて形成するか、或いは、銀、アルミニウム等を数nm乃至数十nmの厚さとなるように形成する。また、膜厚を薄くした銀、アルミニウムなどの金属層と、透光性を有する導電性金属酸化物層との積層構造とすることもできる。

【0070】

陽極として機能する第1電極511または第2電極514の一方は、仕事関数の大きい(仕事関数4.0eV以上)金属、合金、電気伝導性化合物などを用いることが好ましい。また、陰極として機能する第1電極511または第2電極514の他方は、仕事関数の小さい(仕事関数3.8eV以下)金属、合金、電気伝導性化合物などを用いることが好ましい。代表的には、アルカリ金属、アルカリ土類金属、及びこれらを含む合金や化合物、並びに希土類金属を含む遷移金属を用いて形成することができる。

20

【0071】

EL層513は、発光層を有する。また、EL層513は、発光層のほかに、正孔注入層、正孔輸送層、電子輸送層及び電子注入層を有してもよい。正孔輸送層は、陽極と発光層の間に設けられる。また、正孔注入層は陽極と発光層との間、或いは陽極と正孔輸送層との間に設けられる。一方、電子輸送層は、陰極と発光層との間に設けられる。電子注入層は陰極と発光層との間、或いは陰極と電子輸送層との間に設けられる。なお、正孔注入層、正孔輸送層、電子輸送層及び電子注入層は全ての層を設ける必要はなく、適宜求める機能等に応じて選択して設ければよい。

30

【0072】

発光層は発光性の物質を含む。発光性の物質としては、例えば、蛍光を発光する蛍光性化合物や燐光を発光する燐光性化合物を用いることができる。

【0073】

また、発光層は、発光性の物質をホスト材料に分散して形成できる。発光性の物質をホスト材料に分散して発光層を形成すると、発光物質同士が消光反応を引き起こす濃度消光現象や、結晶化現象を抑制できる。

【0074】

発光性の物質が蛍光性化合物の場合には、ホスト材料に蛍光性化合物よりも一重項励起エネルギー(基底状態と一重項励起状態とのエネルギー差)が大きい物質を用いることが好ましい。また、燐光性化合物の場合には、ホスト材料に燐光性化合物よりも三重項励起エネルギー(基底状態と三重項励起状態とのエネルギー差)が大きい物質を用いることが好ましい。

40

【0075】

また、ホスト材料に分散する発光性の物質としては、上述した燐光性化合物や蛍光性化合物を用いることができる。

【0076】

なお、発光層として、2種類以上のホスト材料と発光性の物質を用いてもよいし、2種類

50

以上の発光性の物質とホスト材料を用いてもよい。また、２種類以上のホスト材料及び２種類以上の発光性の物質を用いてもよい。

【００７７】

また、正孔注入層として、正孔輸送性の高い物質と電子受容性を示す物質を含む層を用いることができる。正孔輸送性の高い物質と電子受容性を示す物質とを含む層は、キャリア密度が高く、正孔注入性に優れている。また、正孔輸送性の高い物質と電子受容性を示す物質とを含む層を、陽極として機能する電極に接する正孔注入層として用いることにより、陽極として機能する電極材料の仕事関数の大小に関わらず、様々な金属、合金、電気伝導性化合物、及びこれらの混合物などを用いることができる。

【００７８】

発光層、正孔注入層、正孔輸送層、電子輸送層及び電子注入層は、蒸着法、塗布法等により形成することができる。

【００７９】

また、第２電極５１４及び隔壁５０２上にパッシベーション層５１５をスパッタリング法やＣＶＤ法により形成してもよい。パッシベーション層５１５を設けることで、外部から発光素子への水分や酸素の侵入による発光素子の劣化を低減することができる。さらには、パッシベーション層５１５及び封止基板５１６の空間に窒素を封入し、さらに乾燥剤を配置してもよい。または、パッシベーション層５１５及び封止基板５１６の間を、透光性を有し、且つ吸水性の高い有機樹脂で充填してもよい。

【００８０】

発光素子が白色の発光を示す場合、カラーフィルター、または色変換層などを、基板５０３または封止基板５１６に設けることによってフルカラー表示を行なうことができる。

【００８１】

またコントラストを高めるため、基板５０３または封止基板５１６に偏光板または円偏光板を設けてもよい。

【００８２】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

【００８３】

（実施の形態３）

本実施の形態では、上記実施の形態で説明したＥＬ表示装置におけるトランジスタの構成について説明する。

【００８４】

トランジスタの構造の一例として、酸化物半導体でなる半導体層（酸化物半導体層）を有するトランジスタの構造について、図６及び図７を参照して説明する。図６及び図７は、トランジスタの断面模式図である。

【００８５】

図６（Ａ）に示すトランジスタは、ボトムゲート構造を有するトランジスタの一つであり、逆スタガ型トランジスタともいう。

【００８６】

図６（Ａ）に示すトランジスタは、基板７１０の上に設けられた導電層７１１と、導電層７１１の上に設けられた絶縁層７１２と、絶縁層７１２を挟んで導電層７１１の上に設けられた酸化物半導体層７１３と、酸化物半導体層７１３の一部の上にそれぞれ設けられた導電層７１５及び導電層７１６と、を有している。

【００８７】

また、図６（Ａ）に、トランジスタの酸化物半導体層７１３の他の一部（導電層７１５及び導電層７１６が設けられていない部分）に接する酸化物絶縁層７１７と、酸化物絶縁層７１７の上に設けられた保護絶縁層７１９を示す。

【００８８】

図６（Ｂ）に示すトランジスタは、ボトムゲート構造を有するトランジスタの一つである

10

20

30

40

50

チャンネル保護型（チャンネルストップ型ともいう。）トランジスタであり、逆スタガ型トランジスタともいう。

【0089】

図6（B）に示すトランジスタは、基板720の上に設けられた導電層721と、導電層721の上に設けられた絶縁層722と、絶縁層722を挟んで導電層721の上に設けられた酸化物半導体層723と、絶縁層722及び酸化物半導体層723を挟んで導電層721の上に設けられた絶縁層727と、酸化物半導体層723の一部の上及び絶縁層727の一部の上にそれぞれ設けられた導電層725及び導電層726と、を有している。

【0090】

ここで、酸化物半導体層723の一部または全てと導電層721とが重なる構造にすると、酸化物半導体層723への光の入射を抑えることができる。

10

【0091】

また、図6（B）に、トランジスタの上に設けられた保護絶縁層729を示す。

【0092】

図6（C）に示すトランジスタは、ボトムゲート構造を有するトランジスタの一つである。

【0093】

図6（C）に示すトランジスタは、基板730の上に設けられた導電層731と、導電層731の上に設けられた絶縁層732と、絶縁層732の一部の上にそれぞれ設けられた導電層735及び導電層736と、絶縁層732、導電層735、及び、導電層736を挟んで導電層731の上に設けられた酸化物半導体層733と、を有している。

20

【0094】

ここで、酸化物半導体層733の一部または全てと導電層731とが重なる構造にすると、酸化物半導体層733への光の入射を抑えることができる。

【0095】

また、図6（C）に、酸化物半導体層733の上面及び側面と接する酸化物絶縁層737と、酸化物絶縁層737の上に設けられた保護絶縁層739を示す。

【0096】

図6（D）に示すトランジスタは、トップゲート構造を有するトランジスタの一つである。

30

【0097】

図6（D）に示すトランジスタは、絶縁層747を挟んで基板740の上に設けられた酸化物半導体層743と、酸化物半導体層743の一部の上にそれぞれ設けられた導電層745及び導電層746と、酸化物半導体層743、導電層745、及び導電層746の上に設けられた絶縁層742と、絶縁層742を挟んで酸化物半導体層743の上に設けられた導電層741と、を有している。

【0098】

基板710、基板720、基板730、基板740のそれぞれには、一例として、ガラス基板（バリウムホウケイ酸ガラス基板やアルミノホウケイ酸ガラス基板等）、絶縁体でなる基板（セラミック基板、石英基板、サファイア基板等）、結晶化ガラス基板、プラスチック基板、または、半導体基板（シリコン基板等）を用いる。

40

【0099】

図6（D）に示すトランジスタにおいて、絶縁層747は、基板740からの不純物元素の拡散を防止する下地層としての機能を有する。絶縁層747には、一例として、窒化シリコン層、酸化シリコン層、窒化酸化シリコン層、酸化窒化シリコン層、酸化アルミニウム層、及び酸化窒化アルミニウム層を、単層でまたは積層させて用いる。または、絶縁層747には、前述の層と、遮光性を有する材料の層とを積層させて用いる。または、絶縁層747には、遮光性を有する材料の層を用いる。なお、絶縁層747として、遮光性を有する材料の層を用いると、酸化物半導体層743への光の入射を抑えることができる。

【0100】

50

なお、図 6 (D) に示すトランジスタと同様に、図 6 (A) ~ 図 6 (C) に示すトランジスタにおいて、基板 7 1 0 と導電層 7 1 1 との間、基板 7 2 0 と導電層 7 2 1 との間、基板 7 3 0 と導電層 7 3 1 との間に、それぞれ絶縁層 7 4 7 を設けてもよい。

【 0 1 0 1 】

導電層 (導電層 7 1 1 、導電層 7 2 1 、導電層 7 3 1 、導電層 7 4 1) は、トランジスタのゲートとしての機能を有する。これらの導電層には、一例として、モリブデン、チタン、クロム、タンタル、タングステン、アルミニウム、銅、ネオジム、及びスカンジウム等の金属材料の層、または、当該金属材料を主成分とする合金材料の層を用いる。

【 0 1 0 2 】

絶縁層 (絶縁層 7 1 2 、絶縁層 7 2 2 、絶縁層 7 3 2 、絶縁層 7 4 2) は、トランジスタのゲート絶縁層としての機能を有する。

10

【 0 1 0 3 】

絶縁層 (絶縁層 7 1 2 、絶縁層 7 2 2 、絶縁層 7 3 2 、絶縁層 7 4 2) には、一例として、酸化シリコン層、窒化シリコン層、酸化窒化シリコン層、窒化酸化シリコン層、酸化アルミニウム層、窒化アルミニウム層、酸化窒化アルミニウム層、窒化酸化アルミニウム層、酸化ハフニウム層、または、酸化アルミニウムガリウム層を用いる。

【 0 1 0 4 】

酸化物半導体層 (酸化物半導体層 7 1 3 、酸化物半導体層 7 2 3 、酸化物半導体層 7 3 3 、酸化物半導体層 7 4 3) と接するゲート絶縁層としての機能を有する絶縁層 (絶縁層 7 1 2 、絶縁層 7 2 2 、絶縁層 7 3 2 、絶縁層 7 4 2) には、酸素を含む絶縁層を用いるのが好ましく、当該酸素を含む絶縁層が、化学量論的組成比より酸素が多い領域 (酸素過剰領域とも表記する) を含むことがより好ましい。

20

【 0 1 0 5 】

上記ゲート絶縁層としての機能を有する絶縁層が酸素過剰領域を有することにより、酸化物半導体層からゲート絶縁層としての機能を有する絶縁層への酸素の移動を防ぐことができる。また、ゲート絶縁層としての機能を有する絶縁層から酸化物半導体層への酸素の供給を行うこともできる。よって、ゲート絶縁層としての機能を有する絶縁層と接する酸化物半導体層を、十分な量の酸素を含有する層とすることができる。

【 0 1 0 6 】

また、ゲート絶縁層としての機能を有する絶縁層 (絶縁層 7 1 2 、絶縁層 7 2 2 、絶縁層 7 3 2 、絶縁層 7 4 2) は、水素や水等の不純物を混入させない方法を用いて成膜することが好ましい。ゲート絶縁層としての機能を有する絶縁層に水素や水等の不純物が含まれると、酸化物半導体層 (酸化物半導体層 7 1 3 、酸化物半導体層 7 2 3 、酸化物半導体層 7 3 3 、酸化物半導体層 7 4 3) への水素や水等の不純物の侵入や、水素や水等の不純物による酸化物半導体層中の酸素の引き抜き、等によって、酸化物半導体層が低抵抗化 (n 型化) してしまい、寄生チャネルが形成される恐れがあるためである。例えば、ゲート絶縁層としての機能を有する絶縁層は、スパッタリング法によって成膜し、スパッタガスとしては、水素や水等の不純物が除去された高純度ガスを用いることが好ましい。

30

【 0 1 0 7 】

また、ゲート絶縁層としての機能を有する絶縁層には、酸素を供給する処理を行うことが好ましい。酸素を供給する処理としては、酸素雰囲気における熱処理や、酸素ドーブ処理、等がある。または、電界で加速した酸素イオンを照射して、酸素を添加しても良い。なお、本明細書等において、酸素ドーブ処理とは、酸素をバルクに添加することをいい、当該バルクの用語は、酸素を膜表面のみでなく膜内部に添加することを明確にする趣旨で用いている。また、酸素ドーブには、プラズマ化した酸素をバルクに添加する酸素プラズマドーブが含まれる。

40

【 0 1 0 8 】

ゲート絶縁層としての機能を有する絶縁層に対して、酸素ドーブ処理等の酸素を供給する処理を行うことにより、ゲート絶縁層としての機能を有する絶縁層には、化学量論的組成比より酸素が多い領域が形成される。このような領域を備えることにより、酸化物半導体

50

層に酸素を供給し、酸化物半導体層中または絶縁層との界面の酸素不足欠陥を低減することができる。

【0109】

例えば、ゲート絶縁層としての機能を有する絶縁層として酸化アルミニウムガリウム層を用いた場合、酸素ドーブ処理等の酸素を供給する処理を行うことにより、 $Ga_xAl_{2-x}O_3$ + ($0 < x < 2$ 、 $0 < \quad < 1$) とすることができる。

【0110】

または、スパッタリング法を用いてゲート絶縁層としての機能を有する絶縁層を成膜する際に、酸素ガス、または、不活性気体（例えば、アルゴン等の希ガス、または、窒素）と酸素との混合ガスを導入することで、ゲート絶縁層としての機能を有する絶縁層に酸素過剰領域を形成してもよい。なお、スパッタリング法による成膜後、熱処理を行っても良い。

【0111】

酸化物半導体層（酸化物半導体層713、酸化物半導体層723、酸化物半導体層733、酸化物半導体層743）は、トランジスタのチャネル形成層としての機能を有する。これらの酸化物半導体層に用いることができる酸化物半導体としては、四元系金属酸化物（In-Sn-Ga-Zn-O系金属酸化物等）、三元系金属酸化物（In-Ga-Zn-O系金属酸化物、In-Sn-Zn-O系金属酸化物、In-Al-Zn-O系金属酸化物、Sn-Ga-Zn-O系金属酸化物、Al-Ga-Zn-O系金属酸化物、Sn-Al-Zn-O系金属酸化物、In-Hf-Zn-O系金属酸化物、In-La-Zn-O系金属酸化物、In-Ce-Zn-O系金属酸化物、In-Pr-Zn-O系金属酸化物、In-Nd-Zn-O系金属酸化物、In-Pm-Zn-O系金属酸化物、In-Sm-Zn-O系金属酸化物、In-Eu-Zn-O系金属酸化物、In-Gd-Zn-O系金属酸化物、In-Tb-Zn-O系金属酸化物、In-Dy-Zn-O系金属酸化物、In-Ho-Zn-O系金属酸化物、In-Er-Zn-O系金属酸化物、In-Tm-Zn-O系金属酸化物、In-Yb-Zn-O系金属酸化物、In-Lu-Zn-O系金属酸化物等）、及び二元系金属酸化物等（In-Zn-O系金属酸化物、Sn-Zn-O系金属酸化物、Al-Zn-O系金属酸化物、Zn-Mg-O系金属酸化物、Sn-Mg-O系金属酸化物、In-Mg-O系金属酸化物、In-Ga-O系金属酸化物、In-Sn-O系金属酸化物等）が挙げられる。また、酸化物半導体層に用いることができる酸化物半導体として、In-O系金属酸化物、Sn-O系金属酸化物、Zn-O系金属酸化物等を用いることもできる。また、酸化物半導体層に用いることができる酸化物半導体として、上記金属酸化物に SiO_2 を含ませた酸化物半導体を用いることもできる。

【0112】

また、酸化物半導体層に用いることができる酸化物半導体として、 $InMO_3(ZnO)_m$ ($m > 0$) で表記される材料を用いることができる。ここで、Mは、Ga、Al、Mn、及びCoから選ばれた一つまたは複数の金属元素を示す。例えば、Mとしては、Ga、Ga及びAl、Ga及びMn、Ga及びCo等が挙げられる。

【0113】

導電層（導電層715及び導電層716、導電層725及び導電層726、導電層735及び導電層736、並びに、導電層745及び導電層746）は、トランジスタのソースまたはドレインとしての機能を有する。これらの導電層には、一例として、アルミニウム、クロム、銅、タンタル、チタン、モリブデン、若しくは、タングステン等の金属材料、または、これらの金属材料を主成分とする合金材料の層を用いる。

【0114】

例えば、トランジスタのソースまたはドレインとしての機能を有する導電層として、アルミニウム及び銅等の金属材料の層と、チタン、モリブデン、及びタングステン等の高融点金属材料層とを積層させて用いる。または、複数の高融点金属材料の層の間にアルミニウム及び銅等の金属材料の層を設けて用いる。また、上記の導電層として、ヒロックやウィスカの発生を防止する元素（シリコン、ネオジム、スカンジウム等）が添加されたアル

10

20

30

40

50

ミニウム層を用いると、トランジスタの耐熱性を向上させることができる。

【0115】

また、上記の導電層の材料として、酸化インジウム (In_2O_3)、酸化スズ (SnO_2)、酸化亜鉛 (ZnO)、酸化インジウム酸化スズ合金 (In_2O_3 SnO_2)、若しくは、酸化インジウム酸化亜鉛合金 (In_2O_3 ZnO)、または、これらの金属酸化物に酸化シリコンを含ませた金属酸化物を用いる。

【0116】

絶縁層727は、トランジスタのチャネル形成層を保護する層（チャネル保護層ともいう。）としての機能を有する。

【0117】

酸化物絶縁層717及び酸化物絶縁層737には、一例として、酸化シリコン層等の酸化物絶縁層を用いる。

【0118】

保護絶縁層719、保護絶縁層729、及び保護絶縁層739には、一例として、窒化シリコン層、窒化アルミニウム層、窒化酸化シリコン層、及び窒化酸化アルミニウム層等の無機絶縁層を用いる。

【0119】

また、酸化物半導体層743と導電層745との間、及び酸化物半導体層743と導電層746との間に、ソース領域及びドレイン領域として機能する酸化物導電層をバッファ層として設けてもよい。図6(D)のトランジスタに酸化物導電層を設けたトランジスタを図7(A)に示す。

【0120】

図7(A)のトランジスタは、酸化物半導体層743とソース及びドレインとして機能する導電層745及び導電層746との間に、ソース領域及びドレイン領域として機能する酸化物導電層792及び酸化物導電層794が形成されている。図7(A)のトランジスタは、作製工程により酸化物導電層792及び酸化物導電層794の形状が異なる例である。

【0121】

図7(A)のトランジスタでは、酸化物半導体膜と酸化物導電膜の積層を形成し、酸化物半導体膜と酸化物導電膜との積層を同じフォトリソグラフィ工程によって形状を加工して島状の酸化物半導体層743と島状の酸化物導電膜を形成する。酸化物半導体層743及び酸化物導電膜上にソース及びドレインとして機能する導電層745及び導電層746を形成した後、導電層745及び導電層746をマスクとして、島状の酸化物導電膜をエッチングし、ソース領域及びドレイン領域として機能する酸化物導電層792及び酸化物導電層794を形成する。

【0122】

図7(B)のトランジスタでは、酸化物半導体層743上に酸化物導電膜を形成し、その上に金属導電膜を形成し、酸化物導電膜及び金属導電膜を同じフォトリソグラフィ工程によって加工して、ソース領域及びドレイン領域として機能する酸化物導電層792及び酸化物導電層794、ソース及びドレインとして機能する導電層745及び導電層746を形成する。

【0123】

なお、酸化物導電層の形状を加工するためのエッチング処理の際、酸化物半導体層が過剰にエッチングされないように、エッチング条件（エッチング材の種類、濃度、エッチング時間等）を適宜調整する。

【0124】

酸化物導電層792及び酸化物導電層794の成膜方法は、スパッタリング法や真空蒸着法（電子ビーム蒸着法など）や、アーク放電イオンプレーティング法や、スプレー法を用いる。酸化物導電層の材料としては、酸化亜鉛、酸化亜鉛アルミニウム、酸窒化亜鉛アルミニウム、酸化亜鉛ガリウム、酸化珪素を含むインジウム錫酸化物などを適用することが

10

20

30

40

50

できる。また、上記材料に酸化珪素を含ませてもよい。

【0125】

ソース領域及びドレイン領域として、酸化物導電層を酸化物半導体層743とソース及びドレインとして機能する導電層745及び導電層746との間に設けることで、ソース領域及びドレイン領域の低抵抗化を図ることができ、トランジスタが高速動作をすることができる。

【0126】

また、酸化物半導体層743、ドレイン領域として機能する酸化物導電層（酸化物導電層792または酸化物導電層794）、ドレインとして機能する導電層（導電層745または導電層746）の構成とすることによって、トランジスタの耐圧を向上させることができる。

10

【0127】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせて実施することが可能である。

【0128】

（実施の形態4）

本実施の形態では、上記実施の形態で説明したトランジスタの半導体層に用いることのできる酸化物半導体の一例について、図8（A）乃至（C）を用いて説明する。

【0129】

本実施の形態の酸化物半導体層は、第1の結晶性酸化物半導体層上に第1の結晶性酸化物半導体層よりも厚い第2の結晶性酸化物半導体層を有する積層構造である。

20

【0130】

絶縁層1600上に絶縁層1602を形成する。本実施の形態では、絶縁層1602として、PECVD法またはスパッタリング法を用いて、50nm以上600nm以下の膜厚の酸化物絶縁層を形成する。例えば、酸化シリコン膜、酸化ガリウム膜、酸化アルミニウム膜、酸化窒化シリコン膜、酸化窒化アルミニウム膜、または窒化酸化シリコン膜から選ばれた一層またはこれらの積層を用いることができる。

【0131】

次に、絶縁層1602上に膜厚1nm以上10nm以下の第1の酸化物半導体膜を形成する。第1の酸化物半導体膜の形成は、スパッタリング法を用い、そのスパッタリング法による成膜時における基板温度は200 以上400 以下とする。

30

【0132】

本実施の形態では、酸化物半導体用ターゲット（In-Ga-Zn-O系酸化物半導体用ターゲット（ In_2O_3 ： Ga_2O_3 ： ZnO =1：1：2[mol数比]）を用いて、基板とターゲットの間との距離を160mm、基板温度250 、圧力0.4Pa、直流（DC）電源0.5kW、酸素のみ、アルゴンのみ、またはアルゴン及び酸素雰囲気下で膜厚5nmの第1の酸化物半導体膜を成膜する。

【0133】

次いで、基板を配置するチャンバー雰囲気を窒素、または乾燥空気とし、第1の加熱処理を行う。第1の加熱処理の温度は、400 以上750 以下とする。第1の加熱処理によって第1の結晶性酸化物半導体層1604を形成する（図8（A）参照）。

40

【0134】

成膜時における基板温度や第1の加熱処理の温度にもよるが、成膜や第1の加熱処理によって、膜表面から結晶化が起こり、膜の表面から内部に向かって結晶成長し、C軸配向した結晶が得られる。第1の加熱処理によって、亜鉛と酸素が膜表面に多く集まり、上平面が六角形をなす亜鉛と酸素からなるグラフェンタイプの二次元結晶が最表面に1層または複数層形成され、これが膜厚方向に成長して重なり積層となる。加熱処理の温度を上げると表面から内部、そして内部から底部と結晶成長が進行する。

【0135】

第1の加熱処理によって、酸化物絶縁層である絶縁層1602中の酸素を第1の結晶性酸

50

化物半導体層 1604 との界面またはその近傍（界面からプラスマイナス 5 nm）に拡散させて、第 1 の結晶性酸化物半導体層 1604 の酸素欠損を低減する。従って、下地絶縁層として用いられる絶縁層 1602 は、膜中（バルク中）、第 1 の結晶性酸化物半導体層 1604 と絶縁層 1602 との界面、のいずれかには少なくとも化学量論比を超える量の酸素が存在することが好ましい。

【0136】

次いで、第 1 の結晶性酸化物半導体層 1604 上に 10 nm よりも厚い第 2 の酸化物半導体膜を形成する。第 2 の酸化物半導体膜の形成は、スパッタリング法を用い、その成膜時における基板温度は 200 以上 400 以下とする。成膜時における基板温度を 200 以上 400 以下とすることにより、第 1 の結晶性酸化物半導体層 1604 の表面上に接して成膜する酸化物半導体層にプリカーサの整列が起き、所謂、秩序性を持たせることができる。

10

【0137】

本実施の形態では、酸化物半導体用ターゲット（In-Ga-Zn-O 系酸化物半導体用ターゲット（ $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO} = 1 : 1 : 2$ [mol 数比]）を用いて、基板とターゲットの間との距離を 170 mm、基板温度 400、圧力 0.4 Pa、直流（DC）電源 0.5 kW、酸素のみ、アルゴンのみ、またはアルゴン及び酸素雰囲気下で膜厚 25 nm の第 2 の酸化物半導体膜を成膜する。

【0138】

次いで、基板を配置するチャンバー雰囲気を窒素、または乾燥空気とし、第 2 の加熱処理を行う。第 2 の加熱処理の温度は、400 以上 750 以下とする。第 2 の加熱処理によって第 2 の結晶性酸化物半導体層 1606 を形成する（図 8（B）参照）。第 2 の加熱処理を、窒素雰囲気下、酸素雰囲気下、または窒素と酸素の混合雰囲気下で行うことにより、第 2 の結晶性酸化物半導体層の高密度化及び欠陥数の減少を図る。第 2 の加熱処理によって、第 1 の結晶性酸化物半導体層 1604 を核として膜厚方向、即ち底部から内部に結晶成長が進行して第 2 の結晶性酸化物半導体層 1606 が形成される。

20

【0139】

また、絶縁層 1602 の形成から第 2 の加熱処理までの工程を大気に触れることなく連続的に行うことが好ましい。絶縁層 1602 の形成から第 2 の加熱処理までの工程は、水素及び水分をほとんど含まない雰囲気（不活性雰囲気、減圧雰囲気、乾燥空気雰囲気など）下に制御することが好ましく、例えば、水分については露点 - 40 以下、好ましくは露点 - 50 以下の乾燥窒素雰囲気とする。

30

【0140】

次いで、第 1 の結晶性酸化物半導体層 1604 及び第 2 の結晶性酸化物半導体層 1606 からなる酸化物半導体積層を加工して島状の酸化物半導体積層からなる酸化物半導体層 1608 を形成する（図 8（C）参照）。図では、第 1 の結晶性酸化物半導体層 1604 と第 2 の結晶性酸化物半導体層 1606 の界面を点線で示し、酸化物半導体積層と説明しているが、明確な界面が存在しているのではなく、あくまで分かりやすく説明するために図示している。

【0141】

酸化物半導体積層の加工は、所望の形状のマスクを酸化物半導体積層上に形成した後、当該酸化物半導体積層をエッチングすることによって行うことができる。上述のマスクは、フォトリソグラフィなどの方法を用いて形成することができる。または、インクジェット法などの方法を用いてマスクを形成しても良い。

40

【0142】

なお、酸化物半導体積層のエッチングは、ドライエッチングでもウェットエッチングでもよい。もちろん、これらを組み合わせて用いてもよい。

【0143】

また、上記作製方法により、得られる第 1 の結晶性酸化物半導体層及び第 2 の結晶性酸化物半導体層は、C 軸配向を有していることを特徴の一つとしている。ただし、第 1 の結晶

50

性酸化物半導体層及び第2の結晶性酸化物半導体層は、単結晶構造ではなく、非晶質構造でもない構造であり、C軸配向を有した結晶(C Axis Aligned Crystal; CAACとも呼ぶ)を含む酸化物を有する。なお、第1の結晶性酸化物半導体層及び第2の結晶性酸化物半導体層は、一部に結晶粒界を有している。

【0144】

いずれにしても、CAACを得るには酸化物半導体膜の堆積初期段階において六方晶の結晶が形成されるようにすることと、当該結晶を種として結晶が成長されるようにすることが肝要である。そのためには、基板加熱温度を100 ~ 500、好適には200 ~ 400、さらに好適には250 ~ 300にすると好ましい。また、これに加えて、成膜時の基板加熱温度よりも高い温度で、堆積された酸化物半導体膜を熱処理することで膜中に含まれるミクロな欠陥や、積層界面の欠陥を修復することができる。

10

【0145】

なお、第1の結晶性酸化物半導体層及び第2の結晶性酸化物半導体層は、少なくともZnを有する酸化物材料であり、四元系金属酸化物であるIn-Al-Ga-Zn-O系の材料や、In-Sn-Ga-Zn-O系の材料や、三元系金属酸化物であるIn-Ga-Zn-O系の材料、In-Al-Zn-O系の材料、In-Sn-Zn-O系の材料、Sn-Ga-Zn-O系の材料、Al-Ga-Zn-O系の材料、Sn-Al-Zn-O系の材料や、二元系金属酸化物であるIn-Zn-O系の材料、Sn-Zn-O系の材料、Al-Zn-O系の材料、Zn-Mg-O系の材料や、Zn-O系の材料などがある。また、In-Si-Ga-Zn-O系の材料や、In-Ga-B-Zn-O系の材料や、In-B-Zn-O系の材料を用いてもよい。また、上記の材料にSiO₂を含ませてもよい。ここで、例えば、In-Ga-Zn-O系の材料とは、インジウム(In)、ガリウム(Ga)、亜鉛(Zn)を含む酸化物、という意味であり、その組成比は特に問わない。また、InとGaとZn以外の元素を含んでもよい。

20

【0146】

なお、酸化物半導体は不純物に対して鈍感であり、膜中にはかなりの金属不純物が含まれていても問題がなく、ナトリウムのようなアルカリ金属が多量に含まれる廉価なソーダ石灰ガラスも使えたと指摘されている(神谷、野村、細野、「アモルファス酸化物半導体の物性とデバイス開発の現状」、個体物理、2009年9月号、Vol. 44、p. 621-633)。しかし、このような指摘は適切でない。アルカリ金属は酸化物半導体を構成する元素ではないため、不純物である。アルカリ土類金属も、酸化物半導体を構成する元素ではない場合において、不純物となる。特に、アルカリ金属のうちNaは、酸化物半導体膜に接する絶縁膜が酸化物である場合、当該絶縁膜中に拡散してNa⁺となる。また、Naは、酸化物半導体膜内において、酸化物半導体を構成する金属と酸素の結合を分断する、或いは、その結合中に割り込む。その結果、例えば、閾値電圧がマイナス方向にシフトすることによるノーマリオン化、移動度の低下等の、トランジスタの特性の劣化が起こり、加えて、特性のばらつきも生じる。この不純物によりもたらされるトランジスタの特性の劣化と、特性のばらつきは、酸化物半導体膜中の水素の濃度が十分に低い場合において顕著に現れる。従って、酸化物半導体膜中の水素の濃度が $5 \times 10^{-19} / \text{cm}^3$ 以下、特に $5 \times 10^{-18} / \text{cm}^3$ 以下である場合には、上記不純物の濃度を低減することが望ましい。具体的に、二次イオン質量分析法によるNa濃度の測定値は、 $5 \times 10^{-16} / \text{cm}^3$ 以下、好ましくは $1 \times 10^{-16} / \text{cm}^3$ 以下、更に好ましくは $1 \times 10^{-15} / \text{cm}^3$ 以下とする。同様に、Li濃度の測定値は、 $5 \times 10^{-15} / \text{cm}^3$ 以下、好ましくは $1 \times 10^{-15} / \text{cm}^3$ 以下とする。同様に、K濃度の測定値は、 $5 \times 10^{-15} / \text{cm}^3$ 以下、好ましくは $1 \times 10^{-15} / \text{cm}^3$ 以下とする。

30

40

【0147】

また、第1の結晶性酸化物半導体層上に第2の結晶性酸化物半導体層を形成する2層構造に限定されず、第2の結晶性酸化物半導体層の形成後に第3の結晶性酸化物半導体層を形成するための成膜処理と加熱処理のプロセスを繰り返し行って、3層以上の積層構造としてもよい。

50

【 0 1 4 8 】

上記作製方法で形成された酸化物半導体積層からなる酸化物半導体層 1 6 0 8 を、本明細書に開示する E L 表示装置に適用できるトランジスタ（例えば、実施の形態 2 及び実施の形態 3 で説明したトランジスタ）に、適宜用いることができる。

【 0 1 4 9 】

また、本実施の形態の第 1 の結晶性酸化物半導体層と第 2 の結晶性酸化物半導体層の積層を酸化物半導体層として用いた、実施の形態 3 の図 6（D）のトランジスタにおいては、酸化物半導体層の一方の面から他方の面に電界が印加されることはない。また、電流が酸化物半導体積層の厚さ方向（一方の面から他方の面に流れる方向、具体的に図 6（D）では上下方向）に流れる構造ではない。電流は、主として、酸化物半導体積層の界面を流れるトランジスタ構造であるため、トランジスタに光照射が行われ、または B T ストレスが与えられても、トランジスタ特性の劣化は抑制される、または低減される。

10

【 0 1 5 0 】

酸化物半導体層 1 6 0 8 のような第 1 の結晶性酸化物半導体層と第 2 の結晶性酸化物半導体層の積層をトランジスタに用いることで、安定した電気的特性を有し、且つ、信頼性の高いトランジスタを実現できる。

【 0 1 5 1 】

多結晶シリコンを用いたトランジスタは、レーザー光を照射して結晶化する工程が必要なることからトランジスタ特性にバラツキが生じ、それが E L 表示装置の表示に悪影響を与えることが問題となっていた。しかしながら、本実施の形態で示す酸化物半導体を用いたトランジスタはレーザー結晶化の工程が不要であることから、トランジスタ特性のバラツキを生じさせる問題の一つを排除することができ、E L 表示装置の画質向上を図ることができる。

20

【 0 1 5 2 】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

【 0 1 5 3 】

（実施の形態 5）

本明細書に開示する E L 表示装置は、様々な電子機器（遊技機も含む）に適用することができる。電子機器としては、例えば、テレビジョン装置（テレビ、またはテレビジョン受信機ともいう）、コンピュータ用などのモニタ、デジタルカメラ、デジタルビデオカメラ等のカメラ、デジタルフォトフレーム、携帯電話機（携帯電話、携帯電話装置ともいう）、携帯型ゲーム機、携帯情報端末、音響再生装置、パチンコ機などの大型ゲーム機などが挙げられる。上記実施の形態で説明したモニター回路を有する E L 表示装置を具備する電子機器の例について説明する。

30

【 0 1 5 4 】

図 9（A）は、電子書籍の一例を示している。図 9（A）に示す電子書籍は、筐体 1 7 0 0 及び筐体 1 7 0 1 の 2 つの筐体で構成されている。筐体 1 7 0 0 及び筐体 1 7 0 1 は、蝶番 1 7 0 4 により一体になっており、開閉動作を行うことができる。このような構成により、書籍のような動作を行うことが可能となる。

40

【 0 1 5 5 】

筐体 1 7 0 0 には表示部 1 7 0 2 が組み込まれ、筐体 1 7 0 1 には表示部 1 7 0 3 が組み込まれている。表示部 1 7 0 2 及び表示部 1 7 0 3 は、続き画面を表示する構成としてもよいし、異なる画面を表示する構成としてもよい。異なる画面を表示する構成とすることで、例えば右側の表示部（図 9（A）では表示部 1 7 0 2）に文章を表示し、左側の表示部（図 9（A）では表示部 1 7 0 3）に画像を表示することができる。

【 0 1 5 6 】

また、図 9（A）では、筐体 1 7 0 0 に操作部等を備えた例を示している。例えば、筐体 1 7 0 0 は、電源入力端子 1 7 0 5、操作キー 1 7 0 6、スピーカ 1 7 0 7 等を備えている。操作キー 1 7 0 6 により、頁を送ることができる。なお、筐体の表示部と同一面にキ

50

ーボードやポインティングデバイス等を備える構成としてもよい。また、筐体の裏面や側面に、外部接続用端子（イヤホン端子、USB端子、及びUSBケーブル等の各種ケーブルと接続可能な端子等）、記録媒体挿入部等を備える構成としてもよい。さらに、図9（A）に示す電子書籍は、電子辞書としての機能を持たせた構成としてもよい。

【0157】

図9（B）は、本明細書に開示するEL表示装置を用いたデジタルフォトフレームの一例を示している。例えば、図9（B）に示すデジタルフォトフレームは、筐体1711に表示部1712が組み込まれている。表示部1712は、各種画像を表示することが可能であり、例えば、デジタルカメラ等で撮影した画像を表示させることで、通常の写真立てと同様に機能させることができる。

10

【0158】

なお、図9（B）に示すデジタルフォトフレームは、操作部、外部接続用端子（USB端子、USBケーブル等の各種ケーブルと接続可能な端子等）、記録媒体挿入部等を備える構成とする。これらの構成は、表示部と同一面に組み込まれていてもよいが、側面や裏面に備えるとデザイン性が向上するため好ましい。例えば、デジタルフォトフレームの記録媒体挿入部に、デジタルカメラで撮影した画像を記憶したメモリを挿入して画像を取り込み、取り込んだ画像を表示部1712に表示させることができる。

【0159】

図9（C）は、EL表示装置を用いたテレビジョン装置の一例を示している。図9（C）に示すテレビジョン装置は、筐体1721に表示部1722が組み込まれている。表示部1722により、映像を表示することが可能である。また、ここでは、スタンド1723により筐体1721を支持した構成を示している。表示部1722は、上記実施の形態に示したEL表示装置を適用することができる。

20

【0160】

図9（C）に示すテレビジョン装置の操作は、筐体1721が備える操作スイッチや、別体のリモコン操作機により行うことができる。リモコン操作機が備える操作キーにより、チャンネルや音量の操作を行うことができ、表示部1722に表示される映像を操作することができる。また、リモコン操作機に、当該リモコン操作機から出力する情報を表示する表示部を設ける構成としてもよい。

【0161】

30

図9（D）は、本明細書に開示するEL表示装置を用いた携帯電話機の一例を示している。図9（D）に示す携帯電話機は、筐体1731に組み込まれた表示部1732の他、操作ボタン1733、操作ボタン1737、外部接続ポート1734、スピーカ1735、及びマイク1736等を備えている。

【0162】

図9（D）に示す携帯電話機は、表示部1732がタッチパネルになっており、指等の接触により、表示部1732の表示内容を操作することができる。また、電話の発信、或いはメールの作成等は、表示部1732を指等で接触することにより行うことができる。

【0163】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせて実施することが可能である。

40

【符号の説明】

【0164】

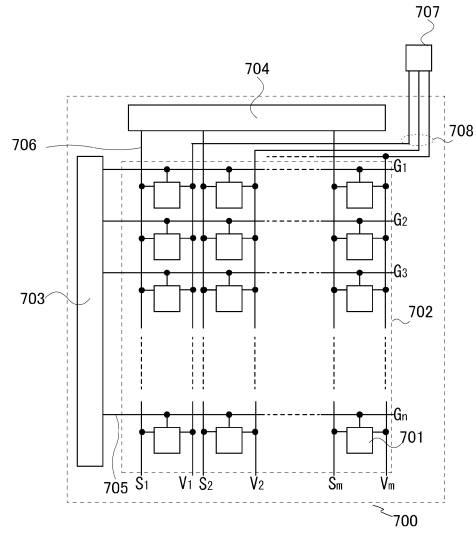
- 100 画素
- 101 第1トランジスタ
- 102 第2トランジスタ
- 103 発光素子
- 104 信号線
- 105 ゲート線
- 106 電源線

50

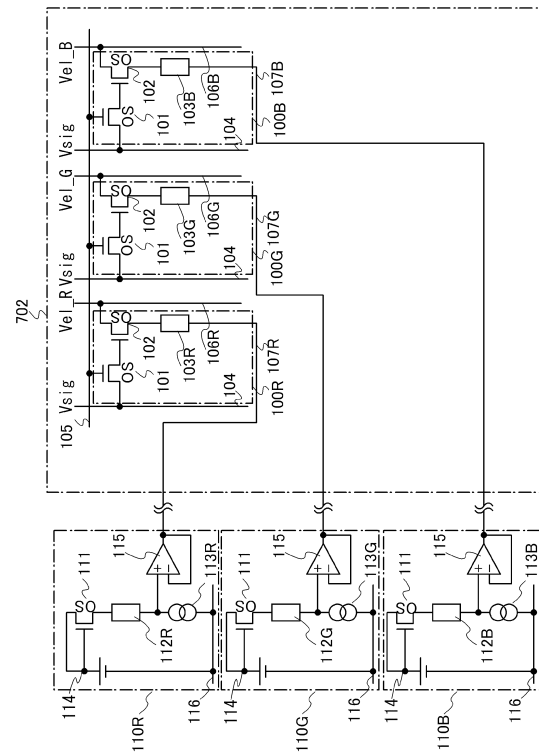
1 0 7	電源線	
1 1 0	モニター回路	
1 1 1	第3トランジスタ	
1 1 2	モニター用発光素子	
1 1 3	電流源回路	
1 1 4	モニター用電源線	
1 1 5	ボルテージフォロワ回路	
1 1 6	低電源電位線	
5 0 0	矢印方向	
5 0 1	トランジスタ	10
5 0 2	隔壁	
5 0 3	基板	
5 1 1	電極	
5 1 3	E L 層	
5 1 4	電極	
5 1 5	パッシベーション層	
5 1 6	封止基板	
7 0 0	基板	
7 0 1	画素	
7 0 2	画素部	20
7 0 3	ゲート線駆動回路	
7 0 4	信号線駆動回路	
7 0 5	ゲート線	
7 0 6	信号線	
7 0 7	電源回路	
7 0 8	電源線	
7 1 0	基板	
7 1 1	導電層	
7 1 2	絶縁層	
7 1 3	酸化物半導体層	30
7 1 5	導電層	
7 1 6	導電層	
7 1 7	酸化物絶縁層	
7 1 9	保護絶縁層	
7 2 0	基板	
7 2 1	導電層	
7 2 2	絶縁層	
7 2 3	酸化物半導体層	
7 2 5	導電層	
7 2 6	導電層	40
7 2 7	絶縁層	
7 2 9	保護絶縁層	
7 3 0	基板	
7 3 1	導電層	
7 3 2	絶縁層	
7 3 3	酸化物半導体層	
7 3 5	導電層	
7 3 6	導電層	
7 3 7	酸化物絶縁層	
7 3 9	保護絶縁層	50

7 4 0	基板	
7 4 1	導電層	
7 4 2	絶縁層	
7 4 3	酸化物半導体層	
7 4 5	導電層	
7 4 6	導電層	
7 4 7	絶縁層	
7 9 2	酸化物導電層	
7 9 4	酸化物導電層	
1 0 0 B	画素	10
1 0 0 G	画素	
1 0 0 R	画素	
1 0 3 B	発光素子	
1 0 3 G	発光素子	
1 0 3 R	発光素子	
1 0 6 B	電源線	
1 0 6 G	電源線	
1 0 6 R	電源線	
1 0 7 B	電源線	
1 0 7 G	電源線	20
1 0 7 R	電源線	
1 1 0 B	モニタ回路	
1 1 0 G	モニタ回路	
1 1 0 R	モニタ回路	
1 1 2 B	モニタ用発光素子	
1 1 2 G	モニタ用発光素子	
1 1 2 R	モニタ用発光素子	
1 1 3 B	電流源回路	
1 1 3 G	電流源回路	
1 1 3 R	電流源回路	30
1 6 0 0	絶縁層	
1 6 0 2	絶縁層	
1 6 0 4	結晶性酸化物半導体層	
1 6 0 6	結晶性酸化物半導体層	
1 6 0 8	酸化物半導体層	
1 7 0 0	筐体	
1 7 0 1	筐体	
1 7 0 2	表示部	
1 7 0 3	表示部	
1 7 0 4	蝶番	40
1 7 0 5	電源入力端子	
1 7 0 6	操作キー	
1 7 0 7	スピーカ	
1 7 1 1	筐体	
1 7 1 2	表示部	
1 7 2 1	筐体	
1 7 2 2	表示部	
1 7 2 3	スタンド	
1 7 3 1	筐体	
1 7 3 2	表示部	50

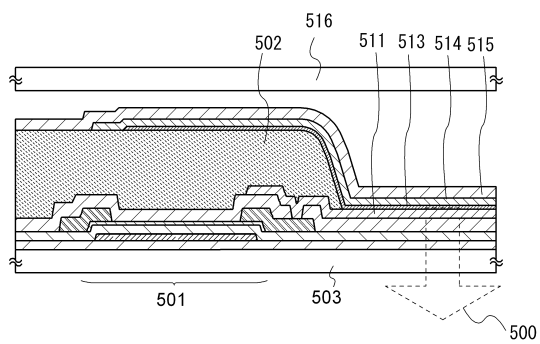
【図 3】



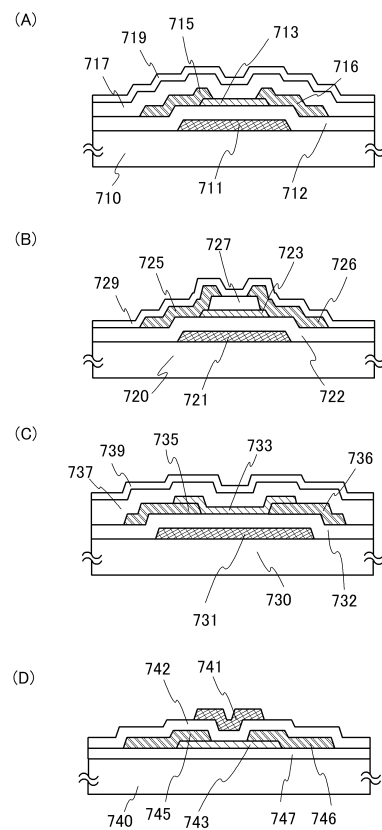
【図 4】



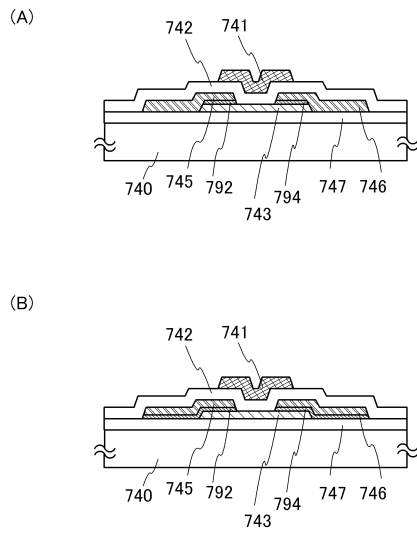
【図 5】



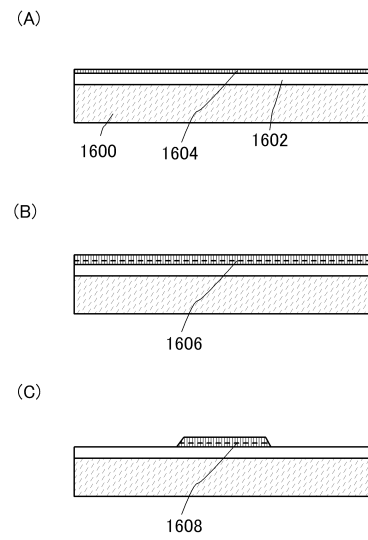
【図 6】



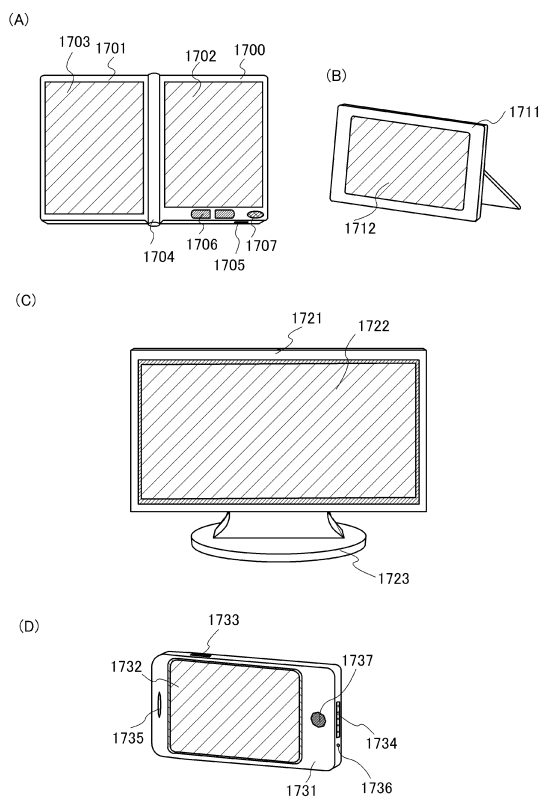
【図 7】



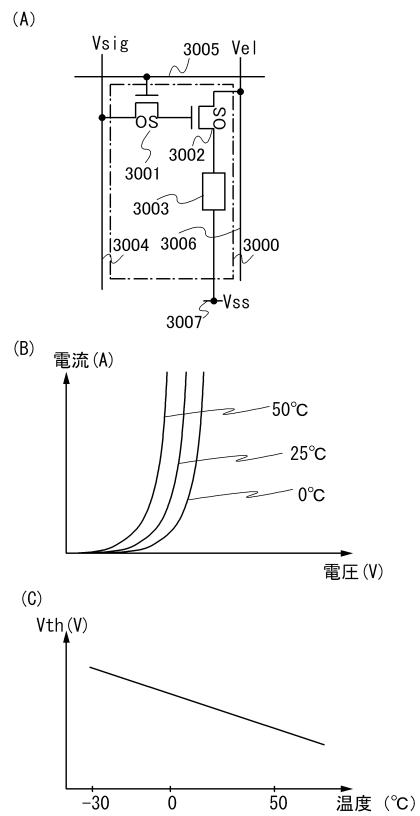
【図 8】



【図 9】



【図 10】



フロントページの続き

(51)Int.Cl.	F I		
	G 0 9 G	3/20	6 4 2 L
	G 0 9 G	3/20	6 4 2 P
	G 0 9 G	3/20	6 2 4 B
	G 0 9 G	3/20	6 2 4 C
	G 0 9 G	3/20	6 4 2 C
	H 0 5 B	33/14	A

(56)参考文献 特開 2 0 0 6 - 0 1 1 4 0 6 (J P , A)
特開 2 0 0 7 - 2 8 6 1 5 0 (J P , A)
特開 2 0 0 9 - 2 2 4 5 9 5 (J P , A)
特開 2 0 0 2 - 0 7 2 9 6 4 (J P , A)
特開 2 0 0 4 - 2 5 2 0 3 6 (J P , A)
特開 2 0 0 9 - 0 2 5 7 4 2 (J P , A)
特開 2 0 0 7 - 2 8 6 3 4 1 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

G 0 9 G 3 / 3 0
G 0 9 G 3 / 2 0
H 0 1 L 5 1 / 5 0