

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4536745号
(P4536745)

(45) 発行日 平成22年9月1日(2010.9.1)

(24) 登録日 平成22年6月25日(2010.6.25)

(51) Int.Cl.

F 1

G06K 19/07 (2006.01)
H01L 21/822 (2006.01)
H01L 27/04 (2006.01)G06K 19/00
H01L 27/04
H01L 27/04
G06K 19/00H
U
L
J

請求項の数 7 (全 46 頁)

(21) 出願番号 特願2007-57268 (P2007-57268)
 (22) 出願日 平成19年3月7日 (2007.3.7)
 (65) 公開番号 特開2007-272879 (P2007-272879A)
 (43) 公開日 平成19年10月18日 (2007.10.18)
 審査請求日 平成22年1月25日 (2010.1.25)
 (31) 優先権主張番号 特願2006-66808 (P2006-66808)
 (32) 優先日 平成18年3月10日 (2006.3.10)
 (33) 優先権主張国 日本国 (JP)

早期審査対象出願

(73) 特許権者 000153878
 株式会社半導体エネルギー研究所
 神奈川県厚木市長谷398番地
 (72) 発明者 山崎 舜平
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 (72) 発明者 小山 潤
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 (72) 発明者 石井 将人
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 (72) 発明者 熱海 知昭
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内

最終頁に続く

(54) 【発明の名称】半導体装置

(57) 【特許請求の範囲】

【請求項 1】

第1のアンテナ回路と、第2のアンテナ回路と、ブースターアンテナと、信号処理回路と、バッテリーと、を有し、

前記第1のアンテナ回路は、前記信号処理回路に記憶されたデータを送信するための信号を送受信するものであり、

前記第2のアンテナ回路は、前記バッテリーを充電するための信号を受信するものであり、

前記第1のアンテナ回路は前記信号処理回路に記憶されたデータを送信するための信号を、前記ブースターアンテナを介して送受信する、又は前記第2のアンテナ回路は前記バッテリーを充電するための信号を、前記ブースターアンテナを介して受信するものであり、前記ブースターアンテナは前記第1のアンテナ回路及び前記第2のアンテナ回路の上に設けられ、

前記バッテリーは、前記ブースターアンテナと、前記第1のアンテナ回路及び前記第2のアンテナ回路との間に設けられることを特徴とする半導体装置。

【請求項 2】

第1のアンテナ回路と、第2のアンテナ回路と、ブースターアンテナと、信号処理回路と、バッテリーと、を有し、

前記第1のアンテナ回路は、前記信号処理回路に記憶されたデータを送信するための信号を、前記ブースターアンテナを介して送受信するものあり、

10

20

前記第2のアンテナ回路は、前記バッテリーに充電するための信号を、前記ブースターアンテナを介して受信するものであり、

前記ブースターアンテナは前記第1のアンテナ回路及び前記第2のアンテナ回路の上に設けられ、

前記バッテリーは、前記ブースターアンテナと、前記第1のアンテナ回路及び前記第2のアンテナ回路との間に設けられることを特徴とする半導体装置。

【請求項3】

請求項1又は2において、前記第1のアンテナ回路が受信する信号の周波数をM(Mは正の数)、前記第2のアンテナ回路が受信する信号の周波数をm(mは正の数)としたとき、0.5m < M < 1.5m、かつm Mの関係を有することを特徴とする半導体装置。

10

【請求項4】

請求項1乃至3のいずれか一において、

前記第1のアンテナ回路は、リーダ/ライタとの間で、前記信号処理回路に記憶されたデータを送信するための信号を送受信するものであり、

前記第2のアンテナ回路は、前記バッテリーに充電するための信号を、アンテナ回路を有する充電器より、受信するものであることを特徴とする半導体装置。

【請求項5】

請求項1乃至4のいずれか一において、前記バッテリーは、前記信号処理回路が有する電源回路に電力を供給するものであることを特徴とする半導体装置。

20

【請求項6】

請求項1乃至5のいずれか一において、前記第1のアンテナ回路及び前記第2のアンテナ回路は、電磁誘導方式により無線信号を送受信することを特徴とする半導体装置。

【請求項7】

請求項1乃至6のいずれか一において、前記バッテリーはリチウム電池、ニッケル水素電池、ニカド電池、またはキャパシタであることを特徴とする半導体装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は半導体装置に関する。特に、電波を介したデータの送受信及び電力の受信を行う半導体装置に関する。更に、電波を介した半導体装置と当該半導体装置とデータの送受信を行うアンテナ及びリーダ/ライタ、並びに当該半導体装置に電力を供給するためのアンテナ及び充電器、を用いた通信システムに関する。

30

【0002】

なお、本明細書でいう半導体装置とは、半導体特性を利用することで機能しうる装置全般を指すものとする。

【背景技術】

【0003】

近年、電磁波等の電波を無線通信に利用した個体識別技術が注目を集めている。特に、無線通信によりデータの交信を行う半導体装置として、RFID (Radio Frequency Identification) タグを利用した個体識別技術が注目を集めている。RFIDタグ(以下、単にRFIDという)は、IC (Integrated Circuit) タグ、ICチップ、RFタグ、無線タグ、電子タグとも呼ばれる。RFIDを用いた個体識別技術は、個々の対象物の生産、管理等に役立てられ始めており、個人認証への応用も期待されている。

40

【0004】

RFIDは、電源を内蔵するか、外部から電源供給を受けるかの違いにより、RFIDの情報を含んだ電波を送信することが可能なアクティブタイプ(能動タイプ)のRFIDと、外部からの電波または電波(搬送波)の電力を利用して駆動するパッシブタイプ(受動タイプ)のRFIDとの二つのタイプに分けることができる(アクティブタイプに関しては特許文献1、パッシブタイプに関しては特許文献2を参照)。このうち、アクティブタ

50

イプのRFIDにおいては、RFIDを駆動するための電源を内蔵しており、電源として電池を備えて構成されている。また、パッシブタイプにおいては、RFIDを駆動するための電源を外部からの電波(搬送波)の電力をを利用して作りだし、電池を備えることのない構成を実現している。

【0005】

図31にアクティブタイプのRFIDの具体的な構成についてブロック図を示す。図31のアクティブタイプのRFID3100では、アンテナ回路3101によって受信された通信信号が信号処理回路3102における復調回路3105、アンプ3106に入力される。通常、通信信号は13.56MHz、915MHzなどのキャリアをASK変調、PSK変調などの処理をおこなって送られてくる。ここで図31においては、通信信号として13.56MHzの例について示す。図31において、信号を処理するためには基準となるクロック信号が必要であり、ここでは13.56MHzのキャリアをクロックに用いている。アンプ3106は13.56MHzのキャリアを増幅し、クロックとして論理回路3107に供給する。またASK変調やPSK変調された通信信号は復調回路3105で復調される。復調後の信号も論理回路3107に送られ解析される。論理回路3107で解析された信号はメモリコントロール回路3108に送られ、それに基づき、メモリコントロール回路3108はメモリ回路3109を制御し、メモリ回路3109に記憶されたデータを取り出し論理回路3110に送られる。論理回路3110でエンコード処理されたのちアンプ3111で増幅され、その信号によって、変調回路3112はキャリアに変調をかける。ここで図31における電源は、信号処理回路の外に設けられる電池3103によって電源回路3104を介して供給している。そして電源回路3104はアンプ3106、復調回路3105、論理回路3107、メモリコントロール回路3108、メモリ回路3109、論理回路3110、アンプ3111、変調回路3112などに電力を供給する。このようにしてアクティブタイプのRFIDは動作する。

【0006】

図32に、パッシブタイプのRFIDの具体的な構成についてブロック図を示す。図32のパッシブタイプのRFID3200では、アンテナ回路3201によって受信された通信信号が信号処理回路3202における復調回路3205、アンプ3206に入力される。通常、通信信号は13.56MHz、915MHzなどのキャリアをASK変調、PSK変調などの処理をおこなって送られてくる。図32においては、通信信号として13.56MHzの例について示す。図32において、信号を処理するためには基準となるクロック信号が必要であり、ここでは13.56MHzのキャリアをクロックに用いている。アンプ3206は13.56MHzのキャリアを増幅し、クロックとして論理回路3207に供給する。またASK変調やPSK変調された通信信号は復調回路3205で復調される。復調後の信号も論理回路3207に送られ解析される。論理回路3207で解析された信号はメモリコントロール回路3208に送られ、それに基づき、メモリコントロール回路3208はメモリ回路3209を制御し、メモリ回路3209に記憶されたデータを取り出し論理回路3210に送られる。論理回路3210でエンコード処理されたのちアンプ3211で増幅され、その信号によって、変調回路3212はキャリアに変調をかける。一方、整流回路3203に入った通信信号は整流され、電源回路3204に入力される。電源回路3204はアンプ3206、復調回路3205、論理回路3207、メモリコントロール回路3208、メモリ回路3209、論理回路3210、アンプ3211、変調回路3212などに電力を供給する。このようにしてパッシブタイプのRFIDは動作する。

【特許文献1】特開2005-316724号公報

【特許文献2】特表2006-503376号公報

【発明の開示】

【発明が解決しようとする課題】

【0007】

しかしながら、図31に示したように、駆動用の電池を備えたアクティブタイプのRFID

10

20

30

40

50

Dを有する半導体装置の場合、個体情報の送受信、送受信に必要な電波の強度設定に応じて、電池は経時的に消耗していき、最終的には個体情報を送受信に必要な電力を発生できなくなるといった課題があった。このため、駆動用の電池を備えたアクティブタイプのR F I Dを有する半導体装置を使用し続けるためには、電池の残存容量の確認や電池の交換をする作業が発生するという課題があった。

【0008】

また、図32に示したように、駆動するための電源を外部からの電波（搬送波）を利用して電力を作りだすパッシブタイプのR F I Dを有する半導体装置の場合、長距離からの信号の送受信、送受信に必要な電波を送信するための電力の確保が難しく、良好な送受信状態を実現することが難しいといった課題があった。このため、駆動するための電源を外部からの電波（搬送波）の電力をを利用して作りだすパッシブタイプのR F I Dを有する半導体装置を使用するためには、外部からの電波（搬送波）の電力の供給が十分な電源供給手段であるリーダ／ライタのアンテナから近距離に限られるという課題があった。

10

【0009】

そこで本発明は、R F I Dを有する半導体装置において、駆動電源のための電池の経時的劣化に伴う電池の残存容量の確認や電池の交換作業をすることなく、個体情報を送受信することができ、且つ駆動するための電源を外部からの電波（搬送波）の電力が十分でない場合であっても良好な個体情報の送受信状態を維持するR F I Dを有する半導体装置を提供することを課題とする。

【課題を解決するための手段】

20

【0010】

上述の諸問題を解決するため、本発明はR F I Dにおける電力を供給するための電源としてバッテリー（2次電池ともいう）を設けることを特徴とする。そして本発明は、当該バッテリーに電力を供給する手段として、外部との個体情報の送受信をするアンテナとは別に、バッテリーへの充電を行うためのアンテナを設けることを特徴とする。以下、本発明の具体的な構成について示す。

【0011】

本発明の半導体装置の一は、第1のアンテナ回路と、第2のアンテナ回路と、ブースターアンテナと、信号処理回路と、バッテリーと、を有し、第1のアンテナ回路は、信号処理回路に記憶されたデータを送信するための信号を送受信するものであり、第2のアンテナ回路は、ブースターアンテナを介して、バッテリーに充電するための信号を受信する構成とする。

30

【0012】

また、別の本発明の半導体装置の一は、第1のアンテナ回路と、第2のアンテナ回路と、ブースターアンテナと、信号処理回路と、バッテリーと、を有し、第1のアンテナ回路は、信号処理回路に記憶されたデータを送信するための信号を送受信するものであり、第2のアンテナ回路は、ブースターアンテナを介して、バッテリーに充電するための信号を受信する構成とする。

【0013】

また、別の本発明の半導体装置の一は、第1のアンテナ回路と、第2のアンテナ回路と、ブースターアンテナと、信号処理回路と、バッテリーと、を有し、第1のアンテナ回路は、ブースターアンテナを介して、信号処理回路に記憶されたデータを送信するための信号を送受信するものであり、第2のアンテナ回路は、ブースターアンテナを介して、バッテリーに充電するための信号を、アンテナ回路を有する充電器より受信する構成とする。

40

【0014】

また、別の本発明の半導体装置の一は、第1のアンテナ回路と、第2のアンテナ回路と、ブースターアンテナと、信号処理回路と、バッテリーと、を有し、第1のアンテナ回路は、ブースターアンテナを介して、信号処理回路に記憶されたデータを送信するための信号をリーダ／ライタと送受信するものであり、第2のアンテナ回路は、バッテリーに充電するための信号を受信する構成とする。

50

【0015】

また、別の本発明の半導体装置の一は、第1のアンテナ回路と、第2のアンテナ回路と、ブースターアンテナと、信号処理回路と、バッテリーと、を有し、第1のアンテナ回路は、信号処理回路に記憶されたデータを送信するための信号をリーダ／ライタと送受信するものであり、第2のアンテナ回路は、ブースターアンテナを介して、バッテリーに充電するための信号を、アンテナ回路を有する充電器より受信する構成とする。

【0016】

また、別の本発明の半導体装置の一は、第1のアンテナ回路と、第2のアンテナ回路と、ブースターアンテナと、信号処理回路と、バッテリーと、を有し、第1のアンテナ回路は、ブースターアンテナを介して、信号処理回路に記憶されたデータを送信するための信号をリーダ／ライタと送受信するものであり、第2のアンテナ回路は、ブースターアンテナを介して、バッテリーに充電するための信号を、アンテナ回路を有する充電器より受信する構成とする。

10

【0017】

また本発明におけるバッテリーは、信号処理回路が有する電源回路に電力を供給する構成であってもよい。

【0018】

また本発明における第1のアンテナ回路及び第2のアンテナ回路は、電磁誘導方式により無線信号を送受信するものであってもよい。

20

【0019】

また本発明において、第1のアンテナ回路が受信する信号の周波数をM（Mは正の数）、第2のアンテナ回路が受信する信号の周波数をm（mは正の数）としたとき、 $0.5m < M < 1.5m$ の関係を有するものであってもよい。

【0020】

また本発明におけるバッテリーは、リチウム電池、ニッケル水素電池、ニカド電池、またはキャパシタである構成であってもよい。

【発明の効果】

【0021】

本発明の半導体装置は、バッテリーを有することを特徴とする。そのため、従来のように、電池の経時的な劣化に伴う個体情報の送受信にするための電力の不足を防止することができる。そして、本発明の半導体装置は、バッテリーに電力を供給するための信号を受信するアンテナを有することを特徴とする。そのため、半導体装置を充電器に直接接続することなく、外部からの電波の電力をを利用してバッテリーの充電をすることができる。その結果、アクティブタイプのRFIDのような電池の残存容量の確認や電池の交換をする作業が発生するといったことなく、使用し続けることが可能になる。加えて、RFIDを駆動するための電力を常にバッテリー内に保持することにより、RFIDが動作するための十分な電力が得られ、リーダ／ライタとの通信距離を伸ばすことができる。

30

【発明を実施するための最良の形態】

【0022】

以下、本発明の実施の形態について図面を参照しながら説明する。但し、本発明は多くの異なる態様で実施することが可能であり、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従つて本実施の形態の記載内容に限定して解釈されるものではない。なお、以下に説明する本発明の構成において、同じ物を指示示す符号は異なる図面間において共通とする。

40

(実施の形態1)

【0023】

本発明のRFIDに用いる半導体装置について、図1、図2に示すブロック図を用いて説明する。

【0024】

図1のRFID100は、第1のアンテナ回路101、第2のアンテナ回路102、信号

50

処理回路 103、及びバッテリー 104 によって構成されている。信号処理回路 103 は、第 1 の整流回路 105、電源回路 106、第 2 の整流回路 107、復調回路 108、アンプ 109、論理回路 110、メモリコントロール回路 111、メモリ回路 112、論理回路 113、アンプ 114、変調回路 115 によって構成される。

【0025】

また、図 2 には、第 1 のアンテナ回路 101 がリーダ／ライタ 201 からの信号を送受信し、第 2 のアンテナ回路 102 が充電器 202 からの信号を受信するブロック図について示す。図 2 において、第 1 のアンテナ回路 101 で受信した信号は第 1 の整流回路 105 を介して電源回路 106 に入力される。また図 2 において、第 2 のアンテナ回路 102 で受信する信号は第 2 の整流回路 107 を介してバッテリー 104 に入力され、バッテリー 104 より適宜電源回路 106 に電力が供給される。

10

【0026】

なお第 1 のアンテナ回路 101 及び第 2 のアンテナ回路 102 におけるアンテナの形状については、特に限定されない。例えば図 3 (A) のように基板 301 上の信号処理回路 302 の周りに一面のアンテナ 303 を配した構造を取ってもよい。また、図 3 (B) のように、基板 301 上に環状に形成されたアンテナ 303 に重畳するように信号処理回路 302 を配した構造をとってもよい。また、図 3 (C) のように基板 301 上の信号処理回路 302 に対して、高周波数の電磁波を受信するためのアンテナ 303 の形状をとってもよい。また、図 3 (D) のように基板 301 上の信号処理回路 302 に対して、180 度無指向性（どの方向からでも同じく受信可能）なアンテナ 303 での形状をとってもよい。また、図 3 (E) のように、基板 301 上の信号処理回路 302 に対して、棒状に長く伸ばしたアンテナ 303 の形状をとってもよい。また、信号処理回路 103 と第 1 のアンテナ回路 101 及び第 2 のアンテナ回路 102 におけるアンテナの接続については特に限定されない。例えばアンテナ 303 と信号処理回路 302 をワイヤボンディング接続やバンプ接続を用いて接続する、あるいはチップ化した信号処理回路 302 の一面を電極にしてアンテナ 303 に貼り付けるという方法を取ってもよい。この方式では ACF (anisotropic conductive film; 異方性導電性フィルム) を用いて信号処理回路 302 をアンテナ 303 に貼り付けることができる。本実施の形態においては第 1 のアンテナ回路 101 及び第 2 のアンテナ回路 102 の形状について、図 3 (B) の形状を採用する。すなわち、第 1 のアンテナ回路 101 及び第 2 のアンテナ回路 102 は、図 4 (A) に示すようにアンテナ 401、共振容量 402 によって構成されるものとして説明し、アンテナ 401 及び共振容量 402 を併せてアンテナ回路 403 ということにする。

20

【0027】

また、第 1 の整流回路 105、第 2 の整流回路 107 は、第 1 のアンテナ回路 101 及び第 2 のアンテナ回路 102 が受信する電磁波により誘導される交流信号を直流信号に変換する回路であればよい。例えば、図 4 (B) に示すように、ダイオード 404、ダイオード 405、平滑容量 406 によって整流回路 407 を構成すればよい。

30

【0028】

なお、図 2 におけるリーダ／ライタ 201 について、図 6 を用いて説明する。図 5 におけるリーダ／ライタ 500 は、受信部 501、送信部 502、制御部 503、インターフェース部 504、アンテナ回路 505 によって構成されている。制御部 503 は、インターフェース部 504 を介した上位装置 506 の制御により、データ処理命令、データ処理結果について、受信部 501、送信部 502 を制御する。送信部 502 は RFID100 に送信するデータ処理命令を変調し、アンテナ回路 505 から電磁波として出力する。また受信部 501 は、アンテナ回路 505 で受信された信号を復調し、データ処理結果として制御部 503 に出力する。

40

【0029】

本実施の形態において、図 5 に示すリーダ／ライタ 500 のアンテナ回路 505 は、受信部 501 及び送信部 502 に接続され、LC 並列共振回路を構成するアンテナ 507 及び

50

共振容量 508 を有する。アンテナ回路 505 は、受信時に、RFID100 により出力された信号によってアンテナ回路 505 に誘導される起電力を電気的信号として受信する。また、送信時には、アンテナ回路 505 に電流を流し、アンテナ回路 505 より RFID100 に信号を送信する。

【0030】

なお、図2における充電器 202 について、図5を用いて説明する。図6における充電器 600 は、送信制御部 601、アンテナ回路 602 によって構成されている。送信制御部 601 は、RFID100 に送信する充電用の電気信号を変調し、アンテナ回路 602 から充電用の信号を送信する。

【0031】

本実施の形態において、図6に示す充電器 600 のアンテナ回路 602 は、送信制御部 601 に接続され、LC並列共振回路を構成するアンテナ 603 及び共振容量 604 を有する。アンテナ回路 602 は、送信時には、アンテナ回路 602 に電流を流し、アンテナ 603 より RFID100 に充電用の信号を送信する。

【0032】

なお、図1において、第1のアンテナ回路 101 及び第2のアンテナ回路 102 は、信号処理回路 103 と共に同じ基板上に積層して設ける構成としても良いし、外付けのアンテナとして設けられるものであってもよい。

【0033】

また、本実施の形態においては、第1のアンテナ回路 101 回路及び第2のアンテナ回路 102 が受信する信号は、電磁誘導方式により信号の交信を行うことが好ましい。そのため、図1及び図2におけるRFID100 は、コイル状の第1のアンテナ回路 101 及びコイル状の第2のアンテナ回路 102 を有する構成が好ましい。例えば図7に、RFIDを有する半導体装置における第1のアンテナ回路及び第2のアンテナ回路の位置関係並びにアンテナの形状について示す。図7において、RFID700 の表面と裏面にそれぞれコイル状の第1のアンテナ回路 701 及び第2のアンテナ回路 702 を設ける構成とし、充電器のアンテナからの信号を受信する構成について示す。

【0034】

図7において、送信制御部 703 に接続された充電器のアンテナ回路 704 のコイル状のアンテナ 705 に、RFIDの第2のアンテナ回路 702 を近づけると、充電器におけるアンテナ回路 704 のコイル状のアンテナ 705 から交流磁界が発生する。交流磁界がRFID700 内のコイル状の第2のアンテナ回路 702 を貫き、電磁誘導によりRFID700 内のコイル状の第2のアンテナ回路 702 の端子間（アンテナの一端と他端の間）に起電力が発生する。当該起電力によりRFID700 内のバッテリーに充電することができる。なお、図8に示すように、RFID800 における基板の表面または裏面に設けられた充電用の第2のアンテナ回路 801 は、RFID800 が重畠的に存在する場合であっても充電器からの充電を行うことができる。また、図9に示すように、RFID900 において、第1のアンテナ回路 901 及び第2のアンテナ回路 902 を同じ基板上に並べて配し、充電器のアンテナ回路 704 からの信号を受信する構成であってもよい。

【0035】

なお、第1のアンテナ回路 101 とリーダ/ライタ 201 間で送受信される信号の周波数は、125 kHz、13.56 MHz、915 MHz、2.45 GHz などがあり、それぞれISO規格などが設定される。勿論、第1のアンテナ回路 101 とリーダ/ライタ 201 間で送受信される信号の周波数はこれに限定されず、例えばサブミリ波である300 GHz ~ 3 THz、ミリ波である30 GHz ~ 300 GHz、マイクロ波である3 GHz ~ 30 GHz、極超短波である300 MHz ~ 3 GHz、超短波である300 MHz ~ 300 MHz、短波である3 MHz ~ 30 MHz、中波である300 kHz ~ 3 MHz、長波である30 kHz ~ 300 kHz、及び超長波である3 kHz ~ 30 kHz のいずれの周波数も用いることができる。また、第1のアンテナ回路 101 とリーダ/ライタ 201 間で送受信される信号は、搬送波を変調した信号である。搬送波の変調方式は、アナログ変

10

20

30

40

50

調であってもデジタル変調であってよく、振幅変調、位相変調、周波数変調、及びスペクトラム拡散のいずれであってもよい。望ましくは、振幅変調、または、周波数変調にするとい。

【0036】

なお、第2のアンテナ回路102と充電器202間で送受信される信号の周波数m(mは正の数)は、第1のアンテナ回路101で送受信される信号の周波数をM(Mは正の数)とすると、 $0.5m < M < 1.5m$ の関係にあり、且つm-Mを満たす周波数であることが望ましい。第2のアンテナ回路102に入力される信号の周波数を前述の範囲に設定することにより、第1のアンテナ回路101及び第2のアンテナ回路102の形状を大きく異なることなく設計することが可能となり好適である。

10

【0037】

なお、図1、図2における電源回路106には、従来例において述べたバッシブタイプのRFIDと同様に搬送波の信号を第1の整流回路105において整流化し、電源回路106を介して、信号処理回路103の各回路を駆動する電源を作り出すことによる電力供給、または第2の整流回路107を介して第2のアンテナ回路102から入力されるバッテリー充電用の信号によりバッテリー104が充電され、バッテリー104に充電された電力による電源回路106への電力供給の2通りにより、電力の供給をおこなうことができる。バッテリー104に充電された電力は、通信距離が伸びた際にRFID100の第1のアンテナ回路101から十分な電力が得られない際に電源回路106に電力を供給することができる。

20

【0038】

図1、図2における電源回路の例について図10を用いて説明する。電源回路は基準電圧回路とバッファアンプで構成される。基準電圧回路は抵抗1001、ダイオード接続のトランジスタ1002、1003によって構成され、トランジスタのVGS2つ分の基準電圧を発生させる。バッファアンプはトランジスタ1005、1006で構成される差動回路、トランジスタ1007、1008によって構成されるカレントミラー回路、電流供給用抵抗1004、トランジスタ1009、抵抗1010によって構成されるソース接地アンプより構成される。

【0039】

図10に示す電源回路において、出力端子より流れる電流が大きいときはトランジスタ1009に流れる電流が少くなり、また、出力端子より流れる電流が小さいときはトランジスタ1009に流れる電流が多くなり、抵抗1010に流れる電流はほぼ一定となるように動作する。また出力端子の電位は基準電圧回路とほぼ同じ値となる。ここでは基準電圧回路とバッファアンプを有する電源回路を示したが、本発明に用いる電源回路は図10に限定されず、他の形式の回路であっても良い。

30

【0040】

なお、本明細書において、バッテリーとは、充電することで連続使用時間を回復することができる電池のことをいう。なおバッテリーとしては、シート状に形成された電池を用いることが好ましく、例えばリチウム電池、好ましくはゲル状電解質を用いるリチウムポリマー電池や、リチウムイオン電池等を用いることで、小型化が可能である。勿論、充電可能な電池であればなんでもよく、ニッケル水素電池、ニカド電池などの充電放電可能な電池であってもよいし、また大容量のコンデンサーなどを用いても良い。

40

【0041】

次に、図1、図2に示すRFID100に、リーダ/ライタ201よりデータを送信する際の動作を以下に説明する。第1のアンテナ回路101で受信した信号は、第1の整流回路105により、半波整流され、そして平滑化される。第1の整流回路105により半波整流、平滑化された電圧は電源回路106に入力される。そして電源回路は、安定化された後の電圧を第1の整流回路105、電源回路106、第2の整流回路107、復調回路108、アンプ109、論理回路110、メモリコントロール回路111、メモリ回路112、論理回路113、アンプ114、変調回路115に供給する。

50

【0042】

また第1のアンテナ回路101で受信された信号はアンプ109を介して、クロック信号として、論理回路110に入力される。さらに、第1のアンテナ回路101から入力された信号は復調回路108で復調され、データとして論理回路110に入力される。

【0043】

論理回路110において、入力されたデータはデコードされる。リーダ／ライタ201がデータを変形ミラー符号、NRZ-L符号などでエンコードして送信するため、それを論理回路110はデコードする。デコードされたデータは、メモリコントロール回路111に送られ、それに従いメモリ回路112に記憶された記憶データが読み出される。メモリ回路112は電源が切っても保持できる不揮発性メモリ回路である必要があり、マスクROMなどが使用される。

【0044】

また、図1、図2に示すRFID100におけるメモリ回路112に記憶されたデータをリーダ／ライタ201が受信する場合は以下のように動作する。第1のアンテナ回路101で受信した信号は、第1の整流回路105により、半波整流され、そして平滑化される。第1の整流回路105により半波整流、平滑化された電圧は電源回路106に入力される。そして電源回路は、安定化された後の電圧を第1の整流回路105、電源回路106、第2の整流回路107、復調回路108、アンプ109、論理回路110、メモリコントロール回路111、メモリ回路112、論理回路113、アンプ114、変調回路115に供給する。

10

20

【0045】

また、第1のアンテナ回路101で受信された交流信号はアンプ109を通して論理回路110に入力され、論理演算が行われる。そして、論理回路110からの信号を用いて、メモリコントロール回路111を制御し、メモリ回路112に記憶されているデータを呼び出す。次にメモリ回路112から呼び出されたデータを論理回路113で加工し、アンプ114で増幅の後、変調回路115を動作させる。データの加工はISO14443、ISO15693、ISO18000などの規格に定められた方式に従い加工されるが、リーダ／ライタとの整合性が確保されれば、上記規格以外であってもかまわない。

【0046】

変調回路115が動作すると、第1のアンテナ回路101のインピーダンスが変化する。これによって、第1のアンテナ回路101で反射されるリーダ／ライタ201の信号に変化が生じる。この変化をリーダ／ライタが読み取ることによってRFID100のメモリ回路112に記憶されたデータを知ることが可能になる。このような変調方式を負荷変調方式という。

30

【0047】

次に、図1、図2に示すRFID100に、充電器202より電力を充電する際の動作を以下に説明する。第2のアンテナ回路で受信した信号は、第2の整流回路107により、半波整流され、そして平滑化される。第2の整流回路107により半波整流、平滑化された電圧は、バッテリー104に一旦保持される。バッテリー104に保持された電力は、電源回路106に供給する電力として用いられる。なお、第1のアンテナ回路より供給される信号について、受信することはできるものの、リーダ／ライタに送信するための電力が不足している場合に、バッテリーより電力を供給するか否かを判定する回路を設ける構成であってもよい。

40

【0048】

また次に、図1で示したRFID100の上面図の例について示す。RFID100はその機能、大きさでわけると、第1のアンテナ回路、第2のアンテナ回路、信号処理回路、バッテリーが、基板上に積層、または並列に配したレイアウトを取り得る。また、信号処理回路においては、第1のアンテナ回路に付随する回路、第2のアンテナ回路に付随する回路で分けて記すことができ、第1のアンテナ回路に付随する回路については、第1の信号処理回路、第2のアンテナ回路に付随する回路については第2の信号処理回路と呼称

50

する。なお、具体的にいうと、第1の信号処理回路については図1における第2の整流回路107、第2の信号処理回路については図1の信号処理回路103における第2の整流回路以外の構成にあたる。そこで図11(A)、図11(B)に示す上面図は、基板上における第1のアンテナ回路1101、第2のアンテナ回路1102、第1の信号処理回路1103A、第2の信号処理回路1103B、バッテリー1104の位置関係の例について述べる。

【0049】

一例として示す図11(A)に示す上面図の構成は、一方の面に対して、第1のアンテナ回路1101、第2のアンテナ回路1102、第1の信号処理回路1103A、第2の信号処理回路1103Bを設け、他方の面に対してバッテリー1104を設ける構成を取り得る。また図11(B)に示す上面図の構成は、一方の面に対して、第1のアンテナ回路1101及び第1の信号処理回路1103Aを具備し、他方の面に対して、第2のアンテナ回路1102及び第2の信号処理回路1103Bを具備し、第1の信号処理回路1103Aと第2の信号処理回路1103Bとの間にバッテリー1104を具備する構成を取り得る。

10

【0050】

なお、図11において、バッテリー1104を図示してRFIDにおける位置を説明したが、バッテリーの種類によってはこの限りではない。例えば、10μm～100μm程度に薄膜化したリチウムイオン2次電池を第1の信号処理回路1103Aまたは第2の信号処理回路1103Bと同時に形成してもよい。また、第1の信号処理回路1103Aまたは第2の信号処理回路1103Bと同時に薄膜のキャパシタを形成してバッテリー1104としてもよい。バッテリー1104、第1の信号処理回路1103Aまたは第2の信号処理回路1103Bを小型化及び薄膜化したRFIDを有する半導体装置は、柔軟性に富み、使用用途も広がるため好適である。

20

【0051】

以上のように、本発明のRFIDを有する半導体装置は、バッテリーを有することを特徴とする。そのため、従来のように、電池の経時的な劣化に伴う個体情報の送受信にするための電力の不足を防止することができる。そして、本発明の半導体装置は、バッテリーに電力を供給するための信号を受信するアンテナを有することを特徴とする。そのため、半導体装置を充電器に直接接続することなく、外部からの電波の電力をを利用してバッテリーの充電をすることができる。その結果、アクティブタイプのRFIDのような電池の残存容量の確認や電池の交換をする作業が発生するといったことなく、使用し続けることが可能になる。加えて、バッテリー内に電力を保持することでRFIDを動作させるための十分な電力を得ることができ、リーダ／ライタとの通信距離を伸ばすことができる。

30

【0052】

なお、本実施の形態は、本明細書中の他の実施の形態の記載と組み合わせて実施することができる。

(実施の形態2)

【0053】

本実施の形態では、上記実施の形態1で示したRFIDを有する半導体装置において、ブースターアンテナ回路(以下、ブースターアンテナという)を有する構成に関して、図面を参照して説明する。なお、本実施の形態において使用する図面に関し、実施の形態1と同じ部分は同じ符号を用いて示す。

40

【0054】

なお、本実施の形態において述べるブースターアンテナとは、半導体装置に形成されたリーダ／ライタからの信号を受信しRFIDの信号処理回路に出力するアンテナ(以下、第1のチップアンテナまたは第1のアンテナ回路という)や半導体装置に形成された充電器からの信号を受信するアンテナ(以下、第2のチップアンテナまたは第2のアンテナ回路という)よりも、サイズの大きいアンテナ(以下、ブースターアンテナという)のこという。ブースターアンテナは、使用する周波数帯域で共振させ、第1のチップアンテナま

50

たは第2のチップアンテナと、ブースターアンテナを磁界結合させることで、リーダ／ライタまたは充電器より発振された信号を、効率よく目的のRFIDへ伝達させることができるものという。ブースターアンテナは磁界を介してコイルアンテナと結合しているため、直接チップアンテナ及び信号処理回路とは接続する必要が無いため好適である。

【0055】

本実施の形態におけるRFIDに用いる半導体装置について、図12、図13に示すブロック図を用いて説明する。

【0056】

図12のRFID100は、第1のアンテナ回路101、第2のアンテナ回路102、ブースターアンテナ1201、信号処理回路103、及びバッテリー104によって構成されている。信号処理回路103は、第1の整流回路105、電源回路106、第2の整流回路107、復調回路108、アンプ109、論理回路110、メモリコントロール回路111、メモリ回路112、論理回路113、アンプ114、変調回路115によって構成される。

10

【0057】

また、図13には、ブースターアンテナ1201がリーダ／ライタ201からの信号を送受信し第1のアンテナ回路101と磁界結合することでリーダ／ライタからの信号を送受信し、第2のアンテナ回路102が充電器202からの信号を受信するブロック図について示す。図13において、ブースターアンテナ1201がリーダ／ライタ201からの信号を受信し電磁誘導を起こすことに伴う第1のアンテナ回路との磁界結合により第1のアンテナ回路101で受信した信号は、第1の整流回路105を介して電源回路106に入力され、かつ復調回路108及びアンプ109に入力される。また図13において、第2のアンテナ回路102で受信する信号は第2の整流回路107を介してバッテリー104に入力され、バッテリー104より適宜電源回路106に電力が供給される。図13の構成により、上記実施の形態1よりも、リーダ／ライタ201とRFID100間の信号の送受信についての通信距離を伸ばすことができ、データのやりとりをより確実にすることができるため好適である。

20

【0058】

また、ブースターアンテナ1201の同調を第1のアンテナ回路に限らず、ブースターアンテナ1201が同調する周波数の帯域を異ならすことにより他のアンテナと磁界結合させることもできる。

30

【0059】

例えば、図14には、ブースターアンテナ1201が充電器202からの信号を受信し第2のアンテナ回路102と磁界結合することで充電器からの信号を受信し、第1のアンテナ回路101がリーダ／ライタ201からの信号を送受信するブロック図について示す。図14において、ブースターアンテナ1201が充電器202からの信号を受信し電磁誘導を起こすことに伴う第2のアンテナ回路との磁界結合により第2のアンテナ回路102で受信した信号は、第2の整流回路107を介してバッテリー104に入力される。そしてバッテリー104より適宜電源回路106に電力が供給される。また図14において、第1のアンテナ回路101で受信する信号は、第1の整流回路105を介して電源回路106に入力され、かつ復調回路108及びアンプ109に入力される。図14の構成にすることにより、充電器202とRFID100間の信号の送受信についての通信距離を伸ばすことができ、バッテリーへの充電をより確実にできるため好適である。

40

【0060】

また、ブースターアンテナ1201の同調を第1のアンテナ回路または第2のアンテナのいずれか一方に限らず、ブースターアンテナ1201が同調する周波数の帯域を広げることにより複数のアンテナと磁界結合させることもできる。

【0061】

例えば、図15には、ブースターアンテナ1201がリーダ／ライタ201及び充電器202からの信号を送受信し第1のアンテナ回路101及び第2のアンテナ回路102と磁

50

界結合することでリーダ／ライタからの信号及び充電器からの信号を送受信するブロック図について示す。図15において、ブースターアンテナ1201がリーダ／ライタ201からの信号を受信し電磁誘導を起こすことに伴う第1のアンテナ回路との磁界結合により第1のアンテナ回路101で受信した信号は、第1の整流回路105を介して電源回路106に入力される。また図15において、ブースターアンテナ1201が充電器202からの信号を受信し電磁誘導を起こすことに伴う第2のアンテナ回路との磁界結合により第2のアンテナ回路102で受信した信号は、第2の整流回路107を介してバッテリー104に入力される。そしてバッテリー104に適宜電源回路106より電力が供給される。また、第1のアンテナ回路及び第2のアンテナ回路の同調する周波数を近づけておくことにより、よりブースターアンテナにおける電磁誘導の効率が上がるため好ましい。よって、第2のアンテナ回路102と充電器202間で送受信される信号の周波数m(mは正の数)は、第1のアンテナ回路101で送受信される信号の周波数をM(Mは正の数)とすると、 $0.5m < M < 1.5m$ の関係にあり、且つm=Mを満たす周波数であることが望ましい。前述の効果に加えて、第2のアンテナ回路102に入力される信号の周波数を前述の範囲に設定することにより、第1のアンテナ回路101及び第2のアンテナ回路102の形状を大きく異ならせることなく設計することが可能となり好適である。図15の構成にすることにより、リーダ／ライタ201とRFID100間の信号の送受信及び充電器202とRFID100間の信号の送受信についての通信距離を伸ばすことができ、データのやりとり及びバッテリー104への充電をより確実におこなうことができ好適である。

10

20

【0062】

なお、第1のアンテナ回路101、第2のアンテナ回路102及びブースターアンテナにおけるアンテナの形状については、特に限定されない。例えば実施の形態1で説明した図3の形状のアンテナを採用することができる。但し、ブースターアンテナはその機能上、磁界結合するアンテナ回路より大きな形状のアンテナを採用することが好ましい。また、第1のアンテナ回路101、第2のアンテナ回路102及びブースターアンテナは、実施の形態1で説明した図4(A)の如く、アンテナ401、共振容量402によって構成されるものとして説明し、アンテナ401及び共振容量402を併せてアンテナ回路403ということにする。

30

【0063】

また、図12乃至図15における第1の整流回路105、第2の整流回路107は、実施の形態1で示したのと同様であり、図4(B)に示すように、ダイオード404、ダイオード405、平滑容量406によって整流回路407を構成すればよい。

【0064】

なお、図13乃至図15におけるリーダ／ライタ201は、実施の形態1で示したのと同様であり、図5に示す構成をとればよい。

【0065】

なお、図13乃至15における充電器202は、実施の形態1で示したものと同様であり、図6に示す構成をとればよい。

【0066】

なお、図13乃至15において、第1のアンテナ回路101及び第2のアンテナ回路102は、信号処理回路103と共に同じ基板上に積層して設ける構成としても良いし、外付けのアンテナとして設けられるものであってもよい。

40

【0067】

また、本実施の形態においては、第1のアンテナ回路101、第2のアンテナ回路102、及びブースターアンテナ1201が受信する信号は、電磁誘導方式により信号の交信を行うことが好ましい。そのため、図13乃至図15におけるRFID100は、コイル状の第1のアンテナ回路101、コイル状の第2のアンテナ回路102、及びコイル状のブースターアンテナ1201を有する構成が好ましい。例えば図16に、図14の構成のRFIDを有する半導体装置における第1のアンテナ回路、第2のアンテナ回路、及びブー

50

スター・アンテナの位置関係並びにアンテナの形状について示す。図16において、RFID1600の一方の面にコイル状の第1のアンテナ回路1601及び第2のアンテナ回路1602を設け、他方の面にブースター・アンテナ1603を設ける構成とし、充電器のアンテナからの信号を受信する構成について示す。

【0068】

図16において、送信制御部1604に接続された充電器のアンテナ回路1605のコイル状のアンテナ1606に、RFIDのブースター・アンテナ1603を近づけると、充電器におけるアンテナ回路1605のコイル状のアンテナ1606から交流磁界が発生する。交流磁界がRFID1600内のコイル状のブースター・アンテナ1603を貫き、電磁誘導によりRFID1600内のコイル状のブースター・アンテナ1603の端子間(アンテナの一端と他端の間)に起電力が発生する。コイル状のブースター・アンテナ1603において電磁誘導による起電力が発生すると共にブースターコイル自体から交流磁界が発生する。そして、ブースター・アンテナ1603から発生する交流磁界がRFID1600内のコイル状の第2のアンテナ回路1602を貫き、電磁誘導によりRFID1600内のコイル状の第2のアンテナ回路1602の端子間(アンテナの一端と他端の間)に起電力が発生する。当該起電力によりRFID1600内のバッテリーに充電することができる。

【0069】

また、図16に示した構成とは別の構成について、図17に示す。図17において、RFID1600の一方の面にコイル状のブースター・アンテナ1603と、第1のアンテナ回路1601及び第2のアンテナ回路1602の一方を設け、他方の面に第1のアンテナ回路1601及び第2のアンテナ回路1602の他方を設ける構成とし、充電器のアンテナからの信号を受信する構成について示す。図17において、送信制御部1604に接続された充電器のアンテナ回路1605のコイル状のアンテナ1606に、RFIDのブースター・アンテナ1603を近づけると、充電器におけるアンテナ1606のコイル状のアンテナ1606から交流磁界が発生する。交流磁界がRFID1600内のコイル状のブースター・アンテナ1603を貫き、電磁誘導によりRFID1600内のコイル状のブースター・アンテナ1603の端子間(アンテナの一端と他端の間)に起電力が発生する。コイル状のブースター・アンテナ1603において電磁誘導による起電力が発生すると共にブースターコイル自体から交流磁界が発生する。そして、ブースター・アンテナ1603から発生する交流磁界がRFID1600内のコイル状の第2のアンテナ回路1602を貫き、電磁誘導によりRFID1600内のコイル状の第2のアンテナ回路1602の端子間(アンテナの一端と他端の間)に起電力が発生する。当該起電力によりRFID1600内のバッテリーに充電することができる。本実施の形態における第1のアンテナ回路、第2のアンテナ回路、及びブースター・アンテナの配置は、アンテナの位置を互いに交流磁界がアンテナコイルを貫くように設計すれば良く、図17に示すように大きく面積を確保したブースター・アンテナの内側に第1のアンテナ回路または第2のアンテナ回路を配置することにより、効率的な配置をすることができるため、バッテリー等の面積を大きく取ることやアンテナの巻き数を増やすことができ好適である。

【0070】

また図16及び図17に示したRFID1600は、実施の形態1における図8で示したように、RFIDが重畳的に存在する場合であっても充電器からの充電を行うことができる。

【0071】

なお、第1のアンテナ回路101とリーダ/ライタ201間で送受信される信号の周波数は、実施の形態1と同様であるため、本実施の形態では説明を省略する。

【0072】

なお、第2のアンテナ回路102と充電器202間で送受信される信号の周波数は、実施の形態1と同様であるため、本実施の形態では説明を省略する。

【0073】

10

20

30

40

50

なお、図12乃至図15における電源回路106には、従来例において述べたパッシブタイプのRFIDと同様に搬送波の信号を第1の整流回路105において整流化し、電源回路106を介して、信号処理回路103の各回路を駆動する電源を作り出すことによる電力供給、または第2の整流回路107を介して第2のアンテナ回路102から入力されるバッテリー充電用の信号によりバッテリー104が充電され、バッテリー104に充電された電力による電源回路106への電力供給の2通りにより、電力の供給をおこなうことができる。バッテリー104に充電された電力は、通信距離が伸びた際にRFID100の第1のアンテナ回路101から十分な電力が得られない際に電源回路106に電力を供給することができる。

【0074】

10

図12乃至図15における電源回路106については、実施の形態1における図10で示した例と同様であるため、本実施の形態では説明を省略する。

【0075】

また、図12乃至図15に示すRFID100の動作については、実施の形態1で説明した動作と同様であるため、本実施の形態では説明を省略する。

【0076】

また次に、図12で示したRFID100の上面図の例について示す。図12で示したRFID100はその機能、大きさでわけると、第1のアンテナ回路、第2のアンテナ回路、ブースターアンテナ、信号処理回路、バッテリーが、基板上に積層、または並列に配したレイアウトを取り得る。また、信号処理回路においては、第1のアンテナ回路に付随する回路、第2のアンテナ回路に付随する回路で分けて記すことができ、第1のアンテナ回路に付随する回路については、第1の信号処理回路、第2のアンテナ回路に付随する回路については第2の信号処理回路と呼称する。なお、具体的にいうと、第1の信号処理回路については図12における第2の整流回路107、第2の信号処理回路については図12の信号処理回路103における第2の整流回路以外の構成にあたる。そこで図18に示す上面図は、基板上における第1のアンテナ回路1801、第2のアンテナ回路1802、第1の信号処理回路1803A、第2の信号処理回路1803B、バッテリー1804、ブースターアンテナ1805の位置関係の例について述べる。

20

【0077】

30

一例として示す図18に示す上面図の構成は、一方の面に対して、第1のアンテナ回路1801、第2のアンテナ回路1802、第1の信号処理回路1803A、第2の信号処理回路1803Bを具備し、他方の面に対してブースターアンテナ1805を具備し、第1の信号処理回路1803Aと第2の信号処理回路1803Bとの間にバッテリー1804を具備する構成を取り得る。

【0078】

40

なお、図18において、バッテリー1804を図示してRFIDにおける位置を説明したが、バッテリーの種類によってはこの限りではない。例えば、 $10\text{ }\mu\text{m} \sim 100\text{ }\mu\text{m}$ 程度に薄膜化したリチウムイオン2次電池を第1の信号処理回路1803Aまたは第2の信号処理回路1803Bと同時に形成してもよい。また、第1の信号処理回路1803Aまたは第2の信号処理回路1803Bとともに薄膜のキャパシタを形成してバッテリー1804としてもよい。バッテリー1804を薄膜化し、且つ第1の信号処理回路1803Aまたは第2の信号処理回路1803Bを小型化及び薄膜化したRFIDを有する半導体装置は、柔軟性に富み、使用用途も広がり、及び製造工程の短縮化が図れるため好適である。

【0079】

以上のように、本発明のRFIDを有する半導体装置は、バッテリーを有することを特徴とする。そのため、従来のように、電池の経時的な劣化に伴う個体情報の送受信にするための電力の不足を防止することができる。そして、本発明の半導体装置は、バッテリーに電力を供給するための信号を受信するアンテナを有することを特徴とする。そのため、半導体装置を充電器に直接接続することなく、外部からの電波の電力を利用してバッテリーの充電をすることができる。その結果、アクティブタイプのRFIDのような電池の残存

50

容量の確認や電池の交換をする作業が発生するといったことなく、使用し続けることが可能になる。加えて、R F I Dを駆動するための電力を常にバッテリー内に保持することにより、R F I Dが動作するための十分な電力が得られ、リーダ／ライタとの通信距離を伸ばすことができる。

【0080】

さらに、本実施の形態の構成においては、実施の形態1の構成に加えて、ブースターアンテナを有することを特徴とする。そのため、R F I Dとリーダ／ライタ間のデータの送受信、及びR F I Dと充電器からの充電用の信号の受信に対して、より確実に通信を行うことが可能となるといった利点を有する。

【0081】

なお、本実施の形態は、本明細書中の他の実施の形態の記載と組み合わせて実施することが可能である。

(実施の形態3)

【0082】

本実施の形態では、上記実施の形態で示した半導体装置の作製方法の一例に関して、図面を参照して説明する。

【0083】

まず、図19(A)基板1901の一表面に絶縁膜1902を介して剥離層1903を形成し、続けて下地膜として機能する絶縁膜1904と半導体膜1905(例えば、非晶質珪素を含む膜)を積層して形成する。なお、絶縁膜1902、剥離層1903、絶縁膜1904および半導体膜1905は、連続して形成することができる。

【0084】

なお、基板1901は、ガラス基板、石英基板、金属基板(例えばセラミック基板またはステンレス基板など)、S i基板等の半導体基板から選択されるものである。他にもプラスチック基板として、ポリエチレンテレフタレート(P E T)、ポリエチレンナフタレート(P E N)、ポリエーテルサルфин(P E S)、アクリルなどの基板を選択することもできる。なお、本工程では、剥離層1903は、絶縁膜1902を介して基板1901の全面に設けているが、必要に応じて、基板1901の全面に剥離層を設けた後に、フォトリソグラフィ法により選択的に設けてもよい。

【0085】

また、絶縁膜1902、絶縁膜1904は、C V D法やスパッタリング法等を用いて、酸化シリコン、窒化シリコン、酸化窒化シリコン(S i O x N y)(x > y > 0)、窒化酸化シリコン(S i N x O y)(x > y > 0)等の絶縁材料を用いて形成する。例えば、絶縁膜1902、1904を2層構造とする場合、第1層目の絶縁膜として窒化酸化シリコン膜を形成し、第2層目の絶縁膜として酸化窒化シリコン膜を形成するとよい。また、第1層目の絶縁膜として窒化シリコン膜を形成し、第2層目の絶縁膜として酸化シリコン膜を形成してもよい。絶縁膜1902は、基板1901から剥離層1903又はその上に形成される素子に不純物元素が混入するのを防ぐブロッキング層として機能し、絶縁膜1904は基板1901、剥離層1903からその上に形成される素子に不純物元素が混入するのを防ぐブロッキング層として機能する。このように、ブロッキング層として機能する絶縁膜1902、1904を形成することによって、基板1901からN aなどのアルカリ金属やアルカリ土類金属や、剥離層1903から剥離層に含まれる不純物元素がこの上に形成する素子に悪影響を与えることを防ぐことができる。なお、基板1901として石英を用いるような場合には絶縁膜1902、1904を省略してもよい。

【0086】

また、剥離層1903は、金属膜や金属膜と金属酸化膜の積層構造等を用いることができる。金属膜としては、タンゲステン(W)、モリブデン(M o)、チタン(T i)、タンタル(T a)、ニオブ(N b)、ニッケル(N i)、コバルト(C o)、ジルコニウム(Z r)、亜鉛(Z n)、ルテニウム(R u)、ロジウム(R h)、パラジウム(P d)、オスミウム(O s)、イリジウム(I r)から選択された元素または当該元素を主成分

10

20

30

40

50

とする合金材料若しくは化合物材料からなる膜を単層又は積層して形成する。また、これらの材料は、スパッタ法やプラズマCVD法等の各種CVD法等を用いて形成することができる。金属膜と金属酸化膜の積層構造としては、上述した金属膜を形成した後に、酸素雰囲気化またはN₂O雰囲気下におけるプラズマ処理、酸素雰囲気化またはN₂O雰囲気下における加熱処理を行うことによって、金属膜表面に当該金属膜の酸化物または酸化窒化物を設けることができる。例えば、金属膜としてスパッタ法やCVD法等によりタングステン膜を設けた場合、タングステン膜にプラズマ処理を行うことによって、タングステン膜表面にタングステン酸化物からなる金属酸化膜を形成することができる。また、この場合、タングステンの酸化物は、WO_xで表され、Xは2～3であり、Xが2の場合(WO₂)、Xが2.5の場合(W₂O₅)、Xが2.75の場合(W₄O₁₁)、Xが3の場合(WO₃)などがある。タングステンの酸化物を形成するにあたり、上記に挙げたXの値に特に制約はなく、エッチングレート等を基に、どの酸化物を形成するかを決めるといい。他にも、例えば、金属膜(例えば、タングステン)を形成した後に、当該金属膜上にスパッタ法で酸化珪素(SiO₂)等の絶縁膜を設けると共に、金属膜上に金属酸化物(例えば、タングステン上にタングステン酸化物)を形成してもよい。また、プラズマ処理として、例えば上述した高密度プラズマ処理を行ってもよい。また、金属酸化膜の他にも、金属窒化物や金属酸化窒化物を用いてもよい。この場合、金属膜に窒素雰囲気下または窒素と酸素雰囲気下でプラズマ処理や加熱処理を行えばよい。

【0087】

また、半導体膜1905は、スパッタリング法、LPCVD法、プラズマCVD法等により、25～200nm(好ましくは30～150nm)の厚さで形成する。

【0088】

次に、図19(B)に示すように、半導体膜1905にレーザー光を照射して結晶化を行う。なお、レーザー光の照射と、RTA又はファーネスアニール炉を用いる熱結晶化法、結晶化を助長する金属元素を用いる熱結晶化法とを組み合わせた方法等により半導体膜1905の結晶化を行ってもよい。その後、得られた結晶質半導体膜を所望の形状にエッチングして、結晶化した結晶質半導体膜1905a～1905fを形成し、当該半導体膜1905a～1905fを覆うようにゲート絶縁膜1906を形成する。

【0089】

なお、ゲート絶縁膜1906は、CVD法やスパッタリング法等を用いて、酸化シリコン、窒化シリコン、酸化窒化シリコン(SiO_xN_y)(x>y>0)、窒化酸化シリコン(SiN_xO_y)(x>y>0)等の絶縁材料を用いて形成する。例えば、ゲート絶縁膜1906を2層構造とする場合、第1層目の絶縁膜として酸化窒化シリコン膜を形成し、第2層目の絶縁膜として窒化酸化シリコン膜を形成するといい。また、第1層目の絶縁膜として酸化シリコン膜を形成し、第2層目の絶縁膜として窒化シリコン膜を形成してもよい。

【0090】

結晶質半導体膜1905a～1905fの作製工程の一例を以下に簡単に説明すると、まず、プラズマCVD法を用いて、膜厚50～60nmの非晶質半導体膜を形成する。次に、結晶化を助長する金属元素であるニッケルを含む溶液を非晶質半導体膜上に保持させた後、非晶質半導体膜に脱水素化の処理(500、1時間)と、熱結晶化の処理(550、4時間)を行って結晶質半導体膜を形成する。その後、レーザー光を照射し、フォトリソグラフィ法を用いることによって結晶質半導体膜1905a～1905fを形成する。なお、結晶化を助長する金属元素を用いる熱結晶化を行わずに、レーザー光の照射だけで非晶質半導体膜の結晶化を行ってもよい。

【0091】

なお、結晶化に用いるレーザー発振器としては、連続発振型のレーザービーム(CWレーザービーム)やパルス発振型のレーザービーム(パルスレーザービーム)を用いることができる。ここで用いることができるレーザービームは、Arレーザー、Krレーザー、エキシマレーザーなどの気体レーザー、単結晶のYAG、YVO₄、フォルステライト(

Mg₂SiO₄)、YAlO₃、GdVO₄、若しくは多結晶(セラミック)のYAG、Y₂O₃、YVO₄、YAlO₃、GdVO₄に、ドーパントとしてNd、Yb、Cr、Ti、Ho、Er、Tm、Taのうち1種または複数種添加されているものを媒質とするレーザー、ガラスレーザー、ルビーレーザー、アレキサンドライトレーザー、Ti:サファイアレーザー、銅蒸気レーザーまたは金蒸気レーザーのうち一種または複数種から発振されるものを用いることができる。このようなレーザービームの基本波、及びこれらの基本波の第2高調波から第4高調波のレーザービームを照射することで、大粒径の結晶を得ることができる。例えば、Nd:YVO₄レーザー(基本波1064nm)の第2高調波(532nm)や第3高調波(355nm)を用いることができる。このときレーザーのパワー密度は0.01~100MW/cm²程度(好ましくは0.1~10MW/cm²)が必要である。そして、走査速度を10~2000cm/sec程度として照射する。なお、単結晶のYAG、YVO₄、フォルステライト(Mg₂SiO₄)、YAlO₃、GdVO₄、若しくは多結晶(セラミック)のYAG、Y₂O₃、YVO₄、YAlO₃、GdVO₄に、ドーパントとしてNd、Yb、Cr、Ti、Ho、Er、Tm、Taのうち1種または複数種添加されているものを媒質とするレーザー、Arイオンレーザー、またはTi:サファイアレーザーは、連続発振をさせることができ、Qスイッチ動作やモード同期などを行うことによって10MHz以上の発振周波数でパルス発振をさせることも可能である。10MHz以上の発振周波数でレーザービームを発振させると、半導体膜がレーザーによって溶融してから固化するまでの間に、次のパルスが半導体膜に照射される。従って、発振周波数が低いパルスレーザーを用いる場合と異なり、半導体膜において固液界面を連続的に移動させることができるために、走査方向に向かって連続的に成長した結晶粒を得ることができる。10 20

【0092】

また、ゲート絶縁膜1906は、半導体膜1905a~1905fに対し前述の高密度プラズマ処理を行い、表面を酸化又は窒化することで形成しても良い。例えば、He、Ar、Kr、Xeなどの希ガスと、酸素、酸化窒素(NO₂)、アンモニア、窒素、水素などの混合ガスを導入したプラズマ処理で形成する。この場合のプラズマの励起は、マイクロ波の導入により行うと、低電子温度で高密度のプラズマを生成することができる。この高密度プラズマで生成された酸素ラジカル(OHラジカルを含む場合もある)や窒素ラジカル(NHラジカルを含む場合もある)によって、半導体膜の表面を酸化又は窒化することができる。30

【0093】

このような高密度プラズマを用いた処理により、1~20nm、代表的には5~10nmの絶縁膜が半導体膜に形成される。この場合の反応は、固相反応であるため、当該絶縁膜と半導体膜との界面準位密度はきわめて低くすることができる。このような、高密度プラズマ処理は、半導体膜(結晶性シリコン、或いは多結晶シリコン)を直接酸化(若しくは窒化)するため、形成される絶縁膜の厚さは理想的には、ばらつきをきわめて小さくすることができる。加えて、結晶性シリコンの結晶粒界でも酸化が強くされることがないため、非常に好ましい状態となる。すなわち、ここで示す高密度プラズマ処理で半導体膜の表面を固相反応することにより、結晶粒界において異常に酸化反応をさせることなく、均一性が良く、界面準位密度が低い絶縁膜を形成することができる。40

【0094】

なお、ゲート絶縁膜1906は、高密度プラズマ処理によって形成される絶縁膜のみを用いても良いし、それにプラズマや熱反応を利用したCVD法で酸化シリコン、酸窒化シリコン、窒化シリコンなどの絶縁膜を堆積し、積層させても良い。いずれにしても、高密度プラズマで形成した絶縁膜をゲート絶縁膜の一部又は全部に含んで形成されるトランジスタは、特性のばらつきを小さくすることができる。

【0095】

また、半導体膜に対し、連続発振レーザー若しくは10MHz以上の周波数で発振するレーザービームを照射しながら一方向に走査して結晶化させて得られた半導体膜190550

a ~ 1 9 0 5 f は、そのビームの走査方向に結晶が成長する特性がある。その走査方向をチャネル長方向（チャネル形成領域が形成されたときにキャリアが流れる方向）に合わせてトランジスタを配置し、上記ゲート絶縁層を組み合わせることで、特性ばらつきが小さく、しかも電界効果移動度が高い薄膜トランジスタ（TFT：Thin Film Transistor）を得ることができる。

【0096】

次に、ゲート絶縁膜 1 9 0 6 上に、第1の導電膜と第2の導電膜とを積層して形成する。ここでは、第1の導電膜は、CVD法やスパッタリング法等により、20 ~ 100 nm の厚さで形成する。第2の導電膜は、100 ~ 400 nm の厚さで形成する。第1の導電膜と第2の導電膜は、タンタル（Ta）、タンゲステン（W）、チタン（Ti）、モリブデン（Mo）、アルミニウム（Al）、銅（Cu）、クロム（Cr）、ニオブ（Nb）等から選択された元素又はこれらの元素を主成分とする合金材料若しくは化合物材料で形成する。または、リン等の不純物元素をドーピングした多結晶珪素に代表される半導体材料により形成する。第1の導電膜と第2の導電膜の組み合わせの例を挙げると、窒化タンタル膜とタンゲステン膜、窒化タンゲステン膜とタンゲステン膜、窒化モリブデン膜とモリブデン膜等が挙げられる。タンゲステンや窒化タンタルは、耐熱性が高いため、第1の導電膜と第2の導電膜を形成した後に、熱活性化を目的とした加熱処理を行うことができる。また、2層構造ではなく、3層構造の場合は、モリブデン膜とアルミニウム膜とモリブデン膜の積層構造を採用するとよい。

【0097】

次に、フォトリソグラフィ法を用いてレジストからなるマスクを形成し、ゲート電極とゲート線を形成するためのエッチング処理を行って、半導体膜 1 9 0 5 a ~ 1 9 0 5 f の上方にゲート電極 1 9 0 7 を形成する。ここでは、ゲート電極 1 9 0 7 として、第1の導電膜 1 9 0 7 a と第2の導電膜 1 9 0 7 b の積層構造で設けた例を示している。

【0098】

次に、図 19 (C) に示すように、ゲート電極 1 9 0 7 をマスクとして半導体膜 1 9 0 5 a ~ 1 9 0 5 f に、イオンドープ法またはイオン注入法により、n型を付与する不純物元素を低濃度に添加し、その後、フォトリソグラフィ法によりレジストからなるマスクを選択的に形成して、p型を付与する不純物元素を高濃度に添加する。n型を示す不純物元素としては、リン（P）やヒ素（As）等を用いることができる。p型を示す不純物元素としては、ボロン（B）やアルミニウム（Al）やガリウム（Ga）等を用いることができる。ここでは、n型を付与する不純物元素としてリン（P）を用い、 $1 \times 10^{15} \sim 1 \times 10^{19} / \text{cm}^3$ の濃度で含まれるように半導体膜 1 9 0 5 a ~ 1 9 0 5 f に選択的に導入し、n型を示す不純物領域 1 9 0 8 を形成する。また、p型を付与する不純物元素としてボロン（B）を用い、 $1 \times 10^{19} \sim 1 \times 10^{20} / \text{cm}^3$ の濃度で含まれるように選択的に半導体膜 1 9 0 5 c、1 9 0 5 e に導入し、p型を示す不純物領域 1 9 0 9 を形成する。

【0099】

続いて、ゲート絶縁膜 1 9 0 6 とゲート電極 1 9 0 7 を覆うように、絶縁膜を形成する。絶縁膜は、プラズマCVD法やスパッタリング法等により、珪素、珪素の酸化物又は珪素の窒化物の無機材料を含む膜や、有機樹脂などの有機材料を含む膜を、単層又は積層して形成する。次に、絶縁膜を、垂直方向を主体とした異方性エッチングにより選択的にエッチングして、ゲート電極 1 9 0 7 の側面に接する絶縁膜 1 9 1 0（サイドウォールともよばれる）を形成する。絶縁膜 1 9 1 0 は、LDD（Lightly Doped drain）領域を形成する際のドーピング用のマスクとして用いる。

【0100】

続いて、フォトリソグラフィ法により形成したレジストからなるマスクと、ゲート電極 1 9 0 7 および絶縁膜 1 9 1 0 をマスクとして用いて、半導体膜 1 9 0 5 a、1 9 0 5 b、1 9 0 5 d、1 9 0 5 f にn型を付与する不純物元素を高濃度に添加して、n型を示す不純物領域 1 9 1 1 を形成する。ここでは、n型を付与する不純物元素としてリン（P）

10

20

30

40

50

を用い、 $1 \times 10^{19} \sim 1 \times 10^{20} / \text{cm}^3$ の濃度で含まれるように半導体膜 1905a、1905b、1905d、1905fに選択的に導入し、不純物領域 1908 より高濃度のn型を示す不純物領域 1911を形成する。

【0101】

以上の工程により、図19(D)に示すように、nチャネル型薄膜トランジスタ 1900a、1900b、1900d、1900fとpチャネル型薄膜トランジスタ 1900c、1900eが形成される。

【0102】

なお、nチャネル型薄膜トランジスタ 1900aは、ゲート電極 1907と重なる半導体膜 1905aの領域にチャネル形成領域が形成され、ゲート電極 1907及び絶縁膜 1910と重ならない領域にソース領域又はドレイン領域を形成する不純物領域 1911が形成され、絶縁膜 1910と重なる領域であってチャネル形成領域と不純物領域 1911の間に低濃度不純物領域(LDD領域)が形成されている。また、nチャネル型薄膜トランジスタ 1900b、1900d、1900fも同様にチャネル形成領域、低濃度不純物領域及び不純物領域 1911が形成されている。

【0103】

また、pチャネル型薄膜トランジスタ 1900cは、ゲート電極 1907と重なる半導体膜 1905cの領域にチャネル形成領域が形成され、ゲート電極 1907と重ならない領域にソース領域又はドレイン領域を形成する不純物領域 1909が形成されている。また、pチャネル型薄膜トランジスタ 1900eも同様にチャネル形成領域及び不純物領域 1909が形成されている。なお、ここでは、pチャネル型薄膜トランジスタ 1900c、1900eには、LDD領域を設けていないが、pチャネル型薄膜トランジスタにLDD領域を設けてもよいし、nチャネル型薄膜トランジスタにLDD領域を設けない構成としてもよい。

【0104】

次に、図20(A)に示すように、半導体膜 1905a～1905f、ゲート電極 1907等を覆うように、絶縁膜を単層または積層して形成し、当該絶縁膜上に薄膜トランジスタ 1900a～1900fのソース領域又はドレイン領域を形成する不純物領域 1909、1911と電気的に接続する導電膜 1913を形成する。絶縁膜は、CVD法、スパッタリング法、SOG法、液滴吐出法、スクリーン印刷法等により、珪素の酸化物や珪素の窒化物等の無機材料、ポリイミド、ポリアミド、ベンゾシクロブテン、アクリル、エポキシ等の有機材料やシリコサン材料等により、単層または積層で形成する。ここでは、当該絶縁膜を2層で設け、1層目の絶縁膜 1912aとして窒化酸化珪素膜で形成し、2層目の絶縁膜 1912bとして酸化窒化珪素膜で形成する。また、導電膜 1913は、半導体膜 1905a～1905fのソース電極又はドレイン電極を形成する。

【0105】

なお、絶縁膜 1912a、1912bを形成する前、または絶縁膜 1912a、1912bのうちの1つまたは複数の薄膜を形成した後に、半導体膜の結晶性の回復や半導体膜に添加された不純物元素の活性化、半導体膜の水素化を目的とした加熱処理を行うとよい。加熱処理には、熱アニール、レーザーアニール法またはRTA法などを適用するとよい。

【0106】

また、導電膜 1913は、CVD法やスパッタリング法等により、アルミニウム(A1)、タンゲステン(W)、チタン(Ti)、タンタル(Ta)、モリブデン(Mo)、ニッケル(Ni)、白金(Pt)、銅(Cu)、金(Au)、銀(Ag)、マンガン(Mn)、ネオジウム(Nd)、炭素(C)、シリコン(Si)から選択された元素、又はこれらの元素を主成分とする合金材料若しくは化合物材料で、単層又は積層で形成する。アルミニウムを主成分とする合金材料とは、例えば、アルミニウムを主成分としニッケルを含む材料、又は、アルミニウムを主成分とし、ニッケルと、炭素と珪素の一方又は両方とを含む合金材料に相当する。導電膜 1913は、例えば、バリア膜とアルミニウムシリコン

10

20

30

40

50

(A1-Si)膜とバリア膜の積層構造、バリア膜とアルミニウムシリコン(A1-Si)膜と窒化チタン(TiN)膜とバリア膜の積層構造を採用するとよい。なお、バリア膜とは、チタン、チタンの窒化物、モリブデン、又はモリブデンの窒化物からなる薄膜に相当する。アルミニウムやアルミニウムシリコンは抵抗値が低く、安価であるため、導電膜1913を形成する材料として最適である。また、上層と下層のバリア層を設けると、アルミニウムやアルミニウムシリコンのヒロックの発生を防止することができる。また、還元性の高い元素であるチタンからなるバリア膜を形成すると、結晶質半導体膜上に薄い自然酸化膜ができていたとしても、この自然酸化膜を還元し、結晶質半導体膜と良好なコンタクトをとることができる。

【0107】

10

次に、導電膜1913を覆うように、絶縁膜1914を形成し、当該絶縁膜1914上に、半導体膜1905a、1905fのソース電極又はドレイン電極を形成する導電膜1913とそれぞれ電気的に接続する導電膜1915a、1915bを形成する。また、半導体膜1905b、1905eのソース電極又はドレイン電極を形成する導電膜1913とそれぞれ電気的に接続する導電膜1916a、1916bを形成する。なお、導電膜1915a、1915bと導電膜1916a、1916bは同一の材料で同時に形成してもよい。導電膜1915a、1915bと導電膜1916a、1916bは、上述した導電膜1913で示したいずれかの材料を用いて形成することができる。

【0108】

20

続いて、図20(B)に示すように、導電膜1916a、1916bにアンテナとして機能する導電膜1917a、1917bが電気的に接続されるように形成する。

【0109】

なお、絶縁膜1914は、CVD法やスパッタ法等により、酸化珪素(SiO_x)、窒化珪素(SiNx)、酸化窒化珪素(SiO_xN_y)($x > y$)、窒化酸化珪素(SiN_xO_y)($x > y$)等の酸素または窒素を有する絶縁膜や DLC(ダイヤモンドライクカーボン)等の炭素を含む膜、エポキシ、ポリイミド、ポリアミド、ポリビニルフェノール、ベンゾシクロブテン、アクリル等の有機材料またはシロキサン樹脂等のシロキサン材料からなる単層または積層構造で設けることができる。なお、シロキサン材料とは、Si-O-Si結合を含む材料に相当する。シロキサンは、シリコン(Si)と酸素(O)との結合で骨格構造が構成される。置換基として、少なくとも水素を含む有機基(例えばアルキル基、芳香族炭化水素)が用いられる。置換基として、フルオロ基を用いることができる。または置換基として、少なくとも水素を含む有機基と、フルオロ基とを用いてよい。

【0110】

また、導電膜1917a、1917bは、CVD法、スパッタリング法、スクリーン印刷やグラビア印刷等の印刷法、液滴吐出法、ディスペンサ法、メッキ法等を用いて、導電性材料により形成する。導電性材料は、アルミニウム(A1)、チタン(Ti)、銀(Ag)、銅(Cu)、金(Au)、白金(Pl)ニッケル(Ni)、パラジウム(Pd)、タンタル(Ta)、モリブデン(Mo)から選択された元素、又はこれらの元素を主成分とする合金材料若しくは化合物材料で、単層構造又は積層構造で形成する。

【0111】

30

例えば、スクリーン印刷法を用いてアンテナとして機能する導電膜1917a、1917bを形成する場合には、粒径が数nmから数十μmの導電体粒子を有機樹脂に溶解または分散させた導電性のペーストを選択的に印刷することによって設けることができる。導電体粒子としては、銀(Ag)、金(Au)、銅(Cu)、ニッケル(Ni)、白金(Pl)、パラジウム(Pd)、タンタル(Ta)、モリブデン(Mo)およびチタン(Ti)等のいずれか一つ以上の金属粒子やハロゲン化銀の微粒子、または分散性ナノ粒子を用いることができる。また、導電性ペーストに含まれる有機樹脂は、金属粒子のバインダー、溶媒、分散剤および被覆材として機能する有機樹脂から選ばれた一つまたは複数を用いることができる。代表的には、エポキシ樹脂、珪素樹脂等の有機樹脂が挙げられる。また

40

50

、導電膜の形成にあたり、導電性のペーストを押し出した後に焼成することが好ましい。例えば、導電性のペーストの材料として、銀を主成分とする微粒子（例えば粒径 1 nm 以上 100 nm 以下）を用いる場合、150 ~ 300 の温度範囲で焼成することにより硬化させて導電膜を得ることができる。また、はんだや鉛フリーのはんだを主成分とする微粒子を用いてもよく、この場合は粒径 20 μm 以下の微粒子を用いることが好ましい。はんだや鉛フリーはんだは、低コストであるといった利点を有している。

【0112】

また、導電膜 1915a、1915b は、後の工程において本実施の形態の半導体装置に含まれるバッテリーと電気的に接続される配線として機能しうる。また、アンテナとして機能する導電膜 1917a、1917b を形成する際に、導電膜 1915a、1915b に電気的に接続するように別途導電膜を形成し、当該導電膜をバッテリーに接続する配線として利用してもよい。なお図 20 (B) における導電膜 1917a、1917b は、上記実施の形態 1 で示した第 1 のアンテナ回路、及び第 2 のアンテナ回路に対応する。

【0113】

次に、図 20 (C) に示すように、導電膜 1917a、1917b を覆うように絶縁膜 1918 を形成した後、薄膜トランジスタ 1900a ~ 1900f、導電膜 1917a、1917b 等を含む層（以下、「素子形成層 1919」と記す）を基板 1901 から剥離する。ここでは、レーザー光（例えば UV 光）を照射することによって、薄膜トランジスタ 1900a ~ 1900f を避けた領域に開口部を形成後、物理的な力を用いて基板 1901 から素子形成層 1919 を剥離することができる。また、基板 1901 から素子形成層 1919 を剥離する前に、形成した開口部にエッティング剤を導入して、剥離層 1903 を選択的に除去してもよい。エッティング剤は、フッ化ハロゲンまたはハロゲン間化合物を含む気体又は液体を使用する。例えば、フッ化ハロゲンを含む気体として三フッ化塩素（ $C_1 F_3$ ）を使用する。そうすると、素子形成層 1919 は、基板 1901 から剥離された状態となる。なお、剥離層 1903 は、全て除去せず一部分を残存させてもよい。こうすることによって、エッティング剤の消費量を抑え剥離層の除去に要する処理時間を短縮することが可能となる。また、剥離層 1903 の除去を行った後にも、基板 1901 上に素子形成層 1919 を保持しておくことが可能となる。また、素子形成層 1919 が剥離された基板 1901 を再利用することによって、コストの削減をすることができる。

【0114】

絶縁膜 1918 は、CVD 法やスパッタ法等により、酸化珪素（ SiO_x ）、窒化珪素（ $SiNx$ ）、酸化窒化珪素（ SiO_xNy ）（ $x > y$ ）、窒化酸化珪素（ SiN_xO_y ）（ $x > y$ ）等の酸素または窒素を有する絶縁膜や DLC（ダイヤモンドライクカーボン）等の炭素を含む膜、エポキシ、ポリイミド、ポリアミド、ポリビニルフェノール、ベンゾシクロブテン、アクリル等の有機材料またはシロキサン樹脂等のシロキサン材料からなる単層または積層構造で設けることができる。

【0115】

本実施の形態では、図 21 (A) に示すように、レーザー光の照射により素子形成層 1919 に開口部を形成した後に、当該素子形成層 1919 の一方の面（絶縁膜 1918 の露出した面）に第 1 のシート材 1920 を貼り合わせた後、基板 1901 から素子形成層 1919 を剥離する。

【0116】

次に、図 21 (B) に示すように、素子形成層 1919 の他方の面（剥離により露出した面）に、加熱処理と加圧処理の一方又は両方を行って第 2 のシート材 1921 を貼り合わせる。第 1 のシート材 1920、第 2 のシート材 1921 として、ホットメルトフィルム等を用いることができる。

【0117】

また、第 1 のシート材 1920、第 2 のシート材 1921 として、静電気等を防止する帯電防止対策を施したフィルム（以下、帯電防止フィルムと記す）を用いることもできる。帯電防止フィルムとしては、帯電防止可能な材料を樹脂中に分散させたフィルム、及び

10

20

30

40

50

帯電防止可能な材料が貼り付けられたフィルム等が挙げられる。帯電防止可能な材料が設けられたフィルムは、片面に帯電防止可能な材料を設けたフィルムであってもよいし、両面に帯電防止可能な材料を設けたフィルムであってもよい。さらに、片面に帯電防止可能な材料が設けられたフィルムは、帯電防止可能な材料が設けられた面をフィルムの内側になるように層に貼り付けてもよいし、フィルムの外側になるように貼り付けてもよい。なお、帯電防止可能な材料はフィルムの全面、あるいは一部に設けてあればよい。ここでの帯電防止可能な材料としては、金属、インジウムと錫の酸化物（ITO）、両性界面活性剤や陽イオン性界面活性剤や非イオン性界面活性剤等の界面活性剤用いることができる。また、他にも帯電防止材料として、側鎖にカルボキシル基および4級アンモニウム塩基をもつ架橋性共重合体高分子を含む樹脂材料等を用いることができる。これらの材料をフィルムに貼り付けたり、練り込んだり、塗布することによって帯電防止フィルムとすることができる。帯電防止フィルムで封止を行うことによって、商品として取り扱う際に、外部からの静電気等によって半導体素子に悪影響が及ぶことを抑制することができる。

【0118】

なお、バッテリーは、導電膜1915a、1915bに接続して形成されるが、バッテリーとの接続は、基板1901から素子形成層1919を剥離する前（図20（B）又は図20（C）の段階）に行ってもよいし、基板1901から素子形成層1919を剥離した後（図21（A）の段階）に行ってもよいし、素子形成層1919を第1のシート材及び第2のシート材で封止した後（図21（B）の段階）に行ってもよい。以下に、素子形成層1919とバッテリーを接続して形成する一例を図22、図23を用いて説明する。

【0119】

図22（A）において、アンテナとして機能する導電膜1917a、1917bと同時に導電膜1915a、1915bにそれぞれ電気的に接続する導電膜1931a、1931bを形成する。続けて、導電膜1917a、1917b、導電膜1931a、1931bを覆うように絶縁膜1918を形成した後、導電膜1931a、1931bの表面が露出するように開口部1932a、1932bを形成する。その後、図22（A）に示すように、レーザー光の照射により素子形成層1919を開口部を形成した後に、当該素子形成層1919の一方の面（絶縁膜1918の露出した面）に第1のシート材1920を貼り合わせた後、基板1901から素子形成層1919を剥離する。

【0120】

次に、図22（B）に示すように、素子形成層1919の他方の面（剥離により露出した面）に、第2のシート材1921を貼り合わせた後、素子形成層1919を第1のシート材1920から剥離する。従って、ここでは第1のシート材1920として粘着力が弱いものを用いる。続けて、開口部1932a、1932bを介して導電膜1931a、1931bとそれぞれ電気的に接続する導電膜1934a、1934bを選択的に形成する。

【0121】

導電膜1934a、1934bは、CVD法、スパッタリング法、スクリーン印刷やグラビア印刷等の印刷法、液滴吐出法、ディスペンサ法、メッキ法等を用いて、導電性材料により形成する。導電性材料は、アルミニウム（Al）、チタン（Ti）、銀（Ag）、銅（Cu）、金（Au）、白金（Pt）ニッケル（Ni）、パラジウム（Pd）、タンタル（Ta）、モリブデン（Mo）から選択された元素、又はこれらの元素を主成分とする合金材料若しくは化合物材料で、単層構造又は積層構造で形成する。

【0122】

なお、ここでは、基板1901から素子形成層1919を剥離した後に導電膜1934a、1934bを形成する例を示しているが、導電膜1934a、1934bを形成した後に基板1901から素子形成層1919の剥離を行ってもよい。

【0123】

次に、図23（A）に示すように、基板上に複数の素子を形成している場合には、素子形成層1919を素子ごとに分断する。分断は、レーザー照射装置、ダイシング装置、ス

10

20

30

40

50

クライプ装置等を用いることができる。ここでは、レーザー光を照射することによって1枚の基板に形成された複数の素子を各々分断する。

【0124】

次に、図23(B)に示すように、分断された素子をバッテリーの接続端子と電気的に接続する。ここでは、素子形成層1919に設けられた導電膜1934a、1934bと基板1935a、1935b上に設けられたバッテリーの接続端子となる導電膜1936a、1936bとをそれぞれ接続する。ここで、導電膜1934aと導電膜1936aとの接続、又は導電膜1934bと導電膜1936bとの接続は、異方導電性フィルム(Anisotropic Conductive Film)や異方導電性ペースト(ACP(Anisotropic Conductive Paste))等の接着性を有する材料を介して圧着させることにより電気的に接続する場合を示している。ここでは、接着性を有する樹脂1937に含まれる導電性粒子1938を用いて接続する例を示している。また、他にも、銀ペースト、銅ペーストまたはカーボンペースト等の導電性接着剤や半田接合等を用いて接続を行うことも可能である。

【0125】

バッテリーが素子より大きい場合には、図22、図23に示したように、一枚の基板上に複数の素子を形成し、当該素子を分断後にバッテリーと接続することによって、一枚の基板に作り込める素子の数を増やすことができるため、半導体装置をより低コストで作製することが可能となる。

【0126】

なお上記実施の形態で示したように、基板上にピースターアンテナを設けてもよい。

【0127】

なお、本実施の形態は、上記実施の形態と自由に組み合わせて行うことができる。

(実施の形態4)

【0128】

本実施の形態では、上記実施の形態と異なる半導体装置及びその作製方法の一例について図面を参照して説明する。

【0129】

まず、図24に示すように、基板2401の一表面に絶縁膜2402を介して剥離層2403を形成し、続けて下地膜として機能する絶縁膜2404と導電膜2405を積層して形成する。なお、絶縁膜2402、剥離層2403、絶縁膜2404および導電膜2405は、連続して形成することができる。

【0130】

なお、導電膜2405は、タンゲステン(W)、モリブデン(Mo)、チタン(Ti)、タンタル(Ta)、ニオブ(Nb)、ニッケル(Ni)、コバルト(Co)、ジルコニア(Zr)、亜鉛(Zn)、ルテニウム(Ru)、ロジウム(Rh)、パラジウム(Pd)、オスミウム(Os)、イリジウム(Ir)から選択された元素または当該元素を主成分とする合金材料若しくは化合物材料からなる膜を単層又は積層して形成する。また、これらの材料は、スパッタ法やプラズマCVD法等の各種CVD法等を用いて形成することができる。

【0131】

また、基板2401、絶縁膜2402、剥離層2403、絶縁膜2404は、それぞれ上記実施の形態で説明した基板1901、絶縁膜1902、剥離層1903、絶縁膜1904のいずれかの材料を用いて形成することができる。

【0132】

次に、図24(B)に示すように、導電膜2405を選択的にエッチングして導電膜2405a～2405eを形成し、当該導電膜2405a～2405eを覆うように絶縁膜2406、2407を積層して形成する。

【0133】

なお、絶縁膜2406、絶縁膜2407は、CVD法やスパッタリング法等を用いて、

10

20

40

50

酸化シリコン、窒化シリコン、酸化窒化シリコン (SiO_xNy) ($x > y > 0$)、窒化酸化シリコン (SiN_xO_y) ($x > y > 0$) 等の絶縁材料を用いて形成する。例えば、絶縁膜 2406 として窒化酸化シリコンを用い、絶縁膜 2407 として酸化窒化シリコンを用いて形成することができる。また、ここでは、絶縁膜を 2 層積層させて設けた例を示しているが、絶縁膜 2406 又は絶縁膜 2407 の一方のみ設けてもよいし、3 層以上の絶縁膜を積層させて設けてもよい。

【0134】

次に、図 24 (C) に示すように、導電膜 2405a ~ 2405d の上方に選択的に半導体膜 2408a ~ 2408d を形成する。ここでは、絶縁膜 2407 上にスパッタリング法、LPCVD 法、プラズマ CVD 法等により、非晶質半導体膜 (例えば、非晶質珪素膜) を 25 ~ 200 nm (好ましくは 30 ~ 150 nm) の厚さで形成し、当該非晶質半導体膜を結晶化した後に選択的にエッチングして半導体膜 2408a ~ 2408d を形成する。半導体膜の材料や結晶化方法等は上記実施の形態で示した方法を用いることができる。また、絶縁膜 2406、絶縁膜 2407 及び非晶質半導体膜は、連続して形成することができる。

10

【0135】

なお、導電膜 2405a ~ 2405d により絶縁膜 2407 の表面凹凸となっている場合には、絶縁膜 2407 上に非晶質半導体膜を形成する前に、絶縁膜 2407 に平坦化処理を行い当該絶縁膜 2407 の表面を平らにしておくことが好ましい。平坦化処理としては、CMP 法等の研磨処理を用いることができる。CMP 法等の研磨処理を行うことにより、図 24 (A) に示すように表面が平坦化された絶縁膜 2407 上に半導体膜を形成することができるため、半導体膜 2408a ~ 2408d を用いて素子を形成する際に当該素子の特性へ及ぼす影響を低減することができる。

20

【0136】

次に、図 24 (D) に示すように、半導体膜 2408a ~ 2408d を覆うようにゲート絶縁膜 2409 を形成し、半導体膜 2408a ~ 2408c の上方にゲート電極 2410 を選択的に形成した後、当該ゲート電極 2410 をマスクとして、半導体膜 2408a ~ 2408d に不純物元素を添加し不純物領域 2411 を形成する。ここでは、ゲート電極 2410 として、第 1 の導電膜 2410a と第 2 の導電膜 2410b の積層構造で設けた例を示している。不純物元素としては、n 型又は p 型を付与する不純物元素を添加する。n 型を示す不純物元素としては、リン (P) やヒ素 (As) 等を用いることができる。p 型を示す不純物元素としては、ボロン (B) やアルミニウム (Al) やガリウム (Ga) 等を用いることができる。ここでは、n 型を付与する不純物元素であるリン (P) を $1 \times 10^{19} \sim 1 \times 10^{20} / \text{cm}^3$ の濃度で含まれるように半導体膜 2408a ~ 2408d に導入し、n 型を示す不純物領域 2411 を形成する。なお、これに限られず、p 型を付与する不純物元素を添加して p 型を示す不純物領域を形成してもよいし、n 型及び p 型を付与する不純物元素を選択的に半導体膜 2408a ~ 2408d に導入してもよい。

30

【0137】

以上の工程により、図 24 (D) に示すように、n チャネル型薄膜トランジスタ 2400a ~ 2400c と容量として機能する素子 2400d が形成される。

40

【0138】

n チャネル型薄膜トランジスタ 2400a は、ゲート電極 2410 と重なる半導体膜 2408a の領域にチャネル形成領域が形成され、ゲート電極 2410 と重ならない領域に当該チャネル領域と隣接してソース領域又はドレイン領域を形成する不純物領域 2411 が形成されている。また、n チャネル型薄膜トランジスタ 2400b、2400c も同様にチャネル形成領域及びソース領域又はドレイン領域を形成する不純物領域 2411 が形成されている。

【0139】

素子 2400d は、導電膜 2405d、絶縁膜 2406、2407 及び不純物元素が導入された不純物領域 2411 との積層構造によって容量が形成されている。

50

【0140】

なお、ここでは、nチャネル型薄膜トランジスタ2400a～2400cを設けた例を示したが、pチャネル薄膜トランジスタを設けてもよいし、上記実施の形態で示したように、ゲート電極2410の側面に接して絶縁膜を設けnチャネル型薄膜トランジスタ2400a～2400cの半導体膜に低濃度不純物領域（LDD領域）を設けた構成とすることも可能である。

【0141】

また、ここでは、図27（A）に示すように、半導体膜2408a～2408cより導電膜2405a～2405cを大きく形成した（薄膜トランジスタ2400a～2400cのチャネル形成領域及び不純物領域2411と重なるように導電膜2405a～2405cを形成した）例を示しているが、これに限られない。例えば、図27（B）に示すように、薄膜トランジスタ2400a～2400cの不純物領域2411の一部及びチャネル形成領域全面と重なるように導電膜2405a～2405cを設けてもよいし、不純物領域2411の一部及びチャネル形成領域の一部と重なるように導電膜2405a～2405cを設けてもよいし、チャネル形成領域の一部とだけ重なるように導電膜2405a～2405cを設けてもよい。このように設ける場合には、特にCMP等の研磨処理を行い絶縁膜2407の平坦化することが好ましい。

【0142】

図24に示すように本実施の形態においては、ゲート電極の半導体膜を挟んだ反対側に導電膜2405a～2405cを設ける構成を示した。当該構成を取りうことによって、半導体膜に静電気が集中することによる半導体層の絶縁破壊（ESD：electro-static discharge）を、導電膜2405a～2405cを介してリークさせることにより、緩和することができるため本構成を取り得ることは好適である。

【0143】

また本実施の形態における当該導電膜2405a～2405cに定電位を与えることによって、トランジスタサイズが小さくなることに伴うショートチャネル効果について緩和することができる。そのためトランジスタの特性を表すID-VG曲線における曲線のなまりを抑えることができる。また、本実施の形態における当該導電膜2405a～2405cに定電位を与えることで、しきい値の制御をおこなうこともでき、好適である。このとき、導電膜2405a～2405cに印加される電位はGND電位（0V）以外が好ましく、トランジスタのしきい値のシフトの程度によって適宜加える電位を設定すればよい。

【0144】

また、特に本実施の形態においては上記効果に加えて、図27（B）に示すように、ゲート電極の半導体膜を挟んだ反対側に位置する導電膜2405a～2405cを半導体膜のサイズより大きく設ける構成を取りうことによって、トランジスタにおける半導体層の物理的な強度が増すことにより、トランジスタに物理的な力が加わることに伴うトランジスタの破損を防止することができる。

【0145】

さらには、ゲート電極2410と、ゲート電極の半導体膜を挟んだ反対側に導電膜2405a～2405cとを、その機能を逆転、若しくは同じ機能を有する構成とすることにより、互いにその機能を補完することも可能である。例えば、導電膜2405a～2405cに加える電位により、トランジスタのオンとオフを制御し、ゲート電極2410より定電位を加えることによりショートチャネル効果の抑制及びトランジスタのしきい値の制御を行っても良い。またトランジスタのオンとオフをより確実に動作させるため、ゲート電極2410及び導電膜2405a～2405cの両方でトランジスタのオンとオフを制御してもよい。

【0146】

なお、本実施の形態における導電膜2405a～2405cと同時に、導電膜の上層で形成するアンテナ回路を同時に形成してもよい。導電膜とアンテナ回路を同時に形成することにより工程を削減することができ、マスク数を削減することができるため、好適である

10

20

30

40

50

。また、導電膜 2405a～2405c で半導体膜間の配線を兼ねることもできるため好適である。

【0147】

次に、図 25 (A) に示すように、薄膜トランジスタ 2400a～2400c、素子 2400d を覆うように絶縁膜 2412 を形成し、当該絶縁膜 2412 上に薄膜トランジスタ 2400a～2400c のソース領域又はドレイン領域を形成する不純物領域 2411 と電気的に接続する導電膜 2413 を形成する。

【0148】

絶縁膜 2412 は、CVD 法、スパッタ法、SOG 法、液滴吐出法、スクリーン印刷法等により、珪素の酸化物や珪素の窒化物等の無機材料、ポリイミド、ポリアミド、ベンゾシクロブテン、アクリル、エポキシ等の有機材料やシリコキサン材料等により、単層または積層で形成する。

【0149】

導電膜 2413 は、上記実施の形態で説明した導電膜 1913 のいずれかの材料を用いて形成することができる。

【0150】

次に、図 25 (B) に示すように、導電膜 2413 を覆うように絶縁膜 2414 を形成し、当該絶縁膜 2414 上に薄膜トランジスタ 2400a～2400c のソース電極又はドレイン電極を形成する導電膜 2413 とそれぞれ電気的に接続する導電膜 2415a、2415b を形成した後、当該導電膜 2415a、2415b と電気的に接続するようアンテナとして機能する導電膜 2416a、2416b を形成する。なお図 25 (B) における導電膜 2416a、2416b は、上記実施の形態 1 で示した第 1 のアンテナ回路、及び第 2 のアンテナ回路に対応する。

【0151】

続いて、導電膜 2416a、2416b を覆うように絶縁膜 2417 を形成した後、薄膜トランジスタ 2400a～2400c、素子 2400d、導電膜 2416a、2416b 等を含む層（以下、「素子形成層 2420」と記す）を基板 2401 から剥離する。剥離する方法は上記実施の形態で示したいずれかの方法を用いることができる。

【0152】

ここでは、図 26 (A) に示すように、レーザー光の照射により素子形成層 2420 に開口部を形成した後に、当該素子形成層 2420 の一方の面（絶縁膜 2417 の露出した面）に第 1 のシート材 2418 を貼り合わせた後、基板 2401 から素子形成層 2420 を剥離する。

【0153】

次に、図 26 (B) に示すように、素子形成層 2420 の他方の面（剥離により露出した面）に、加熱処理と加圧処理の一方又は両方を行って第 2 のシート材 2419 を貼り合わせる。第 1 のシート材 2418、第 2 のシート材 2419 として、ホットメルトフィルム等を用いることができる。

【0154】

以上の工程によって、半導体装置を作製することができる。なお、本実施の形態では、容量を形成する素子 2400d をバッテリーとして用いることができる。また、素子 2400d とは別にバッテリーを設けてもよい。この場合、上記実施の形態で示した方法を用いてバッテリーを設けることができる。

【0155】

なお、本実施の形態で示す半導体装置はこれに限られない。例えば、バッテリー又はアンテナとして機能する導電膜を薄膜トランジスタ 2400a～2400c の下方に設けた構造としてもよい。

【0156】

バッテリーを薄膜トランジスタ 2400a～2400c の下方に設けた例を図 28 に示す。ここでは、薄膜トランジスタ 2400b のソース電極又はドレイン電極として機能す

10

20

30

40

50

る導電膜 2413 に電気的に接続するように導電膜 2431a を設け、当該導電膜 2431a とバッテリーの接続配線を形成する導電膜 2433a との接続を素子形成層 2420 の下方（基板 2401 から素子形成層 2420 を剥離して露出した面）で行っている例を示している。また、ここでは、容量を形成する素子 2400d の代わりに薄膜トランジスタを設け、当該薄膜トランジスタのソース電極又はドレイン電極として機能する導電膜 2413 に電気的に接続するように導電膜 2433b を設け、当該導電膜 2433b とバッテリーの接続配線を形成する導電膜 2433a との接続を素子形成層 2420 の下方（基板 2401 から素子形成層 2420 を剥離して露出した面）で行っている例を示している。

【0157】

このように設ける場合、上記図 25 (A)において、薄膜トランジスタ 2400a～2400c の不純物領域 2411 を露出させためにゲート絶縁膜 2409 及び絶縁膜 2412 に第 1 の開口部を形成すると同時に、絶縁膜 2406、2407、ゲート絶縁膜 2409、絶縁膜 2412 に第 2 の開口部を形成し、当該第 1 の開口部を充填するように導電膜 2413 を設け、第 2 の開口部を充填するように導電膜 2431a、2431b を形成する。第 1 の開口部と第 2 の開口部は同時に形成することができ、第 1 の開口部を形成する場合には半導体膜 2408a～2408c がストップとして機能し、第 2 の開口部を形成する際には剥離層 2403 がストップとして機能する。その後、図 28 (A) の説明で、上述したようにアンテナとして機能する導電膜 2416a、2416b を形成した後、基板 2401 から素子形成層 2420 を剥離する。

【0158】

その後、図 28 (B) に示すように基板 2401 から剥離された素子形成層 2420 の露出した面に形成された導電膜 2431a、2431b と基板 2432 上に設けられたバッテリーの接続配線となる導電膜 2433a、2433b とをそれぞれ接続する。ここでは、導電膜 2431a と導電膜 2433a との接続、又は導電膜 2431b と導電膜 2433b との接続は、異方導電性フィルム (ACF (Anisotropic Conductive Film)) や異方導電性ペースト (ACP (Anisotropic Conductive Paste)) 等の接着性を有する材料を介して圧着させることにより電気的に接続する場合を示している。ここでは、接着性を有する樹脂 2434 に含まれる導電性粒子 2435 を用いて接続する例を示している。また、他にも、銀ペースト、銅ペーストまたはカーボンペースト等の導電性接着剤や半田接合等を用いて接続を行うことも可能である。

【0159】

なお、本実施の形態では、バッテリーのみならずアンテナとして機能する導電膜を薄膜トランジスタ 2400a～2400c の下方に設けた構造としてもよい。図 28 (A)、(B) で説明した、アンテナとして機能する導電膜 2416b を薄膜トランジスタ 2400a～2400c の下方に設けた例を図 29 (A)、(B) に示す。

【0160】

ここでは、薄膜トランジスタ 2400c のソース電極又はドレイン電極として機能する導電膜 2413 に電気的に接続するように導電膜 2431c を設け、当該導電膜 2431c とアンテナとして機能する導電膜 2416b との接続を素子形成層 2420 の下方（基板 2401 から素子形成層 2420 を剥離して露出した面）で行っている例を示している。また、バッテリーも上記図 28 と同様に設けた例を示している。

【0161】

このように設ける場合、上記図 25 (A)において、薄膜トランジスタ 2400a～2400c の不純物領域 2411 を露出させためにゲート絶縁膜 2409 及び絶縁膜 2412 に第 1 の開口部を形成すると同時に、図 29 (A) に示すように、絶縁膜 2406、2407、ゲート絶縁膜 2409、絶縁膜 2412 に第 2 の開口部を形成し、当該第 1 の開口部を充填するように導電膜 2413 を設け、第 2 の開口部を充填するように導電膜 2431a、2431b、2431c を形成する。第 1 の開口部と第 2 の開口部は同時に形成

10

20

30

40

50

することができ、第1の開口部を形成する場合には半導体膜2408a～2408cがストップとして機能し、第2の開口部を形成する際には剥離層2403がストップとして機能する。その後、図28(A)で上述したようにアンテナとして機能する導電膜2416aを形成した後、基板2401から素子形成層2420を剥離する。

【0162】

その後、図29(B)に示すように、基板2401から剥離された素子形成層2420の露出した面に形成された導電膜2431a、2431bと基板2432上に設けられたバッテリーの接続配線となる導電膜2433a、2433bとをそれぞれ接続する。また、基板2401から剥離された素子形成層2420の露出した面に形成された導電膜2431cと基板2436上に設けられたアンテナとして機能する導電膜2416bとを接続する。

10

【0163】

このように薄膜トランジスタ2400a～2400c等が設けられた素子よりバッテリーやアンテナが大きい場合には、図28、図29に示したように、素子形成層とバッテリー又はアンテナを貼り合わせて設けることが好ましい。素子より大きいバッテリーやアンテナ用いる場合には、一枚の基板上に複数の素子を形成し、当該素子を分断した後にバッテリーやアンテナを素子と貼り合わせて設けることによって、半導体装置をより低コストで作製することが可能となる。

【0164】

なお、本実施の形態は、上記実施の形態と自由に組み合わせて行うことができる。

20

(実施の形態5)

【0165】

本実施の形態では、上記実施の形態で示した半導体装置における第1のアンテナ、第2のアンテナ、信号処理回路、バッテリー、及びブースターアンテナの接続構成に関して、図面を参照して説明する。

【0166】

まず、図33(A)に示す図面において、信号処理回路9901、信号処理回路の上部電極9902、信号処理回路の下部電極9903、バッテリー9904、バッテリーの側部電極9905、基板9906、アンテナ回路9907で構成されている。図33(A)における信号処理回路9901は上下に電極を設けた構造であり、バッテリーは側部に電極を設けた構造であり、アンテナ回路は上部に電極を設けた構造である。また、バッテリー9904、信号処理回路9901、アンテナ回路を有する基板9906は順に積層して配置されているものである。

30

【0167】

また本実施の形態でいう上部、下部、及び側部は、図面に照らし合わせて説明するための呼称であり、実際の接続においては、その形状と図面を照らし合わせた上で各部の位置を特定し接続すればよい。

【0168】

なお、本実施の形態でいうアンテナ回路9907は、上記実施の形態で述べた第1のアンテナ回路または第2のアンテナ回路のことをいう。また、アンテナ回路9907と信号処理回路9901の接続は、アンテナ回路における端子部において接続が行われる。

40

【0169】

また、本実施の形態において示す各構成間の接続に関しては、説明のため1カ所ずつの接続を図示して説明するが、実際の各構成間の接続数はこれに限定されるものではなく、複数箇所で本実施の形態で示す接続を行うものとして説明する。

【0170】

なお信号処理回路における上部電極及び下部電極の接続構成に関しては、上記実施の形態で示した図22(B)で示したトランジスタの上部に電気的に接続を取る構成、また上記実施の形態で示した図29(B)で示したトランジスタの下部に電気的に接続を取る構成をとればよい。また上部電極より側面を介して下部の電極と接続を取る側部電極については

50

、スパッタリング法、めっき等を用いて形成すればよい。

【0171】

次に図33(A)とは異なる構成について図33(B)に示す。図33(B)に示す図面において、信号処理回路9901、信号処理回路の上部電極9912、信号処理回路の側部電極9913、バッテリー9904、バッテリーの側部電極9905、基板9906、アンテナ回路9907で構成されている。図33(B)における信号処理回路9901はバッテリー側に接続される上部電極と、バッテリー側より信号処理回路の側面に沿って基板側に回り込んだ側部電極9913と、の2カ所の電極を設けた構造であり、バッテリーは側部に電極を設けた構造であり、アンテナ回路は上部に電極を設けた構造である。また、バッテリー9904、信号処理回路9901、アンテナ回路を有する基板9906は順に積層して配置されているものである。 10

【0172】

次に図33(A)、(B)とは異なる構成について図33(C)に示す。図33(C)に示す図面において、信号処理回路9901、信号処理回路の上部電極9902、バッテリー9904、バッテリーの側部電極9905、基板9906、ブースターアンテナ9909で構成されている。図33(C)における信号処理回路9901は、バッテリー側に接続される上部電極を設けた構造であり、バッテリーは側部に電極を設けた構造であり、ブースターアンテナは上部に電極を設けた構造である。また、バッテリー9904、信号処理回路9901、ブースターアンテナを有する基板9906は順に積層して配置されているものである。 20

【0173】

なお、図33(C)においては、図33(A)、(B)に示す構成とは異なり、上記実施の形態で説明した第1のアンテナ回路及び第2のアンテナ回路は、信号処理回路と共に設けられているものとする。

【0174】

次に図33(A)乃至(C)とは異なる構成について図33(D)に示す。図33(D)に示す図面において、信号処理回路9901、信号処理回路の上部電極9902、信号処理回路の下部電極9903、バッテリー9904、バッテリーの下部電極9915、基板9906、アンテナ回路9907で構成されている。図33(D)における信号処理回路9901は上下に電極を設けた構造であり、バッテリーは下部に電極を設けた構造であり、アンテナ回路は上部に電極を設けた構造である。また、バッテリー9904、信号処理回路9901、アンテナ回路を有する基板9906は順に積層して配置されているものである。 30

【0175】

次に図33(A)乃至(D)とは異なる構成について図33(E)に示す。図33(E)に示す図面において、信号処理回路9901、信号処理回路の上部電極9912、信号処理回路の側部電極9913、バッテリー9904、バッテリーの下部電極9915、基板9906、アンテナ回路9907で構成されている。図33(E)における信号処理回路9901はバッテリー側に接続される上部電極と、バッテリー側より信号処理回路の側面に沿って基板側に回り込んだ側部電極9913と、の2カ所の電極を設けた構造であり、バッテリーは下部に電極を設けた構造であり、アンテナ回路は上部に電極を設けた構造である。また、バッテリー9904、信号処理回路9901、アンテナ回路を有する基板9906は順に積層して配置されているものである。 40

【0176】

次に図33(A)乃至(E)とは異なる構成について図33(F)に示す。図33(F)に示す図面において、信号処理回路9901、信号処理回路の上部電極9902、バッテリー9904、バッテリーの下部電極9915、基板9906、ブースターアンテナ9909で構成されている。図33(F)における信号処理回路9901はバッテリー側に接続される上部電極を設けた構造であり、バッテリーは下部に電極を設けた構造であり、ブースターアンテナは上部に電極を設けた構造である。また、バッテリー9904、信号処 50

理回路 9901、ブースターアンテナを有する基板 9906 は順に積層して配置されているものである。

【0177】

なお、図 33 (F)においては、図 33 (A)、(B)、(D)、(E)に示す構成とは異なり、上記実施の形態で説明した第1のアンテナ回路及び第2のアンテナ回路は、信号処理回路と共に設けられているものとする。

【0178】

以上、説明したように本実施の形態におけるアンテナ回路、信号処理回路、バッテリー、ブースターアンテナに関する接続については、多くの態様を取り得る。図 33 に示した各構成を取ることにより、アンテナ回路、信号処理回路、バッテリーに関して直接接続を取ることができるために、基板外周部に配線を延伸して接続を行う必要がない。またアンテナ回路、信号処理回路、バッテリーのサイズを適宜調節すれば、RFID を有する半導体装置の小型化を行うこともでき、好適である。10

【0179】

なお、本実施の形態は、上記他の実施の形態と自由に組み合わせて行うことができる。
(実施の形態 6)

【0180】

本実施の形態では、本発明の無線通信によりデータの交信を行う半導体装置（以下、RFID という）の用途について説明する。本発明の半導体装置は、例えば、紙幣、硬貨、有価証券類、無記名債券類、証書類（運転免許証や住民票等）、包装用容器類（包装紙やボトル等）、記録媒体（DVD ソフトやビデオテープ等）、乗物類（自転車等）、身の回り品（鞄や眼鏡等）、食品類、植物類、動物類、人体、衣類、生活用品類、電子機器等の商品や荷物の荷札等の物品に設ける、いわゆる ID ラベル、ID タグ、ID カードとして使用することができる。電子機器とは、液晶表示装置、EL 表示装置、テレビジョン装置（単にテレビ、テレビ受像機、テレビジョン受像機とも呼ぶ）及び携帯電話等を指す。20

【0181】

本実施の形態では、図 30 を参照して、本発明の応用例、及びそれらを付した商品の一例について説明する。

【0182】

図 30 (A) は、本発明に係る RFID を有する半導体装置の完成品の状態の一例である。ラベル台紙 3001（セパレート紙）上に、RFID 3002 を内蔵した複数の ID ラベル 3003 が形成されている。ID ラベル 3003 は、ボックス 3004 内に収納されている。また、ID ラベル 3003 上には、その商品や役務に関する情報（商品名、ブランド、商標、商標権者、販売者、製造者等）が記されており、一方、内蔵されている RFID には、その商品（又は商品の種類）固有の ID ナンバーが付されており、偽造や、商標権、特許権等の知的財産権侵害、不正競争等の不法行為を容易に把握することができる。また、RFID 内には、商品の容器やラベルに明記しきれない多大な情報、例えば、商品の产地、販売地、品質、原材料、効能、用途、数量、形状、価格、生産方法、使用方法、生産時期、使用時期、賞味期限、取扱説明、商品に関する知的財産情報等を入力しておくことができ、取引者や消費者は、簡易なリーダによって、それらの情報にアクセスすることができる。また、生産者側からは容易に書換え、消去等も可能であるが、取引者、消費者側からは書換え、消去等ができない仕組みになっている。3040

【0183】

図 30 (B) は、RFID 3012 を内蔵したラベル状の ID タグ 3011 を示している。ID タグ 3011 を商品に備え付けることにより、商品管理が容易になる。例えば、商品の経路を辿ることによって、商品の動きを把握することができる。このように、ID タグを備えることにより、所謂トレーサビリティに優れた商品を流通させることができる。

【0184】

図 30 (C) は、本発明に係る RFID 3022 を内包した ID カード 3021 の完成

50

品の状態の一例である。上記IDカード3021としては、キャッシュカード、クレジットカード、プリペイドカード、電子乗車券、電子マネー、テレfonカード、会員カード等のあらゆるカード類が含まれる。

【0185】

図30(D)は、無記名債券3031の完成品の状態を示している。無記名債券3031には、RFID3032が埋め込まれており、その周囲は樹脂によって成形され、RFIDを保護している。ここで、該樹脂中にはフィラーが充填された構成となっている。無記名債券3031は、本発明に係るIDラベル、IDタグ、IDカードと同じ要領で作成することができる。なお、上記無記名債券類には、切手、切符、チケット、入場券、商品券、図書券、文具券、ビール券、おこめ券、各種ギフト券、各種サービス券等が含まれるが、勿論これらに限定されるものではない。また、紙幣、硬貨、有価証券類、無記名債券類、証書類等に本発明のRFID3032を設けることにより、認証機能を設けることができ、この認証機能を活用すれば、偽造を防止することができる。

【0186】

図30(E)は、本発明に係るRFID3042を内包したIDラベル3041を貼付した書籍3043を示している。本発明のRFID3042は、表面に貼ったり、埋め込んだりして、物品に固定される。図30(E)に示すように、本なら紙に埋め込んだり、有機樹脂からなるパッケージなら当該有機樹脂に埋め込んだりして、各物品に固定される。本発明のRFID3042は、小型、薄型、軽量を実現するため、物品に固定した後も、その物品自体のデザイン性を損なうことがない。

10

20

【0187】

また、ここでは図示しないが、包装用容器類、記録媒体、身の回り品、食品類、衣類、生活用品類、電子機器等に本発明のRFIDを設けることにより、検品システム等のシステムの効率化を図ることができる。また乗物類にRFIDを設けることにより、偽造や盗難を防止することができる。また、動物等の生き物に埋め込むことによって、個々の生き物の識別を容易に行うことができる。例えば、家畜等の生き物にRFIDを埋め込むことによって、生まれた年や性別または種類等を容易に識別することが可能となる。

【0188】

以上、本発明のRFIDは物品(生き物を含む)であればどのようなものにでも設けて使用することができる。

30

【0189】

本実施の形態は、上記の実施の形態と自由に組み合わせることができる。

【図面の簡単な説明】

【0190】

【図1】実施の形態1の半導体装置の構成を示す図。

【図2】実施の形態1の半導体装置の構成を示す図。

【図3】実施の形態1の半導体装置の構成を示す図。

【図4】実施の形態1の半導体装置の構成を示す図。

【図5】実施の形態1の半導体装置の構成を示す図。

【図6】実施の形態1の半導体装置の構成を示す図。

40

【図7】実施の形態1の半導体装置の構成を示す図。

【図8】実施の形態1の半導体装置の構成を示す図。

【図9】実施の形態1の半導体装置の構成を示す図。

【図10】実施の形態1の半導体装置の構成を示す図。

【図11】実施の形態2の半導体装置の構成を示す図。

【図12】実施の形態2の半導体装置の構成を示す図。

【図13】実施の形態2の半導体装置の構成を示す図。

【図14】実施の形態2の半導体装置の構成を示す図。

【図15】実施の形態2の半導体装置の構成を示す図。

【図16】実施の形態2の半導体装置の構成を示す図。

50

【図17】実施の形態2の半導体装置の構成を示す図。
 【図18】実施の形態2の半導体装置の構成を示す図。
 【図19】実施の形態3の半導体装置の構成を示す図。
 【図20】実施の形態3の半導体装置の構成を示す図。
 【図21】実施の形態3の半導体装置の構成を示す図。
 【図22】実施の形態3の半導体装置の構成を示す図。
 【図23】実施の形態3の半導体装置の構成を示す図。
 【図24】実施の形態4の半導体装置の構成を示す図。
 【図25】実施の形態4の半導体装置の構成を示す図。
 【図26】実施の形態4の半導体装置の構成を示す図。
 【図27】実施の形態4の半導体装置の構成を示す図。
 【図28】実施の形態4の半導体装置の構成を示す図。
 【図29】実施の形態4の半導体装置の構成を示す図。
 【図30】実施の形態の形態について示す図。

10

【図31】従来の構成を示す図。
 【図32】従来の構成を示す図。

【図33】実施の形態5の半導体装置の構成を示す図。

【符号の説明】

【0191】

1 0 0	R F I D	20
1 0 1	アンテナ回路	
1 0 2	アンテナ回路	
1 0 3	信号処理回路	
1 0 4	バッテリー	
1 0 5	整流回路	
1 0 6	電源回路	
1 0 7	整流回路	
1 0 8	復調回路	
1 0 9	アンプ	
1 1 0	論理回路	30
1 1 1	メモリコントロール回路	
1 1 2	メモリ回路	
1 1 3	論理回路	
1 1 4	アンプ	
1 1 5	変調回路	
2 0 1	リーダ／ライタ	
2 0 2	充電器	
3 0 1	基板	
3 0 2	信号処理回路	
3 0 3	アンテナ	40
4 0 1	アンテナ	
4 0 2	共振容量	
4 0 3	アンテナ回路	
4 0 4	ダイオード	
4 0 5	ダイオード	
4 0 6	平滑容量	
4 0 7	整流回路	
5 0 0	リーダ／ライタ	
5 0 1	受信部	
5 0 2	送信部	50

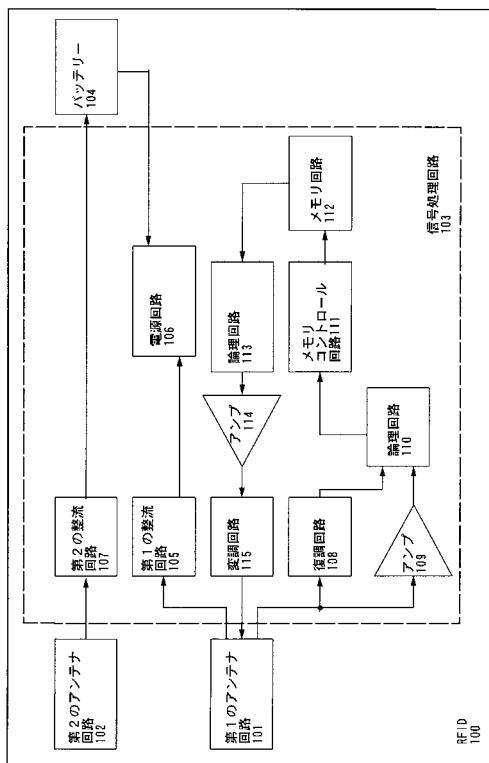
5 0 3	制御部	
5 0 4	インターフェース部	
5 0 5	アンテナ回路	
5 0 6	上位装置	
5 0 7	アンテナ	
5 0 8	共振容量	
6 0 0	充電器	
6 0 1	送信制御部	
6 0 2	アンテナ回路	
6 0 3	アンテナ	10
6 0 4	共振容量	
7 0 0	R F I D	
7 0 1	アンテナ回路	
7 0 2	アンテナ回路	
7 0 3	送信制御部	
7 0 4	アンテナ回路	
7 0 5	アンテナ	
8 0 0	R F I D	
8 0 1	アンテナ回路	
9 0 0	R F I D	20
9 0 1	アンテナ回路	
9 0 2	アンテナ回路	
1 0 0 1	抵抗	
1 0 0 2	トランジスタ	
1 0 0 4	電流供給用抵抗	
1 0 0 5	トランジスタ	
1 0 0 7	トランジスタ	
1 0 0 9	トランジスタ	
1 0 1 0	抵抗	
1 1 0 1	アンテナ回路	30
1 1 0 2	アンテナ回路	
1 1 0 4	バッテリー	
1 2 0 1	ブースターアンテナ	
1 6 0 0	R F I D	
1 6 0 1	アンテナ回路	
1 6 0 2	アンテナ回路	
1 6 0 3	ブースターアンテナ	
1 6 0 4	送信制御部	
1 6 0 5	アンテナ回路	
1 6 0 6	アンテナ	40
1 8 0 1	アンテナ回路	
1 8 0 2	アンテナ回路	
1 8 0 4	バッテリー	
1 8 0 5	ブースターアンテナ	
1 9 0 1	基板	
1 9 0 2	絶縁膜	
1 9 0 3	剥離層	
1 9 0 4	絶縁膜	
1 9 0 5	半導体膜	
1 9 0 6	ゲート絶縁膜	50

1 9 0 7	ゲート電極	
1 9 0 8	不純物領域	
1 9 0 9	不純物領域	
1 9 1 0	絶縁膜	
1 9 1 1	不純物領域	
1 9 1 3	導電膜	
1 9 1 4	絶縁膜	
1 9 1 8	絶縁膜	
1 9 1 9	素子形成層	
1 9 2 0	シート材	10
1 9 2 1	シート材	
1 9 3 5	基板	
1 9 3 7	樹脂	
1 9 3 8	導電性粒子	
2 4 0 1	基板	
2 4 0 2	絶縁膜	
2 4 0 3	剥離層	
2 4 0 4	絶縁膜	
2 4 0 5	導電膜	
2 4 0 6	絶縁膜	20
2 4 0 7	絶縁膜	
2 4 0 9	ゲート絶縁膜	
2 4 1 0	ゲート電極	
2 4 1 0 a	導電膜	
2 4 1 0 b	導電膜	
2 4 1 1	不純物領域	
2 4 1 2	絶縁膜	
2 4 1 3	導電膜	
2 4 1 4	絶縁膜	
2 4 1 7	絶縁膜	30
2 4 1 8	シート材	
2 4 1 9	シート材	
2 4 2 0	素子形成層	
2 4 3 2	基板	
2 4 3 4	樹脂	
2 4 3 5	導電性粒子	
2 4 3 6	基板	
3 0 0 1	ラベル台紙	
3 0 0 2	R F I D	40
3 0 0 3	I D ラベル	
3 0 0 4	ボックス	
3 0 1 1	I D タグ	
3 0 1 2	R F I D	
3 0 2 1	I D カード	
3 0 2 2	R F I D	
3 0 3 1	無記名債券	
3 0 3 2	R F I D	
3 0 4 1	I D ラベル	
3 0 4 2	R F I D	50

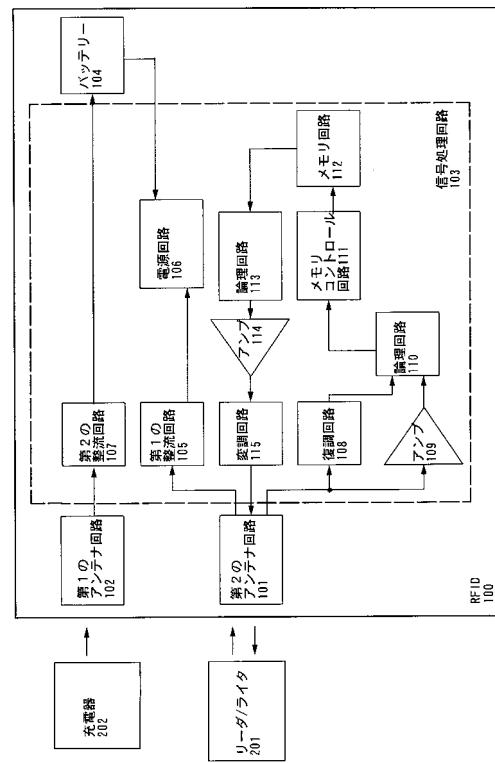
3 0 4 3	書籍	
3 1 0 0	R F I D	
3 1 0 1	アンテナ回路	
3 1 0 2	信号処理回路	
3 1 0 3	電池	
3 1 0 4	電源回路	
3 1 0 5	復調回路	
3 1 0 6	アンプ	
3 1 0 7	論理回路	
3 1 0 8	メモリコントロール回路	10
3 1 0 9	メモリ回路	
3 1 1 0	論理回路	
3 1 1 1	アンプ	
3 1 1 2	変調回路	
3 2 0 0	R F I D	
3 2 0 1	アンテナ回路	
3 2 0 2	信号処理回路	
3 2 0 3	整流回路	
3 2 0 4	電源回路	
3 2 0 5	復調回路	20
3 2 0 6	アンプ	
3 2 0 7	論理回路	
3 2 0 8	メモリコントロール回路	
3 2 0 9	メモリ回路	
3 2 1 0	論理回路	
3 2 1 1	アンプ	
3 2 1 2	変調回路	
1 1 0 3 A	信号処理回路	
1 1 0 3 B	信号処理回路	
1 8 0 3 A	信号処理回路	30
1 8 0 3 B	信号処理回路	
1 9 0 0 a	薄膜トランジスタ	
1 9 0 0 b	薄膜トランジスタ	
1 9 0 0 c	薄膜トランジスタ	
1 9 0 0 d	薄膜トランジスタ	
1 9 0 0 e	薄膜トランジスタ	
1 9 0 0 f	薄膜トランジスタ	
1 9 0 0 a	薄膜トランジスタ	
1 9 0 5 a	半導体膜	40
1 9 0 5 b	半導体膜	
1 9 0 5 c	半導体膜	
1 9 0 5 d	半導体膜	
1 9 0 5 e	半導体膜	
1 9 0 5 f	半導体膜	
1 9 0 5 a	半導体膜	
1 9 0 7 a	導電膜	
1 9 0 7 b	導電膜	
1 9 1 2 a	絶縁膜	
1 9 1 2 b	絶縁膜	
1 9 1 5 a	導電膜	50

1 9 1 6 a	導電膜	
1 9 1 7 a	導電膜	
1 9 3 1 a	導電膜	
1 9 3 2 a	開口部	
1 9 3 4 a	導電膜	
1 9 3 4 b	導電膜	
1 9 3 6 a	導電膜	
1 9 3 6 b	導電膜	
2 4 0 0 a	薄膜トランジスタ	10
2 4 0 0 b	薄膜トランジスタ	
2 4 0 0 c	薄膜トランジスタ	
2 4 0 0 d	素子	
2 4 0 5 a	導電膜	
2 4 0 5 d	導電膜	
2 4 0 8 a	半導体膜	
2 4 1 5 a	導電膜	
2 4 1 6 a	導電膜	
2 4 1 6 b	導電膜	
2 4 3 1 a	導電膜	
2 4 3 1 b	導電膜	20
2 4 3 1 c	導電膜	
2 4 3 3 a	導電膜	
2 4 3 3 b	導電膜	
9 9 0 1	信号処理回路	
9 9 0 2	上部電極	
9 9 0 3	下部電極	
9 9 0 4	バッテリー	
9 9 0 5	側部電極	
9 9 0 6	基板	
9 9 0 7	アンテナ回路	30
9 9 0 9	ブースターアンテナ	
9 9 1 2	上部電極	
9 9 1 3	側部電極	
9 9 1 5	下部電極	

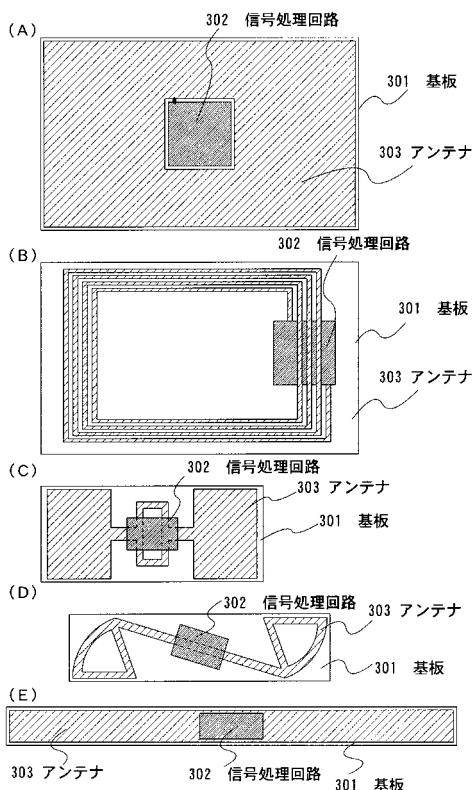
【図1】



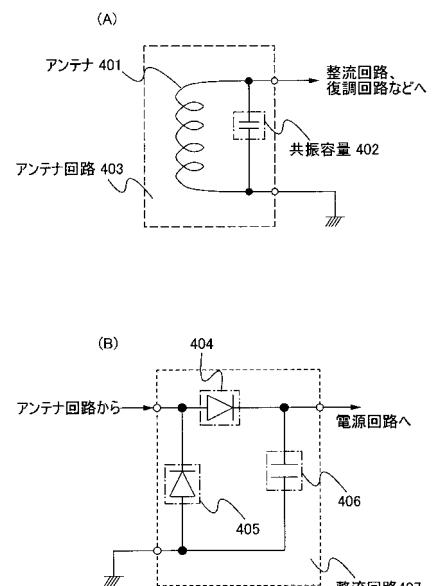
【 図 2 】



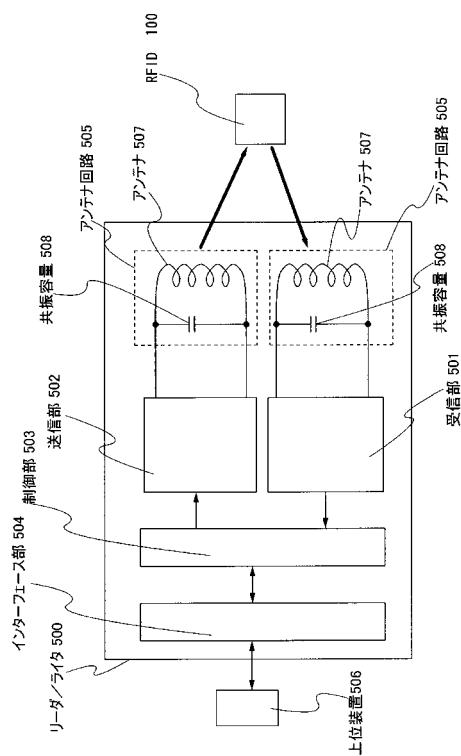
【図3】



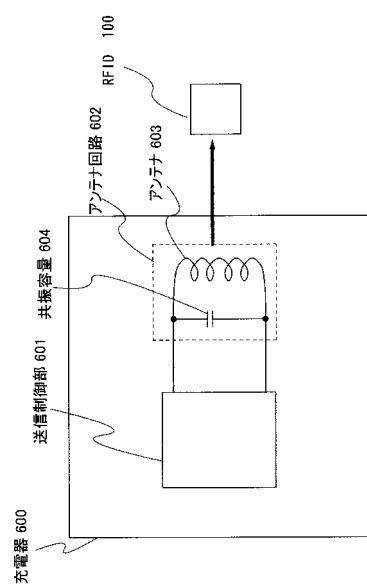
【図4】



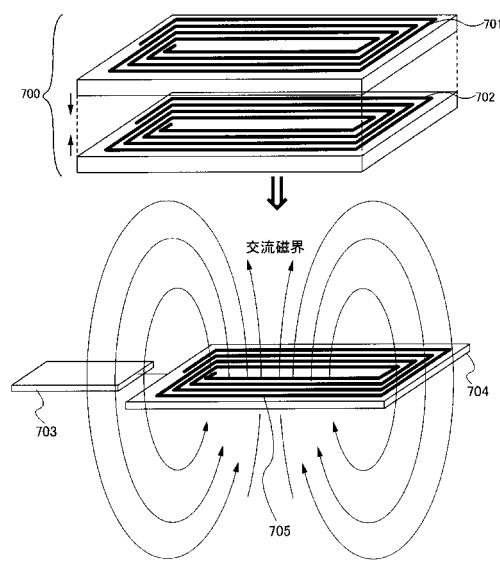
【図5】



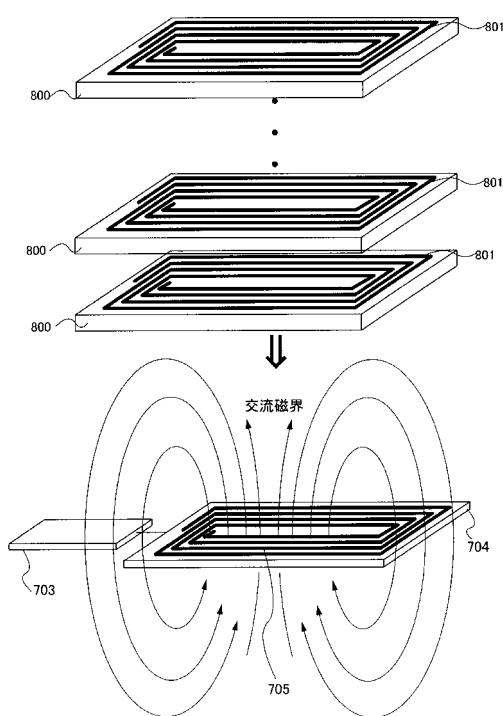
【図6】



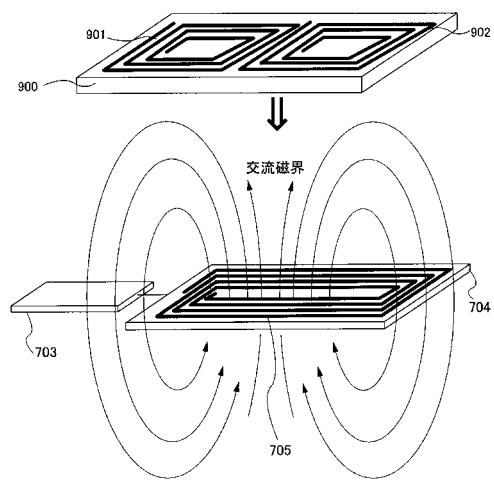
【図7】



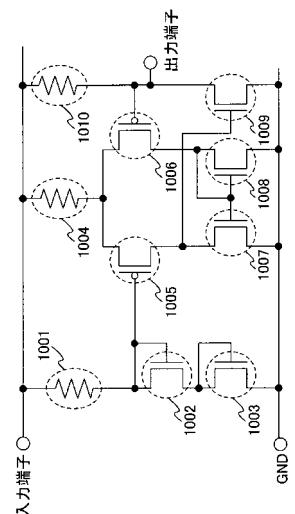
【図8】



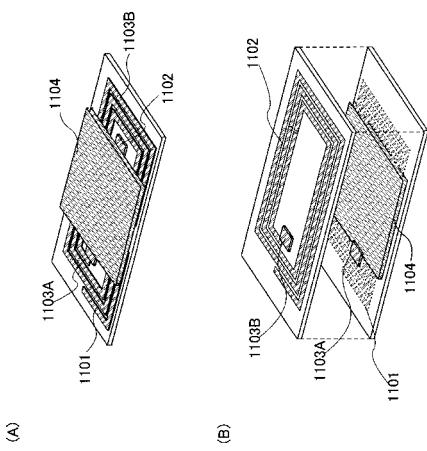
【図9】



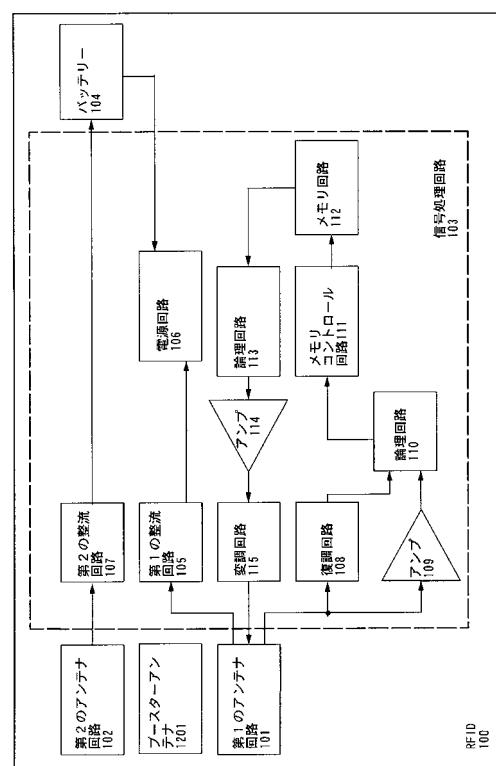
【図10】



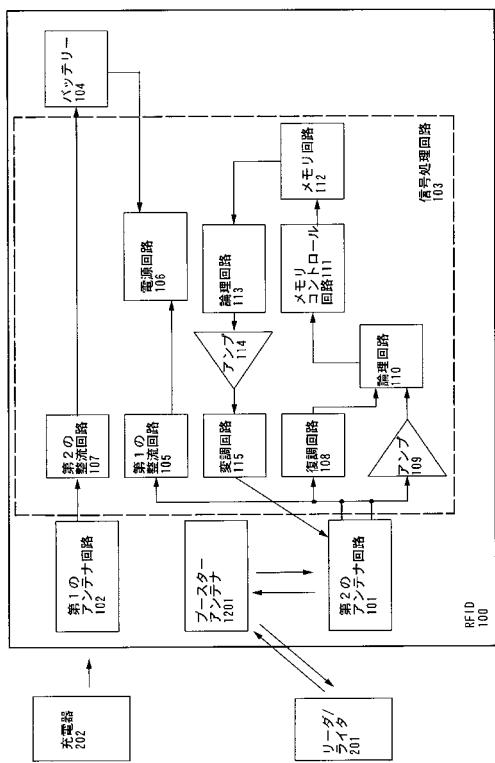
【図11】



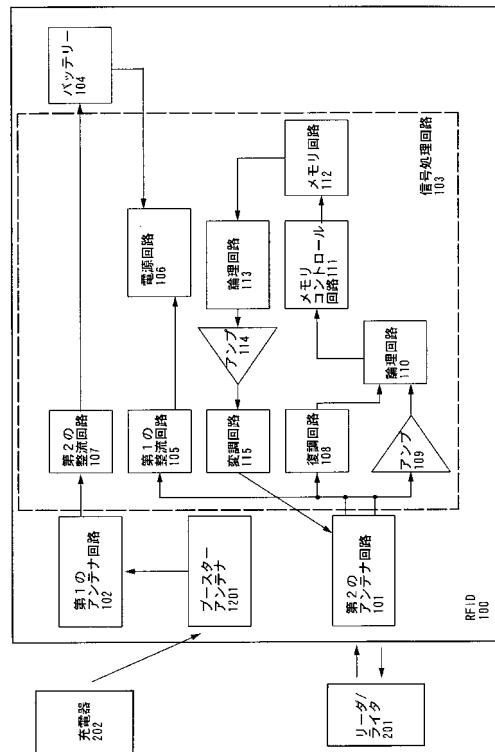
【図12】



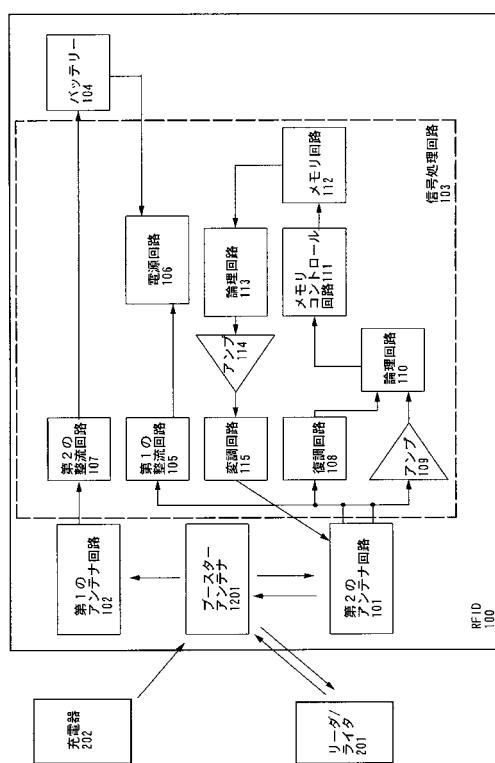
【図13】



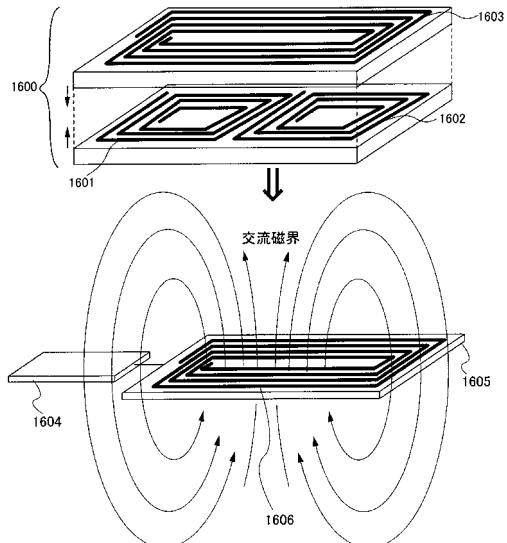
【図14】



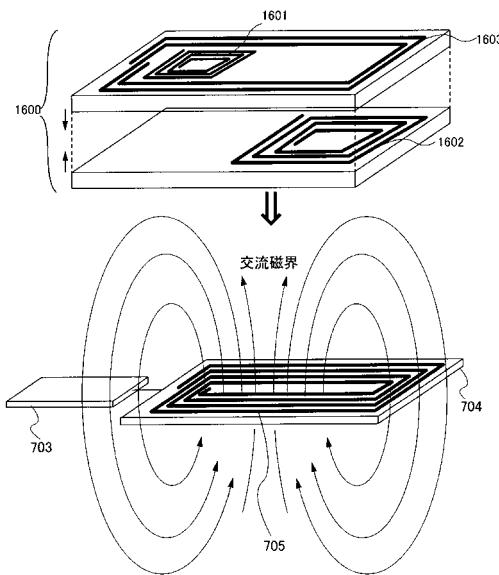
【図15】



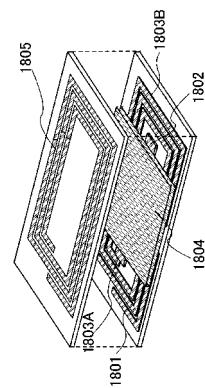
【図16】



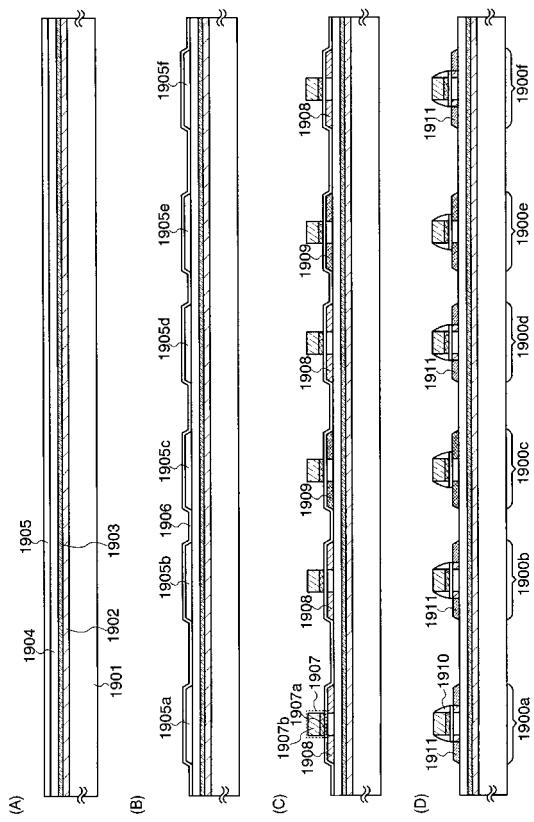
【図17】



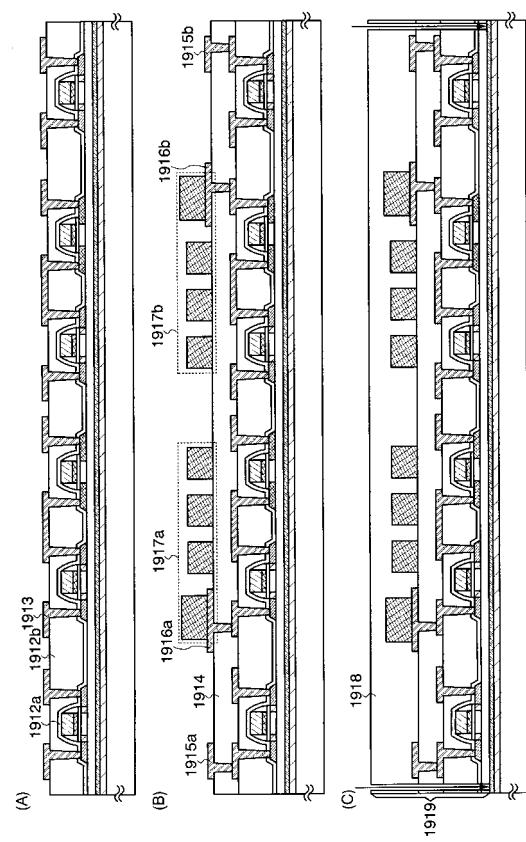
【 図 1 8 】



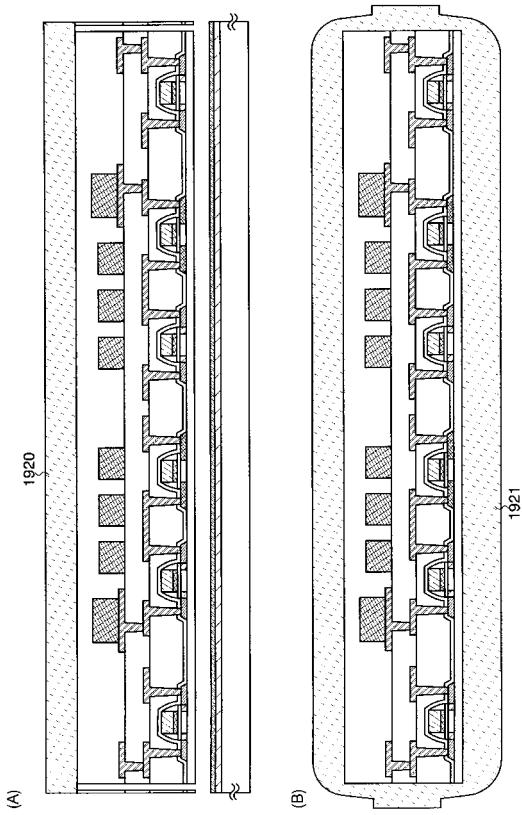
【図19】



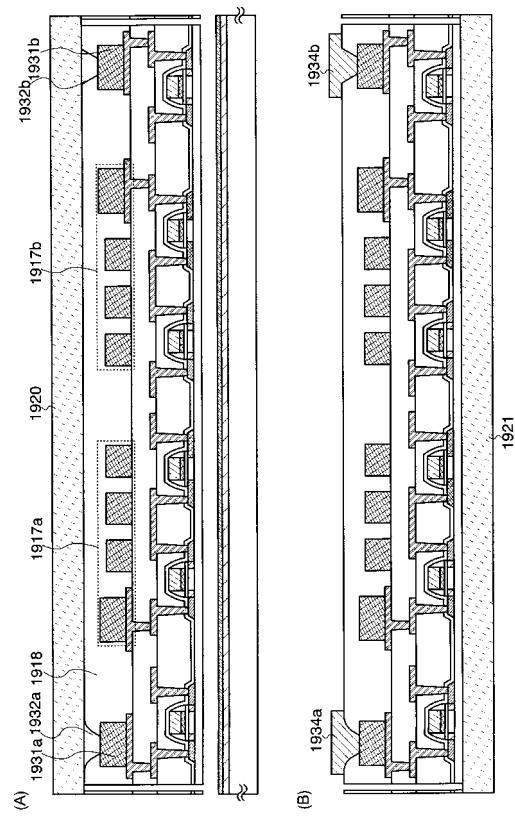
【図20】



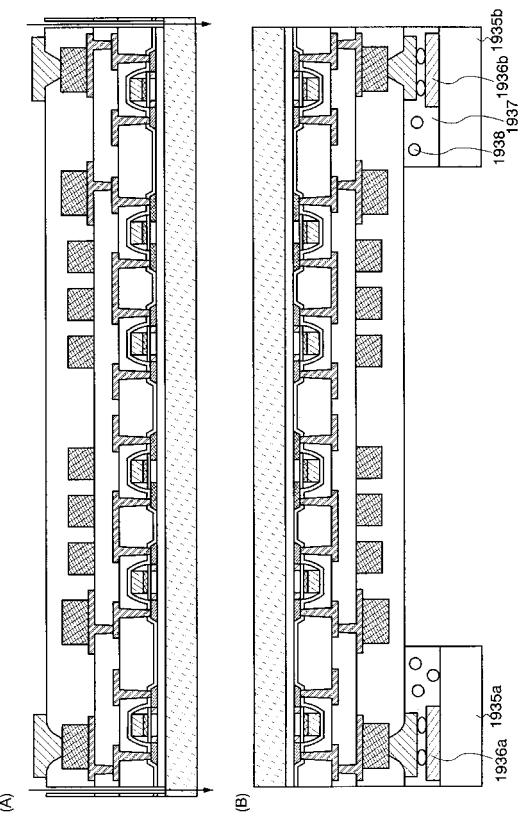
【図21】



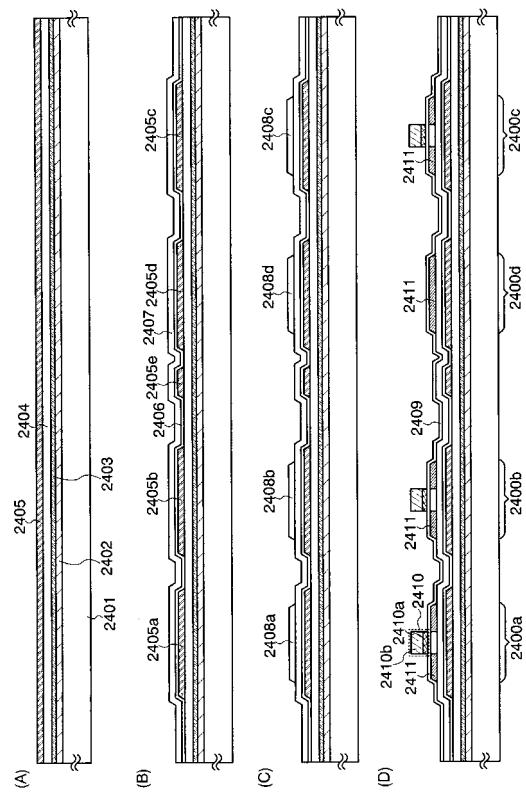
【図22】



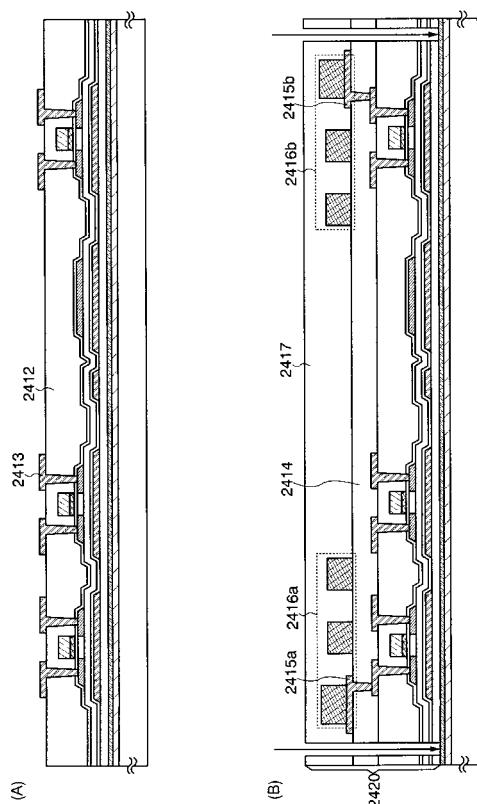
【図23】



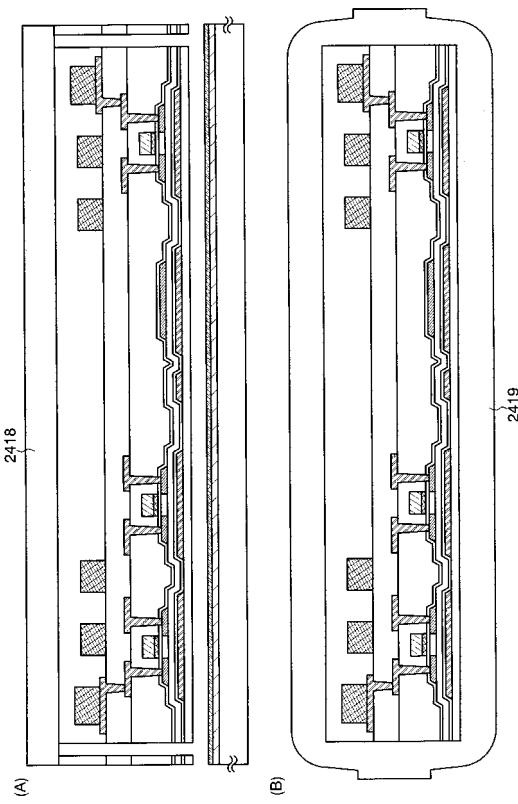
【図24】



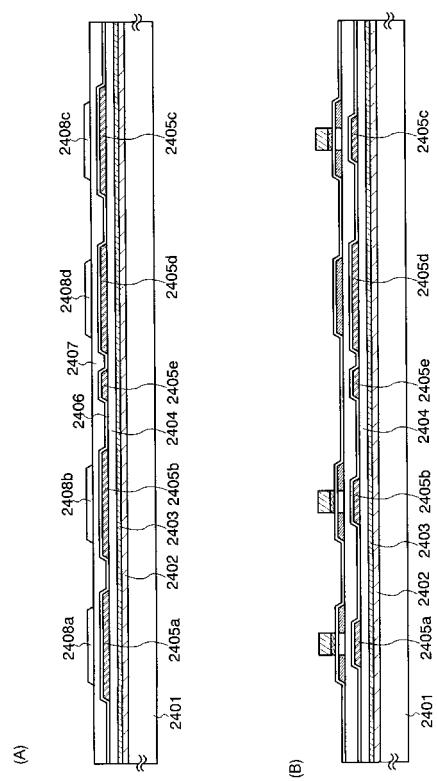
【図25】



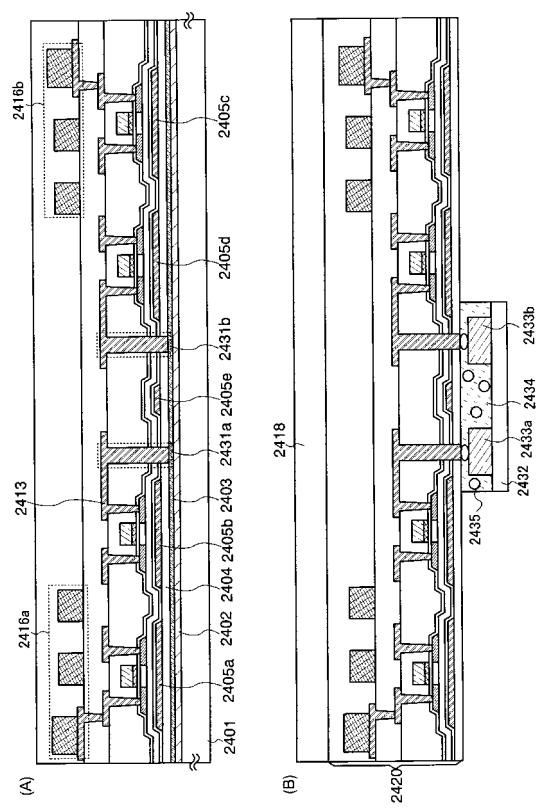
【 図 26 】



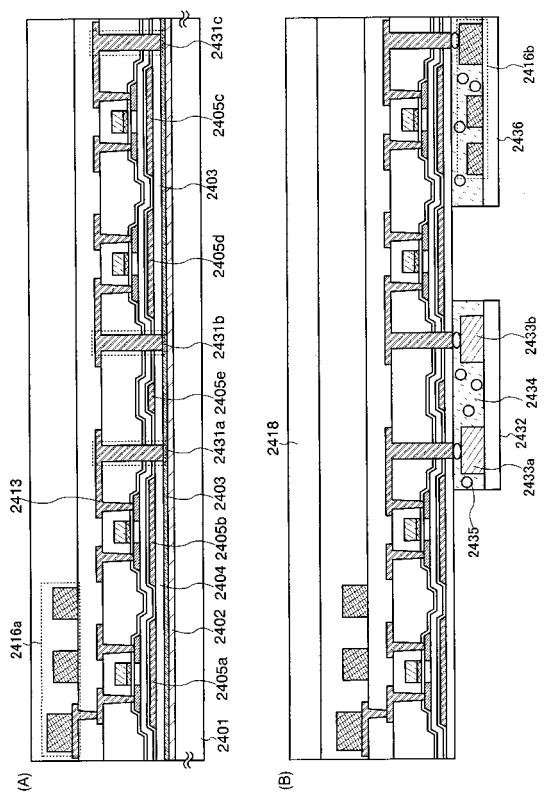
【図27】



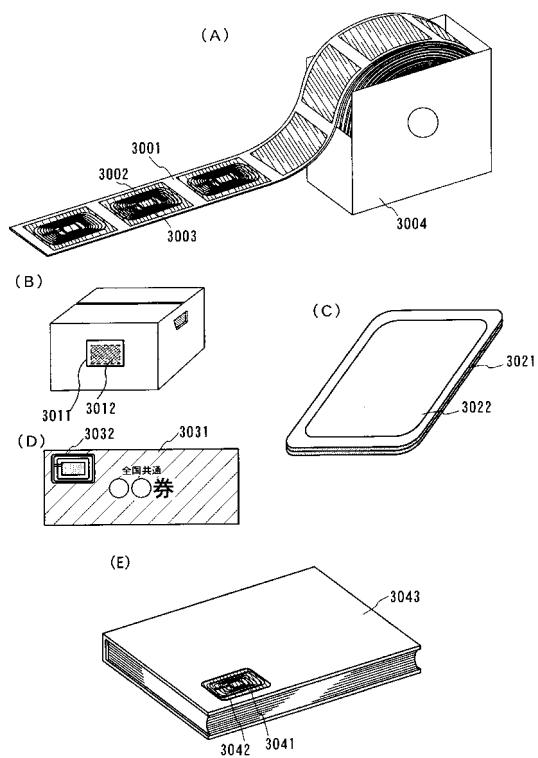
【図28】



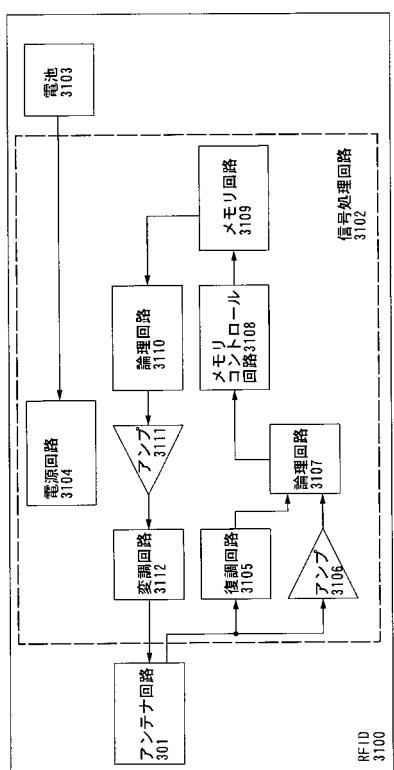
【図29】



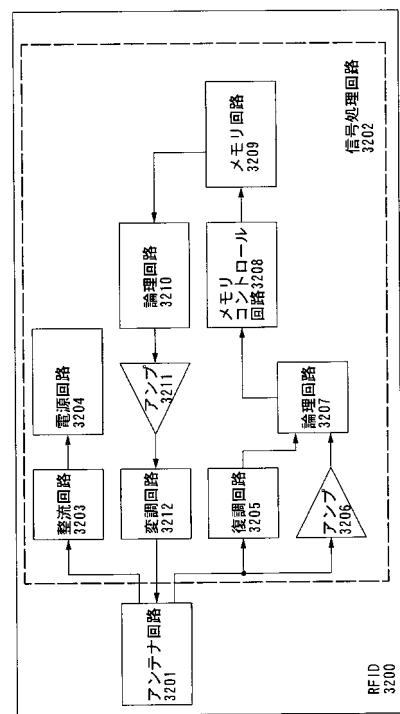
【図30】



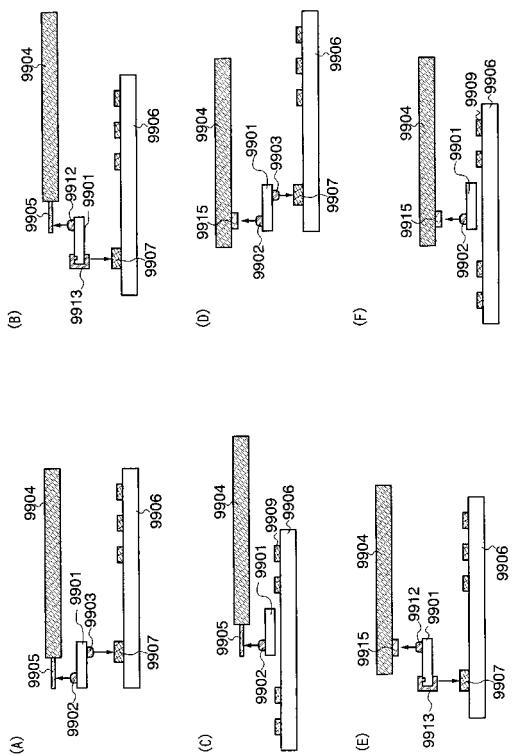
【図31】



【図32】



【図33】



フロントページの続き

(72)発明者 長多 剛

神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内

(72)発明者 池田 隆之

神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内

(72)発明者 黒川 義元

神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内

(72)発明者 塩野入 豊

神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内

審査官 村田 充裕

(56)参考文献 特開平10-307898 (JP, A)

特開2000-137779 (JP, A)

特開平10-069533 (JP, A)

(58)調査した分野(Int.Cl., DB名)

G06K 19/00 - 19/08

H01L 27/04

B42D 15/10