

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2016年3月17日(17.03.2016)



(10) 国際公開番号

WO 2016/039152 A1

- (51) 国際特許分類:
H01L 27/146 (2006.01) H01L 27/14 (2006.01)
G02B 7/34 (2006.01) H04N 5/369 (2011.01)
G03B 13/36 (2006.01)
- (21) 国際出願番号: PCT/JP2015/074134
- (22) 国際出願日: 2015年8月27日(27.08.2015)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2014-183885 2014年9月10日(10.09.2014) JP
- (71) 出願人: ソニー株式会社 (SONY CORPORATION)
[JP/JP]; 〒1080075 東京都港区港南1丁目7番1号 Tokyo (JP).
- (72) 発明者: 畑野 啓介 (HATANO Keisuke); 〒1080075 東京都港区港南1丁目7番1号 ソニー株式会社内 Tokyo (JP). 古閑 史彦 (KOGA Fumihiko); 〒1080075 東京都港区港南1丁目7番1号 ソニー株式会社内 Tokyo (JP). 山口 哲司 (YAMAGUCHI Tetsuji); 〒1080075 東京都港区港南1丁目7番1号 ソニー株式会社内 Tokyo (JP). 伊澤 慎一郎 (IZAWA Shinichiro); 〒1080075 東京

都港区港南1丁目7番1号 ソニー株式会社内 Tokyo (JP).

- (74) 代理人: 西川 孝, 外 (NISHIKAWA Takashi et al.); 〒1600023 東京都新宿区西新宿7丁目5番25号 西新宿木村ビルディング9階 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーロシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR),

[続葉有]

(54) Title: SOLID-STATE IMAGING DEVICE, METHOD FOR DRIVING SAME, AND ELECTRONIC DEVICE

(54) 発明の名称: 固体撮像装置およびその駆動方法、並びに電子機器

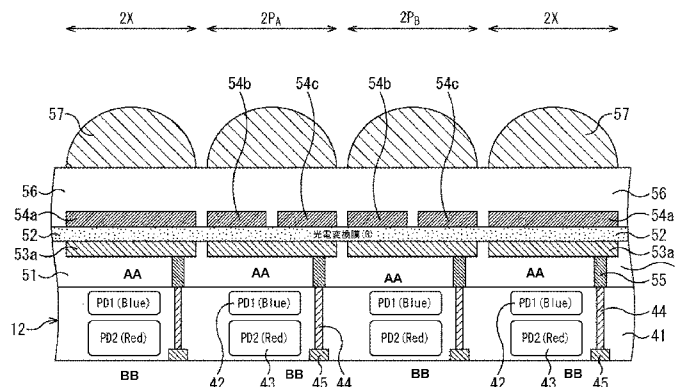


FIG. 2:
42 PD1 (Blue)
43 PD2 (Red)
52 Photoelectric conversion film (G)
AA Blue
BB Red

(57) Abstract: The present disclosure relates to a solid-state imaging device, method for driving the solid-state imaging device, and electronic device wherein phase difference signals using a photoelectric conversion film are used so that auto-focusing accuracy can be improved. The solid-state imaging device has pixels, each including a photoelectric conversion part having a structure wherein a photoelectric conversion film is sandwiched from above and below by an upper electrode and a lower electrode. The upper electrode is divided into a first upper electrode and a second upper electrode. The present disclosure can be applied, for example, to a solid-state imaging device or the like.

(57) 要約: 本開示は、光電変換膜を用いた位相差信号を使用してオートフォーカス精度を向上させることができるようにする固体撮像装置およびその駆動方法、並びに電子機器に関する。固体撮像装置は、光電変換膜を上部電極と下部電極により上下で挟む構造の光電変換部を含む画素を有している。上部電極は、第1上部電極と第2上部電極に分割されている。本開示は、例えば、固体撮像装置等に適用できる。

WO 2016/039152 A1



OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称： 固体撮像装置およびその駆動方法、並びに電子機器 技術分野

[0001] 本開示は、固体撮像装置およびその駆動方法、並びに電子機器に関し、特に、光電変換膜を用いた位相差信号を使用してオートフォーカス精度を向上させることができるようにする固体撮像装置およびその駆動方法、並びに電子機器に関する。

背景技術

[0002] デジタルカメラ等の撮像装置において、オートフォーカスを行う方法として、光の入射角に対して感度が非対称性をもつ焦点検出用画素を用いた瞳分割型の位相差検出方式が知られている。また、瞳分割型の位相差検出方式を固体撮像装置で実現したものとして、例えば、特許文献1に開示された技術がある。特許文献1では、シリコン基板の上側に設けた光電変換膜で画像生成用の信号を取得し、シリコン基板内に位相差検出用の信号を取得するためのフォトダイオードを設けた構造が開示されている。

先行技術文献

特許文献

[0003] 特許文献1：特開2011-103335号公報

発明の概要

発明が解決しようとする課題

[0004] しかしながら、このような構造では、フォトダイオードに入射される光は、光電変換膜で吸収されずに、光電変換膜を透過してきた光となるため、入射光強度が弱く、受光感度が低くなってしまう。そのため、高いオートフォーカス精度を得ることが難しい。

[0005] 本開示は、このような状況に鑑みてなされたものであり、光電変換膜を用いた位相差信号を使用してオートフォーカス精度を向上させることができるようにするものである。

課題を解決するための手段

- [0006] 本開示の第1の側面の固体撮像装置は、光電変換膜を上部電極と下部電極により上下で挟む構造の光電変換部を含む画素を有し、前記上部電極は、第1上部電極と第2上部電極に分割されている。
- [0007] 本開示の第2の側面の固体撮像装置の駆動方法は、光電変換膜を上部電極と下部電極により上下で挟む構造の光電変換部を含む画素を有し、前記上部電極が第1上部電極と第2上部電極に分割されている固体撮像装置が、前記第1上部電極と前記第2上部電極に異なる電圧を印加する。
- [0008] 本開示の第3の側面の電子機器は、光電変換膜を上部電極と下部電極により上下で挟む構造の光電変換部を含む画素を有し、前記上部電極が第1上部電極と第2上部電極に分割されている固体撮像装置を備える。
- [0009] 本開示の第1乃至第3の側面においては、光電変換膜を上部電極と下部電極により上下で挟む構造の光電変換部を含む画素において、前記上部電極が第1上部電極と第2上部電極に分割されている。
- [0010] 本開示の第2の側面においては、光電変換膜を上部電極と下部電極により上下で挟む構造の光電変換部を含む画素を有し、前記上部電極が第1上部電極と第2上部電極に分割されている固体撮像装置において、前記第1上部電極と前記第2上部電極に異なる電圧が印加される。
- [0011] 固体撮像装置及び電子機器は、独立した装置であっても良いし、他の装置に組み込まれるモジュールであっても良い。

発明の効果

- [0012] 本開示の第1乃至第3の側面によれば、光電変換膜を用いた位相差信号を使用してオートフォーカス精度を向上させることができる。
- [0013] なお、ここに記載された効果は必ずしも限定されるものではなく、本開示中に記載されたいずれかの効果であってもよい。

図面の簡単な説明

- [0014] [図1]本開示に係る固体撮像装置の第1の実施の形態を示すブロック図である。

[図2]第1の実施の形態における画素の第1構成例を示す断面構造図である。

[図3]上部電極の平面形状を示す平面図である。

[図4]上部電極のその他の平面形状を示す平面図である。

[図5]上部電極のさらにその他の平面形状を示す平面図である。

[図6]第1構成例において位相差信号を取得する第1の駆動方法を説明する図である。

[図7]第1構成例において画像信号を取得する駆動方法を説明する図である。

[図8]第1構成例において位相差信号を取得する第2の駆動方法を説明する図である。

[図9]第1構成例において位相差信号を取得する第2の駆動方法を説明する図である。

[図10]第1の実施の形態における画素の第2構成例を示す断面構造図である。

[図11]第2構成例において位相差信号を取得する駆動方法を説明する図である。

[図12]第1の実施の形態における画素の第3構成例を示す断面構造図である。

[図13]第3構成例において位相差信号を取得する駆動方法を説明する図である。

[図14]第3構成例において画像信号を取得する駆動方法を説明する図である。

[図15]第1の実施の形態における画素の第4構成例を示す断面構造図である。

[図16]第4構成例において位相差信号を取得する駆動方法を説明する図である。

[図17]第4構成例において画像信号を取得する駆動方法を説明する図である。

[図18]加算処理を位相差画素内で行う場合の位相差画素の回路図である。

[図19]第1の実施の形態における画素の第5構成例を示す断面構造図である。
。

[図20]第5構成例において位相差信号を取得する第1の駆動方法を説明する図である。

[図21]第5構成例において画像信号を取得する駆動方法を説明する図である。
。

[図22]第5構成例において位相差信号を取得する第2の駆動方法を説明する図である。

[図23]第5構成例において位相差信号を取得する第2の駆動方法を説明する図である。

[図24]第1の実施の形態における画素の第6構成例を示す断面構造図である。
。

[図25]本開示に係る電子機器としての撮像装置の構成例を示すブロック図である。

[図26]本開示に係る固体撮像装置の第2の実施の形態を示すブロック図である。

[図27]第2の実施の形態における画素の第1構成例を示す断面構造図である。
。

[図28]受光角度分布特性を説明する図である。

[図29]第2の実施の形態における画素の第2構成例を示す断面構造図である。
。

[図30]第2の実施の形態における画素の第3構成例を示す断面構造図である。
。

[図31]第2の実施の形態における画素の第4構成例を示す断面構造図である。
。

[図32]第2の実施の形態における画素の第5構成例を示す断面構造図である。
。

[図33]位相差画素の配置例を説明する図である。

[図34]位相差画素の配置例を説明する図である。

[図35]フォーカス制御処理を説明するフローチャートである。

[図36]固体撮像装置の基板構成例を説明する図である。

発明を実施するための形態

[0015] 以下、本開示を実施するための形態（以下、実施の形態という）について説明する。なお、説明は以下の順序で行う。

1. 固体撮像装置の第1の実施の形態
2. 画素の第1構成例（上部電極が分割された位相差画素の構成例）
3. 画素の第2構成例（隣接する上部電極が連続する位相差画素の構成例）
4. 画素の第3構成例（通常画素も上部電極が分割された構成例）
5. 画素の第4構成例（下部電極も分割された位相差画素の構成例）
6. 画素の第5構成例（全画素で上部電極及び下部電極が分割された構成例）
7. 画素の第6構成例（画素がカラーフィルタを有する構成例）
8. 電子機器への適用例
9. 固体撮像装置の第2の実施の形態
10. 画素の第1構成例（下部電極が片側半分に形成された構成例）
11. 画素の第2構成例（上部電極及び光電変換膜も片側半分に形成された構成例）
12. 画素の第3構成例（緑の光電変換部の不要電荷を排出する構成例）
13. 画素の第4構成例（緑の光電変換部の高さが変更された構成例）
14. 画素の第5構成例（2つの光電変換部が形成された構成例）
15. 位相差画素の配置例
16. フォーカス制御処理
17. 固体撮像装置の基板構成例

[0016] <1. 固体撮像装置の第1の実施の形態>

図1は、本開示に係る固体撮像装置の第1の実施の形態を示すブロック図である。

[0017] 図1の固体撮像装置1は、半導体として例えばシリコン(Si)を用いた半導体基板12に、画素2が行列状に2次元配置されている画素アレイ部3と、その周辺の周辺回路部とを有して構成される。周辺回路部には、垂直駆動回路4、カラム信号処理回路5、水平駆動回路6、出力回路7、制御回路8などが含まれる。

[0018] 画素2は、入射された光の光量に応じた画素信号を生成して出力する。画素2には、図2等で後述するように、画像生成用の信号を生成する通常画素2Xと、焦点検出用の信号を生成する位相差画素2Pとがあり、画素アレイ部3内の少なくとも一部の画素2が位相差画素2Pとなっている。なお、以下では、通常画素2Xから出力される画像生成用の信号を画像信号と称し、位相差画素2Pから出力される焦点検出用の信号を位相差信号と称する。

[0019] 画素2は、フォトダイオードや光電変換膜を用いた光電変換部と、複数の画素トランジスタ(いわゆるMOSトランジスタ)を有して成る。複数の画素トランジスタは、例えば、転送トランジスタ、選択トランジスタ、リセットトランジスタ、及び、増幅トランジスタの4つのMOSトランジスタで構成される。

[0020] また、画素2は、共有画素構造とすることもできる。この共有画素構造は、複数の光電変換部と、複数の転送トランジスタと、共有される1つのフローティングディフュージョン(浮遊拡散領域)と、共有される1つずつの他の画素トランジスタとから構成される。すなわち、共有画素構造では、複数の単位画素を構成する光電変換部及び転送トランジスタが、他の1つずつの画素トランジスタを共有して構成される。

[0021] 制御回路8は、入力クロックと、動作モードなどを指令するデータを受け取り、また固体撮像装置1の内部情報などのデータを出力する。すなわち、制御回路8は、垂直同期信号、水平同期信号及びマスタクロックに基づいて、垂直駆動回路4、カラム信号処理回路5及び水平駆動回路6などの動作の基準となるクロック信号や制御信号を生成する。そして、制御回路8は、生成したクロック信号や制御信号を、垂直駆動回路4、カラム信号処理回路5

及び水平駆動回路 6 等に出力する。

[0022] 垂直駆動回路 4 は、例えばシフトレジスタによって構成され、画素駆動配線 10 を選択し、選択された画素駆動配線 10 に画素 2 を駆動するためのパルスを供給し、行単位で画素 2 を駆動する。すなわち、垂直駆動回路 4 は、画素アレイ部 3 の各画素 2 を行単位で順次垂直方向に選択走査し、各画素 2 の光電変換部において受光量に応じて生成された信号電荷に基づく画素信号を、垂直信号線 9 を通してカラム信号処理回路 5 に供給する。

[0023] カラム信号処理回路 5 は、画素 2 の列ごとに配置されており、1 行分の画素 2 から出力される信号を画素列ごとにノイズ除去などの信号処理を行う。例えば、カラム信号処理回路 5 は、画素固有の固定パターンノイズを除去するための CDS (Correlated Double Sampling : 相関 2 重サンプリング) および AD 変換等の信号処理を行う。

[0024] 水平駆動回路 6 は、例えばシフトレジスタによって構成され、水平走査パルスを順次出力することによって、カラム信号処理回路 5 の各々を順番に選択し、カラム信号処理回路 5 の各々から画素信号を水平信号線 11 に出力させる。

[0025] 出力回路 7 は、カラム信号処理回路 5 の各々から水平信号線 11 を通して順次に供給される信号に対し、信号処理を行って出力する。出力回路 7 は、例えば、バッファリングだけする場合もあるし、黒レベル調整、列ばらつき補正、各種デジタル信号処理などが行われる場合もある。入出力端子 13 は、外部と信号のやりとりをする。

[0026] 以上のように構成される固体撮像装置 1 は、CDS 処理と AD 変換処理を行うカラム信号処理回路 5 が画素列ごとに配置されたカラム AD 方式と呼ばれる CMOS イメージセンサである。

[0027] < 2. 画素の第 1 構成例 >

< 2. 1 画素の断面構造図 >

図 2 を参照して、第 1 の実施の形態に係る固体撮像装置 1 の画素 2 の第 1 構成例について説明する。

[0028] 図2には、通常画素2Xと位相差画素2Pそれぞれ2画素ずつからなる4つの画素2の断面構造が示されている。

[0029] 通常画素2Xは、画像信号のみを出力可能な画素である。一方、位相差画素2Pは、画像信号に加えて、焦点検出用の位相差信号も出力可能な画素である。なお、位相差画素2Pは、位相差を比較する画素対で画素アレイ部3内に配置されるので、この画素対を、図2では、位相差画素2P_A及び2P_Bと記述している。

[0030] なお、図2では、便宜上、左側から順に、通常画素2X、位相差画素2P_A、位相差画素2P_B、及び通常画素2Xの順で並べて配置しているが、各画素2の画素アレイ部3内の配置は任意に決定することができ、この例には限られない。

[0031] 図2の説明では、初めに、通常画素2Xの画素構造について説明し、その後、位相差画素2P_Aと位相差画素2P_Bについて、通常画素2Xと異なる部分についてのみ説明する。

[0032] 通常画素2Xの画素構造について説明する。

[0033] 半導体基板12の第1導電型（例えば、P型）の半導体領域41内に、第2導電型（例えば、N型）の半導体領域42及び43を深さ方向に積層して形成することにより、PN接合によるフォトダイオードPD1およびPD2が、深さ方向に形成されている。半導体領域42を電荷蓄積領域とするフォトダイオードPD1は、青色の光を受光して光電変換する光電変換部であり、半導体領域43を電荷蓄積領域とするフォトダイオードPD2は、赤色の光を受光して光電変換する光電変換部である。

[0034] 半導体基板12の表面側（図中下側）には、フォトダイオードPD1及びPD2に蓄積された電荷の読み出し等を行う複数の画素トランジスタと、複数の配線層と層間絶縁膜とからなる多層配線層が形成されているが、図2では、図示が省略されている。

[0035] 半導体基板12には、後述する光電変換膜52で光電変換された電荷を基板表面側（図中下側）に取り出すための導電性プラグ44が、半導体基板1

2（の半導体領域41）を貫通して形成されている。なお、図示は省略されているが、導電性プラグ44の外周は、SiO₂若しくはSiN等の絶縁膜で絶縁されている。

[0036] 導電性プラグ44は、半導体領域41内に第2導電型（例えば、N型）の半導体領域で形成された電荷保持部45と接続されている。電荷保持部45は、光電変換膜52で光電変換された電荷を、読み出されるまでの間、一時的に保持する。

[0037] 半導体基板12の裏面側（図中上側）の界面には、例えば、ハフニウム酸化（HfO₂）膜とシリコン酸化膜の2層または3層の膜からなる透明絶縁膜51が形成されている。

[0038] 透明絶縁膜51の上側には、光電変換膜52が、その下側の下部電極53aと上側の上部電極54aで挟まれた形で配置されている。光電変換膜52、下部電極53a、及び上部電極54aは、光電変換部を構成する。光電変換膜52は、緑色の波長光を光電変換する膜として、例えば、ローダーミン系色素、メラシアニン系色素、キナクリドン等を含む有機光電変換材料で形成される。下部電極53aと上部電極54aは、例えば、酸化インジウム錫（ITO）膜、酸化インジウム亜鉛膜等の透明性の電極膜で形成される。

[0039] なお、光電変換膜52を赤色の波長光を光電変換する膜とする場合には、例えば、フタロシアニン系色素を含む有機光電変換材料を用いることができる。また、光電変換膜52を青色の波長光を光電変換する膜とする場合には、クマリン系色素、トリスー8ーヒドリキシキノリンA1（A1q3）、メラシアニン系色素等を含む有機光電変換材料を用いることができる。

[0040] 通常画素2Xにおいて下部電極53a及び上部電極54aは、いずれも画素単位に形成されており、下部電極53aは、透明絶縁膜51を貫通する金属配線55により半導体基板12の導電性プラグ44と接続されている。金属配線55は、例えば、タングステン（W）、アルミニウム（Al）、銅（Cu）などの材料で形成される。

[0041] 上部電極54aの上面には、シリコン窒化膜（SiN）、シリコン酸窒化膜（

SiON)、炭化珪素(SiC)等の無機膜により、高屈折率層56が形成されている。また、高屈折率層56の上には、オンチップレンズ57が形成されている。オンチップレンズ57の材料には、例えば、シリコン窒化膜(SiN)、または、スチレン系樹脂、アクリル系樹脂、スチレンーアクリル共重合系樹脂、若しくはシロキサン系樹脂等の樹脂系材料が用いられる。本画素構造では、光電変換膜52と、オンチップレンズ57までの距離が近くなるために、位相差画素 $2P_A$ 及び $2P_B$ において光入射角依存性がとりにくくなるため、高屈折率層56は、屈折角を大きくし、集光効率を高める効果がある。高屈折率層56とオンチップレンズ57は同一の材料で形成することができる。

[0042] 通常画素2Xは、以上のように構成されている。

[0043] したがって、上述した通常画素2Xが2次元配置されている固体撮像装置1は、画素トランジスタが形成される半導体基板12の表面側と反対側の裏面側から光が入射される裏面照射型のCMOS固体撮像装置である。

[0044] また、固体撮像装置1は、緑色の光については半導体基板(シリコン層)12の外側に形成された光電変換膜52で光電変換し、青色と赤色の光については半導体基板12内のフォトダイオードPD1及びPD2で光電変換する縦方向分光型の固体撮像装置である。

[0045] 次に、位相差画素2P($2P_A$ 及び $2P_B$)の画素構造について説明する。なお、位相差画素2Pの画素構造の説明では、通常画素2Xと異なる部分についてのみ説明する。

[0046] 位相差画素2Pでは、通常画素2Xにおいて画素単位に形成されていた上部電極54aが、第1上部電極54bと第2上部電極54cの2つに分かれて形成されている点が、通常画素2Xと異なる。位相差画素2Pのその他の構造は、通常画素2Xと同様である。

[0047] なお、以下において、上部電極54a、第1上部電極54b、及び第2上部電極54cのそれぞれを特に区別する必要がない場合には、単に、上部電極54と称する。

[0048] 図3は、上部電極54の平面形状を示す平面図である。

- [0049] 図3に示されるように、通常画素2Xの上部電極54aは、画素内で1つの矩形領域とされているのに対して、位相差画素2Pでは、水平方向（紙面の左右方向）に2つに分割されて、第1上部電極54b及び第2上部電極54cとされている。
- [0050] 図3に示されるように、上部電極54a、第1上部電極54b、及び第2上部電極54cのそれぞれには、所定のバイアス電圧を印加するための制御配線61が接続されている。具体的には、上部電極54aには、所定のバイアス電圧を印加するための制御配線61aが接続され、第1上部電極54bには、所定のバイアス電圧を印加するための制御配線61bが接続され、第2上部電極54cには、所定のバイアス電圧を印加するための制御配線61cが接続されている。従って、制御配線61は、第1上部電極54bと第2上部電極54cそれぞれに設けられているので、同一画素内の第1上部電極54bと第2上部電極54cに対して、異なるバイアス電圧を印加することが可能である。
- [0051] 制御配線61の配線位置と、制御配線61と上部電極54とのコンタクト位置は、光電変換膜52による光電変換を出来るだけ邪魔しない位置、換言すれば、光電変換膜52への光の入射を邪魔しない位置に配置される。
- [0052] なお、図3の例では、位相差画素2Pにおいて、第1上部電極54b及び第2上部電極54cが、水平方向（紙面の左右方向）に2つに分割されて形成された例を示しているが、図4に示されるように、垂直方向（紙面の上下方向）に2つに分割されて形成されてもよい。また、図5に示されるように、対角線方向（紙面の斜め方向）に2つに分割されて形成されてもよい。
- [0053] 通常画素2Xの上部電極54aは、画素毎に分離されて形成されているが、必ずしも画素毎に分離する必要はなく、隣接する通常画素2Xで連続して形成されていてもよい。光電変換膜52の光電変換領域は上部電極54aと下部電極53aで挟まれた領域となるため、下部電極53aが画素単位に分離されているので、隣接する通常画素2Xで連続して形成しても問題はない。
- [0054] 図4及び図5では、制御配線61が省略されているが、制御配線61は、

上部電極 5 4 a、第 1 上部電極 5 4 b、及び第 2 上部電極 5 4 c のそれぞれが独立に制御可能に配線されていればよい。

[0055] さらに、図 3 乃至図 5 は、第 1 上部電極 5 4 b 及び第 2 上部電極 5 4 c を有する位相差画素 2 P が、垂直方向、水平方向、または対角線方向の一定の方向に整列配置されているが、位相差画素 2 P は、画素アレイ部 3 内にランダムに配置されていてもよい。また、画素アレイ部 3 内に、第 1 上部電極 5 4 b 及び第 2 上部電極 5 4 c が水平方向に分割された位相差画素 2 P、第 1 上部電極 5 4 b 及び第 2 上部電極 5 4 c が垂直方向に分割された位相差画素 2 P、第 1 上部電極 5 4 b 及び第 2 上部電極 5 4 c が対角線方向に分割された位相差画素 2 P を混在させて配置させてもよい。

[0056] 即ち、本開示では、位相差画素 2 P の配置、並びに、位相差画素 2 P 内の第 1 上部電極 5 4 b 及び第 2 上部電極 5 4 c の配置及び形状は、限定されず、位相差画素 2 P 内において、第 1 上部電極 5 4 b 及び第 2 上部電極 5 4 c の領域が、入射光の光軸に対して非対称性を持ち、かつ、画素対となる位相差画素 2 P_A の第 1 上部電極 5 4 b と位相差画素 2 P_B の第 2 上部電極 5 4 c が互いに対称な配置とされていればよい。

[0057] 位相差画素 2 P_A の第 1 上部電極 5 4 b の領域から得られる信号と、位相差画素 2 P_B の第 2 上部電極 5 4 c の領域から得られる信号とでは、上部電極 5 4 の形成位置の違いにより、像のずれが発生する。この像のずれから、位相ずれ量を算出してデフォーカス量を算出し、結像レンズを調整（移動）することで、オートフォーカスを達成することができる。

[0058] また、1 つの位相差画素 2 P の第 1 上部電極 5 4 b と第 2 上部電極 5 4 c が互いに対称な配置とされている場合には、1 つの位相差画素 2 P のみから 1 組の位相差信号を取得することができる。

[0059] なお、図 2 に示した画素構造では、光電変換膜 5 2 は緑色の光を光電変換するため、位相差画素 2 P から出力される G 信号を焦点検出用の信号として用いることになるが、光電変換膜 5 2 で、何色の光を光電変換するかは任意に選択可能である。すなわち、縦方向分光型の固体撮像装置において、半導体

基板 1 2 の外側に形成された光電変換膜 5 2 で何色の光を光電変換し、半導体基板 1 2 内のフォトダイオード PD 1 及び PD 2 で何色の光を光電変換するかは、適宜決定することができる。

[0060] < 2. 2 位相差信号取得時の第 1 の駆動方法 >

次に、図 6 を参照して、第 1 構成例に係る画素 2 において位相差信号を取得する第 1 の駆動方法について説明する。

[0061] 図 6 は、位相差信号を取得する場合の各画素 2 の上部電極 5 4 へのバイアス電圧の設定方法を説明する図である。

[0062] 位相差信号を取得する場合には、図 6 に示されるように、画素対となる位相差画素 $2P_A$ 及び $2P_B$ のうちの位相差画素 $2P_A$ では、第 1 上部電極 5 4 b に対して High のバイアス電圧が印加され、第 2 上部電極 5 4 c に対して Low のバイアス電圧が印加される。

[0063] 他方、画素対となる位相差画素 $2P_A$ 及び $2P_B$ のうちの位相差画素 $2P_B$ では、第 1 上部電極 5 4 b に対して Low のバイアス電圧が印加され、第 2 上部電極 5 4 c に対して High のバイアス電圧が印加される。

[0064] 上部電極 5 4 に High のバイアス電圧が印加された場合、上部電極 5 4 と下部電極 5 3 a で挟まれた光電変換膜 5 2 の領域（光電変換領域）内に入射された光に応じて電荷が生成される。一方、上部電極 5 4 に Low のバイアス電圧が印加された場合には、光電変換膜 5 2 に光が入射されても電荷は生成されない。

[0065] 従って、位相差画素 $2P_A$ では、画素内の左側半分の光電変換領域で光電変換された信号（以下、左開口信号という。）を取得することができ、位相差画素 $2P_B$ では、画素内の右側半分の光電変換領域で光電変換された信号（以下、右開口信号という。）を取得することができる。すなわち、画素対となる位相差画素 $2P_A$ と $2P_B$ とで、光電変換領域が光軸に対して対称な位置関係にある 1 組の位相差信号を取得することができるので、この 2 つの信号の位相差を検出することでデフォーカス量を算出し、結像レンズを調整（移動）することで、オートフォーカスを達成することができる。

[0066] なお、図6の例では、通常画素2Xの上部電極54aに対してもHighのバイアス電圧が印加されており、通常画素2Xからも信号を取得することができるが、通常画素2Xの信号は使用されない。したがって、位相差信号を取得する場合には、通常画素2Xの上部電極54aに対してはLowのバイアス電圧を印加するのでもよい。

[0067] <2. 3 画像信号取得時の駆動方法>

次に、図7を参照して、第1構成例に係る画素2において画像信号を取得する駆動方法について説明する。

[0068] 図7は、画像信号を取得する場合の各画素2の上部電極54へのバイアス電圧の設定方法を説明する図である。

[0069] 画像信号を取得する場合には、図7に示されるように、画素対となる位相差画素 $2P_A$ 及び $2P_B$ のいずれにおいても、第1上部電極54b及び第2上部電極54cに対してHighのバイアス電圧が印加される。また、通常画素2Xの上部電極54aに対してもHighのバイアス電圧が印加される。

[0070] 位相差画素2Pの第1上部電極54bと第2上部電極54cの合計面積は、通常画素2Xの上部電極54aの面積とほぼ同じ面積であり、位相差画素2Pにおいても、通常画素2Xと同様の信号を出力することができる。

[0071] これにより、画素アレイ部3の位相差画素2Pと通常画素2Xの全画素で、画像信号を生成し、出力することができる。

[0072] 位相差画素2P及び通常画素2Xの各上部電極54へのバイアス電圧の制御は、例えば、垂直駆動回路4が行う。位相差信号を取得するタイミングは、任意に決定することができる。例えば、数フレームの画像信号の取得に対して1回の割合で位相差信号を取得してもよいし、画像信号取得と位相差信号取得とを交互に行ってもよい。

[0073] 以上のように、固体撮像装置1の画素2の第1構成例によれば、位相差信号取得時には、画素対となる位相差画素 $2P_A$ 及び $2P_B$ で、第1上部電極54bに対応する左開口信号と、第2上部電極54cに対応する右開口信号とからなる1組の位相差信号が得られるように、上部電極54に対してバイアス電

圧が印加される。

[0074] そして、画像信号取得時には、画素アレイ部 3 の位相差画素 2P と通常画素 2X の全画素で画像信号が得られるように、上部電極 5 4 に対してバイアス電圧が印加される。

[0075] 従って、半導体基板 1 2 の外部に設けた光電変換膜 5 2（光電変換部）を用いることで高感度に位相差を検出することができるので、オートフォーカス精度を向上させることができる。また、上部電極 5 4 に印加するバイアス電圧を制御するだけで位相差信号を得ることができ、画像信号を取得する場合には、位相差画素 2P から通常画素 2X と同様の画像信号を生成することもできる。換言すれば、位相差画素 2P が欠陥画素とならずに、位相差画素 2P でも画像信号を取得することができる。

[0076] なお、上述した位相差信号取得時の駆動では、1 つの位相差画素 2P において、第 1 上部電極 5 4 b 及び第 2 上部電極 5 4 c の一方には High のバイアス電圧が印加され、他方には Low のバイアス電圧が印加されることになる。このとき、High のバイアス電圧が印加された側の上部電極 5 4（第 1 上部電極 5 4 b 及び第 2 上部電極 5 4 c の一方）に対応する光電変換膜 5 2 からの電荷出力により下部電極 5 3 a の電位が変化したときに、Low のバイアス電圧が印加されている側の上部電極 5 4（第 1 上部電極 5 4 b 及び第 2 上部電極 5 4 c の他方）と下部電極 5 3 a の電位差が大きくなり、Low のバイアス電圧が印加されている側の領域でリーク電流が流れる恐れがある。

[0077] このリーク電流の電流量は非常に小さいため、画像に影響を及ぼすことはないが、リーク電流を限りなく抑制するためには、電荷蓄積側の下部電極 5 3 a の電位の変化に従って、Low バイアス電圧印加側の上部電極 5 4 の電位を変化させればよい。即ち、Low のバイアス電圧が印加されている側の上部電極 5 4 と下部電極 5 3 a の電位差が一定となるように、Low バイアス電圧印加側の上部電極 5 4 の電位を変化させればよい。この制御を実現するためには、電荷保持部 4 5 の電位をモニターし、電荷保持部 4 5 の電位に応じて Low のバイアス電圧が印加されている側の上部電極 5 4 の印加電圧を変化させる電圧

制御回路が追加される。

[0078] < 2. 4 位相差信号取得時の第2の駆動方法 >

次に、図8及び図9を参照して、第1構成例に係る画素2において位相差信号を取得する第2の駆動方法について説明する。

[0079] 図8及び図9は、位相差信号を取得する場合の各画素2の上部電極54へのバイアス電圧の設定方法を説明する図である。

[0080] 上述した第1の駆動方法は、画素対となる位相差画素 $2P_A$ 及び $2P_B$ のそれぞれにおいて、分割された光電変換領域のうちの片側一方のみが使用される駆動方法であった。すなわち、位相差画素 $2P_A$ では、第1上部電極54bに対応する左側半分の光電変換領域のみが使用され、位相差画素 $2P_B$ では、第2上部電極54cに対応する右側半分の光電変換領域のみが使用された。

[0081] これに対して、第2の駆動方法では、位相差信号の読み出しが2回実行され、位相差画素 $2P_A$ 及び $2P_B$ のそれぞれにおいて、分割された光電変換領域の両方が使用される。

[0082] 例えば、1回目の位相差信号の読み出し動作では、図8に示されるように、位相差画素 $2P_A$ 及び $2P_B$ のそれぞれにおいて、第1上部電極54bに対してHighのバイアス電圧が印加され、第2上部電極54cに対してLowのバイアス電圧が印加される。これにより、1回目の位相差信号の読み出し動作において、位相差画素 $2P_A$ 及び $2P_B$ のそれぞれから、左開口信号が得られる。

[0083] そして、2回目の位相差信号の読み出し動作では、図9に示されるように、位相差画素 $2P_A$ 及び $2P_B$ のそれぞれにおいて、第1上部電極54bに対してLowのバイアス電圧が印加され、第2上部電極54cに対してHighのバイアス電圧が印加される。これにより、2回目の位相差信号の読み出し動作において、位相差画素 $2P_A$ 及び $2P_B$ のそれぞれから、右開口信号が得られる。

[0084] なお勿論、1回目の位相差信号の読み出し動作において、位相差画素 $2P_A$ 及び $2P_B$ のそれぞれから右開口信号を取得し、2回目の位相差信号の読み出し動作において、位相差画素 $2P_A$ 及び $2P_B$ のそれぞれから、左開口信号を取得する順番としてもよい。即ち、右開口信号と左開口信号の取得順番は問われない

。

[0085] 以上の駆動により、位相差画素 $2P_A$ 及び $2P_B$ のそれぞれで、光電変換領域が光軸に対して対称な位置関係にある 1 組の位相差信号を取得することができる。その結果、第 2 の駆動方法では、位相差検出に用いる画素数を第 1 の駆動方法よりも増加させることができるので、より高精度にオートフォーカスを実行することができる。

[0086] <3. 画素の第 2 構成例>

<3. 1 画素の断面構造図>

次に、図 10 を参照して、第 1 の実施の形態に係る固体撮像装置 1 の画素 2 の第 2 構成例について説明する。

[0087] 図 10 は、第 2 構成例における画素 2 の断面構造を示している。

[0088] なお、図 10 においては、上述した第 1 構成例と対応する部分については同一の符号を付してあり、その部分の説明は適宜省略する。

[0089] 第 2 構成例の画素構造を、図 2 に示した第 1 構成例の画素構造と比較すると、第 1 構成例における位相差画素 $2P_A$ の第 2 上部電極 54c と位相差画素 $2P_B$ の第 1 上部電極 54b が、第 3 上部電極 54d に置き換えられている。第 3 上部電極 54d は、位相差画素 $2P_A$ と位相差画素 $2P_B$ に跨るように一つの領域で形成されている。

[0090] 従って、図 2 に示した第 1 構成例の画素構造では、位相差画素 $2P_A$ と位相差画素 $2P_B$ は、必ずしも隣接する必要はないが、第 2 構成例の画素構造では、位相差画素 $2P_A$ と位相差画素 $2P_B$ は、画素アレイ部 3 内において隣接して配置される必要がある。

[0091] 第 2 構成例における第 3 上部電極 54d 以外のその他の構造は、第 1 構成例の画素構造と同様である。

[0092] <3. 2 位相差信号取得時の駆動方法>

次に、図 11 を参照して、第 2 構成例に係る画素 2 において位相差信号を取得する駆動方法について説明する。

[0093] 図 11 は、位相差信号を取得する場合の各画素 2 の上部電極 54 へのバイ

アス電圧の設定方法を説明する図である。

- [0094] 位相差信号を取得する場合には、図 1 1 に示されるように、位相差画素 $2P_A$ の第 1 上部電極 5 4 b と位相差画素 $2P_B$ の第 2 上部電極 5 4 c に対して、High のバイアス電圧が印加される。また、第 3 上部電極 5 4 d に対して Low のバイアス電圧が印加される。
- [0095] これにより、位相差画素 $2P_A$ では、左開口信号を取得することができ、位相差画素 $2P_B$ では、右開口信号を取得することができる。すなわち、画素対となる位相差画素 $2P_A$ と $2P_B$ とで対称な光電変換領域の信号を取得することができるので、画素対となる位相差画素 $2P_A$ と $2P_B$ とで、光電変換領域が光軸に対して対称な位置関係にある 1 組の位相差信号を取得することができ、オートフォーカスを達成することができる。
- [0096] この駆動方法によれば、第 1 構成例の第 1 の駆動方法と同様の位相差信号を得ることができるが、第 1 構成例において Low のバイアス電圧が印加される 2 つの上部電極 5 4、即ち、位相差画素 $2P_A$ の第 2 上部電極 5 4 c と位相差画素 $2P_B$ の第 1 上部電極 5 4 b が、第 2 構成例では 1 つの第 3 上部電極 5 4 d で構成されているので、バイアス電圧を供給する制御配線 6 1 が、第 1 構成例よりも少なく済む。したがって、第 2 構成例によれば、第 1 構成例よりも制御配線 6 1 の配線数を減らすことができ、配線レイアウトが容易となる。
- [0097] なお、第 2 構成例において画像信号を取得する場合には、画素アレイ部 3 内の全画素の上部電極 5 4 に対して High のバイアス電圧が印加される。これにより、画素アレイ部 3 の位相差画素 $2P$ と通常画素 $2X$ の全画素で、画像信号を生成し、出力することができる。
- [0098] < 4. 画素の第 3 構成例 >
- < 4. 1 画素の断面構造図 >
- 次に、図 1 2 を参照して、第 1 の実施の形態に係る固体撮像装置 1 の画素 2 の第 3 構成例について説明する。
- [0099] 図 1 2 は、第 3 構成例における画素 2 の断面構造を示している。
- [0100] 図 1 2 以降の説明においても、それまでに説明した各実施の形態と対応す

る部分については同一の符号を付すこととし、その部分の説明は適宜省略する。

[0101] 第3構成例の画素構造を、図2に示した第1構成例の画素構造と比較すると、第3構成例では、通常画素2Xにおいても、位相差画素2Pと同様に、上部電極54が、第1上部電極54bと第2上部電極54cの2つの領域に分割されて形成されている。

[0102] 第3構成例における上部電極54以外のその他の構造は、第1構成例の画素構造と同様である。

[0103] このように、画素アレイ部3内の全画素の上部電極54を分割形成することで、画素パターンの連続性が高くなり、上部電極54を形成するための加工工程における均一性を高くすることができる。

[0104] <4. 2 位相差信号取得時の駆動方法>

次に、図13を参照して、第3構成例に係る画素2において位相差信号を取得する駆動方法について説明する。

[0105] 図13は、位相差信号を取得する場合の各画素2の上部電極54へのバイアス電圧の設定方法を説明する図である。

[0106] 位相差信号を取得する場合には、図13に示されるように、画素対となる位相差画素2P_A及び2P_Bのうちの位相差画素2P_Aでは、第1上部電極54bに対してHighのバイアス電圧が印加され、第2上部電極54cに対してLowのバイアス電圧が印加される。

[0107] 他方、画素対となる位相差画素2P_A及び2P_Bのうちの位相差画素2P_Bでは、第1上部電極54bに対してLowのバイアス電圧が印加され、第2上部電極54cに対してHighのバイアス電圧が印加される。

[0108] 通常画素2Xの第1上部電極54b及び第2上部電極54cに対しても、Highのバイアス電圧が印加される。ただし、位相差信号を取得する場合には、この通常画素2Xの信号は使用されないため、通常画素2Xの第1上部電極54b及び第2上部電極54cに対してはLowのバイアス電圧を印加するのでもよい。

[0109] これにより、位相差画素 $2P_A$ では、左開口信号を取得することができ、位相差画素 $2P_B$ では、右開口信号を取得することができるので、画素対となる位相差画素 $2P_A$ と $2P_B$ とで、光電変換領域が光軸に対して対称な位置関係にある 1 組の位相差信号を取得することができ、オートフォーカスを達成することができる。

[0110] なお、図 13 で説明した駆動方法は、第 1 構成例に係る画素 2 において図 6 を参照して説明した位相差信号を取得する第 1 の駆動方法と同じであるが、第 3 構成例においても、図 8 及び図 9 を参照して説明した位相差信号を取得する第 2 の駆動方法も可能である。

[0111] <4. 3 画像信号取得時の駆動方法>

次に、図 14 を参照して、第 3 構成例に係る画素 2 において画像信号を取得する駆動方法について説明する。

[0112] 図 14 は、画像信号を取得する場合の各画素 2 の上部電極 54 へのバイアス電圧の設定方法を説明する図である。

[0113] 画像信号を取得する場合には、図 14 に示されるように、画素アレイ部 3 内の全画素の上部電極 54 に対して High のバイアス電圧が印加される。これにより、画素アレイ部 3 の位相差画素 $2P$ と通常画素 $2X$ の全画素で、画像信号を生成し、出力することができる。

[0114] 第 3 構成例では、位相差画素 $2P$ と通常画素 $2X$ が同じ画素構造を有している。したがって、図 13 の説明では、便宜上、位相差画素 $2P$ と通常画素 $2X$ を分けて説明したが、画素アレイ部 3 内のどの画素 2 でも、位相差画素 $2P$ として位相差信号を取得することができる。換言すれば、画素アレイ部 3 内の全画素のうち、図 13 の位相差画素 $2P_A$ 及び $2P_B$ のように、バイアス電圧を制御した画素 2 が、位相差画素 $2P$ となる。

[0115] 従って、第 3 構成例によれば、任意の画素 2 から位相差信号を取得することができる。また、位相差検出に用いる画素数を増加させることができるので、より高精度にオートフォーカスを実行することができる。

[0116] <5. 画素の第 4 構成例>

< 5. 1 画素の断面構造図 >

次に、図 1 5 を参照して、第 1 の実施の形態に係る固体撮像装置 1 の画素 2 の第 4 構成例について説明する。

[0117] 図 1 5 は、第 4 構成例における画素 2 の断面構造を示している。

[0118] 第 4 構成例の画素構造を、図 2 に示した第 1 構成例の画素構造と比較すると、第 4 構成例では、第 1 構成例における位相差画素 $2P_A$ 及び $2P_B$ の下部電極 5 3 a が、第 1 上部電極 5 4 b と第 2 上部電極 5 4 c に対応して 2 つの領域に分割されて、第 1 下部電極 5 3 b と第 2 下部電極 5 3 c に置き換えられている。なお、以下では、下部電極 5 3 a、第 1 下部電極 5 3 b、及び第 2 下部電極 5 3 c のそれぞれを特に区別する必要がない場合には、単に、下部電極 5 3 と称する。

[0119] また、下部電極 5 3 a が、第 1 下部電極 5 3 b と第 2 下部電極 5 3 c の 2 つの領域に分割されたのに伴い、金属配線 5 5、導電性プラグ 4 4、及び電荷保持部 4 5 も、第 1 下部電極 5 3 b と第 2 下部電極 5 3 c のそれぞれに対応して形成されている。すなわち、第 1 下部電極 5 3 b に対して、金属配線 5 5 b、導電性プラグ 4 4 b、及び電荷保持部 4 5 b が設けられ、第 2 下部電極 5 3 c に対して、金属配線 5 5 c、導電性プラグ 4 4 c、及び電荷保持部 4 5 c が設けられている。

[0120] < 5. 2 位相差信号取得時の駆動方法 >

次に、図 1 6 を参照して、第 4 構成例に係る画素 2 において位相差信号を取得する駆動方法について説明する。

[0121] 図 1 6 は、位相差信号を取得する場合の各画素 2 の上部電極 5 4 へのバイアス電圧の設定方法を説明する図である。

[0122] 位相差信号を取得する場合には、図 1 6 に示されるように、画素対となる位相差画素 $2P_A$ 及び $2P_B$ のうちの位相差画素 $2P_A$ では、第 1 上部電極 5 4 b に対して High のバイアス電圧が印加され、第 2 上部電極 5 4 c に対して Low のバイアス電圧が印加される。

[0123] 他方、画素対となる位相差画素 $2P_A$ 及び $2P_B$ のうちの位相差画素 $2P_B$ では、

第1上部電極54bに対してLowのバイアス電圧が印加され、第2上部電極54cに対してHighのバイアス電圧が印加される。

[0124] 通常画素2Xの上部電極54aに対しても、Highのバイアス電圧が印加される。ただし、位相差信号を取得する場合には、この通常画素2Xの信号は使用されないので、通常画素2Xの上部電極54aに対してはLowのバイアス電圧を印加するのでもよい。

[0125] これにより、位相差画素 $2P_A$ では、左開口信号を取得することができ、位相差画素 $2P_B$ では、右開口信号を取得することができるので、画素対となる位相差画素 $2P_A$ と $2P_B$ とで、光電変換領域が光軸に対して対称な位置関係にある1組の位相差信号を取得することができ、オートフォーカスを達成することができる。

[0126] なお、図16で説明した駆動方法は、第1構成例に係る画素2において図6を参照して説明した位相差信号を取得する第1の駆動方法と同じであるが、第4構成例においても、図8及び図9を参照して説明した位相差信号を取得する第2の駆動方法も可能である。

[0127] 第4構成例の画素構造によれば、下部電極54も、第1上部電極54bと第2上部電極54cに対応して第1下部電極53bと第2下部電極53cに分割されている。これにより、位相差信号取得時に、位相差画素2P内の第1上部電極54bと第2上部電極54cに異なるバイアス電圧が印加された際に、Lowのバイアス電圧が印加される側の上部電極54と下部電極53間に流れるリーク電流を完全に抑制することができる。

[0128] <5. 3 画像信号取得時の駆動方法>

次に、図17を参照して、第4構成例に係る画素2において画像信号を取得する駆動方法について説明する。

[0129] 図17は、画像信号を取得する場合の各画素2の上部電極54へのバイアス電圧の設定方法を説明する図である。

[0130] 画像信号を取得する場合には、図17に示されるように、画素アレイ部3内の全画素の上部電極54に対してHighのバイアス電圧が印加される。

[0131] 位相差画素2Pから取得されるべき画像信号は、画素内で分割されている2つの光電変換領域で得られた信号、即ち、右開口信号と左開口信号を加算（合成）したものに相当するが、この加算処理は、位相差画素2P内で行ってもよいし、画素アレイ部3より後段のカラム信号処理回路5や出力回路7などで行うこともできる。

[0132] <位相差画素の回路図>

図18は、加算処理を位相差画素2P内で行う場合の位相差画素2Pの回路図を示している。ただし、図18は、光電変換膜52で生成される電荷（信号電荷）を出力する部分の回路図のみであり、フォトダイオードPD1及びPD2で生成される電荷（信号電荷）を出力する部分の回路図は省略されている。

[0133] 図18では、第1下部電極53bと第1上部電極54bで挟まれた光電変換膜52が光電変換部62bであり、第1下部電極53cと第1上部電極54cで挟まれた光電変換膜52が光電変換部62cである。

[0134] 光電変換部62bで生成された電荷は電荷保持部45bで保持され、光電変換部62cで生成された電荷は電荷保持部45cで保持される。

[0135] 電荷保持部45bは、スイッチ素子としてのMOSトランジスタ63bを介して、電荷合成部（電荷蓄積部）64と接続されており、電荷保持部45cも、MOSトランジスタ63cを介して、電荷合成部64と接続されている。MOSトランジスタ63bは、制御信号TRXbによりオンまたはオフされ、MOSトランジスタ63cは、制御信号TRXcによりオンまたはオフされる。

[0136] 位相差画素2Pが位相差信号を出力する場合には、MOSトランジスタ63bとMOSトランジスタ63cとが異なるタイミングでオンされ、光電変換部62bで生成された電荷と、光電変換部62cで生成された電荷は、別々に出力される。即ち、左開口信号と右開口信号が順番に出力される。

[0137] 一方、位相差画素2Pが画像信号を出力する場合には、MOSトランジスタ63bとMOSトランジスタ63cとが同時にオンされ、光電変換部62bで生成された電荷と、光電変換部62cで生成された電荷が、電荷合成部64で合

成されて、出力される。

[0138] リセットトランジスタ 65 は、リセット信号 RST によりオンされたとき、電荷合成部 64 に保持されている電荷が定電圧源 VDD に排出されることで、電荷合成部 64 の電位をリセットする。

[0139] 増幅トランジスタ 66 は、電荷合成部 64 の電位に応じた画素信号を出力する。すなわち、増幅トランジスタ 66 は定電流源としての負荷 MOS（不図示）とソースフォロワ回路を構成し、電荷合成部 64 に保持されている電荷に応じたレベルを示す信号が、増幅トランジスタ 66 から選択トランジスタ 67 を介してカラム信号処理回路 5（図 1）に出力される。負荷 MOS は、例えば、カラム信号処理回路 5 内に設けられている。

[0140] 選択トランジスタ 67 は、選択信号 SEL により位相差画素 2P が選択されたときオンされ、位相差画素 2P の信号を、垂直信号線 9 を介してカラム信号処理回路 5 に出力する。制御信号 TRXb 及び TRXc、リセット信号 RST、並び選択信号 SEL は、例えば、垂直駆動回路 4 によって制御される。

[0141] 上述した説明は、位相差信号と画像信号を時分割で取得する場合の説明である。しかし、画像信号取得時の駆動を 1 回実行し、後段の出力回路 7 や固体撮像装置 1 の後段の ISP (Image Signal Processor) などで、左開口信号及び右開口信号をそのまま位相差信号として用いるとともに、左開口信号と右開口信号の加算信号を画像信号として用いるようにすることもできる。

[0142] < 6. 画素の第 5 構成例 >

< 6. 1 画素の断面構造図 >

次に、図 19 を参照して、第 1 の実施の形態に係る固体撮像装置 1 の画素 2 の第 5 構成例について説明する。

[0143] 図 19 は、第 5 構成例における画素 2 の断面構造を示している。

[0144] 第 5 構成例では、位相差画素 2P 及び通常画素 2X のいずれにおいても、上部電極 54 が、第 1 上部電極 54b と第 2 上部電極 54c の 2 つの領域に分割されて形成されている。また、下部電極 53 も、第 1 上部電極 54b と第 2 上部電極 54c に対向して、第 1 下部電極 53b と第 2 下部電極 53c の

2つの領域に分割されて形成されている。

[0145] さらに、通常画素2Xの金属配線55、導電性プラグ44、及び電荷保持部45も、第1下部電極53bと第2下部電極53cのそれぞれに対応して形成されている。すなわち、第1下部電極53bに対して、金属配線55b、導電性プラグ44b、及び電荷保持部45bが設けられ、第2下部電極53cに対して、金属配線55c、導電性プラグ44c、及び電荷保持部45cが設けられている。

[0146] つまり、第5構成例では、全画素で、光電変換膜52による光電変換領域が2つに分割されている。

[0147] このように、画素アレイ部3内の全画素の下部電極53及び上部電極54を分割形成することで、画素パターンの連続性が高くなり、下部電極53形成以降の加工工程における均一性を高くすることができる。

[0148] <6. 2 位相差信号取得時の第1の駆動方法>

次に、図20を参照して、第5構成例に係る画素2において位相差信号を取得する第1の駆動方法について説明する。

[0149] 図20は、位相差信号を取得する場合の各画素2の上部電極54へのバイアス電圧の設定方法を説明する図である。

[0150] 位相差信号を取得する場合には、図20に示されるように、画素対となる位相差画素 $2P_A$ 及び $2P_B$ のうちの位相差画素 $2P_A$ では、第1上部電極54bに対してHighのバイアス電圧が印加され、第2上部電極54cに対してLowのバイアス電圧が印加される。

[0151] 他方、画素対となる位相差画素 $2P_A$ 及び $2P_B$ のうちの位相差画素 $2P_B$ では、第1上部電極54bに対してLowのバイアス電圧が印加され、第2上部電極54cに対してHighのバイアス電圧が印加される。

[0152] 通常画素2Xの第1上部電極54b及び第2上部電極54cに対しても、Highのバイアス電圧が印加される。ただし、位相差信号を取得する場合には、この通常画素2Xの信号は使用されないため、通常画素2Xの第1上部電極54b及び第2上部電極54cに対してはLowのバイアス電圧を印加するのでも

よい。

[0153] これにより、位相差画素 $2P_A$ では、左開口信号を取得することができ、位相差画素 $2P_B$ では、右開口信号を取得することができるので、画素対となる位相差画素 $2P_A$ と $2P_B$ とで、光電変換領域が光軸に対して対称な位置関係にある 1 組の位相差信号を取得することができ、オートフォーカスを達成することができる。

[0154] なお、第 5 構成例では、位相差画素 $2P$ と通常画素 $2X$ が同じ画素構造を有している。したがって、図 20 の説明では、便宜上、位相差画素 $2P$ と通常画素 $2X$ を分けて説明したが、画素アレイ部 3 内のどの画素 2 でも、位相差画素 $2P$ として位相差信号を取得することができる。換言すれば、画素アレイ部 3 内の全画素のうち、図 20 の位相差画素 $2P_A$ 及び $2P_B$ のように、バイアス電圧を制御した画素 2 が、位相差画素 $2P$ となる。

[0155] < 6. 3 画像信号取得時の駆動方法 >

次に、図 21 を参照して、第 5 構成例に係る画素 2 において画像信号を取得する駆動方法について説明する。

[0156] 図 21 は、画像信号を取得する場合の各画素 2 の上部電極 54 へのバイアス電圧の設定方法を説明する図である。

[0157] 画像信号を取得する場合には、図 21 に示されるように、画素アレイ部 3 内の全画素の上部電極 54 に対して High のバイアス電圧が印加される。位相差画素 $2P$ と通常画素 $2X$ のそれぞれにおいて、画素内で分割されている 2 つの光電変換領域で得られた信号、即ち、右開口信号と左開口信号が、電荷合成部 64 または出力回路 7 などに加算（合成）されることで、画像信号が生成される。その結果、画素アレイ部 3 の位相差画素 $2P$ と通常画素 $2X$ の全画素で、画像信号を生成し、出力することができる。

[0158] 従って、第 5 構成例によれば、任意の画素 2 から位相差信号を取得することができる。また、位相差検出に用いる画素数を増加させることができるので、より高精度にオートフォーカスを実行することができる。

[0159] また、第 5 構成例の画素構造によれば、各画素 2 の下部電極 54 が、第 1

上部電極 5 4 b と第 2 上部電極 5 4 c に対応して第 1 下部電極 5 3 b と第 2 下部電極 5 3 c に分割されている。これにより、位相差信号取得時に、位相差画素 2 内の第 1 上部電極 5 4 b と第 2 上部電極 5 4 c に異なるバイアス電圧が印加された際に、Low のバイアス電圧が印加される側の上部電極 5 4 と下部電極 5 3 間に流れるリーク電流を完全に抑制することができる。

[0160] < 6. 4 位相差信号取得時の第 2 の駆動方法 >

次に、図 2 2 及び図 2 3 を参照して、第 5 構成例に係る画素 2 において位相差信号を取得する第 2 の駆動方法について説明する。

[0161] 図 2 2 及び図 2 3 は、位相差信号を取得する場合の各画素 2 の上部電極 5 4 へのバイアス電圧の設定方法を説明する図である。

[0162] 第 2 の駆動方法は、図 8 及び図 9 を参照して説明した第 1 構成例の第 2 の駆動方法と同様である。

[0163] すなわち、例えば、1 回目の位相差信号の読み出し動作では、図 2 2 に示されるように、位相差画素 $2 P_A$ 及び $2 P_B$ のそれぞれにおいて、第 1 上部電極 5 4 b に対して High のバイアス電圧が印加され、第 2 上部電極 5 4 c に対して Low のバイアス電圧が印加される。これにより、1 回目の位相差信号の読み出し動作において、位相差画素 $2 P_A$ 及び $2 P_B$ のそれぞれから、左開口信号が得られる。

[0164] そして、2 回目の位相差信号の読み出し動作では、図 2 3 に示されるように、位相差画素 $2 P_A$ 及び $2 P_B$ のそれぞれにおいて、第 1 上部電極 5 4 b に対して Low のバイアス電圧が印加され、第 2 上部電極 5 4 c に対して High のバイアス電圧が印加される。これにより、2 回目の位相差信号の読み出し動作において、位相差画素 $2 P_A$ 及び $2 P_B$ のそれぞれから、右開口信号が得られる。

[0165] なお、1 回目の位相差信号の読み出し動作において、位相差画素 $2 P_A$ 及び $2 P_B$ のそれぞれから右開口信号を取得し、2 回目の位相差信号の読み出し動作において、位相差画素 $2 P_A$ 及び $2 P_B$ のそれぞれから、左開口信号を取得する順番としてもよい。即ち、右開口信号と左開口信号の取得順番は問われない。

[0166] また、図 2 2 及び図 2 3 の例では、通常画素 $2 X$ の第 1 上部電極 5 4 b と第

2 上部電極 5 4 c に対してもHighのバイアス電圧が印加されており、通常画素 2 Xからも信号を取得することができるが、通常画素 2 Xの信号は使用されない。したがって、位相差信号を取得する場合には、通常画素 2 Xの第 1 上部電極 5 4 b と第 2 上部電極 5 4 c に対してはLowのバイアス電圧を印加するのでもよい。

[0167] 以上の駆動により、位相差画素 $2 P_A$ 及び $2 P_B$ のそれぞれで、光電変換領域が光軸に対して対称な位置関係にある 1 組の位相差信号を取得することができる。その結果、第 2 の駆動方法では、位相差検出に用いる画素数を第 1 の駆動方法よりも増加させることができるので、より高精度にオートフォーカスを実行することができる。

[0168] また、上述した説明では、他の実施の形態と同様に、位相差信号と画像信号を時分割で取得するようにしたが、画像信号取得時の駆動を 1 回実行し、後段の出力回路 7 や固体撮像装置 1 の後段のISP(Image Signal Processor)などで、左開口信号及び右開口信号をそのまま位相差信号として用いるとともに、左開口信号と右開口信号の加算信号を画像信号として用いるようにすることもできる。

[0169] 第 2 乃至第 5 構成例においても、図 3 乃至図 5 を参照して説明したように、第 1 上部電極 5 4 b 及び第 2 上部電極 5 4 c の配置及び形状は任意である。また、上述した例では、第 1 上部電極 5 4 b と第 2 上部電極 5 4 c の領域が、等分に瞳分割された例について説明したが、1 組の位相差信号を取得する第 1 上部電極 5 4 b と第 2 上部電極 5 4 c が、入射光の光軸に対して非対称性を持ち、かつ、互いに対称な配置とされていれば、任意の分割比で瞳分割したものでもよい。

[0170] < 7. 画素の第 6 構成例 >

< 7. 1 画素の断面構造図 >

上述した第 1 乃至第 5 構成例では、各画素 2 が、半導体基板 1 2 の基板外に、G (緑色) の光を光電変換する第 1 の光電変換部を有し、基板内に、B (青色) の光を光電変換する第 2 の光電変換部と、R (赤色) の光を光電変換す

る第3の光電変換部を備え、固体撮像装置1が、Gの信号を用いて位相差を検出する構成とされていた。

[0171] 本開示の光電変換膜52を下部電極53と上部電極54で挟み込んで構成した光電変換部を用いた位相差検出方式は、上述した縦方向分光型以外の画素構造にも適用することができる。

[0172] そこで、図24を参照して、縦方向分光型以外の画素構造の例である、画素2の第6構成例について説明する。

[0173] 図24は、第6構成例における画素2の断面構造を示している。

[0174] 第6構成例の画素構造を、図2に示した第1構成例の画素構造と比較すると、第6構成例では、半導体基板12内にフォトダイオードPD1およびPD2が形成されていない。また、第1構成例では、光電変換膜52が、緑色の波長光を光電変換する材料で形成されていたが、第6構成例では、いわゆるパシクロマチック膜と呼ばれる、可視光の全波長帯の光を光電変換する光電変換膜52Aが形成されており、オンチップレンズ57と光電変換膜52Aとの間に、カラーフィルタ81が形成されている。

[0175] カラーフィルタ81は、例えば、R（赤色）、G（緑色）、または、B（青色）の各色がベイヤ配列となるように形成されている。これにより、光電変換膜52Aは、カラーフィルタ81を通過してきた所定の波長（色）の光を光電変換する。例えば、位相差画素2Pのカラーフィルタ81はG（緑色）の色であり、位相差を検出する左開口信号と右開口信号は同色の信号に設定される。

[0176] なお、カラーフィルタ81は、例えば、R（赤色）、G（緑色）、B（青色）または、W（白色）の各色の組み合わせが規則的に配列された構成とすることもできる。W（白色）のカラーフィルタ81は、可視光の全波長帯の光を透過させる膜である。

[0177] このような画素構造においても、図6を参照して説明した第1の駆動方法による位相差信号の取得や、図7を参照して説明した駆動方法による画像信号の取得、図8及び図9を参照して説明した第2の駆動方法による位相差信

号の取得が可能である。

[0178] 従って、半導体基板 1 2 の外部に設けた光電変換膜 5 2 A（光電変換部）を用いることで高感度に位相差を検出することができるので、オートフォーカス精度を向上させることができる。

[0179] また、上部電極 5 4 に印加するバイアス電圧を制御するだけで位相差信号を得ることができ、画像信号を取得する場合には、位相差画素 2 P からも通常画素 2 X と同様の画像信号を生成することができる。換言すれば、位相差画素 2 P が欠陥画素とならずに、位相差画素 2 P でも画像信号を取得することができる。

[0180] なお、図 2 4 では、下部電極 5 3 と上部電極 5 4 の構成については、上述した第 1 構成例を適用したが、その他の第 2 乃至第 5 構成例の構成についても同様に適用することができることは言うまでもない。

[0181] < 8. 電子機器への適用例 >

上述した固体撮像装置 1 は、例えば、デジタルスチルカメラやデジタルビデオカメラなどの撮像装置、撮像機能を備えた携帯電話機、または、撮像機能を備えたオーディオプレーヤといった各種の電子機器に適用することができる。

[0182] 図 2 5 は、本開示に係る電子機器としての撮像装置の構成例を示すブロック図である。

[0183] 図 2 5 に示される撮像装置 9 0 は、光学ユニット 9 1、固体撮像装置 9 4、制御回路 9 5、信号処理回路 9 6、モニタ 9 7、およびメモリ 9 8 を備えて構成され、静止画像および動画像を撮像可能である。

[0184] 光学ユニット 9 1 は、1 枚または複数枚の結像レンズ 9 2 や絞り 9 3 など を有して構成され、被写体からの光（入射光）を固体撮像装置 9 4 に導き、固体撮像装置 9 4 の受光面に結像させる。

[0185] 固体撮像装置 9 4 は、上述した固体撮像装置 1 により構成される。固体撮像装置 9 4 は、結像レンズ 9 2 や絞り 9 3 を介して受光面に結像される光に応じて、一定期間、信号電荷を蓄積する。固体撮像装置 9 4 に蓄積された信

号電荷は、制御回路 9 5 から供給される駆動信号（タイミング信号）に従って転送される。固体撮像装置 9 4 は、それ単体でワンチップとして構成されてもよいし、光学ユニット 9 1 や信号処理回路 9 6 などと一緒にパッケージングされたカメラモジュールの一部として構成されてもよい。

[0186] 制御回路 9 5 は、固体撮像装置 9 4 の転送動作およびシャッタ動作を制御する駆動信号を出力して、固体撮像装置 9 4 を駆動する。また、制御回路 9 5 は、固体撮像装置 9 4 から得られる画素信号（位相差信号または画像信号）に基づいて、光学ユニット 9 1 の結像レンズ 9 2 や絞り 9 3 を調整する。

[0187] 信号処理回路 9 6 は、固体撮像装置 9 4 から出力された画素信号に対して各種の信号処理を施す。信号処理回路 9 6 が信号処理を施すことにより得られた画像（画像データ）は、モニタ 9 7 に供給されて表示されたり、メモリ 9 8 に供給されて記憶（記録）されたりする。

[0188] 上述したように、固体撮像装置 9 4 として、上述した各実施の形態に係る固体撮像装置 1 を用いることで、高感度に位相差を検出することができるので、オートフォーカス精度を向上させることができる。従って、ビデオカメラやデジタルスチルカメラ、さらには携帯電話機等のモバイル機器向けカメラモジュールなどの撮像装置 9 0 においても、撮像画像の高画質化を図ることができる。

[0189] < 9. 固体撮像装置の第 2 の実施の形態 >

ところで、近年、レンズ交換式のデジタルカメラが急速に普及してきている。レンズ交換式のデジタルカメラとは、図 2 5 に示した撮像装置 9 0 において、ユーザが光学ユニット 9 1 を交換することができるカメラである。この場合、制御回路 9 5 は、装着された光学ユニット 9 1 （の結像レンズ 9 2 ）を識別するレンズ ID を光学ユニット 9 1 から検出することができる。

[0190] レンズ交換式カメラに用いられる固体撮像装置 1 では、射出瞳距離の短い結像レンズ 9 2 から、射出瞳距離の長い結像レンズ 9 2 まで、様々な種類のレンズに対応することが必要である。

[0191] しかし、高像高まで高い光分離度にして位相差オートフォーカス性能を得

ようとする、対応するレンズ種の数だけ瞳分割が必要となり、位相差画素の配置数が多くなってしまう。位相差画素が、通常画素と同じように画像信号を出力することができない場合には、その画素は欠陥画素となり、隣接画素からの補間等により画像信号を求めなければならないため、画素アレイ部内の位相差画素の配置数は少ない方がよい。

[0192] そこで、以下では、固体撮像装置 1 の第 2 の実施の形態として、画素アレイ部 3 に位相差画素を配置する数を少なくすることができる画素構造について説明する。

[0193] 図 26 は、本開示に係る固体撮像装置の第 2 の実施の形態を示すブロック図である。

[0194] 図 26 においても、図 1 に示した第 1 の実施の形態と対応する部分については同一の符号を付してあり、その部分の説明は適宜省略する。

[0195] 固体撮像装置 1 の第 2 の実施の形態では、画素アレイ部 3 内に、画素 100 が行列状に 2 次元配置されている。画素 100 には、画像生成用の信号を生成する通常画素 100X と、焦点検出用の信号を生成する位相差画素 100P とがあり、また、位相差画素 100P には、電荷生成領域が光軸に対して対称な位置関係にある位相差画素 $100P_A$ 及び $100P_B$ とがある。

[0196] 上述した固体撮像装置 1 の第 1 の実施の形態では、上部電極 54 に印加させるバイアス電圧を制御することによって、位相差画素 2P も、通常画素 2X と同様に、画像生成用の信号（画像信号）を出力することが可能であった。

[0197] しかしながら、第 2 の実施の形態では、位相差画素 100P は通常画素 100X と同様の画像生成用の信号（画像信号）を出力することはできないが、画素アレイ部 3 内の位相差画素 100P の配置数を従来より少なくすることができる構成とされている。

[0198] 第 2 の実施の形態では、例えば、図 26 に示されるように、画素アレイ部 3 内の行列状に配置された通常画素 100X に対して、所定の画素行の一部または全部の通常画素 100X が位相差画素 100P に置き換えられた構成とされている。第 2 の実施の形態における固体撮像装置 1 のその他の構成は、上

述した第1の実施の形態と同様であるので、説明は省略する。

[0199] <10. 画素の第1構成例>

<10. 1 画素の断面構造図>

図27を参照して、第2の実施の形態に係る固体撮像装置1の画素100の第1構成例について説明する。

[0200] 図27には、通常画素100Xと位相差画素100P_Aの断面構造が示されている。

[0201] 図27の説明では、初めに、通常画素100Xの画素構造について説明し、その後、位相差画素100P_Aについて、通常画素100Xと異なる部分についてのみ説明する。

[0202] 通常画素100Xの画素構造について説明する。

[0203] 半導体基板12の第1導電型（例えば、P型）の半導体領域111内に、第2導電型（例えば、N型）の半導体領域112及び113を深さ方向に積層して形成することにより、PN接合によるフォトダイオードPD1およびPD2が、深さ方向に形成されている。半導体領域112を電荷蓄積領域とするフォトダイオードPD1は、青色の光を受光して光電変換する光電変換部であり、半導体領域113を電荷蓄積領域とするフォトダイオードPD2は、赤色の光を受光して光電変換する光電変換部である。

[0204] フォトダイオードPD1の半導体領域112の一部は、半導体基板12の表面側に達するように延長して形成された延長部112aを有する。フォトダイオードPD1の半導体領域112は、そこに蓄積された電荷を読み出す画素トランジスタTr1のソース／ドレイン領域の一方を兼用する。画素トランジスタTr1は、ソース／ドレイン領域の一方である半導体領域112と、ソース／ドレイン領域の他方である第2導電型の半導体領域114と、ゲート電極115で構成されている。フォトダイオードPD2の半導体領域113に対しても、半導体領域113に蓄積された電荷を読み出すための画素トランジスタが形成されているが、図示が省略されている。

[0205] また、半導体基板12には、後述する光電変換膜135で光電変換された

電荷を基板表面側（図中下側）に取り出すための導電性プラグ１２１が、半導体基板１２（の半導体領域４１）を貫通して形成されている。なお、図示は省略されているが、導電性プラグ１２１の外周は、SiO₂若しくはSiN等の絶縁膜で絶縁されている。

[0206] 導電性プラグ１２１は、半導体領域１１１内に第２導電型（例えば、N型）の半導体領域で形成された電荷保持部１２２と接続されている。電荷保持部１２２は、光電変換膜１３５で光電変換された電荷を、読み出されるまでの間、一時的に保持する。電荷保持部１２２に保持された電荷は、画素トランジスタTr3によって読み出される。画素トランジスタTr3は、ゲート電極１２４と、ソース／ドレイン領域としての第２導電型の半導体領域１２３と電荷保持部１２２とで構成される。

[0207] 半導体基板１２の裏面側（図中上側）の界面には、反射防止膜１３１が形成されており、その反射防止膜１３１上の画素境界部分に、例えば、タンゲステン（W）、アルミニウム（Al）、銅（Cu）などの導電性の材料により、遮光膜１３２A及び１３２Bが形成されている。遮光膜１３２Aは、それと同一材料で形成されたコンタクト部１３２Pを介して下部電極１３４と接続されるとともに、導電性プラグ１２１とも接続されている。これにより、遮光膜１３２Aは、光電変換膜１３５で生成された電荷を、導電性プラグ１２１に伝送する機能も有する。なお、遮光膜１３２Aと遮光膜１３２Bは、電氣的に分離されている。

[0208] 遮光膜１３２A及び１３２Bと反射防止膜１３１の上側は、絶縁膜１３３で平坦化されており、その絶縁膜１３３上に、下部電極１３４、光電変換膜１３５、及び上部電極１３６が、その順番で形成されている。

[0209] 光電変換膜１３５と、その上下の下部電極１３４及び上部電極１３６は、緑色の波長光を光電変換する光電変換部を構成する。

[0210] 上部電極１３６の上面にはパッシベーション膜１３７が形成され、さらにパッシベーション膜１３７の上面に、高屈折率層１３８及びオンチップレンズ１３９が形成されている。高屈折率層１３８及びオンチップレンズ１３９

は同一の材料で形成することができる。

[0211] 通常画素 100X の半導体領域 111 乃至 113 は、第 1 の実施の形態の通常画素 2X の半導体領域 41 乃至 43 に対応し、通常画素 100X の下部電極 134、光電変換膜 135、及び上部電極 136 は、第 1 の実施の形態の通常画素 2X の下部電極 53a、光電変換膜 52、及び上部電極 54a にそれぞれ対応する。各膜の材料は、上述した第 1 の実施の形態と同様の材料を用いることができる。

[0212] 従って、通常画素 100X の画素構造も、第 1 の実施の形態の通常画素 2X と同様に、緑色の光については半導体基板（シリコン層）12 の外側に形成された光電変換膜 135 で光電変換し、青色と赤色の光については半導体基板 12 内のフォトダイオード PD1 及び PD2 で光電変換する縦方向分光型の画素構造である。

[0213] ただし、第 1 の実施の形態の通常画素 2X では、上部電極 54a が画素単位に分離されて形成されていたのに対して、第 2 の実施の形態の通常画素 100X では、上部電極 136 は画素アレイ部 3 の全面に連続的に形成されている。

[0214] 次に、位相差画素 100P_A の画素構造について説明する。なお、位相差画素 100P_A の画素構造の説明では、通常画素 100X と異なる部分についてのみ説明する。

[0215] 位相差画素 100P_A では、通常画素 100X において画素境界部分に形成されている遮光膜 132B が、遮光膜 132C に置き換えられている。遮光膜 132C は、フォトダイオード PD1 及び PD2 の受光領域の片側（図 27 では左側）半分を覆うように形成されている。したがって、フォトダイオード PD1 及び PD2 の平面方向の受光領域は、半導体領域 112 及び 113 の右側半分の領域となる。

[0216] また、位相差画素 100P_A では、下部電極 134A が、通常画素 100X の下部電極 134 の右側半分に相当する領域だけに形成されている。換言すれば、下部電極 134A が、遮光膜 132A 及び 132C の開口領域の上側だけに形

成されている。通常画素 100X の下部電極 134 の左側半分に相当する下部電極 134A が形成されていない領域には、絶縁膜 133 が埋め込まれている。

[0217] 位相差画素 100P_A のその他の構造は、通常画素 100X と同様である。

[0218] 以上のように構成される位相差画素 100P_A では、R, G, B の入射光を光電変換する 3 層の光電変換部の光電変換領域が、入射光の光軸に対して非対称な平面領域となるように構成されている。より具体的には、光電変換膜 135 が上部電極 136 と下部電極 134A で挟まれた領域は、画素の右側半分の領域である。また、遮光膜 132A 及び 132C の開口部分であるフォトダイオード PD1 及び PD2 の受光領域も、画素の右側半分の領域である。

[0219] なお、図示は省略するが、位相差画素 100P_A と画素対を構成する位相差画素 100P_B は、R, G, B の入射光を光電変換する 3 層の光電変換部の光電変換領域が、位相差画素 100P_A と光軸に対して対称な位置関係にある、画素の左側半分の領域となるように構成されている。

[0220] 従って、位相差画素 100P_A では、右開口信号を取得することができ、位相差画素 100P_B では、左開口信号を取得することができるので、画素対となる位相差画素 100P_A と 100P_B とで、光電変換領域が光軸に対して対称な位置関係にある 1 組の位相差信号を取得することができる。この位相差信号を用いてオートフォーカスを達成することができる。

[0221] また、上述した例は、画素対となる位相差画素 100P_A と 100P_B において、3 層の光電変換部の電荷が生成される電荷生成領域が、水平方向（紙面の左右方向）に対称に形成された例を示しているが、第 1 の実施の形態と同様に、垂直方向（紙面の上下方向）や対角線方向（紙面の斜め方向）に対称に形成される構造とすることも勿論可能である。

[0222] <10.2 受光角度分布特性>

図 28 を参照して、通常画素 100X と位相差画素 100P_A の受光角度分布特性について説明する。

[0223] 図 28 の A 及び図 28 の B では、通常画素 100X と位相差画素 100P_A にお

ける入射光の集光状態が太線の実線で示されている。

[0224] 図28のCは、通常画素100XにおけるR,G,Bそれぞれの入射光の受光角度分布を示しており、図28のDは、位相差画素100P_AにおけるR,G,Bそれぞれの入射光の受光角度分布を示している。受光角度分布の横軸は光の入射角度を表し、縦軸は入射された光に応じた画素の感度（出力値）を表す。

[0225] 通常画素100Xでは、図28のCに示されるように、R,G,Bそれぞれの光電変換部は、幅広い入射角に対して十分な受光感度を有している。

[0226] これに対して、位相差画素100P_Aは、画素の右側半分の領域のみが電荷生成領域となるため、図28のDに示されるように、入射角0°より右側の感度が高く、入射角0°より左側の感度が低くなり、入射角0°付近では、感度がリニアに変化する受光感度特性を有する。

[0227] また、感度がリニアに変化する領域である入射角0°付近の感度変化の傾きは、B信号が最も急峻となり、G信号が最も緩やかとなる。これは、図28のBに示されるように、R,G,Bの3層の光電変換部の高さ方向（深さ方向）の位置が異なることにより、Gの光電変換部における入射光の集光スポット径 ϕ Gと、Bの光電変換部における入射光の集光スポット径 ϕ Bが異なるためである。

[0228] 入射光の集光スポット径が小さいB信号の感度変化の傾きは急峻となり、光の分離性能（光分離度）が高い。入射光の集光スポット径が大きいG信号の感度変化の傾きは緩やかとなり、光の分離性能（光分離度）はBの光よりも低くなる。

[0229] しかしながら、感度がリニアに変化する入射角度の範囲内では、光の分離性能は良好であるので、焦点検出用の信号として利用することができる。

[0230] 感度がリニアに変化する入射角の範囲は、光の分離性能が高いB信号では、例えば、±5度（degree）程度であるのに対して、光の分離性能が低いG信号では、±20度（degree）程度となり、G信号は、B信号より広い入射角に対応することができる。

[0231] 固体撮像装置1の第2の実施の形態では、1つの位相差画素100Pにおい

て、集光スポット径が異なる複数の光電変換部を用いて、複数種類（２種類以上）の位相差信号を取得することで、射出瞳距離の短い結像レンズ 92 から射出瞳距離の長い結像レンズ 92 まで、幅広い種類のレンズに対応することができる。そして、１つの位相差画素 100P で幅広い種類のレンズに対応することができることにより、画素アレイ部 3 内の位相差画素 100P の配置数を減らすことができ、欠陥画素扱いとなる画素数を少なくすることができる。

[0232] また、１つの位相差画素 100P で幅広い種類のレンズに対応することにより、瞳分割の種類数を減らすことができるので、信号処理を複雑化し負荷が高くなることや、動画時の加算、間引きの配列自由度を損なうこと、また補正痕による画質劣化が起こるという問題を軽減することができる。

[0233] なお、固体撮像装置 1 の第 2 の実施の形態では、１つの位相差画素 100P において、G 信号と B 信号の 2 つの位相差信号を検出する構成としたが、位相差信号としては G 信号のみを検出する構成としてもよい。この場合でも、G の光電変換部が半導体基板 12 よりもオンチップレンズ 139 に近い層に形成されていることにより、G の光電変換部における入射光の集光スポット径 ϕG は大きくなるので、幅広い種類のレンズに対応することができる。

[0234] < 11. 画素の第 2 構成例 >

図 29 を参照して、第 2 の実施の形態に係る固体撮像装置 1 の画素 100 の第 2 構成例について説明する。

[0235] 図 29 は、第 2 構成例における位相差画素 100P_A の断面構造を示している。

[0236] なお、以下説明する第 2 乃至第 5 構成例では、図 27 に示した第 1 構成例と異なる点についてのみ説明する。また、第 2 乃至第 5 構成例において、通常画素 100X の構成は図 27 に示した第 1 構成例と同じであるため、その説明は省略する。

[0237] 第 2 構成例では、緑色の光を光電変換する光電変換部の一部を構成する光

電変換膜 1 3 5 A と上部電極 1 3 6 A が、第 1 構成例の光電変換膜 1 3 5 と上部電極 1 3 6 から変更されている。即ち、第 2 構成例では、光電変換膜 1 3 5 A と上部電極 1 3 6 A についても、下部電極 1 3 4 A に向かい合う領域である、右側半分に相当する領域のみ形成されている。遮光膜 1 3 2 C 及び 1 3 2 A の上側の光電変換膜 1 3 5 A と上部電極 1 3 6 A が除かれた部分には、絶縁膜 1 3 3 が埋め込まれている。

[0238] 以上のような位相差画素 1 0 0 P_A の第 2 構成例においても、1 つの位相差画素 1 0 0 P において、集光スポット径が異なる複数の光電変換部を用いて、複数種類（2 種類以上）の位相差信号を取得することで、射出瞳距離の短い結像レンズ 9 2 から、射出瞳距離の長い結像レンズ 9 2 まで、幅広い種類のレンズに対応することができる。そして、1 つの位相差画素 1 0 0 P で幅広い種類のレンズに対応することができることにより、画素アレイ部 3 内の位相差画素 1 0 0 P の配置数を減らすことができ、欠陥画素扱いとなる画素数を少なくすることができる。

[0239] < 1 2. 画素の第 3 構成例 >

図 3 0 を参照して、第 2 の実施の形態に係る固体撮像装置 1 の画素 1 0 0 の第 3 構成例について説明する。

[0240] 図 3 0 は、第 3 構成例における位相差画素 1 0 0 P_A の断面構造を示している。

[0241] 第 3 構成例では、光電変換膜 1 3 5 A と上部電極 1 3 6 A が、図 2 9 に示した第 2 構成例と同様に、下部電極 1 3 4 A に対応して、右側半分に相当する領域のみ形成された構造となっている。遮光膜 1 3 2 C 及び 1 3 2 A の上側の光電変換膜 1 3 5 A と上部電極 1 3 6 A が除かれた部分には、絶縁膜 1 3 3 が埋め込まれている。

[0242] 従って、第 3 構成例においても、1 つの位相差画素 1 0 0 P において、集光スポット径が異なる複数の光電変換部を用いて、複数種類（2 種類以上）の位相差信号を取得することで、射出瞳距離の短い結像レンズ 9 2 から、射出瞳距離の長い結像レンズ 9 2 まで、幅広い種類のレンズに対応することがで

きる。そして、1つの位相差画素100Pで幅広い種類のレンズに対応することができることにより、画素アレイ部3内の位相差画素100Pの配置数を減らすことができ、欠陥画素扱いとなる画素数を少なくすることができる。

[0243] また、第3構成例では、フォトダイオードPD1及びPD2の左側半分を遮光する遮光膜132Cが、GNDに接続されており、また、遮光膜132Cと同一材料のコンタクト部132Qを介して、その上の下部電極134とも接続されている。

[0244] これにより、下部電極134A、光電変換膜135A、及び、上部電極136Aで構成されるGの光電変換部以外で生成される電荷であって、位相差信号として使用しない不要な電荷を、GNDに排出することができる。

[0245] <13. 画素の第4構成例>

図31を参照して、第2の実施の形態に係る固体撮像装置1の画素100の第4構成例について説明する。

[0246] 図31は、第4構成例における位相差画素100P_Aの断面構造を示している。

[0247] 第4構成例では、オンチップレンズ139下の高屈折率層138が省略または薄く形成されるとともに（図31では省略されている）、遮光膜132A及び132Cの上側の絶縁膜133が厚く形成されている。これにより、第4構成例では、第1構成例と比較して、光電変換膜135、下部電極134A、及び上部電極136からなるGの光電変換部の層位置が、オンチップレンズ139に近い位置に移動されている。その結果、Gの光電変換部における入射光の集光スポット径φGは、第1構成例と比較して大きくなるので、より広い入射角の範囲に対応したものとなる。

[0248] このように、Gの光電変換部の層位置を調整することで、Gの位相差信号と、Bの位相差信号（またはRの位相差信号）のレンズ対応範囲を調整することができる。

[0249] <14. 画素の第5構成例>

図32を参照して、第2の実施の形態に係る固体撮像装置1の画素100

の第5構成例について説明する。

[0250] 図32は、第5構成例における位相差画素100P_Aの断面構造を示している。

[0251] 第5構成例では、半導体基板12の外側に、GとBの光を光電変換する2つの光電変換部が形成され、半導体基板12内に、Rの光を光電変換する光電変換部が形成されている。

[0252] 具体的には、光電変換膜135と、その上下の下部電極134A及び上部電極136により、Gの光を光電変換する第1の光電変換部が形成され、その下層に、光電変換膜162と、その上下の下部電極161A及び上部電極163により、Bの光を光電変換する第2の光電変換部が形成されている。上部電極163と第1の光電変換部の下部電極134Aと、第2の光電変換部の上部電極163の間は絶縁膜164で分離されている。下部電極134A及び下部電極161Aは、通常画素100Xの下部電極134の右側半分に相当する領域のみ形成されている。

[0253] 第2の光電変換部で生成された電荷も、第1の光電変換部におけるコンタクト部132P、遮光膜132A、及び導電性プラグ121と同様に、半導体基板12の表面側（図中下側）に伝送される構造とされている。

[0254] Gの光を光電変換する光電変換膜135の材料としては、上述したように、例えば、ローダーミン系色素、メラシアニン系色素、キナクリドン等を含む有機光電変換材料を用いることができる。Bの光を光電変換する光電変換膜162の材料としては、上述したように、例えば、クマリン系色素、トリスー8ーヒドリキシキノリンA1（A1q3）、メラシアニン系色素等を含む有機光電変換材料を用いることができる。

[0255] また、半導体基板12内の第1導電型（例えば、P型）の半導体領域111には、第1構成例のフォトダイオードPD1に対応する半導体領域112が省略され、フォトダイオードPD2に対応する半導体領域113が、半導体基板12の反射防止膜131界面から深さ方向に形成されている。フォトダイオードPD2の平面方向の受光領域は、遮光膜132Cにより、半導体領域112

の右側半分の領域となっている。

[0256] 第5構成例では、R、G、Bの3層の光電変換部の集光スポット径の大きさを比較すると、集光スポット径は、それぞれの高さ方向（深さ方向）の位置が異なることにより、Gの光電変換部、Bの光電変換部、Rの光電変換部の順で大きくなる。これにより、光分離度が3段階に分けられるので、各光電変換部で得られる位相差信号を適宜選択することで、射出瞳距離の短い結像レンズ92から射出瞳距離の長い結像レンズ92まで、幅広い種類のレンズに対応することができる。

[0257] <15. 位相差画素の配置例>

固体撮像装置1の第2の実施の形態で採用される位相差画素100Pの画素構造によれば、1画素に、集光スポット径が異なる複数の光電変換部を備えることにより、射出瞳距離の短い結像レンズ92から射出瞳距離の長い結像レンズ92まで、幅広い種類のレンズに対応することが可能となる点について、図を参照して具体的に説明する。

[0258] 例えば、図33に示されるように、画素アレイ部3に対応する撮像領域181が、複数のAF（オートフォーカス）エリア182に分割されているとする。AFエリア182は、オートフォーカスを実行するとき、デフォーカス量を算出する単位である。例えば、撮像領域181内の1つ以上のAFエリア182のデフォーカス量に注目して、結像レンズ92の位置を制御することができる。

[0259] 図34は、撮像領域181のなかの1つのAFエリア182に含まれる位相差画素100Pの配置例を示している。

[0260] 図34のA乃至図34のFでは、1つのAFエリア182に、複数の画素100が行列状に2次元配置されており、その行列状に配置された複数の画素100のうちの、位相差画素100P（100P_Aまたは100P_Bのいずれか）が配置されている画素行が破線で示されている。なお、破線で示されている画素行の全画素が位相差画素100Pであってもよいし、破線で示されている画素行において数画素おきに位相差画素100Pが配置される配置方法でもよい。

。

[0261] 本開示の位相差画素 100P を、例えば、シリコン層に形成されたフォトダイオードPDの受光領域の右半分または左半部分を遮光膜で遮光したような構造の位相差画素（以下、基準位相差画素と称する。）と比較する。

[0262] 位相差画素の構造として基準位相差画素を採用した場合、レンズ交換式カメラのレンズ種類を、例えば、図34のAに示されるように、“レンズ瞳1”から“レンズ瞳10”の10段階に分類して、それぞれのレンズ種類に対応するように瞳分割を行った位相差画素を1つのAFエリア182に配置する必要がある。“レンズ瞳1”乃至“レンズ瞳10”は、“レンズ瞳1”、“レンズ瞳2”、“レンズ瞳3”、・・・となるほど、射出瞳距離が長い結像レンズである。

[0263] これに対して、位相差画素の構造として本開示の位相差画素 100P を採用することにより、レンズ交換式カメラのレンズ種類を、例えば、図34のBに示されるように、“レンズ瞳A1”、“レンズ瞳A3”、“レンズ瞳A5”、“レンズ瞳A7”、“レンズ瞳A9”の5段階に分類することができ、それぞれの結像レンズに対応するように瞳分割を行った位相差画素 100P が、1つのAFエリア182に配置される。

[0264] ここで、“レンズ瞳A1”は、例えば、図34のAの“レンズ瞳1”と“レンズ瞳2”をカバーするレンズ種類であり、レンズ瞳A3”は、例えば、図34のAの“レンズ瞳3”と“レンズ瞳4”をカバーするレンズ種類であり、レンズ瞳A5”は、例えば、図34のAの“レンズ瞳5”と“レンズ瞳6”をカバーするレンズ種類であり、レンズ瞳A7”は、例えば、図34のAの“レンズ瞳7”と“レンズ瞳8”をカバーするレンズ種類であり、レンズ瞳A9”は、例えば、図34のAの“レンズ瞳9”と“レンズ瞳10”をカバーするレンズ種類である。

[0265] 従って、この例では、位相差画素 100P が集光スポット径の異なる複数の光電変換部を備えることにより、基準位相差画素を採用した場合と比較して、位相差画素 100P の配置数を 1/2 に減らすことができている。

[0266] さらに、位相差画素 100P の G の光電変換部の集光スポット径を大きくする、すなわち、感度がリニアに変化する入射角度の範囲を広くすることで、レンズ交換式カメラのレンズ種類を、例えば、図 34 の C に示されるように、“レンズ瞳 B1”、“レンズ瞳 B4”、“レンズ瞳 B7”、“レンズ瞳 B10” の 4 段階に分類したり、図 34 の D に示されるように、“レンズ瞳 C1”、“レンズ瞳 C5”、“レンズ瞳 C9” の 3 段階に分類させるようにすることもできる。

[0267] 図 34 の C に示されるように、レンズ種類を“レンズ瞳 B1”、“レンズ瞳 B4”、“レンズ瞳 B7”、“レンズ瞳 B10” の 4 段階に分類した場合には、基準位相差画素を採用した場合と比較して、位相差画素 100P の配置数を $2/5$ に減らすことができる。また、図 34 の D に示されるように、レンズ交換式カメラのレンズ種類を“レンズ瞳 C1”、“レンズ瞳 C5”、“レンズ瞳 C9” の 3 段階に分類した場合には、基準位相差画素を採用した場合と比較して、位相差画素 100P の配置数を $3/10$ に減らすことができる。

[0268] ただし、感度がリニアに変化する入射角度の範囲を広くし、感度変化の傾きが緩やかになるほど、光の分離性能は低下する。そこで、例えば、図 34 の E 及び図 34 の F に示されるように、同じレンズ種類に対応する位相差画素 100P を複数行配置させるようにして、同じレンズ種類に対応する複数行の位相差画素 100P の加算信号を、位相差の検出に用いることで、焦点検出精度を向上させることもできる。

[0269] 図 34 の E は、レンズ種類を“レンズ瞳 C1”、“レンズ瞳 C5”、“レンズ瞳 C9” の 3 段階に分類し、1 種類のレンズ種類に対応する位相差画素 100P の配置数を 3 倍に増やした例を示している。

[0270] 図 34 の F は、レンズ種類を全ての結像レンズ 92 に対応可能な 1 種類（“レンズ瞳 D5”）のみとし、位相差画素 100P の配置数を 10 倍に増やした例を示している。

[0271] <16. フォーカス制御処理>

図 35 のフローチャートを参照して、図 25 の固体撮像装置 94 として第

2の実施の形態に係る固体撮像装置1が搭載されている撮像装置90によって実行されるフォーカス制御処理について説明する。

[0272] 初めに、ステップS1において、制御回路95は、装着された光学ユニット91（の結像レンズ92）を識別するレンズIDを光学ユニット91から検出する。

[0273] ステップS2において、制御回路95は、ユーザにより設定された撮影フォーマットを識別する。ユーザは、撮影フォーマットとして、例えば、水平方向×垂直方向の画素数が約4000×約2000の画素数を有する高解像度の4Kフォーマットや、水平方向×垂直方向の画素数が約2000×約1000の画素数のHDフォーマットなどを選択して設定することができる。

[0274] ステップS3において、制御回路95は、固体撮像装置94を駆動し、撮像を開始させる。

[0275] ステップS4において、制御回路95は、撮像領域181（図33）を所定数に分割したAFエリア182のなかから、所定のAFエリアを選択する。AFエリアは、例えば、ユーザによって指定されたAFエリアに基づいて選択したり、顔が含まれるAFエリアなど、撮像された画像の特徴に基づいて選択することができる。なお、撮像領域181全体に対応する全てのAFエリア182を選択することもできる。

[0276] ステップS5において、制御回路95は、検出されたレンズID及び選択されたAFエリアに基づいて、焦点検出に使用する位相差画素100Pを決定する。例えば、検出されたレンズIDに対応して、図34のDに示した“レンズ瞳C1”、“レンズ瞳C5”、“レンズ瞳C9”の3種類の瞳分割の位相差画素100Pが、選択されたAFエリア182に配置されている場合には、制御回路95は、検出されたレンズIDに基づいて、“レンズ瞳C1”、“レンズ瞳C5”、または“レンズ瞳C9”のいずれかの位相差画素100Pを、焦点検出に使用する位相差画素100Pに決定する。

[0277] ステップS6において、制御回路95は、選択した位相差画素100PのG信号とB信号の左右信号差を解析する。すなわち、制御回路95は、画素対と

なる2つの位相差画素 $100P_A$ 及び $100P_B$ の左開口信号と右開口信号を、入射光の集光スポット径が大きいG信号と、入射光の集光スポット径が小さいB信号のそれぞれについて取得し、左開口信号と右開口信号の信号差（レベル差）を算出する。

[0278] ステップS7において、制御回路95は、G信号とB信号のうち、左右の信号差が小さい信号を位相差の検出に用いるため、G信号とB信号のどちらが左右の信号差が大きいかを判定する。

[0279] ステップS7で、B信号の左右信号差がG信号の左右信号差以下であると判定された場合、処理はステップS8に進み、制御回路95は、B信号の左右の信号差が同レベルになるように、B信号の左右の信号差を補正する。

[0280] ステップS9において、制御回路95は、左右の信号差が補正されたB信号の左右の開口信号に基づいて位相差を検出し、合焦方向とずれ量を算出する。図34のEや図34のFに示したように、検出されたレンズIDに対応するレンズ種類が複数行配置されている場合には、制御回路95は、左開口信号及び右開口信号それぞれについて、複数行の信号を加算した左右の開口信号に基づいて位相差を検出する。これにより、位相差の検出精度を向上させることができる。

[0281] 一方、ステップS7で、B信号の左右信号差がG信号の左右信号差より大きいと判定された場合、処理はステップS10に進み、制御回路95は、G信号の左右の信号差が同レベルになるように、G信号の左右の信号差を補正する。

[0282] ステップS11において、制御回路95は、左右の信号差が補正されたG信号の左右の開口信号に基づいて位相差を検出し、合焦方向とずれ量を算出する。図34のEや図34のFに示したように、検出されたレンズIDに対応するレンズ種類が複数行配置されている場合には、制御回路95は、左開口信号及び右開口信号それぞれについて、複数行の信号を加算した左右の開口信号に基づいて位相差を検出する。これにより、位相差の検出精度を向上させることができる。

[0283] ステップS9またはステップS11の後、ステップS12において、制御

回路 9 5 は、算出された合焦方向とずれ量に基づいて、結像レンズ 9 2 を移動制御する。すなわち、制御回路 9 5 は、算出された合焦方向に、算出されたずれ量だけ結像レンズ 9 2 を移動させる。

[0284] 位相差オートフォーカスに加えて、コントラスト法によるオートフォーカスも行う場合には、ステップ S 1 3 として、制御回路 9 5 は、位相差検出による調整後のレンズ位置を基準に結像レンズ 9 2 を僅かに前後に移動させ、撮像画像のコントラスト変化が極大となるレンズ位置を探索する。コントラスト法によるオートフォーカスを行わない場合、ステップ S 1 3 の処理は省略される。

[0285] そして、ステップ S 1 4 において、制御回路 9 5 は、最終的な合焦位置を決定し、処理を終了する。コントラスト法によるオートフォーカスを行う場合には、撮像画像のコントラスト変化が極大となるレンズ位置が、最終的な合焦位置に決定される。コントラスト法によるオートフォーカスを行わない場合には、ステップ S 1 2 の処理により結像レンズ 9 2 を移動したレンズ位置が最終的な合焦位置に決定される。

[0286] 以上のように、フォーカス制御処理によれば、撮像装置 9 0 の固体撮像装置 9 4（第 2 の実施の形態に係る固体撮像装置 1）は、スポット径が異なる複数種類の位相差信号（G 信号と B 信号）を取得することができるので、そのなかから、最適な位相差信号を選択して、位相差を検出することができる。

[0287] なお、上述したフォーカス制御処理によれば、G 信号と B 信号のうち、左右の信号差が小さい信号を、位相差の検出信号に使用する例について説明した。しかしながら、撮像領域 1 8 1 の中心付近の領域、換言すれば、光軸中心に近い像高の低い領域については結像レンズ 9 2 の違いによる影響を受けにくい。そこで、選択された AF エリアが撮像領域 1 8 1 の中心領域に該当する場合には、光分離度が高い B 信号を常に使用するようにして、選択された AF エリアが撮像領域 1 8 1 の周辺領域に該当する場合に、G 信号と B 信号のうち、左右の信号差が小さい信号を、位相差の検出信号に使用するようによい。

[0288] また、G信号とB信号のいずれか一方の信号のみを使うのではなく、G信号とB信号を所定の比率で合成した信号を位相差の検出信号に使用するようにしてもよい。この場合の合成比率は、例えば、選択されたAFエリアごとに予め決定された値や、撮像領域181中心から位相差画素100Pまでの距離に応じた値などとしてすることができる。

[0289] <17. 固体撮像装置の基板構成例>

図1及び図26の固体撮像装置1は、図36のAに示されるように、1枚の半導体基板12に、複数の画素2または画素100が配列されている画素領域221と、画素2または画素100を制御する制御回路222と、画素信号の信号処理回路を含むロジック回路223とが形成された構成とされている。

[0290] しかしながら、固体撮像素子1は、図36のBに示されるように、画素領域221と制御回路222が形成された第1の半導体基板231と、ロジック回路223が形成された第2の半導体基板232とを積層した積層構造により形成することも可能である。第1の半導体基板231と第2の半導体基板232は、例えば、貫通ビアやCu-Cuの金属結合により電氣的に接続される。

[0291] あるいはまた、固体撮像素子1は、図36のCに示されるように、画素領域221のみが形成された第1の半導体基板241と、制御回路222とロジック回路223が形成された第2の半導体基板242とを積層した積層構造により形成することも可能である。第1の半導体基板241と第2の半導体基板242は、例えば、貫通ビアやCu-Cuの金属結合により電氣的に接続される。

[0292] 図36のA乃至図36のCのいずれの基板構成であっても、固体撮像装置1として、上述した各実施の形態に係る構成を用いることで、位相差の検出精度を向上させることができる。従って、ビデオカメラやデジタルスチルカメラ、さらには携帯電話機等のモバイル機器向けカメラモジュールなどの撮像装置90においても、撮像画像の高画質化を図ることができる。

[0293] 上述した例では、第1導電型をP型、第2導電型をN型として、電子を信号

電荷とした固体撮像装置について説明したが、本開示の技術は正孔を信号電荷とする固体撮像装置にも適用することができる。すなわち、第1導電型をN型とし、第2導電型をP型として、前述の各半導体領域を逆の導電型の半導体領域で構成することができる。

[0294] 本開示の実施の形態は、上述した実施の形態に限定されるものではなく、本開示の要旨を逸脱しない範囲において種々の変更が可能である。

[0295] 例えば、上述した複数の実施の形態の全てまたは一部を組み合わせた形態を採用することができる。

[0296] なお、本明細書に記載された効果はあくまで例示であって限定されるものではなく、本明細書に記載されたもの以外の効果があってもよい。

[0297] なお、本開示は以下のような構成も取ることができる。

(1)

光電変換膜を上部電極と下部電極により上下で挟む構造の光電変換部を含む画素を有し、

前記上部電極は、第1上部電極と第2上部電極に分割されている
固体撮像装置。

(2)

前記第1上部電極と前記第2上部電極には、異なる電圧が印加される
前記(1)に記載の固体撮像装置。

(3)

前記異なる電圧は、前記光電変換膜で電荷が生成される第1の電圧と、前記光電変換膜で電荷が生成されない第2の電圧である

前記(2)に記載の固体撮像装置。

(4)

前記第1の電圧が前記第1上部電極に印加され、かつ、前記第2の電圧が前記第2上部電極に印加された後、前記第1の電圧が前記第2上部電極に印加され、かつ、前記第2の電圧が前記第1上部電極に印加される

前記(3)に記載の固体撮像装置。

(5)

前記第2の電圧は、前記下部電極との電位差が一定となるように制御される

前記(3)に記載の固体撮像装置。

(6)

前記光電変換膜で電荷が生成されるための電圧が、前記第1上部電極と前記第2上部電極に印加され、

前記第1上部電極及び前記第2上部電極と前記下部電極とで挟まれた前記光電変換部から、信号が出力される

前記(1)乃至(5)のいずれかに記載の固体撮像装置。

(7)

前記第1上部電極と前記下部電極で挟まれた前記光電変換部から出力された第1の信号か、または、前記第2上部電極と前記下部電極で挟まれた前記光電変換部から出力された第2の信号の少なくとも一方が、位相差信号として利用される

前記(6)に記載の固体撮像装置。

(8)

前記画素は、画素アレイ部に行列状に2次元配置されている画素の一部である

前記(1)乃至(7)のいずれかに記載の固体撮像装置。

(9)

前記画素は、画素アレイ部に行列状に2次元配置されている画素の全てである

前記(1)乃至(8)のいずれかに記載の固体撮像装置。

(10)

前記下部電極も、前記第1上部電極と前記第2上部電極に対向して、第1下部電極と第2下部電極に分割されている

前記(1)乃至(9)のいずれかに記載の固体撮像装置。

(11)

前記画素は、前記第1下部電極と接続されている第1電荷保持部と、前記第2下部電極と接続されている第2電荷保持部を有する

前記(10)に記載の固体撮像装置。

(12)

前記画素は、前記第1電荷保持部に保持されている電荷と、前記第2電荷保持部に保持されている電荷を合成する電荷合成部を有する

前記(11)に記載の固体撮像装置。

(13)

前記画素は、前記第1電荷保持部と前記電荷合成部との間、及び、前記第2電荷保持部と前記電荷合成部との間に、スイッチ素子を有する

前記(12)に記載の固体撮像装置。

(14)

前記第1上部電極と前記第2上部電極のいずれか一方は、隣りの画素に跨るように形成されている

前記(1)乃至(8)のいずれかに記載の固体撮像装置。

(15)

前記光電変換部は、所定の色の光を光電変換する

前記(1)乃至(14)のいずれかに記載の固体撮像装置。

(16)

前記光電変換部は半導体基板の外に形成されており、半導体基板内に、前記光電変換部が光電変換する色と異なる色の光を光電変換する他の光電変換部をさらに有する

前記(15)に記載の固体撮像装置。

(17)

前記光電変換部はカラーフィルタを通過した光を光電変換する

前記(1)乃至(16)のいずれかに記載の固体撮像装置。

(18)

前記第 1 上部電極と前記第 2 上部電極は、光軸に対して対称となるように形成されている

前記（１）乃至（１７）のいずれかに記載の固体撮像装置。

（１９）

光電変換膜を上部電極と下部電極により上下で挟む構造の光電変換部を含む画素を有し、前記上部電極が第 1 上部電極と第 2 上部電極に分割されている固体撮像装置が、

前記第 1 上部電極と前記第 2 上部電極に異なる電圧を印加する
固体撮像装置の駆動方法。

（２０）

光電変換膜を上部電極と下部電極により上下で挟む構造の光電変換部を含む画素を有し、

前記上部電極が第 1 上部電極と第 2 上部電極に分割されている固体撮像装置

を備える電子機器。

[0298] （Ｂ１）

画素内の高さ方向の位置が異なる第 1 の光電変換部と第 2 光電変換部を備え、

前記第 1 の光電変換部と第 2 光電変換部の少なくとも一方は、半導体基板外に形成されており、

前記第 1 の光電変換部と第 2 光電変換部のそれぞれは、位相差信号を出力する

固体撮像装置。

（Ｂ２）

前記第 1 の光電変換部と第 2 光電変換部では、入射光の集光スポット径が異なる

前記（Ｂ１）に記載の固体撮像装置。

（Ｂ３）

前記第1の光電変換部と第2光電変換部では、入射光の分離度が異なる
前記(B1)または(B2)に記載の固体撮像装置。

(B4)

前記第1の光電変換部は、光電変換膜を上部電極と下部電極により上下で挟む構造により半導体基板の外に形成されている

前記(B1)乃至(B3)のいずれかに記載の固体撮像装置。

(B5)

前記第1の光電変換部の前記下部電極と同一層に形成されている電極膜であって、前記位相差信号を出力しない電極膜はGNDに接続されている

前記(B4)に記載の固体撮像装置。

(B6)

前記第1の光電変換部と第2光電変換部は、光電変換膜を上部電極と下部電極により上下で挟む構造により半導体基板外に形成されている

前記(B1)乃至(B3)のいずれかに記載の固体撮像装置。

(B7)

前記下部電極は、入射光の光軸に対して非対称な領域で形成されている

前記(B4)または(B6)に記載の固体撮像装置。

(B8)

前記上部電極は、前記下部電極に向かい合う領域に形成されている

前記(B7)に記載の固体撮像装置。

(B9)

前記光電変換膜は、前記下部電極に向かい合う領域に形成されている

前記(B7)または(B8)に記載の固体撮像装置。

(B10)

前記第2の光電変換部は、前記半導体基板に形成されている

前記(B4)または(B5)に記載の固体撮像装置。

(B11)

前記第2の光電変換部の電荷生成領域は、遮光膜により、入射光の光軸に

対して非対称な領域とされている

前記（B 1 0）に記載の固体撮像装置。

（B 1 2）

前記画素内に、第 3 の光電変換部をさらに備える

前記（B 1）乃至（B 1 1）のいずれかに記載の固体撮像装置。

（B 1 3）

画素内の高さ方向の位置が異なる第 1 の光電変換部と第 2 光電変換部を備え、前記第 1 の光電変換部と第 2 光電変換部の少なくとも一方は、半導体基板外に形成されており、

前記第 1 の光電変換部と第 2 光電変換部のそれぞれから出力される位相差信号の少なくとも一方を選択して、位相差を検出する

固体撮像装置の信号処理方法。

（B 1 4）

画素内の高さ方向の位置が異なる第 1 の光電変換部と第 2 光電変換部を備え、

前記第 1 の光電変換部と第 2 光電変換部の少なくとも一方は、半導体基板外に形成されており、

前記第 1 の光電変換部と第 2 光電変換部のそれぞれは、位相差信号を出力する

固体撮像装置

を備える電子機器。

符号の説明

[0299] 1 固体撮像装置, 2 画素, 2X 通常画素, 2P 位相差画素,
3 画素アレイ部, 4 垂直駆動回路, 5 カラム信号処理回路,
7 出力回路, 12 半導体基板, 45b, 45c 電荷保持部, 52
, 52A 光電変換膜, 53 (53a乃至53c) 下部電極, 54 (54a乃至54d) 上部電極, 61 制御配線, 63b, 63c MOSトランジスタ, 64 電荷合成部, 81 カラーフィルタ, 90 撮像装

置, 91 光学ユニット, 92 結像レンズ, 94 固体撮像装置,
95 制御回路, 96 信号処理回路, 100 画素, 100X 通
常画素, 100P 位相差画素, 111 半導体領域, 112, 113
半導体領域, PD1, PD2 フォトダイオード, 134, 134A 下部電
極, 135, 135A 光電変換膜, 136, 136A 上部電極, 13
2C, 132Q 遮光膜, 161A 下部電極, 162 光電変換膜, 1
63 上部電極

請求の範囲

- [請求項1] 光電変換膜を上部電極と下部電極により上下で挟む構造の光電変換部を含む画素を有し、
前記上部電極は、第1上部電極と第2上部電極に分割されている
固体撮像装置。
- [請求項2] 前記第1上部電極と前記第2上部電極には、異なる電圧が印加される
請求項1に記載の固体撮像装置。
- [請求項3] 前記異なる電圧は、前記光電変換膜で電荷が生成される第1の電圧と、前記光電変換膜で電荷が生成されない第2の電圧である
請求項2に記載の固体撮像装置。
- [請求項4] 前記第1の電圧が前記第1上部電極に印加され、かつ、前記第2の電圧が前記第2上部電極に印加された後、前記第1の電圧が前記第2上部電極に印加され、かつ、前記第2の電圧が前記第1上部電極に印加される
請求項3に記載の固体撮像装置。
- [請求項5] 前記第2の電圧は、前記下部電極との電位差が一定となるように制御される
請求項3に記載の固体撮像装置。
- [請求項6] 前記光電変換膜で電荷が生成されるための電圧が、前記第1上部電極と前記第2上部電極に印加され、
前記第1上部電極及び前記第2上部電極と前記下部電極とで挟まれた前記光電変換部から、信号が出力される
請求項1に記載の固体撮像装置。
- [請求項7] 前記第1上部電極と前記下部電極で挟まれた前記光電変換部から出力された第1の信号か、または、前記第2上部電極と前記下部電極で挟まれた前記光電変換部から出力された第2の信号の少なくとも一方が、位相差信号として利用される

請求項 6 に記載の固体撮像装置。

[請求項8] 前記画素は、画素アレイ部に行列状に 2 次元配置されている画素の一部である

請求項 1 に記載の固体撮像装置。

[請求項9] 前記画素は、画素アレイ部に行列状に 2 次元配置されている画素の全てである

請求項 1 に記載の固体撮像装置。

[請求項10] 前記下部電極も、前記第 1 上部電極と前記第 2 上部電極に対向して、第 1 下部電極と第 2 下部電極に分割されている

請求項 1 に記載の固体撮像装置。

[請求項11] 前記画素は、前記第 1 下部電極と接続されている第 1 電荷保持部と、前記第 2 下部電極と接続されている第 2 電荷保持部を有する

請求項 10 に記載の固体撮像装置。

[請求項12] 前記画素は、前記第 1 電荷保持部に保持されている電荷と、前記第 2 電荷保持部に保持されている電荷を合成する電荷合成部を有する

請求項 11 に記載の固体撮像装置。

[請求項13] 前記画素は、前記第 1 電荷保持部と前記電荷合成部との間、及び、前記第 2 電荷保持部と前記電荷合成部との間に、スイッチ素子を有する

請求項 12 に記載の固体撮像装置。

[請求項14] 前記第 1 上部電極と前記第 2 上部電極のいずれか一方は、隣りの画素に跨るように形成されている

請求項 1 に記載の固体撮像装置。

[請求項15] 前記光電変換部は、所定の色の光を光電変換する

請求項 1 に記載の固体撮像装置。

[請求項16] 前記光電変換部は半導体基板の外に形成されており、半導体基板内に、前記光電変換部が光電変換する色と異なる色の光を光電変換する他の光電変換部をさらに有する

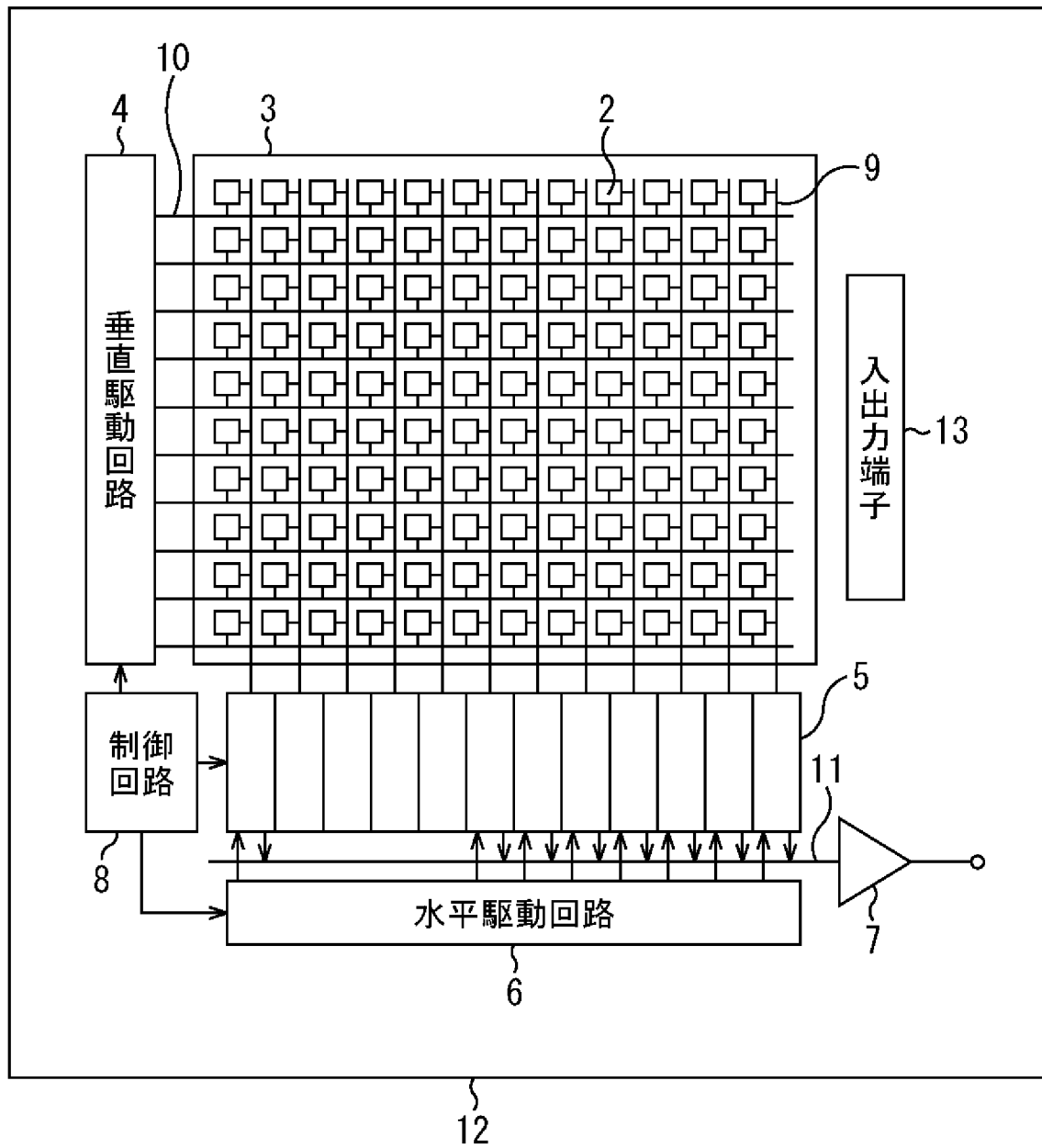
請求項 15 に記載の固体撮像装置。

[請求項17] 前記光電変換部はカラーフィルタを通過した光を光電変換する
請求項 1 に記載の固体撮像装置。

[請求項18] 前記第 1 上部電極と前記第 2 上部電極は、光軸に対して対称となる
ように形成されている
請求項 1 に記載の固体撮像装置。

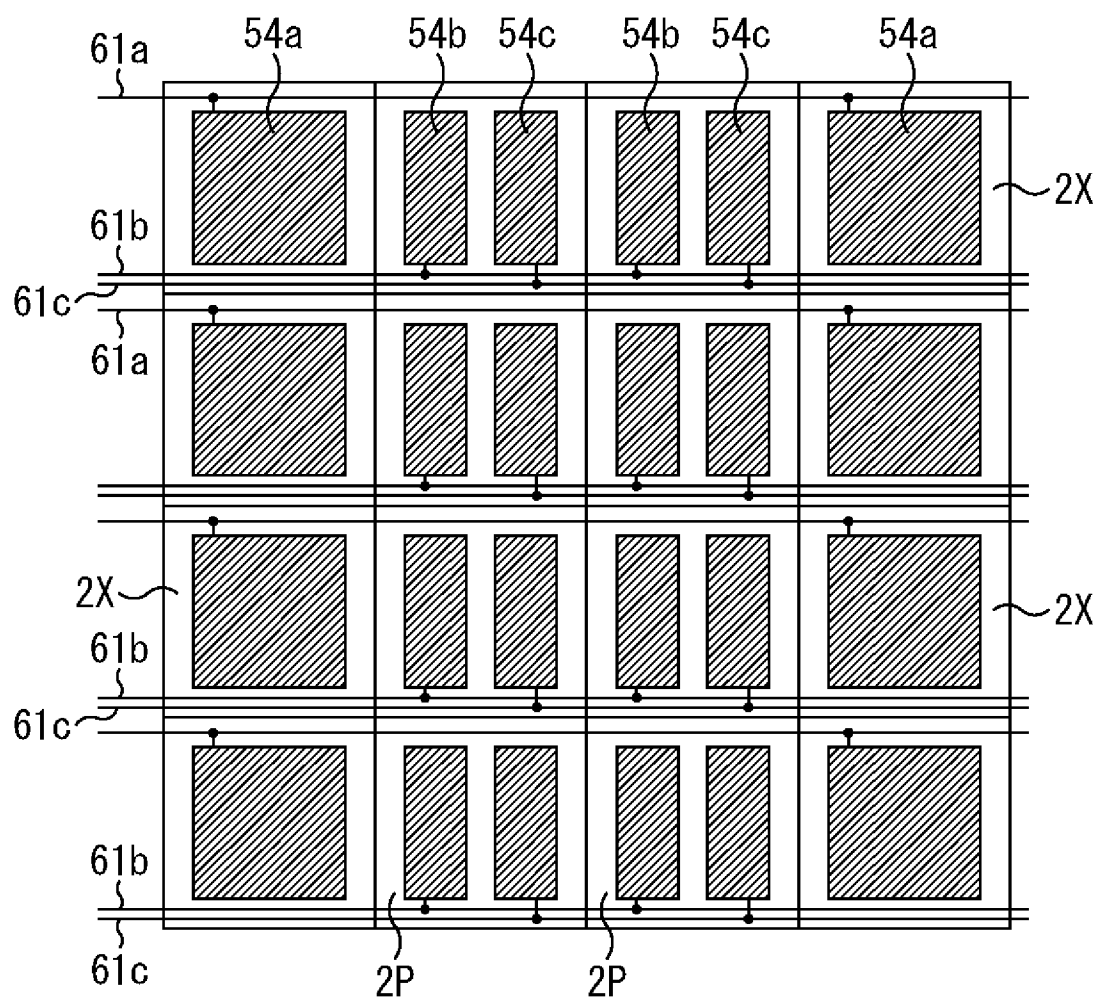
[請求項19] 光電変換膜を上部電極と下部電極により上下で挟む構造の光電変換
部を含む画素を有し、前記上部電極が第 1 上部電極と第 2 上部電極に
分割されている固体撮像装置が、
前記第 1 上部電極と前記第 2 上部電極に異なる電圧を印加する
固体撮像装置の駆動方法。

[請求項20] 光電変換膜を上部電極と下部電極により上下で挟む構造の光電変換
部を含む画素を有し、
前記上部電極が第 1 上部電極と第 2 上部電極に分割されている固体
撮像装置
を備える電子機器。

$$\frac{1}{\downarrow}$$


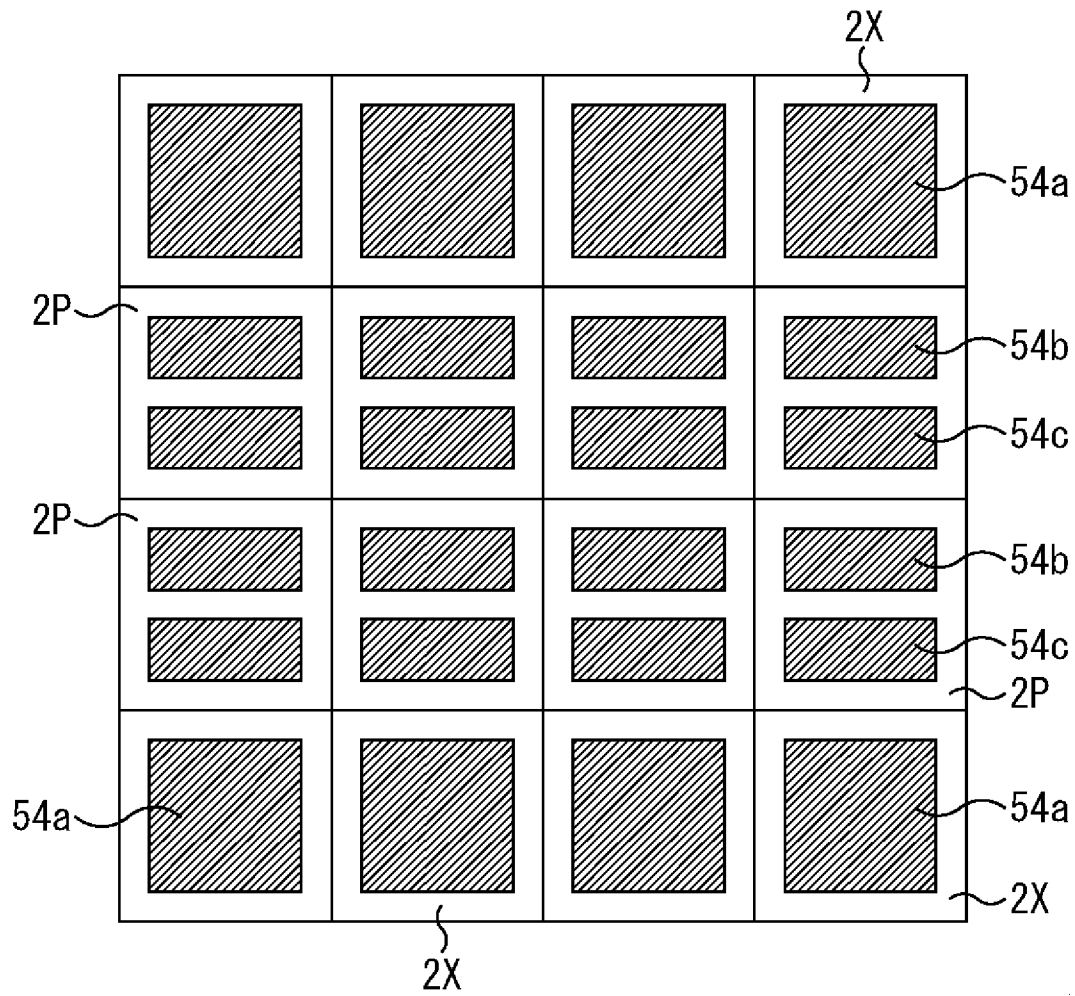
[図3]

図3



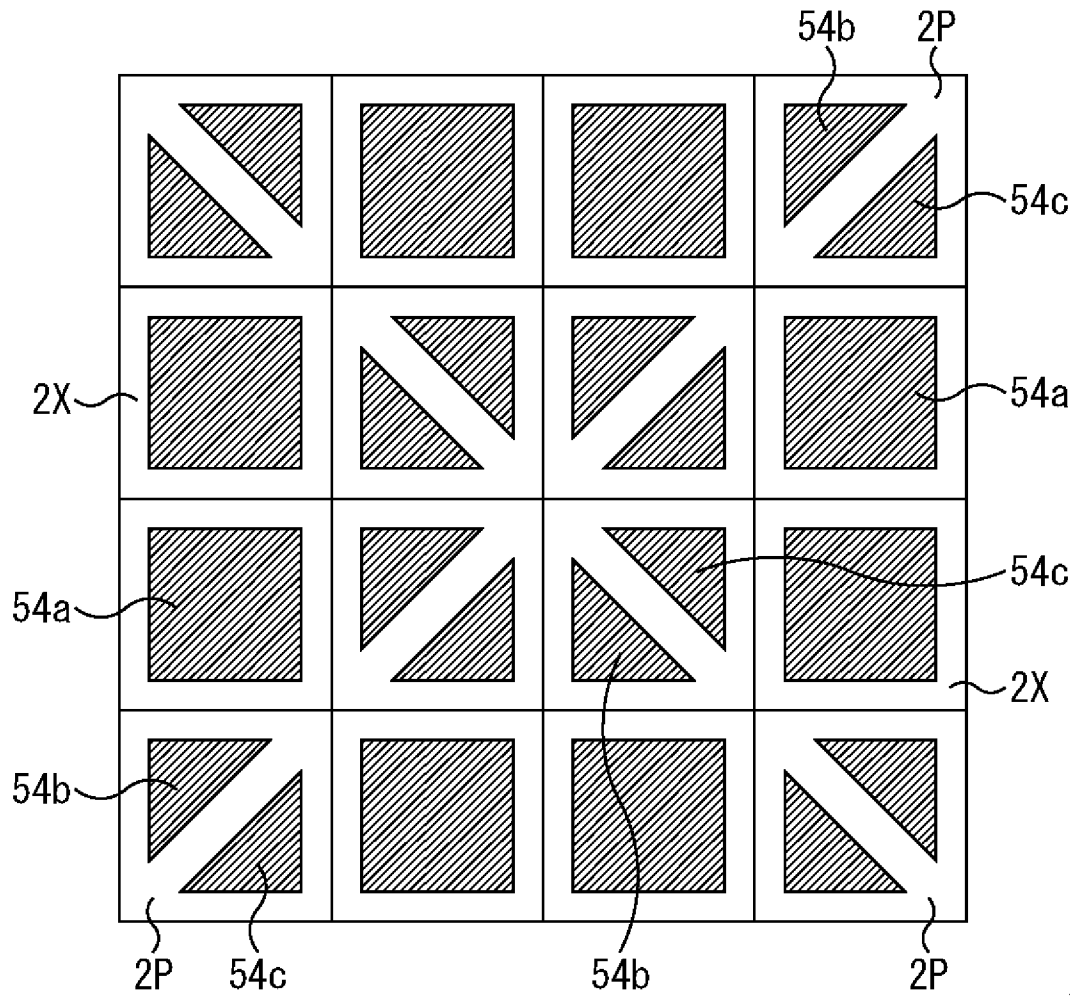
[図4]

図4



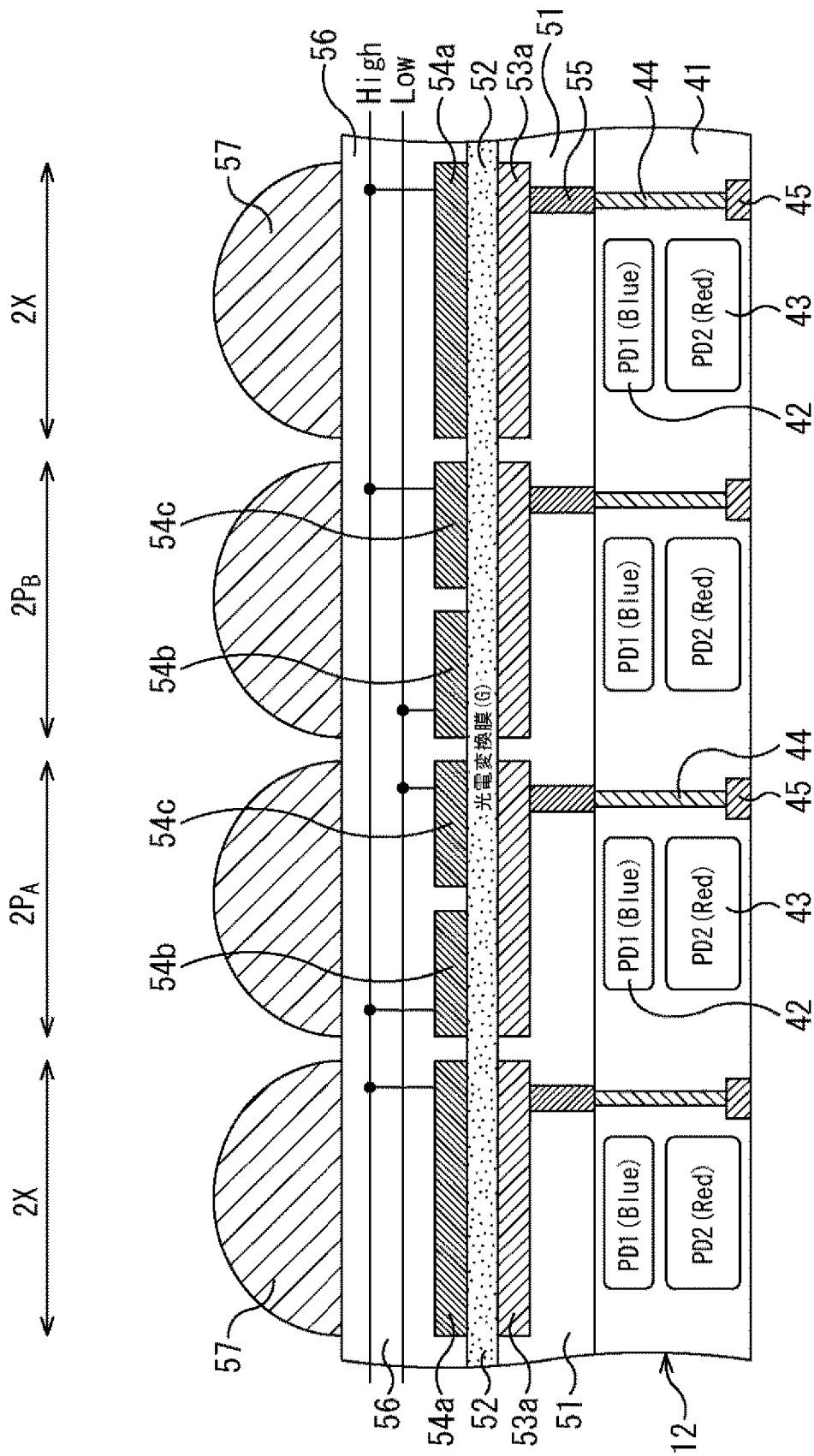
[図5]

図5



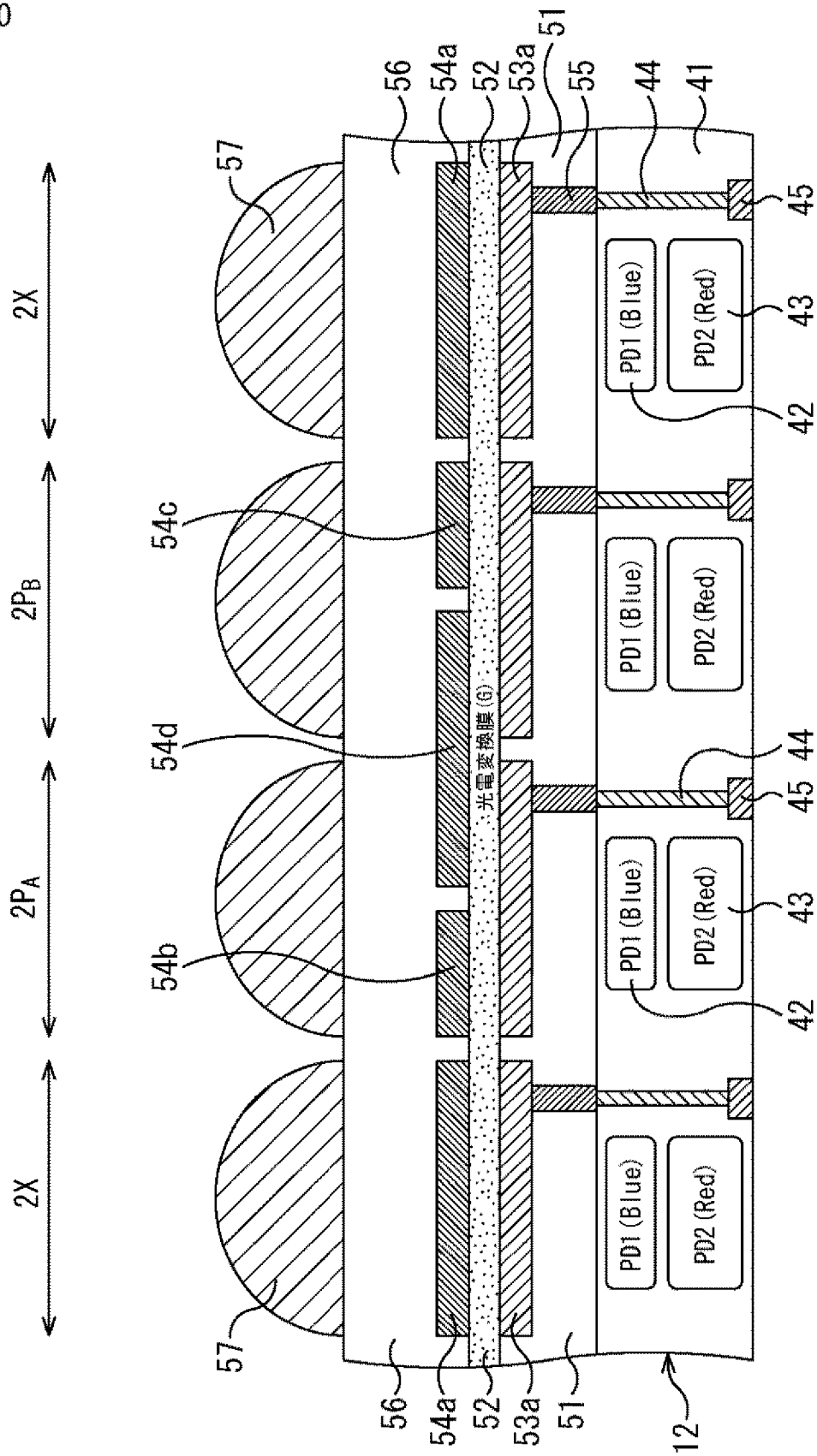
[図6]

図6



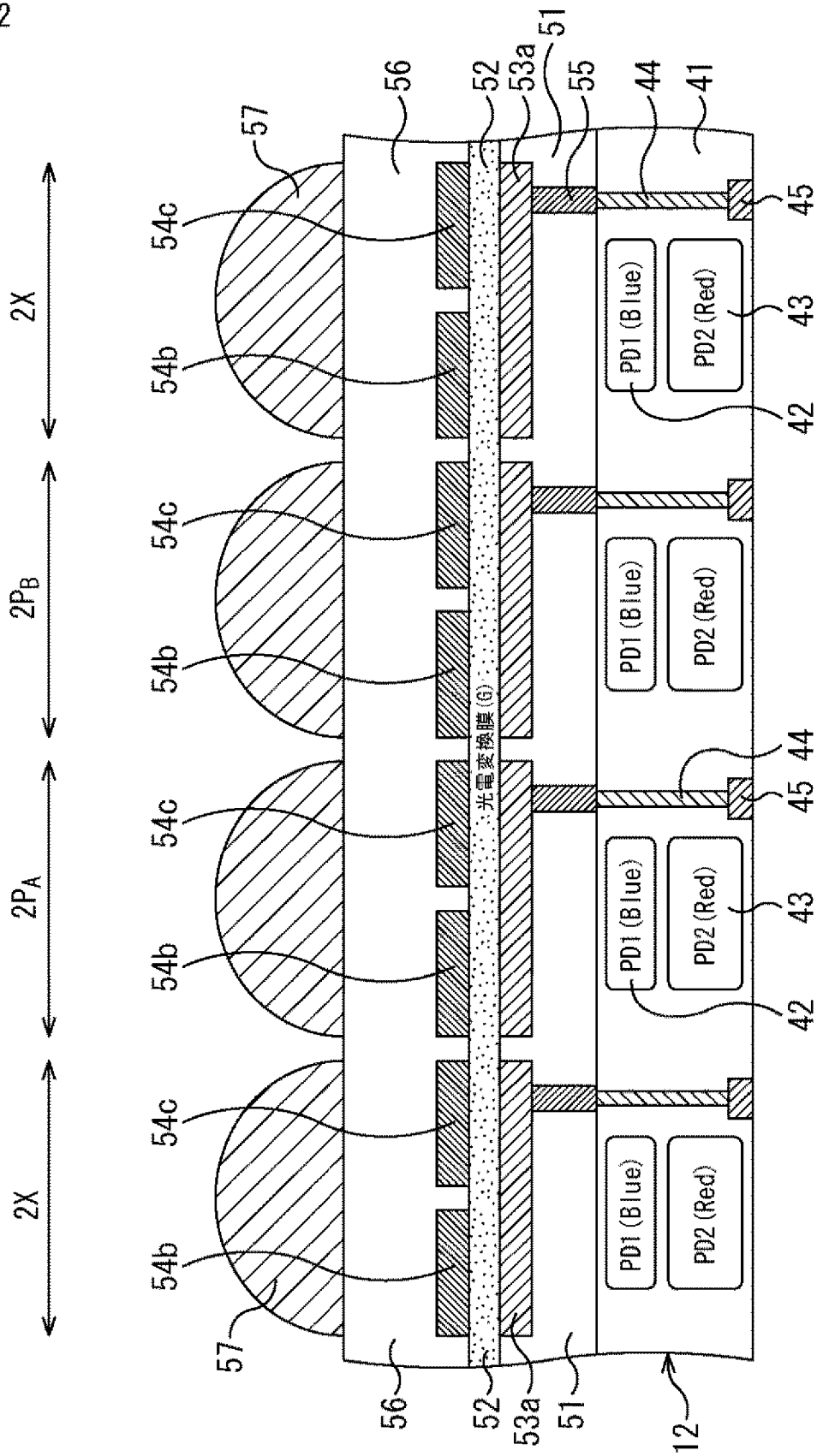
[図10]

図10



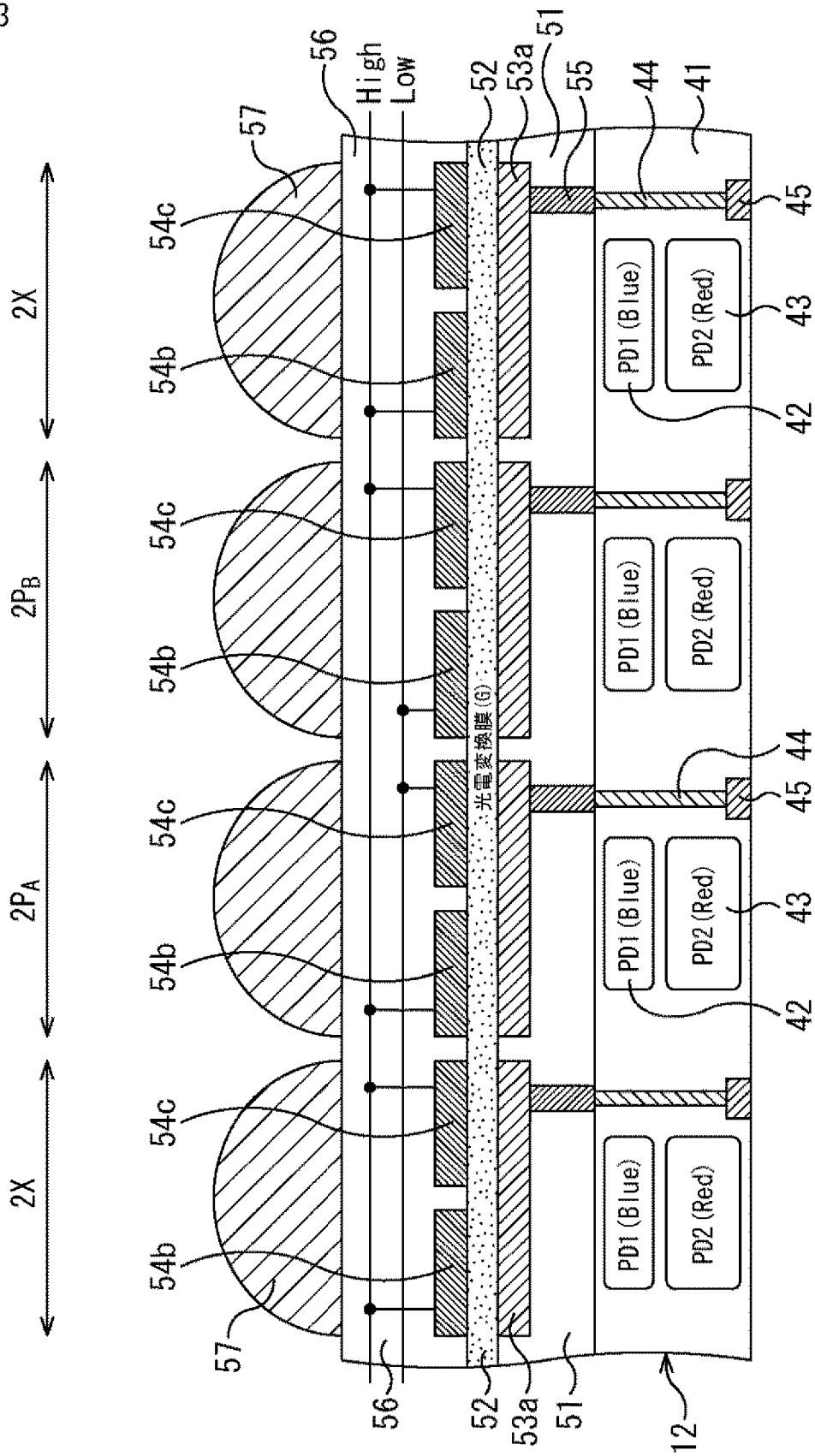
[図12]

図12



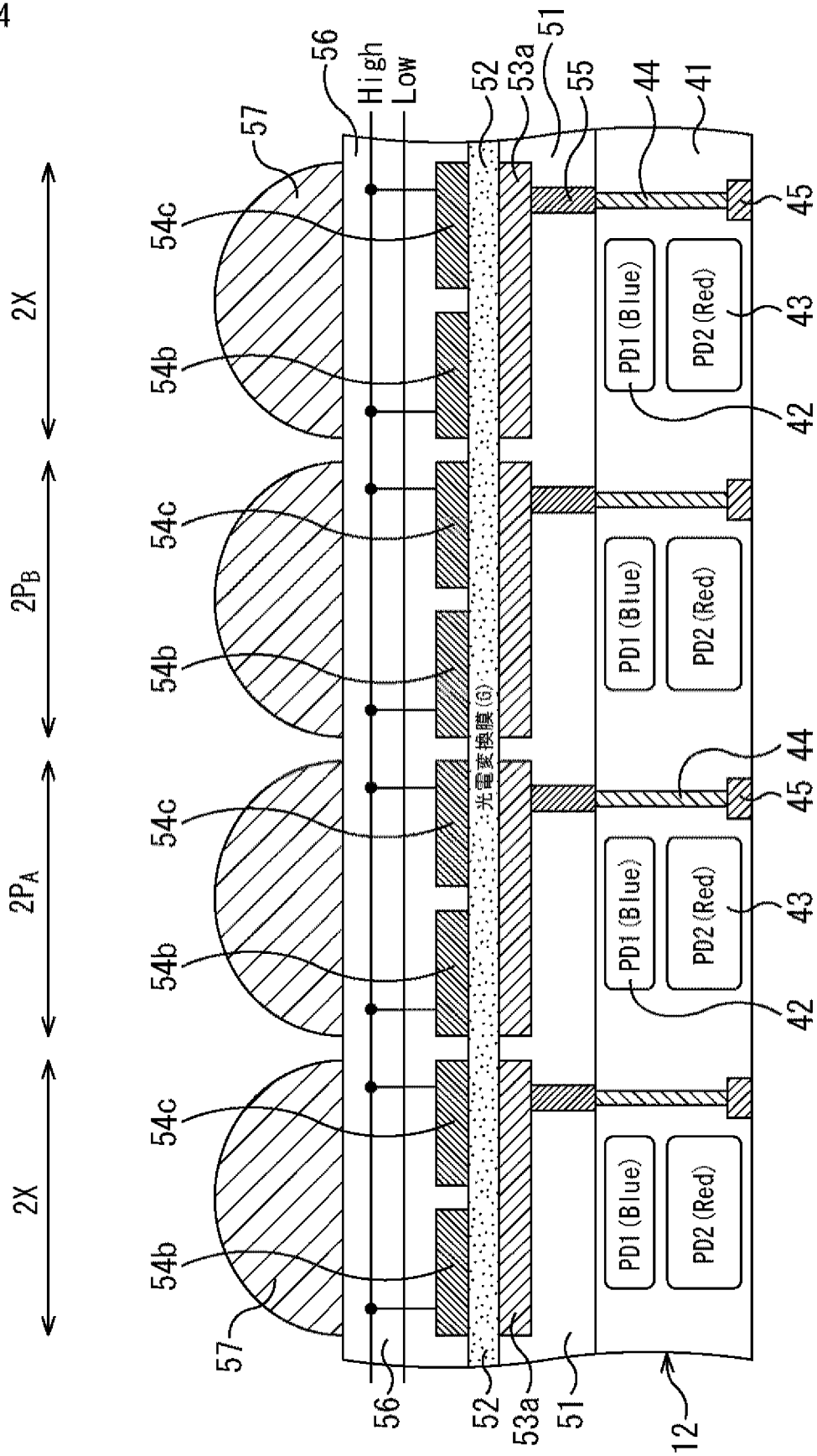
[図13]

図13

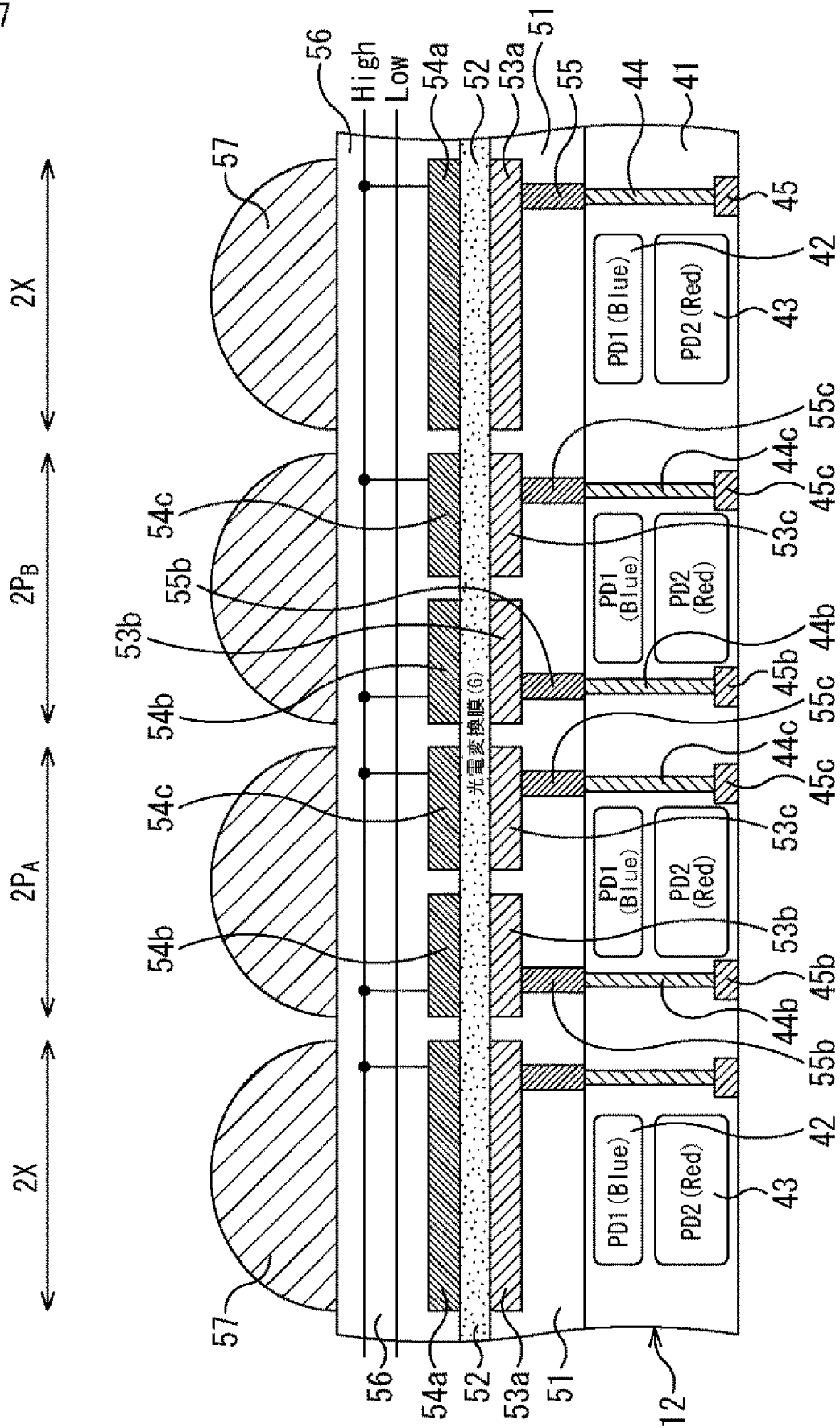


[図14]

図14

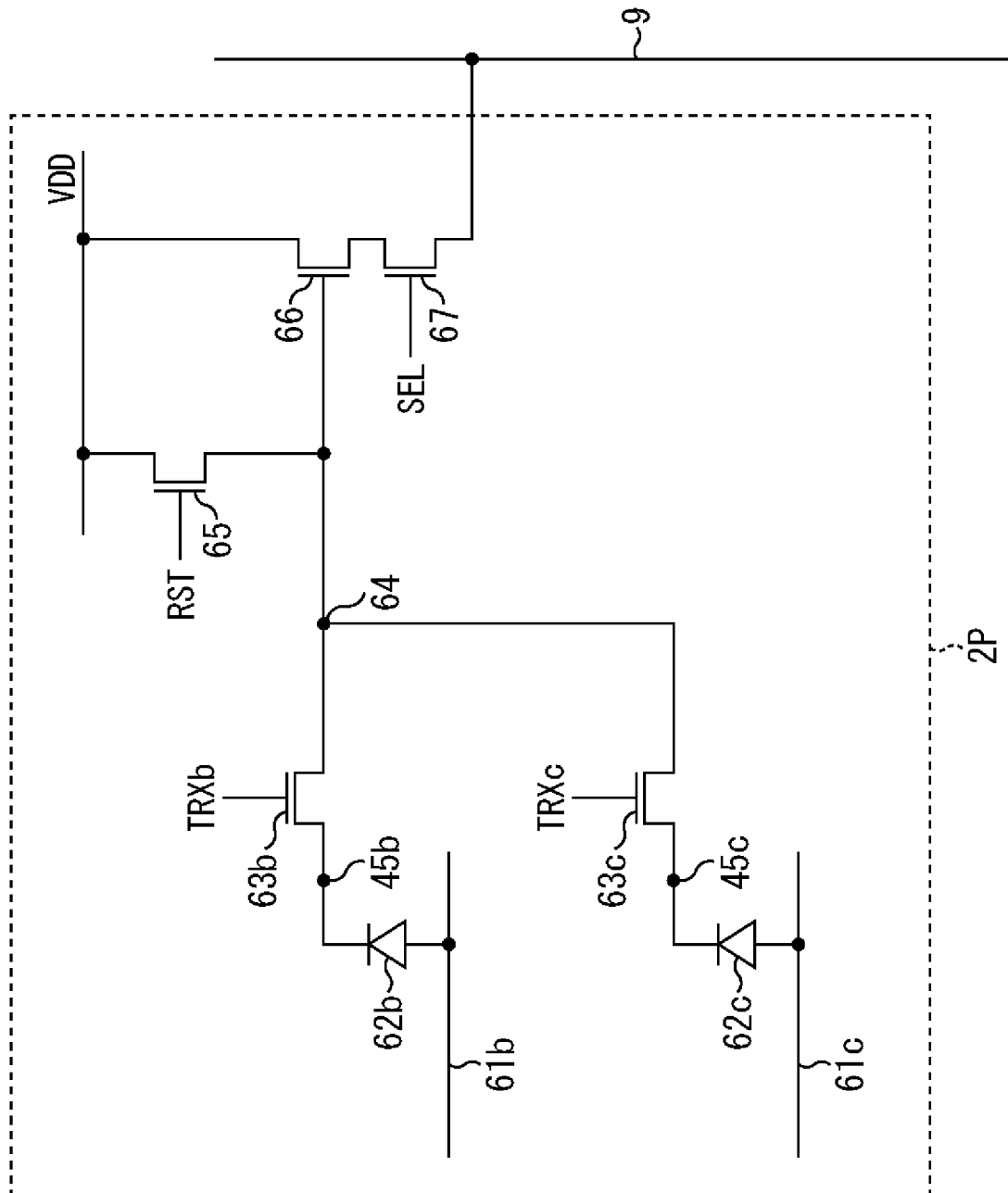


[図17]
図17



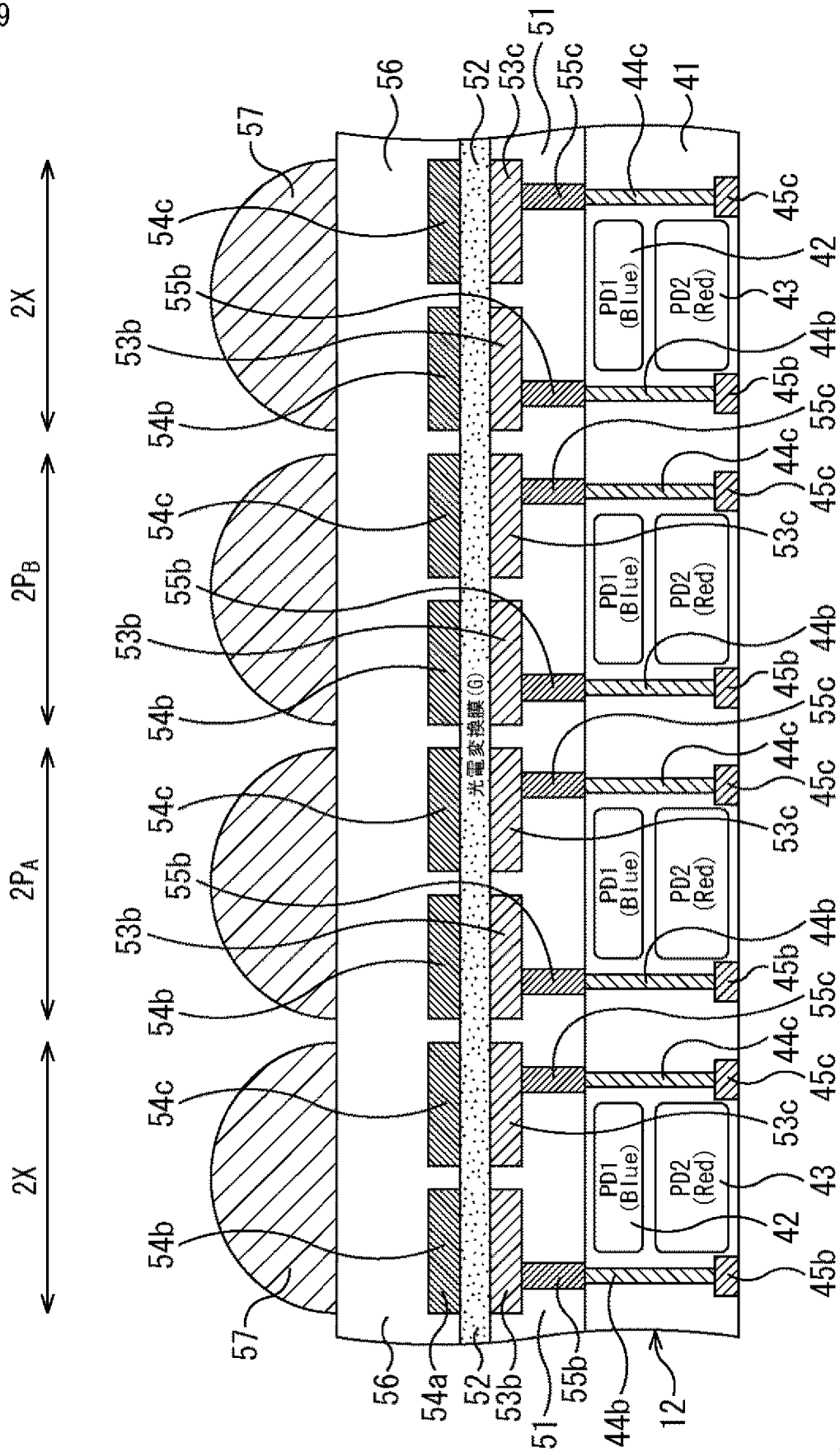
[図18]

図18



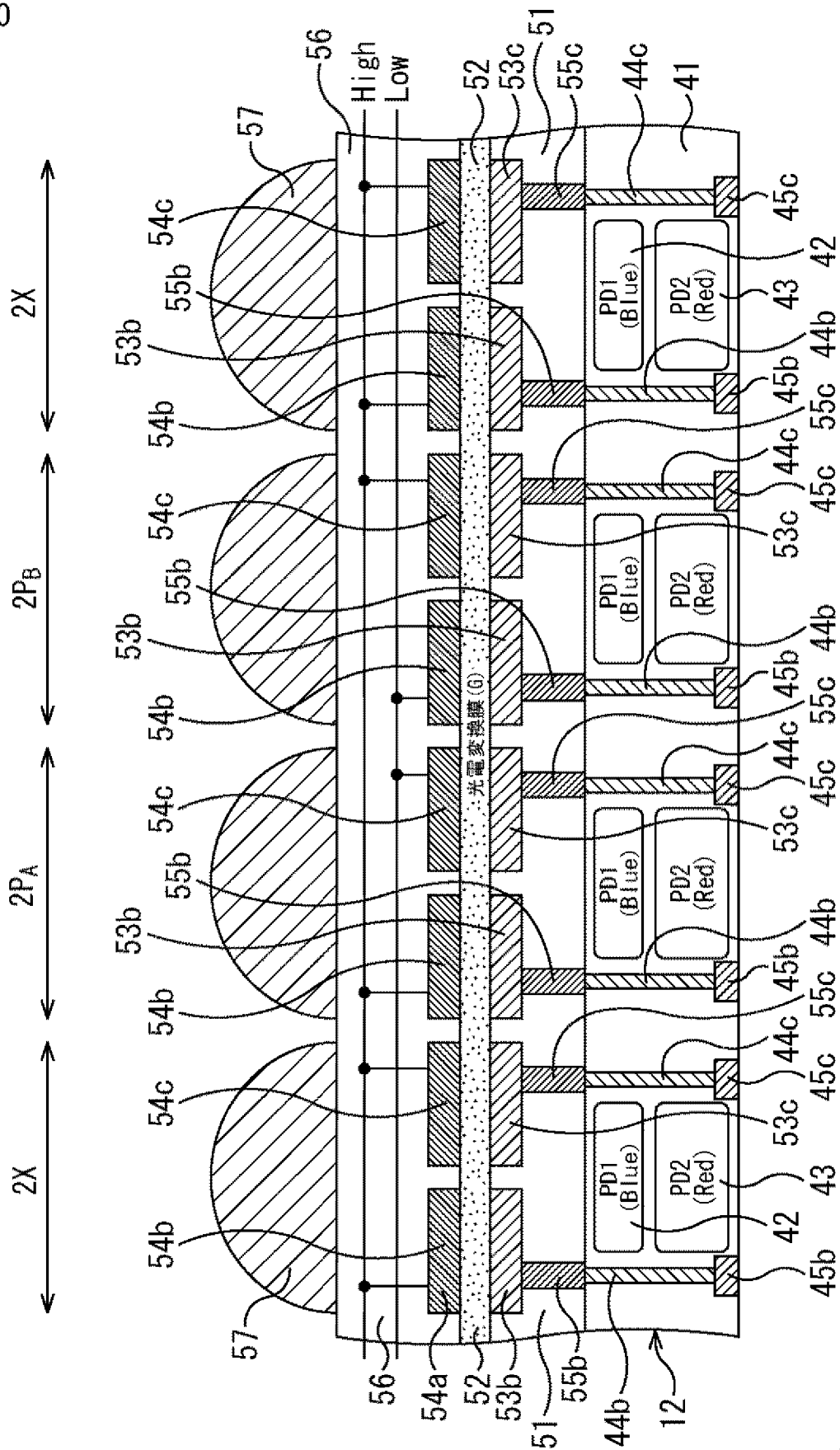
[図19]

図19



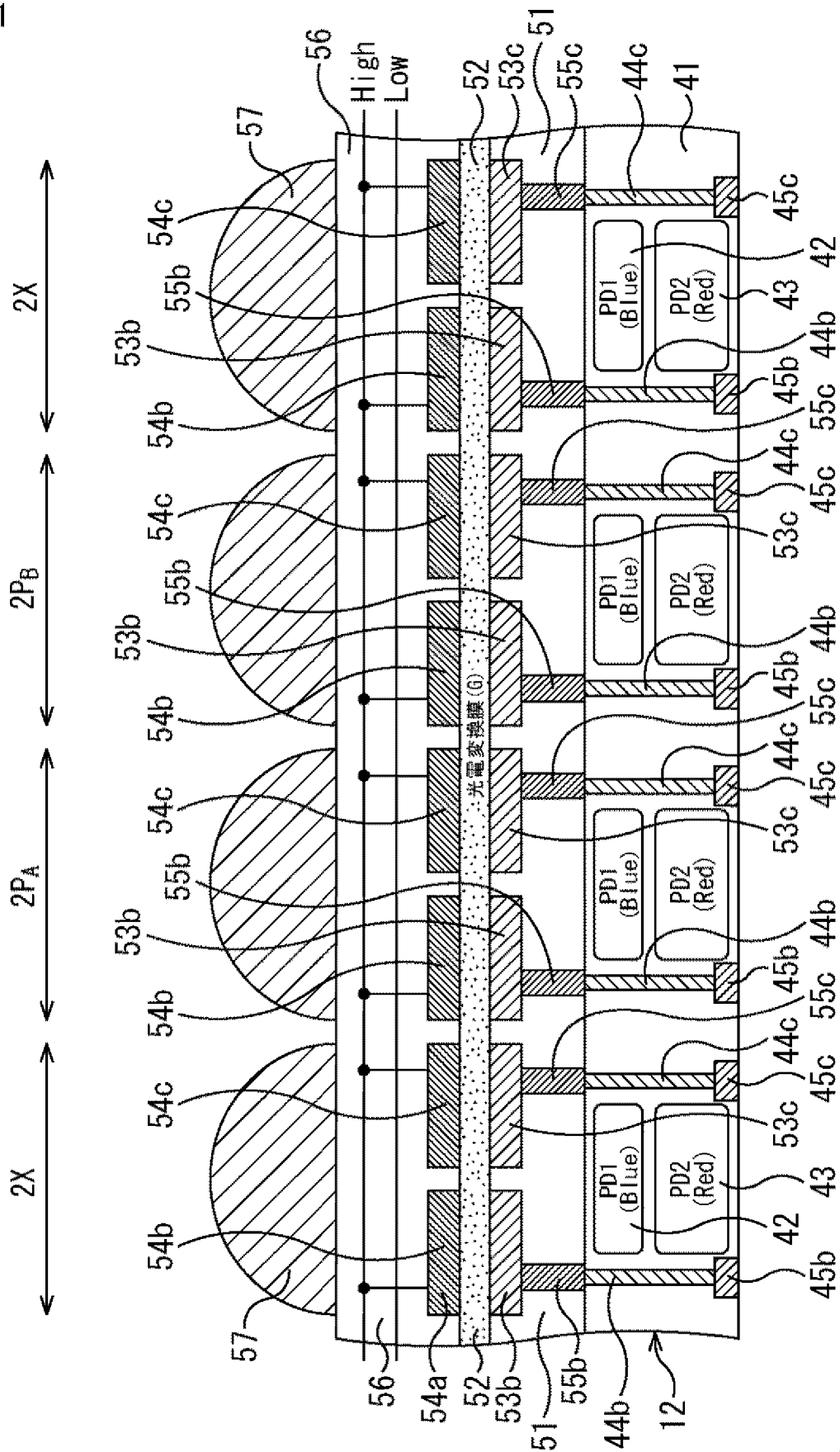
[図20]

図20



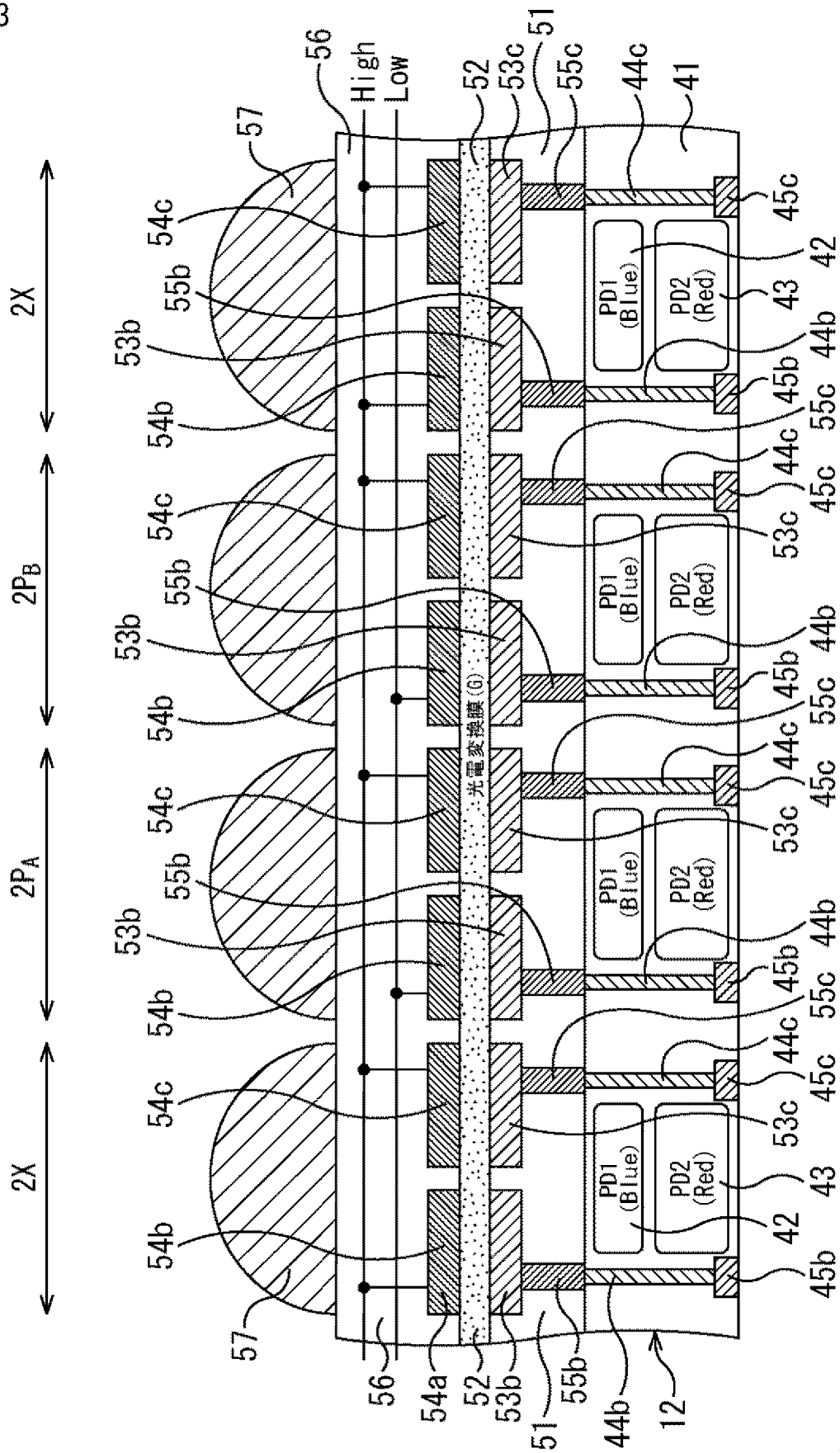
[図21]

図21



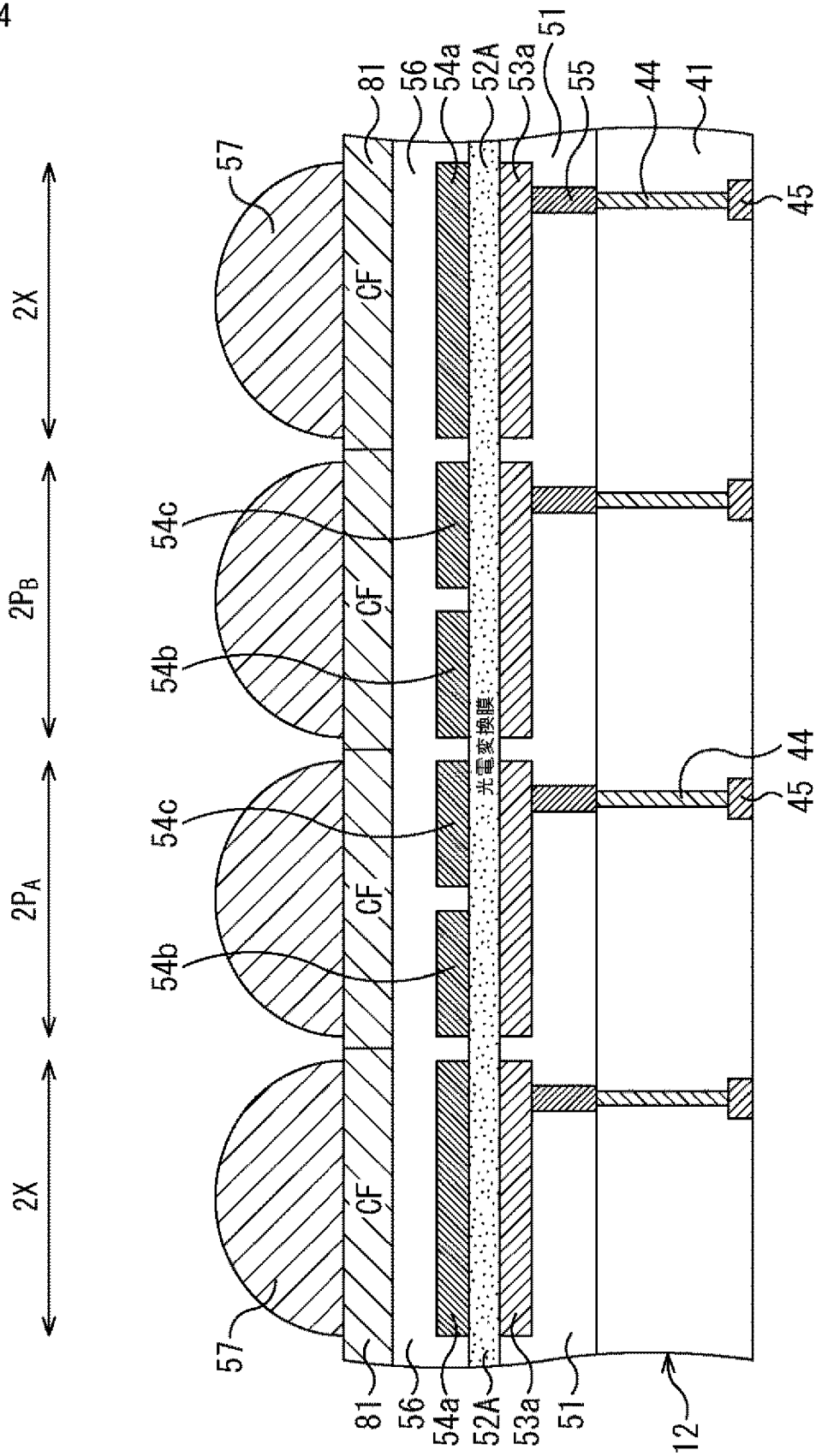
[図23]

図23



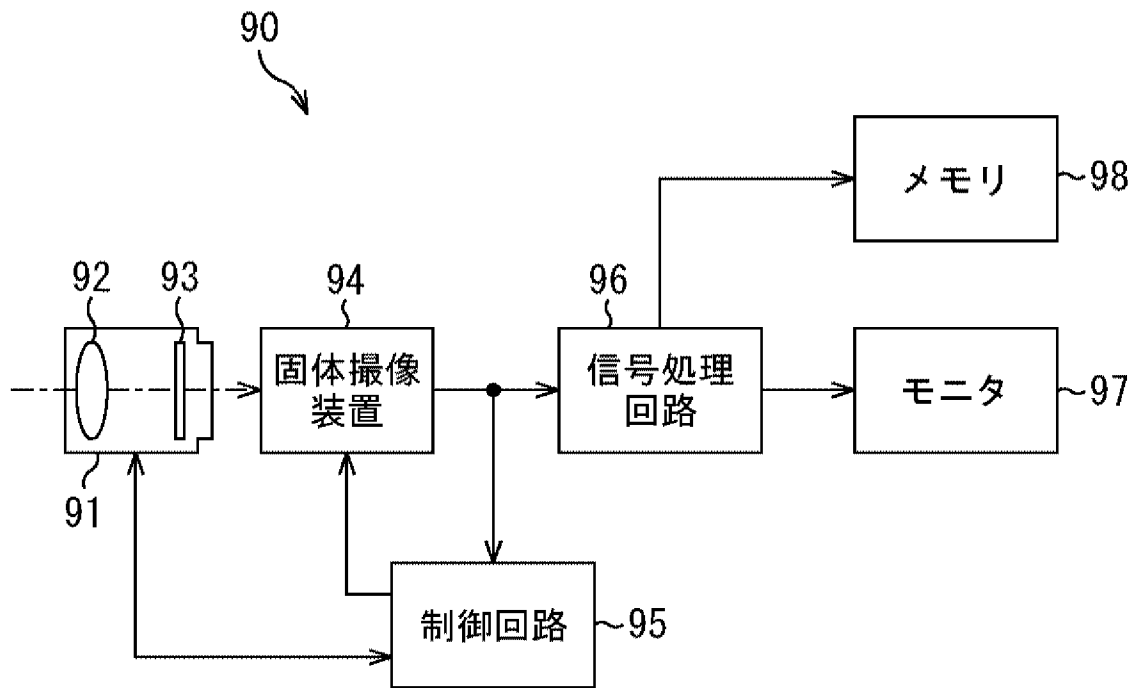
[図24]

図24



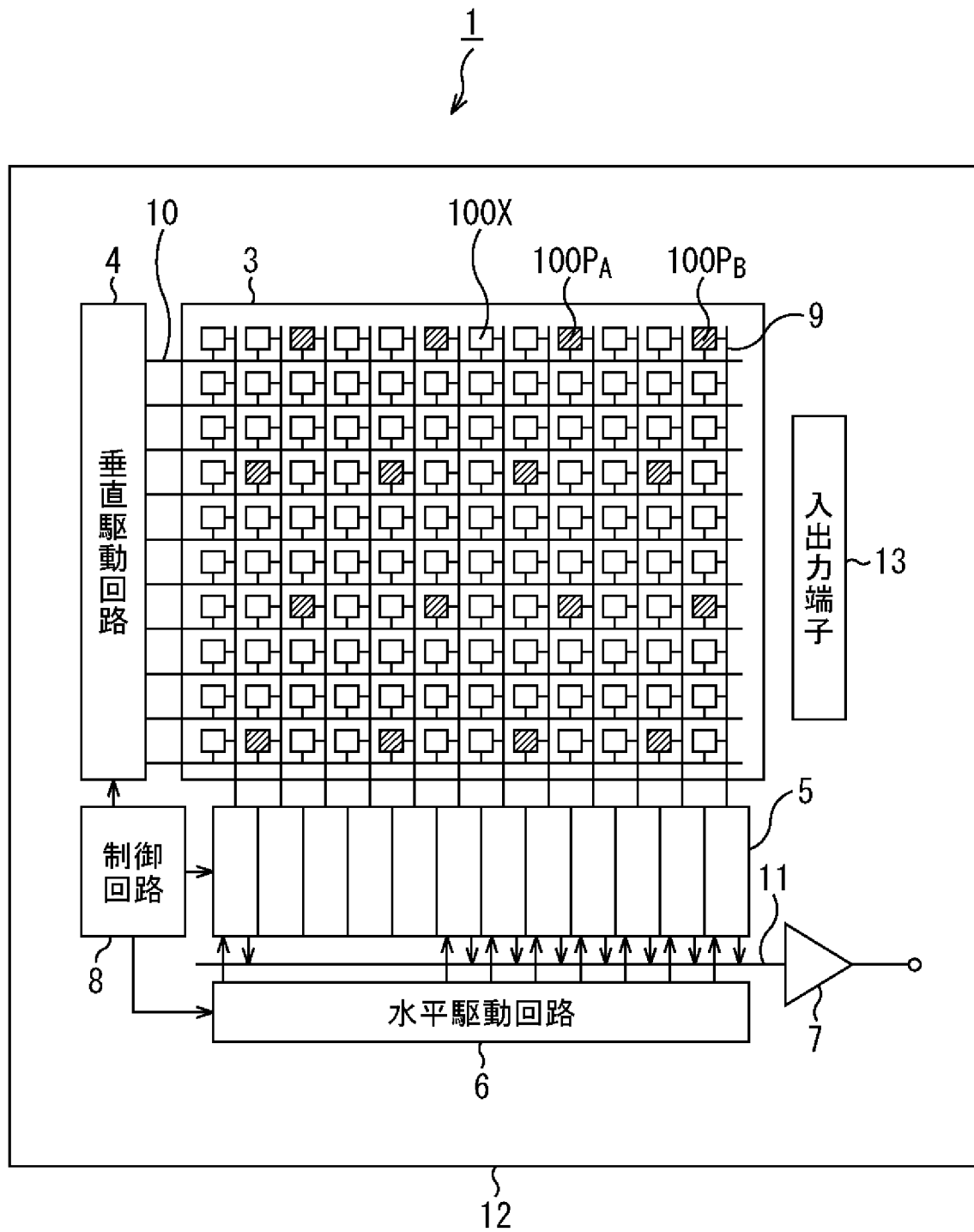
[図25]

図25



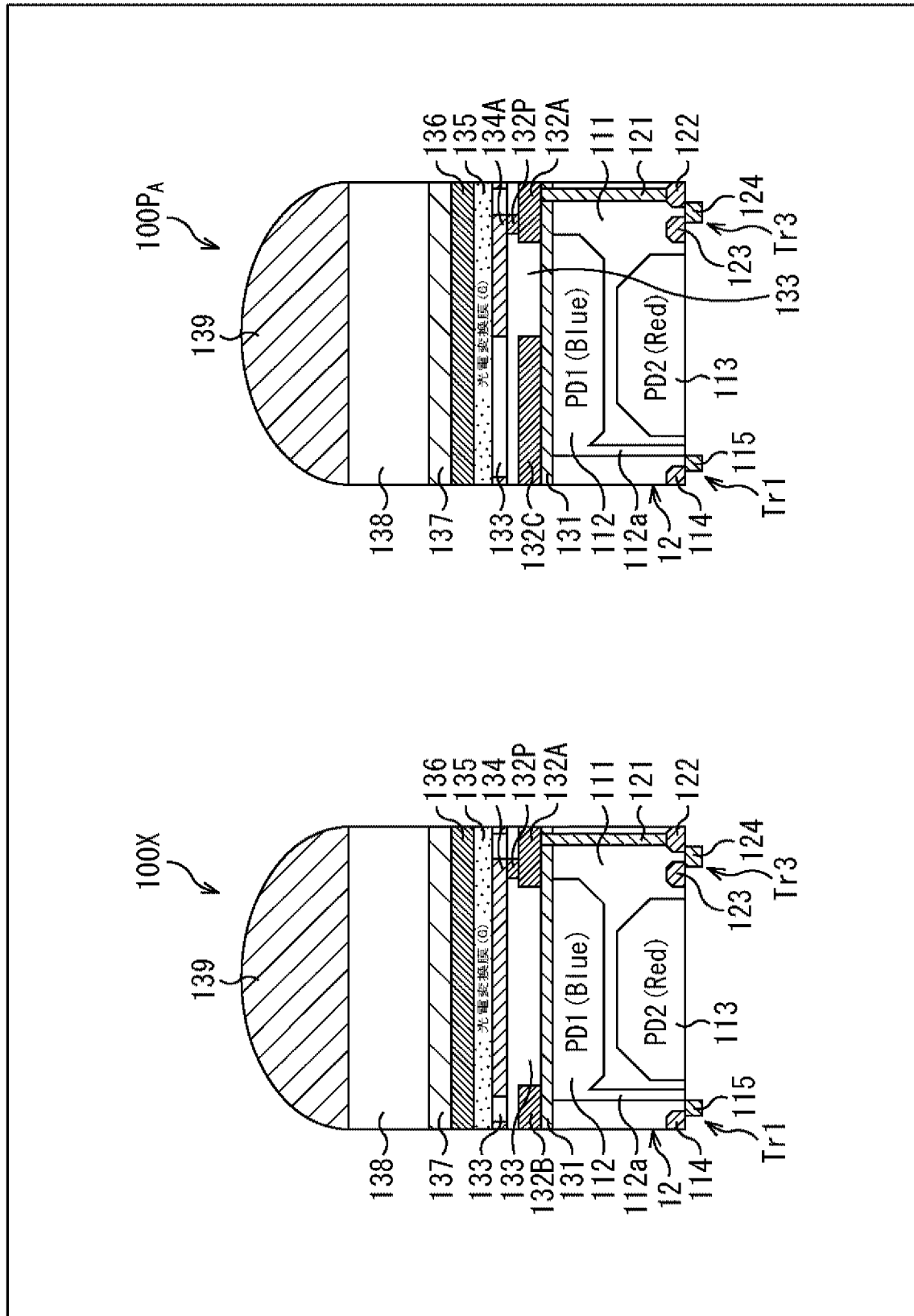
[図26]

図26



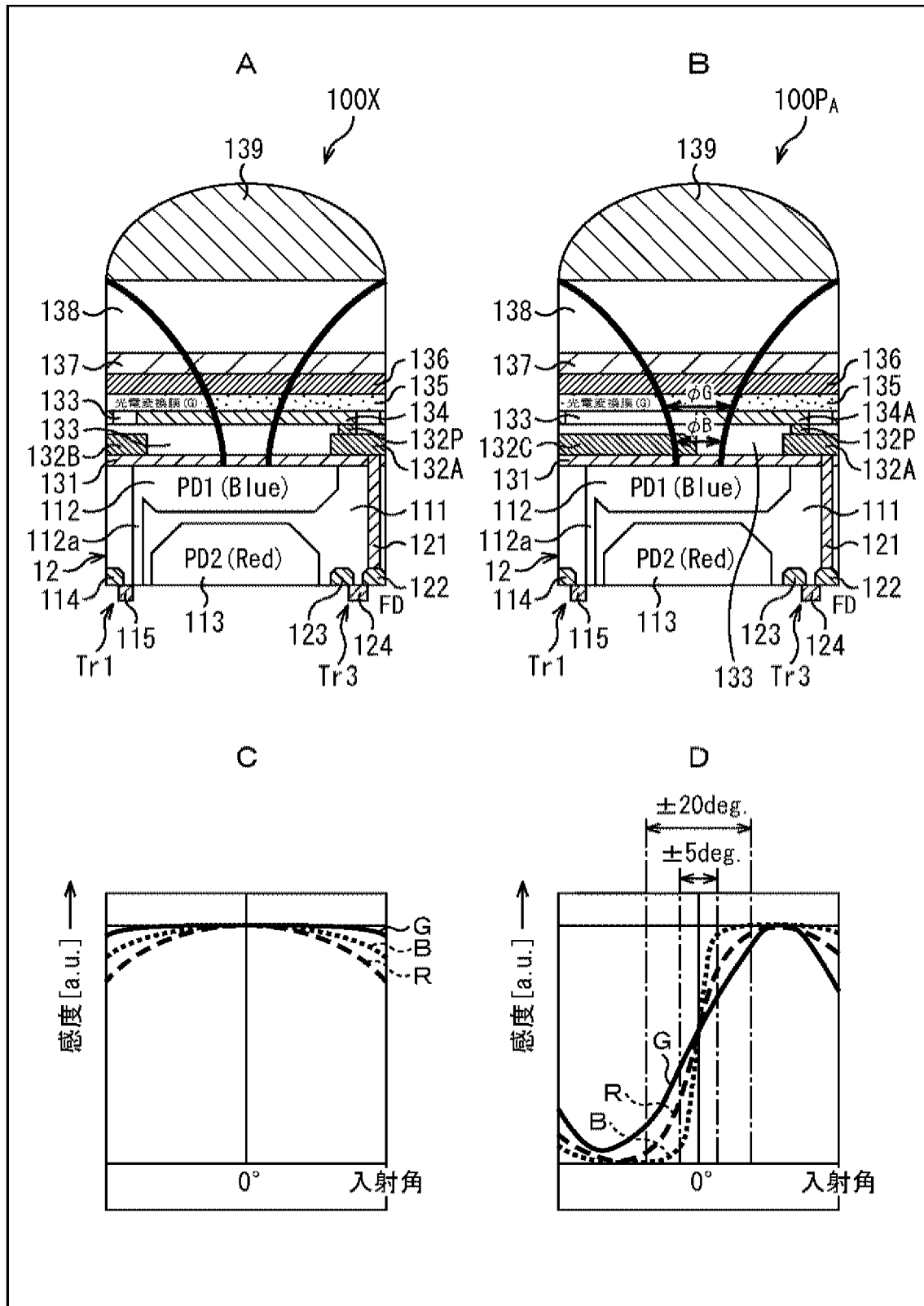
[図27]

図27



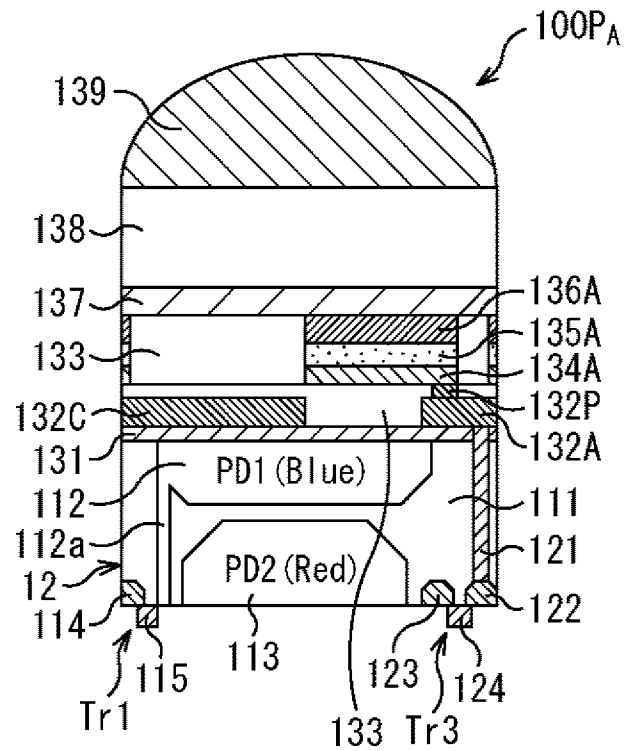
[図28]

図28



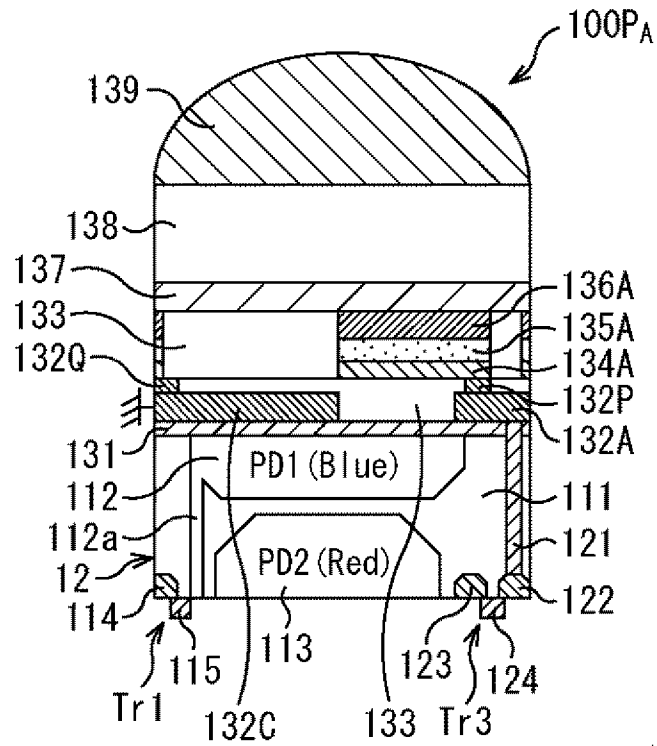
[図29]

図29



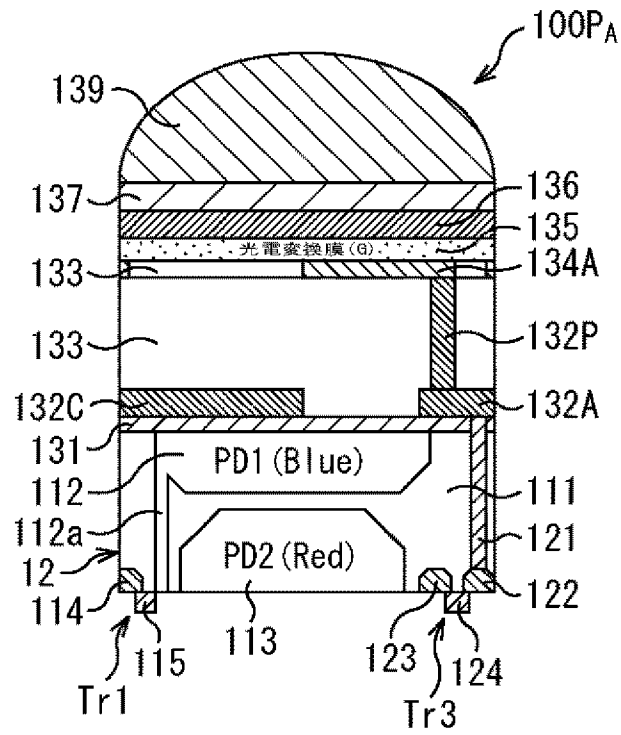
[図30]

図30



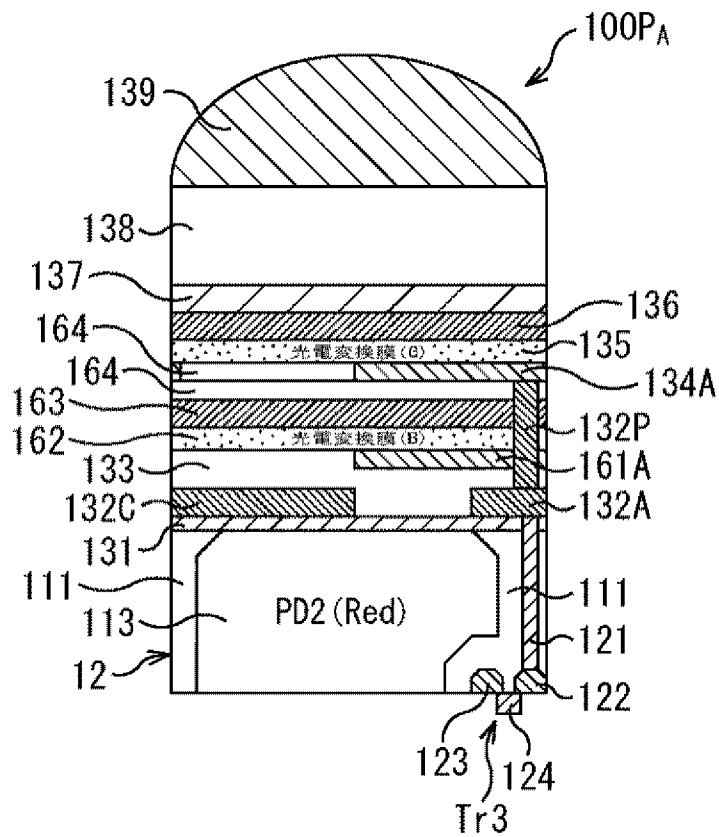
[図31]

図31



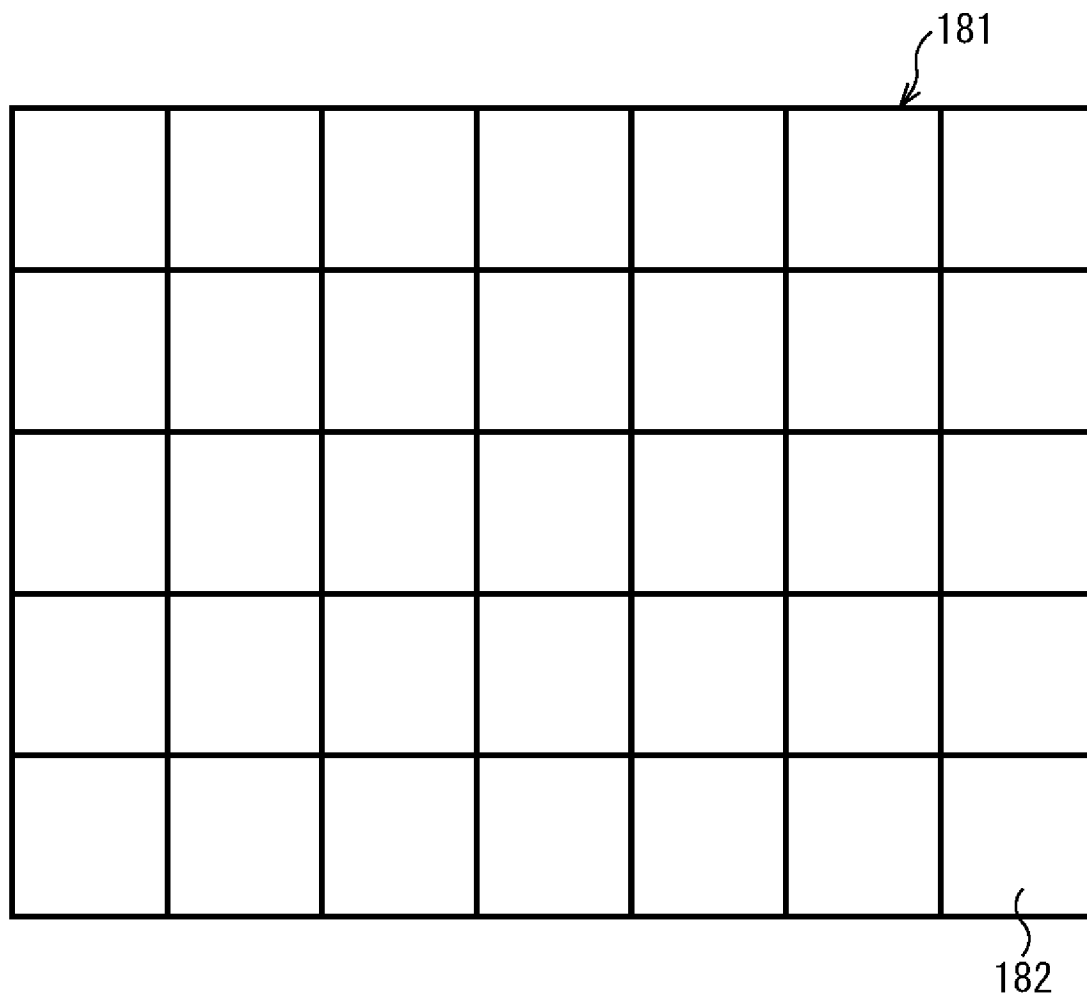
[図32]

図32



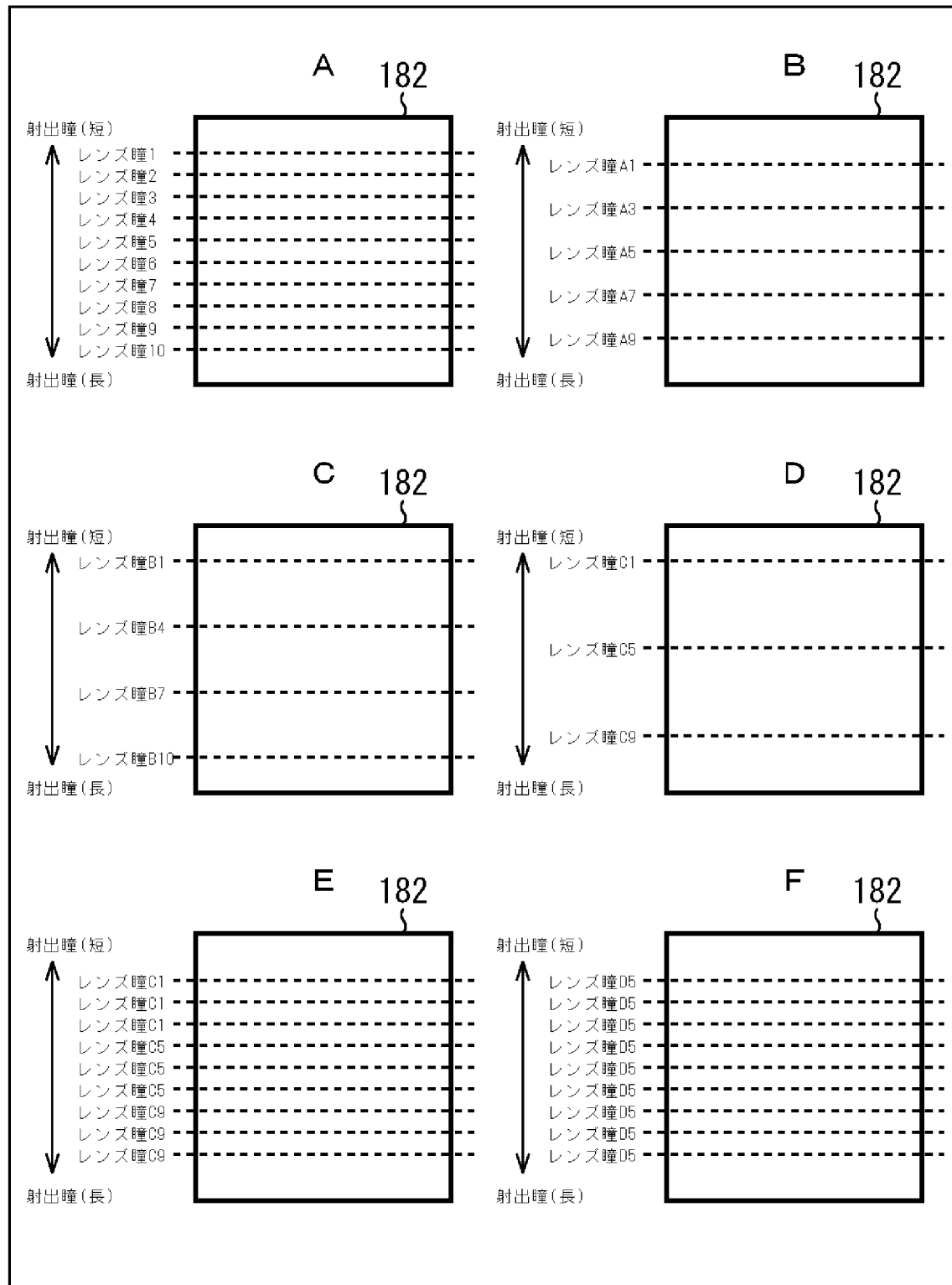
[図33]

図33



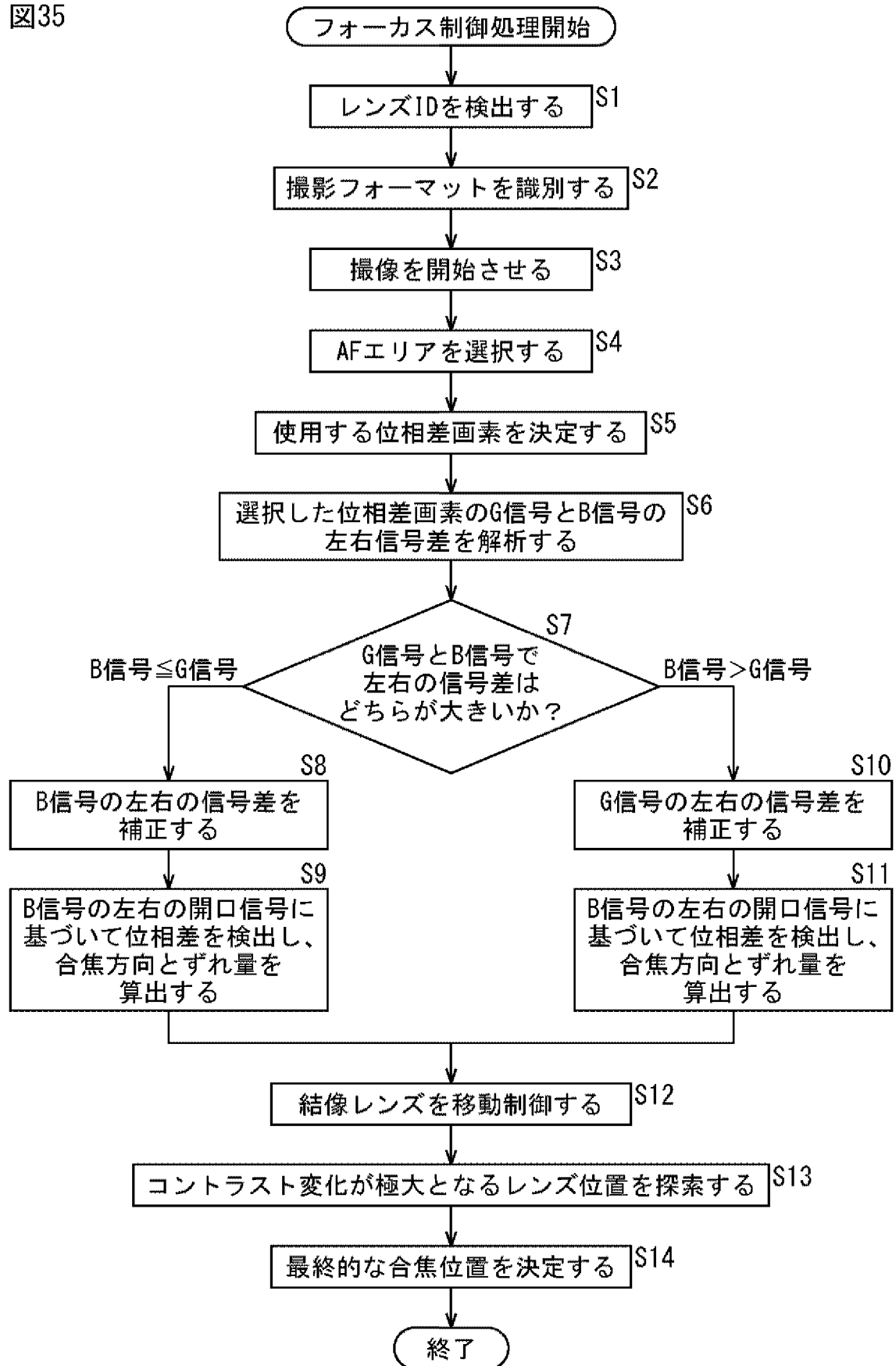
[図34]

図34



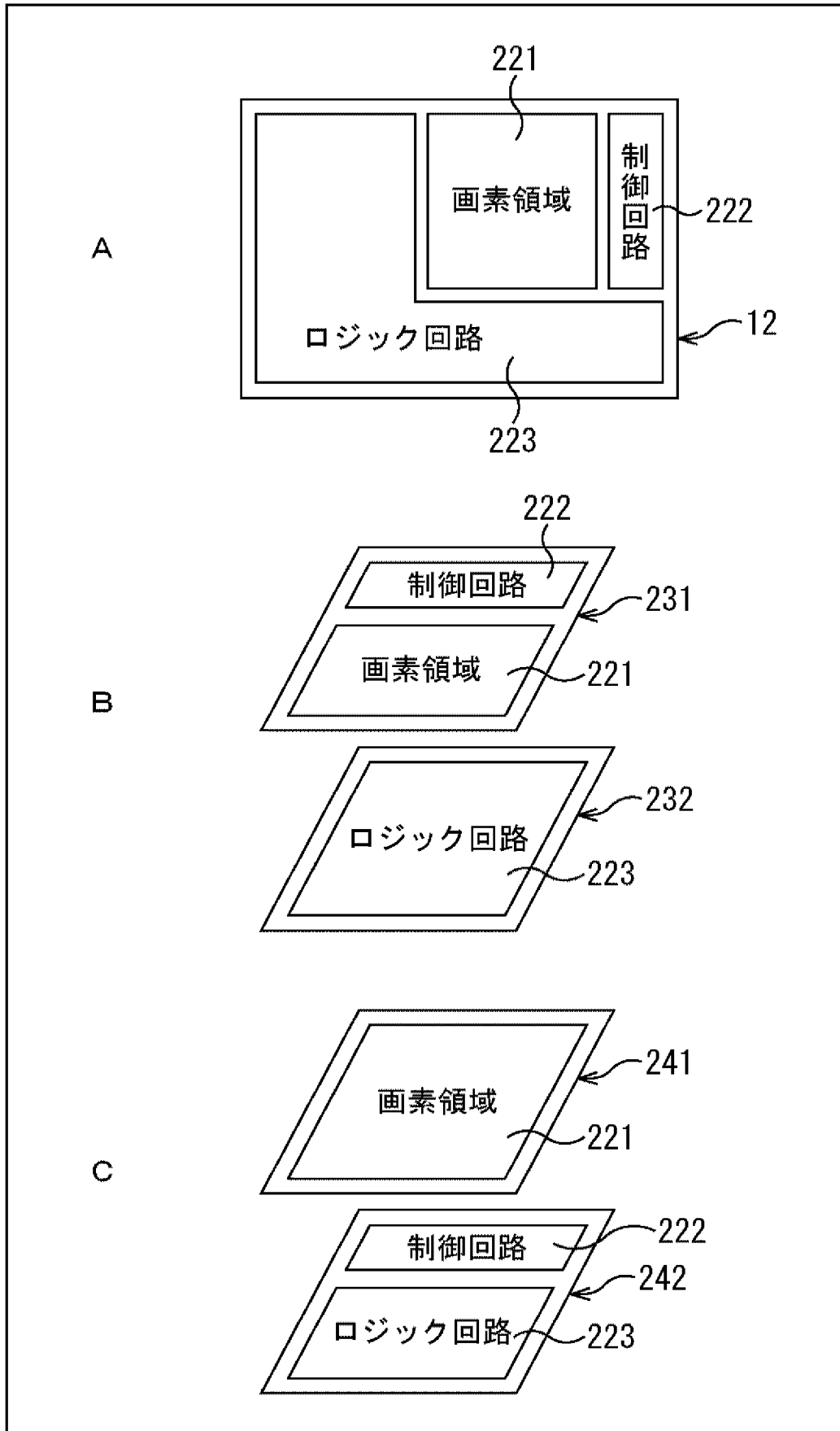
[図35]

図35



[図36]

図36



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2015/074134

A. CLASSIFICATION OF SUBJECT MATTER

H01L27/146(2006.01)i, G02B7/34(2006.01)i, G03B13/36(2006.01)i, H01L27/14(2006.01)i, H04N5/369(2011.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L27/146, G02B7/34, G03B13/36, H01L27/14, H04N5/369

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2015
Kokai Jitsuyo Shinan Koho	1971-2015	Toroku Jitsuyo Shinan Koho	1994-2015

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2002-82174 A (Matsushita Electric Industrial Co., Ltd.),	1-4, 6, 8, 9,
Y	22 March 2002 (22.03.2002), fig. 6 to 10 and explanations thereof (Family: none)	19, 20 1-4, 6-20
Y	JP 2013-145292 A (Nikon Corp.), 25 July 2013 (25.07.2013), fig. 1 to 14 and explanations thereof & US 2013/0182173 A1 fig. 1 to 14 and explanations thereof & WO 2013/105481 A1 & EP 2804035 A1 & CN 104081245 A & KR 10-2014-0122723 A	1-4, 6-16, 18-20

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
05 October 2015 (05.10.15)

Date of mailing of the international search report
13 October 2015 (13.10.15)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2015/074134

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	WO 2014/118868 A1 (Panasonic Corp.), 07 August 2014 (07.08.2014), fig. 1 to 5 and explanations thereof & US 2015/0009383 A1 fig. 1 to 5 and explanations thereof	1-4, 6, 7, 9-14, 17-20
Y	JP 2013-45907 A (Canon Inc.), 04 March 2013 (04.03.2013), fig. 1 to 7 and explanations thereof (Family: none)	12, 13
Y	JP 2012-84816 A (Fujifilm Corp.), 26 April 2012 (26.04.2012), fig. 8 and explanation thereof (Family: none)	14
A	JP 2011-109514 A (Fujifilm Corp.), 02 June 2011 (02.06.2011), entire text; all drawings (Family: none)	5
A	WO 2014/097899 A1 (Fujifilm Corp.), 26 June 2014 (26.06.2014), entire text; all drawings (Family: none)	1-20
A	JP 2005-268471 A (Fuji Photo Film Co., Ltd.), 29 September 2005 (29.09.2005), entire text; all drawings & US 2005/0230775 A1	1-20

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H01L27/146(2006.01)i, G02B7/34(2006.01)i, G03B13/36(2006.01)i, H01L27/14(2006.01)i, H04N5/369(2011.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01L27/146, G02B7/34, G03B13/36, H01L27/14, H04N5/369

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 5 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 5 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 5 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2002-82174 A（松下電器産業株式会社） 2002.03.22, 図 6-10 及びその説明箇所	1-4, 6, 8, 9, 19, 20
Y	（ファミリーなし）	1-4, 6-20
Y	JP 2013-145292 A（株式会社ニコン） 2013.07.25, 図 1-14 及びその説明箇所 & US 2013/0182173 A1, 図 1-14 及びその説明箇所 & WO 2013/105481 A1 & EP 2804035 A1 & CN 104081245 A & KR 10-2014-0122723 A	1-4, 6-16, 18-20

☒ C 欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

0 5 . 1 0 . 2 0 1 5

国際調査報告の発送日

1 3 . 1 0 . 2 0 1 5

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）
郵便番号 1 0 0 - 8 9 1 5
東京都千代田区霞が関三丁目 4 番 3 号

特許庁審査官（権限のある職員）

今井 聖和

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 1 6

5 F

4 6 6 6

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	WO 2014/118868 A1 (パナソニック株式会社) 2014.08.07, 図 1-5 及びその説明箇所 & US 2015/0009383 A1, 図 1-5 及びその説明箇所	1-4, 6, 7, 9-14, 17-20
Y	JP 2013-45907 A (キヤノン株式会社) 2013.03.04, 図 1-7 及びその説明箇所 (ファミリーなし)	12, 13
Y	JP 2012-84816 A (富士フイルム株式会社) 2012.04.26, 図 8 及びその説明箇所 (ファミリーなし)	14
A	JP 2011-109514 A (富士フイルム株式会社) 2011.06.02, 全文全図 (ファミリーなし)	5
A	WO 2014/097899 A1 (富士フイルム株式会社) 2014.06.26, 全文全図 (ファミリーなし)	1-20
A	JP 2005-268471 A (富士写真フイルム株式会社) 2005.09.29, 全文全図 & US 2005/0230775 A1	1-20