

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第4区分

【発行日】平成30年11月8日(2018.11.8)

【公表番号】特表2015-536127(P2015-536127A)

【公表日】平成27年12月17日(2015.12.17)

【年通号数】公開・登録公報2015-079

【出願番号】特願2015-534742(P2015-534742)

【国際特許分類】

H 02 M 3/28 (2006.01)

H 01 L 33/00 (2010.01)

【F I】

H 02 M 3/28 Q

H 02 M 3/28 F

H 01 L 33/00 J

【誤訳訂正書】

【提出日】平成30年9月27日(2018.9.27)

【誤訳訂正1】

【訂正対象書類名】特許請求の範囲

【訂正対象項目名】全文

【訂正方法】変更

【訂正の内容】

【特許請求の範囲】

【請求項1】

スイッチング回路であって、前記スイッチング回路は、

一次および二次巻線を有する変圧器であって、前記二次巻線は、負荷と結合されている
、変圧器と、

前記一次巻線と結合された第1のMOSFETスイッチと、

前記第1のMOSFETスイッチの出力における電流を測定するように構成された一次
電流感知デバイスと、

前記二次巻線と直列に結合された第2のMOSFETスイッチと、

前記第2のMOSFETスイッチの出力における電流を測定するように構成された前記
第2のMOSFETスイッチと直列に結合された二次電流感知デバイスと、

前記第1のMOSFETスイッチおよび前記第2のMOSFETスイッチを駆動させる
ための制御回路と、

第1の入力、第2の入力および出力を有するコンパレータと

を備え、

前記第1のMOSFETスイッチの駆動信号が前記第1のMOSFETスイッチをオン
にするときに、前記第2のMOSFETスイッチの駆動信号は前記第2のMOSFETス
イッチをオフにし、前記第1のMOSFETスイッチの前記駆動信号が前記第1のMOS
FETスイッチをオフにするときに、前記第2のMOSFETスイッチの前記駆動信号は
前記第2のMOSFETスイッチをオンにし、

前記一次電流感知デバイスからの信号は、前記第1の入力で前記コンパレータに入力され、前記二次電流感知デバイスからの信号は、前記第2の入力で前記コンパレータに入力され、前記一次電流感知デバイスからの前記信号と前記二次電流感知デバイスからの前記信号とが前記コンパレータによって比較されて、結果として生じる出力信号が取得され、前記結果として生じる出力信号は、前記コンパレータの前記出力から出力されて、前記第1のMOSFETスイッチおよび前記第2のMOSFETスイッチに対する前記駆動信号を生成するパルス幅変調器に入力され、前記一次電流感知デバイスからの前記信号が前記

二次電流感知デバイスからの前記信号を超えるときに、前記結果として生じる出力信号は、前記第1のMOSFETスイッチの前記駆動信号に前記第1のMOSFETスイッチをオフにさせる、スイッチング回路。

【請求項2】

前記一次および二次電流感知デバイスはそれぞれ、接地とそれぞれの第1または第2のMOSFETスイッチとの間に結合されたシャントレジスタを備える、請求項1に記載のスイッチング回路。

【請求項3】

前記二次電流感知デバイスに結合された電流感知増幅器をさらに備え、前記二次電流感知デバイスからの前記信号は、前記電流感知増幅器に入力され、前記電流感知増幅器によって増幅されて、前記コンパレータの前記第2の入力に入力される、請求項2に記載のスイッチング回路。

【請求項4】

前記制御回路は、パルス幅変調器を備える、請求項3に記載のスイッチング回路。

【請求項5】

電力供給源回路であって、前記電力供給源回路は、
制御回路と、
擬似共振フライバック回路と
を備え、前記擬似共振フライバック回路は、
一次回路であって、前記一次回路は、第1のトランジスタスイッチによって制御され、
かつ、第1の電流感知デバイスを含む、一次回路と、
二次回路であって、前記二次回路は、第2のトランジスタスイッチによって制御され、
かつ、前記第2のトランジスタスイッチと直列に結合された第2の電流感知デバイスを含む、二次回路と、
一次および二次巻線を有する変圧器と
を含み、

前記一次巻線は、前記第1のトランジスタスイッチと結合されており、前記二次巻線は、前記第2のトランジスタスイッチと負荷とに直列に結合されており、

前記制御回路は、前記第1のトランジスタスイッチおよび前記第2のトランジスタスイッチを駆動するように構成され、

前記第1のトランジスタスイッチに対する駆動信号が前記第1のトランジスタスイッチをオンにするときに、前記第2のトランジスタスイッチに対する駆動信号は前記第2のトランジスタスイッチをオフにし、前記第1のトランジスタスイッチに対する前記駆動信号が前記第1のトランジスタスイッチをオフにするときに、前記第2のトランジスタスイッチに対する前記駆動信号は前記第2のトランジスタスイッチをオンにし、前記第1および第2の電流感知デバイスからの信号は、コンパレータに入力され、相互に比較され、前記コンパレータの結果として生じる出力信号は、前記第1のトランジスタスイッチおよび前記第2のトランジスタスイッチに対する前記駆動信号を生成するパルス幅変調器に入力され、前記第1の電流感知デバイスからの前記信号が前記第2の電流感知デバイスからの前記信号を超えるときに、前記結果として生じる出力信号は、前記第1のトランジスタスイッチに対する前記駆動信号に前記第1のトランジスタスイッチをオフにさせる、電力供給源回路。

【請求項6】

前記第1および第2の電流感知デバイスはそれぞれ、接地とそれぞれの第1または第2のトランジスタスイッチとの間に結合されたシャントレジスタを備える、請求項5に記載の電力供給源回路。

【請求項7】

前記第2の電流感知デバイスに結合された電流感知増幅器をさらに備え、前記第2の電流感知デバイスからの前記信号は、前記電流感知増幅器に入力され、前記電流感知増幅器によって増幅されて、前記コンパレータに入力される、請求項6に記載の電力供給源回路

。

【請求項 8】

前記制御回路は、パルス幅変調器を備える、請求項 7 に記載の電力供給源回路。

【請求項 9】

方法であって、前記方法は、

一次スイッチを用いて、フライバック変圧器の二次巻線を通して出力キャパシタを充電させることであって、前記フライバック変圧器の一次巻線および前記一次スイッチは、電源に結合されている、ことと、

二次スイッチを用いて、前記フライバック変圧器の二次巻線を通して前記出力キャパシタを負荷へと放電することであって、前記フライバック変圧器の前記二次巻線および前記二次スイッチは、前記出力キャパシタおよび前記負荷に結合されている、ことと、

前記一次スイッチの電流を感知することと、

前記二次スイッチの電流を感知することと、

第 1 の電流感知信号を第 2 の電流感知信号と比較し、結果として生じる制御信号を、前記一次スイッチおよび前記二次スイッチに対する駆動信号を生成するパルス幅変調器に入力することであって、前記第 1 の電流感知信号が前記第 2 の電流感知信号を超えるときに、前記結果として生じる制御信号は、前記一次スイッチに対する前記駆動信号に前記一次スイッチをオフにさせる、ことと、

前記駆動信号で前記一次スイッチおよび前記二次スイッチを駆動させることとを含み、

前記一次スイッチに対する前記駆動信号が前記一次スイッチをオンにするときに、前記二次スイッチに対する前記駆動信号は前記二次スイッチをオフにし、前記一次スイッチに対する前記駆動信号が前記一次スイッチをオフにするときに、前記二次スイッチに対する前記駆動信号は前記二次スイッチをオンにする、方法。

【請求項 10】

前記一次スイッチの電流の感知および前記二次スイッチの電流の感知は、接地とそれとの一次または二次スイッチとの間に結合されたシャントレジスタを使用して達成される、請求項 9 に記載の方法。

【請求項 11】

前記二次スイッチの電流を増幅させることをさらに含む、請求項 10 に記載の方法。

【請求項 12】

さらに、前記一次および二次スイッチを駆動させることは、パルス幅変調器を使用して、前記一次および二次スイッチを駆動させることを含む、請求項 11 に記載の方法。

【請求項 13】

前記フライバック変圧器の前記二次巻線は、前記負荷を形成する複数 LED ストリングを駆動する、請求項 9 に記載の方法。

【請求項 14】

前記電流感知增幅器は、誤差増幅器およびゲイン増幅器を備え、前記ゲイン増幅器の後に前記誤差増幅器が続き、前記二次電流感知デバイスからの前記信号は、前記ゲイン増幅器に入力され、前記ゲイン増幅器によって増幅されて、前記誤差増幅器に入力され、参照電圧信号を使用して前記誤差増幅器によって調整されて、前記コンパレータの前記第 2 の入力に入力される、請求項 3 に記載のスイッチング回路。

【請求項 15】

コンパレータをさらに備え、前記コンパレータは、前記第 2 の MOSFET スイッチのドレインおよびソースにおける電圧を比較し、かつ、出力信号を前記パルス幅変調器に送り、前記第 2 の MOSFET スイッチの前記ドレインおよび前記ソースにおける前記電圧が 0 V 差を有するときに、前記出力信号は、前記第 2 の MOSFET スイッチの前記駆動信号に前記第 2 の MOSFET スイッチをオフにさせる、請求項 4 に記載のスイッチング回路。

【請求項 16】

前記電流感知増幅器は、誤差増幅器およびゲイン増幅器を備え、前記ゲイン増幅器の後に前記誤差増幅器が続き、前記第2の電流感知デバイスからの前記信号は、前記ゲイン増幅器に入力され、前記ゲイン増幅器によって増幅されて、前記誤差増幅器に入力され、参照電圧信号を使用して前記誤差増幅器によって調整されて、前記コンパレータに入力される、請求項7に記載の電力供給源回路。

【請求項17】

コンパレータをさらに備え、前記コンパレータは、前記第2のトランジスタスイッチのドレインおよびソースにおける電圧を比較し、かつ、出力信号を前記パルス幅変調器に送り、前記第2のトランジスタスイッチの前記ドレインおよび前記ソースにおける前記電圧が0V差を有するときに、前記出力信号は、前記第2のトランジスタスイッチの前記駆動信号に前記第2のトランジスタスイッチをオフにさせる、請求項8に記載の電力供給源回路。

【請求項18】

請求項5に記載の電力供給源回路と前記負荷とを備える回路であって、前記二次巻線が前記負荷に電力を提供する、回路。

【請求項19】

前記負荷は、複数LEDストリングである、請求項18に記載の回路。

【誤訳訂正2】

【訂正対象書類名】明細書

【訂正対象項目名】0026

【訂正方法】変更

【訂正の内容】

【0026】

図示される実施形態では、Qpからの電流Ipは、コンパレータ410に提供される。Qsからの電流は、増幅器406および408を含む増幅器フィルタ回路402に提供される。増幅器回路406は、低値レジスタ効率を高く保つために使用されるため、電流感知信号にゲインをかけるために使用される。増幅器408は、従来の誤差増幅器、VR_EF、および増幅器406からのフィードバック信号を使用して、LED電流を調整するために使用される。

【誤訳訂正3】

【訂正対象書類名】明細書

【訂正対象項目名】0029

【訂正方法】変更

【訂正の内容】

【0029】

図5は、図4の実施形態による、電流フローを図示する。示されるように、V_{SW1}駆動は、SW1を制御し、IpからIsにスイッチングする。PDRV(一次トランジスタ駆動信号)(図6)は、スイッチQpが「オン」にされている間、エネルギーを変圧器104内に貯蔵するために使用される。本時間の間、一次電流は、感知レジスタRpを通じて流動する。いったん所望の一次ピーク電流に到達すると、PDRVは、Qpをオフにし、SDRV(二次トランジスタ駆動信号)(図6)は、Qsを「オン」にする。本時間の間、変圧器104は、電流をLEDに提供し、COUT内に電荷を補充する。ゼロ変圧器エネルギーは、脱饱和コンパレータ405(図4)が、0V差を有する脱饱和+および脱饱和-を入力すると検出される。付加的オフセットまたは遅延が、変圧器104内への電流を「逆転」させるために追加され、同期スイッチを通して、電流が逆転することを可能にすることができます。この貯蔵されたエネルギーは、Qsがオフになり、スイッチQpにわたって0Vをもたらした後、Qpのボディダイオードを通して電流を流動させるために使用される。PDRV信号は、スイッチドレインソース電圧が0Vに到達し、スイッチ

グ損失を排除し、EMIを低減させた後、Q_pをオンにする。本サイクルは、所望のピーク電流に到達するまでQ_pがオンになると、自動で繰り返される。