

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H04B 7/15 (2006.01)

H03M 13/09 (2006.01)



# [12] 发明专利说明书

专利号 ZL 03132884.9

[45] 授权公告日 2009年5月20日

[11] 授权公告号 CN 100490351C

[22] 申请日 2003.7.24 [21] 申请号 03132884.9

[30] 优先权

[32] 2002.7.26 [33] US [31] 60/398,760

[32] 2002.8.15 [33] US [31] 60/403,812

[32] 2003.1.28 [33] US [31] 10/353,224

[73] 专利权人 休斯电子公司

地址 美国加利福尼亚州

[72] 发明人 姆斯塔法·伊罗兹 孙凤文 李琳南

小丹尼尔·弗雷利

[56] 参考文献

US2002042899A1 2002.4.11

US20020051501A1 2002.5.2

US2002005150A1 2002.5.2

审查员 丁文佳

[74] 专利代理机构 中国国际贸易促进委员会专利  
商标事务所

代理人 冯赓宣

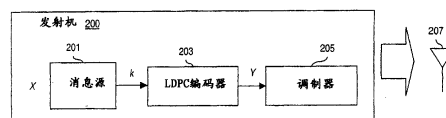
权利要求书 5 页 说明书 22 页 附图 17 页

[54] 发明名称

利用低密度奇偶校验码的卫星通信系统及其方法

[57] 摘要

公开了一种通过卫星(111)可靠地进行通信、支持包括例如直播卫星和数据业务在内的通信业务的方法。输入消息被编码,产生结构化的低密度奇偶校验(LDPC)编码消息。按照一种高阶次调制方案对已编码的消息进行调制,上述高阶次调制方案具有一个信号星座,它表示每一个信号点,例如,8-相移键控(8-PSK)和16-正交调幅(16-QAM)都有两个以上的符号。本系统包括发射机(200),它被配置成通过卫星(111)传播已调制的信号。上述方法特别适用于要求高数据速率的带宽受限的通信系统。



1. 一种通过卫星可靠地进行通信、支持通信业务的方法，该方法包括：

对输入消息进行编码，以便输出结构化的低密度奇偶校验（LDPC）编码消息，其中奇偶校验矩阵的设计保证了一组比特节点和校验节点的相关边沿在存储器中被同时地放置在一起，从而能够在—一个时钟周期内访问所述边沿的所有值；

根据—种高阶次调制方案，对已编码的消息进行调制；以及通过卫星（111）发送已调制的信号。

2. 根据权利要求1的方法，其中，在调制步骤中的高阶次调制方案具有—个信号星座，该信号星座代表—个调制符号有4个以上的信号点，其中，若该信号星座是—个2维信号空间，则某些信号点可以不正交于其他的信号点。

3. 根据权利要求1的方法，其中，在调制步骤中的高阶次调制方案包括8—相移键控（8—PSK）以及16—正交调幅（16—QAM）至少其中之一。

4. 根据权利要求1的方法，还包括：

将里德—所罗门外码施加于输入消息，以便输出已编码的消息。

5. 根据权利要求1的方法，还包括：

按照高阶次调制方案对已发送的信号进行解调；并且按照—种规定的解码方案对已解调信号进行解码。

6. 根据权利要求1的方法，其中，被发送的信号跟多个数据速率其中之一相关联，并且按照与多个数据速率无关的规定的解码方案来执行解码步骤。

7. 根据权利要求1的方法，其中，通信业务包括直播电视，该方法还包括：

选择性地将已解码的信号输出到电视显示器（119）。

8. 根据权利要求 1 的方法, 其中, 通信业务包括数据业务, 该方法还包括:

将已解码的信号输出到计算机(1600)。

9. 一种用于通过卫星上可靠地进行通信、支持通信业务的卫星终端, 该终端包括:

一个编码器(203), 它被配置成响应于输入消息, 输出结构化的低密度奇偶校验(LDPC)编码消息, 其中奇偶校验矩阵的设计保证了一组比特节点和校验节点的相关边沿在存储器中被同时地放置在一起, 从而能够在—个时钟周期内访问所述边沿的所有值; 以及

—个调制器(205), 它被配置成按照—种高阶次调制方案, 对已编码的消息进行调制, 其中, 已调制的信号通过卫星(111)进行发送。

10. 根据权利要求 9 的终端, 其中, 高阶次调制方案具有—个信号星座, 该信号星座代表—个调制符号有 4 个以上的信号点, 其中, 若该信号星座是—个 2 维信号空间, 则某些信号点可以不正交于其他的信号点。

11. 根据权利要求 9 的终端, 其中, 高阶次调制方案包括 8—相移键控(8—PSK)以及 16—正交调幅(16—QAM)至少其中之一。

12. 根据权利要求 9 的终端, 其中, 编码器(203)通过将里德—所罗门外码施加于输入消息, 来输出已编码的消息。

13. 根据权利要求 9 的终端, 还包括:

—个解调器(301), 它被配置成按照高阶次调制方案对已发送的信号进行解调; 以及

—个解码器(305), 它被配置成按照—种规定的解码方案对已解调信号进行解码。

14. 根据权利要求 9 的终端, 其中, 被发送的信号跟多个数据速率其中之一相关联, 并且按照与多个数据速率无关的规定的解码方案, 由解码器(305)进行解码。

15. 根据权利要求 9 的终端, 其中, 通信业务包括直播电视, 并且已解码的信号被输出到电视显示器 (119)。

16. 根据权利要求 9 的终端, 其中, 通信业务包括数据业务, 并且已解码的信号被输出到计算机 (1600)。

17. 一种支持通信业务的卫星通信系统, 该系统包括:

一个第一终端, 它被这样配置成对输入消息进行编码, 以便输出结构化的低密度奇偶校验 (LDPC) 编码消息; 并且按照一种高阶次调制方案, 对已编码的消息进行调制, 其中, 已调制的信号通过卫星 (111) 进行发送, 其中奇偶校验矩阵的设计保证了一组比特节点和校验节点的相关边沿在存储器中被同时地放置在一起, 从而能够在—个时钟周期内访问所述边沿的所有值,

—个第二终端, 它被配置成接收经由卫星 (111) 进行发送的信号。

18. 根据权利要求 17 的系统, 其中, 高阶次调制方案具有—个信号星座, 该信号星座代表—个调制符号有 4 个以上的信号点, 其中, 若该信号星座是—个 2 维信号空间, 则某些信号点可以不正交于其他的信号点。

19. 根据权利要求 17 的系统, 其中, 高阶次调制方案包括 8—相移键控 (8—PSK) 以及 16—正交调幅 (16—QAM) 至少其中之一。

20. 根据权利要求 17 的系统, 其中, 第一终端还被配置成将里德—所罗门外码施加于已编码的消息。

21. 根据权利要求 17 的系统, 其中, 第二终端被配置成按照高阶次调制方案对已发送的信号进行解调; 以及按照—种规定的解码方案对已解调信号进行解码。

22. 根据权利要求 17 的系统, 其中, 被发送的信号跟多个数据速率其中之一相关联, 并且按照与多个数据速率无关的规定的解码方案, 对已发送的信号进行解码。

23. 根据权利要求 17 的系统, 其中, 通信业务包括直播电视,

以及将已解码的信号输出到电视显示器 (119)。

24. 根据权利要求 17 的系统, 其中, 通信业务包括数据业务, 以及将已解码的信号输出到计算机 (1600)。

25. 一种用于通过卫星可靠地进行通信、支持通信业务的系统, 该系统包括:

用于对输入消息进行编码, 以便输出结构化的低密度奇偶校验 (LDPC) 编码消息, 以及根据一种高阶次调制方案, 对已编码的消息进行调制的装置, 上述高阶次调制方案具有一个信号星座, 该信号星座代表每一个信号点有两个以上的调制符号, 其中奇偶校验矩阵的设计保证了一组比特节点和校验节点的相关边沿在存储器中被同时地放置在一起, 从而能够在—个时钟周期内访问所述边沿的所有值; 以及

发射机 (200), 它被配置成通过卫星 (111) 传播已调制的信号。

26. 根据权利要求 25 的系统, 其中, 高阶次调制方案包括 8—相移键控 (8—PSK) 以及 16—正交调幅 (16—QAM) 至少其中之一。

27. 根据权利要求 25 的系统, 其中, 用于编码和调制的装置将里德—所罗门外码施加于输入消息, 以便输出已编码的消息。

28. 根据权利要求 25 的系统, 还包括:

接收机电路 (300), 它被配置成按照高阶次调制方案对已发送的信号进行解调, 并且按照—种规定的解码方案对已解调信号进行解码。

29. 根据权利要求 25 的系统, 其中, 被发送的信号跟多个数据速率其中之一相关联, 并且接收机电路 (300) 按照与多个数据速率无关的规定的解码方案对已解调信号进行解码。

30. 根据权利要求 25 的系统, 其中, 通信业务包括直播电视, 该系统还包括:

电视显示器 (119), 它被配置成接收已解码的信号。

31. 根据权利要求 25 的系统，其中，通信业务包括数据业务，该系统还包括：

计算机（1600），它被配置成接收已解码的信号。

## 利用低密度奇偶校验码的卫星通信系统及其方法

### 技术领域

本发明涉及通信系统，更具体地说，涉及一种利用线性块编码技术的卫星通信系统。

### 背景技术

卫星通信系统已经作为一种支持各项宽带业务的可行的解决方案而出现。就其本身而言，为了使卫星通信系统在有噪声的通信信道中能提供可靠的通信，具有高功率效率和带宽效率的调制与编码方法是很需要的。这些通信信道表现出一种固定的能力，它可以被表示为在给定的信噪比下，每赫兹每秒的比特数 (bps/Hz)，此项参数定义了一个理论上的上限 [ 称为山农 (Shannon) 极限 ]。因此，编码设计以实现接近于这个山农极限的速率为目标。一种能接近山农极限的此类代码就是低密度奇偶校验 (LDPC) 码。

从传统上来说，由于存在许多缺点，使得 LDPC 码尚未被广泛地使用。其中，一个缺点就是，LDPC 编码技术是高度复杂的。使用发生器矩阵来对 LDPC 码进行编码可能需要存储一个非常大的、非稀疏矩阵。此外，LDPC 码要求大的数据块变为有效；因而，即使 LDPC 码的奇偶校验矩阵是稀疏的，要存储这些矩阵仍然是有问题的。从实施的角度来看，存储问题是为什么 LDPC 码在实践中尚未得到普遍推广的一个重要原因。在 LDPC 码实现过程中的一个主要挑战就是如何在解码器中的几个处理引擎 (节点) 之间实现连接网络。

消费者对越来越高的数据速率的需求，例如，为了支持它们的多媒体应用 (诸如视频流，网上冲浪，等等) 已经促成了各项宽带业务的爆炸性的增长。因此，通信服务提供商们需要一种能支持高数据速率的基础设施，特别是在带宽受限的系统中。每个符号承载两个以上比特的高阶次调制技术，诸如 8—相移键控 (8—PSK)

以及 16—正交调幅 (16—QAM) 能提供更为有效的带宽利用率。不幸的是, 常规的 LDPC 通信系统使用一种承载着二进制或四进制调制的调制方案, 其代表信息的信号波形跟二进制是正相反的 (antipodal), 或者互相正交。

因此, 需要一种使用简单的编码和解码处理、同时能使成本最小化的卫星通信系统。这也需要有效地使用 LDPC 码, 以支持高的数据速率, 同时不引入较大的复杂性。还需要在一个带宽受限的系统 (例如一个卫星通信系统) 中, 改进功率效率与带宽效率。

### 发明内容

这些和其他需求都由本发明给以解决, 其中, 提供了一种方法, 用于利用结构化低密度奇偶校验 (LDPC) 码, 并结合具有各信号星座的高阶次调制方案通过卫星通信系统进行通信, 上述各信号星座都具有由一个信号点 (signalling point) 表示的两个或多个符号 (symbol)。通过将奇偶校验矩阵限定为下半部的三角形, 来提供 LDPC 码的结构。这个方法能有利地利用 LDPC 码对被发送的各比特的不均等的误码保护能力, 以便向高阶次调制方案, 诸如 8—相移键控 (8—PSK) 以及 16—正交调幅 (16—QAM) 的比较脆弱的各比特提供额外的误码保护。上述方法提供了一种具有高带宽效率和功率效率的调制技术, 它们很好地适用于直播卫星或宽带卫星通信。根据整个系统的各项链接参数, 本方法能用简单的能进行高速运算的解码硬件, 来实现高的功率效率和/或带宽效率。

根据本发明的一个实施例的一个方面, 公开了一种用于在卫星上可靠地进行通信、以支持通信业务的方法。该方法包括: 对输入消息进行编码, 以便输出结构化的低密度奇偶校验 (LDPC) 编码消息, 所述结构化的 LDPC 编码消息提供相邻边沿值的同时存储器存取。该方法还包括根据一种高阶次调制方案, 对已编码的消息进行调制, 以及通过卫星发送已调制的信号。

根据本发明的一个实施例的另一个方面, 公开了一种在卫星上可靠地进行通信、以支持通信业务的卫星终端。该终端包括一个编码器, 它被配置成响应于输入消息, 输出结构化的低密度奇偶校验

(LDPC) 编码消息, 所述结构化的 LDPC 编码消息提供相邻边沿值的同时存储器存取。该终端还包括一个调制器, 它被配置成按照高阶次调制方案对已编码的消息进行调制, 其中, 已调制信号通过卫星被发送。

根据本发明的一个实施例的又一个方面, 公开了一种支持通信业务的卫星通信系统。该系统包括一个第一终端, 它被配置成对输入消息进行编码, 以输出结构化的低密度奇偶校验 (LDPC) 编码消息, 所述结构化的 LDPC 编码消息提供相邻边沿值的同时存储器存取并且按照高阶次调制方案对已编码的消息进行调制, 其中, 已调制信号通过卫星被发送。同样, 本系统包括一个第二终端, 它被配置成接收经由卫星发送的信号。

根据本发明的一个实施例的再一个方面, 公开了一种在卫星上可靠地进行通信、以支持通信业务的系统。该系统包括: 用于对输入消息进行编码, 以便输出结构化的低密度奇偶校验 (LDPC) 编码消息, 以及根据一种高阶次调制方案, 对已编码的消息进行调制的装置, 所述结构化的 LDPC 编码消息提供相邻边沿值的同时存储器存取上述高阶次调制方案具有一个信号星座, 其代表每一个信号点有两个以上的符号。该系统还包括发射机, 它被配置成通过卫星传播已调制的信号。

从以下的详细说明中, 通过图解若干特定的实施例和实施方案, 包括被设想用于实行本发明的最佳模式, 将使本发明的其他方面, 特征和优点变得更加明显。在不背离本发明的精神实质和范围的前提下, 本发明还可以包括其他的和不同的实施例, 并且在各个明显的方面对一些细节进行修改。相应地, 从性质上来说, 附图和说明都被认为是说明性的, 而不是限制性的。

## 附图说明

在附图的各视图中, 借助于实例, 而不是借助于限制, 来说明本发明, 并且在其中, 相同的参考数字指的是类似的元件, 在附图

中:

图 1A 和 1B 分别是根据本发明的一个实施例的、被构成去使用低密度奇偶校验 (LDPC) 码的通信系统的图, 以及使用 LDPC 编码、能提供高数据速率的卫星通信系统的图;

图 2 是在图 1A 的系统中的示例性的发射机的图;

图 3 是在图 1A 的系统中的示例性的接收机的图;

图 4 是在根据本发明的一个实施例中, 一个稀疏的奇偶校验矩阵的图;

图 5 是图 4 的矩阵的 LDPC 码的两部分构成的图;

图 6 是根据本发明的一个实施例的一个稀疏的奇偶校验矩阵的一个子矩阵的图, 其中, 该子矩阵含有仅限于下半部的三角形区域的奇偶校验数值;

图 7 是表示使用无约束的奇偶校验矩阵 (H 矩阵) 的代码对具有如图 6 所示的子矩阵的有约束的 H 矩阵的代码之间的性能比较的图;

图 8A 和 8B 分别是一个非格雷 8-相移键控调制方案的图, 以及一个格雷 8-相移键控调制方案的图, 它们当中的每一种都可以用于图 1A 的系统之中;

图 9 是表示使用格雷标记的代码对非格雷标记的代码之间的性能比较的图;

图 10 是在根据本发明的一个实施例中, 使用非格雷映射的 LDPC 解码器的工作流程图;

图 11 是表示在根据本发明的一个实施例中, 使用格雷映射的 LDPC 解码器的工作情况的流程图;

图 12A-12C 是在根据本发明的一个实施例中, 各校验节点和各比特节点之间的交互作用的图;

图 13 A-13C 表示在根据本发明的各个实施例中, 所产生的各 LDPC 码的仿真结果;

图 14 A-14B 分别表示在根据本发明的一个实施例中, 被构成

用以支持结构化存取、以实现在 LDPC 编码中的随机性的存储器的顶部边沿和底部边沿的图；

图 15 是表示采用不同编码方案的 LDPC 编码的性能比较的图；

图 16 是表示在根据本发明的一个实施例中，能执行 LDPC 码的编码和解码处理的一个计算机系统的图。

### 具体实施方式

下面描述用于有效地产生结构化的低密度奇偶校验 (LDPC) 码的系统、方法和软件。在以下的描述中，为了说明的目的，将列举许多特定的细节，以便提供对本发明的透彻理解。然而，对本领域技术人员来说，显而易见，在实施本发明时，可以不用这些特定的细节，或者采取一种等效的设计安排。在其他各实例中，以方框图的形式来表示一些众所周知的结构和装置，以避免不必要地使本发明变得模糊不清。

图 1A 是根据本发明的一个实施例的、被配置成使用低密度奇偶校验 (LDPC) 码的通信系统的图。数字通信系统 100 包括发射机 101，它产生各种信号波形，通过一条通信信道 103 送往接收机 105。在这个离散通信系统 100 中，发射机 101 有一个消息源，它产生各种可能的消息的一个离散的集合；各种可能的消息中的每一种都有一个相应的波形。这些信号波形被通信信道 103 所衰减，或被改变。为了克服在信道 103 中的噪声，使用了 LDPC 码。

由发射机 101 产生的 LDPC 码能在不引起任何性能损失的条件 下实现高速实施方案。从发射机 101 输出的结构化的 LDPC 码避免 向各比特节点(bit node)分配小量的校验节点(check node)，由于所用 的调制方案（例如，8-相移键控），使得各比特节点容易出现信道 误码。

这样的 LDPC 码具有一种可并行化的解码算法（不同于 turbo 码），有利的是它涉及诸如加法、比较和查表那样的简单运算。而且，精心设计的各种 LDPC 码不会表现出误码平底的任何征兆。

根据本发明的一个实施例，发射机 101 使用一种相对地简单的编码技术，基于各奇偶校验矩阵（它有助于在解码过程中有效的存储器存取）来产生 LDPC 码，以便跟接收机 105 进行通信。发射机 101 使用 LDPC 码，只要块的长度足够大，它们在性能上均优于已连接在一起（concatenated）的 turbo + RS（里德—所罗门）码。

图 1B 是表示根据本发明的一个实施例，使用 LDPC 编码、能提供高数据速率的一个卫星通信系统的图。卫星系统 110 使用 LDPC 码来支持，例如，经由卫星 111 的数据和电话业务。卫星 111 具有载荷（未示出），其中包括一个解调器，用以对从各卫星终端（ST）113, 115 接收的信号进行解调，一部交换机（未示出），将已解调的信号送往一部适当的转发器（未示出），以及一个调制器（未示出），它对来自交换机的信号进行调制，以便通过转发器（未示出）进行传输。同样，ST 103 可以用作一个中心站（或网络运行中心），它管理与 ST 115 的通信的接入、安全和计费。

调制器和解调器使用低密度奇偶校验（LDPC）码，通过利用一种结构化的 LDPC 方案并结合高阶的调制方案—根据本发明的一个实施例，来支持高数据速率，调制方案可以是 8—相移键控（8—PSK）或者 16—正交调幅（16—QAM）。

可以这样来布署卫星系统 110，以支持多种应用和配置：直接视频广播；极小孔径卫星（VSAT）类型系统；以及星上处理卫星。在直接视频广播和 VSAT 配置下，卫星 110 表现为一个重发器系统，同时星上处理卫星的设计安排使用在其载荷中的一部交换机来处理通信业务。

例如，为了支持直接广播卫星（DBS）提供商，系统 110 可以从用作前端的中心站 113 向各卫星终端 115 广播电视节目，各卫星终端 115 可以含有一个机顶盒 117，用以跟电视显示器 119 接口。对直接广播卫星或宽带卫星应用来说，功率效率和带宽效率都是重要的。从传统上来说，已经研发了使用格式编码或 turbo 格式编码的多种方案来支持上述各种卫星应用，试图实现高的功率效率和带宽效率。这

些编码方案带来了较大的复杂性。与此相对比，LDPC 编码能在不增加复杂性的条件下达到高的功率效率和带宽效率，从而降低成本。对极高速率的链路（例如用于宽带卫星应用的那些链路）来说，LDPC 方案可以令它本身进入并行实施方式，而在格式编码或 turbo 格式编码（trellis coding）的技术中，这将是极端困难的。

在星上处理配置中，驻留在卫星 111 之中的交换机是一部快速分组交换机；例如，一部异步传输模式（ATM）交换机，一部吉比特以太网交换机，一部帧中继交换机，等等。被纳入载荷之中的的是一个处理器，它执行诸如各项容量管理功能和各项安全功能那样的功能。

根据本发明的一个实施例，卫星通信系统 110 将具有高功率效率的 LDPC 码与高阶次调制方案相结合，用于宽带卫星应用。高阶次调制方案支持一种信号星座（constellation），它使用每个信号点代表两个以上符号那样的信号点，诸如 8-PSK 或者 16-QAM。在较高的信号噪声比（SNR）下，LDPC 码能提供优于 turbo 格式码的性能，而没有可察觉的误码平底（error floor）。根据本发明的一个实施例，用一种里德—所罗门（RS）外码将 LDPC 码连接起来可以得到更大的吞吐量。然而 LDPC 码不需要（例如，用 RS 外码）进行连接，而在 turbo 码中，通常需要用 RS 外码来满足数字视频广播的要求。这就是说，可以用一种相对地简单的代码来取代外部 RS 码，或者完全取消外部 RS 码。因此，只需要很少的奇偶校验符号，或者它们可以从传输中被取消。作为这种特殊功能的一个结果，典型地可以将数据吞吐量提高大约 5—7%。

还有，在较高的码速率下，LDPC 解码器实现起来较之 turbo 解码器要简单得多。LDPC 解码器也有一种高度可并行化的体系结构，使它本身能进行高速运算。

下面首先参照图 2 来说明编码过程，并且在图 3 中对 LDPC 解码器进行说明。

图 2 是在图 1A 的系统中的一部示例性的发射机的图。在发射机

200 中安装了一个 LDPC 编码器 203, 它从信息源 201 接受输入, 并输出具有较高冗余度的编码流, 适于在接收机 105 中进行纠错处理。信息源 201 从一个离散字母  $X$  产生  $k$  组信号。用各奇偶校验矩阵来指定各 LDPC 码。另一方面, LDPC 码的编码通常需要指定发生器矩阵。即使有可能使用高斯消去法从各奇偶校验矩阵来获得发生器矩阵, 所得到的矩阵将不再是稀疏的, 同时存储一个大的发生器矩阵可能是复杂的。

编码器 203 使用一种简单的编码技术从字母  $Y$  产生各信号, 送往调制器 205, 上述编码技术仅使用奇偶校验矩阵, 其方法是将结构施加于奇偶校验矩阵。具体地说, 通过将该矩阵的某个部分限定为三角形, 来对该奇偶校验矩阵施加一种约束条件。下面在图 6 中, 将更充分地说明这样一种奇偶校验矩阵的结构。这样一种约束所带来的性能损失是可以忽略的, 因此, 形成一种有吸引力的折衷。

调制器 205 将已编码的消息从编码器 203 映射到被传送到发射天线 207 的信号波形, 发射天线 207 在通信信道 103 上发射这些波形。相应地, 已编码的消息被调制并且被分配到发射天线 207。来自发射天线 207 的传输传播到一部接收机, 这将在下面进行讨论。

图 3 是在图 1A 的系统中的一部示例性的接收机的图。在接收一侧, 接收机 300 包括一个解调器 301, 它对来自发射机 200 的已接收的信号进行解调。这些信号在接收天线 303 处被接收用于解调。经过解调之后, 已接收的信号被送往一个解码器 305, 它通过与一个比特度量发生器 (bit metric generator) 307 相结合来产生消息  $X'$ , 尝试重构原始的源消息。在非格雷映射的条件下, 比特度量发生器 307 在解码过程中反复地 (叠代地) 跟解码器 305 交换概率信息, 这将在图 10 中加以详细说明。可供替代地, 若使用格雷映射 (根据本发明的一个实施例), 则通过比特度量发生器 307 一次已经足够, 在其中, 在每一次 LDPC 解码器叠代之后, 比特度量产生的进一步的尝试可能只产生有限的性能改进; 下面将结合图 11 更充分地说明这个方法。为了理解本发明所提供的种种好处, 建议大家去考察 LDPC 码

是如何产生的，如在图 4 中所讨论的那样。

图 4 是在根据本发明的一个实施例中，一个稀疏的奇偶校验矩阵的图。LDPC 码是具有稀疏的奇偶校验矩阵  $H_{(n-k) \times n}$  的长的、线性分组码。典型地，块的长度  $n$  处于从数千到数万比特的范围内。例如，用于 LDPC 码的一个长度  $n = 8$  和速率为  $1/2$  的奇偶校验矩阵示于图 4。同样的代码可以等效地用图 5 的两部分构成的图来表示。

图 5 是图 4 的矩阵的 LDPC 码的两部分构成的图。奇偶校验方程式隐含着这样的意思，即，对每一个校验节点来说，所有相邻的各比特节点 [ 在 Galois 域 (GF) (2) 上 ] 之和等于零。如同在图中所看见的那样，各比特节点占据图的左边，并且按照一种预定的关系跟一个或多个校验节点相关联。例如，对应于校验节点  $m_1$ ，对各比特节点来说，下列表达式成立：

$$n_1 + n_4 + n_5 + n_8 = 0$$

回到接收机 303，LDPC 解码器被认为是一个消息通过型解码器，由此，解码器 305 以找到各比特节点的数值为目标。为了完成这个任务，各比特节点跟各校验节点反复地互相进行通信。这种通信的特性将在下面加以说明。

从各校验节点到各比特节点，每一个校验节点都向一个相邻的比特节点提供基于来自相邻的其他各比特节点的信息的关于该比特节点的数值的一种估计（“意见”）。例如，在上述实例中，若对于  $m_1$ ， $n_4$ ， $n_5$  以及  $n_8$  之和“好像是”0，则  $m_1$  将向  $n_1$  表明， $n_1$  的数值将被认为是 0（因为  $n_1 + n_4 + n_5 + n_8 = 0$ ）；否则， $m_1$  将向  $n_1$  表明， $n_1$  的数值将被认为是 1。此外，对软判断解码来说，增加了可靠性措施。

从各比特节点到各校验节点，每一个比特节点都向一个相邻的校验节点重发基于来自它的相邻的其他各校验节点的反馈的关于它本身数值的一种估计。在上述实例中， $n_1$  只有两个相邻的校验节点  $m_1$  和  $m_3$ 。若来自  $m_3$  到  $n_1$  的反馈表明， $n_1$  的数值可能为 0，则  $n_1$  将通知  $m_1$ ： $n_1$  本身的数值的估计为 0。对于这种比特节点有两个以上相

邻的校验节点的情形来说，比特节点在向与之通信的校验节点报告判断结果之前，比特节点将基于来自它的其他相邻的各校验节点的反馈，进行一次少数服从多数的表决（软判断）。重复进行上述过程，直到所有比特节点都被认为是正确（即，满足所有的奇偶校验方程式）为止，或者直至达到预定的最大叠代次数，由此宣告一次解码失败为止。

图 6 是根据本发明的一个实施例的一个稀疏的奇偶校验矩阵的一个子矩阵的图，其中，该子矩阵含有仅限于下半部的三角形区域的奇偶校验数值。如上所述，通过限定奇偶校验矩阵的下半部的三角形区域的各数值，（图 2 的）编码器 203 就能使用一种简单的编码技术。根据本发明的一个实施例，对奇偶校验矩阵所施加的约束条件具有下列形式：

$$H_{(n-k) \times n} = [A_{(n-k) \times k} \ B_{(n-k) \times (n-k)}]$$

式中，B 为下半部的三角形区域。

任何信息块  $i = (i_0, i_1, \dots, i_{k-1})$  都使用  $Hc^T = 0$  被编码为一个代码字  $c = (i_0, i_1, \dots, i_{k-1}, p_0, p_1, \dots, p_{n-k-1})$ ，并且递归地求解各奇偶校验位；例如，

$$a_{00}i_0 + a_{01}i_1 + \dots + a_{0,k-1}i_{k-1} + p_0 = 0 \Rightarrow \text{求解 } p_0$$

$$a_{10}i_0 + a_{11}i_1 + \dots + a_{1,k-1}i_{k-1} + b_{10}p_0 + p_1 = 0 \Rightarrow \text{求解 } p_1$$

对  $p_2, p_3, \dots, p_{n-k-1}$  来说，求解方法与此相似。

图 7 是表示使用无约束的奇偶校验矩阵（H 矩阵）的代码对图 6 所示的有约束的 H 矩阵的代码之间性能比较的图。该图表示两种 LDPC 码之间的性能比较：一种具有普通的奇偶校验矩阵，另一种则具有一个仅限于下半部三角形的奇偶校验矩阵，以便简化编码。这种仿真所使用的编码方案为 8-PSK。性能损失在 0.1 dB 以内。因此，基于下半部三角形的 H 矩阵的约束条件，性能损失可以忽略不计，而编码技术的简化带来的益处是显著的。因此，在行和/或列排列中等效于一个下半部三角形或上半部三角形的任何奇偶校验矩阵都可以用于相同的目的。

图 8A 和 8B 分别是一个非格雷 8-相移键控调制方案的图，以及一个格雷 8-相移键控调制方案的图，它们当中的每一种都可以用于图 1A 的系统之中。图 8A 的非格雷 8-相移键控调制方案可以用于图 3 的接收机，以便提供一个要求很低的帧误码率（FER）的系统。如图 8B 所示，通过使用一种格雷 8-相移键控调制方案，并且与一种诸如包斯（Bose）、楚赫利（Chaudhuri）以及贺昆汉（Hocquenghem）（BCH）、汉明（hamming）、里德-所罗门（Reed-Solomon）（RS）码那样的外码相结合，也能满足这种要求。

可供替代地，可以用一种外码来实现图 8B 的格雷 8-相移键控方案。在这种方案下，不需要在 LDPC 解码器 305（图 3）以及可以使用 8-PSK 调制的比特度量发生器 307 之间进行叠代。在不具备外码的情况下，使用格雷标记的 LDPC 解码器 305 呈现出一种较早的误码平底，如下面的图 9 所示。

图 9 是表示图 8A 和 8B 的使用格雷标记的代码对无格雷标记的代码之间的性能比较的图。假定存在来自 LDPC 解码器 305 的正确的反馈，由于具有已知的两个比特的这两种 8-PSK 符号都跟非格雷标记相距甚远，所以采用非格雷标记的 8-PSK 的比特量度的再生将更为精确，误码平底就是来源于这个事实。这也可被等效地看作工作于较高的信噪比（SNR）的条件下。因此，即使使用的格雷或非格雷标记（labeling）的相同的 LDPC 码的误差渐近线具有相同斜率（即，互相平行），具有非格雷标记的那一种在任何信噪比下都能通过较低的帧误码率。

另一方面，对于不要求极低的帧误码率的那些系统来说，由于在每一次 LDPC 解码器叠代之前，8-PSK 比特量度的再生都带来附加的复杂性，所以，在 LDPC 解码器 305 以及 8-PSK 比特度量发生器 307 之间没有任何叠代的格雷标记将更为适用。而且，当使用格雷标记时，在每一次 LDPC 解码器叠代之前，8-PSK 比特量度的再生仅产生非常微弱的性能改进。如前所述，只要外码得以实现，没有

叠代的格雷标记就能应用于要求极低的 FER 的那些系统。

格雷标记和非格雷标记之间的选择还取决于 LDPC 码的特性。典型地，由于在非格雷标记的条件下，节点的阶次越高，从 LDPC 解码器 305 到 8-PSK（或者类似的较高阶次的调制方式）比特量度发生器 307 的初始反馈的恶化程度就越大，所以，比特节点或校验节点的阶次越高，格雷标记的效果就越好。

当 8-PSK（或者类似的较高阶次）调制跟二进制解码器配合使用时，人们认识到，一个符号的 3 个（或更多）比特不是在“均等的噪声”条件下被接收的。例如，在格雷 8-PSK 标记的条件下，进入解码器的一个符号的第三比特被认为在噪声水平上高于其他两个比特。因此，在 LDPC 码设计中，不向那些由 8-PSK 符号的“噪声水平较高的”第三比特所代表的各比特节点分配小量的边沿（edge），使得那些比特不致处于双倍的不利地位。

图 10 是在根据本发明的一个实施例中，使用非格雷映射的 LDPC 解码器的工作流程图。在这种方案中，LDPC 解码器和比特量度发生器轮流地发生叠代。在这个实例中，使用 8-PSK 调制，然而，相同的原理也可以应用于其他各种高阶次调制方案。在这种情况下，假定解调器 301 输出一个距离矢量  $d$ ，它表示已接收的含有噪声的各符号点以及到比特量度发生器 307 的 8-PSK 符号点之间的距离，由此，矢量的各分量被表示为：

$$d_i = -\frac{E_s}{N_0} \{ (r_x - s_{i,x})^2 + (r_y - s_{i,y})^2 \} \quad i=0,1,\dots,7.$$

8-PSK 比特量度发生器 307 跟 LDPC 解码器 305 进行通信，以便交换先验概率信息和后验概率信息，它们分别地被表示为  $u$  和  $a$ 。这就是说，矢量  $u$  和  $a$  分别表示已编码的各比特的对数似然度比值的先验概率和后验概率。

8-PSK 比特量度发生器 307 为 3 个比特的每一组产生的先验似然度比值的方法如下。首先，获得关于已编码的各比特的外在信息：

$$e_j = a_j - u_j \quad j = 0, 1, 2$$

其次，确定 8-PSK 符号概率  $P_i \quad i = 0, 1, \dots, 7$ 。

$$*y_j = -f(0, e_j) \quad j = 0, 1, 2$$

式中， $f(a, b) = \max(a, b) + \text{LUT}_f(a, b)$ ，再有，

$$\text{LUT}_f(a, b) = \ln(1 + e^{-|a-b|})$$

$$*x_j = y_j + e_j \quad j = 0, 1, 2$$

$$*p_0 = x_0 + x_1 + x_2 \quad p_4 = y_0 + x_1 + x_2$$

$$p_1 = x_0 + x_1 + y_2 \quad p_5 = y_0 + x_1 + y_2$$

$$p_2 = x_0 + y_1 + x_2 \quad p_6 = y_0 + y_1 + x_2$$

$$p_3 = x_0 + y_1 + y_2 \quad p_7 = y_0 + y_1 + y_2$$

其次，比特度量发生器 307 确定已编码的各比特的先验的对数似然度比值，作为送往 LDPC 解码器 305 的输入，其表达式如下：

$$u_0 = f(d_0 + p_0, d_1 + p_1, d_2 + p_2, d_3 + p_3) - f(d_4 + p_4, d_5 + p_5, d_6 + p_6, d_7 + p_7) - e_0$$

$$u_1 = f(d_0 + p_0, d_1 + p_1, d_4 + p_4, d_5 + p_5) - f(d_2 + p_2, d_3 + p_3, d_6 + p_6, d_7 + p_7) - e_1$$

$$u_2 = f(d_0 + p_0, d_2 + p_2, d_4 + p_4, d_6 + p_6) - f(d_1 + p_1, d_3 + p_3, d_5 + p_5, d_7 + p_7) - e_2$$

要注意的是，可以以递归方式对具有两个以上变量的函数  $f(\cdot)$  进行估计；例如， $f(a, b, c) = f(f(a, b), c)$ 。

现在来说明使用非格雷映射的 LDPC 解码器 305 的工作情况。在步骤 1001，在按照下列表达式（并且如图 12A 所示）进行第一次叠代之前，LDPC 解码器 305 对已编码的各比特  $v$  的对数似然度比值进行初始化：

$$v_{n \rightarrow k_i} = u_n, \quad n = 0, 1, \dots, N-1, \quad i = 1, 2, \dots, \text{deg}(\text{比特节点 } n)$$

在这里， $v_{n \rightarrow k_i}$  表示从比特节点  $n$  送往它的相邻的校验节点  $k_i$  的消息， $u_n$  表示针对比特  $n$  的解调器输出，并且  $N$  为码字的大小。

在步骤 1003，对校验节点  $k$  进行更新，由此，输入  $v$  产生输出  $w$ 。如图 12B 所示，从它的  $d_c$  个相邻的比特节点送往校验节点  $k$  的到来的消息被表示为  $v_{n_1 \rightarrow k}, v_{n_2 \rightarrow k}, \dots, v_{n_{d_c} \rightarrow k}$ 。其目标是计算从校验节点  $k$  返回到  $d_c$  个相邻的比特节点的输出消息。这些消息被表示为  $w_{k \rightarrow n_1}, w_{k \rightarrow n_2}, \dots, w_{k \rightarrow n_{d_c}}$ ，式中

$$w_{k \rightarrow n_i} = g(v_{n_1 \rightarrow k}, v_{n_2 \rightarrow k}, \dots, v_{n_{i-1} \rightarrow k}, v_{n_{i+1} \rightarrow k}, \dots, v_{n_d \rightarrow k}).$$

函数  $g()$  的定义由下式给出:

$$g(a, b) = \text{sign}(a) \times \text{sign}(b) \times \{\min(|a|, |b|)\} + LUT_g(a, b),$$

式中,  $LUT_g(a, b) = \ln(1 + e^{+a+b}) - \ln(1 + e^{-a-b})$ 。跟函数  $f$  相似, 可以以递归方式对具有两个以上变量的函数  $g$  进行估计。

再次, 在每一个步骤 1005 中, 解码器 305 都输出一个后验概率信息 (图 12C), 使得:

$$a_n = u_n + \sum_j w_{k_j \rightarrow n}$$

在每一个步骤 1007 中, 确定是否满足所有的奇偶校验方程式。若不满足这些奇偶校验方程式, 则在步骤 1009, 解码器 305 重新导出 8-PSK 比特度量以及信道输入  $u_n$ 。然后, 如步骤 1011 所示, 对该比特节点进行更新。如图 13C 所示, 从  $d_v$  个相邻的校验节点送往比特节点  $n$  的到来的消息被表示为  $w_{k_1 \rightarrow n}, w_{k_2 \rightarrow n}, \dots, w_{k_{d_v} \rightarrow n}$ 。来自比特节点  $n$  的外送的消息被计算并送回到  $d_v$  个相邻的校验节点; 这些消息被表示为  $v_{n \rightarrow k_1}, v_{n \rightarrow k_2}, \dots, v_{n \rightarrow k_{d_v}}$ 。计算公式如下:

$$v_{n \rightarrow k_i} = u_n + \sum_{j \neq i} w_{k_j \rightarrow n}$$

在步骤 1013, 解码器 305 输出硬判断结果 (在满足所有的奇偶校验方程式的情况下):

$$\hat{c}_n = \begin{cases} 0, & a_n \geq 0 \\ 1, & a_n < 0 \end{cases}$$

若  $H\hat{c}^T = 0$ , 则停止。

当使用非格雷标记时, 上述方案是适当的。然而, 当采用格雷标记时, 则应执行图 11 的处理过程。

图 11 是表示在根据本发明的一个实施例中, 使用格雷映射的图

3 的 LDPC 解码器的工作情况的流程图。当使用格雷标记时，由于在每一次 LDPC 解码器叠代之后，各比特度量的再生只能产生微不足道的性能改进，所以在 LDPC 解码器叠代之前，各比特度量被有利地仅产生一次。如图 10 中的步骤 1001 和 1003 所示，进行已编码的各比特  $v$  的对数似然度比值的初始化，并且在每一个步骤 1101 和 1103 中，都进行校验节点的更新。随后，如步骤 1105 所示，进行比特节点  $n$  的更新。此后，解码器输出一个后验概率信息（步骤 1107）。在步骤 1109，确定是否满足所有的奇偶校验方程式；若满足，则解码器输出硬判断结果（步骤 1111）。否则，重复执行步骤 1103—1107。

图 13 A—13C 是表示在根据本发明的各个实施例中，所产生的各 LDPC 码的仿真结果的图。特别是，图 13 A—13C 表示具有较高阶次调制以及码率为  $3/4$ （QPSK，1.485 比特/符号）， $2/3$ （8-PSK，1.980 比特/符号），以及  $5/6$ （8-PSK，2.474 比特/符号）的各 LDPC 码的性能。

为了实现介于各校验节点以及各比特节点之间的互联，存在两种总方案：（1）全并行的方案，以及（2）部分地并行的方案，在全并行的体系结构中，所有节点以及它们之间的互联都以物理方式来实现。这种体系结构的优点在于速度。

然而，全并行的体系结构在实现所有节点以及它们之间的互联上可能涉及较大的复杂性。因此，在全并行的体系结构中，可以要求较小的块大小，以便降低复杂性。在这种情况下，对相同的时钟频率来说，可能导致在吞吐量方面的成比例的缩减，以及在 FER 对  $E_s/N_0$  的性能方面的某些下降。

实现 LDPC 码的第二种方案就是仅在节点总数的一个子集上从物理上来实现，并且仅使用这个有限数目的“物理”节点来处理该代码的所有“功能的”节点。即使可以使 LDPC 解码器的运算变得极端简单，并且可以以并行方式来执行，但是在设计上仍然存在着如何在“随机地”分布的各比特节点以及各校验节点之间建立通信联

系的进一步的挑战。根据本发明的一个实施例，图3的解码器305通过以一种结构化的方式去访问存储器来解决这个问题，以便实现一种表面上的随机代码。下面将参照图14A和14B，对这个方案进行说明。

图14A和14B分别是存储器顶部边沿和底部边沿的结构图，根据本发明的一个实施例，该存储器支持结构化存取，以实现LDPC编码的随机性。可以通过把注意力集中于奇偶校验矩阵的产生，就能实现结构化存取，而不必牺牲真正的随机代码的性能。一般说来，可以通过各校验节点与各比特节点的连接来指定一个奇偶校验矩阵。例如，各比特节点被划分为每392个一组（此处392只用于说明目的）。而且，举例来说，假设与阶次为3的第一个比特节点相连接的各校验节点被编号为a、b和c，那么与第二个比特节点相连接的各校验节点就被编号为 $a+p$ 、 $b+p$ 和 $c+p$ ，与第三个比特节点相连接的各校验节点就被编号为 $a+2p$ 、 $b+2p$ 和 $c+2p$ ，等等。对于下一组的392个比特节点，与第一个比特节点相连接的各校验节点不同于a、b、c，从而通过选择适当的p，使所有的校验节点都具有相同的阶次。对各自由的常数进行随机搜索，从而最终的LDPC码就是自由的周期-4和周期-6。

上述安排有助于校验节点和比特节点在处理过程中的存储器访问。在这张两部分构成的图中，各边沿的数值可以存储在存储介质，例如随机存取存储器（RAM）之中。应当注意的是，对于校验节点和比特节点处理过程中真正的随机LDPC码来说，只能以随机方式对各边沿的数值一个一个地进行访问。然而，这种访问方式对于高数据速率应用来说就显得太慢了。图14A和14B的RAM以这样一种方式被组成，它将很大一组相关的边沿置于一个时钟周期之内；相应地，这些数值在存储器中将被放置“在一起”。可以看到的是，实际上，对于一组校验节点（以及各比特节点）来说，即使是采用真正的随机代码，相关的边沿数值在RAM中也可以一个挨一个地存放，但与一组比特节点（以及各校验节点）相邻的相关边沿数值将被随机

地分布在 RAM 之中。因此，本发明所指的“在一起”，源于奇偶校验矩阵本身的设计。也就是说，校验矩阵的设计保证了一组比特节点和校验节点的相关边沿在 RAM 中被同时地放置在一起。

如图 14A 和 14B 所示，每一个框都含有一个边沿的数值，它是多比特的（例如，6 比特）。根据本发明的一个实施例，边沿 RAM 被分为两部分：顶部边沿 RAM（图 14A）和底部边沿 RAM（图 14B）。底部边沿 RAM 中含有例如阶次为 2 的各比特节点和各校验节点之间的边沿。顶部边沿 RAM 则含有阶次高于 2 的各比特节点和各校验节点之间的边沿。因此，对于每个校验节点来说，有两个相邻的边沿被存储在底部边沿 RAM 之中，而其余的边沿则存储在顶部边沿 RAM 之中。

继续上面的例子，一次选择 392 个比特节点和 392 个校验节点作为一组进行处理。对于 392 个校验节点的处理来说，从顶部边沿 RAM 中访问  $q$  个相继的行，同时从底部边沿 RAM 中访问两个相继的行。在这个实例中， $q + 2$  就是每个校验节点的阶次。对于比特节点的处理来说，若 392 个比特节点的组的阶次为 2，则它们的边沿就被定位于底部边沿 RAM 的两个相继的行中。若各比特节点的阶次  $d > 2$ ，则它们的边沿就被定位于顶部边沿 RAM 的  $d$  行之中。这  $d$  行的地址可以存储在非易失性存储器，例如只读存储器（ROM）之中。其中某一行的边沿对应于 392 个比特节点的第一边沿，另一行的边沿则对应于 392 个比特节点的第二边沿，依此类推。而且，对于每一行来说，属于 392 个比特节点的组中的第一个比特节点的边沿的列索引（index）也可以存储在 ROM 中。对应于第二、第三等比特节点各边沿的索引，也以一种“卷绕”的方式跟随着起始列的索引。例如，若在行中的第  $j$  个边沿属于第一个比特节点，则第  $(j + 1)$  个边沿就属于第二个比特节点，第  $(j + 2)$  个边沿就属于第三个比特节点，……，以及第  $(j - 1)$  个边沿就属于第 392 个比特节点。

采用上述的组成方式（示于图 14A 和 14B），在 LDPC 编码过程中，存储器的存取速度得以大大地提高。还有，在图 15 的代码设

计比较图中，LDPC 码的性能优点更为明显。

图 15 是 LDPC 编码与不同的编码方案的性能比较图。具体地说，该图表示 2 个速率为 5/6 的 LDPC 码以及跟里德—所罗门外码相连接的速率为 5/6 的 turbo 格子码二者的位误码率 (BER) 性能，以上全部采用 8-PSK 调制。可以看出，LDPC 码优于跟里德—所罗门外码相连接的 turbo 码。LDPC 码不仅能在低的  $E_s/N_0$  下进行工作，而且，例如对一部 27 MHz 的转发器来说，还提供 3 Mbps 以上的附加的吞吐量。

如同上面所讨论的那样，LDPC 码的解码复杂性有利地不随着代码的长度而增加。此项特性允许使用非常长的代码以便获得较好的性能，直到此种回报减少为止。从实用的观点来看，较长的代码必然需要较大的缓冲存储器，同时也必然引入较长的延迟。但是，随着存储器技术的迅猛的改进，几百千比特量级的缓冲存储器及其相关的延迟是无关紧要的，特别是，对于高速数字视频广播或任何广播卫星链路来说。

虽然上面所展示的速率为 5/6 的 LDPC 码用于点状波束应用，其卫星有效的各向同性的辐射功率 (EIRP) 大于传统的美国大陆 (CONUS) 波束，但如图 15 所详细说明的那样，用以产生任何代码速率和任何长度的 LDPC 码的算法，从系统的观点来看，在性能上都没有受到太大的损害。用于 CONUS 波束的良好候选者就是产生 2.25 比特/符号的速率为 3/4 的代码，以及产生 2 比特/符号的速率为 2/3 的代码。要注意的是，LDPC 码能支持使用一种共同的解码体系结构的多种数据速率，与此相对比，例如，卷积码，需要使用穿孔技术才能获得中间速率。

从图 15 中可以明显看出，根据整个系统的链接参数，LDPC 编码利用相当简单的解码硬件就能获得比其他编码方案更好的功率效率和/或带宽效率。利用恰当设计的 LDPC 码和解码算法，解码器 305 就能以极高的速度运行，其速度远远超过使用标准数字逻辑电路的其他常规的系统。

图 16 说明一部可以在其上实现根据本发明的一个实施例的计算机系统 1600。计算机系统 1600 含有总线 1601 或其他用于传递信息的通信装置，以及被连接到总线 1601 之上、用于处理信息的处理器 1603。计算机系统 1600 还包括被连接到总线 1601 的主存储器 1605，例如一个随机存取存储器（RAM）或其他动态存储装置，用以存储准备由处理器 1603 执行的各种信息和指令。在处理器 1603 执行指令的过程中，主存储器 1605 也可以被用来存储各种暂时的变量或其他中间信息。计算机系统 1600 还包括被连接到总线 1601 的只读存储器（ROM）1607 或其他静态存储装置，用以为处理器 1603 存储静态信息和各项指令。存储装置 1609，例如磁盘或光盘，也被附带地连接到总线 1601，用以存储各种信息和指令。

计算机系统 1600 可以经由总线 1601 被连接到显示器 1611，例如阴极射线管（CRT），液晶显示器，有源矩阵显示器或等离子体显示器，用以向计算机用户显示信息。输入装置 1613，例如包括字母数字以及其他键的键盘，被连接到总线 1601，用于向处理器 1603 传达信息和各种命令选择。用户输入装置的另外一种类型就是光标控制器 1615，例如鼠标，跟踪球，或者光标引导键等，也可以用于向处理器 1603 传达指向信息和各种命令选择，并且用以控制光标在显示器 1611 上的移动。

根据本发明的一个实施例，计算机系统 1600 响应于处理器 1603 执行主存储器 1605 中的一系列指令的安排，提供了 LDPC 码的产生。这些指令可以从其他计算机可读介质（例如存储装置 1609）中读入到主存储器 1605 之中。执行在主存储器 1605 中所包含的一系列指令的安排，使得处理器 1603 执行本文所述的各处理步骤。在多处理器设计安排中的一个或多个处理器也可以被用来执行主存储器 1605 中所含有的各项指令。在可供替代的各实施例中，可以用硬件连接电路来代替软件指令，或者与软件指令相结合，来实现本发明的实施例。这样一来，本发明的各实施例就不局限于硬件电路和软件的任何特定的组合方式。

计算机系统 1600 还包括被连接到总线 1601 的通信接口 1617。通信接口 1617 提供双向数据通信，它通过网络链路 1619 被连接到一个本地网 1621。例如，通信接口 1617 可能是一块数字用户线路（DSL）卡或调制解调器，一块综合业务数字网络（ISDN）卡，一个电缆调制解调器，或者一个的电话调制解调器以向相应类型的电话线路提供数据通信连接。作为另一个例子，通信接口 1617 也可能是一块向一个兼容的局域网提供数据通信连接的局域网（LAN）卡（例如用于以太网或异步传输模式（ATM）网的卡）。无线链路也可以实现。在任何这样的实施方案中，通信接口 1617 发送和接收电气、电磁或光学信号，而这些信号都承载着代表不同类型信息的数字数据流。而且，通信接口 1617 可以包括外部接口装置，例如通用串行总线（USB）接口，个人计算机存储器卡国际协会（PCMCIA）接口等等。

网络链路 1619 典型地通过一个或多个网络向其他数据装置提供数据通信。例如，网络链路 1619 可以通过本地网 1621 来提供通往主计算机 1623 的连接，主计算机 1623 与网络 1625（例如，广域网（WAN）或者全球分组数据通信网，现在普遍地被称为“因特网”）或者服务提供商运营的数据设备相连。本地网 1621 和网络 1625 二者都使用电气、电磁或光学信号来传递各种信息和指令。跟计算机系统 1600 交换数字数据的通过各种网络的信号、在网络链路 1619 上的信号，以及经过通信接口 1617 的信号，都是携带各种信息和指令的载波的示例性的形式。

计算机系统 1600 可以通过网络，网络链路 1619 和通信接口 1617 来发送消息和接收数据，其中包括程序代码。在因特网的例子中，服务器（未示出）可以通过网络 1625、本地网 1621 和通信接口 1617 来发送属于一个应用程序的所需代码，以便实现本发明的一个实施例。处理器 1603 可以执行正在接收的所发送的代码，和/或将该代码存储在存储装置 1609 或其他非易失性存储装置之中，供以后执行。以这样的方式，计算机系统 1600 可能以载波的形式获得应用

程序代码。

这里所使用的术语“计算机可读介质”指的是参与向处理器 1603 提供用于执行的各项指令的任何介质。这样的介质可能有很多形式，包括但不限于非易失性介质、易失性介质和传输介质。非易失性介质包括，例如，光盘或磁盘，诸如存储装置 1609。易失性介质包括动态存储器，诸如主存储器 1605。传输介质包括各种同轴电缆、铜线和光纤，包括构成总线 1601 的导线。传输介质也可以采取声波，光波或电磁波的形式，诸如在射频（RF）和红外（IR）数据通信中所产生的各种波。计算机可读介质的一般形式包括，例如，软盘、柔性盘、硬盘、磁带、任何其他磁性介质，只读光盘（CD-ROM），可重写光盘（CDRW），数字化视频光盘（DVD），任何其他光学介质，穿孔卡片，纸带，光学标记单，以及具有孔的图形或其他可用光学方法识别的标记的其他物理介质，RAM，PROM 和 EPROM，FLASH-EPROM，任何其他存储器芯片或卡式磁带，载波，或计算机可读的任何其他介质。

在向处理器提供可执行的指令时，可能涉及不同形式的计算机可读介质。例如，用于实施本发明的至少一部分的指令可能首先加载在远程计算机的磁盘上。在这种情况下，远程计算机将指令装载到主存储器上，并使用调制解调器通过电话线路发出指令。本地计算机系统的调制解调器接收到在电话线路上传送的数据，并使用红外发射机将数据转换成红外信号，将红外信号发送到便携式计算装置，例如个人数字助理（PDA）和膝上型计算机。在便携式计算装置上的红外检测器接收到由红外信号携带的信息和指令，将数据传送到总线上。总线将数据传送到主存储器，处理器再从主存储器中取出指令并加以执行。主存储器接收到的指令可以在处理器执行之前或之后存储到存储装置之中。

相应地，本发明的不同的各实施例提供了一种方法，用以产生结构化的低密度奇偶校验（LDPC）码，以便使编码器和解码器得以简化。通过将奇偶校验矩阵限定为下半部三角形，来提供 LDPC 码

的结构。同样，本方法可以有利地使用 LDPC 码对被发送的各比特的不均等的误码保护能力，以便向高阶次调制星座[诸如 8-相移键控(8-PSK)]的更脆弱的各比特提供额外的误码保护。此外，可以使用预先存储的各项常数和逐位操作，从算法上来产生奇偶校验矩阵。通过将表示从奇偶校验矩阵的各校验节点到各比特节点的相继的各边沿的信息存储到存储器的相继的位置上，就能实现 LDPC 的有效解码。上述方案在不牺牲性能的前提下，有利地降低了复杂性。

在结合多个实施例和实施方案对本发明进行说明的同时，本发明并不因此而受到限制，相反，它覆盖了各种明显的修改以及各种等的设计安排，它们都处于所附的权利要求书的范围内。

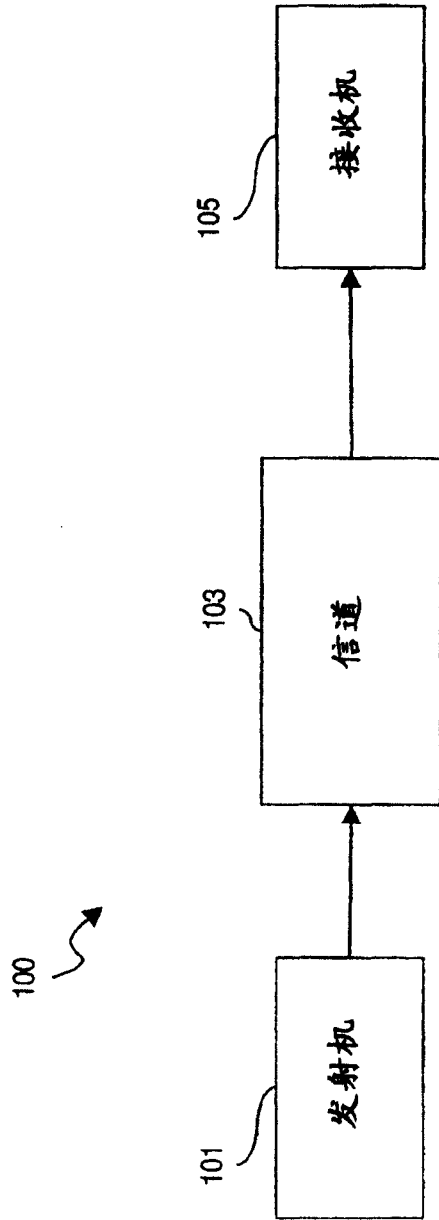


图1A

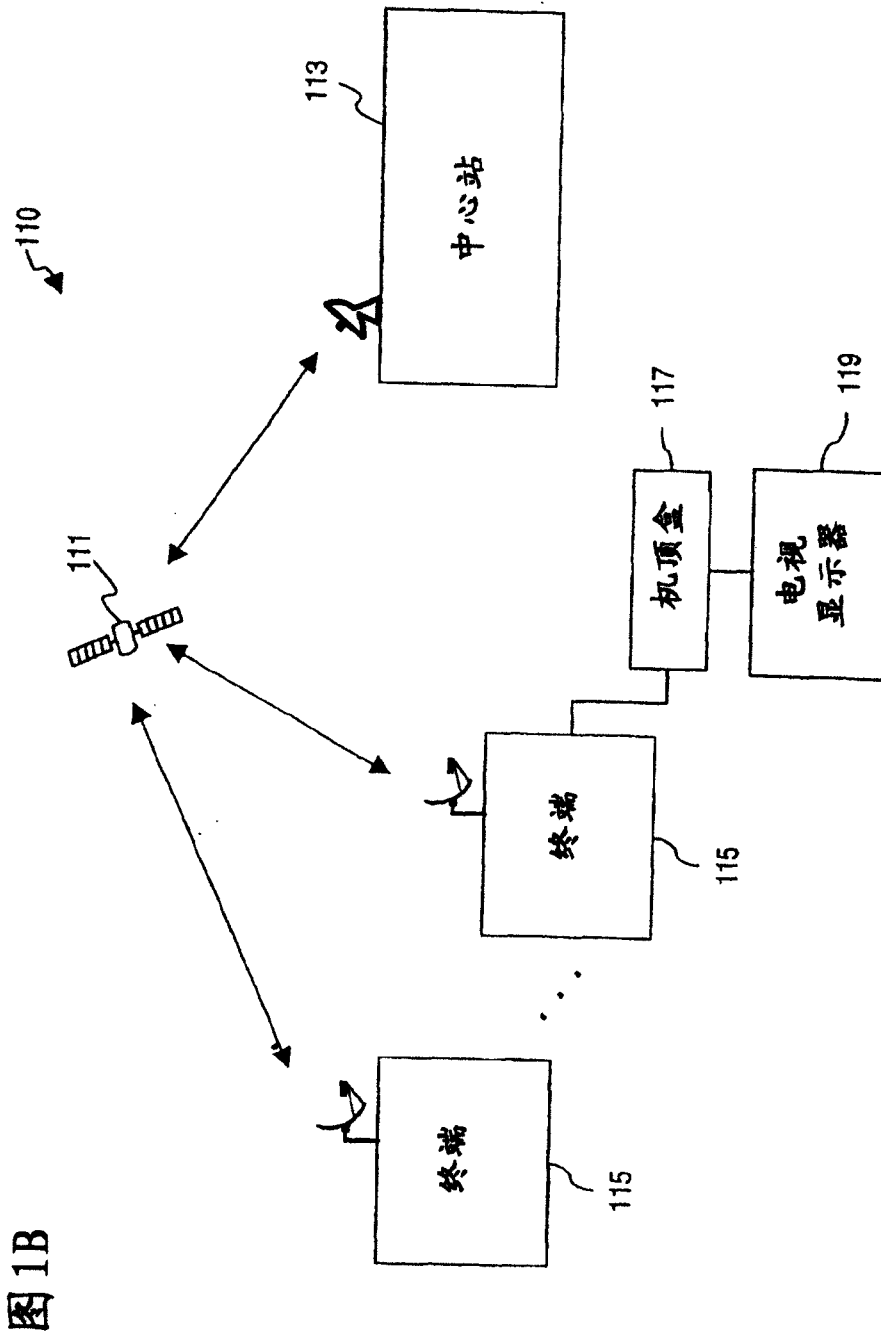


图2

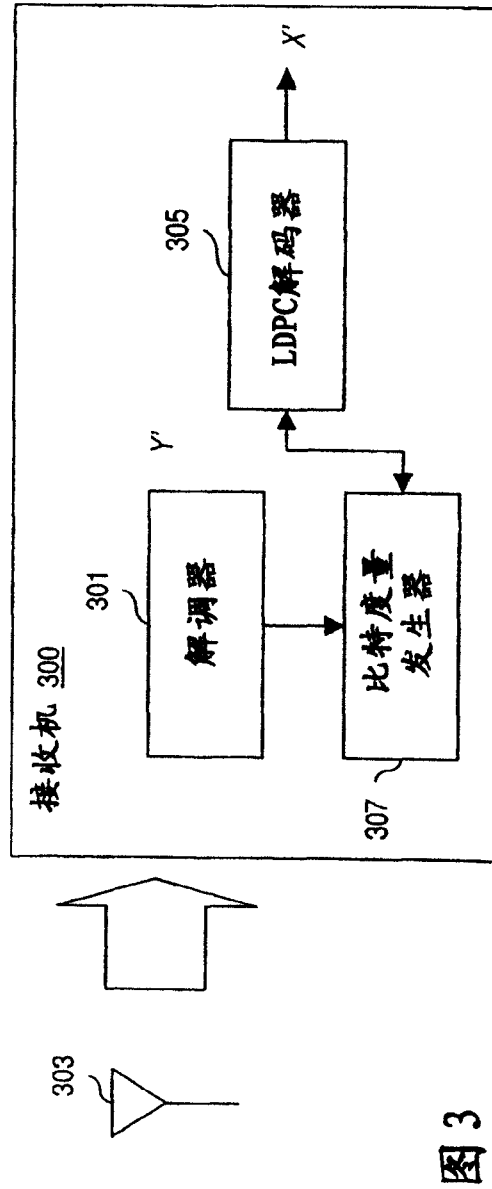
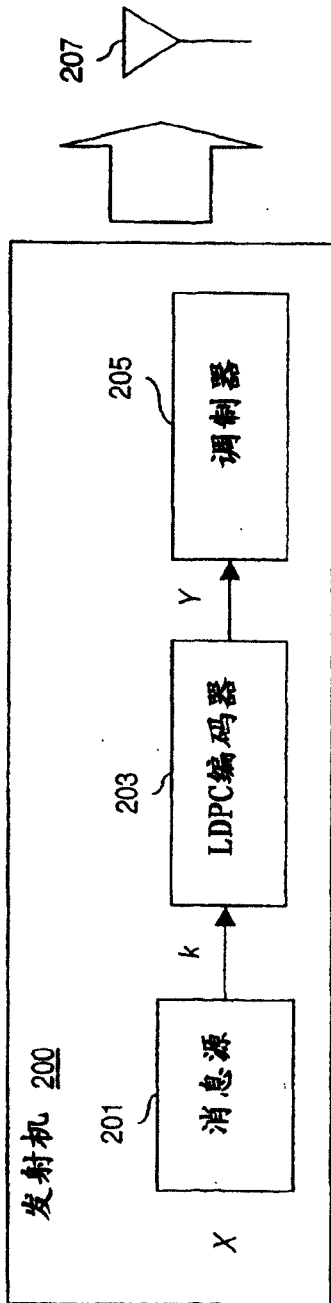


图3



图7

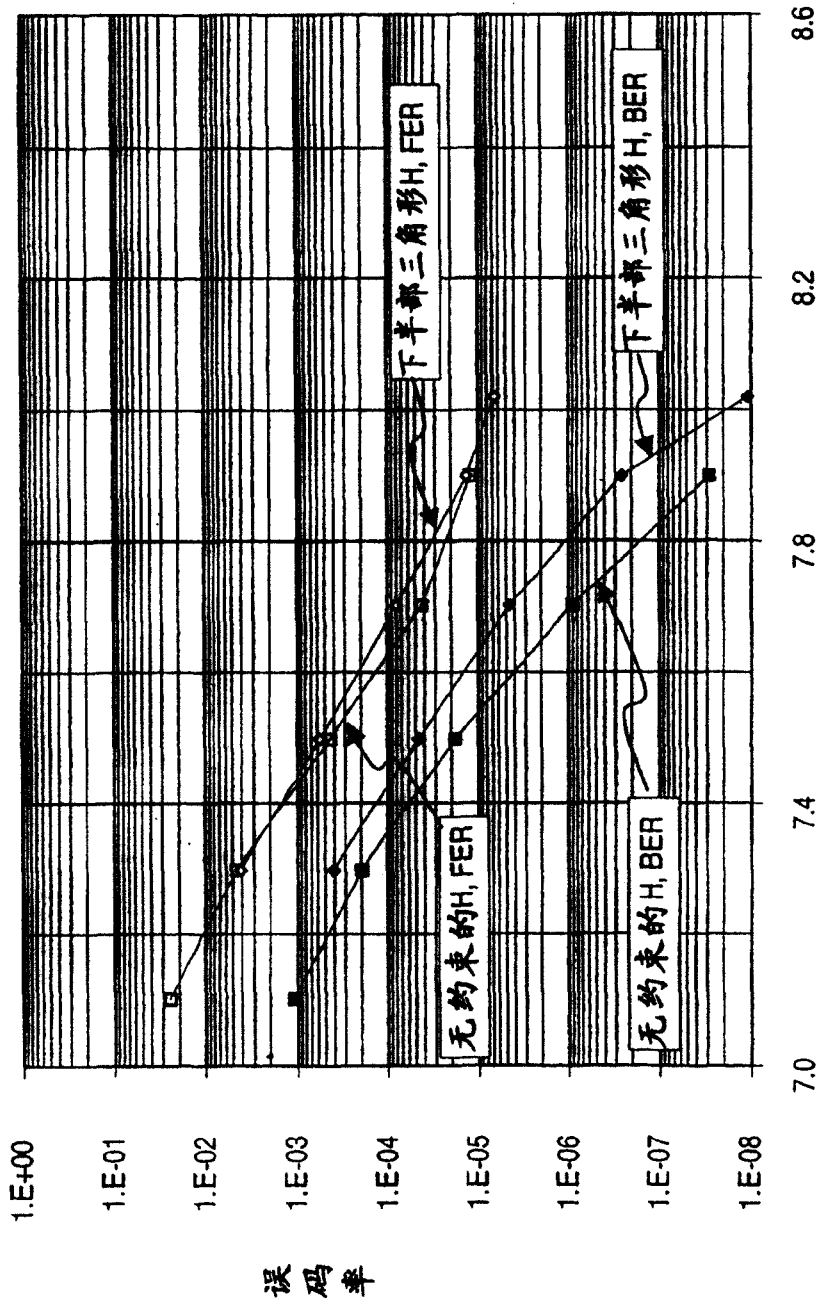


图 8A

$010$   
 $S_2$   $S_1 \circ 001$   
 $011 \circ S_3$   $S_0 \circ 000$   
 $110 \circ S_6$   $S_5 \circ 101$   
 $111 \circ S_7$   $S_4$   
 $100$

$010$   
 $S_2$   $S_1 \circ 001$   
 $011 \circ S_3$   $S_0 \circ 000$   
 $111 \circ S_7$   $S_5 \circ 101$   
 $110 \circ S_6$   $S_4$   
 $100$

图 8B

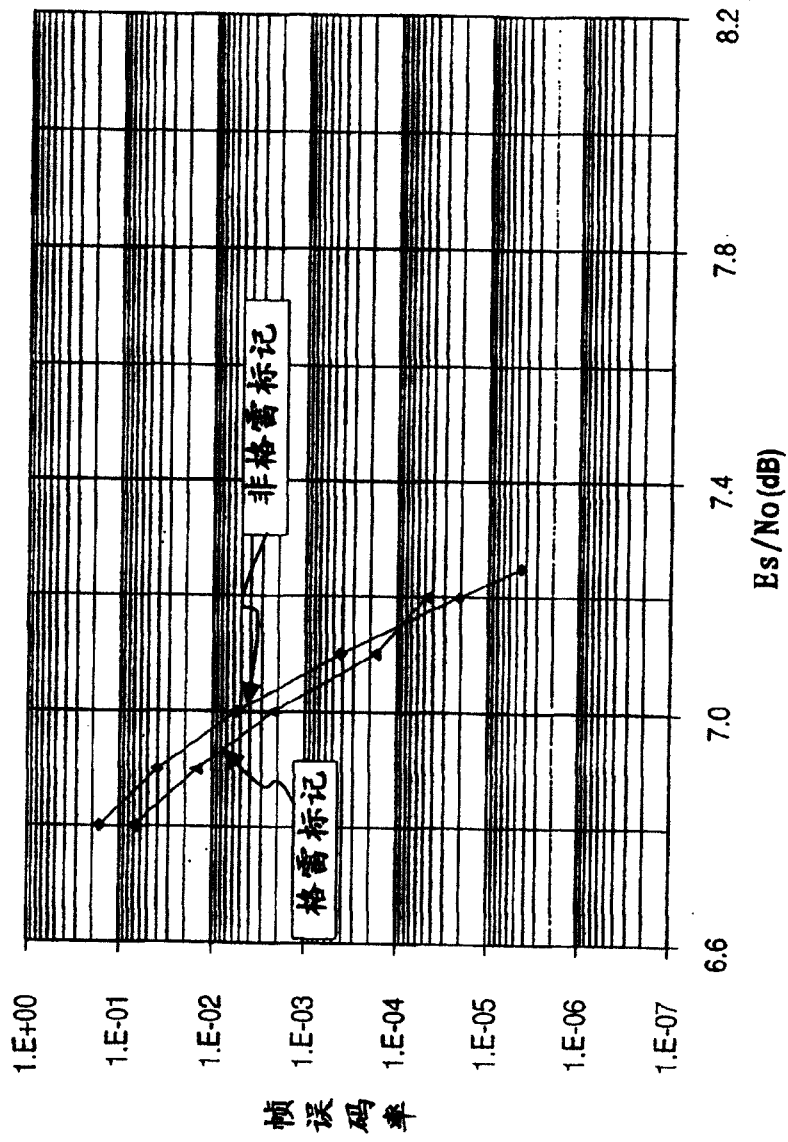


图9

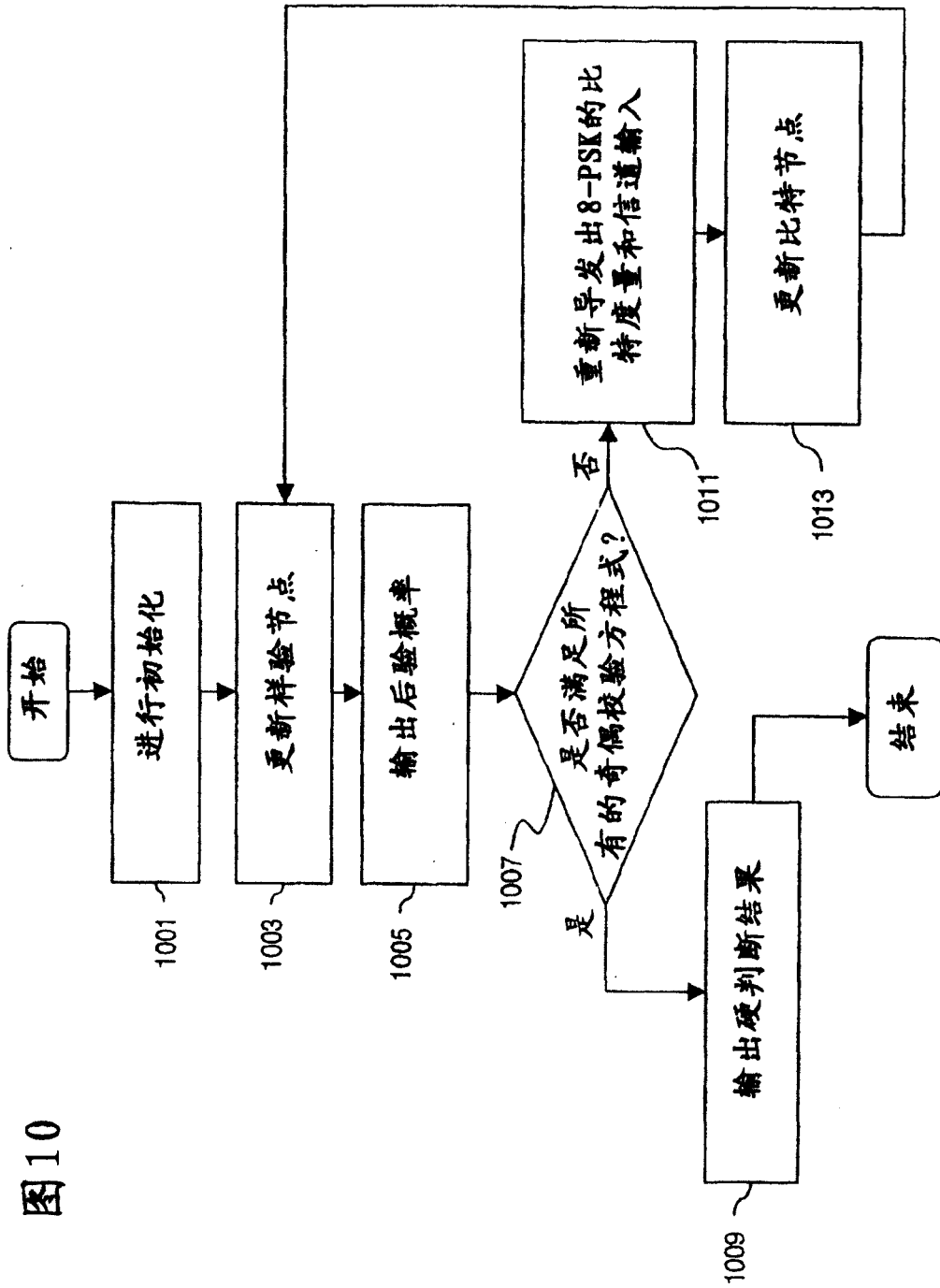


图10

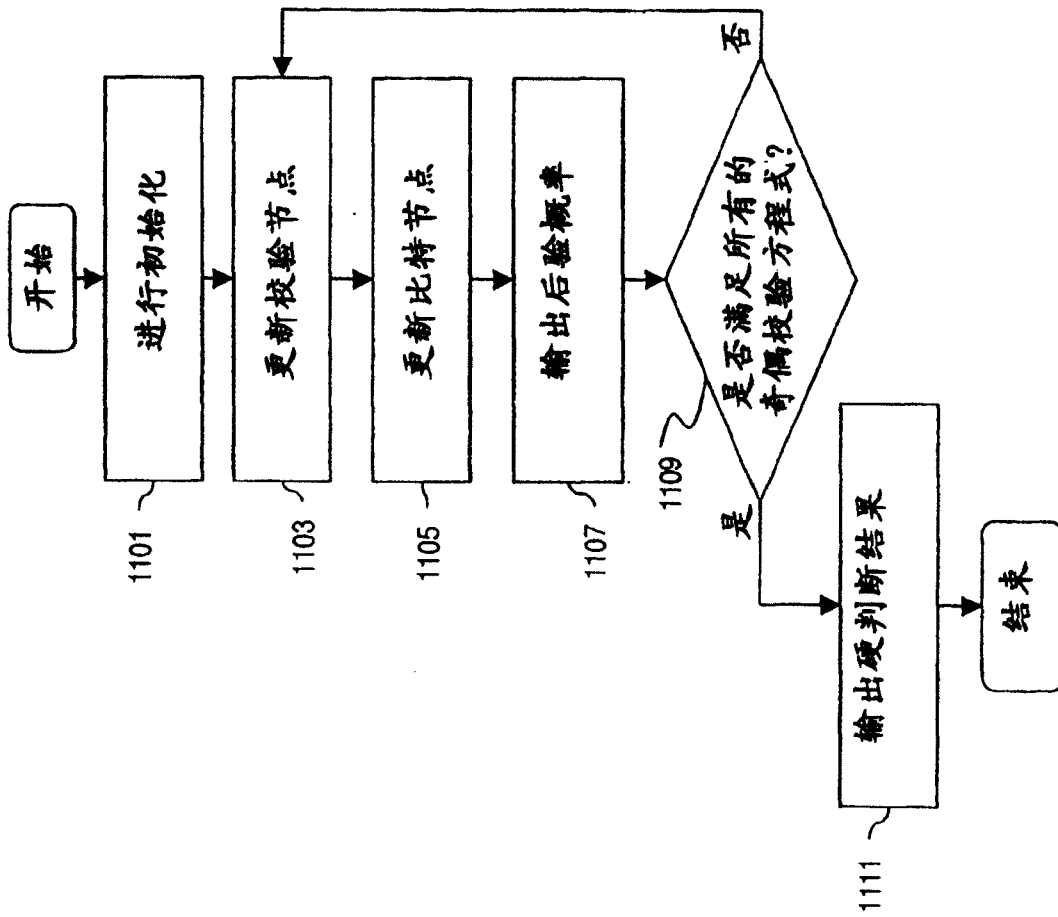


图11

图12A

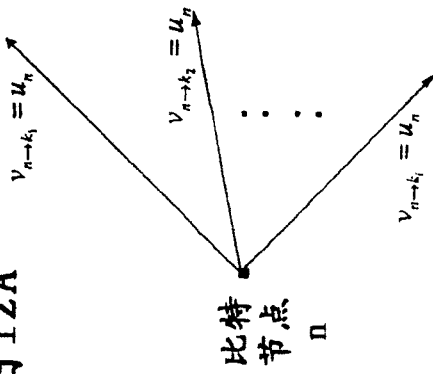
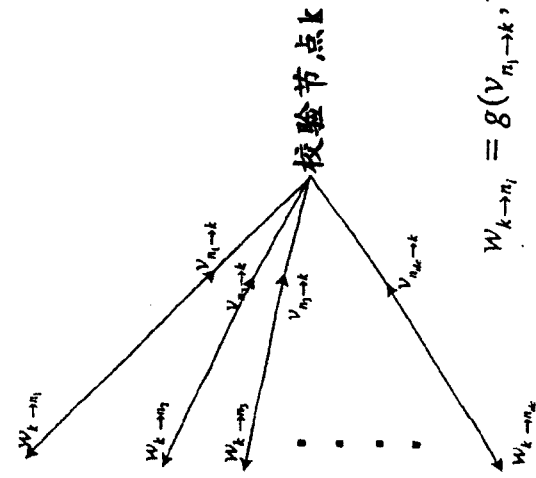
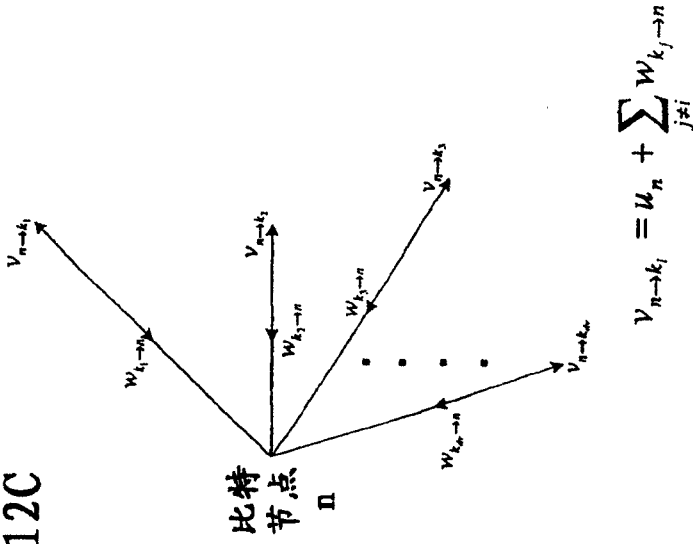


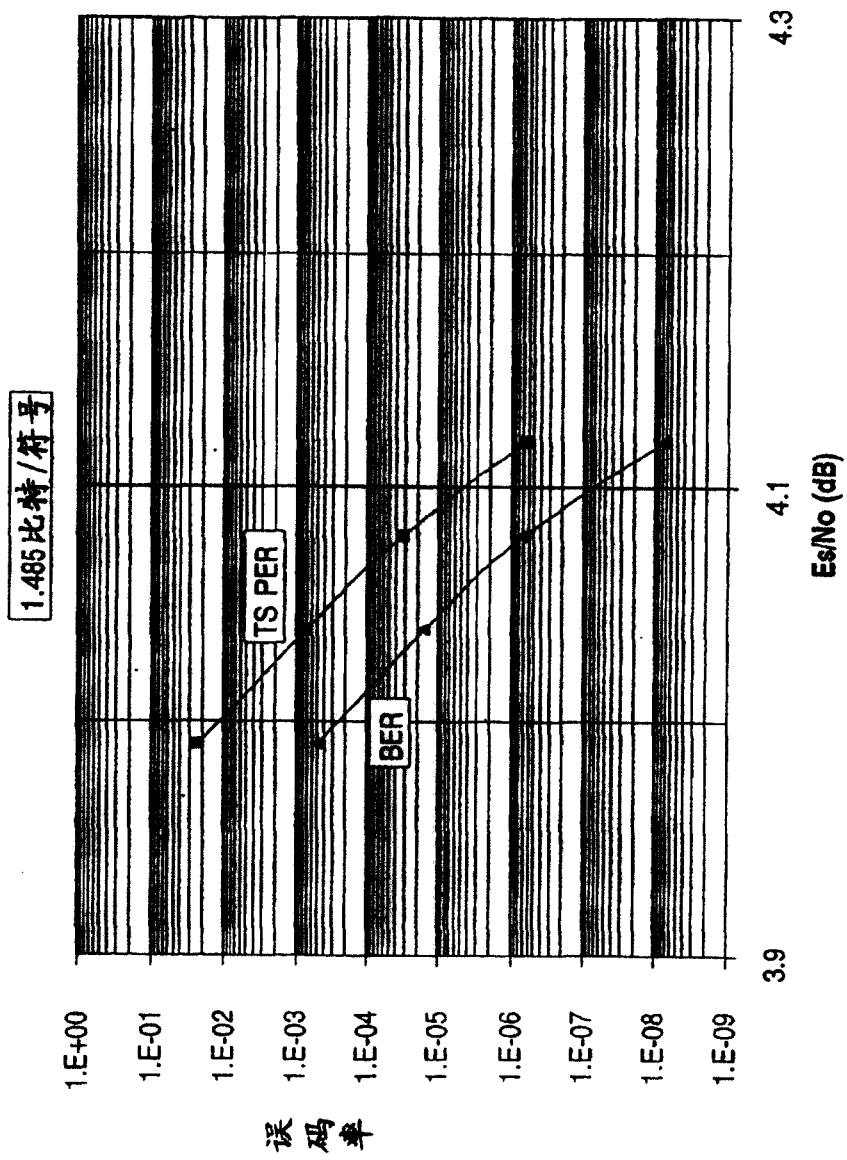
图12C



$$W_{k \rightarrow n_i} = g(V_{n_1 \rightarrow k}, V_{n_2 \rightarrow k}, \dots, V_{n_{i-1} \rightarrow k}, V_{n_{i+1} \rightarrow k}, \dots, V_{n_e \rightarrow k})$$

图12B

图 13A



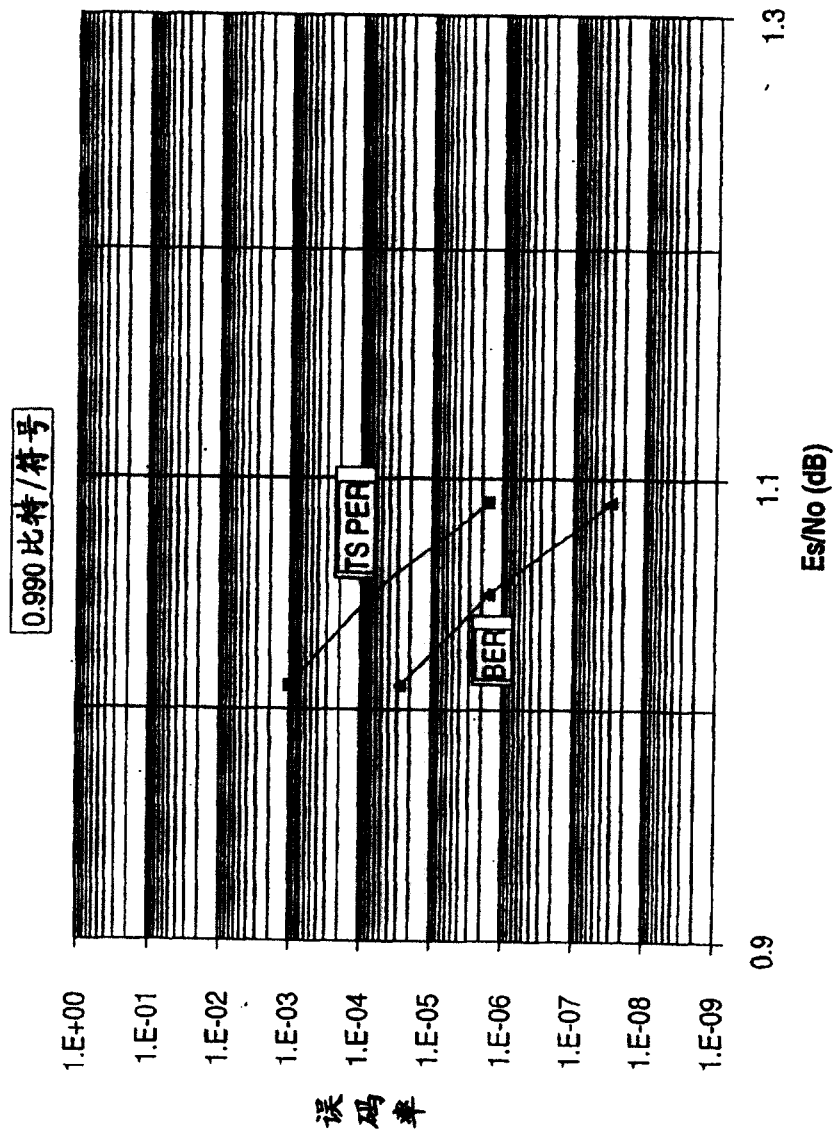


图 13B

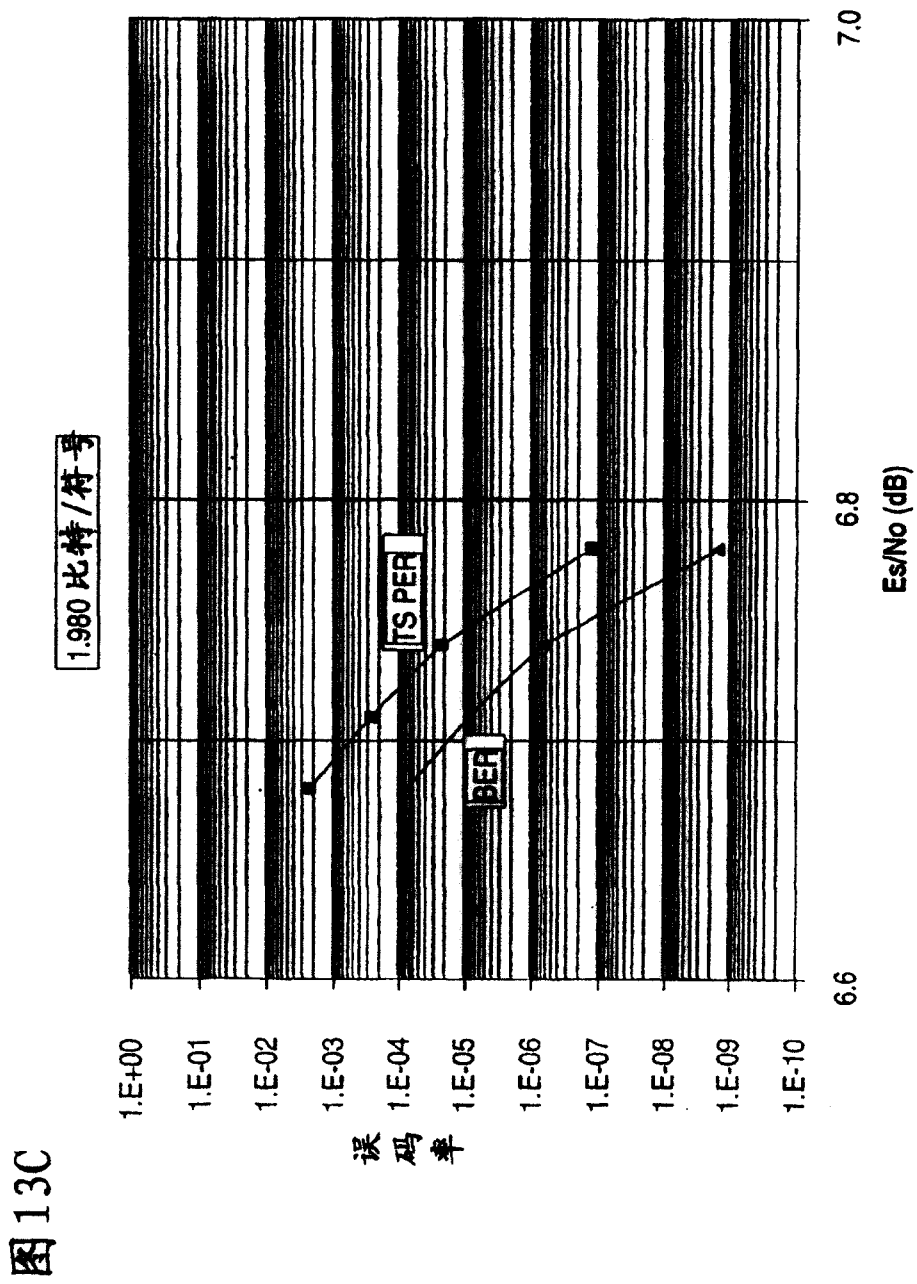


图13C

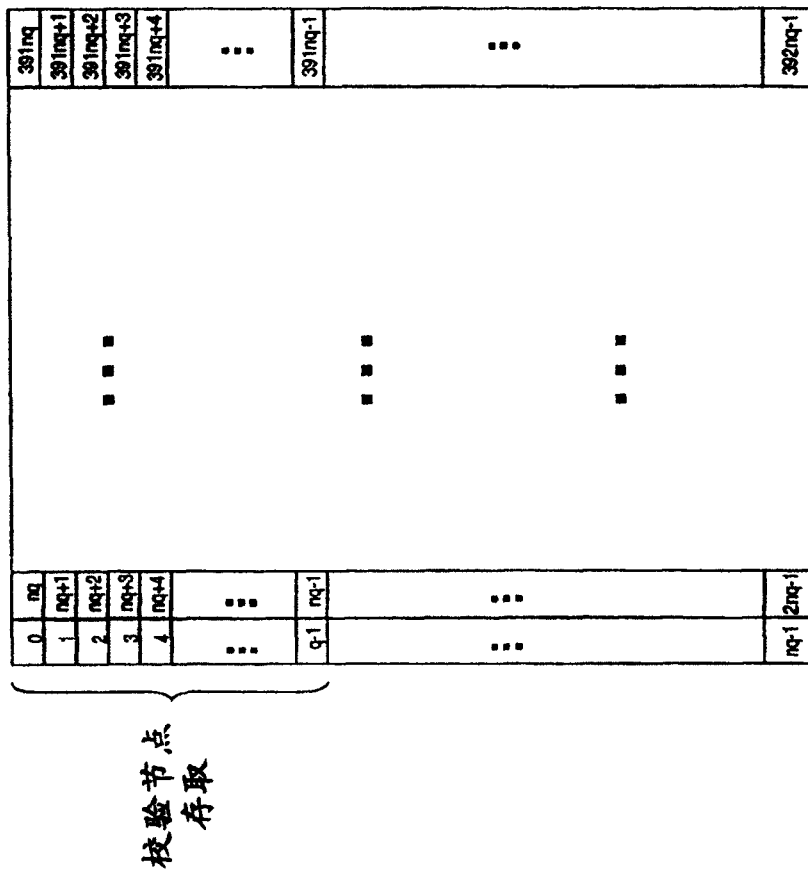
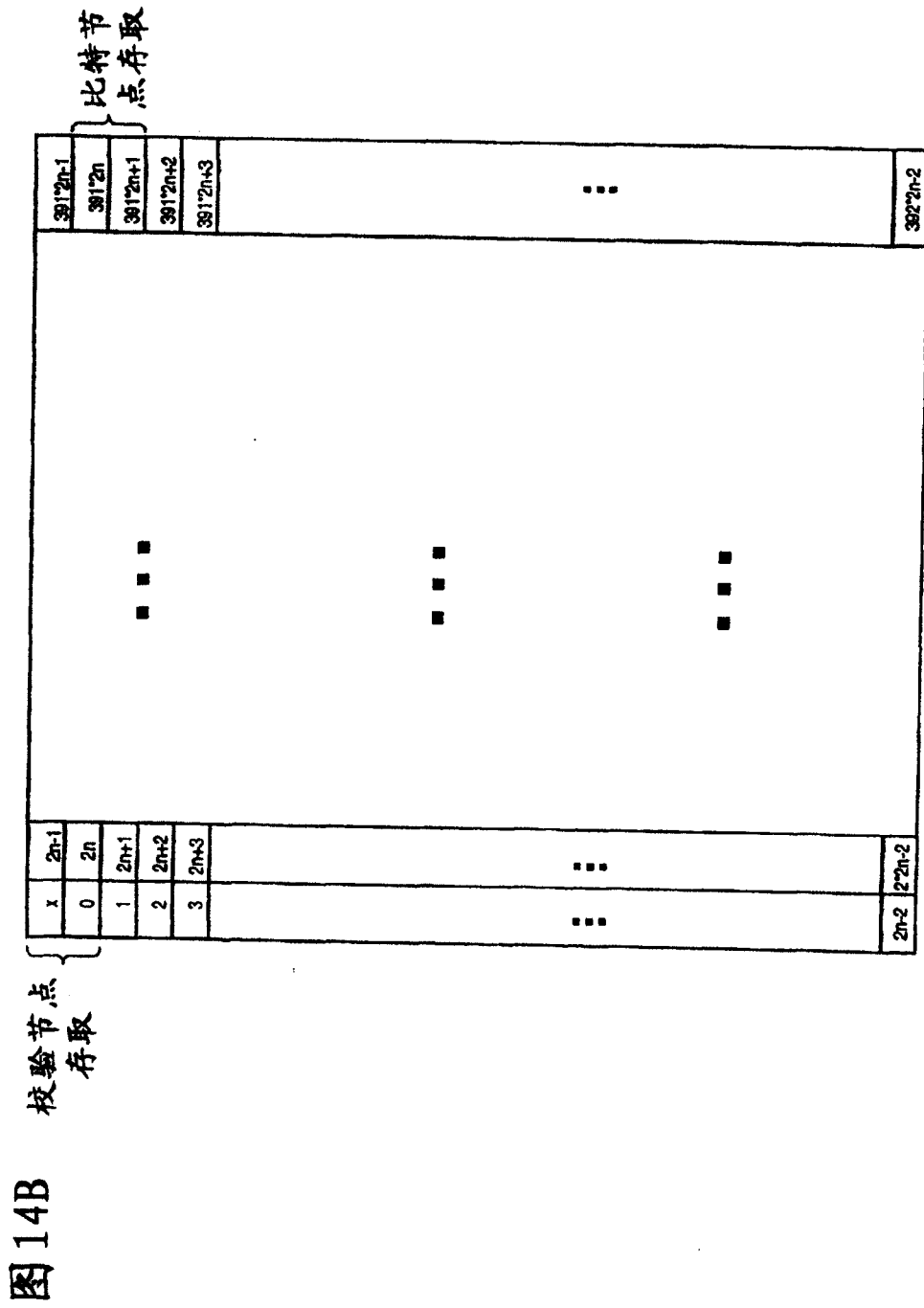


图14A



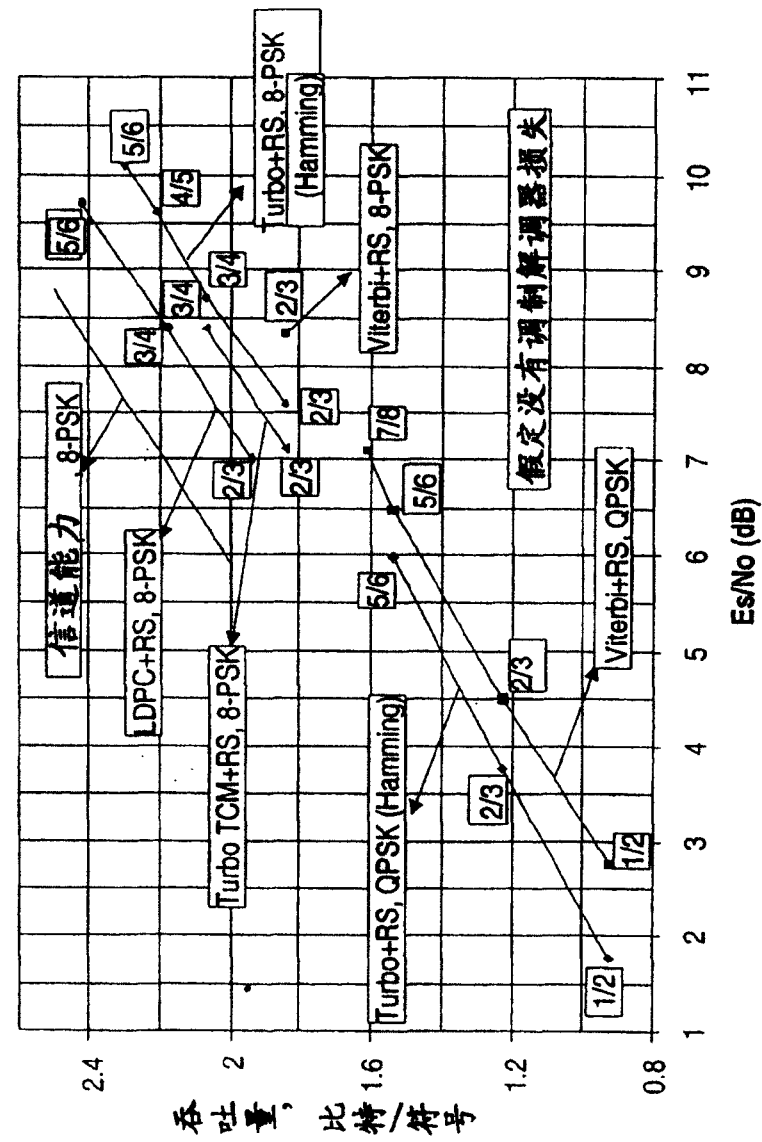


图15

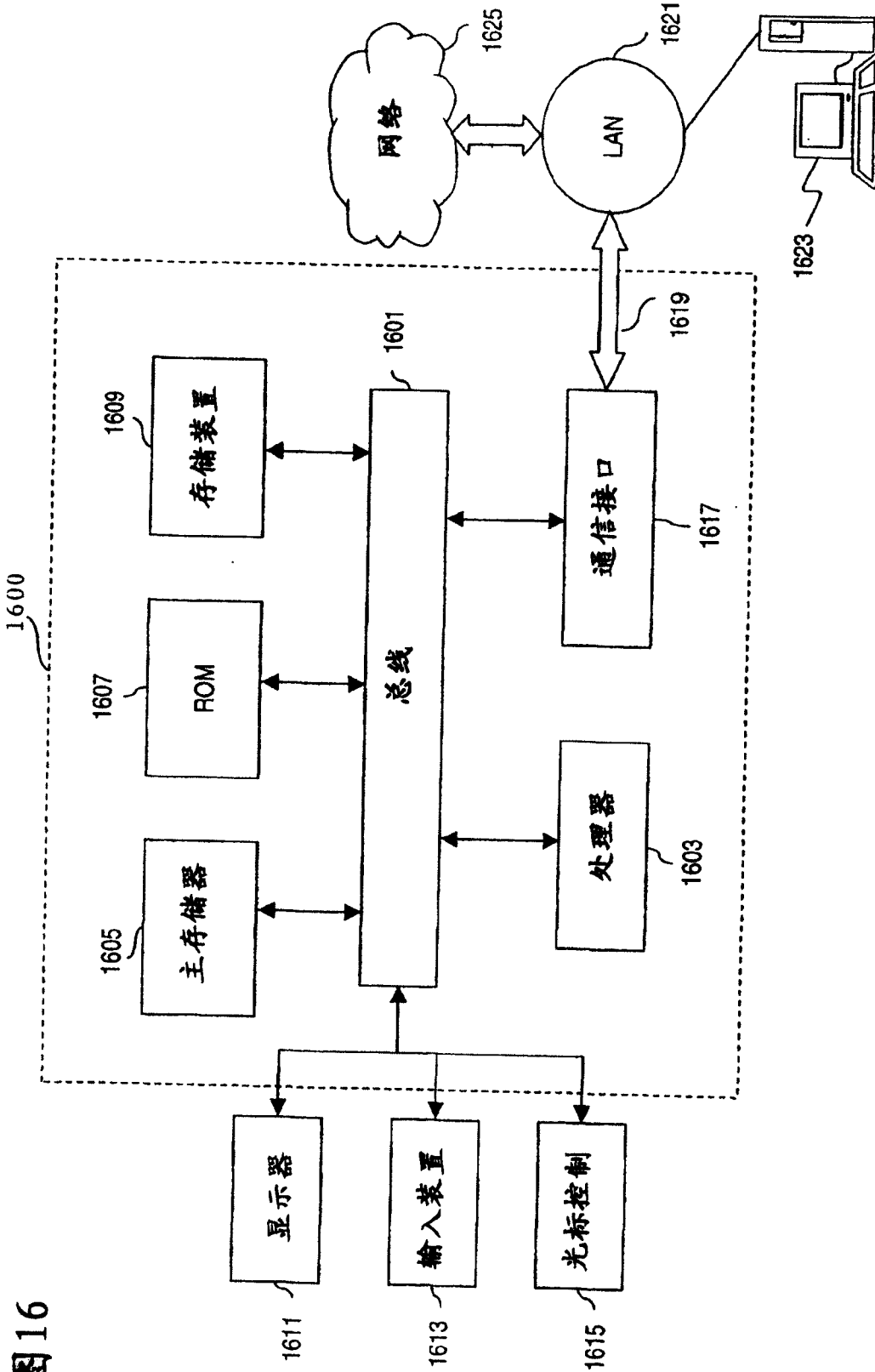


图16