

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
G09G 3/28 (2006.01)



[12] 发明专利说明书

专利号 ZL 200410007895.8

[45] 授权公告日 2008 年 6 月 4 日

[11] 授权公告号 CN 100392697C

[22] 申请日 2004.3.3

[21] 申请号 200410007895.8

[30] 优先权

[32] 2003.5.9 [33] JP [31] 131879/2003

[73] 专利权人 富士通日立等离子显示器股份有限公司

地址 日本神奈川县

[72] 发明人 小野泽诚 黄木英明 镰田雅树
椎崎贵史

[56] 参考文献

JP2000330514A 2000.11.30

JP8046053A 1996.2.16

JP2002016486 2002.1.18

IGBT 与 MOSFET 并联技术在 DC-DC 变换器上的应用. 吴波, 穆新华. 电子电力技术, 第 1 期. 1998

低功耗的 IGBT/MOSFET 并联开关在开关电源中的应用. 李长明. 通信电源技术, 第 2 期. 1997

审查员 刘畅

[74] 专利代理机构 中国国际贸易促进委员会专利
商标事务所

代理人 王永刚

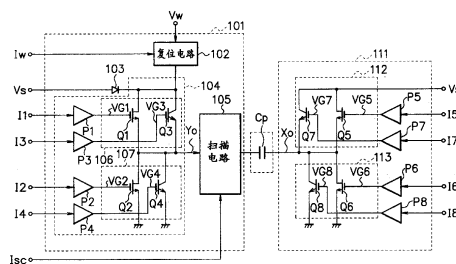
权利要求书 4 页 说明书 19 页 附图 10 页

[54] 发明名称

等离子体显示设备

[57] 摘要

在具有减小的放电电流引起的电压波动和扩大的驱动裕度, 并且在防止显示特性退化方面成功的等离子体显示设备中, 用于将驱动电压供给到代表显示单元的电容的 Y 电极驱动电路和 X 电极驱动电路使用并联电路来构造, 具有高速开关性能的第一开关元件和具有低饱和电压性能的第二开关元件并联于其中, 使得具有低饱和电压性能的第二开关元件至少在放电电流在其间流动的周期中导通。



1. 一种等离子体显示设备, 包括:

多个第一电极;

与所述多个第一电极近乎平行排列的多个第二电极, 所述第二电极的每一个与所述第一电极中的相邻的一个和与所述第一电极垂直设置的第三电极一起构成一个显示单元, 以便在构成所述显示单元的所述第二电极中的该一个与所述第一电极中的该相邻一个之间激活放电;

用于将放电电压施加到所述多个第一电极的第一电极驱动电路; 以及

用于将放电电压施加到所述多个第二电极的第二电极驱动电路; 其中

在所述第一和第二电极驱动电路的至少任何一个中, 具有高速开关性能的第一开关元件和具有低饱和电压性能的第二开关元件被并联连接。

2. 根据权利要求 1 的等离子体显示设备, 其中所述第一开关元件是功率 MOSFET。

3. 根据权利要求 1 的等离子体显示设备, 其中所述第二开关元件是 IGBT。

4. 根据权利要求 1 的等离子体显示设备, 其中所述第一开关元件是功率 MOSFET, 并且所述第二开关元件是 IGBT。

5. 根据权利要求 1 的等离子体显示设备, 其中所述第二开关元件至少在放电电流在所述第一电极和所述第二电极之间流动的周期中导通。

6. 根据权利要求 5 的等离子体显示设备, 其中所述第一开关元件是功率 MOSFET。

7. 根据权利要求 5 的等离子体显示设备, 其中所述第二开关元件是 IGBT。

8. 根据权利要求 5 的等离子体显示设备, 其中所述第一开关元件

是功率 MOSFET，并且所述第二开关元件是 IGBT。

9. 根据权利要求 1 的等离子体显示设备，其中向所述第一开关元件和所述第二开关元件提供公用的驱动电压，以便以不同的定时接通所述第一开关元件和所述第二开关元件。

10. 根据权利要求 9 的等离子体显示设备，其中所述第一开关元件是功率 MOSFET。

11. 根据权利要求 9 的等离子体显示设备，其中所述第二开关元件是 IGBT。

12. 根据权利要求 9 的等离子体显示设备，其中所述第一开关元件是功率 MOSFET，并且所述第二开关元件是 IGBT。

13. 根据权利要求 1 的等离子体显示设备，其中所述第一和第二电极驱动电路的每一个包括用于将与用于放电的电压相关的第一电势供给到所述第一和第二电极的每一个的较高电势侧开关电路，和用于将与用于放电的电压相关的第二电势供给到所述第一和第二电极的每一个的较低电势侧开关电路；

所述较高电势侧开关电路和所述较低电势侧开关电路分别被构成为使得所述第一开关元件和所述第二开关元件被并联连接。

14. 根据权利要求 13 的等离子体显示设备，其中所述第一开关元件是功率 MOSFET。

15. 根据权利要求 13 的等离子体显示设备，其中所述第二开关元件是 IGBT。

16. 根据权利要求 13 的等离子体显示设备，其中所述第一开关元件是功率 MOSFET，并且所述第二开关元件是 IGBT。

17. 根据权利要求 13 的等离子体显示设备，其中所述第一和第二电极驱动电路还包括连接到构成所述显示单元的所述第一和第二电极的每一个的功率回收电路。

18. 根据权利要求 13 的等离子体显示设备，其中所述第一和第二电极驱动电路还包括经由线圈连接到构成所述显示单元的所述第一和第二电极的每一个的功率回收开关。

19. 根据权利要求 18 的等离子体显示设备, 其中所述第二开关元件至少在放电电流在所述第一电极和所述第二电极之间流动的周期中导通。

20. 根据权利要求 18 的等离子体显示设备, 其中所述第一开关元件是功率 MOSFET。

21. 根据权利要求 18 的等离子体显示设备, 其中所述第二开关元件是 IGBT。

22. 根据权利要求 18 的等离子体显示设备, 其中所述第一开关元件是功率 MOSFET, 并且所述第二开关元件是 IGBT。

23. 根据权利要求 1 的等离子体显示设备, 其中所述第一开关元件和所述第二开关元件在它们的输入阈电压特性方面几乎彼此一致。

24. 根据权利要求 1 的等离子体显示设备, 其中所述第一开关元件和所述第二开关元件基于相同的驱动信号来驱动。

25. 根据权利要求 1 的等离子体显示设备, 其中所述第一开关元件的开关时间比所述第二开关元件的开关时间短。

26. 根据权利要求 13 的等离子体显示设备, 其中所述较高电势侧开关电路被构造, 以便将与用于放电的电压相关的正电势供给到构成所述显示单元的所述第一和第二电极, 并且所述较低电势侧开关电路被构造, 以便将与用于放电的电压相关的负电势供给到构成所述显示单元的所述第一和第二电极。

27. 根据权利要求 26 的等离子体显示设备, 其中所述正电势代表在地电平以上、等于用于放电的电压一半的电压, 而所述负电势代表在地电平以下、等于用于放电的电压一半的电压。

28. 根据权利要求 26 的等离子体显示设备, 其中所述第一和第二电极驱动电路还包括连接到构成所述显示单元的所述第一和第二电极的每一个的功率回收电路。

29. 根据权利要求 26 的等离子体显示设备, 其中所述第一和第二电极驱动电路还包括经由线圈连接到构成所述显示单元的所述第一和第二电极的每一个的功率回收开关。

30. 根据权利要求 29 的等离子体显示设备, 其中所述正电势代表在地电平以上、等于用于放电的电压一半的电压, 而所述负电势代表在地电平以下、等于用于放电的电压一半的电压。

31. 根据权利要求 30 的等离子体显示设备, 其中所述功率回收开关的一个端子经由所述线圈连接到构成所述显示单元的所述第一和第二电极的任一个, 而另一个端子连接到接地端子。

32. 根据权利要求 13 的等离子体显示设备, 其中在用于初始化所述显示单元的复位电压供给到构成所述显示单元的所述第一和第二电极的任一个的周期中, 该复位电压叠加到所述较低电势侧开关电路的参考电压。

33. 根据权利要求 32 的等离子体显示设备, 其中所述第一和第二电极驱动电路还包括经由线圈连接到构成所述显示单元的所述电极的功率回收开关。

34. 根据权利要求 33 的等离子体显示设备, 其中所述功率回收开关的一个端子经由线圈连接到构成所述显示单元的所述第一和第二电极的任一个, 以及

在用于初始化所述显示单元的所述复位电压供给到构成所述显示单元的所述第一和第二电极的任一个的周期中, 与所述复位电压同步的电压叠加到所述功率回收开关的另一个端子。

等离子体显示设备

相关申请的交叉引用

本申请基于 2003 年 5 月 9 日提交的在先日本专利申请 2003-131879 号并要求其优先权权益，在此引用其全部内容作为参考。

技术领域

本发明涉及一种等离子体显示设备。

背景技术

在常规等离子体显示设备中，功率 MOSFET（金属氧化物半导体场效应晶体管）已经成为它们的保持电路的最普通输出元件。与此相反，等离子体显示设备的近来保持电路的一些逐步转入 IGBT（绝缘栅双极型晶体管）的使用，其具有作为功率 MOSFET 优点的输入特性，以及作为具有缩短的关断时间的双极型晶体管优点的低饱和电压特性（例如，参看专利文献 1（日本专利申请公开 2000-330514 号））。

另一个提议关于用于驱动等离子体显示器的并入 IGBT 的驱动器集成电路而提出，其中功率 MOSFET 和 IGBT 以推拉输出电路连接的形式而连接（例如，参看专利文献 2（日本专利申请公开 Hei 8-46053 号））。

IGBT，其特征在于正如双极型晶体管一样的其传导性修改效应，可以将饱和电压降低到电源以下。因此，IGBT 可以通过关断时间的减少来实现作为等离子体显示设备的保持电路的输出器件的基本操作。与常规的 IGBT 相比较，当前商品化的 IGBT 关断时间确实减少，但是仍然次于功率 MOSFET，因为它们在导通时间和关断时间方面都较长，从而在开关损耗方面不利。

考虑到上面的情况，一个提议已经关于空调器的反相器而提出，其

包括当施加有第一驱动电压时达到导电状态的功率 MOSFET，和当施加有与第一驱动电压具有不同电平的第二驱动电压时达到导电状态的 IGBT，其中功率 MOSFET 和 IGBT 关于供给到负载的电流并联（例如，参看专利文献 3（日本专利申请公开 2002-16486 号））。在上述空调器的反相器中，当待供给到负载的电流相对小时，仅驱动功率 MOSFET 的第一驱动电压施加到栅电极，而当待供给到负载的电流相对大时，主要驱动 IGBT 并且比第一驱动电压大的第二驱动电压施加到栅电极。

在专利文献 3 中公开的技术中，在空调器等的反相器的大电流驱动（起动）过程中，功率 MOSFET 和 IGBT 都被驱动。而在空调器等的反相器的小电流驱动（平稳驱动）过程中，IGBT 关断，而仅功率 MOSFET 被驱动，以便减少平稳驱动过程中的功率损耗。

在专利文献 3 中公开的、应用于等离子体显示设备的电路在平稳驱动过程中操作，以便关断 IGBT 而仅激活功率 MOSFET，所以它可以保证仅小的驱动裕度，因为受归因于放电电流的电压波动所影响。因此，这可能导致显示特性的退化，其由噪声或闪烁的产生来代表。特别是，具有典型地 42 英寸或更大屏幕尺寸的等离子体显示设备易于遭受可归因于放电电流的大的电压波动，从而高度地引起显示特性的退化。

发明内容

本发明在考虑上述问题之后而设想，并且其目的在于通过减小可归因于放电电流的电压波动来扩大驱动裕度，以及在于防止等离子体显示设备显示特性的退化。

本发明的一种等离子体显示设备，包括：多个第一电极；与所述多个第一电极近乎平行排列的多个第二电极，所述第二电极的每一个与所述第一电极中的相邻的一个和与所述第一电极垂直设置的第三电极一起构成一个显示单元，以便在构成所述显示单元的所述第二电极中的该一个与所述第一电极中的该相邻一个之间激活放电；用于将放电电压施加到所述多个第一电极的第一电极驱动电路；以及用于将放电电压施加

到所述多个第二电极的第二电极驱动电路；其中在所述第一和第二电极驱动电路的至少任何一个中，具有高速开关性能的第一开关元件和具有低饱和电压性能的第二开关元件被并联连接。根据本发明，当放电电流在第一电极和第二电极之间流动时，与具有高速开关性能的第一开关元件并联的、具有低饱和电压性能的第二开关元件达到导电状态，并且这使得放电电流能够流过第二开关元件，可以成功地减小电压波动。因此，这扩大了等离子体显示设备的驱动裕度并且防止显示特性的退化。

另一方面，具有高速开关性能的第一开关元件和具有低饱和电压性能的第二开关元件都能够在保持脉冲的上升或下降时操作，以便将电流主要供给到具有快开关速度的第一开关元件，并且这成功地减少保持脉冲上升或下降时的开关损耗。

附图说明

图 1 是根据第一实施方案的等离子体显示设备的典型构造的框图；

图 2 是显示根据第一实施方案的等离子体显示设备的操作波形的波形图；

图 3 是应用有图 1 中所示构造的等离子体显示设备的典型整体构造的框图；

图 4A~4C 是显示图 3 中所示的等离子体显示设备的显示单元的图；

图 5 是显示图 3 中所示的等离子体显示设备的操作波形的波形图；

图 6 是根据第二实施方案的等离子体显示设备的典型构造的电路图；

图 7 是显示根据第二实施方案的等离子体显示设备的操作波形的波形图；

图 8 是根据第三实施方案的等离子体显示设备的典型构造的电路图；

图 9 是根据第四实施方案的等离子体显示设备的典型构造的电路图；以及

图 10 是根据第五实施方案的等离子体显示设备的典型构造的电路图;

具体实施方式

接下来的段落将参考附加附图具体地描述本发明的优选实施方案。

(第一实施方案)

图 1 是根据本发明第一实施方案的等离子体显示设备的典型构造的框图。图 1 显示等离子体显示设备的 Y 电极驱动电路和 X 电极驱动电路。

在图 1 中, C_p 代表电容负载, 其用符号表示包括等离子体显示板的 X 电极和 Y 电极的显示单元。将驱动电压供给到电容负载 C_p 一端的 Y 电极驱动电路 101 具有复位电路 102, Y 保持电路 104 和扫描电路 105。将驱动电压供给到电容负载 C_p 另一端的 X 电极驱动电路具有 X 保持电路 111。

复位电路 102 依赖于从复位信号端子 I_w 接收的控制信号输出从复位电压端子 V_w 供给的复位电压。

Y 保持电路 104 包括前置驱动电路 $P1\sim P4$ 和开关元件 $Q1\sim Q4$ 。Y 保持电路 104 供给有从源电压端子 V_s 通过二极管 103 供给的源电压。二极管 103 被提供, 以便防止当复位电压从复位电路 102 供给时电流的回流。

第一到第四前置驱动电路 $P1\sim P4$ 是用于放大从第一到第四控制信号端子 $I1\sim I4$ 接收的控制信号的放大电路。第一到第四开关元件 $Q1\sim Q4$ 响应从第一到第四前置驱动电路 $P1\sim P4$ 输出的控制信号 (栅电压) $VG1\sim VG4$ 导通或关断 (开或关)。第一到第四开关元件 $Q1\sim Q4$ 将随后详述。

扫描电路 105 供给有从 Y 保持电路 104 输出的驱动电压 Y_o , 并且依赖于从扫描信号端子 I_{sc} 接收的控制信号将电压供给到电容负载 C_p 的一端。

第一和第二开关元件 $Q1, Q2$ 是具有高速开关性能 (由短的导通时

间和短的关断时间所代表的短的开关时间)的开关元件。另一方面,第三和第四开关元件 Q3, Q4 是具有低饱和电压性能,也就是具有低于电源的开关元件输入和输出之间的小的电势差的开关元件。图 1 显示典型情况,其中第一和第二开关元件 Q1, Q2 配置成 N 通道功率 MOSFET (金属氧化物半导体场效应晶体管),而第三和第四开关元件 Q3, Q4 配置成 IGBT (绝缘栅双极型晶体管)。

第 i 个 (i 是 1~4 的整数) 开关元件 Q_i 的栅极或基极连接到第 i 个前置驱动电路 P_i 的输出侧。第一开关元件 Q1 的漏极和第三开关元件 Q3 的集电极共同地连接到二极管 103 的阴极,并且复位电路 102 的输出端子连接到互连点。第二开关元件 Q2 的源极和第四开关元件 Q4 的发射极连接到接地端子。第一开关元件 Q1 的源极,第二开关元件 Q2 的漏极,第三开关元件 Q3 的发射极和第四开关元件 Q4 的集电极共同地连接到扫描电路 105 的输入端子(信号线 Y_0)。

第一和第三开关元件 Q1, Q3 在这里构成用于供给随后所述的保持脉冲的高电平电压的高压侧(较高电势侧)开关电路 106,而第二和第四开关元件 Q2, Q4 构成用于供给保持脉冲的低电平电压的低压侧(较低电势侧)开关电路 107。换句话说,本实施方案中的高压侧开关电路 106 和低压侧开关电路 107 各自包括具有高速开关性能的开关元件(例如,功率 MOSFET)和具有低饱和电压性能的开关元件(例如,IGBT)的并联电路。

优选地,并联的具有高速开关性能的开关元件和具有低饱和电压性能的开关元件具有几乎彼此相等的输入阈电压。输入阈电压在这里称作各个开关元件导通状态和关断状态下的阈电压。

X 保持电路 111 具有前置驱动电路 $P_5 \sim P_8$ 和开关元件 $Q_5 \sim Q_8$,与 Y 保持电路 104 相类似。第五到第八前置驱动电路 $P_5 \sim P_8$ 是用于放大从第五到第八控制信号端子 $I_5 \sim I_8$ 接收的控制信号的放大电路。第五到第八开关元件 $Q_5 \sim Q_8$ 响应从第五到第八前置驱动电路 $P_5 \sim P_8$ 输出的控制信号(栅电压) $VG_5 \sim VG_8$ 导通或关断。

第五和第六开关元件 Q5, Q6 是具有高速开关性能的开关元件,而

第七和第八开关元件 Q7, Q8 是具有低饱和电压性能的开关元件。图 1 显示典型情况, 其中第五和第六开关元件 Q5, Q6 配置成 N 通道功率 MOSFET, 而第七和第八开关元件 Q7, Q8 配置成 IGBT。

第 j 个 (j 是 5~8 的整数) 开关元件 Q_j 的栅极或基极连接到第 j 个前置驱动电路 P_j 的输出侧。第五开关元件 Q5 的漏极和第七开关元件 Q7 的集电极共同地连接到源电压施加到其上的源电压端子 V_s , 并且第六开关元件 Q6 的源极和第八开关元件 Q8 的发射极连接到接地端子。第五开关元件 Q5 的源极, 第六开关元件 Q6 的漏极, 第七开关元件 Q7 的发射极和第八开关元件 Q8 的集电极共同地连接到用于将驱动电压供给到电容负载 C_p 另一端的信号线 X_o 。

第五和第七开关元件 Q5, Q7 在这里构成用于供给保持脉冲的高电平电压的高压侧开关电路 112, 而第六和第八开关元件 Q6, Q8 构成用于供给保持脉冲的低电平电压的低压侧 (较低电势侧) 开关电路 113。换句话说, 本实施方案中的高压侧开关电路 112 和低压侧开关电路 113 各自包括具有高速开关性能的开关元件和具有低饱和电压性能的开关元件的并联电路。优选地, 并联的具有高速开关性能的开关元件和具有低饱和电压性能的开关元件具有几乎彼此相等的输入阈电压。

图 2 是显示图 1 中所示的 X 电极驱动电路和 Y 电极驱动电路的操作的波形图, 更准确地说, 显示等离子体显示设备的操作中保持周期 (保持放电的期间) 中的操作。在保持周期中, 复位电路 102 不激活, 同时由分别从复位信号端子 I_w 和扫描信号端子 I_{sc} 接收的控制信号来控制, 使得扫描电路 105 产生到各个 Y 电极的 Y 保持电路 104 输出电压的并行输出。

在图 2 中, Y_o 代表 Y 电极驱动电路 (Y 保持电路 104) 的输出电压, 而 X_o 代表 X 电极驱动电路 (X 保持电路 111) 的输出电压。 $VG_1 \sim VG_8$ 代表从前置驱动电路 $P_1 \sim P_8$ 输出的栅电压, 其目的在于驱动各个开关元件 $Q_1 \sim Q_8$, 其中这些栅电压 $VG_1 \sim VG_8$ 的高电平导致开关元件 $Q_1 \sim Q_8$ 的导通状态 (导电状态)。

在时间点 t_1 , X 保持电路 111 的开关元件 Q6 导通, 同时使得除开

关元件 Q6 以外的所有开关元件关断。这使得 X 保持电路 111 的输出电压 X_o 达到低电平。另一方面，具有浮动状态的 Y 保持电路 104 的输出电压 Y_o 保持为低电平。

在时间点 t_2 ，Y 保持电路 104 的开关元件 Q1 导通。这使得 Y 保持电路 104 的输出电压 Y_o 达到高电平。

在放电电流在等离子体显示设备中流动预先确定的时期过去之后的时间点 t_3 ，Y 保持电路 104 的开关元件 Q3 和 X 保持电路 111 中的开关元件 Q8 导通。也就是，具有低饱和电压性能并且分别与具有高开关速度性能且在时间点 t_3 处于导电状态的开关元件（功率 MOSFET）Q1，Q6 并联的开关元件（IGBT）Q3，Q8 导通。应当指出，放电电流在等离子体显示设备中流动的时间点典型地基于等离子体显示设备的结构或驱动电压来适当地确定。

通过如上所述在放电电流流动时导通开关元件 Q3，Q8，可归因于放电电流的保持脉冲（输出电压 Y_o ， X_o ）的电压波动 ΔV_{YH} ， ΔV_{XL} 可以减小，如图 2 中所示。应当指出，为了参考和比较，图 2 也由虚线显示当开关元件 Q3，Q8 恒久地保持关断（或不提供开关元件 Q3，Q8）时，输出电压 Y_o ， X_o 的电压波动。

在时间点 t_4 ，开关元件 Q3，Q8 都关断。然后，开关元件 Q1 关断，从而 Y 保持电路 104 的输出电压 Y_o 保持为高电平（浮动状态）。

在时间点 t_5 ，开关元件 Q2 导通，而开关元件 Q6 关断。这使得 Y 保持电路 104 的输出电压 Y_o 保持为低电平。因为开关元件 Q5~Q8 关断，X 保持电路 111 的输出电压 X_o 也保持为低电平（浮动状态）。

在时间点 t_6 ，X 保持电路 111 的开关元件 Q5 导通。这使得 X 保持电路 111 的输出电压 X_o 达到高电平。

在放电电流流动预先确定的时期过去之后的时间点 t_7 ，Y 保持电路 104 的开关元件 Q4 和 X 保持电路 111 中的开关元件 Q7 导通。也就是，具有低饱和电压性能并且分别与具有高开关速度性能且在时间点 t_7 处于导电状态的开关元件（功率 MOSFET）Q2，Q5 并联的开关元件（IGBT）Q4，Q7 导通。这成功地减小可归因于放电电流的保持脉冲

(输出电压 Y_o , X_o) 的电压波动 ΔV_{YL} , ΔV_{XH} 。应当指出, 为了参考和比较, 当开关元件 Q_4 , Q_7 恒久地保持关断 (或不提供开关元件 Q_4 , Q_7) 时的输出电压 Y_o , X_o 的电压波动用虚线来显示。

在时间点 t_8 , 开关元件 Q_4 , Q_7 都关断。然后, 开关元件 Q_5 关断, 从而 X 保持电路 111 的输出电压 X_o 保持为高电平 (浮动状态)。而且此后, 开关元件 Q_2 关断。

上述操作将依赖于保持周期中保持脉冲施加的次数而在此后重复。

如在上面已经描述的, 等离子体显示设备可以通过导通具有低饱和电压性能的开关元件 (IGBT), 来减小当放电电流流动时可归因于放电电流的电压波动 ΔV_{YH} , ΔV_{YL} , ΔV_{XH} , ΔV_{XL} , 从而可以扩大等离子体显示设备的驱动裕度。另一方面, 在保持脉冲上升或下降时, 具有高速开关性能并且与具有低饱和电压性能的开关元件并联的开关元件 (功率 MOSFET) 能够操作, 并且, 与单独使用具有低饱和电压性能的开关元件的情况相比较, 这在减小与保持脉冲的变化相关联的开关损耗方面更加成功。

图 2 中所示的等离子体显示设备被构造, 使得仅当放电电流在等离子体显示设备中流动时, 导通具有低饱和电压性能的开关元件 (IGBT), 其中仅要求, 该元件至少当放电电流在等离子体显示设备中流动时导通, 而其在任何其他周期中的导通状态将不被禁止。

图 2 仅显示典型情况, 其中输出电压 Y_o , X_o 被改变, 使得它们中的任何一个从高电平改变降至低电平, 而此后另一个从低电平改变升至高电平, 其中输出电压 Y_o , X_o 改变的时序可能与图 2 中所示的相同, 或者可能与图 2 中所示的相反。

图 3 是应用有图 1 中所示驱动电路的等离子体显示设备的典型构造的框图。图 3 中所示的复位电路 301, Y 保持电路 302, 扫描电路 303 和 X 保持电路 304 分别对应于图 1 中所示的复位电路 102, Y 保持电路 104, 扫描电路 105 和 X 保持电路 111。复位电路 301, Y 保持电路 302 和扫描电路 303 构成 Y 电极驱动电路 308, 而 X 保持电路 304 构成 X 电极驱动电路 309。

控制电路 306 基于外部供给的未说明的时钟信号，水平同步信号，垂直同步信号，显示数据等等来产生控制信号。然后控制电路 306 将这样产生的控制信号输出到复位电路 301，Y 保持电路 302，扫描电路 303，X 保持电路 304 和地址电路 305。

X 保持电路 304 的输出端子共同地连接到 X 电极 X1, X2, ..., 以便如由控制信号所控制地驱动它们。Y 电极驱动电路 308 包括复位电路 301，Y 保持电路 302 和扫描电路 303。Y 电极驱动电路 308 如由控制信号所控制地驱动 Y 电极 Y1, Y2, ...。地址电路 305 如由控制信号所控制地驱动地址电极 A1, A2, ...。

显示板（等离子体显示板：PDP）307 被构造，使得 X 电极 X1, X2, ...和 Y 电极 Y1, Y2, ...几乎彼此平行地交替排列，而地址电极 A1, A2, ...垂直于这些电极而排列，从而形成二维矩阵。与图 1 中所示的电容负载 C_p 相对应的每个显示单元（象素） CL_{ij} 包括一个 X 电极 X_i ，一个 Y 电极 Y_i 和一个地址电极 A_j 。

图 4A 是图 3 中所示的显示单元 CL_{ij} 的构造的横截面视图。X 电极 X_i 和 Y 电极 Y_i 在前玻璃衬底 411 上形成。用于保证与放电空间 417 绝缘的介电材料层 412 在其上沉积，并且 MgO（氧化镁）保护膜 413 进一步在其上形成。

另一方面，地址电极 A_j 在配置以与前玻璃衬底 411 相对的后玻璃衬底 414 上形成，介电材料层 415 在其上沉积，并且荧光体进一步在其上沉积。MgO 保护膜 413 和介电材料层 415 之间的放电空间 417 典型地用 Ne + Xe 彭宁气体填充。

图 4B 是用于说明 AC 驱动等离子体显示设备的电容 CL 的示意图。Ca 代表 X 电极 X_i 和 Y 电极 Y_i 之间的放电空间 417 的电容，Cb 代表介电材料层 412 的电容，并且 Cc 代表 X 电极 X_i 和 Y 电极 Y_i 之间的前玻璃衬底 411 的电容。电极 X_i 和 Y_i 之间的电容 CL 由这些电容 Ca, Cb 和 Cc 的总和来确定。

图 4C 是用于说明 AC 驱动等离子体显示设备的发光的示意图。条纹图案的肋状物被排列，其中每个肋状物具有涂敷在其内表面上的红，

绿和蓝荧光材料 418 的任何一个,以便使得荧光材料 418 当由在 X 电极 X_i 和 Y 电极 Y_i 之间激活的放电激励时能够发出光 421。

图 5 是显示图 3 中所示的等离子体显示设备的操作波形的波形图。

X 电极驱动电路 309 中的 X 保持电路 304 将在保持周期 T_s 中产生的保持脉冲 504 输出到 X 电极 X_i 。Y 电极驱动电路 308 中的 Y 保持电路 302 将在保持周期 T_s 中产生的 Y 保持脉冲 505 输出到 Y 电极 Y_i 。

Y 电极驱动电路 308 中的复位电路 301 将在复位周期 T_r 中产生的复位脉冲 501 输出到 Y 电极 Y_i 。Y 电极驱动电路 308 中的扫描电路 303 将在寻址周期 T_a 中产生的扫描脉冲 503 输出到 Y 电极 Y_i 。地址电路 305 将在寻址周期 T_a 中产生的寻址脉冲 502 输出到地址电极 A_j 。

在复位周期 T_r 中,电荷的全屏写入和全屏擦除通过将复位脉冲 501 施加到 Y 电极 Y_i 而执行,从而通过擦除先前时间的显示内容来形成预先确定的壁电荷。

接下来在寻址周期 T_a 中,正寻址脉冲 502 施加到地址电极 A_j ,然后负扫描脉冲 503 由顺序的扫描施加到期望的 Y 电极。这激活地址电极 A_j 和 Y 电极 Y_i 之间的地址放电,从而指定显示单元的地址。

接下来在保持周期(保持放电的期间) T_s 中,保持脉冲 504, 505 交替地施加到各个 X 电极 X_i 和各个 Y 电极 Y_i ,以便在这些电极之间施加保持放电电压 V_s 。这激活与其地址在寻址周期 T_a 中指定的显示单元相对应的 X 电极 X_i 和 Y 电极 Y_i 之间的放电,从而引起发光。

如在上面已经描述的,第一实施方案的等离子体显示设备的 X 和 Y 电极驱动电路使用并联电路来构造,具有高速开关性能的开关元件(功率 MOSFET,例如)和具有低饱和电压性能的开关元件(IGBT,例如)并联于其中。当放电电流流动时,等离子体显示设备可以导通具有低饱和电压性能的开关元件,并且可以使得电流能够流过它们,这成功地减小可归因于放电电流的电压波动 ΔV_{YH} , ΔV_{YL} , ΔV_{XH} , ΔV_{XL} 。因此,等离子体显示设备在通过减小可归因于放电电流的电压波动来扩大驱动裕度方面,以及在防止等离子体显示设备的显示特性的退化方面是成功的。

当保持脉冲上升或下降时，设备可以导通与具有低饱和电压性能的开关元件并联的、具有高速开关性能的开关元件，并且可以使得电流能够主要通过具有高速开关性能的开关元件而流动。与单独使用具有低饱和电压性能的开关元件的情况相比较，这在减少导通时间和关断时间中可能产生的开关损耗方面更加成功。

下面的段落将描述其他实施方案。

图 3 和 4 中先前显示的等离子体显示设备的构造和操作是例如应用有前述第一实施方案的那些，并且其本质也将应用于接下来描述的第二到第五实施方案，除了仅 Y 电极驱动电路 308 和 X 电极驱动电路 309 的构造将依赖于这些实施方案的需求而适当地修改，所以基本的构造和操作将不详述。

(第二实施方案)

接下来的段落将描述本发明的第二实施方案。

图 6 是根据本发明第二实施方案的等离子体显示设备的典型构造的电路图。图 6 显示等离子体显示设备的 Y 电极驱动电路和 X 电极驱动电路。应当指出，具有与图 1 中先前所示的组成分类似的功能的图 6 中所示的组成部分将由相同的参考数字来表示，而因此省略重复的说明。

如图 6 中所示，第二实施方案不同于图 1 中所示的第一实施方案仅在于，第二实施方案的 Y 电极驱动电路和 X 电极驱动电路的每个还包括功率回收电路。

Y 电极驱动电路 601 包括复位电路 102，二极管 103，Y 保持电路 104，扫描电路 105 和 Y 电极驱动电路的功率回收电路 602。X 电极驱动电路 611 包括 X 保持电路 111 和 X 电极驱动电路的功率回收电路 612。

功率回收电路 602 包括前置驱动电路 P10 和 P11，开关元件 Q10 和 Q11，二极管 D1 和 D2，线圈 L1 和 L2，和用于功率回收的电容器 C1，C2。

电容器 C1，C2 在源电压端子 V_s 和接地端子之间串联。前置驱动

电路 P10, P11 是用于放大从控制信号端子 I10, I11 接收的控制信号的放大电路。开关元件 Q10, Q11 被控制, 以便响应控制信号 (栅电压) VG10, VG11 导通或关断。开关元件 Q10, Q11 典型地由具有高速开关性能的开关元件, 例如功率 MOSFET 来配置。

开关元件 Q10 被构造, 使得其栅电极连接到前置驱动电路 P10 的输出侧, 而其漏极连接到电容器 C1 和 C2 的互连点。其源极连接到二极管 D1 的阳极。二极管 D1 的阴极连接到线圈 L1 的一端, 其中线圈 L1 的另一端连接到信号线 Yo。

开关元件 Q11 被构造, 使得其栅电极连接到前置驱动电路 P11 的输出侧, 而其源极连接到电容器 C1 和 C2 的互连点。其漏极连接到二极管 D2 的阴极。二极管 D2 的阳极连接到线圈 L2 的一端, 其中线圈 L2 的另一端连接到信号线 Yo。

功率回收电路 612 包括前置驱动电路 P12 和 P13, 开关元件 Q12 和 Q13, 二极管 D3 和 D4, 线圈 L3 和 L4, 和用于功率回收的电容器 C3, C4。功率回收电路 612 将不在下面详述, 因为它与功率回收电路 602 类似地构造, 并且它的组成部分前置驱动电路 P12, P13, 开关元件 Q12, Q13, 二极管 D3, D4, 线圈 L3, L4, 和用于功率回收的电容器 C3, C4 分别与前置驱动电路 P10, P11, 开关元件 Q10, Q11, 二极管 D1, D2, 线圈 L1, L2, 和用于功率回收的电容器 C1, C2 相对应。

图 7 是显示图 6 中所示的 X 电极驱动电路 611 和 Y 电极驱动电路 601 的操作波形的波形图, 更准确地说, 说明等离子体显示设备的操作中保持周期 (保持放电的期间) 中的操作。在保持周期中, 复位电路 102 如由分别从复位信号端子 Iw 和扫描信号端子 Isc 接收的控制信号所控制地不操作, 而扫描电路 105 引起到各个 Y 电极的 Y 保持电路 104 输出电压的并行输出。

在图 7 中, Yo 代表 Y 电极驱动电路 601 的输出电压, 而 Xo 代表 X 电极驱动电路 611 的输出电压。VG1~VG8 代表从前置驱动电路 P1~P8 输出的栅电压, 其目的在于驱动各个开关元件 Q1~Q8, 而 VG10~VG13 代表从前置驱动电路 P10~P13 输出的栅电压, 其目的在于

驱动各个开关元件 Q10~Q13。当栅电压 VG1~VG8 和 VG10~VG13 保持为高电平时，开关元件 Q1~Q8 和 Q10~Q13 达到导通状态（导电状态）。

在输出电压 X_o 降至低电平的时间点 t_{11} ，用于激活 X 电极驱动电路 611 的开关元件 Q13 的脉冲产生，从而开关元件 Q6 在预先确定的时期过去之后导通。这使得输出电压 X_o 从高电平降至低电平，而与该变化相关联的功率由功率回收电路 612 回收。

在输出电压 Y_o 升至高电平的时间点 t_{12} ，用于激活 Y 电极驱动电路 601 的开关元件 Q10 的脉冲产生，从而开关元件 Q1 导通。这成功地利用作为用于改变输出电压 Y_o 的电功率的一部分而回收的电功率，以便使得输出电压 Y_o 能够从低电平改变升高至高电平。

在放电电流在等离子体显示设备中流动的预先确定时期过去之后的时间点 t_{13} ，Y 电极驱动电路 601 的开关元件 Q3 和 X 电极驱动电路 611 的开关元件 Q8 导通，与图 2 中的时间点 t_3 时相类似。换句话说，具有低饱和电压性能并且分别与具有高开关速度性能且在时间点 t_{13} 处于导电状态的开关元件 Q1，Q6 并联的开关元件 Q3，Q8 导通。这在抑制可归因于放电电流的保持脉冲（输出电压 Y_o ， X_o ）的电压波动 ΔV_{YH} ， ΔV_{XL} 方面是成功的。

应当指出，为了参考和比较，图 7 也由虚线显示当开关元件 Q3，Q8 恒久地保持关断时输出电压 Y_o ， X_o 的电压波动。放电电流流动的时间点依赖于等离子体显示设备的结构和驱动电压来适当地确定。

在时间点 t_{14} ，开关元件 Q3，Q8 都关断。然后，开关元件 Q1 关断，从而 Y 电极驱动电路 601 的输出电压 Y_o 保持为高电平。

在输出电压 Y_o 变成低电平的时间点 t_{15} ，用于激活 Y 电极驱动电路 601 的开关元件 Q11 的脉冲产生，从而开关元件 Q2 在预先确定时期过去之后导通。这使得输出电压 Y_o 从高电平降至低电平，而与该变化相关联的功率由功率回收电路 602 回收。

在输出电压 X_o 变成高电平的时间点 t_{16} ，用于激活 X 电极驱动电路 611 的开关元件 Q12 的脉冲产生，从而开关元件 Q5 导通。这成功地

利用作为用于改变输出电压 X_o 的电功率的一部分而回收的电功率，以便使得输出电压 X_o 能够从低电平改变升高至高电平。

在放电电流在等离子体显示设备中流动的预先确定时期过去之后的时间点 t_{17} ，具有低饱和电压性能并且分别与具有高开关速度性能且在时间点 t_{13} 处于导电状态的开关元件 Q_2 ， Q_5 并联的开关元件 Q_4 ， Q_7 导通。这在抑制可归因于放电电流的保持脉冲（输出电压 Y_o ， X_o ）的电压波动 ΔV_{YL} ， ΔV_{XH} 方面是成功的。应当指出，虚线表示当开关元件 Q_4 ， Q_7 恒久地保持关断时输出电压 Y_o ， X_o 的波动。

在时间点 t_{18} ，开关元件 Q_4 ， Q_7 都关断。然后，开关元件 Q_5 关断，从而 X 电极驱动电路 611 的输出电压 X_o 保持为高电平。此后，开关元件 Q_2 关断。

上述操作将依赖于保持周期中保持脉冲施加的次数而在此后重复。

如在上面已经描述的，第二实施方案可以保证与前述第一实施方案等效的效应。另外，在保持脉冲的上升或下降时，具有高速开关性能并且与具有低饱和电压性能的开关元件并联的开关元件能够在功率回收电路 602，612 被激活（适当地导通功率回收电路 602，612 中的开关元件 $Q_{10}\sim Q_{13}$ ）之后操作，并且这在减少与保持脉冲的上升和下降相关联的开关损耗方面更加成功。

图 7 中所示的等离子体显示设备被构造，使得仅当放电电流在等离子体显示设备中流动时，导通具有低饱和电压性能的开关元件（IGBT），但是仅要求，该元件至少当放电电流在等离子体显示设备中流动时导通，而其在任何其他周期中的导通状态将不被禁止。

图 7 仅显示典型情况，其中输出电压 Y_o ， X_o 被改变，使得它们中的任何一个从高电平改变降低至低电平，而此后另一个从低电平改变升高至高电平，其中输出电压 X_o ， Y_o 改变的时序可能与图 2 中所示的相同，或者可能与图 2 中所示的相反。

（第三实施方案）

接下来的段落将描述本发明的第三实施方案。

图 8 是根据本发明第三实施方案的等离子体显示设备的典型构造的

电路图。图 8 显示等离子体显示设备的 Y 电极驱动电路和 X 电极驱动电路。应当指出, 具有与图 1 和 6 中先前所示的组成分类似的功能的图 8 中所示的组成部分将由相同的参考数字来表示, 而因此省略重复的说明。

如图 8 中所示, 第三实施方案不同于图 6 中所示的第二实施方案仅在于 Y 电极驱动电路 801 中的 Y 保持电路 802 和 X 电极驱动电路 811 中的 X 保持电路 812 的构造。

Y 保持电路 802 被构造, 使得第一开关元件 Q1 的栅极和第三开关元件 Q3 的基极连接到第一前置驱动电路 P1 的输出侧, 并且使得第二开关元件 Q2 的栅极和第四开关元件 Q4 的基极连接到第二前置驱动电路 P2 的输出侧。X 保持电路 812 被构造, 使得第五开关元件 Q5 的栅极和第七开关元件 Q7 的基极连接到第五前置驱动电路 P5 的输出侧, 并且使得第六开关元件 Q6 的栅极和第八开关元件 Q8 的基极连接到第六前置驱动电路 P6 的输出侧。

换句话说, 在第三实施方案中, Y 保持电路 802 被构造, 使得从前置驱动电路 P1 输出的完全相同的控制信号 (栅电压) VG1 用于驱动开关元件 Q1, Q3, 并且使得从前置驱动电路 P2 输出的完全相同的单个控制信号 (栅电压) VG2 用于驱动开关元件 Q2, Q4, 其中不提供前置驱动电路 P3, P4。类似地, X 保持电路 812 被构造, 使得从前置驱动电路 P5 输出的完全相同的控制信号 (栅电压) VG5 用于驱动开关元件 Q5, Q7, 并且使得从前置驱动电路 P6 输出的完全相同的单个控制信号 (栅电压) VG6 用于驱动开关元件 Q6, Q8, 其中不提供前置驱动电路 P7, P8。

如从上面的描述中显而易见, 在开关操作周期中主要激活具有高速开关性能的开关元件 Q1, Q2, Q5, Q6, 而至少在放电电流流动的周期中激活具有低饱和电压性能的开关元件 Q3, Q4, Q7, Q8 是必要的。在第三实施方案中, Y 电极驱动电路和 X 电极驱动电路使用开关元件 Q1~Q8 来构造, 其中开关元件 Q1, Q2, Q5, Q6 的输入阈电压等于或低于与其并联的开关元件 Q3, Q4, Q7, Q8 的输入阈电压。阈电压

在这里意思是各个开关元件导通状态和关断状态下的阈电压。

图 8 中所示的 X 电极驱动电路 811 和 Y 电极驱动电路 801 的操作与图 7 中所示的第二实施方案中类似,除了不使用栅电压 V_{G3} , V_{G4} , V_{G7} , V_{G8} , 其中当放电电流在等离子体显示设备中流动时,具有低饱和电压性能的开关元件 Q_3 , Q_4 , Q_7 , Q_8 可以导通。

如在上面已经描述的,第三实施方案可以保证与前述第一和第二实施方案等效的效应。另外,电路结构,其中开关元件的并联对 Q_1 和 Q_3 , Q_2 和 Q_4 , Q_5 和 Q_7 , Q_6 和 Q_8 分别由从前置驱动电路 P_1 , P_2 , P_5 , P_6 输出的控制信号(栅电压)来驱动,在减小电路规模方面和在简化外部控制方面是成功的。

典型地在图 8 中所示的 Y 电极驱动电路 801 和 X 电极驱动电路 811 分别提供有功率回收电路 602, 612, 其中功率回收电路 602, 612 也是可省略的。

(第四实施方案)

接下来的段落将描述本发明的第四实施方案。

在第四实施方案中,分别具有相对于地(零电势)的、等于保持放电电压 V_s 一半的电压值的正源电压($V_s/2$)和负源电压($-V_s/2$),代替图 8 中所示的第三实施方案中的保持电路的源电压 V_s 和地,用作保持电路的源电压。

图 9 是根据本发明第四实施方案的等离子体显示设备的典型构造的电路图。图 9 显示等离子体显示设备的 Y 电极驱动电路和 X 电极驱动电路。应当指出,具有与图 1, 6 和 8 中先前所示的组成分类似的功能的图 9 中所示的组成部分将由相同的参考数字来表示,而因此省略重复的说明。

如图 9 中所示, Y 保持电路 802' 供给有从源功率端子 V_{sH} 通过二极管 103 供给的正源电压($V_s/2$)。第一开关元件 Q_1 的漏极和第三开关元件 Q_3 的集电极共同地连接到二极管 103 的阴极。第二开关元件 Q_2 的源极和第四开关元件的发射极共同地连接到负源电压($-V_s/2$)施加到其上的源电压端子 V_{sL} 。Y 保持电路 802' 的构造中的其他特征与图 8 中

所示的 Y 保持电路 802 相类似。

X 保持电路 812' 被构造, 使得第五开关元件 Q5 的漏极和第七开关元件 Q7 的集电极共同地连接到正源电压 ($V_s/2$) 供给到其上的源电压端子 V_{sH} , 而第六开关元件 Q6 的源极和第八开关元件 Q8 的发射极共同地连接到负源电压 ($-V_s/2$) 供给到其上的源电压端子 V_{sL} 。X 保持电路 812' 的构造中的其他特征与图 8 中所示的 X 保持电路 812 相类似。

C91 和 C93 代表连接在源电压端子 V_{sH} 和接地端子之间的旁路电容器, 而 C92 和 C94 代表连接在源电压端子 V_{sL} 和接地端子之间的旁路电容器。

通过使用正和负源电压作为保持电路的源电压, 如图 9 中所示构造的 Y 电极驱动电路 901 和 X 电极驱动电路 911 可以使用通常提供到电源线上的通路电容器 C91~C94, 代替使用在前述第二和第三实施方案的功率回收电路中使用的功率回收电容器 C1~C4。因此, 功率回收电路 602', 612' 可以被构造, 而不使用功率回收电容器 C1~C4。

功率回收电路 602' 与功率回收电路 602 类似地构造, 其中唯一的差别在于, 开关元件 Q10 的漏极和开关元件 Q11 的源极连接到接地端子。功率回收电路 612' 也与功率回收电路 612 类似地构造, 其中唯一的差别在于, 开关元件 Q12 的漏极和开关元件 Q13 的源极连接到接地端子。应当指出, 为了说明的方便而在图 9 中独立显示的接地端子实际上电连接, 以便代表单个实体。

因此, 第四实施方案不仅在保证与前述第一到第三实施方案等效的效应方面, 而且在进一步减小电路规模方面是成功的, 因为提供功率回收电容器 C1~C4 到功率回收电路 602', 612' 不再是必要的。

(第五实施方案)

接下来的段落将描述本发明的第五实施方案。

图 10 是根据本发明第五实施方案的等离子体显示设备的典型构造的电路图。图 10 显示等离子体显示设备的 Y 电极驱动电路和 X 电极驱动电路。应当指出, 具有与图 1 和 9 中先前所示的组成分类似的功能的图 10 中所示的组成部分将由相同的参考数字来表示, 而因此省略重

复的说明。

在第五实施方案中，其特征在于，Y 电极驱动电路 1001 被构造，使得从复位电路 102 输出的复位电压 V_w 施加到 Y 保持电路 802' 中的开关元件 Q2 的源极端子和开关元件 Q4 的发射极端子。下面的段落将描述 Y 电极驱动电路 1001，同时省略与第四实施方案中描述的具有相同构造的 X 电极驱动电路 911 的说明。

图 10 中所示的复位电路 102 包括前置驱动电路 P14，P15，开关元件 Q14，Q15，和电容器 C_w 。

前置驱动电路 P14，P15 是用于放大从控制信号端子 I_{w1} ， I_{w2} 接收的控制信号的放大电路。

开关元件典型地使用功率 MOSFET 来构造。开关元件 Q14，Q15 被构造，使得其栅极分别连接到前置驱动电路 P14，P15 的输出侧，以便依赖于输出打开或关断它们。开关元件 Q14 的漏极连接到复位电压端子 V_w ，并且开关元件 Q15 的源极连接到接地端子。开关元件 Q14 的源极和开关元件 Q15 的漏极共同地连接到电容器 C_w 。

电容器 C_w 的另一端连接到 Y 保持电路的开关元件 Q2 的源极和开关元件 Q4 的发射极，并且通过电容器 C_s 也连接到 Y 保持电路的开关元件 Q1 的漏极和开关元件 Q3 的集电极。因此，除了在源电压端子 V_{sH} 和复位电路 102 的输出侧（电容 C_w 的另一端）之间提供的二极管 103 之外，在源电压端子 V_{sL} 和复位电路 102 之间提供二极管 1002 是必要的，以便防止当电压从复位电路 102 供给时电流的回流。

前述第四实施方案必须使用具有 $(V_w + V_s)$ 的耐电压性（额定电压）的元件来构成开关元件 Q2，Q4。与此相反，如图 10 中所示构造的第五实施方案的 Y 电极驱动电路使得能够使用具有仅小至 $[V_s/2 - (-V_s/2)] = V_s$ 的耐电压性的元件来构成开关元件 Q2，Q4。因此，第五实施方案不仅在获得与前述第一到第四实施方案中类似的效应方面，而且在对于开关元件 Q2，Q4 使用低耐电压性元件从而减少生产成本方面是成功的。

另外，如图 10 中所示电容器 C_w 的一端与功率回收电路 602' 的开

关元件 Q10 的漏极和开关元件 Q11 的源极的连接使得能够与来自复位电路 102 的输出同步地施加电压，并且这使得能够对于开关元件 Q11 使用具有小耐电压性的元件。

应当理解，前述实施方案仅是用于实施本发明的实例的一部分，不应当基于其而做本发明技术范围的任何限制性说明。换句话说，本发明可以不背离其技术本质和或本质特征而以各种修改的形式来实践。

根据本发明，当放电电流在第一电极和第二电极之间流动时，与具有高速开关性能的第一开关元件并联的、具有低饱和电压性能的第二开关元件达到导电状态，并且这使得放电电流能够流过第二开关元件，并且可以成功地减小电压波动。

另一方面，具有高速开关性能的第一开关元件和具有低饱和电压性能的第二开关元件都能够在保持脉冲的上升或下降时操作，以便将电流主要供给到具有快开关速度的第一开关元件，并且这成功地减少保持脉冲上升或下降时的开关损耗。

图1

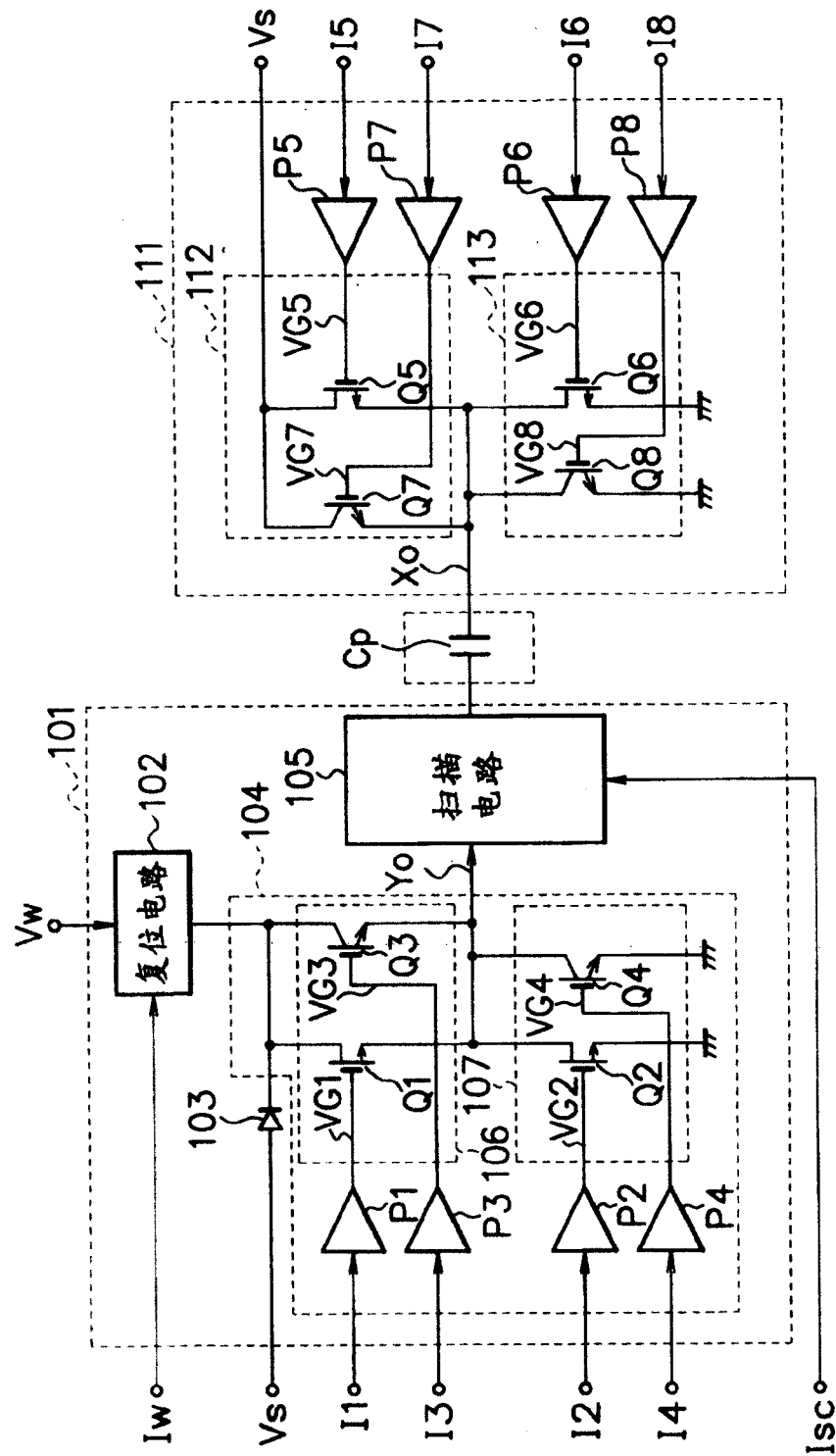


图2

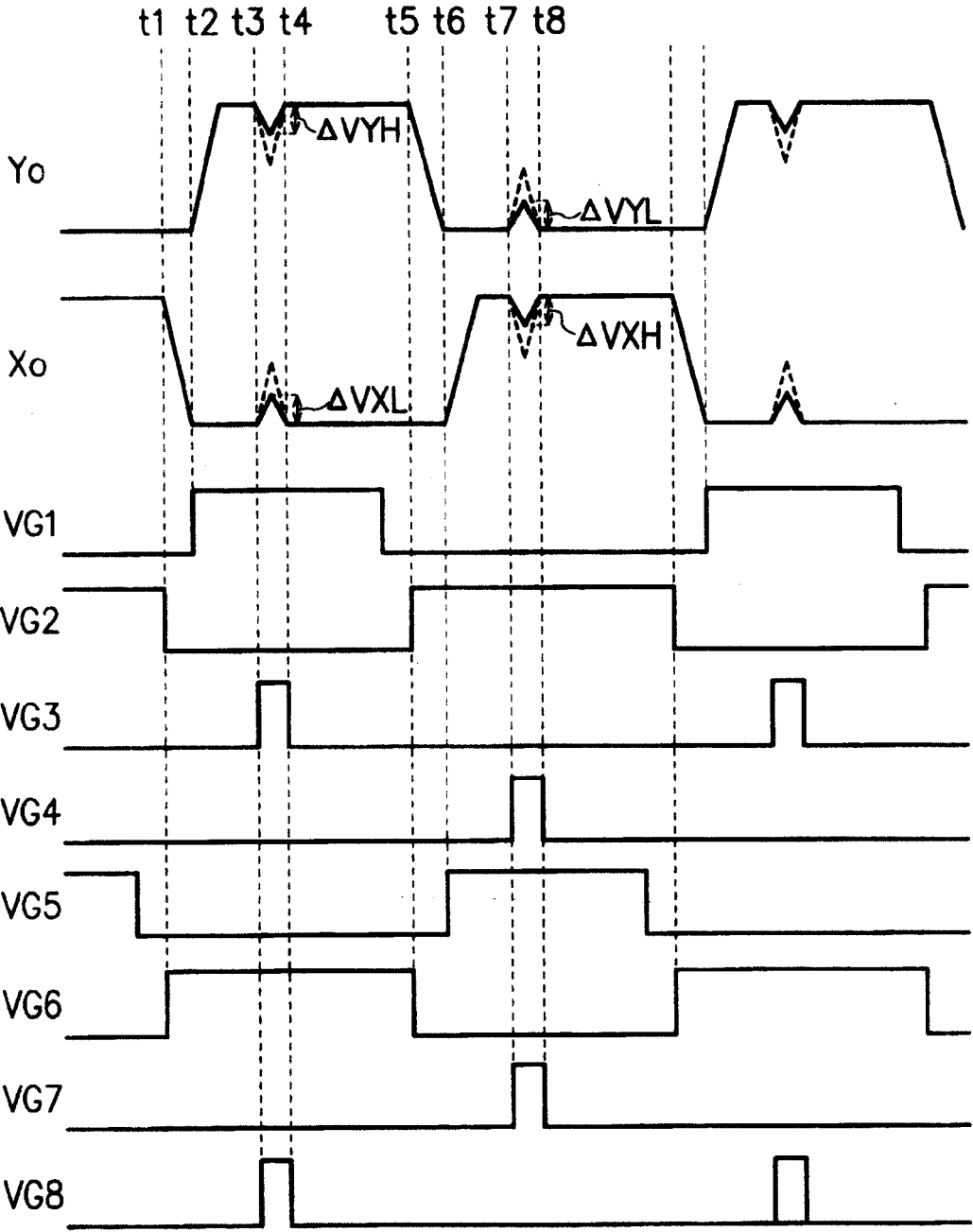


图3

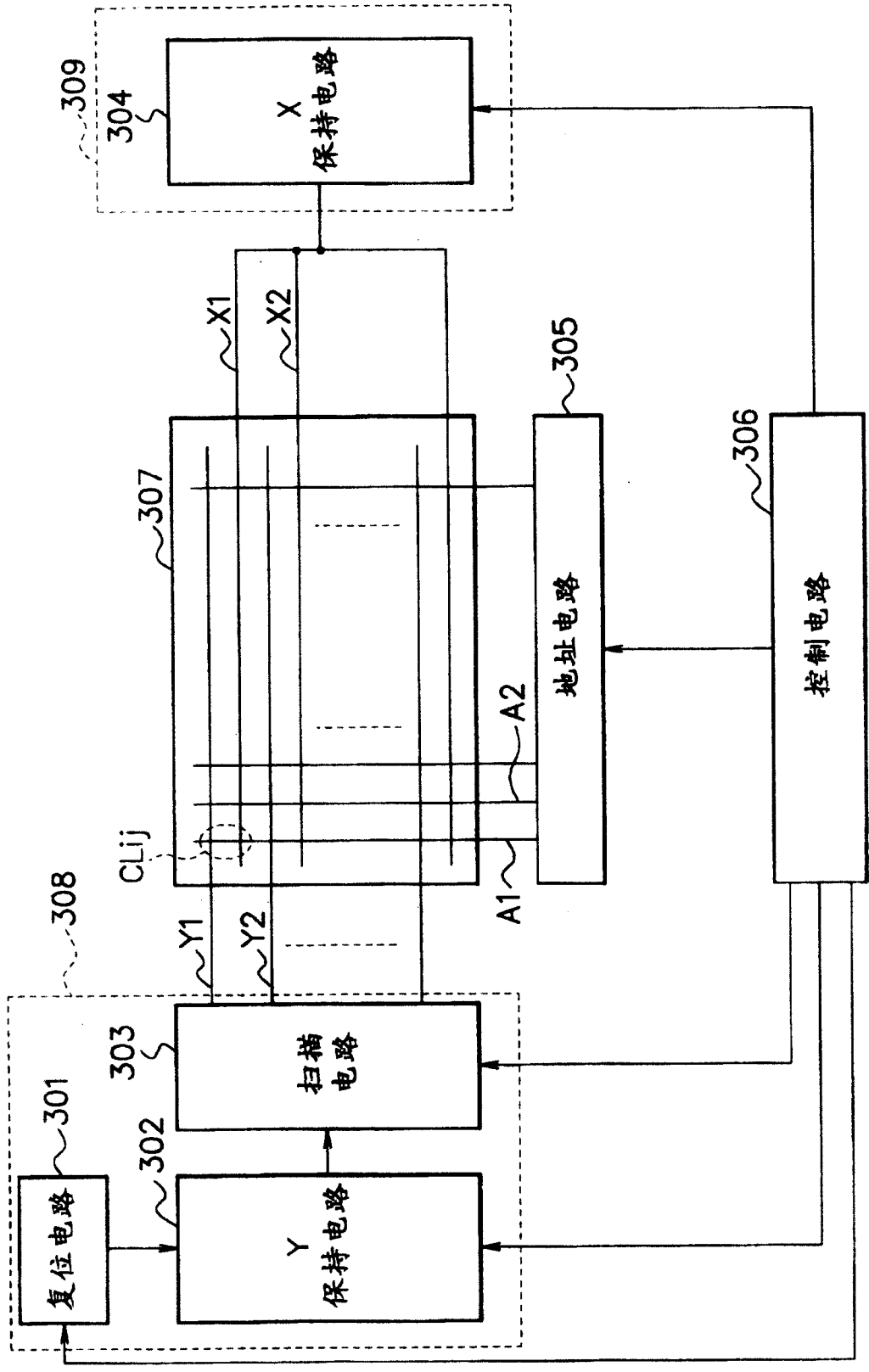


图 4A

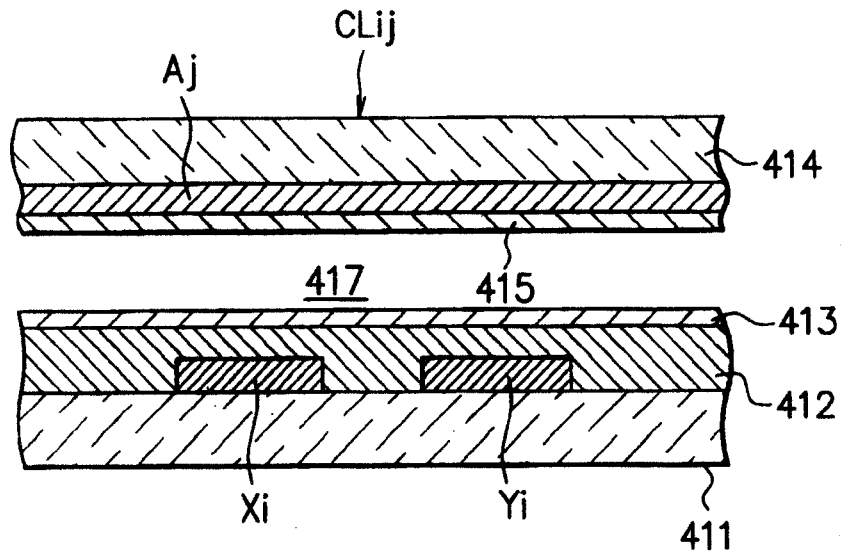


图 4B

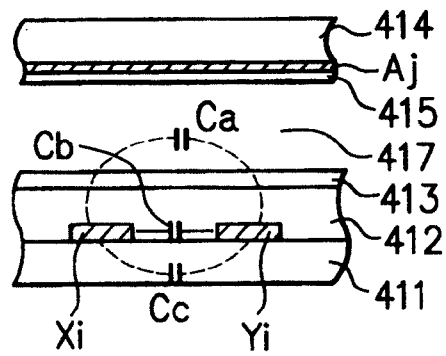


图 4C

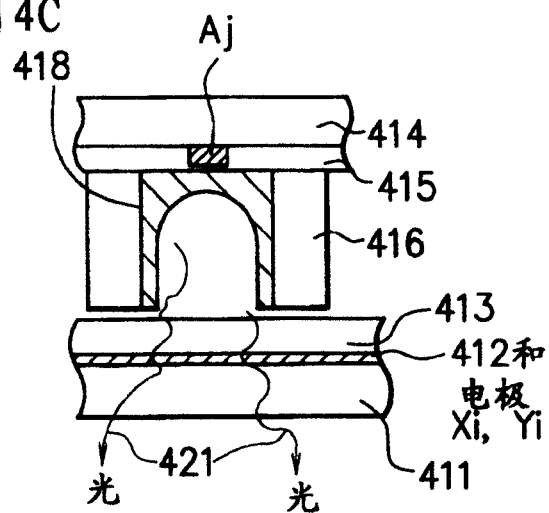


图 5

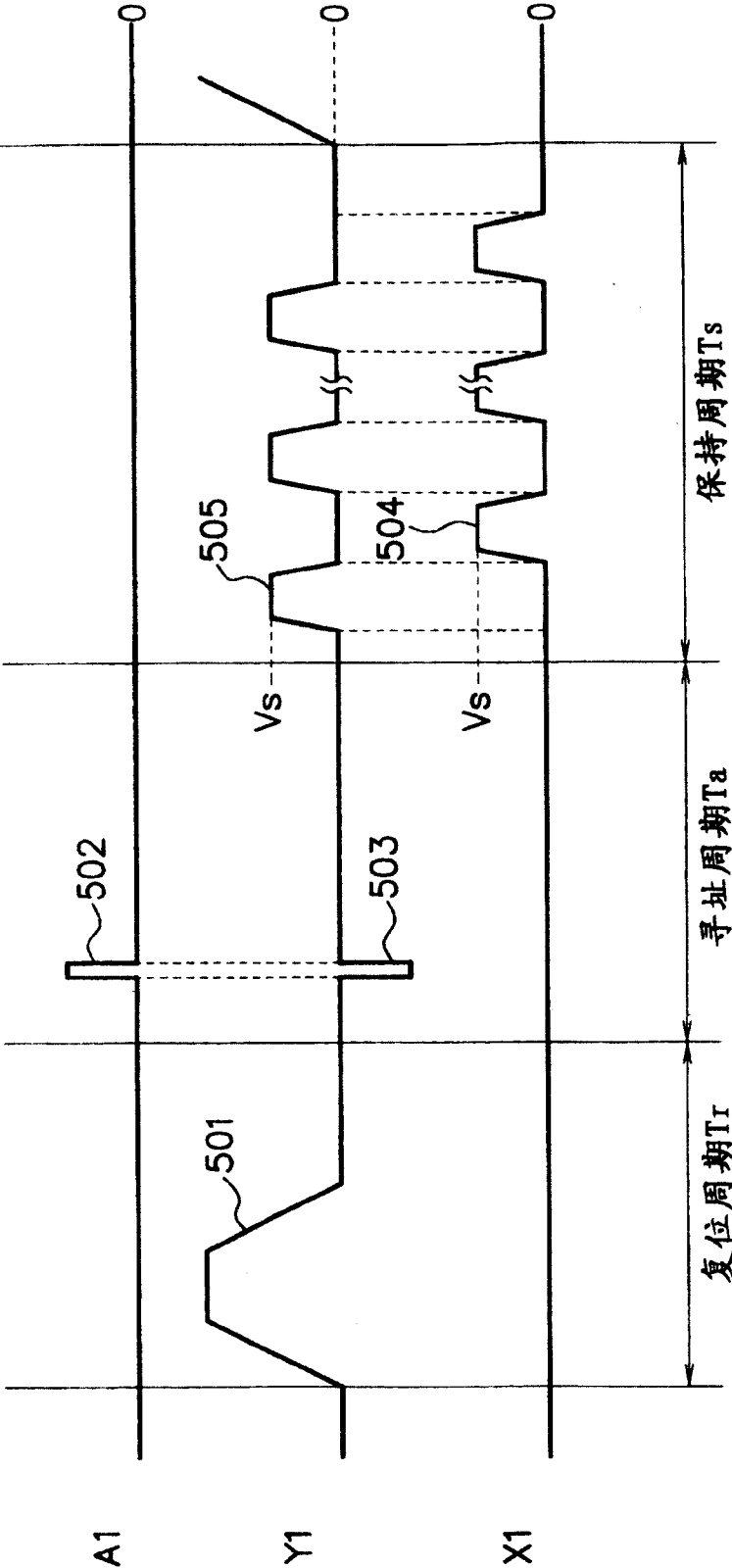


图 7

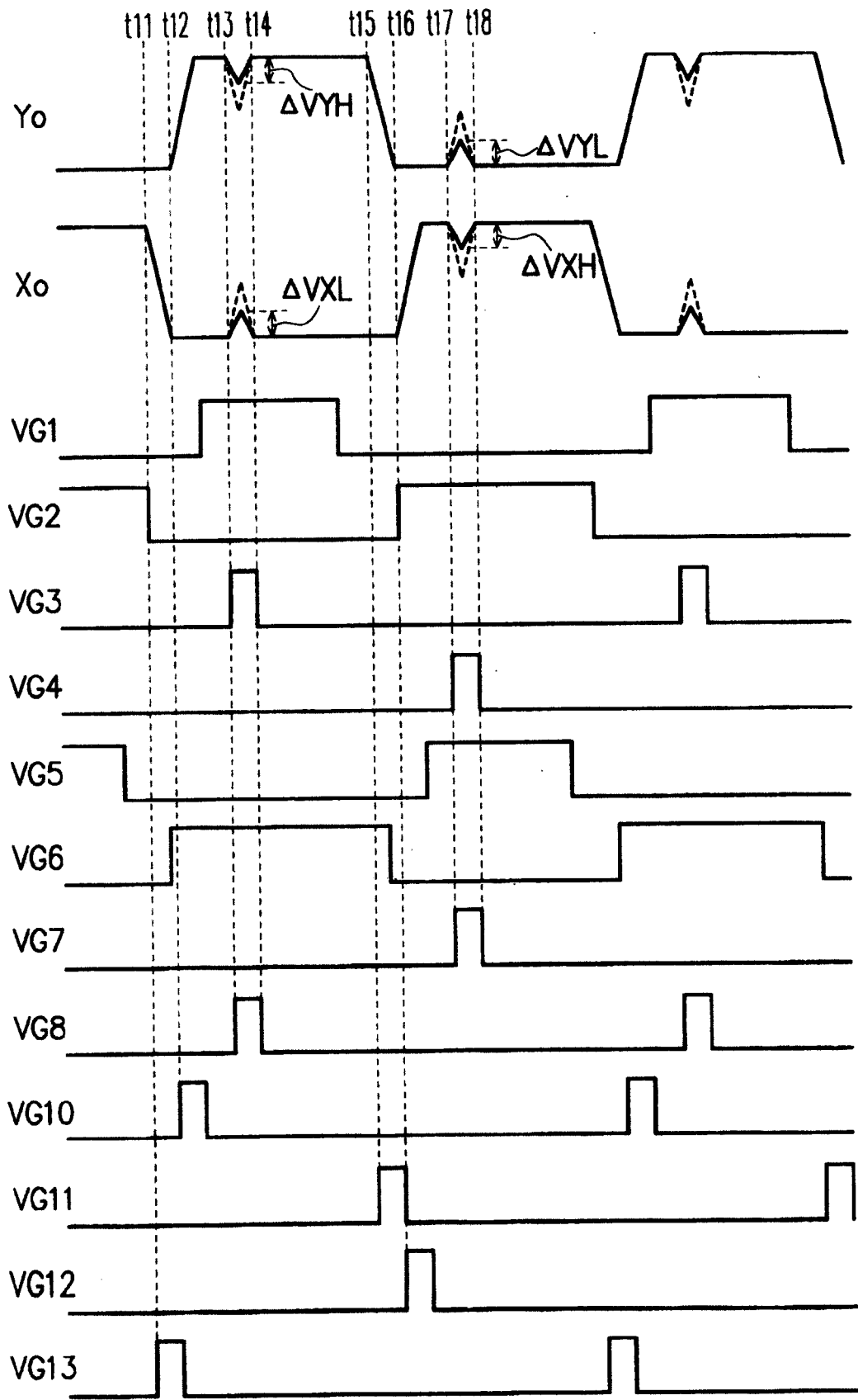


图 9

