



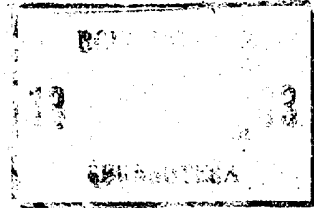
СОЮЗ СОВЕТСКИХ
СОЦИАЛИСТИЧЕСКИХ
РЕСПУБЛИК

(19) SU (11) 1088009 A

3(50) G 06 F 15/353

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ И АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



- (21) 3543106/18-24
(22) 03.01.83
(46) 23.04.84. Бюл. №15
(72) Ен Ун Чье и Г.К. Конопелько
(71) Хабаровский политехнический институт
(53) 681.325(088.8)
(56) 1. Авторское свидетельство СССР № 427465, кл. G 06 F 15/31, 1974.
2. Авторское свидетельство СССР № 881764, кл. G 06 F 15/353, 1980 (прототип).

(54) (57) ЦИФРОВОЙ ФУНКЦИОНАЛЬНЫЙ ПРЕОБРАЗОВАТЕЛЬ, содержащий генератор импульсов, элемент И, триггер, счетчик функции, дешифратор и элемент ИЛИ, причем выход генератора импульсов соединен с первым входом элемента И, второй вход которого соединен с выходом триггера, выход счетчика функций соединен с выходом преобразователя, выход дешифратора соединен с входами элемента ИЛИ, вход пуска преобразователя соединен с первым входом триггера, отличающийся тем, что, с целью расширения области применения путем возможности ра-

боты преобразователя в режиме вычисления значения функции от заданного аргумента и в режиме генерирования функции, в него введены сдвиговый регистр, управляемый делитель частоты, счетчик аргумента, регистр аргумента и схема сравнения, первый и второй выходы которой соединены с выходами соответственно счетчика аргумента и регистра аргумента, информационный вход которого соединен с входом аргумента преобразователя, вход пуска которого соединен с входами установки счетчиков аргумента и функции, входом записи единицы сдвигового регистра и входом разрешения записи регистра аргумента, выход схемы сравнения соединен с вторым входом триггера, выход элемента И соединен со счетным входом счетчика аргумента и импульсным входом управляемого делителя частоты, выход и информационный вход которого соединены соответственно со счетным входом счетчика функции и выходом сдвигового регистра, вход сдвига которого соединен с выходом элемента ИЛИ, выход счетчика аргумента соединен с входом дешифратора.

09 SU (11) 1088009 A

Изобретение относится к вычислительной технике, а именно к устройствам для вычисления и воспроизведения функциональных зависимостей методом кусочно-линейной аппроксимации, и может найти применение в измерительной технике, системах контроля и управления.

Известен цифровой аппроксиматор, содержащий генератор импульсов, счетчики, блок памяти, сумматор, формирующий функцию за счет суммирования в сумматоре текущего значения функции импульсной последовательности, поступающей с выхода счетчика входных импульсов, с импульсами, поступающими из блока памяти наклона участков аппроксимации [1].

Однако это устройство отличается большими аппаратными затратами, ограниченным быстродействием и не отличается гибкостью при смене вида аппроксимируемой функции.

Наиболее близким к изобретению техническим решением является цифровой функциональный преобразователь, содержащий генератор импульсов, элемент И, первый вход которого соединен с выходом генератора, триггер, соединенный с вторым входом элемента И, реверсивный счетчик, дешифратор, входы которого соединены с выходом счетчика, элемент ИЛИ, входы которого соединены с выходом дешифратора, счетчик с переменным коэффициентом деления, кольцевой счетчик, коммутатор [2].

Однако известное устройство пригодно только для воспроизведения функциональных зависимостей и не позволяет производить вычисление функции для конкретного заданного аргумента, что сужает функциональные возможности.

Целью изобретения является расширение области применения за счет возможности работы преобразователя в режиме вычисления значения функции от заданного аргумента и в режиме генерирования функции.

Поставленная цель достигается тем, что в цифровой функциональный преобразователь, содержащий генератор импульсов, элемент И, триггер, счетчик функции, дешифратор и элемент ИЛИ, причем выход генератора импульсов соединен с первым входом элемента И, второй вход которого

соединен с выходом триггера, выход счетчика функции соединен с выходом преобразователя, выход дешифратора соединен с входами элемента ИЛИ, вход пуска преобразователя соединен с первым входом триггера, дополнительно введены сдвиговый регистр, управляемый делитель частоты, счетчик аргумента, регистр аргумента и схема сравнения, первый и второй входы которой соединены с выходами соответственно счетчика аргумента и регистра аргумента, информационный вход которого соединен с входом аргумента преобразователя, вход пуска которого соединен с входами установки счетчиков аргумента и функции, входом записи единицы сдвигового регистра и входом разрешения записи регистра аргумента, выход схемы сравнения соединен с вторым входом триггера, выход элемента И соединен со счетным входом счетчика аргумента и импульсным входом управляемого делителя частоты, выход и информационный вход которого соединены соответственно со счетным входом счетчика функции и выходом сдвигового регистра, вход сдвига которого соединен с выходом элемента ИЛИ, выход счетчика аргумента соединен с входом дешифратора.

Предлагаемый преобразователь позволяет вычислять и воспроизводить широкий класс функций как заданного, так и изменяющегося аргумента.

На чертеже представлена блок-схема преобразователя.

Преобразователь содержит генератор 1 импульсов, элемент И 2, управляемый делитель 3 частоты, триггер 4, счетчик 5 аргумента, дешифратор 6, элемент ИЛИ 7, сдвиговый регистр 8, регистр 9 аргумента, схему 10 сравнения и счетчик 11 информации.

Преобразователь работает следующим образом.

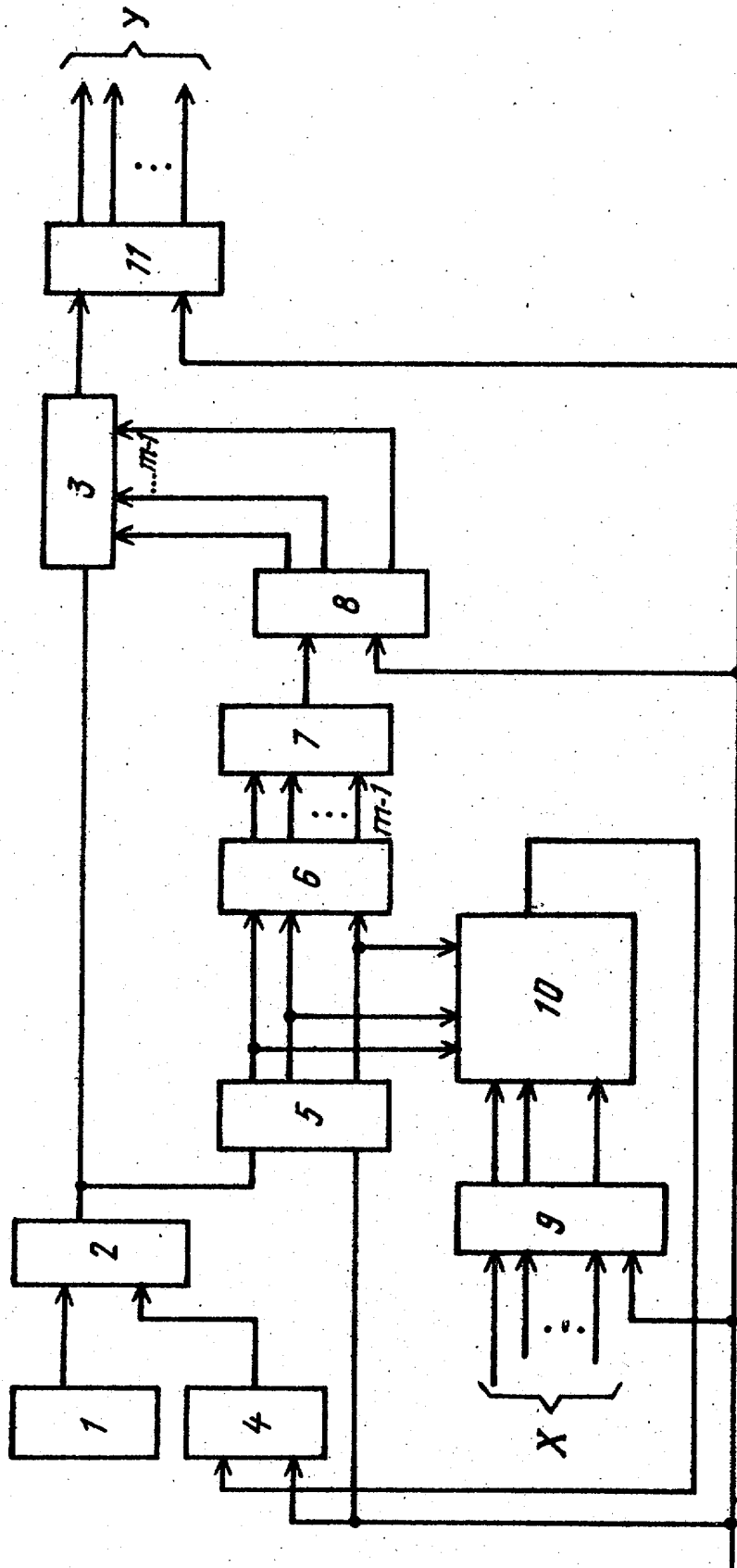
При поступлении импульса пуска счетчики 5 и 11, триггер 4 устанавливаются в нулевое состояние, в первый разряд регистра 8 заносится единица и код аргумента X записывается в регистр 9. Нулевое состояние триггера разрешает прохождение импульсов с генератора 1 через элемент И 2 на входы управляемого делителя 3 частоты и счетчика 5 аргу-

мента. При этом на выходе делителя 3 частоты формируются импульсы с частотой, зависящей от номера участка аппроксимации, который определяется состоянием регистра 8. На вход счетчика 11 проходят импульсы переменной частоты. Дешифратор 6 определяет моменты перехода с одного участка аппроксимации на другой.

При этом единица в регистре 8 сдвигается на один разряд, что приводит к изменению частоты импульсов, поступающих на вход счетчика 11. Код аргумента X на выходе регистра 9 непрерывно сравнивается с текущим состоянием счетчика 5 аргумента в

схеме 10 сравнения. При равенстве содержимого счетчика 5 аргумента и регистра 9 аргумента на выходе схемы 10 сравнения появляется импульс, устанавливающий триггер 4 в единичное состояние, запрещающее прохождение импульсов с генератора 1 через элемент И 2, что приводит к остановке процесса счета в счетчиках 5 и 11. На этом процесс преобразования заканчивается и содержимое счетчика 11 соответствует функции от аргумента, записанного в регистре 9.

С использованием изобретения расширяется область его применения.



ВНИИПИ Заказ 2674/46 Тираж 699 Подписное

Филиал ИПИ "Патент", г.Ужгород, ул.Проектная, 4