



(12) 发明专利

(10) 授权公告号 CN 112236684 B

(45) 授权公告日 2024. 09. 06

(21) 申请号 201980038094.2

(22) 申请日 2019.04.19

(65) 同一申请的已公布的文献号
申请公布号 CN 112236684 A

(43) 申请公布日 2021.01.15

(30) 优先权数据
16/003,466 2018.06.08 US

(85) PCT国际申请进入国家阶段日
2020.12.07

(86) PCT国际申请的申请数据
PCT/US2019/028246 2019.04.19

(87) PCT国际申请的公布数据
W02019/236200 EN 2019.12.12

(73) 专利权人 泰瑞达公司
地址 美国马萨诸塞州

(72) 发明人 穆罕默德雷扎·雷·米尔卡尼
凯文·P·曼宁 罗亚·亚戈马伊
蒂莫西·李·法里斯
弗兰克·帕里什

(74) 专利代理机构 中原信达知识产权代理有限
责任公司 11219
专利代理师 赵晓祎 戚传江

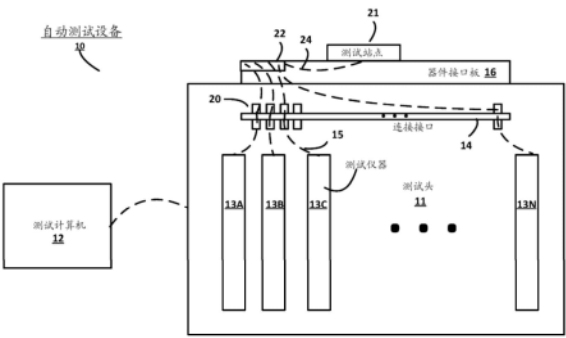
(51) Int.Cl.
G01R 31/319 (2006.01)
G01R 31/28 (2006.01)

(56) 对比文件
US 6040691 A, 2000.03.21
US 2014139251 A1, 2014.05.22
US 2015377946 A1, 2015.12.31

审查员 黄冬梅
权利要求书2页 说明书7页 附图8页

(54) 发明名称
具有分布式资源的测试系统

(57) 摘要
本发明公开一种示例性测试系统, 该示例性测试系统具有分布式资源以供被测试器件 (DUT) 访问。该示例性测试系统包括器件接口板 (DIB) 和测试器, 该DIB具有连接至待测器件的站点, 该测试器具有被配置为保持测试仪器的狭槽。每个测试仪器具有分布在DIB的维度上的资源。该资源被分布以使得站点中的器件能够同等地访问资源。



1. 一种测试系统,所述测试系统包括:
器件接口板DIB,所述DIB包括连接至待测器件的站点;和
测试器,所述测试器包括被配置为保持测试仪器的狭槽,每个测试仪器具有分布在所述DIB的维度上的资源,所述资源被分布为使得所述站点中的所述器件能够同等地访问所述资源;以及
互连器,所述互连器位于所述DIB与所述测试器之间,所述互连器包括所述测试仪器与所述DIB之间的路由连接;
其中所述互连器包括用于处理传导通过所述路由连接的信号的电路;以及
其中所述电路被配置为通过组合来自另外两个路由连接的第一信号来处理所述信号,以产生用于输出到单个路由连接的第二信号,所述单个路由连接通到所述DIB上的资源。
2. 根据权利要求1所述的测试系统,其中所述维度对应于所述DIB的边缘,并且所述资源跨整个所述边缘分布。
3. 根据权利要求1所述的测试系统,其中所述维度对应于所述DIB的边缘,并且所述资源跨所述DIB的多个边缘对称地分布。
4. 根据权利要求1所述的测试系统,其中所述资源分布在所述DIB上,使得所述资源至少部分地对准所述站点。
5. 根据权利要求1所述的测试系统,其中所述资源包括电触点,所述电触点实现所述测试仪器与所述DIB上的所述站点之间的电通路。
6. 根据权利要求5所述的测试系统,其中主题测试仪器与所述DIB上的多个站点之间的所述电通路具有相等的电路路径长度。
7. 根据权利要求5所述的测试系统,其中所述DIB上的所述站点与主题测试仪器之间的所述电通路具有相等的阻抗。
8. 根据权利要求5所述的测试系统,其中所述DIB上的站点与主题测试仪器之间的每个电通路产生相同量的信号劣化。
9. 根据权利要求1所述的测试系统,其中所述站点被分布,以允许对连接到所述站点的相同器件进行并行测试。
10. 根据权利要求1所述的测试系统,其中所述DIB包括由多个层构成的印刷电路板PCB;并且
其中所述层数与所述测试器中的所述测试仪器数成比例。
11. 根据权利要求1所述的测试系统,其中所述测试仪器包括处于第一间距的触点并且所述资源处于第二间距,所述第二间距小于所述第一间距;并且
其中所述路由连接被配置为从处于所述第一间距的所述测试仪器的所述触点通到处于所述第二间距的所述资源。
12. 根据权利要求1所述的测试系统,其中所述第二信号具有比所述第一信号中的每个信号更高的比特率。
13. 根据权利要求1所述的测试系统,其中所述资源包括所述DIB上的电触点。
14. 根据权利要求1所述的测试系统,其中所述DIB上的每个站点具有相同的配置。
15. 一种测试系统,所述测试系统包括:
器件接口板DIB,所述DIB包括连接至待测器件的站点;

测试器,所述测试器包括被配置为保持测试仪器的狭槽,每个狭槽对应于跨所述DIB的与所述测试器交接的整个边缘分布的电触点,所述电触点被分布成使得主题测试仪器与不同站点中的相同器件之间的至少一些电通路具有相等的电路路径长度;和

互连器,所述互连器位于所述测试器与所述DIB之间,所述互连器被配置为将所述测试仪器上的触点的间距转换成所述DIB上的所述电触点的间距;

其中所述触点处于第一间距并且所述电触点处于第二间距,所述第二间距小于所述第一间距;

其中所述互连器包括路由连接,所述路由连接被配置为从处于所述第一间距的所述测试仪器的所述触点通到处于所述第二间距的所述电触点;

其中所述互连器包括用于处理传导通过所述路由连接的信号的电路;并且

其中所述电路被配置为通过组合来自另外两个路由连接的第一信号来处理所述信号,以产生将被输出到单个路由电触点的第二信号,所述单个路由连接通到所述DIB上的电触点。

16. 根据权利要求15所述的测试系统,其中所述第二信号具有比所述第一信号中的每个信号更高的比特率。

17. 根据权利要求15所述的测试系统,其中所述电触点跨所述DIB的多个边缘对称地分布。

18. 根据权利要求17所述的测试系统,其中所述电触点分布在所述DIB上,使得所述电触点至少部分地对准所述站点。

19. 根据权利要求17所述的测试系统,其中所述DIB上的所述站点与所述主题测试仪器之间的所述电通路具有相等的阻抗。

20. 根据权利要求17所述的测试系统,其中所述DIB上的站点与所述主题测试仪器之间的每个电通路产生相同量的信号劣化。

21. 根据权利要求15所述的测试系统,其中所述站点被分布,以允许对连接到所述站点的相同器件进行并行测试。

22. 根据权利要求15所述的测试系统,其中所述DIB包括由多个层构成的印刷电路板PCB;并且

其中所述层数与所述测试器中的所述测试仪器数成比例。

具有分布式资源的测试系统

技术领域

[0001] 本说明书整体涉及测试系统,该测试系统具有分布式资源以供被测试器件(DUT)访问。

背景技术

[0002] 器件接口板(DIB)是通用测试系统的器件专用接口。例如,DIB可被配置为容纳不同类型的器件,诸如微处理器或存储器芯片。DIB也可可为制造商特定的,这意味着器件的制造商可在测试之前提供DIB。测试信号从测试系统通过DIB路由至被测试器件(DUT)。将来自DUT的信号通过DIB路由至测试系统进行分析,以便确定DUT是否已通过测试。

发明内容

[0003] 本发明公开一种示例性测试系统,该示例性测试系统具有分布式资源以供被测试器件(DUT)访问。该示例性测试系统包括器件接口板(DIB)和测试器,该DIB包括连接至待测试器件的站点,该测试器包括被配置为保持测试仪器的狭槽。每个测试仪器具有分布在DIB的维度上的资源。该资源被分布以使得站点中的器件能够同等地访问资源。示例性测试系统可包括下列特征中的一个或多个(单独地或组合地)。

[0004] DIB的维度可对应于DIB的边缘。资源可跨整个边缘分布。资源可对称地跨DIB的多个边缘分布。资源可分布在DIB上,使得资源至少部分地对准DIB上的站点。

[0005] DIB可包括实现测试仪器与DIB上的站点之间的电通路的电触点。主题测试仪器与DIB上的多个站点之间的电通路可具有相等的电路路径长度。DIB上的站点与主题测试仪器之间的电通路可具有相等的阻抗。DIB上的站点与主题测试仪器之间的每个电通路可产生相同量的信号劣化。

[0006] DIB上的站点可被分布成允许对连接到站点的相同器件进行并行测试。DIB可以是或包括由多个层构成的印刷电路板(PCB)。层数可与测试器中的测试仪器数成比例。

[0007] 示例性测试系统可包括位于DIB与测试器之间的互连器。互连器可包括测试仪器与DIB之间的路由连接。测试仪器可包括处于第一间距的触点,并且资源可处于第二间距。第二间距可小于第一间距。路由连接可被配置为从处于第一间距的测试仪器的触点通到处于第二间距的资源。

[0008] 互连器可包括用于处理传导通过路由连接的信号的电路。电路可被配置为通过组合来自另外两个路由连接的第一信号来处理信号,以产生用于输出到单个路由电连接的第二信号。单个路由连接可通到DIB上的资源。第二信号可具有比第一信号中的每个信号更高的比特率或频率。

[0009] 测试仪器的资源可包括DIB上的电触点。DIB上的每个站点可具有相同的配置。

[0010] 示例性测试系统具有分布式资源以供DUT访问。该示例性测试系统包括DIB和测试器,该DIB包括连接至待测器件的站点,该测试器包括被配置为保持测试仪器的狭槽。每个狭槽对应于跨DIB的与测试器交接的整个边缘分布的电触点。电触点被分布使得主题测试

仪器与不同站点中的相同器件之间的至少一些电通路具有相等的电路路径长度。示例性测试系统还包括位于测试器与DIB之间的互连器。互连器可被配置为将测试仪器上的触点的间距转换成DIB上的电触点的间距。示例性测试系统可包括下列特征中的一个或多个(单独地或组合地)。

[0011] 测试仪器上的触点可处于第一间距,并且跨DIB边缘分布的电触点可处于第二间距。第二间距可小于第一间距。互连器可包括路由连接,该路由连接被配置为从处于第一间距的测试仪器的触点通到处于第二间距的电触点。互连器可包括用于处理传导通过路由连接的信号的电路。电路可被配置为通过组合来自另外两个路由连接的第一信号来处理信号,以产生将被输出到单个路由电触点的第二信号。单个路由连接可通到DIB上的电触点。第二信号可具有比第一信号中的每个信号更高的比特率或频率。

[0012] 本说明书(包括此发明内容部分)中所描述的特征中的任何两个或更多个可组合在一起以形成本文未具体描述的具体实施。

[0013] 本文所述的系统和方法、或其一部分可被实现为计算机程序产品或被计算机程序产品控制,该计算机程序产品包括存储于一个或多个非暂态机器可读存储介质上的指令,并且所述指令可在一个或多个处理装置上执行以控制(例如,协调)本文所描述的操作。本文所述的系统和方法、或其一部分可被实现为设备、方法或电子系统,所述设备、方法或电子系统可包括一个或多个处理装置以及存储用于实现各种操作的可执行指令的存储器。

[0014] 附图和以下具体实施方式中陈述了一个或多个具体实施的详细信息。通过所述具体实施和附图以及通过权利要求书,其他特征结构、对象和优点将显而易见。

附图说明

[0015] 图1为呈侧视图的示例性测试系统的框图。

[0016] 图2为示例性器件接口板(DIB)的顶视图。

[0017] 图3为图3的示例性DIB的一部分的顶视图。

[0018] 图4为示例性DIB的顶视图。

[0019] 图5为图4的示例性DIB的一部分的顶视图。

[0020] 图6为示例性DIB的透视图,其示出DIB的内部部件。

[0021] 图7为呈侧视图的另一示例性测试系统的框图。

[0022] 图8为示例性互连器的剖面侧视图。

[0023] 不同图中的类似附图标记指示类似元件。

具体实施方式

[0024] 为了测试大量器件,制造商通常使用ATE——自动测试设备(或“测试器”)。响应于测试程序集(TPS)中的指令,ATE自动生成待施加到被测试器件(DUT)(诸如裸晶粒或骰子)的测试输入信号(或“测试信号”),并且监测所得的输出信号。ATE将输出信号与预期响应进行比较,以确定每个DUT是否有缺陷。ATE通常包括用于控制其操作的计算机系统和被配置为测试DUT的不同方面的测试仪器。

[0025] 测试仪器的示例包括用于在DUT上执行RF测试的射频(RF)测试仪器;用于向DUT发送数字数据以及从DUT接收数字数据的高密度数字测试仪器;以及用于向DUT发送模拟信号

以及从DUT接收模拟信号的交流(AC)测试仪器。其他类型的测试仪器也可用于测试系统中。

[0026] 器件接口板(DIB)是与ATE配合的结构。DIB是器件专用的,并且通常由DUT的制造商创建。DIB与ATE配合以在DUT与ATE之间创建电接口。

[0027] ATE包括被配置为保持测试仪器的狭槽。每个测试仪器具有分布在DIB的维度上的资源。例如,来自每个测试仪器的电信号诸如测试信号可经由一个或多个传输介质路由到DIB。DIB包括电触点,该电触点使得每个测试站点能够同等地访问这些信号和ATE中传输这些信号的电通路。在一些具体实施中,电触点沿着DIB的整个维度布置,例如,横跨DIB的一个、两个或更多个边缘的整个布置。通过跨DIB的维度布置电触点,资源(例如,电触点和测试信号)可被分布以使得DIB上的测试站点中的DUT能够同等地访问这些资源。在一些示例中,同等访问可意指测试仪器与DIB上的多个站点之间的电通路具有相等的电路路径长度。在一些示例中,同等访问可意指DIB上的站点与测试仪器之间的电通路具有相等的阻抗。在一些示例中,同等访问可意指DIB上的站点与测试仪器之间的每个电通路产生相同量的信号劣化或噪声。

[0028] 图1示出示例性ATE 10的部件。然而,值得注意的是,本说明书中所述的系统和方法不限于与图1的ATE一起使用或与任何特定类型的DUT一起使用,而是可用于任何适当的技术背景,包括在测试环境外部。在图1中,虚线概念性地表示器件之间的潜在信号路径。

[0029] ATE 10包括测试头11和测试计算机12。测试头11与将在其上执行测试的DUT(未示出)交接。测试计算机12与测试头11通信以控制测试。例如,测试计算机可将测试程序集下载到测试头上的测试仪器,然后运行测试程序集以测试与测试头通信的DUT。

[0030] ATE 10包括测试仪器13A至13N($N>3$)。在该示例中,测试仪器容纳在测试头中。每个测试仪器可容纳在测试头中的单独狭槽中。在一些具体实施中,测试仪器是模块化的。也就是说,可将一个测试仪器替换为不同的测试仪器,而无需替换其他测试仪器。每个测试仪器可被配置为输出测试信号以测试DUT,并且从DUT接收信号。信号可为例如数字的、模拟的、无线的、或有线的。所接收的信号可包括基于测试信号的响应信号和/或源自DUT的未被(例如,未响应于)测试信号提示的信号。

[0031] ATE 10包括将测试仪器输出15连接至DIB 16的连接接口14。连接接口14可包括连接器20或用于在测试仪器与DIB 16之间路由信号的其他器件。例如,连接接口可包括其上安装有此类连接器的一个或多个电路板或其他基板。可使用其他类型的连接。

[0032] 在图1的示例中,DIB 16电连接和机械连接到测试头11。DIB 16包括测试站点21,该测试站点可包括引脚、迹线、或DUT所连接的电连接点和机械连接点。测试信号、响应信号和其他信号在DUT与测试仪器之间的站点上通过。DIB 16还可包括例如连接器、导电迹线、电路或它们的某种组合,以用于在测试仪器与DUT之间路由信号。

[0033] 就这一点而言,DIB 16包括启动区域22。图1中仅示出一个启动区域。然而,将在下文中说明,单个DIB可包括多个启动区域。来自测试仪器的信号经由一个或多个传输介质路由到启动区域中的电触点。导电迹线24或其他适当的传输介质将启动区域中的电触点电连接到DIB上的测试站点21。测试站点被分布在DIB上以允许对连接到站点的相同器件进行并行测试。通过这样布置测试站点和电触点,站点中的器件具有对测试信号的同等访问权限。例如,不同站点中的相同器件可具有对来自相同测试仪器的相同测试信号的同等访问权限。通过提供这种同等访问权限,可以减少由信号传输引起的测试差异。这些测试差异的示

例性原因包括但不限于阻抗失配、信号劣化或不相等的电路路径长度。

[0034] 图2为示例性DIB 25的顶视图。DIB 16可与DIB 25相同。DIB 25包括启动区域26。启动区域26包含电触点,该电触点电连接到测试头的狭槽中的一个或多个测试仪器。如图所示,电触点跨DIB 26的整个维度分布,使得电触点至少部分地与每个测试站点30对准。在图2中,电触点沿其分布的维度由箭头29表示。在一些具体实施中,电触点以相同方式与测试站点中的每一个站点对准。例如,单个电触点与每个测试站点之间的物理距离或电路路径长度可为相同的。在该示例中,电触点跨DIB的整个边缘31分布。在一些具体实施中,电触点可跨小于DIB的整个边缘31分布。例如,电触点可跨DIB边缘的一部分分布。在一些具体实施中,电触点可跨DIB的并非沿着DIB边缘的全部或部分维度分布。在该示例中,测试站点30被布置成单行。在一些具体实施中,可存在两行测试站点或多于两行测试站点。图4中示出包含两行测试站点的示例。

[0035] 图3示出DIB 25的一部分上的测试站点34的近距离视图。如图3所示,启动区域25包括电触点34至40。在该示例中,电触点34用于第一测试仪器,电触点37用于第二测试仪器,电触点35、36、38和39用于第三测试仪器,并且电触点40用于第四测试仪器。触点的数量和布局仅为示例;可使用任何适当数量的触点和任何适当的布局。同样如图所示,导电迹线42在测试站点34与不同的电触点之间路由。对于测试站点30中的每一个站点,可在DIB上相同地重复图3所示的导电迹线的布置。由于导电迹线的这种配置,并且由于电触点跨DIB维度的分布,测试站点中的每个DUT可对来自所有测试仪器或测试仪器子集的资源具有同等访问权限。

[0036] 图4为另一示例性DIB 45的顶视图。DIB 16可与DIB 45相同。DIB 45包括两个启动区域46和47。每个启动区域包含相应的电触点48和49,该电触点电连接到测试头的狭槽中的一个或多个测试仪器。在该示例中,电触点跨DIB 45的整个维度分布。在图4中,电触点沿其分布的维度由箭头50表示。在该示例中,电触点跨DIB的整个两个边缘51和52分布。在一些具体实施中,电触点可跨小于DIB的整个每个边缘分布。例如,电触点可跨DIB的每个边缘的一部分分布。在一些具体实施中,电触点可跨DIB的并非沿着DIB边缘的全部或部分维度分布。在该示例中,测试站点53和54被布置成两个平行的行。还可使用其他布置方式。

[0037] 图5示出包含测试站点53的DIB 45的一部分的近距离视图。测试站点54可具有与测试站点53相同的配置和与触点的连接。在该示例中,图5的示例性配置与图3的示例性配置相同。对于测试站点中的每一个站点,可在DIB 45上相同地重复图5所示的导电迹线55的布置。由于DIB上的每个测试站点与对应电触点之间的相同连接,测试站点中的每个DUT可对来自测试仪器的资源具有同等访问权限。

[0038] 如上所述,在图4的示例中,沿边缘51分布的电触点的配置与沿边缘52分布的电触点的配置相同。在一些具体实施中,沿边缘51分布的电触点的配置可不同于沿边缘52分布的电触点的配置。也就是说,跨DIB的不同边缘或维度可存在不同的触点配置。

[0039] 在一些具体实施中,来自不同测试仪器的电触点可定位于DIB的不同层上。例如,DIB可以是或包括由多个层构成的印刷电路板(PCB)。触点可跨多个层分布以及沿边缘分布。例如,参见图6,电触点沿其分布的边缘或维度60可仅包括笛卡尔X-Y平面,或者该维度也可包括笛卡尔Z分量。例如,在图6中,触点59也可跨DIB 58的边缘60分布在笛卡尔Z维度上。在一些具体实施中,这些触点可分布在PCB的不同层之间的多个平面中。

[0040] 在一些具体实施中,触点可分布在DIB的不同层之间,以便容纳用于更多测试仪器的更多触点。也就是说,通过使用额外的维度用于分布,可在不增加DIB尺寸或不显著增加DIB尺寸的情况下将更多数量的触点结合到DIB上。在一些具体实施中,DIB的层数与测试器中的测试仪器数成比例。例如,存在的测试仪器越多,则可能存在的触点越多。因此,可包括DIB的附加层以容纳这些触点。

[0041] 参见图7,在一些具体实施中,在测试头11与DIB 16之间可存在互连器61。除互连器61之外,图7的其余部件的结构和功能可与图1的对应部件的结构和功能相同。互连器包括路由连接,诸如电导管,以通过互连器路由信号。

[0042] 就这一点而言,在示例性测试系统中,DIB上的电触点可以第一间距布置,并且测试仪器上的对应电触点可以不同于(例如,大于)第一间距的第二间距布置。在这种语境下,间距包括相邻电触点在空间上间隔的量。互连器61被配置为将测试仪器上的电触点的间距转换成DIB上的电触点的间距。例如,如果测试仪器上的电触点间隔开数厘米,则互连器可被配置为在DIB上将该间隔平移至数毫米。也就是说,DIB上的电触点可间隔开数毫米,并且这些电触点可位于通往测试仪器上的间隔开数厘米的电触点的电通路上。在一个示例中,测试仪器上的电触点的间距为1.35英寸,并且DIB上的电触点的间距为0.34英寸。互连器桥接该差异。

[0043] 图8示出示例性互连器64。互连器61可与互连器64相同。互连器64在测试仪器66与DIB 68之间路由信号。与DIB上的测试站点70的电连接可如先前所述实现。测试仪器可例如通过将信号通过互连器64、通过DIB上的电触点以及通过DIB上的通到测试站点的导电迹线发送至DUT来对DUT执行实际测试。对这些信号的响应可追溯到达测试仪器的路径,在该路径处测量这些响应以确定DUT是否正确操作。在一些具体实施中,测试仪器可例如在一个或多个处理装置(诸如计算系统)处执行测试头外部的处理。

[0044] 在图8的示例中,源于测试仪器66上的电触点的电导管71通过互连器路由,以与DIB的启动区域中的电触点配合。DIB上的电触点可沿着DIB的全部或部分维度布置,如图2和图4所示。

[0045] 在一些具体实施中,互连器中的电导管71包括线缆。线缆可包括任何适当类型的电传输介质。在一些具体实施中,线缆可包括光传输介质。在一个示例中,线缆可为同轴结构的一部分。就这一点而言,线缆可以是结合到同轴结构中的同轴线缆。例如,线缆可为同轴结构的整体部分,并且可形成于同轴结构的内部。在一些具体实施中,同轴结构中的同轴线包括但不限于被电介质诸如空气完全围绕,继而返回(或地)线完全围绕的信号(或力)线。如本文所用,“同轴”不要求相同的电介质完全围绕力线,也不要求返回线完全围绕电介质。这是本文所述的任何同轴线、线缆、结构等的情况。

[0046] 为了促进信号传输的一致性,不同导管的电特性可基本上匹配。例如,不同导管的阻抗可被控制为基本上相同的。在这种语境下,阻抗控制包括指定各个导管的阻抗并匹配不同导管的阻抗的能力。另外,通过ToF(飞行时间)测量的不同导管的电路路径长度(与物理路径长度相对)应基本上相同。并且,由不同电导管产生的信号衰减应基本上相同。在一些具体实施中,互连器中的所有电导管具有相同的阻抗、电路路径长度和衰减。在其他具体实施中,情况并不总是如此。例如,在一些具体实施中,测试电子器件可以考虑和/或校正这些参数中的一个或多个参数的变化。

[0047] 在本文所述的示例性互连器中,电导管中的至少一些(例如,全部)被配置为具有基本上匹配的电特性,诸如电路路径长度/飞行时间(ToF)、阻抗和信号衰减。通过基本上匹配这些电特性,可以降低导管之间将存在信号传输时间差异的可能性,从而减少由通过互连器的传输引起的定时误差。在这种语境下,基本匹配可包括相同的或在一个或多个预定义的容差(诸如1%、2%、5%或10%)内的匹配。在一些具体实施中,可能合适的是基本上匹配电路路径长度、阻抗和信号衰减中的仅一者或两者。

[0048] 在一些具体实施中,至少部分地通过使用例如弯曲、之字形、蛇形或弹簧形导管部分来实现匹配的电特性。例如,互连器内的各个导管可包括诸如这些不直的部分。这些部分可被配置为使得电路路径长度、阻抗和信号衰减在不同导管之间是相同的。例如,添加弯曲、之字形、蛇形或弹簧形导管部分有效地延长了导管的信号传输路径,从而改变这些导管的电特性。例如,此类弯曲、之字形、蛇形或弹簧形导管部分可用于改变电路路径长度、阻抗和信号衰减。可实现此类改变以匹配互连器中的两个不同导管之间的电特性(例如,电路路径长度、阻抗和信号衰减)。可将弯曲、之字形、蛇形或弹簧形导管部分添加到导管的任何适当的一个或多个部件以实现期望的电特性。

[0049] 在一些具体实施中,存储在EEPROM(电可擦除可编程只读存储器)或DIB上的其他存储器中的数据可包含校准数据,所述校准数据包括也可由测试仪器用来校正迹线或线缆的电特性的失配的电长度信息。

[0050] 在一些具体实施中,可将另外的无源和/或有源电子部件结合到互连器中以改变电特性,诸如电路路径长度、阻抗和信号衰减,以便在两个或更多个电导管之间匹配这些特性。在一些具体实施中,不同导管的形状可变化以实现适当的匹配。在一些具体实施中,可使用与有源和/或无源部件结合的不同形状的导管以改变电特性,诸如电路路径长度、阻抗和信号衰减,以便在两个或更多个电导管之间匹配这些特性。

[0051] 在一些具体实施中,互连器包括用于处理传导通过电导管的信号的电路。例如,电路可被配置为通过组合来自另外两个电导管的第一信号来处理信号,以产生将被输出到单个电导管的第二信号,该单个电导管位于通向DIB上的电触点的路径上。第二信号可具有比第一信号中的每个信号更高的比特率。因此,互连器可用于从较低速信号生成较高速信号。在一些具体实施中,复用器可用于组合信号并输出单个信号。在一些具体实施中,一个或多个复用器可被配置为组合多于两个信号以产生具有增加的比特率的单个输出信号。在一些具体实施中,互连器可包括解复用器,以接收单个高比特率信号并从单个高比特率信号创建多个较低比特率信号。

[0052] 在一些具体实施中,互连器中可包括一个或多个MEMS(微机电系统)器件。MEMS器件可包括或实现开关或可配置为改变互连器内的路由连接的其他结构。例如,计算系统可以控制MEMS器件的配置和重新配置。因此,互连器可被配置为容纳不同类型的DIB。例如,互连器可被配置为容纳用于不同DUT或来自不同器件制造商的DIB。

[0053] 在一些具体实施中,测试仪器与DIB上的触点之间的电通路包括除互连器之外的结构。例如,在一些具体实施中,一个或多个引脚(例如,基于弹簧的POGO[®]引脚)可将互连器中的电导管电连接和物理连接到DIB上的对应触点。在一些具体实施中,一个或多个MEMS器件可在互连器中的电导管与DIB上的对应触点之间形成适当的电连接和物理连接。

[0054] 在一些具体实施中,次级PCB可连接到DIB。次级PCB可以扩展用户空间并且可用于

附加的测试电子器件。互连器可被配置为以与本文针对DIB所述类似的方式包括通往次级PCB的电路径。

[0055] 在一些具体实施中,DUT可为或可包括由多个待测芯片构成的晶片。在测试之后,可从晶片切割芯片并单独测试。在一些具体实施中,探针卡可用作测试系统与待测晶片之间的接口。

[0056] 本文所述的示例性测试系统可由包括硬件或硬件和软件的组合的一个或多个计算机系统来实现并且/或者使用该一个或多个计算机系统来控制。例如,类似本文所述系统的系统可包括各种控制器和/或处理装置,所述各种控制器和/或处理装置定位于系统中的各点处以控制自动化元件的操作。中央计算机可协调在各种控制器或处理装置中的操作。中央计算机、控制器和处理设备可执行各种软件例程来实现对各种自动化元件的控制和协调。

[0057] 本文所述的示例性测试系统可至少部分地使用一个或多个计算机程序产品来控制,该计算机程序产品例如为一个或多个信息载体(诸如一个或多个非暂态机器可读介质)中有形地体现的一个或多个计算机程序,用于由一个或多个数据处理设备执行或控制该一个或多个数据处理设备的操作,该数据处理设备例如为可编程处理器、计算机、多台计算机和/或可编程逻辑部件。

[0058] 计算机程序可采用任何形式的编程语言编写,包括编译或解释语言,并且其可以任何形式部署,包括作为独立程序或作为模块、部件、子程序或适用于计算环境中的其他单元。计算机程序可被部署成在一台计算机上或者在一个站点处或分布在多个站点并且通过网络互连的多台计算机上执行。

[0059] 与实现全部或部分测试相关联的动作可通过一个或多个可编程处理器进行,所述处理器执行一个或多个计算机程序来进行本文所述的一些功能。全部或部分测试可使用专用逻辑电路例如FPGA(现场可编程门阵列)和/或ASIC(专用集成电路)来实现。

[0060] 适用于计算机程序执行的处理器包括(举例来说)通用和专用微处理器两者,以及任何种类数字计算机的任何一个或多个处理器。通常,处理器将从只读存储区或随机存取存储区或这二者接收指令和数据。计算机(包括服务器)的元件包括用于执行指令的一个或多个处理器以及用于存储指令和数据的一个或多个存储区装置。通常,计算机还将包括(或者可操作地耦接以从其接收数据或向其传输数据或这二者)一个或多个机器可读存储介质,诸如用于存储数据的大容量存储装置,例如,磁盘、磁光盘或光盘。适于体现计算机程序指令和数据的机器可读存储介质包括所有形式的非易失性存储区,包括(以举例的方式)半导体存储区装置,例如,EPROM、EEPROM和快闪存储区装置;磁盘,例如内部硬盘或可移动磁盘;磁光盘;以及CD-ROM和DVD-ROM盘。

[0061] 如本文所用的任何“电连接”可暗指直接的物理连接,或包括或不包括中间部件但仍允许电信号在所连接的部件之间流动的有线或无线连接。除非另有说明,否则无论是否用“电”来修饰术语“连接”,任何涉及允许信号流动的电路的“连接”均为电连接,而不一定是直接的物理连接。

[0062] 本文所述的不同具体实施的元件可组合在一起以形成未在上面具体阐明的其他实施方案。多个元件可被排除在本文所述的结构之外而不对其操作产生不利影响。此外,各单独元件可组合为一个或多个单个元件来进行本文所述的功能。

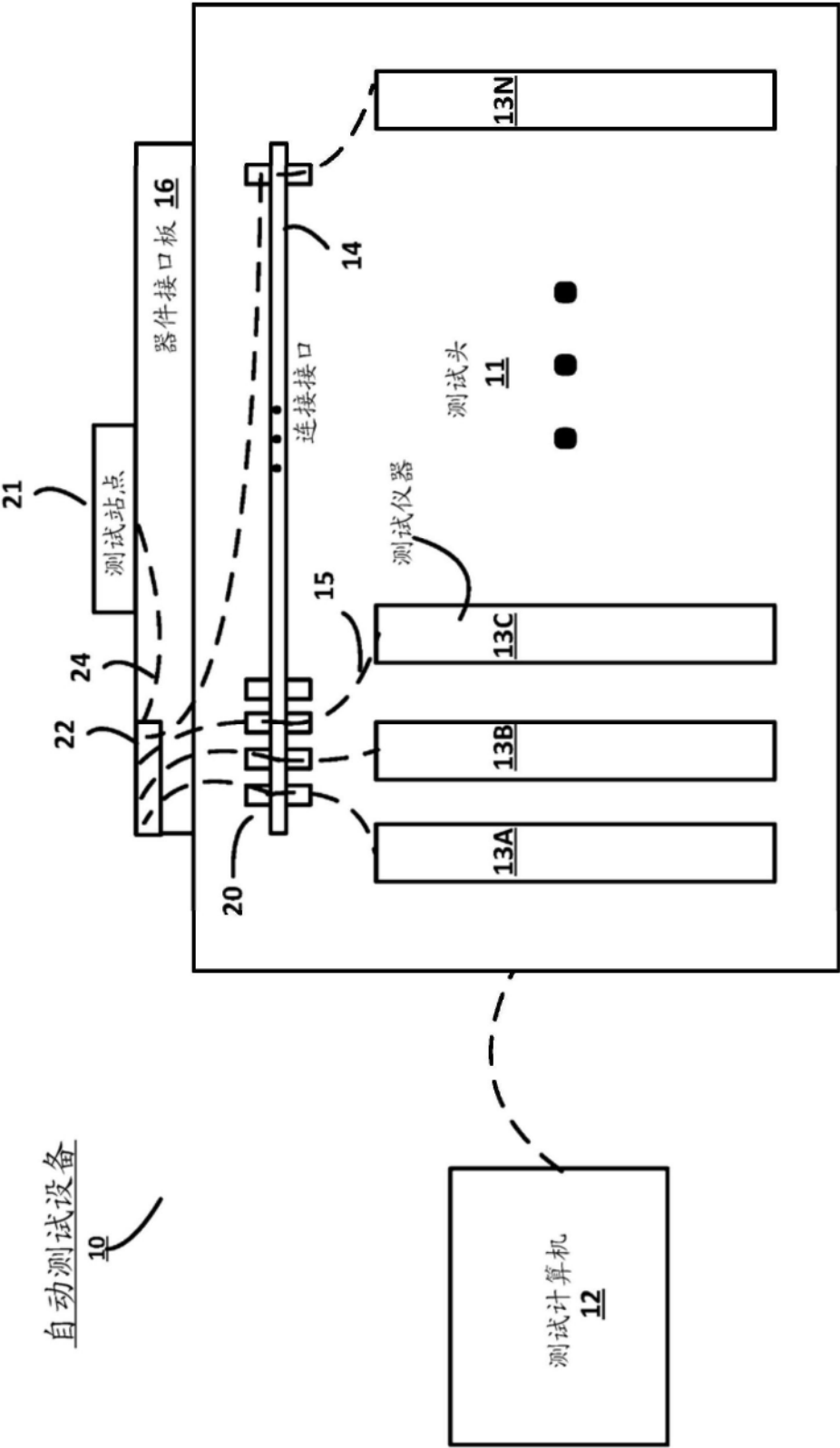


图1

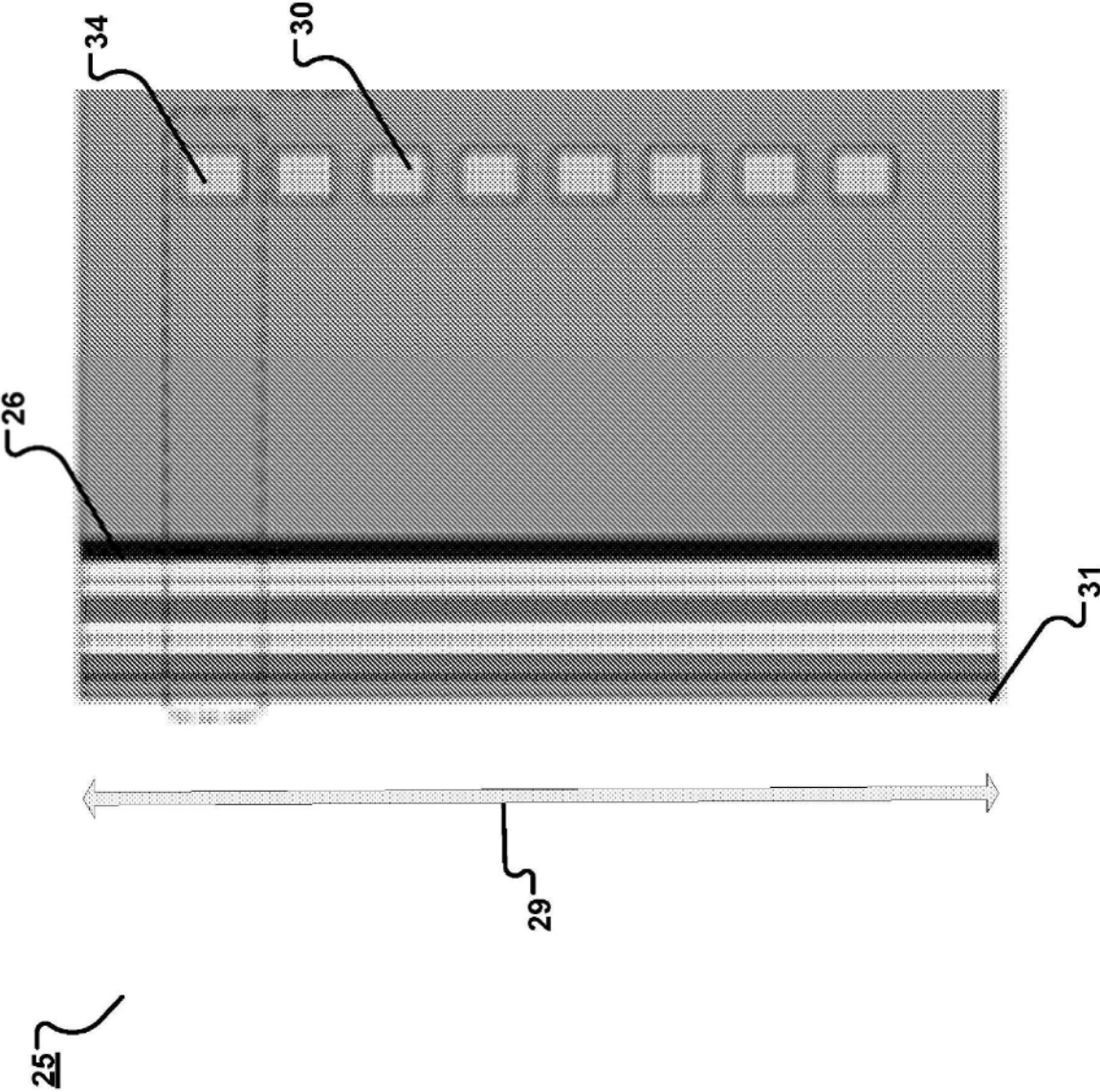


图2

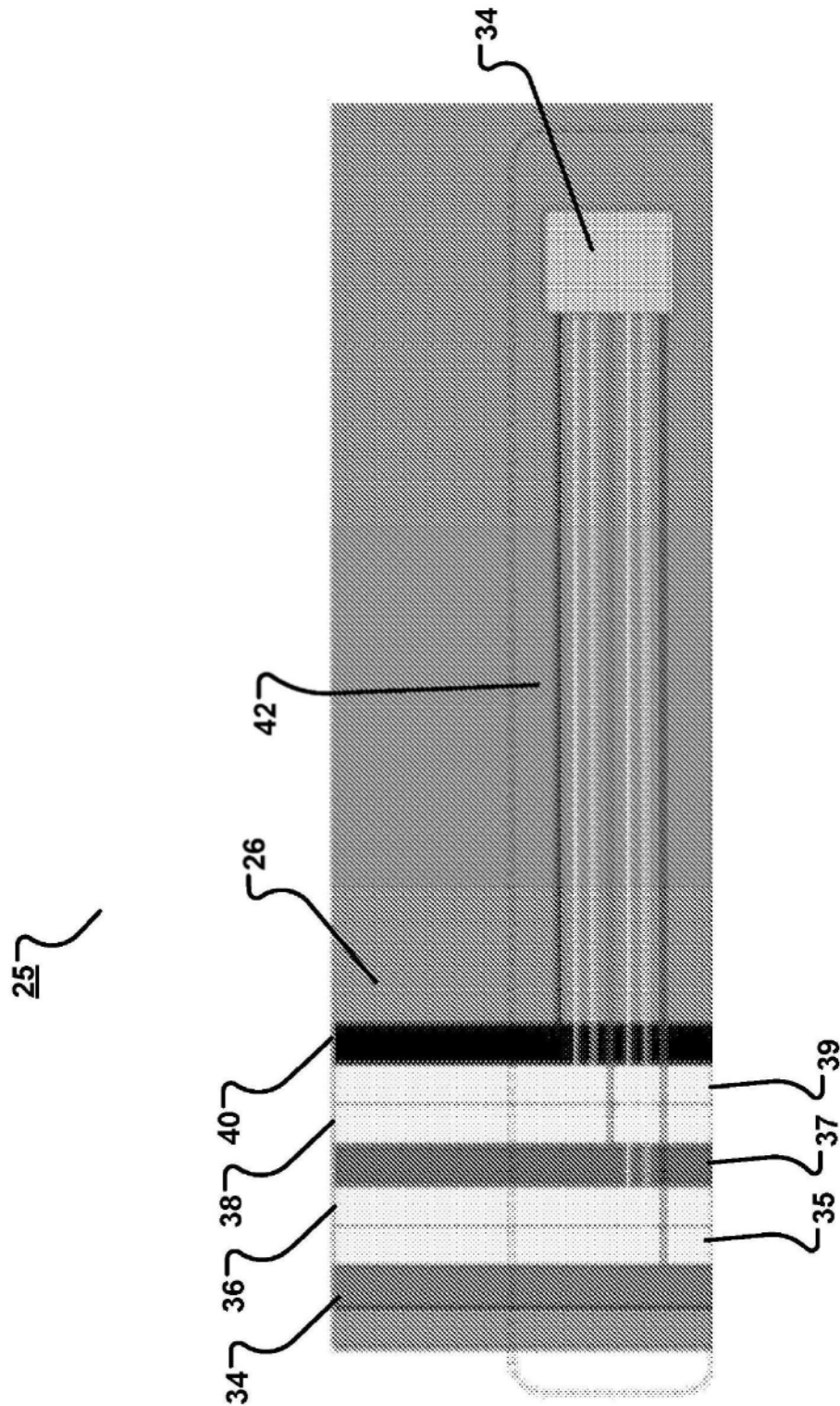


图3

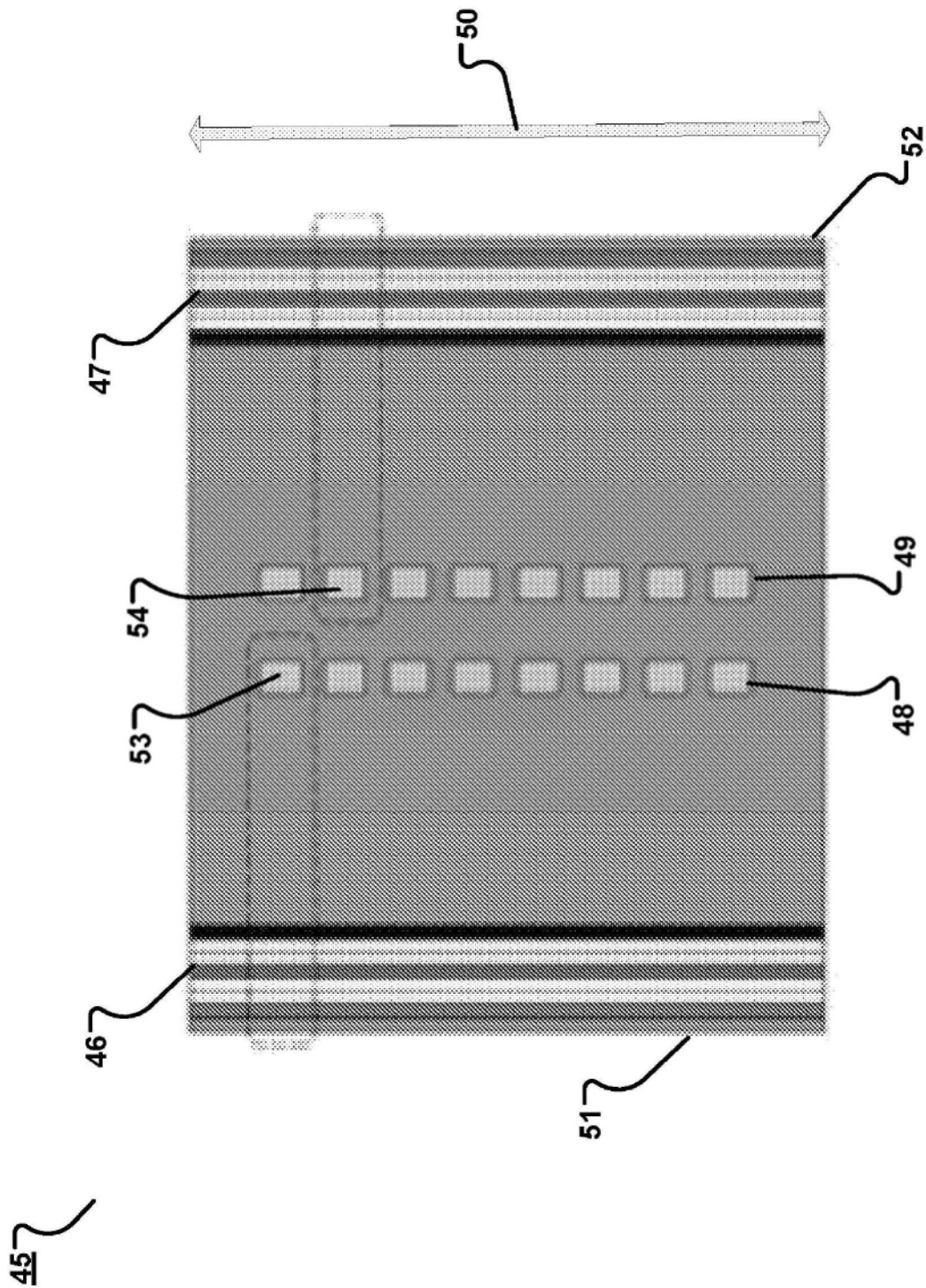


图4

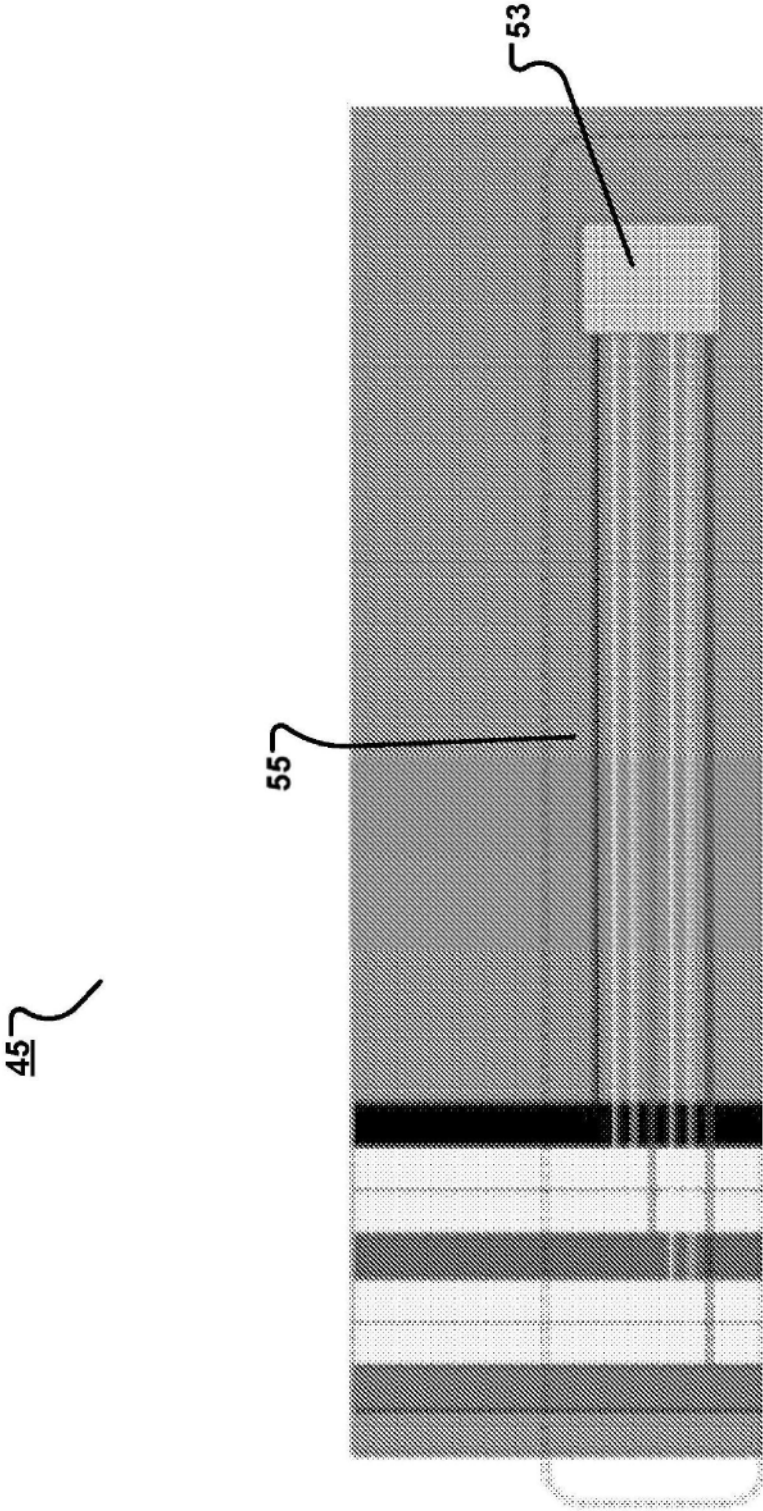


图5

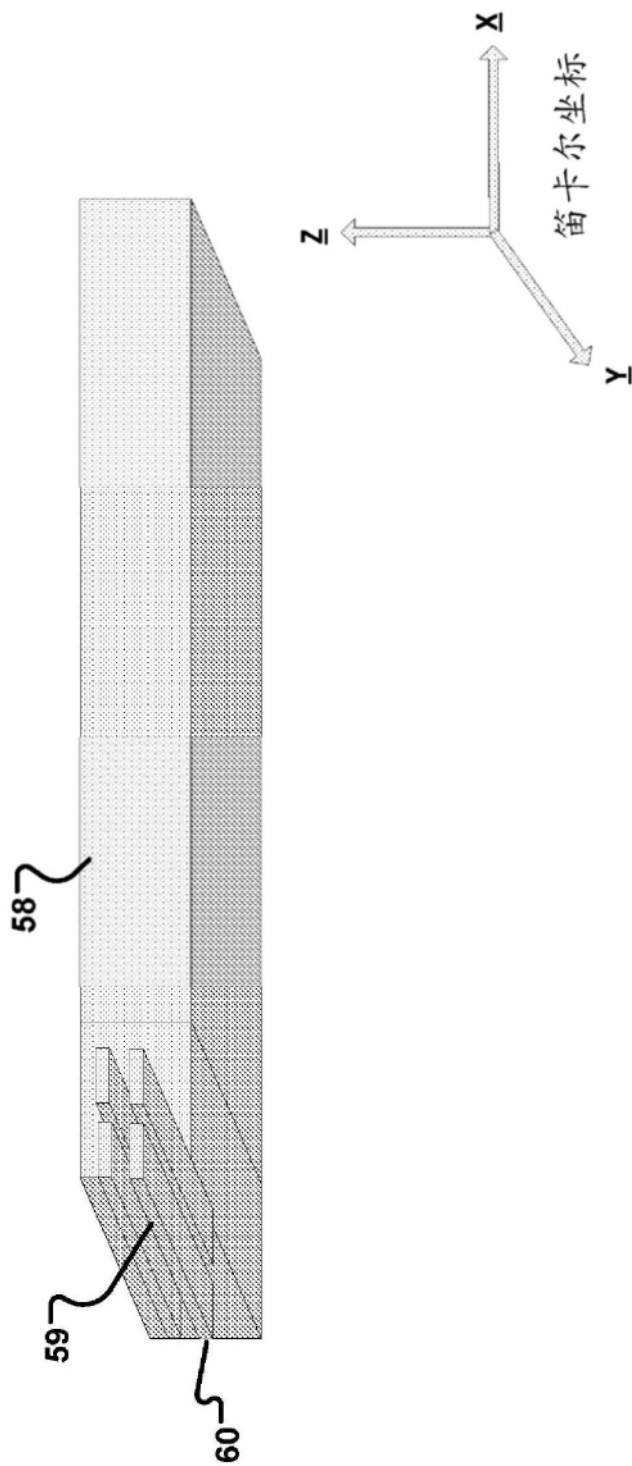


图6

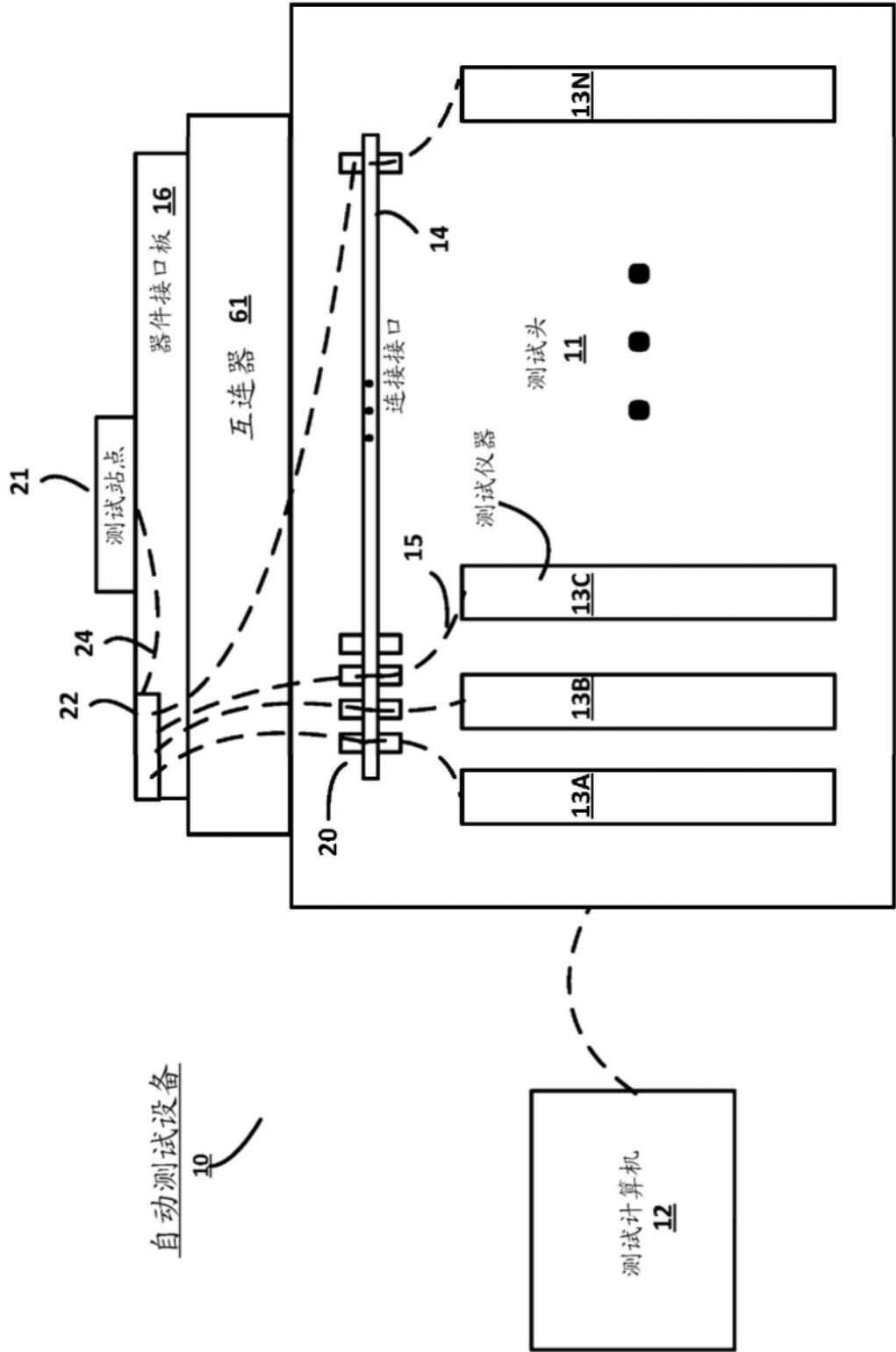


图7

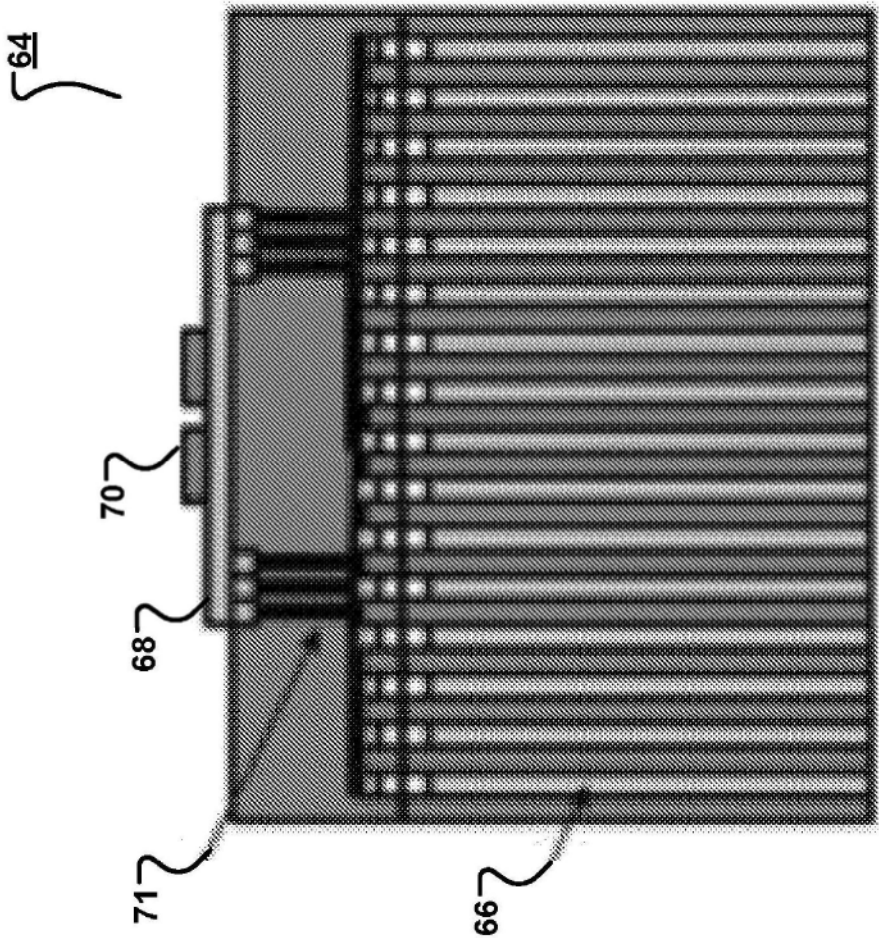


图8