

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5096830号
(P5096830)

(45) 発行日 平成24年12月12日(2012.12.12)

(24) 登録日 平成24年9月28日(2012.9.28)

(51) Int. Cl. F I
 HO 1 C 7/10 (2006.01) HO 1 C 7/10
 HO 5 K 1/16 (2006.01) HO 5 K 1/16 C

請求項の数 33 外国語出願 (全 25 頁)

(21) 出願番号	特願2007-201765 (P2007-201765)	(73) 特許権者	506257537
(22) 出願日	平成19年8月2日(2007.8.2)		クーパー テクノロジーズ カンパニー
(65) 公開番号	特開2008-42204 (P2008-42204A)		アメリカ合衆国, テキサス 77002,
(43) 公開日	平成20年2月21日(2008.2.21)		ヒューストン, トラビス 600, スイート 5600
審査請求日	平成22年8月2日(2010.8.2)	(74) 代理人	100099759
(31) 優先権主張番号	11/498, 916		弁理士 青木 篤
(32) 優先日	平成18年8月3日(2006.8.3)	(74) 代理人	100092624
(33) 優先権主張国	米国 (US)		弁理士 鶴田 準一
		(74) 代理人	100102819
			弁理士 島田 哲郎
		(74) 代理人	100139583
			弁理士 高橋 真二
		(74) 代理人	100108383
			弁理士 下道 晶久

最終頁に続く

(54) 【発明の名称】 過度電圧保護回路基板及びその製作方法

(57) 【特許請求の範囲】

【請求項 1】

取り付けられる複数の電子部品に対する組み込み過渡電圧保護機能を有する回路基板を有し、前記回路基板は、

第1の主要表面、第2の主要表面、それらを通して広がる多数の穴を規定する誘電基材層と、

所定の閾値までの電圧及び/又は電流にさらされるとき、相対的に高インピーダンスを示し、該所定の閾値を越える電圧及び/又は電流にさらされるとき、相対的に低インピーダンスを示し、且つ、低インピーダンスを示すとき前記穴を通して短絡電流経路を規定する可変インピーダンス材料が実質的に埋められた穴の配列と、

前記誘電基材層の前記第1の主要表面の上を延び、前記埋められた穴との導電経路を確立する伝送層と、

前記伝送層の上に直接形成され、前記伝送層の上に回路パターンを規定し、前記埋められた穴と反対側の前記伝送層に対する導電経路を確立し、前記電子部品の各々に接続するための複数の接触パッドを有し、前記伝送層が前記接触パッドを電氣的に分離する回路層と、

を有することを特徴とする過渡電圧抑制デバイス。

【請求項 2】

前記伝送層は、前記第1の主要表面の垂直方向に電氣的に導電性があり、前記第1の主要表面の面方向に絶縁性がある請求項1に記載の過渡電圧抑制デバイス。

【請求項 3】

前記伝送層は、Z軸導体接着剤を備える請求項 1 に記載の過渡電圧抑制デバイス。

【請求項 4】

前記埋められた穴の各々の前記可変インピーダンス材料は、独立して動作可能である請求項 1 に記載の過渡電圧抑制デバイス。

【請求項 5】

前記回路層は、前記回路層と前記基材層との間の伝送層と共に、前記誘電基材層に積層される請求項 1 に記載の過渡電圧抑制デバイス。

【請求項 6】

前記誘電基材層の前記第 2 の主要表面の上を延びる接地平面をさらに有する請求項 1 に記載の過渡電圧抑制デバイス。

10

【請求項 7】

前記接地平面は、前記誘電基材層に積層される請求項 6 に記載の過渡電圧抑制デバイス。

【請求項 8】

前記誘電基材層は、柔軟性のある材料から製造される請求項 1 に記載の過渡電圧抑制デバイス。

【請求項 9】

前記柔軟性のある材料は、ポリイミドフィルム、液晶ポリマー、又は同等の材料のグループから選択される請求項 8 に記載の過渡電圧抑制デバイス。

20

【請求項 10】

前記誘電基材層は、頑丈な材料から製造される請求項 1 に記載の過渡電圧抑制デバイス。

【請求項 11】

前記誘電基材層は、FR-4 ボード、フェノール性材料、セラミック材料又は同等の材料のグループから選択される請求項 10 に記載の過渡電圧抑制デバイス。

【請求項 12】

複数の電子部品を装着する積層された回路基板を有し、前記積層された回路基板は、第 1 の主要表面、第 2 の主要表面、配列で配置され間隔を置いた多数の穴を規定し、該穴は該第 1 の主要表面及び該第 2 の主要表面の間に広がり、該穴の各々は可変インピーダンス材料の容器を規定する誘電基材層と、

30

前記誘電基材層の第 2 の主要表面と直接接触する接地平面と、
実質的に前記基材の多数の穴の各々を埋め、所定の閾値までの電圧及び/又は電流にさらされるとき、相対的に高インピーダンスを示し、所定の閾値を越える電圧及び/又は電流にさらされるとき、相対的に低インピーダンスを示し、該低インピーダンスを示すとき該前記穴を通して前記接地平面への短絡電流経路を規定する可変インピーダンス材料と、

前記第 1 の主要表面の垂直方向に電氣的に導電性があり、前記第 1 の主要表面の面方向に絶縁性がある、前記第 1 の主要表面に設けられた伝送層と、

前記伝送層の上に直接形成された回路層と、

を有することを特徴とする過渡電圧抑制回路基板。

40

【請求項 13】

前記伝送層は、Z軸導体接着剤を備える請求項 12 に記載の過渡電圧抑制回路基板。

【請求項 14】

前記回路層は、前記伝送層の上に広がり、前記伝送層上の回路を規定するためのパターンであり、且つ、前記多数の穴の中の前記可変インピーダンス材料への導電経路を規定する請求項 12 に記載の過渡電圧抑制回路基板。

【請求項 15】

前記回路層は、前記少なくとも 1 つの穴の上の前記可変インピーダンス材料と電氣的な接続を確立するために、前記穴の少なくとも 1 つの上に配置される接触パッドを少なくとも 1 つ規定する請求項 12 に記載の過渡電圧抑制回路基板。

50

【請求項 16】

前記誘電基材層は、ポリイミドフィルム、液晶ポリマー、FR-4ボード、フェノール樹脂、セラミック又は同等の材料のグループから選択される請求項12に記載の過渡電圧抑制回路基板。

【請求項 17】

組込過渡電圧抑制を有する回路基板であって、

複数の電子部品を電氣的に接続する回路基板構造を有し、前記回路基板構造は、

第1の主要表面、第2の主要表面及びそれらを通して広がる各々が可変インピーダンス材料の容器を規定する多数の穴を有するポリイミド材料から製造される誘電基材層と、

実質的に前記基材上の多数の穴の各々を埋め、所定の閾値までの電圧及び/又は電流にさらされるとき、相対的に高インピーダンスを示し、所定の閾値を越える電圧及び/又は電流にさらされるとき、相対的に低インピーダンスを示し、該低インピーダンスを示すとき前記穴を通して接地平面への短絡電流経路を規定する可変インピーダンス材料と、

前記第1の主要表面上で広がり、前記第1の主要表面上の可変インピーダンス材料に直接的に接触し、前記第1の主要平面の垂直方向に電氣的に導電性があり、前記第1の主要表面の面方向に絶縁性がある伝送層と、

前記伝送層の上に形成される回路層と、

前記誘電基材層の第2の主要表面に積層され、且つ前記第2主要平面上の前記可変インピーダンス材料に直接的に接触する接地平面と、

を有することを特徴とする回路基板。

【請求項 18】

前記伝送層は、Z軸導体接着剤を備える請求項17に記載の回路基板。

【請求項 19】

前記回路層は、複数の穴の中の可変インピーダンス材料への導電経路を規定し、前記伝送層上を広がり且つ前記伝送層上の回路を規定するパターンである請求項17に記載の回路基板。

【請求項 20】

前記回路層は、前記回路層と前記基材層との間の伝送層と共に、前記基材層に積層される請求項17に記載の回路基板。

【請求項 21】

前記回路層は、前記少なくとも1つの穴の上の前記可変インピーダンス材料と電氣的な接続を確立するために、前記穴の少なくとも1つの上に配置される接触パッドを少なくとも1つ規定する請求項17に記載の回路基板。

【請求項 22】

貫通して形成される穴の配列を有する誘電基材層を提供し、

可変インピーダンス材料で前記穴を埋め、

前記第1の主要表面の垂直方向に電氣的に導電性があり、前記第1の主要表面の面方向に絶縁性がある伝送層を前記誘電基材層に取り付け、

複数の電子部品を装着し及び電氣的に接続するように構成された回路パターンを前記伝送層の上に直接形成し、前記回路パターンと前記可変インピーダンス材料との間の短絡電流経路を前記伝送層を介して確立することを特徴とする回路基板製造方法。

【請求項 23】

前記伝送層に接地平面を取り付けることをさらに有する請求項22に記載の回路基板製造方法。

【請求項 24】

前記接地平面の取り付けは、前記穴の配列が形成された後で、前記誘電基材に対して前記接地平面を積層することをさらに有する請求項23に記載の回路基板製造方法。

【請求項 25】

前記接地平面の取り付けは、前記穴の配列が形成される前に、前記誘電基材に対して前記接地平面を積層することをさらに有する請求項24に記載の回路基板製造方法。

【請求項 26】

前記誘電基材層の提供は、金属箔に事前積層されたポリイミド基材を提供することをさらに有する請求項 22 に記載の回路基板製造方法。

【請求項 27】

前記誘電基材層の提供は、頑丈な基材材料を提供することをさらに有する請求項 22 に記載の回路基板製造方法。

【請求項 28】

前記誘電基材層の提供は、柔軟な基材材料を提供することをさらに有する請求項 22 に記載の回路基板製造方法。

【請求項 29】

多数の穴を有する誘電基材と、
電気接地に接続する手段であって、前記誘電基材に結合する手段と、
複数の電子部品を接続するために前記誘電基材に結合した回路パターンを規定する手段であって、前記電気接地に接続する手段の反対側の前記誘電基材に結合される前記回路基板を規定する手段と、

過渡電圧事象に反応して、前記回路パターン規定手段と前記電気接地接続手段との間に複数の短絡電流経路を確立するために、前記穴に配置される可変インピーダンス手段と、

隣接する短絡電流経路を短絡させずに、前記回路パターンから前記可変インピーダンス手段まで短絡電流を流す伝送手段と、

を有し、前記回路パターンを規定する手段は、前記伝送手段の上に形成されることを特徴とする回路基板。

【請求項 30】

前記伝送手段は、第 1 の方向に電氣的に導電性があり、該第 1 の方向に垂直に伸びる平面に絶縁性がある請求項 29 に記載の回路基板。

【請求項 31】

前記誘電基材は、FR-4 ボード、フェノール性材料、セラミック材料又は同等の材料のグループから選択される請求項 29 に記載の回路基板。

【請求項 32】

前記誘電基材は、平面であり、前記回路基板は、前記誘電基材の平面上に過渡電圧抑制手段を受け入れる手段をさらに有する請求項 29 に記載の回路基板。

【請求項 33】

前記伝送層は、前記誘電基材層の前記第 1 の主要表面をカプセル化する請求項 1 に記載の過渡電圧抑制デバイス。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、一般に、電子機器を保護するための過渡電圧保護デバイスに関し、及び、特に、通常「サージ保護」又は「過渡電圧抑制」として言及される装置に関する。

【0002】

本願は、2005年7月21日に出願され、「Transient Voltage Protection Device, Material, and Manufacturing Methods」と題する米国出願シリアル番号 11 / 186 , 514 の一部継続出願であり、参照によりその全体はここに組み込まれる。

【背景技術】

【0003】

過渡電圧保護デバイスは、高電圧短絡又は過渡電圧継続時間に対する拡大を続ける多くの電子デバイスを保護する必要性のために、現在の技術に基づいて開発が続けられている。例えば、過渡電圧は、帯電、又は人間の接触により伝播される過渡電流によって生成される。過渡電圧保護機器を採用する典型的な電気機器の例は、電気通信システム、コンピュータシステム、及び制御システムを含む。

【0004】

10

20

30

40

50

過渡電圧保護デバイスは、短絡の高電圧、又は、例えば静電放電又は人間の接触により伝播される過渡電流のための過渡電流持続から電気部品及びアセンブリを保護するためにその関心が増大している。

【0005】

後述される本発明の実施形態の十分な理解のために、この開示は、ここで3つのセクションに区分される。既存の過渡電圧抑制デバイスは、パート1で述べられる。本発明の実施例による個々の表面装着過渡電圧抑制部品及びその製造方法は、パート2で述べられる。統合化された過渡電圧抑制機能を有する回路基板構造及びその製造方法の実施例は、パート3で述べられる。

【0006】

1. 過渡電圧抑制デバイス概論

幾つかの既知の過渡電圧抑制デバイスは、例えば、信号導電パッド、セラミック基材上に成形される接地導電パッド、又は印刷回路基板の基材材料と相互接続する可変インピーダンスを有する材料を含む。可変インピーダンス材料は、また、「超過ストレス応答部品」と言及され、ときどき、導体と、絶縁樹脂のような結合材料の中でマトリックスとして保持される半導体粒子との混合物として製造される。信号及び接地パッドは、基材の表面の小さなギャップによって分離され、可変インピーダンス材料は、接地及び信号導体に相互接続するために、ギャップの中に入れられる。貫通穴又はバイアスは、基材を通してデバイス端のいずれかの上に伸び、基材上の信号及び接地パッドへの電気経路を提供する。表面装着デバイスでは、メッキされたバイアスの1つは、信号導体又は回路基板の配線に接続されても良く、メッキされた別のバイアスは、回路基板の接地導体配線に接続されても良い。それゆえ、デバイスの信号及び接地パッドは、保護されるべき電気システムの信号および接地導体に、それぞれ、接続される。

【0007】

信号導体を通過する電圧及び/又は電流が、特定の範囲内である場合、可変インピーダンス材料は、相対的に高い抵抗を示し(“オフ状態”とここでは時々言及される)、電圧及び/又は電流が所定の閾値を越える場合、相対的に低いインピーダンスを示す(“オン状態”とここでは時々言及される)。オン状態では、信号導体を通過したパルス又は過渡電圧は、電気システムの接地導体にデバイスを介して短絡され、パルスに関係する電圧は、パルス期間の相対的に低い電圧でクランプされる。可変インピーダンス材料は、電圧又は電流パルスが通過した後で正常な状態に戻り、高いインピーダンス状態に戻る。

【発明の開示】

【発明が解決しようとする課題】

【0008】

上記のデバイスが、過渡パルスから電子機器を保護するために効果的である一方で、それらは、多くの製造上の困難性にさらされている。例えば、接地及び信号パッドは、典型的には、エッチング及びフォトリソグラフィ技術によって成形され、そこでは、しばしば接地及び信号パッドを成形するために、導電体の層は基材から取り除かれる(減法成形プロセスとして参照される)。従来は、接地及び信号パッド間のギャップは、レーザー又は他の既知の技術で、導体生成から製造の分離段階で、切られ又は機械加工されており、ギャップ生成制御は、困難で高価である。

【0009】

加えて、可変インピーダンス材料を混ぜ合わせることは、多くの処理段階を含み、定常生産にとっても困難である。幾つかのデバイスは小さいサイズであるため、可変インピーダンス材料は、ギャップに適用するのは困難で、回路にデバイスを接続するための末端構造を提供することは、問題がある。累積的に、これらの又は他の困難性が、高い生産コスト及び加工プロセスにおける容認できるデバイスの生産量を減退させることにつながる。

【0010】

過渡電圧抑制デバイスが増加した生産量で提供されるために、そのようなデバイスがより低いコストで且つより信頼性の高い生産で提供されることが望ましい。

10

20

30

40

50

【課題を解決するための手段】

【0011】

過渡電圧抑制デバイスの実施例は、ここに開示される。デバイスは、第1の主要表面、第2の主要表面、それらを通して広がる多数の穴を備える。可変インピーダンス材料は、基材上の多数の穴の各々を埋め、所定の閾値までの電圧及び/又は電流にさらされるとき、相対的に高インピーダンスを示し、所定の閾値を越える電圧及び/又は電流にさらされるとき、相対的に低インピーダンスを示す。可変インピーダンス材料は、低インピーダンスを示すとき穴を通して短絡電流経路を規定する。

【0012】

選択的に、デバイスは、第1の主要表面の垂直方向に電氣的に導電性があり、第1の主要表面の面方向に絶縁性がある伝送層である、第1の主要表面に適應される伝送層を備えても良い。伝送層は、Z軸導体接着剤を備えても良い。回路層は、伝送層の上に広がり且つ伝送層上の回路を規定するためのパターンであり、多数の穴の中の可変インピーダンス材料への導電経路を規定しても良い。回路層は、回路層と基材層との間の伝送層と共に基板層に積層され、回路層は、少なくとも1つの穴の上の可変インピーダンス材料と電氣的な接続を確立するために、少なくとも1つの穴の上に配置される接触パッドを少なくとも1つ規定しても良い。接地平面は、回路層の反対側の基板層に結合され、基材層に積層されても良い。基材層は、柔軟性のある材料から加工され、ポリイミドフィルム、液晶ポリマー、又は同等の材料から選択されても良い。あるいは、基材層は頑丈な材料から加工され、FR-4ボード、フェノール性、セラミック又は同等の材料から選択されても良い。

【0013】

過渡電圧抑制回路基板の実施例が提供された。回路基板は、第1の主要表面、第2の主要表面、配列で配置され間隔を置いた且つ第1の主要表面及び第2の主要表面間に広がる多数の穴を規定する誘電基材層を備える。各穴は、可変インピーダンス材料の容器、及び誘電基材層の第2の主要表面と直接接触する接地平面を規定する。可変インピーダンス材料は、實質的に、基材の多数の穴の各々を埋める。可変インピーダンス材料は、所定の閾値までの電圧及び/又は電流にさらされるとき、相対的に高インピーダンスを示し、所定の閾値を越える電圧及び/又は電流にさらされるとき、相対的に低インピーダンスを示す。可変インピーダンス材料は、低インピーダンスを示すとき穴を通して接地平面への短絡電流経路を規定する。

【0014】

選択的に、伝送層は、第1の主要表面に適應され、第1の主要平面の垂直方向に電氣的に導電性があり、第1の主要表面の面方向に絶縁性がある。回路層は、伝送層上を広がり且つ伝送層上の回路を規定するパターンであり、複数の穴の中の可変インピーダンス材料への導電経路を規定しても良い。回路層は、それらを通して伝送層と共に基材層に積層されても良い。回路層は、少なくとも1つの穴の上の可変インピーダンス材料と電氣的な接続を確立するために、少なくとも1つの穴の上に配置される接触パッドを少なくとも1つ規定しても良い。基材層は、柔軟性のある材料から加工され、ポリイミドフィルム、液晶ポリマー、FR-4ボード、フェノール樹脂、セラミック又はそれらに相当する材料から選択されても良い。

【0015】

組込過渡電圧抑制を有する回路基板も開示される。回路基板は、ポリイミド材料から製造される誘電基材層、第1の主要表面、第2の主要表面及びそれらを通して広がる多数の穴を有し、穴の各々は、可変インピーダンス材料の容器を規定する基材層を備える。可変インピーダンス材料は、實質的に、基材上の多数の穴の各々を埋め、そこでは可変インピーダンス材料は、所定の閾値までの電圧及び/又は電流にさらされるとき、相対的に高インピーダンスを示し、所定の閾値を越える電圧及び/又は電流にさらされるとき、相対的に低インピーダンスを示す。可変インピーダンス材料は、低インピーダンスを示すとき穴を通して接地平面への短絡電流経路を規定する。伝送層は、第1の主要表面上で広がり、第1の主要表面上の可変インピーダンス材料に直接的に接触し、第1の主要平面の垂直方

10

20

30

40

50

向に電氣的に導電性があり、第1の主要表面の面方向に絶縁性がある。回路層は、伝送層上を広がり且つ伝送層上の回路を規定するパターンであり、複数の穴の中の可変インピーダンス材料への導電経路を規定する。接地平面は、誘電層の第2の主要表面に積層され、第2主要平面上の可変インピーダンス材料に直接的に接触する。

【0016】

選択的に、回路層は、伝送層の上に広がり且つ伝送層上の回路を規定するためのパターンであり、多数の穴の中の可変インピーダンス材料への導電経路を規定しても良い。回路層は、回路層と基材層との間の伝送層と共に基板層に積層されても良い。回路層は、少なくとも1つの穴の上の可変インピーダンス材料と電氣的な接続を確立するために、少なくとも1つの穴の上に配置される接触パッドを少なくとも1つ規定しても良い。

10

【0017】

回路基板を作成する方法も開示される。その方法は、貫通して形成される穴の配列を有する誘電基材層を提供し、可変インピーダンス材料で穴を埋め、回路パターンを形成し、選択された1つの中のインピーダンス材料に回路パターンを接続し、それにより、選択された穴を通して接地平面への短絡電流経路を規定しても良い。

【0018】

上記方法は、誘電基材層の一面に接地平面を提供することをさらに有し、接地平面の提供は、穴の配列が形成された後で、誘電基材に対して接地平面を積層することをさらに有しても良い。或いは、接地平面の提供は、穴の配列が形成される前に、誘電基材に対して接地平面を積層することをさらに有しても良い。さらに、誘電基材層の提供は、金属箔に事前積層されたポリイミド基材を提供することをさらに有しても良い。誘電基材層の提供は、頑丈な基材材料を提供することをさらに有し、又は、柔軟な基材材料を提供することをさらに有しても良い。回路パターンの接続は、誘電基材層及び回路パターンの間を広がる伝送層を付着することを有し、伝送層は誘電基材層の垂直方向に電氣的に導電性があり、誘電基材層の面方向に絶縁性があっても良い。回路パターンの接続は、伝送層にZ軸導体接着剤を適用することを有しても良い。

20

【0019】

回路基板の一実施例は、誘電基材と、電気接地に接続する手段であって、誘電基材に結合する手段と、誘電基材上に回路パターンを規定する手段であって、電気接地に接続する手段の反対側の誘電基材に結合される回路基板を規定する手段と、過渡電圧事象に反応して、回路パターン規定手段と電気接地接続手段との間に複数の短絡回路経路を確立するために、誘導基材に配置される可変インピーダンス手段、とを有する。

30

【0020】

選択的に、回路基板は、隣接する短絡電流経路を短絡させずに、回路パターンから過渡電圧抑制のための手段に誘導する伝送手段をさらに有しても良い。伝送手段は、第1の方向に電氣的に導電性があり、第1の方向に垂直に伸びる平面に絶縁性があっても良い。誘電基材は、FR-4ボード、フェノール性材料、セラミック材料又は同等の材料のグループから選択されても良い。誘電基材は、平面であり、回路基板は、誘電基材の平面上に過渡電圧抑制手段を受け入れる手段をさらに有しても良い。

【発明を実施するための最良の形態】

40

【0021】

2. 個々の過渡電圧保護デバイス

図1は、本発明の実施例による過渡電圧抑制デバイス10の斜視図である。後述される理由により、過渡電圧抑制デバイス10は、満足な製品を高い生産量で提供する一方で、通常の過渡電圧抑制デバイスより低価格で生産可能と考えられる。

【0022】

過渡電圧抑制デバイス10は、後述のように、積層構成であってよく、多くの誘電層14に囲い込まれる導電経路を規定する電極12を含む。電極12は、導電経路を遮る(図1で表されない)ギャップを有し、後述されるように、可変インピーダンス材料がギャップに提供される。所定の閾値までの電圧及び/又は電流にさらされる場合、可変インピー

50

ダンス材料は比較的高いインピーダンスを示し、所定の閾値を越える電圧及び/又は電流にさらされる場合、可変インピーダンス材料は比較的低いインピーダンスを示す。

【0023】

電極12は、表面装着末端16の間を伸び、かつ、表面装着末端16と導体関係にある。使用にあたって、末端16は、導体、端子、導体パッド、又は(図示されない)印刷回路基板の回路配線に接続される。より詳細には、末端16の1つは、信号導体に接続され、他の末端16は、接地導体に接続される。信号導体を通して流れる電圧及び/又は電流は、所定の閾値より低い場合、可変インピーダンス材料は、高い抵抗状態にあり(“オフ状態”とここでは時々言及される)、ここでは実質的に電極ギャップ上の可変インピーダンス材料を通して電流は流れない。結果的に、オフ状態では、信号導体が接地されていない時間の間、末端16の間の電極を横断して運ばれる電流は無い。

10

【0024】

デバイス10に使用される可変インピーダンスの特性にしたがって、信号導体を介して流れる電圧及び/又は電流が所定の閾値に接近するので、可変インピーダンス材料は、低いインピーダンス状態に切り替わる(“オン状態”とここでは時々言及される)。即ち、可変インピーダンス材料の電気特性は、可変インピーダンスを流れる電流のような、端子16間の接地への電流の全てではないが、大部分を変更する。そのようなものとして、信号導体によって送られるパルス又は過渡電圧は、接地導体に短絡され、パルスに関係する電圧は、パルス期間の相対的に低い電圧値で固定される。可変インピーダンス材料は、電圧又は電流パルスが通過した後で正常な状態に戻り、高いインピーダンス状態に戻る。このようにして、信号導体及び関係する回路は、パルス終了後すぐに通常動作を続けることができる。このようにして、信号導体に関係する回路は、影響を与えられた回路に対する実質的な妨害無しで保護される。それゆえ、デバイスに接続される回路のための過渡電圧及びサージ保護が、提供される。

20

【0025】

説明された実施例では、過渡電圧抑制デバイス10は、チップ構成を有する。すなわち、デバイス10は、一般に長方形の形状を有し、プリント回路基板に対するデバイス10の表面装着に適切な幅W、長さL、高さHを有する一方で、小さなスペースを占める。過渡電圧抑制デバイスが回路基板上の同じ領域をチップフューズ、チップ抵抗、及び当該技術分野で適切な部品を含むがそれに限定されない他の電気部品とおおよそ占有するように、Lは、およそ0.040~0.060インチ、Wは、およそ0.020~0.030インチであっても良い。Hは、過渡電圧抑制デバイス10を加工するために使用される様々な層12及び14を結合した厚さにおおよそ等しい。特に、Hは、過渡電圧抑制デバイス10の小さな外形を維持するためにL又はWのどちらかよりずっと短い。しかしながら、実際のデバイス10の寸法は、ここで説明された寸法から、本発明の範囲から離れることなくより大きく又は小さく変化することを認識すべきである。

30

【0026】

図2は、過渡電圧抑制デバイス10の組み立てにおいて使用される様々な層12、14を説明するための過渡電圧抑制デバイス10の分解斜視図である。特に、典型的実施例では、過渡電圧抑制デバイス10は、本質的に、第1の誘電層20及び第2の誘電層22の間に挟みこまれる電極12を含む6つの層から構成され、次に、第1の誘電層20及び第2の誘電層22は、第3の誘電層24及び第4の誘電層26の間に挟みこまれる。第5の誘電層28は、第3の誘電層24の上を覆う。後述により分かるように、誘電層20、22、24、26及び28は、デバイス10において各々が独自の目的を果たし、それに応じてその層を組み立てるために使用される材料は互いに相違する。

40

【0027】

既知の過渡電圧抑制デバイスと異なり、電極12は、電気鋳造されており、3~20ミクロン厚さのニッケル箔であり、そしてそのニッケル箔は第1の誘電層20及び第2の誘電層22とは独立して、加工及び成形される。特に、典型的実施例において、電極層の望ましい形状がメッキされ、ネガ画像が(図示されない)感光性レジストコーティングされ

50

た基材上で与えられるような既知の付加的プロセスにしたがって、電極 1 2 は製造される。ニッケルのような金属の薄い層は、与えられたネガ画像上をメッキし、次に、メッキ層は、鋳造物から剥がれて第 1 の誘電層 2 0 及び第 2 の誘電層 2 2 の間に伸びる自由にある箔になる。ニッケルは鋳造物から剥がれる場合その構造的強さという利点があると考えられる一方で、他の金属、導体物質及び合金は、さらに、本発明の別な実施例において電極を成形するために使用されることが意図されている。

【 0 0 2 8 】

図 2 に表すように、電極 1 2 は、大文字「I」の形状で、より広いアンカー部 3 0、3 2 と、アンカー部 3 0、3 2 の間に伸びる相対的に狭い経路と共に成形され、それによって、第 1 の誘電層 2 0 及び第 2 の誘電層 2 2 の間の導電経路を規定する。小さなギャップ 3 6 は、典型的な実施例において数ミクロン単位で、経路部 3 4 を通った導電経路を遮り、そして（図 2 では表されない）可変インピーダンス材料が電極 1 2 の経路部 3 4 を相互接続するために後述される方法で適用される。また、末端開口部 3 8 は、後述されるように回路基板に電極 1 2 の電気接続を提供するために、アンカー部 3 0、3 2 の端部に成形される。より広いアンカー部は、開口部 3 8 の成形で製造耐久性を提供する。

【 0 0 2 9 】

特に、電気成形された電極が既に存在し又はプレ成形されるギャップ 3 6 と共にメッキされるために、電極ギャップ 3 6 は、鋳造型の中で一体的に成形される。すなわち、コストに関係し実行が困難なため、電極生成プロセスで電極 1 2 に共にギャップ 3 6 を同時に生成することによって、ギャップ 3 6 を成形するために別々の製造ステップは避けられる。ギャップ 3 6 は、図 2 に表されるように電極 1 2 の中央に成形され、また、必要ならば電極 1 2 内のいかなる場所にでも成形しても良い。電極 1 2 のある特定の形状が図 2 で説明される一方で、電極 1 2 の他の様々な形状が他の実施例で使用されることも理解が必要である。

【 0 0 3 0 】

電極 1 2 の個々及び独立の生成は、過渡電圧抑制デバイスの既知の構成と比較して、他の利点も提供する。例えば、電極 1 2 の個々及び独立の生成は、過渡電圧抑制デバイス 1 0 が組み立てられる場合、誘電層 2 0、2 2、2 4、2 6 及び 2 8 に関する電極層の制御及び位置におけるより高い正確性を与える。既知のデバイスのエッチングプロセスと比較して、電極 1 2 の独立生成は、第 1 の誘電層 2 0 及び第 2 の誘電層 2 2 に関連する導電経路の形状に大きな制御を与える。エッチングが、一度形成された導電経路の傾き又は勾配側エッジを生成する傾向がある一方で、電気生成プロセスで実質的に垂直側エッジが生じ、それゆえ、製造されたデバイス 1 0 のトリガー電圧、制限電圧、及び漏れ電流という特性において再現性のある性能を提供し得る。加えて、電極の個々及び独立の生成は、垂直方向（即ち、誘電層が水平方向）で厚さが変わる電極を提供して、性能特性を変更できる電極 1 2 における垂直外形又は輪郭を作る。さらに、複数の金属又は金属合金は、デバイスの性能特性を変えるためにも、個々及び独立の生成で使用される。

【 0 0 3 1 】

第 1 の誘電層 2 0 及び第 2 の誘電層 2 2 は、個々及び異なる方法で電極 1 2 を電気成形することは危険と考えられる一方で、代替的に、本発明の利点の幾つかを獲得する別な方法で電極は生成されることを理解すべきである。例えば、電極 1 2 は、スクリーン印刷、蒸着技術、ケミカルエッチングのような減法技術、及び当業界で既知のものを含む既知の技術によって、第 1 の誘電層 2 0 に適用される電荷蓄積された金属箔になりうる。

【 0 0 3 2 】

第 1 の誘電層 2 0 は、電極 1 2 の下に横たわり、電極 1 2 の経路部 3 4、特にギャップ 3 6 の位置の下にある円形状の開口部 4 0 を含む。末端開口 4 2 は、第 1 の誘電層 2 0 の方端に成形される。同様に、第 2 の誘電層 2 2 は、電極 1 2 の経路部 3 4、特にギャップ 3 6 の位置の下にある円形状の開口部 4 0 を含む。末端開口 4 6 は、第 2 の誘電層 2 2 の方端に成形される。

【 0 0 3 3 】

特に、典型的実施例では、電極 1 2 の経路部 3 4 は、ギャップ 3 6 の近接部の第 1 の誘電層 2 0 及び第 2 の誘電層 2 2 のどちらの面にも接触しない。第 1 の誘電層 2 0 及び第 2 の誘電層 2 2 の各々の開口部 4 0、4 4 は、電極のギャップ 3 6 を露出し、可変インピーダンス材料導入の容器を電極ギャップ 3 6 の上及び下に規定する。すなわち、開口 4 0、4 4 は、デバイス 1 0 の可変インピーダンス材料のための密閉場所を提供し、それに応じて、可変インピーダンス材料がデバイス 1 0 の適切な動作を確実にするために十分にギャップ 3 6 を囲い且つ埋めることを確実にする。

【 0 0 3 4 】

円形状開口 4 0、4 4 は、第 1 の誘電層 2 0 及び第 2 の誘電層 2 2 で図解される一方で、他の形状は、必要に応じて別な実施例における開口部を成形するために使用される。

10

【 0 0 3 5 】

図解される実施例では、第 1 の誘電層 2 0 及び第 2 の誘電層 2 2 は、互いに及び電極 1 2 に対して層を固定するための 4 ミクロン粘着フィルムを含む商業的に利用可能な 5 0 ミクロン厚みのポリイミド誘電フィルムから、各々成形される。しかしながら、代替実施例では、材料の他の寸法が利用されることが理解されるべきであり、適切な誘電及び絶縁材料（ポリイミド及び非ポリイミド）が使用されることを熟慮すべきである。

【 0 0 3 6 】

第 3 の誘電層 2 4 は、第 2 の誘電層 2 2 の下に横たわり、第 3 の誘電層 2 4 の互いに対立する端部にある末端開口 5 2 の間に伸びる連続表面 5 0 を含む。同様に、第 4 の誘電層 2 6 は、第 1 の誘電層 2 0 の下に横たわり、第 4 の誘電層 2 6 の互いに対立する端部にある末端開口 5 6 の間に伸びる連続表面 5 4 を含む。第 3 の誘電層 2 4 及び第 4 の誘電層 2 6 の各々の連続表面 5 0、5 4 は、第 1 の誘電層 2 0 及び第 2 の誘電層 2 2 の中の開口 4 0、4 4 を閉め、可変インピーダンス材料及び電極のギャップ 3 6 をシールする。

20

【 0 0 3 7 】

図解される実施例では、第 3 の誘電層 2 4 及び第 4 の誘電層 2 6 は、各々がポリイミド誘電フィルムから製造される。ある実施例では、第 3 の誘電層 2 4 は、各層を互いに固定するための 4 ミクロン吸着フィルムを含む 5 0 ミクロン厚みのポリイミド誘電フィルムであり、第 4 の誘電フィルムは、1 8 ミクロン銅板を含む 2 5 ミクロン厚さポリイミド誘電フィルムである。しかしながら、代替実施例では、他の寸法材料が使用されることが理解されるべきであり、他の適切な誘電及び絶縁材料（ポリイミド及び非ポリイミド）が使用されることを熟慮すべきである。さらに、吸着材料は、第 3 及び第 4 の誘電層 2 4 及び 2 6 で使用され得ることを熟慮すべきである。

30

【 0 0 3 8 】

第 5 の誘電層 2 8 は、第 3 の誘電層 2 4 の下に横たわり、典型的実施例では、1 8 ミクロン銅板を含む 2 5 ミクロン厚さポリイミド誘電フィルムである。これは、既知の方法でその表面に形成される表面装着パッド 6 0 を有する。末端パッド 6 0 は、末端開口 6 2 を含む。第 4 の誘電層 2 6 も、表面装着パッド 6 4 を有し、パッド 6 4 の各々は、末端開口 6 6 を含む。典型的実施例では、第 4 及び第 5 の誘電層 2 6、2 8 は、銅被覆ポリイミド板であり、銅は、表面装着パッド 6 0、6 2 を成形するために、層から離れてエッチングされる。しかしながら、代替的に、パッド 6 0、6 2 が、電気成形、印刷、又は蒸着技術によって別の既知の方法で成形され得る。

40

【 0 0 3 9 】

層 1 2、2 0、2 2、2 4、2 6 及び 2 8 が積まれるとき、層の末端開口は、互いに一列に並び、末端開口の内部表面は、表面装着パッド 6 0、6 4 と電極 1 2 のアンカー部 3 0、3 2 の小さな表面との間の導電経路を完成させるために、それらの垂直面 8 0（図 5）上に銅のような導電性材料で金属化される。言い換えれば、金属面 8 0 は、電極 1 2 の大きな平面表面に実質的に垂直に伸び、アンカー部 3 0、3 2 の垂直端面（小さな表面）に対して接線方向にある。それゆえ、城壁に囲まれた接点末端が、デバイス 1 0 の端部に提供される。

【 0 0 4 0 】

50

本発明の利益の幾つかは、電気回路に対して過渡電圧抑制デバイス10を接続するための城壁に囲まれた接点の代わりに他の末端構造を用いることで達成されることも認識すべきである。したがって、例えば、接点リード（即ち、ワイヤ末端）、包み込み末端、浸漬金属化末端などが、必要又は望ましいものとして使用される。

【0041】

過渡電圧抑制デバイス10を加工するために使用される典型的製造プロセスを記述するために、過渡電圧抑制デバイス10の誘電層は、下表にしたがって参照される。

【0042】

【表1】

プロセス層	図2の層	図2の参照符号
1	第1誘電層	20
2	第2誘電層	22
3	第3誘電層	24
4	第4誘電層	26
5	第5誘電層	28

10

【0043】

図3は、これらの記号表記を用いた（図1及び2に表される）過渡電圧抑制デバイスを製造する典型的な方法100のフローチャートである。

【0044】

上記した技術または既知の技術にしたがって、表面装着パッドは、層4及び5の上に成形され102、層1及び2の中の開口は、後述されるように、装置の組み立て前に成形される104。電極12は、前述の電鍍プロセスのように、誘電層とは独立して成形される105。

【0045】

層1、2及び4は、層1及び2の間に伸ばされる電極12と共に互いに積み重ねられ106、層4の中の開口40を閉じて層4で積み重ねられる。このようにして、図4で表されるように、サブアセンブリが成形され、そこでは、電極経路部34及び電極ギャップ36が露出され、且つ、層2の開口44の中でアクセス可能である一方で、層4は、電極ギャップ36に隣接した層1の開口部40を閉める。次に、電極経路部34及び電極ギャップ36の上部及び下部の両方で可変インピーダンス材料70によって十分に覆い、一方で、可変インピーダンス材料70でギャップ36を十分に埋めるために、可変インピーダンス材料70（図5A）は、開口部44に導入され107、層2の開口部44及び層1の開口部40の各々を埋める。

30

【0046】

層3及び5は、互いに積み重なって、装置10のための第2のサブアセンブリを成形し108、次に、第2のサブアセンブリはステップ106から第1のサブアセンブリに積み重ねられる。第1及び第2のサブアセンブリは、互いに重ねられ、第2のサブアセンブリは層2の開口部44を閉める。

40

【0047】

次に、末端開口部が、例えば、よく既知のドリルプロセスにより積み重ねられた第1及び第2のサブアセンブリを通して成形される112。今まで説明した方法にしたがって、過渡電圧抑制デバイス10は、個々に製造される一方、説明された実施例では、過渡電圧抑制デバイス10は、シート形状にまとめて組み立てられ、次に、図6で概略的に表される個々のデバイス10の中の分割又は単独化される。図6では、ギャップ36を含む多くの電極12がより大きなパネル部材上で、開口部44及び透視図で輪郭が示される末端開口部120と共に成形される。加えて、図6で明らかにされるように、電極のアンカー部

50

30、32は、位置づけする、及び層1及び2の間の中に及び対して電極12を維持するアンカーホール122を含む。切断道具は、デバイス10を単独化するために、挿入されるダイシングライン(dicing line)124、126に沿って移動しても良い。

【0048】

デバイス10は、バッチプロセスで成形され、又は、最小時間で多数の過渡電圧保護デバイスを製造するために、連続ロールアウト積層プロセスと共に成形されても良い。

【0049】

図1で表される末端16を完成するために、デバイスの単独化114の前又は後に、末端開口部は、メッキがなされ、或いは、(図5の)垂直面80上で金属化される116。

【0050】

より多い又は少ない層は、積層され、かつ、上述の基本的な方法と異なることなくデバイス10の中に組み込まれる。上述の方法を用いて、過渡電圧抑制デバイスは、相対的に安価な技術及び方法を用いたバッチプロセスにおいて低価で広く利用可能な材料を使って効率的に成形される。或いは、その方法は、通常の過渡電圧抑制デバイス構築より少ない製造ステップでより多くのプロセス制御を提供する。そのようなものとして、より多い製造量は、より低いコストで得られる。

【0051】

ある実施例では、可変インピーダンス材料70は、アルミニウム粒子、メチルn-アミルケトン(MnAK)のような溶剤、フルオロシリコンラバーのような高分子結合剤、酸化アルミのような絶縁粒子、及び、硫酸バリウムのような消光剤、球状ホウケイ酸塩パウダーのような絶縁スペーサ粒子等の典型的な材料から成形される。可変インピーダンス材料を説明するために、図7で例示される方法200にしたがって、次のようにそれらの材料は処理される。

【0052】

導電性粒子は、ヒュームド・シリカのような絶縁材と共にプレコートされ202、溶剤及びフルオロシリコンラバーは、例えば、溶剤化ラバーを生成するために、プラネタリ・ミキサで24時間、プレ混合される204。次に、溶剤化ラバーは、プレコートされた導電性粒子、アーク消光材を含む充填材、絶縁スペーサ粒子、絶縁粒子と共に、約0.5時間の間ビードミル又はオーバーヘッドミルの中で混合される206。付随して、混合後24時間、回転混合されても良い208。次に、材料は、加硫処理され210、過渡的サージ抑制デバイス10を製造時の使用のために保存される。

【0053】

好ましくは、可変インピーダンス材料70は、有機材料を実質的に無しにする実用的目的のため、わずか5重量パーセントの有機材料を含む。また、ラバーに対する導電性粒子の体積パーセント比率は、好ましくは、0.5~2の間であり、より詳細には、0.75~約1.5である。

【0054】

可変インピーダンス材料70の中の結合ポリマーの選択及び/又は充填物の量、又は、材料の架橋又は加硫の程度は、材料がデバイス10の操作中に電圧パルスの結果として加熱されるとき、材料の張力特性を変更し且つ材料内に誘導される熱応力に影響を与えるために変更され得る。戦略的に、結合ポリマーの選択及び/又は充填物の量、又は、材料の架橋又は加硫の程度を選択することで、過渡電圧状況での材料の応力は、オン及びオフ状態間の材料の所望の切り替え特性を生成するために制御される。一般に、デバイスが課せられるより大きな応力は、材料形成時の結合ポリマーの選択及び充填物の量に関係し、材料がオフ状態からオン状態に変化する電圧で、低下する。したがって、過渡電圧パルスに異なる感度を有するデバイス10が提供されうる。

【0055】

高電圧過渡パルスに対するより高い耐久性のために、シリコンのようなポリマーと混ぜ合わされた酸化鉄のような耐トラッキング性材料が、材料生成時に充填材に加えられ得る。生成時に耐トラッキング性材料の量を変化させることによって、それに従い、過渡電圧

10

20

30

40

50

状況下のデバイス 10 の絶縁特性及び耐トラッキング特性は、変化する。

【0056】

上述の構成及び方法は、少ない困難性及び可変インピーダンス材料に既知の生成法に関連して減少した生産時間と共に、より低価でデバイス 10 の一定の可変インピーダンス材料を提供すると考えられる。上述したように、そのような構成は、電圧及び/又は電流を所定の閾値まで上がるとき、相対的に高いインピーダンスを示し、且つ、電圧及び/又は電流を所定の閾値を越えるとき、相対的に低いインピーダンスを示す材料を作り出す。ほんの一例として、上述の方法でデバイス 10 が使用されるとき、デバイス 10 は、材料を高抵抗状態から低抵抗状態に変えさせる約 100 ~ 300 ボルトのトリガー電圧を有し、約 20 ~ 40 ボルトの過渡電圧パルス事象間にクランプ電圧を引き起こし、通常動作状態で約 1 nA 未満の漏れ電流を示し、その材料は、約 1000 過渡ボルト又はパルス事象に耐え得る。

10

【0057】

デバイス 10 に利用される典型的可変インピーダンス材料が記載される一方で、本発明の少なくとも幾つかの利点を達成する他の既知の方法により製造される他の既知の可変インピーダンス材料が使用され得る。同様に、方法 210 により生産される可変インピーダンス材料を利用する例示の可変インピーダンス材料が記載される一方で、過渡電圧抑制デバイスの他のタイプが使用されることを理解すべきである。それゆえ、上述の記載は、説明目的のみのために提供され、特定の可変インピーダンス材料を使用するデバイスに制限するものではなく、また、特定のデバイスに使用される可変インピーダンス材料に制限

20

【0058】

図 8 は、本発明の別な典型的実施例による過渡電圧抑制デバイス 300 の斜視図である。過渡電圧抑制デバイス 300 は、良品の高い生産性を提供する一方で従来の過渡電圧抑制デバイスより低価格で生産することも可能になる。

【0059】

より詳細に後述されるように、過渡電圧保護デバイス 300 は、層状の構成を有し、かつ、下記に説明されるように多数の誘電層 304 に囲まれた導電経路を規定する電極 302 を含む。過渡電圧抑制デバイス 300 は、図 8 に図解されるようにチップ構成を有する。すなわち、デバイス 300 は、一般に長方形の形状であり、小さなスペースを占めるプリント回路基板にデバイス 300 を表面装着するのに適切な幅 W、長さ L、高さ H を有する。すなわち、デバイス 10 は、一般に長方形の形状を有し、プリント回路基板に対するデバイス 10 の表面装着に適切な幅 W、長さ L、高さ H を有する一方で、小さなスペースを占める。例えば、過渡電圧抑制デバイスが回路基板上的同じ領域をチップフューズ、チップ抵抗、及び当該技術分野で適切な部品を含むがそれに限定されない他の電気部品とおおよそ占有するように、L は、おおよそ 0.040 ~ 0.060 インチ、W は、おおよそ 0.020 ~ 0.030 インチであっても良い。H は、過渡電圧抑制デバイス 10 を加工するために使用される様々な層 302 及び 304 を結合した厚さにおおよそ等しい。特に、H は、過渡電圧抑制デバイス 10 の小さな外形を維持するために L 又は W のどちらかよりずっと短い。しかしながら、実際のデバイス 10 の寸法は、ここで説明された寸法から、本発明の範囲から離れることなくより大きく又は小さく変化することに認識すべきである。

30

40

【0060】

図 9 は、大量加工アセンブリにおける過渡電圧抑制デバイス 300 の分解斜視図である。特に、典型的実施例では、過渡電圧抑制デバイス 300 は、本質的に、第 1 及び第 2 の誘電層 306、308 の間に挟みこまれる電極 302、及び、第 2 の誘電層 308 の下に横たわる第 3 の誘電層 310 を含む 4 つの層から構成される。

【0061】

必要であるなら、電気成形技術の代わりに他の既知の技術により電極層 302 が形成されることが理解できるが、電極層 302 は電気成形され、第 1 及び第 2 の誘電層 306、308 から独立して加工及び成形される 3 ~ 20 ミクロン厚さの銅又はニッケル箔、及び

50

、それらの利点は、上述された。さらに、他の金属、導電組成、及び合金が電極層 302 を形成するために使用される。

【0062】

電極 302 は、大文字「I」の形状で、より広いアンカー部 311、312 と、アンカー部 311、312 の間に伸びる相対的に狭い経路と共に成形され、それによって、第 1 及び第 2 の誘電層 302、308 の間の導電経路を規定する。小さなギャップ 316 は、典型的実施例において数ミクロン単位で、経路部 314 を通った導電経路を遮り、そして可変インピーダンス材料 320 が電極 302 の経路部 314 を相互接続するために後述される方法で適用される。特に、電気成形された電極が既に存在し又はプレ成形されるギャップ 316 と共にメッキされるために、電極ギャップ 316 は、鑄造型の中で一体的に成形され、それにより、関連する費用及び困難性と共にギャップ 316 を生成するための別個の製造ステップを除外する。ギャップ 316 は、図 9 に表されるように電極 312 の中央に成形され、また、必要ならば電極 302 内のいかなる場所にでも成形しても良い。電極 302 のある特定の形状が図 9 で図解される一方で、電極 302 の他の様々な形状が他の実施例で使用されることも理解が必要である。

10

【0063】

第 1 及び第 2 の誘電層 306 及び 308 と異なり及び区別される方法で電極層 302 を電気成形することは、危険と考えられる一方で、代替的に、本発明の利点の幾つかを獲得する別な方法で電極は生成されることを理解すべきである。例えば、電極 302 は、スクリーン印刷、蒸着技術、ケミカルエッチングのような減法技術、及び当業界で既知のものを含む既知の技術によって、第 1 の誘電層 306 に適用される電荷蓄積された金属箔になりうる。

20

【0064】

第 1 の誘電層 306 は、電極 302 の下に横たわり、電極 302 のアンカー部 311、312 の下に横たわる円形状の末端開口 330 を有し、より詳細には、末端で開口 330 は、電極層 302 の中のギャップ 316 から間隔をあけられる。末端開口 330 は、図 11 に最も良く表されるように、例えば、電極アンカー部 311、312 の大きな平面表面に隣接接触し直接はめ込む表面装着パッド末端を提供するために、銅のような導電性金属で埋められる。

【0065】

本発明の利益の幾つかは、電気回路に対して過渡電圧抑制デバイス 300 を接続するための表面装着パッド末端 340 の代わりに他の末端構造を用いることで達成されることも認識すべきである。したがって、例えば、接点リード（即ち、ワイヤ末端）、包み込み末端、浸漬金属化末端などが、必要又は望ましいものとして使用される。

30

【0066】

図 9 に戻って参照すると、第 2 誘電層 308 は、電極層 302 の上に横たわり、電極層 302 の電極層経路部 314 の部分、特に、ギャップ 316 の上に横たわる円形状の開口 350 を含む。そのようなものとして、電極層 302 の経路部 314 は、開口 350 内の電極ギャップ 316 付近に露出される。各第 2 誘電層 308 の開口 350 は、電極にギャップ 316 を露出し、そして、（図 11 にも表されるように）可変インピーダンス材料 320 の導入のためのギャップ 316 上に容器を規定する。即ち、開口 350 は、可変インピーダンス 320 のための密閉区域を提供し、それに従い、可変インピーダンス材料が、デバイス 300 の適切な動作を確実にするためにギャップ 316 を十分に囲み且つ埋めることを確実にする。しかしながら、第 3 の誘電層 310 は、固体である、電極層ギャップ 316 の近辺に開口を持たない。

40

【0067】

典型的実施例では、第 1 及び第 2 の誘電層 306、308 の各々は、互いに及び電極層 302 に固定するための接着剤を含む商業的に利用可能なポリイミド誘電フィルムから成形される。1つの例として、第 1 の誘電層 306 は、商業的に利用可能な 2 ミルポリイミドフィルムであり、第 2 の誘電層 308 は、商業的に利用可能な 5 ミルポリイミドフィル

50

ムである。

【 0 0 6 8 】

しかしながら、代替実施例では、他の適切な誘電及び絶縁材料（ポリイミド及び非ポリイミド）が使用され、さらに、吸着剤は、第 1 及び第 2 の誘電層 3 0 6 及び 3 0 8 で使用されることが理解される。

【 0 0 6 9 】

第 3 の誘電層 3 1 0 は、第 2 の誘電層 3 0 8 の上に横たわり、開口部をそこに有さない連続表面 3 6 0 を含む。第 3 の誘電層 3 1 0 の連続表面 3 6 0 は、第 2 の誘電層 3 0 8 の開口 3 5 0 を閉め、可変インピーダンス材料 3 2 0 及び電極ギャップ 3 1 6 をシールする。

10

【 0 0 7 0 】

典型的実施例では、第 3 の誘電層 3 1 0 は、ポリイミド誘電フィルムから製造される。しかしながら、代替実施例において、他の適切な電気誘導及び絶縁材料（ポリイミド及び非ポリイミド）は、ポリイミド誘電フィルムの代わりにエポキシ被覆を用いて使用され得る。

【 0 0 7 1 】

層 3 0 2、3 0 6、3 0 8 及び 3 1 0 が、そこで可変インピーダンス材料 3 2 0 と共に積層され及び固定されるとき、パッド 3 4 0 は、図 1 0 に表されるように第 1 の誘電層の末端開口 3 3 0 で成形される。図 1 0 を用いて、電極層 3 0 2、分離したデバイス 3 0 0 の中に組み合わされた層を単独化するためのダイシング線 3 8 0 及び 3 8 2 を概略的に説明する。

20

【 0 0 7 2 】

一度成形されると、デバイス 3 0 0 は、上述のようにデバイス 1 0 と実質的に同様に動作する。

【 0 0 7 3 】

過渡電圧抑制デバイス 3 0 0 を加工するために使用される典型的製造プロセスを記述するために、過渡電圧抑制デバイス 3 0 0 の誘電層は、下表にしたがって参照される。

【 0 0 7 4 】

【表 2】

30

プロセス層	図 2 の層	図 9 の参照符号
1	第 1 誘電層	3 0 6
2	第 2 誘電層	3 0 8
3	第 3 誘電層	3 1 0

【 0 0 7 5 】

図 1 2 は、これらの記号表記を用いた過渡電圧抑制デバイス 3 0 0 を製造する典型的な方法 4 0 0 のフローチャートである。

40

【 0 0 7 6 】

電極層は、前述の電鍍プロセスのように、誘電層とは別に成形され 4 0 2、層 1 及び 2 は、層 1 及び 2 の間に引き伸ばされる誘電層と互いに積み重ねられる 4 0 4。このようにして、サブアセンブリは成形され、そこでは、電極経路部 3 1 4 及び電極ギャップ 3 1 6 は、層 2 の開口部 3 5 0 内で露出されアクセス可能にされ、そして、電極層のアンカー部 3 1 1、3 1 2 は、層 1 の末端開口部 3 3 0 内で露出される。

【 0 0 7 7 】

表面装着パッドは、アンカー部 3 1 1、3 1 2 と接触して層 1 の開口部内でメッキされ、可変インピーダンス材料 3 2 0 は、十分に電極経路部 3 1 4 を囲い且つギャップ 3 1 6 を埋めるために、層 2 の開口部内に導入される。可変インピーダンス材料は、上述した可

50

変インピーダンス材料と同じか、違っていても良い。

【0078】

次に、層3は、既知の方法、例えば、ポリイミド材料が層3に使用される場合の積載プロセスで、又は、層3に使用されるエポキシ材料の場合は被覆及び硬化によって、層2に適用される408。層3は、層2の開口部を閉じ、そこで、可変インピーダンス材料をシールする。

【0079】

最後に、個々の構成要素又はデバイス300は、図10で表されるダイシングラインにそってお互いから分けられ、又は、単独化される410。過渡電圧抑制デバイス300は、全てシート形状で作成されるように記載され、次に、個々のデバイス300の中に分けられ又は単独化される410一方で、デバイス300は、望ましくは、個々に作成される。デバイス300はバッチプロセスで、又は、短時間で多くの過渡電圧保護デバイスを生産するために連続ロールトゥロール積層プロセスで成形される。

【0080】

上述の基本的な方法から離れることなく、より多く又は少ない層が、成形され、及び組み立てられることを考慮すべきである。特に、開口330及び350は、層1及び2でプレ成形されるとき、方法400は、上述の方法100より少ない数のステップ及び相対的に短い時間で完了する。

【0081】

上述の方法を用いて、過渡電圧抑制デバイスは、相対的に高価ではない既知の技術及び方法を用いてバッチプロセスを用いて、低価格で広く利用可能な材料で効率的に成形される。加えて、その方法は、通常の過渡電圧抑制デバイス構成より少ない製造ステップでより良いプロセス制御を提供する。そのため、より高い生産量がより低価格で得ることができる。

【0082】

図13及び14を用いて、図1～6に関連して上述される4つのデバイス10の本質的な組合せである過渡電圧抑制デバイス500の別の実施例を説明する。このように、図解される実施形態では、デバイス500は電気回路を互いに並列に接続して一列構成で4つのデバイス10を提供する。4つのデバイス10は、図13に表されるように一体化される一方で、それ以上又はそれ以下のデバイス10がデバイス500の中に提供されることを考慮すべきである。

【0083】

別個のデバイス10の代わりに一列のデバイス500を成形するために、ダイシング線の適切な修正と共に、デバイス500は実質的に上述したように構成される。図14に表されるように、電極経路部34及びギャップ36は、各々が、第1及び第2の誘電層22、20の中の開口44、40の中で露出される。それゆえ、可変インピーダンス材料の導入は、簡素化され、上記した理由のために、デバイス500は、既知のデバイスより高い生産性と共に低いコストで生産可能である。

【0084】

図8～11に関連して記載したように、デバイス300の一列構成は、1つ又は個々のデバイスの代わりに一列デバイスを形成するためのダイシング線の修正を伴って、上述の方法にしたがって同様に提供される。

【0085】

3. サージ保護合金付き回路基板

パート2で上述した実施例は、個々の過渡電圧保護に関する電子部品に対して過渡電圧保護を提供するのに効果的である一方で、回路基板上のたくさんの部品を上述したような個々の保護デバイスで完璧に保護することは、それでもなお、問題がある。回路基板上に全ての部品を提供するために、たくさんの別個のデバイスを提供し、導入することは、組立全体において望ましくないコストを招くかもしれない。加えて、多分もっと重要なことは、同じ基板上に組み合わせて使用される多くの個々の過渡保護デバイスは、回路基板

10

20

30

40

50

上の有益なスペースを占有する。

【0086】

例えば、携帯電話のような多くの電子デバイスの小型化を考慮に入れると、例えば、電子部品は、電子デバイス内で小スペースを占有する必要がある。加えて、最近の電子デバイスの増加する機能性を蓄積するために、より多くの電子部品は、典型的に、デバイスで使用される回路基板構成上で必要とされる。すなわち、より多くの部品を有する回路基板アセンブリがそのような電子デバイスの中に減少したスペースを占める。多数の個々の過渡電圧保護デバイス及びそれらが回路基板上で必要とするスペースは、ますます小さくなる電子デバイスのためのスペースの要求、及び/又は、機能の要求に対して障害を示す。

【0087】

基板スペースに関するジレンマ及び小型化に対する1つの解決は、基板上的重要でない部品ではなく、重要な部品と判断される幾つかの部品に対して選択的に個々の過渡電圧保護デバイスを接続することによって、個々の過渡電圧保護デバイスの数を減少させることである。重要な部品がそのような方法で保護される一方で、残りの部品に対する損傷は、まだ高い過渡電圧状況では生じ、そのデバイスの機能及び使用に不正常な状態を結果として引き起こす。そのような損傷及び電子デバイスの不正常な使用は、望ましくは無く、そして、スペース要求及びデバイス機能を受協することなく、回路基板上でさらに多くの部品を保護する現実的な手段を提供することが望ましい。

【0088】

携帯電話又は他のハンドヘルドデバイスのような、基板スペース上の小さなインパクト及び小型化要求と共に多量の電子部品に過渡電圧保護を与える本発明にしたがって構成される回路基板600の形式の過渡電圧抑制デバイスの実施例を、本発明はそのようなデバイスに制限されるものではないが、図15~19を用いて説明する。デバイス600は、後述するように、組み込み過渡電圧保護機能を有する回路基板として機能しても良い。

【0089】

図15~18を参照すると、デバイス600は、誘電基材層602、その片方の基材上に結合される接地平面604、接地平面604の反対側で誘電基材層602と結合される伝送層606、及び伝送層606上の回路パターンを形成する回路層608を含む積層構成を有する。回路層608は、表面装着技術と共に電子部品を相互接続するために使用される多数の配線、回路、接触パッド608を含んでも良い。電子部品は、例えば、プロセッサや周辺部品を含んでも良い。

【0090】

基材層602は、基材層602の様々な形状は代替的に用いられるが、一般に、平面であり、説明された実施例において長方形である。異なる実施例では、基材層602は、FR-4ボード、フェノール系材料、セラミック材料等のような硬い回路基板材料から加工されても良い。あるいは、基材層602は、ポリイミド材料、液晶ポリマー等のような柔軟な回路基材から加工されても良い。代替の実施例では、基材層602の厚さは代替実施例では要求どおりに変えられるが、基材層602は、厚さ1mm未満のポリイミド基材であり、電子デバイス及びアセンブリの低高さ要求に合うように適している。薄いフィルムで利用可能であるのでポリイミドは有利な点がある一方、それらの事項に制限されずに、積層デバイス600の低い外形が制約条件とならない他の実施形態及び他の応用にも同様に利用可能である。

【0091】

基材層602は、基材層の第1の主要表面614(図15及び18)と第1表面614の反対の基材層の第2の主要表面616との間を通して伸びる多くの開口又は穴612を好ましくは有する。穴614の他の配置が必要な場合利用できるが、穴612は、図16及び18で表されるように、多数の行及び多数の列における配列で配置される。配列において間隔が置かれた穴612のパターンが細くなればなるほど、デバイス600で保護される部品の密度は高くなる。1つの例として、穴は、一般に円形状であり、回路密度によって決まる直径5ミクロン及び5ミルになる。もちろん、穴の形状及びサイズは、他の

10

20

30

40

50

実施例において変更され得る。

【 0 0 9 2 】

各穴 6 1 2 は、各開口 6 1 2 で受け入れられる可変インピーダンス材料のための容器を規定する。その可変インピーダンス材料は、規定の閾値までの電圧及び / 又は電流に課されるときに相対的に高いインピーダンスを表し、及び、規定の閾値を越える電圧及び / 又は電流に課されるときに相対的に低いインピーダンスを表す上述した可変インピーダンス材料 7 0 又は別な既知の可変インピーダンス材料であって良い。

【 0 0 9 3 】

可変インピーダンス材料 6 1 8 は、基材層 6 0 2 の平面に位置し、基材層 6 0 2 の穴 6 1 2 の配列に対応するパターン又は配列に配置される。穴 6 1 2 のエッジは、基材層 6 0 2 の開口又は穴 6 1 2 に隣接する可変インピーダンス材料の間に誘電絶縁を与える。そのようなものとして、可変インピーダンス材料で充填されるとき、各穴 6 1 2 は、残りの穴 6 1 2 の中の可変インピーダンス材料 6 1 8 から独立して動作可能な各穴 6 1 2 の中の可変インピーダンス材料を通して別個の導電経路を提供する。これは、基材層によって提供される間隔が開いた穴 6 1 2 及びそれらの間の誘電絶縁のため、幾つかの穴 6 1 2 の中の幾つかの可変インピーダンス材料 6 1 8 は、他の穴 6 1 2 の中の幾つかの可変インピーダンス材料 6 1 8 が高いインピーダンス状態を維持する一方で、低いインピーダンスに切り替わる。それゆえ、局部に集中した過渡電圧保護は、幾つかしかし全てではない可変インピーダンス材料が、基材の中の他のインピーダンス材料が電流及び / 又は電圧に晒されない一方で、低いインピーダンス状態に切り替わることを引き起こす電流及び / 又は電圧に晒されることが起こり得る。

【 0 0 9 4 】

接地平面 6 0 4 は、第 2 の主要表面 6 1 6 の平面で基材層 6 0 2 とおよそ同じ大きさの金属層になり得る。接地平面 6 0 4 は、既知の技術を用いて誘電基材層 6 0 2 の低い主要表面 6 1 8 に取り付けられ、さもなければ形成され、そして、接地平面 6 0 4 は、低い主要表面 6 1 6 と実質的に同一の広がりを持つ。すなわち、ある実施例では、接地平面は、低い主要平面の全体より少なく広がるのが考えられるが、接地表面 6 0 4 は連続的に基材層 6 0 2 の低い主要平面 6 1 6 の全体に広がる。穴 6 1 2 の中の可変インピーダンス材料 6 1 8 は、基板 6 0 0 での積層された層の低い外形を維持するために材料又は層に介在せずに、接地平面 6 0 4 に直接的に接触する。他の実施例では接地平面 6 0 4 を形成するために他の導体金属、材料及び合金が同様に使用されるが、接地平面 6 0 4 は、ある実施例では、銅又は銅合金で成形される。

【 0 0 9 5 】

伝送層 6 0 6 は、基材 6 0 2 の第 1 の主要表面 6 1 4 上に位置し、層又は材料を介在せずに、基板 6 0 0 の中の積層された層の低い外形を維持するために接地平面 6 0 4 の反対の基材 6 0 2 の側の穴 6 1 2 の可変インピーダンス材料 6 1 8 に接触する。ある実施例では、図 1 5 の合金 A で表されるように、基材層 6 0 2 の主要表面 6 1 4、6 1 6 に垂直又は垂直方向にのみ電氣的に導電性を有する。さらに、伝送層 6 0 6 は、図 1 6 及び 1 8 における合金 B 及び C に表されるように、基材層 6 0 2 の主要表面 6 1 4、6 1 6 の面に水平に伸びる方向で電氣的に絶縁である。

【 0 0 9 6 】

図 1 6 にまさに表されるように、矢印 A、B 及び C は、デカルト座標系を規定し、ここでは、矢印 B 及び C が基材層 6 0 2 に関連して水平面又は x、y 平面を表し、矢印 A がその平面と垂直に伸びる垂直方向又は z 軸を表す。垂直方向で導電性がある一方で、水平面での伝送層 6 0 6 の電氣的な絶縁特性は、回路層 6 0 8 の接触パッド 6 1 0 の短絡を示す一方で、基材層 6 0 2 の穴 6 1 2 の中の回路層 6 0 8 及び可変インピーダンス材料 6 0 8 の間の伝送層 6 0 6 を通して垂直電流経路を確立する。接触パッド 6 1 0 及び回路層 6 0 8 の中の配線は、それゆえ、回路層 6 0 8 の回路を損傷させないために、互いに分離している。伝送層として使用に適したある材料は、フィルムの厚さ (z 軸) を通して粒子の電氣的相互接続を可能にする接着剤の中に分散された導体粒子を有する導体熱硬化性吸着フ

10

20

30

40

50

フィルムであり、しかしさもなければ、フィルム平面状で他のものと電気的な絶縁するために十分な間隔が置かれる。そのようなZ軸吸着フィルムは、例えば、ミネソタ、線とボールの3Mから商業的に利用可能である。

【0097】

伝送層606は、基材層602の第1の表面614をカプセル化し、その上に形成される開口無しで、基材層602及び回路層606の間に連続的に延びる。本質的に、基材層602のカプセル化は、回路層608を形成するために使用される経路をメッキ経路汚染からシリコンポリマーを守るために、シリコンポリマーが可変インピーダンス材料内にあるとき、有効である。

【0098】

回路層608は、図で表されるように、伝送層606上を伸び、回路層608は、銅線、配線、導体パッド610と共に回路をパターン化する。可変インピーダンス材料608を受領する基材層602の中の穴612の密度のために、回路層606で形成される可変インピーダンス材料608、全ての破線、銅線、又は接触パッド610は、伝送層606を介して、基材層602の中の可変インピーダンス材料618で充填される1つ以上の穴612に接触する。図でも表されるように、回路層606で形成される配線、銅線、又は接触パッド610は、基材602での可変インピーダンス材料を有する開口612の上には位置せず、及び、接触しない。すなわち、幾つかの開口612及び基材層602の中の可変インピーダンス材料618は、回路層608の中の特定の回路で利用されず、過渡電圧保護機能を提供するために動作しない。穴612の数及び位置、そこで利用される又は利用されない可変インピーダンス材料618は、回路層608の配線、銅線、かっ

【0099】

基材層602の穴612の中の可変インピーダンス材料618は、同様に、接地平面604に直流経路を確立する。したがって、可変インピーダンス材料の特性に依存して、回路層616の電圧又は電流が所定の閾値を超えると、可変インピーダンス材料は、低インピーダンス状態に切り替わり、接地平面604への伝送層606及び可変インピーダンス618を介して、回路層618に影響を与えた部分から短絡直流経路を生成する。このようにして、可変インピーダンス材料が回路層608に接続される部品への電気的な放電事象に制限されない高い過渡電圧事象から損傷を防ぐために、低インピーダンス状態に切り替わるとき、短絡電流が接地に流れる。過渡電圧事象が正常な状態に戻るとき、可変インピーダンス材料は、基板600の回路層608の回路の正常動作のために高インピーダンス状態に切り替わる。

【0100】

回路基板デバイス600は、図19で説明された方法700にしたがって作成される。FR-4のような回路基板の基板、ポリイミドのようなフレックス回路基板、液晶ポリマー、又は他のプリイミド材料は、提供され701、基板材料を介して2次元の穴でパターン化され成形される702。様々な実施例において、穴は、ドリル、パンチ又は他の道具で機械的に基板に成形される702。或いは、穴は、ポリイミド基板が使用される場合はエキシマーレーザーのようなレーザーで成形され702、又は、穴は、化学材料又はプラズマエッチング技術により成形される702。穴は、より早くデバイス600を製造するために、基板上で前もって製造される。

【0101】

穴が成形702された後で、基材上の穴は、上述した可変電圧材料又は既知の別な可変電圧材料で十分に充填される704。図18に描かれたように、組み込みインピーダンス材料618で充填基材は、様々な異なる回路のための普遍的プラットフォームを提供する。

【0102】

下側の主要表面上の充填基材に対して接地平面が適応され又は提供され706、下側の主要表面と反対側である上側の主要表面上の充填基材に対して伝送層が適応され又は提供

10

20

30

40

50

される708。ある実施例では、そのように提供及び/又は取り付けられる場合、接地平面は、充填基材のある側の可変電圧材料に直接接触し、伝送層は充電基材の別側の可変電圧材料に直接接触する。他の実施例では、付加的な材料層、構造、又は中間接続が、接地平面及び可変インピーダンス材料の間に、及び/又は、伝送層及び可変インピーダンス材料の間に設けられる。

【0103】

ある実施例では、ポリイミドフィルムのような基材は、穴を成形する702前に、ある側上の金属箔層に対して事前積層される。例えば、基材層は、銅フィルムに対して事前付着され、事前積層されたポリイミド基材は、可変電圧材料で充填された穴のパターンを成形するために、利用され、ドリルされ、又は、エッチングされる。別な実施例では、穴が積層プロセス又は既知の金属化、及び、基材602の下側主要表面上の生成プロセスで成形された後で、接地平面は、提供され又は取り付けられる。

10

【0104】

Z軸導電接着剤のような伝送層は、接地平面と反対側の基板上に提供され、又は、付着される。伝送層は、フィルムとして提供可能であり、基材の上側主要表面614上に引き伸ばされる。或いは、上述のように基材穴の中の可変インピーダンス材料に対して伝送層及び相互接続を適用するために、他の技術が利用可能である。

【0105】

別の金属箔のように、別の金属層が、伝送層上に適応又は提供され710、及び、回路層として使用する充填基材の反対の伝送層に付着される。回路層は、銅箔から加工され、既知の技術を用いて、銅線、配線、導体パッドを含む特定の回路の中にパターンニングされ、又は、成形される712。銅線、配線、導体パッドを含む特定の回路の中の回路層のパターンニング712は、既知の技術を用いて伝送層に適用される前、又は、跡に、生じる。

20

【0106】

記載されるように層が一旦積み重ねられると、公知である積層プロセスを含み、またそれに制限されない手法で、互いに付着される712。必要に応じて、一連の積層プロセスにおける1つ以上のステップで、層は付着される712。もちろん、金属化技術が、蒸着、スクリーン印刷、フォトリソグラフィ、及び当該技術分野における既知の技術を用いて、層を成形するために使用される実施例では、各層は、金属化のために次の層に付着され、そして、層を付着する別なステップは必要とならない。

30

【0107】

回路基板デバイス600は、相対的に低いコストで製作され、様々な回路構成に容易に適応可能である。装着部品に対して基板表面にスペースを確保し、且つ、基板の低い外形を維持する一方で、基板に接続される全ての部品は、保護される。電気接地への害のある電気放電(EDS)又は他の過渡電圧のための導電経路は、回路部品、接続回路、回路に関係する部品又は機器に対するダメージを防ぐために提供される。

【0108】

本発明は、様々な特定の実施例に関して記載される一方で、当業者は、本発明は特許請求の範囲及び精神の中における改良と共に実行されることを認識するだろう。

【図面の簡単な説明】

40

【0109】

【図1】図1は、本発明に係る過渡電圧抑制デバイスの斜視図である。

【図2】図2は、図1に表される過渡電圧抑制デバイスの分解斜視図である。

【図3】図3は、図1及び2に表される過渡電圧抑制デバイスを製造する方法のプロセスフローチャートである。

【図4】図4は、製造の第1段階での図1で表される過渡電圧抑制デバイスの分解斜視図である。

【図5】図5は、製造の第1段階での図1で表される過渡電圧抑制デバイスの部分断面図である。

【図5A】図5Aは、図5の部分立面図である。

50

【図6】図6は、製造のバルク段階での図1に表される過渡電圧抑制デバイスの平面図である。

【図7】図7は、図1～6に表される過渡電圧抑制デバイスのための可変インピーダンス材料の製造のためのプロセスフローチャートである。

【図8】図8は、過渡電圧抑制デバイスの別な実施例の斜視図である。

【図9】図9は、図8で表される過渡電圧抑制デバイスのバルク製造物の分解図である。

【図10】図10は、製造プロセスにおける1つの段階での図9で表されるバルク製造物の下面図である。

【図11】図11は、図8で表される過渡電圧抑制デバイスの断面図である。

【図12】図12は、図8で表される過渡電圧抑制デバイスの製造方法のプロセスフローチャートである。

10

【図13】図13は、本発明に係る過渡電圧抑制デバイスの別な実施例の斜視図である。

【図14】図14は、製造の第1段階での図13で表される過渡電圧抑制デバイスの上面図である。

【図15】図15は、過渡電圧抑制デバイスの回路基板の別な実施例の概念図である。

【図16】図16は、図15で表される回路基板の斜視図である。

【図17】図17は、図16のある部分の拡大図である。

【図18】図18は、図15～17に表される回路基板のうちの充填基板の平面図である。

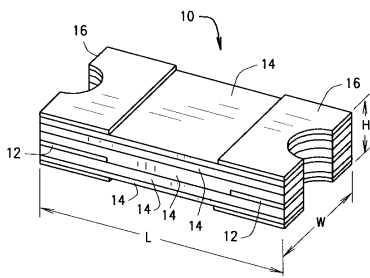
。

【図19】図19は、図15～17に表される回路基板を製造する方法のプロセスフローチャートである。

20

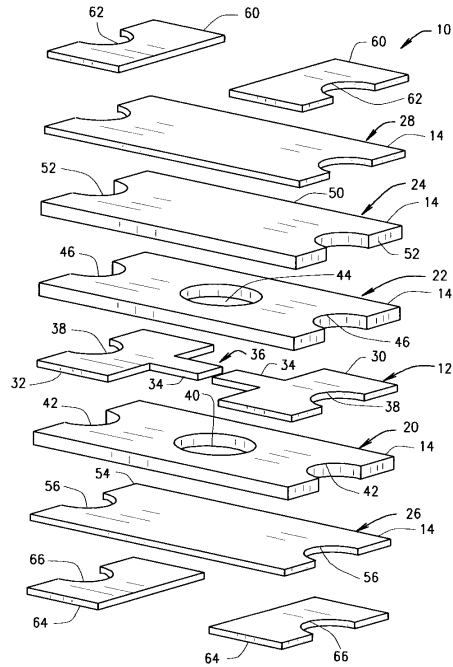
【図1】

図1

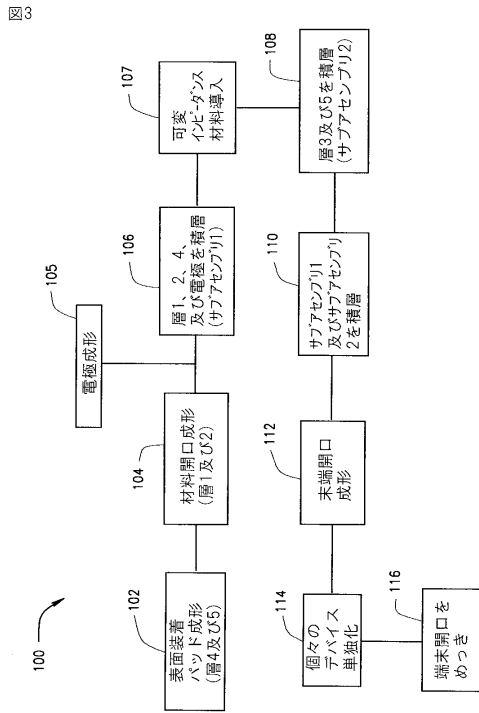


【図2】

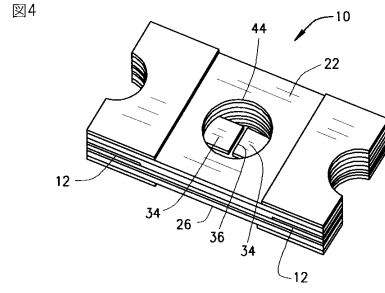
図2



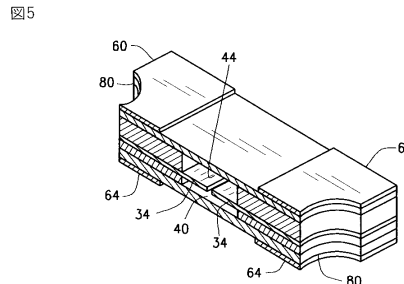
【図3】



【図4】

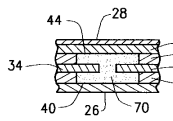


【図5】



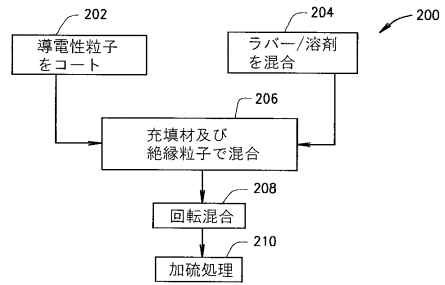
【図5A】

図5A

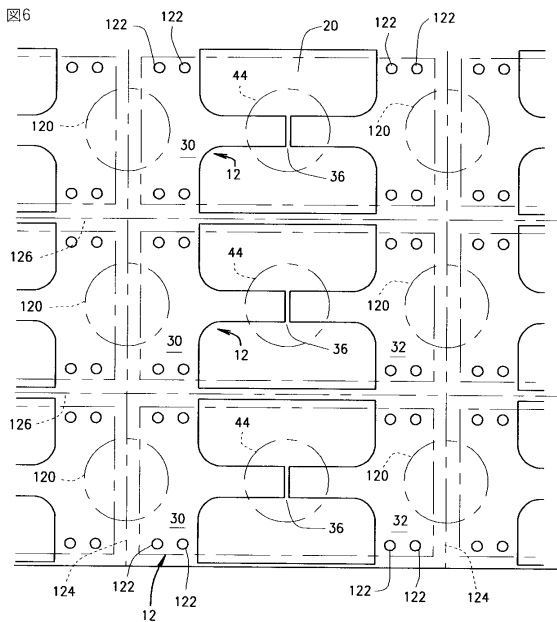


【図7】

図7

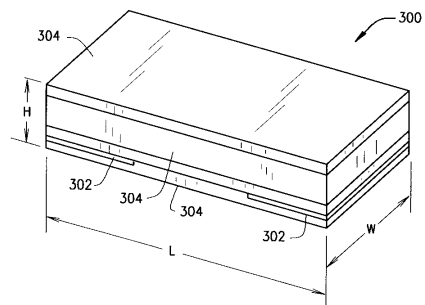


【図6】



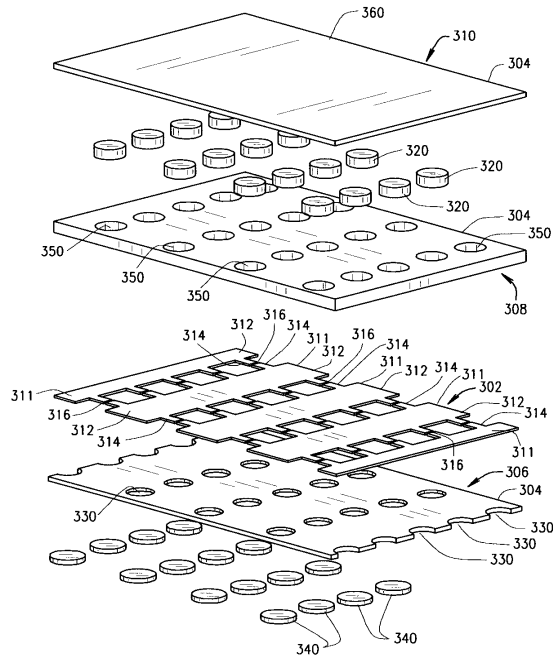
【図8】

図8



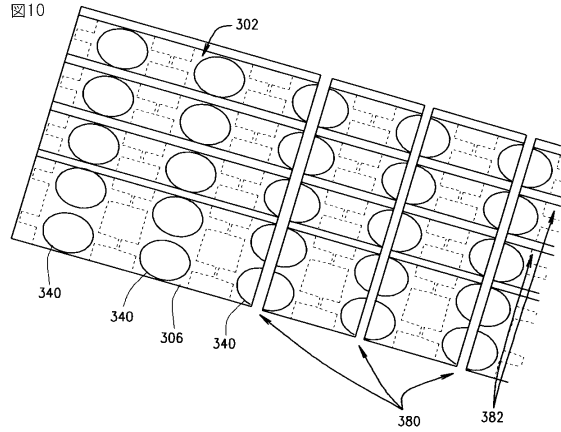
【図9】

図9



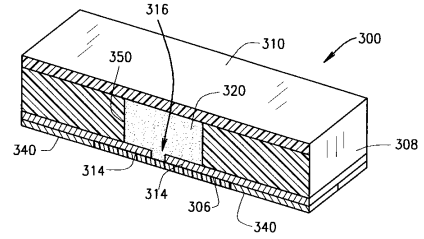
【図10】

図10



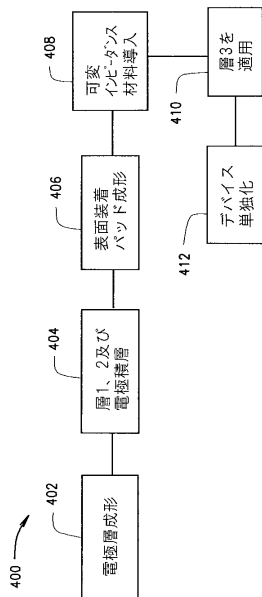
【図11】

図11



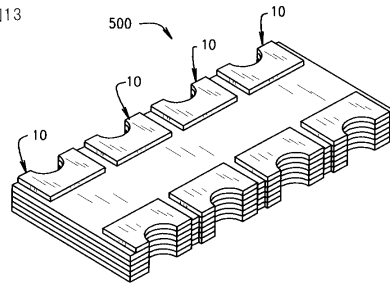
【図12】

図12



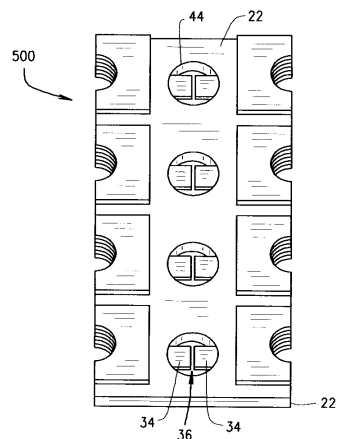
【図13】

図13



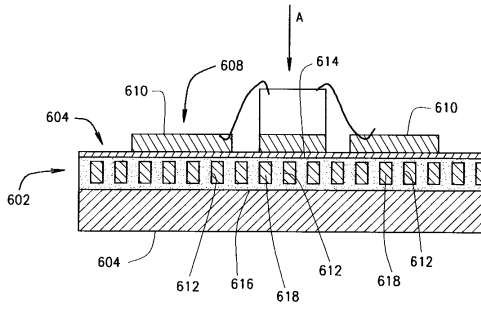
【図14】

図14



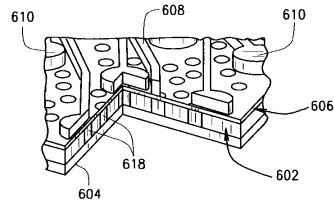
【図15】

図15



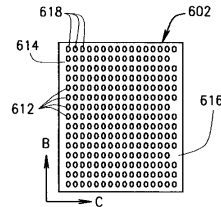
【図17】

図17



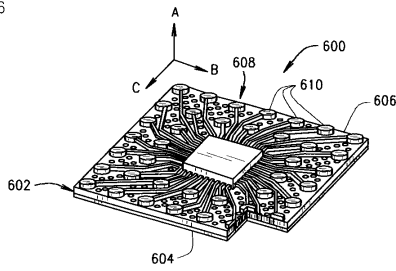
【図18】

図18



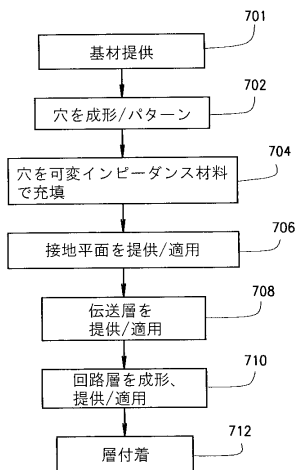
【図16】

図16



【図19】

図19



フロントページの続き

(72)発明者 ハンディ パンデュランガ カマス
アメリカ合衆国, カリフォルニア 94024, ロス アルトス, ロックヘブン ドライブ 87
9

審査官 右田 勝則

(56)参考文献 特開2001-156419(JP, A)
特開2001-217518(JP, A)
特開2004-172207(JP, A)
特表2001-504635(JP, A)
特開2006-073936(JP, A)
特開2004-172369(JP, A)
特開平08-228064(JP, A)
特開平06-045403(JP, A)
特開平10-003981(JP, A)
特開平07-073920(JP, A)
特開2000-174405(JP, A)

(58)調査した分野(Int.Cl., DB名)

H01C 7/10
H05K 1/16