

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4877675号  
(P4877675)

(45) 発行日 平成24年2月15日 (2012. 2. 15)

(24) 登録日 平成23年12月9日 (2011. 12. 9)

(51) Int. Cl.	F I
<b>H05B 33/10 (2006.01)</b>	H05B 33/10
<b>G09F 9/00 (2006.01)</b>	G09F 9/00 338
<b>G09F 9/30 (2006.01)</b>	G09F 9/30 338
<b>H01L 27/32 (2006.01)</b>	G09F 9/30 365Z
<b>H01L 21/336 (2006.01)</b>	H01L 29/78 616A
請求項の数 4 (全 29 頁) 最終頁に続く	

(21) 出願番号	特願2000-194845 (P2000-194845)	(73) 特許権者	000153878
(22) 出願日	平成12年6月28日 (2000. 6. 28)		株式会社半導体エネルギー研究所
(65) 公開番号	特開2001-76873 (P2001-76873A)		神奈川県厚木市長谷398番地
(43) 公開日	平成13年3月23日 (2001. 3. 23)	(74) 代理人	100116159
審査請求日	平成19年6月1日 (2007. 6. 1)		弁理士 玉城 信一
審判番号	不服2010-18761 (P2010-18761/J1)	(72) 発明者	山崎 舜平
審判請求日	平成22年8月20日 (2010. 8. 20)		神奈川県厚木市長谷398番地 株式会社
(31) 優先権主張番号	特願平11-182598		半導体エネルギー研究所内
(32) 優先日	平成11年6月28日 (1999. 6. 28)	(72) 発明者	水上 真由美
(33) 優先権主張国	日本国 (JP)		神奈川県厚木市長谷398番地 株式会社
			半導体エネルギー研究所内
		(72) 発明者	小沼 利光
			神奈川県厚木市長谷398番地 株式会社
			半導体エネルギー研究所内
最終頁に続く			

(54) 【発明の名称】 電気光学装置の作製方法

(57) 【特許請求の範囲】

【請求項 1】

基板面に複数の半導体素子を形成し、  
前記複数の半導体素子上に透光機能を有する有機樹脂製の平坦化膜を形成し、  
 前記平坦化膜上に透光及び放熱機能を有する酸化アルミニウムの放熱層を形成し、  
 前記放熱層上に、前記複数の半導体素子の各々に接続された複数の透明導電膜の画素電極を接して形成し、

第1のロールの表面に保持されたEL形成物を第2のロールに塗布し、  
 前記第2のロールに塗布された前記EL形成物を前記複数の透明導電膜の画素電極上に印刷し、

前記第2のロールは、1枚の基板上に作製できる複数の画素部用パターンと、前記複数の画素部用パターン内にそれぞれ設けられた複数の凸部と、を有し、

前記複数の凸部は、前記複数の透明導電膜の画素電極に対応する位置に設けられていることを特徴とする電気光学装置の作製方法。

【請求項 2】

基板面に複数の半導体素子を形成し、  
前記複数の半導体素子上に透光機能を有する有機樹脂製の平坦化膜を形成し、  
 前記平坦化膜上に透光及び放熱機能を有する酸化アルミニウムの放熱層を形成し、  
 前記放熱層上に、前記複数の半導体素子の各々に接続された複数の透明導電膜の画素電極を接して形成し、

第 1 のロールの表面に保持された E L 形成物を第 2 のロールに塗布し、  
前記第 2 のロールに塗布された前記 E L 形成物を前記複数の透明導電膜の画素電極上に印刷して第 1 の E L 材料を形成し、  
前記第 1 の E L 材料上に気相法により第 2 の E L 材料を形成し、  
前記第 2 のロールは、1 枚の基板上に作製できる複数の画素部用パターンと、前記複数の画素部用パターン内にそれぞれ設けられた複数の凸部と、を有し、  
前記複数の凸部は、前記複数の透明導電膜の画素電極に対応する位置に設けられていることを特徴とする電気光学装置の作製方法。

【請求項 3】

請求項 1 又は請求項 2 において、  
前記第 1 のロール表面にはメッシュ状の溝が設けられていることを特徴とする電気光学装置の作製方法。

10

【請求項 4】

請求項 1 又は請求項 2 において、  
前記第 1 のロール表面にはメッシュが設けられており、  
前記 E L 形成物の塗布の際、前記複数の凸部のみが前記メッシュと接触することを特徴とする電気光学装置の作製方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

20

本発明は半導体素子（半導体薄膜を用いた素子、代表的には薄膜トランジスタ）を基板上に作り込んで形成された E L（エレクトロルミネッセンス）表示装置に代表される電気光学装置及びその電気光学装置を表示ディスプレイとして有する電子装置（電子機器）に関する。特にそれらの作製方法に関する。

【0002】

【従来の技術】

近年、基板上に薄膜トランジスタ（以下、T F T という）を形成する技術が大幅に進歩し、アクティブマトリクス型表示装置への応用開発が進められている。特に、ポリシリコン膜を用いた T F T は、従来のアモルファスシリコン膜を用いた T F T よりも電界効果移動度が高いので、高速動作が可能である。そのため、従来、基板外の駆動回路で行っていた画素の制御を、画素と同一の基板上に形成した駆動回路で行うことが可能となっている。

30

【0003】

このようなアクティブマトリクス型表示装置は、同一基板上に様々な回路や素子を作り込むことで製造コストの低減、表示装置の小型化、歩留まりの上昇、スループットの低減など、様々な利点が得られるとして注目されている。

【0004】

アクティブマトリクス型 E L 表示装置は、各画素のそれぞれに T F T でなるスイッチング素子を設け、そのスイッチング素子によって電流制御を行う駆動素子を動作させて E L 層（発光層）を発光させる。例えば米国特許番号 5,684,365 号（日本国公開公報：特開平 8 - 234683 号参照）、日本国公開公報：特開平 10 - 189252 号に記載された E L 表示装置がある。

40

【0005】

上記 E L 層の形成方法としては様々な方法が提案されている。例えば、真空蒸着法、スパッタ法、スピコート法、ロールコート法、キャスト法、L B 法、イオンプレーティング法、ディッピング法、インクジェット法などが挙げられる。

【0006】

【発明が解決しようとする課題】

本発明は、E L 層の製造コストを低減することを課題とし、安価な E L 表示装置を提供することを課題とする。そして、それを表示用ディスプレイとして有する電子装置（電子機器）の製品コストを低減することを課題とする。

50

## 【 0 0 0 7 】

## 【課題を解決するための手段】

上記課題を達成するために、本発明ではE L層を印刷法により形成することを特徴とする。印刷法としては、凸版印刷法又はスクリーン印刷法を用いることができるが、特に凸版印刷法が好ましい。ここで本発明において凸版印刷法を用いる場合について図1を用いて説明する。

## 【 0 0 0 8 】

図1に示したのは、本発明で用いる凸版印刷用装置の一部である。図1において、110はアニロックスロール、111はドクターバー（ドクターブレードともいう）であり、ドクターバー111によりE L材料と溶媒との混合物（以下、E L形成物という）112がアニロックスロール110の表面付近に溜められている。なお、ここでいうE L材料とは蛍光性有機化合物であり、一般的に正孔注入層、正孔輸送層、発光層、電子輸送層もしくは電子注入層と呼ばれている有機化合物を指す。

10

## 【 0 0 0 9 】

アニロックスロール110の表面には図1（B）に示すようにメッシュ状の溝（以下、メッシュという）110aが設けられており、矢印Aの方向に回転することでメッシュ110aがE L形成物112を表面に保持していく。なお、アニロックスロール110の表面に図示された点線はE L形成物が保持されていることを意味している。

## 【 0 0 1 0 】

そして、113は印刷ロール、114は凸版であり、凸版114はエッチング等により表面に凹凸が形成されている。この様子を図1（C）に示す。図1（C）の場合、1枚の基板上に複数枚のE L表示装置を作製するために凸版114には画素部用パターン114aが複数箇所形成されている。さらに、画素部用パターン114aを拡大すると、複数の画素に対応する位置に凸部114bが形成されている。

20

## 【 0 0 1 1 】

前述のアニロックスロール110は回転しながらメッシュ110aにE L形成物112を保持し続ける。一方、印刷ロール113は矢印Bの方向に回転し、凸版114の凸部114bのみがメッシュ110aと接触する。この時、凸部114bの表面にE L形成物112が塗布される。

## 【 0 0 1 2 】

そして、印刷ロール113と同じ速度で水平移動（矢印Cの方向）する基板115と凸部114bが接した箇所にE L形成物112が印刷される。これにより基板115上にはE L形成物112がマトリクス状に配列された状態で印刷されることになる。

30

## 【 0 0 1 3 】

その後、真空中での加熱処理によりE L形成物112に含まれる溶媒を気化させてE L材料を残す。このため、溶媒はE L材料のガラス転移温度（ $T_g$ ）よりも低い温度で気化するものを用いる必要がある。また、E L形成物の粘度により最終的に形成されるE L層の膜厚が決まる。この場合、溶媒の選定により粘度を調節することができるが、粘度は10～50cP（好ましくは20～30cP）が好ましい。

## 【 0 0 1 4 】

さらに、E L形成物112中に結晶核となりうる不純物が多いと、溶媒を気化させる際にE L材料が結晶化してしまう可能性が高くなる。結晶化してしまうと発光効率が落ちるため好ましくなく、できるだけE L形成物112の中には不純物が含まれないようにすることが望ましい。

40

## 【 0 0 1 5 】

不純物を低減するには、溶媒の精製時、E L材料の精製時、又は溶媒とE L材料を混合する時の環境を可能な限り清浄化しておくことも重要であるが、図1のような印刷用装置によりE L形成物を印刷する際の雰囲気にも注意することが好ましい。具体的には、上記E L形成物の印刷工程を、窒素もしくは希ガスなどの不活性ガスが充填された室内（代表的にはクリーンブース内）に設置された印刷用装置で行うことが望ましい。

50

## 【 0 0 1 6 】

この祭、不活性ガスを充填した室内は大気圧状態もしくは加圧状態（典型的には2～5気圧、好ましくは2～3気圧）に保持しておけば良い。本発明を実施した場合、EL材料を成膜するにあたって真空蒸着装置のような真空排気設備を必要とする装置を必要としないため、設備が簡易になるとともにメンテナンスも容易なものとなる利点がある。

## 【 0 0 1 7 】

なお、本発明はアクティブマトリクス型EL表示装置にもパッシブマトリクス型（単純マトリクス型）EL表示装置にも実施することができる。

## 【 0 0 1 8 】

## 【発明の実施の形態】

本発明の実施の形態について、図2、図3を用いて説明する。図2に示したのは本発明であるEL表示装置の画素部の断面図であり、図3（A）はその上面図、図3（B）はその回路構成である。実際には画素がマトリクス状に複数配列されて画素部（画像表示部）が形成される。なお、図3（A）をA-A'で切断した断面図が図2に相当する。従って図2及び図3で共通の符号を用いているので、適宜両図面を参照すると良い。また、図3の上面図では二つの画素を図示しているが、どちらも同じ構造である。

## 【 0 0 1 9 】

図2において、11は基板、12は下地となる絶縁膜（以下、下地膜という）である。基板11としてはガラス基板、ガラスセラミックス基板、石英基板、シリコン基板、セラミックス基板、金属基板若しくはプラスチック基板（プラスチックフィルムも含む）を用いることができる。

## 【 0 0 2 0 】

また、下地膜12は特に可動イオンを含む基板や導電性を有する基板を用いる場合に有効であるが、石英基板には設けなくても構わない。下地膜12としては、珪素（シリコン）を含む絶縁膜を用いれば良い。なお、本明細書において「珪素を含む絶縁膜」とは、具体的には酸化珪素膜、窒化珪素膜若しくは窒化酸化珪素膜（ $\text{SiO}_x\text{N}_y$ で示される）など珪素、酸素若しくは窒素を所定の割合で含む絶縁膜を指す。

## 【 0 0 2 1 】

また、下地膜12に放熱効果を持たせることにより薄膜トランジスタ（以下、TFTという）の発熱を放散させることはTFTの劣化又はEL素子の劣化を防ぐためにも有効である。放熱効果を持たせるには公知のあらゆる材料を用いることができる。

## 【 0 0 2 2 】

ここでは画素内に二つのTFTを形成している。201はスイッチング用素子として機能するTFT（以下、スイッチング用TFTという）、202はEL素子へ流す電流量を制御する電流制御用素子として機能するTFT（以下、電流制御用TFTという）であり、どちらもnチャネル型TFTで形成されている。

## 【 0 0 2 3 】

nチャネル型TFTの電界効果移動度はpチャネル型TFTの電界効果移動度よりも大きいため、動作速度が早く大電流を流しやすい。また、同じ電流量を流すにもTFTサイズはnチャネル型TFTの方が小さくできる。そのため、nチャネル型TFTを電流制御用TFTとして用いた方が表示部の有効面積が広がるので好ましい。

## 【 0 0 2 4 】

pチャネル型TFTはホットキャリア注入が殆ど問題にならず、オフ電流値が低いといった利点があって、スイッチング用TFTとして用いる例や電流制御用TFTとして用いる例が既に報告されている。しかしながら本発明では、LDD領域の位置を異ならせた構造とすることでnチャネル型TFTにおいてもホットキャリア注入の問題とオフ電流値の問題を解決し、全ての画素内のTFT全てをnチャネル型TFTとしている点にも特徴がある。

## 【 0 0 2 5 】

ただし、本発明において、スイッチング用TFTと電流制御用TFTをnチャネル型TFT

10

20

30

40

50

Tに限定する必要はなく、両方又はどちらか片方にpチャネル型TFTを用いることも可能である。

【0026】

スイッチング用TFT201は、ソース領域13、ドレイン領域14、LDD領域15a～15d、高濃度不純物領域16及びチャネル形成領域17a、17bを含む活性層、ゲート絶縁膜18、ゲート電極19a、19b、第1層間絶縁膜20、ソース配線21並びにドレイン配線22を有して形成される。

【0027】

また、図3に示すように、ゲート電極19a、19bは別の材料(ゲート電極19a、19bよりも低抵抗な材料)で形成されたゲート配線211によって電氣的に接続されたダブルゲート構造となっている。勿論、ダブルゲート構造だけでなく、トリプルゲート構造などいわゆるマルチゲート構造(直列に接続された二つ以上のチャネル形成領域を有する活性層を含む構造)であっても良い。マルチゲート構造はオフ電流値を低減する上で極めて有効であり、本発明では画素のスイッチング素子201をマルチゲート構造とすることによりオフ電流値の低いスイッチング素子を実現している。

10

【0028】

また、活性層は結晶構造を含む半導体膜で形成される。即ち、単結晶半導体膜でも良いし、多結晶半導体膜や微結晶半導体膜でも良い。また、ゲート絶縁膜18は珪素を含む絶縁膜で形成すれば良い。また、ゲート電極、ソース配線若しくはドレイン配線としてはあらゆる導電膜を用いることができる。

20

【0029】

さらに、スイッチング用TFT201においては、LDD領域15a～15dは、ゲート絶縁膜18を介してゲート電極19a、19bと重ならないように設ける。このような構造はオフ電流値を低減する上で非常に効果的である。

【0030】

なお、チャネル形成領域とLDD領域との間にオフセット領域(チャネル形成領域と同一組成の半導体層であり、ゲート電圧が印加されない領域)を設けることはオフ電流値を下げる上でさらに好ましい。また、二つ以上のゲート電極を有するマルチゲート構造の場合、チャネル形成領域の間に設けられた高濃度不純物領域がオフ電流値の低減に効果的である。

30

【0031】

以上のように、マルチゲート構造のTFTを画素のスイッチング素子201として用いることにより、十分にオフ電流値の低いスイッチング素子を実現することができる。そのため、特開平10-189252号公報の図2のようなコンデンサーを設けなくても十分な時間(選択されてから次に選択されるまでの間)電流制御用TFTのゲート電圧を維持しうる。

【0032】

即ち、従来、有効発光面積を狭める要因となっていたコンデンサーを排除することが可能となり、有効発光面積を広くすることが可能となる。このことはEL表示装置の画質を明るくできることを意味する。

40

【0033】

次に、電流制御用TFT202は、ソース領域31、ドレイン領域32、LDD領域33及びチャネル形成領域34を含む活性層、ゲート絶縁膜18、ゲート電極35、第1層間絶縁膜20、ソース配線36並びにドレイン配線37を有して形成される。なお、ゲート電極35はシングルゲート構造となっているが、マルチゲート構造であっても良い。

【0034】

図2に示すように、スイッチング用TFTのドレインは電流制御用TFTのゲートに接続されている。具体的には電流制御用TFT202のゲート電極35はスイッチング用TFT201のドレイン領域14とドレイン配線(接続配線とも言える)22を介して電氣的に接続されている。また、ソース配線36は電流供給線212に接続される。

50

## 【0035】

電流制御用TFT202はEL素子203に注入される電流量を制御するための素子であるが、EL素子の劣化を考慮するとあまり多くの電流を流すことは好ましくない。そのため、電流制御用TFT202に過剰な電流が流れないように、チャンネル長(L)は長めに設計することが好ましい。望ましくは一画素あたり0.5~2μA(好ましくは1~1.5μA)となるようにする。

## 【0036】

以上のことを踏まえると、図9に示すように、スイッチング用TFTのチャンネル長をL1(但し $L1 = L1a + L1b$ )、チャンネル幅をW1とし、電流制御用TFTのチャンネル長をL2、チャンネル幅をW2とした時、W1は0.1~5μm(代表的には0.5~2μm)、W2は0.5~10μm(代表的には2~5μm)とするのが好ましい。また、L1は0.2~18μm(代表的には2~15μm)、L2は1~50μm(代表的には10~30μm)とするのが好ましい。但し、本発明は以上の数値に限定されるものではない。

10

## 【0037】

これらの数値範囲とすることによりVGAクラスの画素数(640×480)を有するEL表示装置からハイビジョンクラスの画素数(1920×1080又は1280×1024)を有するEL表示装置まで、あらゆる規格を網羅することができる。

## 【0038】

また、スイッチング用TFT201に形成されるLDD領域の長さ(幅)は0.5~3.5μm、代表的には2.0~2.5μmとすれば良い。

20

## 【0039】

また、図2に示したEL表示装置は、電流制御用TFT202において、ドレイン領域32とチャンネル形成領域34との間にLDD領域33が設けられ、且つ、LDD領域33がゲート絶縁膜18を挟んでゲート電極35に重なっている領域と重なっていない領域とを有する点にも特徴がある。

## 【0040】

電流制御用TFT202は、EL素子204を発光させるための電流を供給すると同時に、その供給量を制御して階調表示を可能とする。そのため、電流を流しても劣化しないようにホットキャリア注入による劣化対策を講じておく必要がある。また、黒色を表示する際は、電流制御用TFT202をオフ状態にしておくが、その際、オフ電流値が高いとききれいな黒色表示ができなくなり、コントラストの低下等を招く。従って、オフ電流値も抑える必要がある。

30

## 【0041】

ホットキャリア注入による劣化に関しては、ゲート電極に対してLDD領域が重なった構造が非常に効果的であることが知られている。しかしながら、LDD領域全体をゲート電極に重ねてしまうとオフ電流値が増加してしまうため、本出願人はゲート電極に重ならないLDD領域を直列に設けるという新規な構造によって、ホットキャリア対策とオフ電流値対策とを同時に解決している。

## 【0042】

この時、ゲート電極に重なったLDD領域の長さは0.1~3μm(好ましくは0.3~1.5μm)にすれば良い。長すぎると寄生容量を大きくしてしまい、短すぎるとホットキャリアを防止する効果が弱くなってしまう。また、ゲート電極に重ならないLDD領域の長さは1.0~3.5μm(好ましくは1.5~2.0μm)にすれば良い。長すぎると十分な電流を流せなくなり、短すぎるとオフ電流値を低減する効果が弱くなる。

40

## 【0043】

また、上記構造においてゲート電極とLDD領域とが重なった領域では寄生容量が形成されてしまうため、ソース領域31とチャンネル形成領域34の間には設けない方が好ましい。電流制御用TFTはキャリア(ここでは電子)の流れる方向が常に同一であるので、ドレイン領域側のみにLDD領域を設けておけば十分である。

## 【0044】

50

但し、電流制御用 T F T 2 0 2 の駆動電圧（ソース領域とドレイン領域との間にかかる電圧）が 1 0 V 以下となるとホットキャリア注入は殆ど問題にならなくなってくるため、L D D 領域 3 3 を省略することも可能である。その場合、活性層はソース領域 3 1、ドレイン領域 3 2 およびチャネル形成領域 3 4 からなる。

#### 【 0 0 4 5 】

また、流しうる電流量を多くするという観点から見れば、電流制御用 T F T 2 0 2 の活性層（特にチャネル形成領域）の膜厚を厚くする（好ましくは 5 0 ~ 1 0 0 n m、さらに好ましくは 6 0 ~ 8 0 n m）ことも有効である。逆に、スイッチング用 T F T 2 0 1 の場合はオフ電流値を小さくするという観点から見れば、活性層（特にチャネル形成領域）の膜厚を薄くする（好ましくは 2 0 ~ 5 0 n m、さらに好ましくは 2 5 ~ 4 0 n m）ことも有効である。

10

#### 【 0 0 4 6 】

次に、4 1 は第 1 パッシベーション膜であり、膜厚は 1 0 n m ~ 1 μ m（好ましくは 2 0 0 ~ 5 0 0 n m）とすれば良い。材料としては、珪素を含む絶縁膜（特に窒化酸化珪素膜又は窒化珪素膜が好ましい）を用いることができる。このパッシベーション膜 4 1 は形成された T F T をアルカリ金属や水分から保護する役割をもつ。最終的に T F T の上方に設けられる E L 層にはナトリウム等のアルカリ金属が含まれている。即ち、第 1 パッシベーション膜 4 1 はこれらのアルカリ金属（可動イオン）を T F T 側に侵入させない保護層としても働く。

#### 【 0 0 4 7 】

20

また、第 1 パッシベーション膜 4 1 に放熱効果を持たせることで E L 層の熱劣化を防ぐことも有効である。但し、図 2 の構造の E L 表示装置は基板 1 1 側に光が放射されるため、第 1 パッシベーション膜 4 1 は透光性を有することが必要である。また、E L 層として有機材料を用いる場合、酸素との結合により劣化するので、酸素を放出しやすい絶縁膜は用いないことが望ましい。

#### 【 0 0 4 8 】

アルカリ金属の透過を妨げ、さらに放熱効果をもつ透光性材料としては、B（ホウ素）、C（炭素）、N（窒素）から選ばれた少なくとも一つの元素と、A l（アルミニウム）、S i（珪素）、P（リン）から選ばれた少なくとも一つの元素とを含む絶縁膜が挙げられる。例えば、窒化アルミニウム（A l x N y）に代表されるアルミニウムの窒化物、炭化珪素（S i x C y）に代表される珪素の炭化物、窒化珪素（S i x N y）に代表される珪素の窒化物、窒化ホウ素（B x N y）に代表されるホウ素の窒化物、リン化ホウ素（B x P y）に代表されるホウ素のリン化物を用いることが可能である。また、酸化アルミニウム（A l x O y）に代表されるアルミニウムの酸化物は透光性に優れ、熱伝導率が 2 0 W m<sup>-1</sup> K<sup>-1</sup> であり、好ましい材料の一つと言える。これらの材料には上記効果だけでなく、水分の侵入を防ぐ効果もある。なお、上記透光性材料において、x、y は任意の整数である。

30

#### 【 0 0 4 9 】

なお、上記化合物に他の元素を組み合わせることもできる。例えば、酸化アルミニウムに窒素を添加して、A l N x O y で示される窒化酸化アルミニウムを用いることも可能である。この材料にも放熱効果だけでなく、水分やアルカリ金属等の侵入を防ぐ効果がある。なお、上記窒化酸化アルミニウムにおいて、x、y は任意の整数である。

40

#### 【 0 0 5 0 】

また、特開昭 6 2 - 9 0 2 6 0 号公報に記載された材料を用いることができる。即ち、S i、A l、N、O、M を含む絶縁膜（但し、M は希土類元素の少なくとも一種、好ましくは C e（セリウム）、Y b（イットルビウム）、S m（サマリウム）、E r（エルビウム）、Y（イットリウム）、L a（ランタン）、G d（ガドリニウム）、D y（ジスプロシウム）、N d（ネオジウム）から選ばれた少なくとも一つの元素）を用いることもできる。これらの材料にも放熱効果だけでなく、水分やアルカリ金属等の侵入を防ぐ効果がある。

50

## 【0051】

また、少なくともダイヤモンド薄膜又はアモルファスカーボン膜（特にダイヤモンドに特性の近いもの、ダイヤモンドライクカーボン等と呼ばれる。）を含む炭素膜を用いることもできる。これらは非常に熱伝導率が高く、放熱層として極めて有効である。但し、膜厚が厚くなると褐色を帯びて透過率が低下するため、なるべく薄い膜厚（好ましくは5～100nm）で用いることが好ましい。

## 【0052】

なお、第1パッシベーション膜41の目的はあくまでアルカリ金属や水分からTFTを保護することにあるので、その効果を損なうものであってはならない。従って、上記放熱効果をもつ材料からなる薄膜を単体で用いることもできるが、これらの薄膜と、アルカリ金属や水分の透過を妨げうる絶縁膜（代表的には窒化珪素膜（ $\text{Si} \times \text{N}_y$ ）や窒化酸化珪素膜（ $\text{SiO} \times \text{N}_y$ ））とを積層することは有効である。なお、上記窒化珪素膜又は窒化酸化珪素膜において、 $x$ 、 $y$ は任意の整数である。

10

## 【0053】

第1パッシベーション膜41の上には、各TFTを覆うような形で第2層間絶縁膜（平坦化膜と言っても良い）44を形成し、TFTによってできる段差の平坦化を行う。第2層間絶縁膜44としては、有機樹脂膜が好ましく、ポリイミド、ポリアミド、アクリル、BCB（ベンゾシクロブテン）等を用いると良い。勿論、十分な平坦化が可能であれば、無機膜を用いても良い。

20

## 【0054】

第2層間絶縁膜44によってTFTによる段差を平坦化することは非常に重要である。後に形成されるEL層は非常に薄いため、段差が存在することによって発光不良を起こす場合がある。従って、EL層をできるだけ平坦面に形成しうるように画素電極を形成する前に平坦化しておくことが望ましい。

## 【0055】

また、45は第2パッシベーション膜であり、EL素子から拡散するアルカリ金属をブロッキングする重要な役割を担う。膜厚は5nm～1 $\mu\text{m}$ （典型的には20～300nm）とすれば良い。この第2パッシベーション膜45は、アルカリ金属の透過を妨げうる絶縁膜を用いる。材料としては、第1パッシベーション膜41として用いた材料を用いることができる。

30

## 【0056】

また、この第2パッシベーション膜45はEL素子で発生した熱を逃がしてEL素子に熱が蓄積しないように機能する放熱層としても機能する。また、第2層間絶縁膜44が有機樹脂膜である場合は熱に弱いため、EL素子で発生した熱が第2層間絶縁膜44に悪影響を与えないようにする。

## 【0057】

前述のようにEL表示装置を作製するにあたってTFTを有機樹脂膜で平坦化することは有効であるが、EL素子で発生した熱による有機樹脂膜の劣化を考慮した構造は従来なかった。本発明では第2パッシベーション膜45を設けることによってその点を解決している点も特徴の一つと言える。

40

## 【0058】

また、第2パッシベーション膜45は上記熱による劣化を防ぐと同時に、EL層中のアルカリ金属がTFT側へと拡散しないようにするための保護層としても機能し、さらにはEL層側へTFT側から水分や酸素が侵入しないようにする保護層としても機能する。

## 【0059】

このようにTFT側とEL素子側とを放熱効果が高く、且つ、水分やアルカリ金属の透過を妨げうる絶縁膜で分離するという点は本発明の重要な特徴の一つであり、従来のEL表示装置にはない構成であると言える。

## 【0060】

また、46は透明導電膜でなる画素電極（EL素子の陽極）であり、第2パッシベシヨ

50



ン膜 4 5、第 2 層間絶縁膜 4 4 及び第 1 パッシベーション膜 4 1 にコンタクトホール（開孔）を開けた後、形成された開孔部において電流制御用 T F T 2 0 2 のドレイン配線 3 7 に接続されるように形成される。

【 0 0 6 1 】

次に E L 層（厳密には画素電極に接する E L 層）4 7 が印刷法により形成される。E L 層 4 7 は単層又は積層構造で用いられるが、積層構造で用いられる場合が多い。しかし積層する場合は印刷法と気相法（特に蒸着法が好ましい）とを組み合わせることが望ましい。印刷法では溶媒と E L 材料とを混合して印刷するので、下地に有機材料があると再び溶解してしまう恐れがある。

【 0 0 6 2 】

従って、E L 層 4 7 のうち画素電極に直接触れる層を印刷法で形成し、それ以降は気相法で形成することが好ましい。勿論、下層の E L 材料が溶解しない溶媒を用いて印刷することができれば全ての層を印刷法で形成することもできる。画素電極に直接触れる層としては、正孔注入層、正孔輸送層又は発光層がありえるが、いずれの層を形成する場合においても本発明を用いることができる。

【 0 0 6 3 】

本発明では E L 層の形成方法として印刷法を用いるため、E L 材料としてはポリマー系材料を用いるのが好ましい。代表的なポリマー系材料としては、ポリパラフェニレンビニレン（P P V）系、ポリビニルカルバゾール（P V K）系、ポリフルオレン系などの高分子材料が挙げられる。

【 0 0 6 4 】

ポリマー系材料でなる正孔注入層、正孔輸送層又は発光層を印刷法で形成するには、ポリマー前駆体の状態で印刷し、それを真空中で加熱することによりポリマー系材料でなる E L 材料に転化する。そして、その上に蒸着法等で必要な E L 材料を積層して積層型の E L 層を形成する。

【 0 0 6 5 】

具体的には、正孔輸送層としては、ポリマー前駆体であるポリテトラヒドロチオフェニルフェニレンを用い、加熱によりポリフェニレンビニレンとすることが好ましい。膜厚は 3 0 ~ 1 0 0 n m（好ましくは 4 0 ~ 8 0 n m）とすれば良い。また、発光層としては、赤色発光層にはシアノポリフェニレンビニレン、緑色発光層にはポリフェニレンビニレン、青色発光層にはポリフェニレンビニレン若しくはポリアルキルフェニレンが好ましい。膜厚は 3 0 ~ 1 5 0 n m（好ましくは 4 0 ~ 1 0 0 n m）とすれば良い。

【 0 0 6 6 】

また、画素電極とその上に形成される E L 材料との間に銅フタルシアニンをバッファ層として設けることも有効である。

【 0 0 6 7 】

但し、以上の例は本発明の E L 材料として用いることのできる有機 E L 材料の一例であって、これに限定する必要はまったくない。本発明では E L 材料と溶媒との混合物を印刷して、溶媒を気化させて除去することにより E L 層を形成する。従って、溶媒を気化させる際に E L 層のガラス転移温度を超えない組み合わせであれば如何なる E L 材料を用いても良い。

【 0 0 6 8 】

代表的には溶媒としてクロロフォルム、ジクロロメタン、ブチルラクトン、ブチルセルソルブ又は N M P（N - メチル - 2 - ピロリドン）といった有機溶媒を用いても良いし、水を用いても良い。また、E L 形成物の粘度を上げるための添加剤を加えることも有効である。

【 0 0 6 9 】

また、E L 層 4 7 を形成する際、処理雰囲気は極力水分の少ない乾燥雰囲気とし、不活性ガス中で行うことが望ましい。E L 層は水分や酸素の存在によって容易に劣化してしまうため、形成する際は極力このような要因を排除しておく必要がある。例えば、乾燥した室

10

20

30

40

50

素雰囲気、乾燥したアルゴン雰囲気等が好ましい。そのためには、印刷用装置を、不活性ガスを充填した室内（本実施例ではクリーンブース内）に設置し、その雰囲気中で印刷処理を行うことが望ましい。

【0070】

この際、不活性ガスを充填した室内は大気圧状態もしくは加圧状態（典型的には2～5気圧、好ましくは2～3気圧）に保持しておけば良い。本発明を実施した場合、EL材料を成膜するにあたって真空蒸着装置のような真空排気設備を必要とする装置を必要としないため、設備が簡易になるとともにメンテナンスも容易なものとなる利点がある。

【0071】

以上のようにしてEL層47を印刷法により形成したら、次に陰極48、保護電極49が形成される。これら陰極48、保護電極49は真空蒸着法で形成すればよい。また、陰極48と保護電極49を大気解放しないで連続的に形成することによりEL層の劣化をさらに抑制することができる。また、本明細書中では、画素電極（陽極）、EL層及び陰極で形成される発光素子をEL素子と呼ぶ。

【0072】

陰極48としては、仕事関数の小さいマグネシウム（Mg）、リチウム（Li）若しくはカルシウム（Ca）を含む材料を用いる。好ましくはMgAg（MgとAgをMg：Ag＝10：1で混合した材料）でなる電極を用いれば良い。他にもMgAgAl電極、LiAl電極、また、LiFAl電極が挙げられる。また、保護電極49は陰極48を外部の水分等から保護膜するために設けられる電極であり、アルミニウム（Al）若しくは銀（Ag）を含む材料が用いられる。この保護電極49には放熱効果もある。

【0073】

なお、EL層47及び陰極48は大気解放せずに乾燥された不活性雰囲気中にて連続的に形成することが望ましい。これはEL層として有機材料を用いる場合、水分に非常に弱いため、大気解放した時の吸湿を避けるためである。さらに、EL層47及び陰極48だけでなく、その上の保護電極49まで連続形成するとさらに良い。

【0074】

また、図2の構造はRGBのいずれかに対応した種類のEL素子を形成する単色発光方式を用いた場合の例である。なお、図2には一つの画素しか図示していないが、画素部には同一構造の複数の画素がマトリクス状に配列されている。なお、RGBのいずれかに対応したEL層は公知の材料を採用すれば良い。

【0075】

また、上記方式以外にも、白色発光のEL素子とカラーフィルターを組み合わせた方式、青色又は青緑発光のEL素子と蛍光体（蛍光性の色変換層：CCM）とを組み合わせた方式、陰極（対向電極）に透明電極を使用してRGBに対応したEL素子を重ねる方式等を用いてカラー表示を行うこともできる。勿論、白色発光のEL層を単層で形成して白黒表示を行うことも可能である。

【0076】

また、50は第3パッシベーション膜であり、膜厚は10nm～1μm（好ましくは200～500nm）とすれば良い。第3パッシベーション膜50を設ける目的は、EL層47を水分から保護する目的が主であるが、第2パッシベーション膜45と同様に放熱効果をもたせても良い。従って、形成材料としては第1パッシベーション膜41と同様のものを用いることができる。但し、EL層47として有機材料を用いる場合、酸素との結合により劣化する可能性があるので、酸素を放出しやすい絶縁膜は用いないことが望ましい。

【0077】

また、上述のようにEL層は熱に弱いので、なるべく低温（好ましくは室温から120までの温度範囲）で成膜するのが望ましい。従って、プラズマCVD法、スパッタ法、真空蒸着法、イオンプレーティング法又は溶液塗布法（スピニング法）が望ましい成膜方法と言える。

【0078】

このように、第2パッシベーション膜45を設けるだけでも十分にEL素子の劣化を抑制することはできるが、さらに好ましくはEL素子を第2パッシベーション膜45及び第3パッシベーション膜50というようにEL素子を挟んで形成された二層の絶縁膜によって囲み、EL層への水分、酸素の侵入を防ぎ、EL層からのアルカリ金属の拡散を防ぎ、EL層への熱の蓄積を防ぐ。その結果、EL層の劣化がさらに抑制されて信頼性の高いEL表示装置が得られる。

#### 【0079】

また、本発明のEL表示装置は図2のような構造の画素からなる画素部を有し、画素内において機能に応じて構造の異なるTFTが配置されている。これによりオフ電流値の十分に低いスイッチング用TFTと、ホットキャリア注入に強い電流制御用TFTとが同じ画素内に形成でき、高い信頼性を有し、且つ、良好な画像表示が可能な（動作性能の高い）EL表示装置が得られる。

10

#### 【0080】

なお、図2の画素構造においてスイッチング用TFTとしてマルチゲート構造のTFTを用いているが、LDD領域の配置等の構成に関しては図2の構成に限定する必要はない。

#### 【0081】

また、ここでは基板面に半導体素子としてTFTを設け、TFTに電氣的に接続されたEL素子を形成する際に本発明を実施した例を示したが、半導体素子としてシリコン基板面に形成されたトランジスタ（MOSFETと呼ばれる）を用いた場合にも本発明を実施することができる。

20

#### 【0082】

以上の構成でなる本発明について、以下に示す実施例でもってさらに詳細な説明を行うこととする。

#### 【0083】

##### 〔実施例1〕

本発明の実施例について図4～図6を用いて説明する。ここでは、画素部とその周辺に設けられる駆動回路部のTFTを同時に作製する方法について説明する。但し、説明を簡単にするために、駆動回路に関しては基本回路であるCMOS回路を図示することとする。

#### 【0084】

まず、図4（A）に示すように、ガラス基板300上に下地膜301を300nmの厚さに形成する。本実施例では下地膜301として窒化酸化珪素膜を積層して用いる。この時、ガラス基板300に接する方の窒素濃度を10～25wt%としておくことと良い。

30

#### 【0085】

また、下地膜301の一部として、図2に示した第1パッシベーション膜41と同様の材料からなる絶縁膜を設けることは有効である。電流制御用TFTは大電流を流すことになるので発熱しやすく、なるべく近いところに放熱効果のある絶縁膜を設けておくことは有効である。

#### 【0086】

次に下地膜301の上に50nmの厚さの非晶質珪素膜（図示せず）を公知の成膜法で形成する。なお、非晶質珪素膜に限定する必要はなく、非晶質構造を含む半導体膜（微結晶半導体膜を含む）であれば良い。さらに非晶質シリコンゲルマニウム膜などの非晶質構造を含む化合物半導体膜でも良い。また、膜厚は20～100nmの厚さであれば良い。

40

#### 【0087】

そして、公知の技術により非晶質珪素膜を結晶化し、結晶質珪素膜（多結晶シリコン膜若しくはポリシリコン膜ともいう）302を形成する。公知の結晶化方法としては、電熱炉を使用した熱結晶化方法、レーザー光を用いたレーザーアニール結晶化法、赤外光を用いたランプアニール結晶化法がある。本実施例では、XeClガスを用いたエキシマレーザー光を用いて結晶化する。

#### 【0088】

なお、本実施例では線状に加工したパルス発振型のエキシマレーザー光を用いるが、矩形

50

であっても良いし、連続発振型のアルゴンレーザー光や連続発振型のエキシマレーザー光を用いることもできる。

【0089】

本実施例では結晶質珪素膜をTFTの活性層として用いるが、非晶質珪素膜を用いることも可能である。しかし、電流制御用TFTの面積をできるだけ小さくして画素の開口率を高めるには電流を流しやすい結晶質珪素膜を用いた方が有利である。

【0090】

なお、オフ電流を低減する必要があるスイッチング用TFTの活性層を非晶質珪素膜で形成し、電流制御用TFTの活性層を結晶質珪素膜で形成することは有効である。非晶質珪素膜はキャリア移動度が低いため電流を流しにくくオフ電流が流れにくい。即ち、電流を流しにくい非晶質珪素膜と電流を流しやすい結晶質珪素膜の両者の利点を生かすことができる。

10

【0091】

次に、図4(B)に示すように、結晶質珪素膜302上に酸化珪素膜でなる保護膜303を130nmの厚さに形成する。この厚さは100~200nm(好ましくは130~170nm)の範囲で選べば良い。また、珪素を含む絶縁膜であれば他の膜でも良い。この保護膜303は不純物を添加する際に結晶質珪素膜が直接プラズマに曝されないようにするためと、微妙な濃度制御を可能にするために設ける。

【0092】

そして、その上にレジストマスク304a、304bを形成し、保護膜303を介してn型を付与する不純物元素(以下、n型不純物元素という)を添加する。なお、n型不純物元素としては、代表的には15族に属する元素、典型的にはリン又は砒素を用いることができる。なお、本実施例ではフォスフィン(PH<sub>3</sub>)を質量分離しないでプラズマ励起したプラズマドーピング法を用い、リンを $1 \times 10^{18}$ atoms/cm<sup>3</sup>の濃度で添加する。勿論、質量分離を行うイオンインプランテーション法を用いても良い。

20

【0093】

この工程により形成されるn型不純物領域305、306には、n型不純物元素が $2 \times 10^{16} \sim 5 \times 10^{19}$ atoms/cm<sup>3</sup>(代表的には $5 \times 10^{17} \sim 5 \times 10^{18}$ atoms/cm<sup>3</sup>)の濃度で含まれるようにドーズ量を調節する。

【0094】

次に、図4(C)に示すように、保護膜303を除去し、添加した15族に属する元素の活性化を行う。活性化手段は公知の技術を用いれば良いが、本実施例ではエキシマレーザー光の照射により活性化する。勿論、パルス発振型でも連続発振型でも良いし、エキシマレーザー光に限定する必要はない。但し、添加された不純物元素の活性化が目的であるので、結晶質珪素膜が溶融しない程度のエネルギーで照射することが好ましい。なお、保護膜303をつけたままレーザー光を照射しても良い。

30

【0095】

なお、このレーザー光による不純物元素の活性化に際して、熱処理による活性化を併用しても構わない。熱処理による活性化を行う場合は、基板の耐熱性を考慮して450~550程度の熱処理を行えば良い。

40

【0096】

この工程によりn型不純物領域305、306の端部、即ち、n型不純物領域305、306の周囲に存在するn型不純物元素を添加していない領域との境界部(接合部)が明確になる。このことは、後にTFTが完成した時点において、LDD領域とチャネル形成領域とが非常に良好な接合部を形成しうることを意味する。

【0097】

次に、図4(D)に示すように、結晶質珪素膜の不要な部分を除去して、島状の半導体膜(以下、活性層という)307~310を形成する。

【0098】

次に、図4(E)に示すように、活性層307~310を覆ってゲート絶縁膜311を形

50

成する。ゲート絶縁膜 311 としては、10 ~ 200 nm、好ましくは 50 ~ 150 nm の厚さの珪素を含む絶縁膜を用いれば良い。これは単層構造でも積層構造でも良い。本実施例では 110 nm 厚の窒化酸化珪素膜を用いる。

#### 【0099】

次に、200 ~ 400 nm 厚の導電膜を形成し、パターニングしてゲート電極 312 ~ 316 を形成する。なお、本実施例ではゲート電極と、ゲート電極に電氣的に接続された引き回しのための配線（以下、ゲート配線という）とを別の材料で形成する。具体的にはゲート電極よりも低抵抗な材料をゲート配線として用いる。これは、ゲート電極としては微細加工が可能な材料を用い、ゲート配線には微細加工はできなくとも配線抵抗が小さい材料を用いるためである。勿論、ゲート電極とゲート配線とを同一材料で形成してしまっても構わない。

10

#### 【0100】

また、ゲート電極は単層の導電膜で形成しても良いが、必要に応じて二層、三層といった積層膜とすることが好ましい。ゲート電極の材料としては公知のあらゆる導電膜を用いることができる。ただし、上述のように微細加工が可能、具体的には 2 μm 以下の線幅にパターニング可能な材料が好ましい。

#### 【0101】

代表的には、タンタル (Ta)、チタン (Ti)、モリブデン (Mo)、タングステン (W)、クロム (Cr)、シリコン (Si) から選ばれた元素でなる膜、または前記元素の窒化物膜（代表的には窒化タンタル膜、窒化タングステン膜、窒化チタン膜）、または前記元素を組み合わせた合金膜（代表的には Mo - W 合金、Mo - Ta 合金）、または前記元素のシリサイド膜（代表的にはタングステンシリサイド膜、チタンシリサイド膜）を用いることができる。勿論、単層で用いても積層して用いても良い。

20

#### 【0102】

本実施例では、50 nm 厚の窒化タングステン (WN) 膜と、350 nm 厚のタングステン (W) 膜とでなる積層膜を用いる。これはスパッタ法で形成すれば良い。また、スパッタガスとして Xe、Ne 等の不活性ガスを添加すると応力による膜はがれを防止することができる。

#### 【0103】

またこの時、ゲート電極 313、316 はそれぞれ n 型不純物領域 305、306 の一部とゲート絶縁膜 311 を挟んで重なるように形成する。この重なった部分が後にゲート電極と重なった LDD 領域となる。

30

#### 【0104】

次に、図 5 (A) に示すように、ゲート電極 312 ~ 316 をマスクとして自己整合的に n 型不純物元素（本実施例ではリン）を添加する。こうして形成される不純物領域 317 ~ 323 には n 型不純物領域 305、306 の  $1/2 \sim 1/10$ （代表的には  $1/3 \sim 1/4$ ）の濃度でリンが添加されるように調節する。具体的には、 $1 \times 10^{16} \sim 5 \times 10^{18}$  atoms/cm<sup>3</sup>（典型的には  $3 \times 10^{17} \sim 3 \times 10^{18}$  atoms/cm<sup>3</sup>）の濃度が好ましい。

#### 【0105】

次に、図 5 (B) に示すように、ゲート電極等を覆う形でレジストマスク 324a ~ 324d を形成し、n 型不純物元素（本実施例ではリン）を添加して高濃度にリンを含む不純物領域 325 ~ 331 を形成する。ここでもフォスフィン (PH<sub>3</sub>) を用いたイオンドーピング法で行い、この領域のリンの濃度は  $1 \times 10^{20} \sim 1 \times 10^{21}$  atoms/cm<sup>3</sup>（代表的には  $2 \times 10^{20} \sim 5 \times 10^{20}$  atoms/cm<sup>3</sup>）となるように調節する。

40

#### 【0106】

この工程によって n チャネル型 TFT のソース領域若しくはドレイン領域が形成されるが、スイッチング用 TFT では、図 5 (A) の工程で形成した n 型不純物領域 320 ~ 322 の一部を残す。この残された領域が、図 2 におけるスイッチング用 TFT の LDD 領域 15a ~ 15d に対応する。

#### 【0107】

50

次に、図5(C)に示すように、レジストマスク324a~324dを除去し、新たにレジストマスク332を形成する。そして、p型不純物元素(本実施例ではボロン)を添加し、高濃度にボロンを含む不純物領域333、334を形成する。ここではジボラン( $B_2H_6$ )を用いたイオンドープ法により $3 \times 10^{20} \sim 3 \times 10^{21} \text{atoms/cm}^3$ (代表的には $5 \times 10^{20} \sim 1 \times 10^{21} \text{atoms/cm}^3$ )濃度となるようにボロンを添加する。

【0108】

なお、不純物領域333、334には既に $1 \times 10^{16} \sim 5 \times 10^{18} \text{atoms/cm}^3$ の濃度でリンが添加されているが、ここで添加されるボロンはその少なくとも3倍以上の濃度で添加される。そのため、予め形成されていたn型の不純物領域は完全にP型に反転し、P型の不純物領域として機能する。

10

【0109】

次に、レジストマスク332を除去した後、それぞれの濃度で添加されたn型またはp型不純物元素を活性化する。活性化手段としては、ファーンেসアニール法、レーザーアニール法、またはランプアニール法で行うことができる。本実施例では電熱炉において窒素雰囲気中、550℃、4時間の熱処理を行う。

【0110】

このとき雰囲気中の酸素を極力排除することが重要である。なぜならば酸素が少しでも存在していると露呈したゲート電極の表面が酸化され、抵抗の増加を招くと共に後にオーミックコンタクトを取りにくくなるからである。従って、上記活性化工程における処理雰囲気中の酸素濃度は1ppm以下、好ましくは0.1ppm以下とすることが望ましい。

20

【0111】

次に、活性化工程が終了したら300nm厚のゲート配線335を形成する。ゲート配線335の材料としては、アルミニウム(Al)又は銅(Cu)を主成分(組成として50~100%を占める。)とする金属膜を用いれば良い。配置としては図3のゲート配線211のように、スイッチング用TFETのゲート電極314、315(図3のゲート電極19a、19bに相当する)を電氣的に接続するように形成する。(図5(D))

【0112】

このような構造とすることでゲート配線の配線抵抗を非常に小さくすることができるため、面積の大きい画像表示領域(画素部)を形成することができる。即ち、画面の大きさが対角10インチ以上(さらには30インチ以上)のEL表示装置を実現する上で、本実施例の画素構造は極めて有効である。

30

【0113】

次に、図6(A)に示すように、第1層間絶縁膜336を形成する。第1層間絶縁膜336としては、珪素を含む絶縁膜を単層で用いるか、その中で組み合わせた積層膜を用いれば良い。また、膜厚は400nm~1.5μmとすれば良い。本実施例では、200nm厚の窒化酸化珪素膜の上に800nm厚の酸化珪素膜を積層した構造とする。

【0114】

さらに、3~100%の水素を含む雰囲気中で、300~450℃で1~12時間の熱処理を行い水素化処理を行う。この工程は熱的に励起された水素により半導体膜の不對結合手を水素終端する工程である。水素化の他の手段として、プラズマ水素化(プラズマにより励起された水素を用いる)を行っても良い。

40

【0115】

なお、水素化処理は第1層間絶縁膜336を形成する間に入れても良い。即ち、200nm厚の窒化酸化珪素膜を形成した後で上記のように水素化処理を行い、その後で残り800nm厚の酸化珪素膜を形成しても構わない。

【0116】

次に、第1層間絶縁膜336に対してコンタクトホールを形成し、ソース配線337~340と、ドレイン配線341~343を形成する。なお、本実施例ではこの電極を、チタン膜を100nm、チタンを含むアルミニウム膜を300nm、チタン膜150nmをスパッタ法で連続形成した3層構造の積層膜とする。勿論、他の導電膜でも良い。

50

## 【0117】

次に、50～500nm（代表的には200～300nm）の厚さで第1パッシベーション膜344を形成する。本実施例では第1パッシベーション膜344として300nm厚の窒化酸化珪素膜を用いる。これは窒化珪素膜で代用しても良い。勿論、図2の第1パッシベーション膜41と同様の材料を用いることが可能である。

## 【0118】

なお、窒化酸化珪素膜の形成に先立って $H_2$ 、 $NH_3$ 等水素を含むガスを用いてプラズマ処理を行うことは有効である。この前処理により励起された水素が第1層間絶縁膜336に供給され、熱処理を行うことで、第1パッシベーション膜344の膜質が改善される。それと同時に、第1層間絶縁膜336に添加された水素が下層側に拡散するため、効果的に活性層を水素化することができる。

10

## 【0119】

次に、図6（B）に示すように有機樹脂からなる第2層間絶縁膜347を形成する。有機樹脂としてはポリイミド、ポリアミド、アクリル、BCB（ベンゾシクロブテン）等を使用することができる。特に、第2層間絶縁膜347は平坦化の意味合いが強いので、平坦性に優れたアクリルが好ましい。本実施例ではTFEによって形成される段差を十分に平坦化しうる膜厚でアクリル膜を形成する。好ましくは1～5 $\mu m$ （さらに好ましくは2～4 $\mu m$ ）とすれば良い。

## 【0120】

次に、第2層間絶縁膜347上に100nm厚の第2パッシベーション膜348を形成する。本実施例ではSi、Al、N、O及びLaを含む絶縁膜を用いるため、その上に設けられるEL層からのアルカリ金属の拡散を防止することができる。また、同時にEL層に水分を侵入させず、且つ、EL層で発生した熱を分散させて、熱によるEL層の劣化や平坦化膜（第2層間絶縁膜）の劣化を抑制することができる。

20

## 【0121】

そして、第2パッシベーション膜348、第2層間絶縁膜347及び第1パッシベーション膜344にドレイン配線343に達するコンタクトホールを形成し、画素電極349を形成する。本実施例では酸化インジウム・スズ（ITO）膜を110nmの厚さに形成し、パターニングを行って画素電極とする。この画素電極349がEL素子の陽極となる。なお、他の材料として、酸化インジウム・チタン膜やITOに酸化亜鉛を混合した膜を用いることも可能である。

30

## 【0122】

なお、本実施例では画素電極349がドレイン配線343を介して電流制御用TFEのドレイン領域331へと電氣的に接続された構造となっている。この構造には次のような利点がある。

## 【0123】

画素電極349はEL層（発光層）や電荷輸送層などの有機材料に直接接することになるため、EL層等に含まれた可動イオンが画素電極中を拡散する可能性がある。即ち、本実施例の構造は画素電極349を直接活性層の一部であるドレイン領域331へ接続せず、ドレイン配線343を中継することによって活性層中への可動イオンの侵入を防ぐことができる。

40

## 【0124】

次に、図6（C）に示すように、EL層350を、図1を用いて説明した凸版印刷法により形成し、さらに蒸着法により陰極（MgAg電極）351及び保護電極352を大気解放しないで形成する。このときEL層350及び陰極351を形成するに先立って画素電極349に対して熱処理を施し、水分を完全に除去しておくことが望ましい。なお、本実施例ではEL素子の陰極としてMgAg電極を用いるが、公知の他の材料であっても良い。

## 【0125】

なお、EL層350としては【発明の実施の形態】の欄で説明した材料を用いることがで

50

きる。本実施例では正孔輸送層 (Hole transporting layer) 及び発光層 (Emitting layer) でなる 2 層構造を E L 層とするが、正孔注入層、電子注入層若しくは電子輸送層のいずれかを設ける場合もある。このように組み合わせは既に様々な例が報告されており、そのいずれの構成を用いても構わない。

#### 【0126】

本実施例では正孔輸送層としてポリマー前駆体であるポリテトラヒドロチオフエニルフェニレンを印刷法により形成し、加熱によりポリフェニレンビニレンとする。また、発光層としては、ポリビニルカルバゾールに 1, 3, 4 - オキサジアゾール誘導体の PBD を 30 ~ 40 % 分子分散させたものを蒸着法により形成し、緑色の発光中心としてクマリン 6 を約 1 % 添加している。

10

#### 【0127】

また、保護電極 352 でも E L 層 350 を水分や酸素から保護することは可能であるが、さらに好ましくは第 3 パッシベーション膜 353 を設けると良い。本実施例では第 3 パッシベーション膜 353 として 300 nm 厚の窒化珪素膜を設ける。この第 3 パッシベーション膜も保護電極 352 の後に大気解放しないで連続的に形成しても構わない。勿論、第 3 パッシベーション膜 353 としては、図 2 の第 3 パッシベーション膜 50 と同一の材料を用いることができる。

#### 【0128】

また、保護電極 352 は MgAg 電極 351 の劣化を防ぐために設けられ、アルミニウムを主成分とする金属膜が代表的である。勿論、他の材料でも良い。また、E L 層 350、MgAg 電極 351 は非常に水分に弱いので、保護電極 352 までを大気解放しないで連続的に形成し、外気から E L 層を保護することが望ましい。

20

#### 【0129】

なお、E L 層 350 の膜厚は 10 ~ 400 nm (典型的には 60 ~ 150 nm、好ましくは 100 ~ 120 nm)、MgAg 電極 351 の厚さは 80 ~ 200 nm (典型的には 100 ~ 150 nm) とすれば良い。

#### 【0130】

こうして図 6 (C) に示すような構造のアクティブマトリクス型 E L 表示装置が完成する。ところで、本実施例のアクティブマトリクス型 E L 表示装置は、画素部だけでなく駆動回路部にも最適な構造の TFT を配置することにより、非常に高い信頼性を示し、動作特性も向上しうる。

30

#### 【0131】

まず、極力動作速度を落とさないようにホットキャリア注入を低減させる構造を有する TFT を、駆動回路を形成する CMOS 回路の n チャネル型 TFT 205 として用いる。なお、ここでの駆動回路としては、シフトレジスタ、バッファ、レベルシフタ、サンプリング回路 (サンプル及びホールド回路) などが含まれる。デジタル駆動を行う場合には、D/A コンバータなどの信号変換回路も含まれうる。

#### 【0132】

本実施例の場合、図 6 (C) に示すように、n チャネル型 TFT 205 の活性層は、ソース領域 355、ドレイン領域 356、LDD 領域 357 及びチャネル形成領域 358 を含み、LDD 領域 357 はゲート絶縁膜 311 を挟んでゲート電極 313 と重なっている。

40

#### 【0133】

ドレイン領域側のみに LDD 領域を形成しているのは、動作速度を落とさないための配慮である。また、この n チャネル型 TFT 205 はオフ電流値をあまり気にする必要はなく、それよりも動作速度を重視した方が良い。従って、LDD 領域 357 は完全にゲート電極に重なってしまい、極力抵抗成分を少なくすることが望ましい。即ち、いわゆるオフセットはなくした方がよい。

#### 【0134】

また、CMOS 回路の p チャネル型 TFT 206 は、ホットキャリア注入による劣化が殆ど気にならないので、特に LDD 領域を設けなくても良い。勿論、n チャネル型 TFT 2

50



05と同様にLDD領域を設け、ホットキャリア対策を講じることも可能である。

【0135】

なお、駆動回路の中でもサンプリング回路は他の回路と比べて少し特殊であり、チャネル形成領域を双方向に大電流が流れる。即ち、ソース領域とドレイン領域の役割が入れ替わるのである。さらに、オフ電流値を極力低く抑える必要があり、そういった意味でスイッチング用TFETと電流制御用TFETの中間程度の機能を有するTFETを配置することが望ましい。

【0136】

従って、サンプリング回路を形成するnチャネル型TFETは、図10に示すような構造のTFETを配置することが望ましい。図10に示すように、LDD領域901a、901bの一部がゲート絶縁膜902を介してゲート電極903と重なる。この効果は電流制御用TFET202の説明で述べた通りであり、サンプリング回路の場合はチャネル形成領域904を挟む形で設ける点が異なる。

10

【0137】

なお、実際には図6(C)まで完成したら、さらに外気に曝されないように気密性が高く、脱ガスの少ない保護フィルム(ラミネートフィルム、紫外線硬化樹脂フィルム等)やセラミックス製シーリングカンなどのハウジング材でパッケージング(封入)することが好ましい。その際、ハウジング材の内部を不活性雰囲気にしたり、内部に吸湿性材料(例えば酸化バリウム)を配置することでEL層の信頼性(寿命)が向上する。

【0138】

また、パッケージング等の処理により気密性を高めたら、基板上に形成された素子又は回路から引き回された端子と外部信号端子とを接続するためのコネクタ(フレキシブルプリントサーキット:FPC)を取り付けて製品として完成する。このような出荷できる状態にまでしたEL表示装置を本明細書中ではELモジュールという。

20

【0139】

ここで本実施例のアクティブマトリクス型EL表示装置の構成を図7の斜視図を用いて説明する。本実施例のアクティブマトリクス型EL表示装置は、ガラス基板601上に形成された、画素部602と、ゲート側駆動回路603と、ソース側駆動回路604で構成される。画素部のスイッチング用TFET605はnチャネル型TFETであり、ゲート側駆動回路603に接続されたゲート配線606、ソース側駆動回路604に接続されたソース配線607の交点に配置されている。また、スイッチング用TFET605のドレインは電流制御用TFET608のゲートに接続されている。

30

【0140】

さらに、電流制御用TFET608のソース側は電流供給線609に接続され、電流制御用TFET608のドレインにはEL素子610が接続されている。

【0141】

そして、外部入出力端子となるFPC611には駆動回路まで信号を伝達するための入出力配線(接続配線)612、613、及び電流供給線609に接続された入出力配線614が設けられている。

【0142】

また、図7に示したEL表示装置の回路構成の一例を図8に示す。本実施例のEL表示装置は、ソース側駆動回路701、ゲート側駆動回路(A)707、ゲート側駆動回路(B)711、画素部706を有している。なお、本明細書中において、駆動回路とはソース側処理回路およびゲート側駆動回路を含めた総称である。

40

【0143】

ソース側駆動回路701は、シフトレジスタ702、レベルシフタ703、バッファ704、サンプリング回路(サンプル及びホールド回路)705を備えている。また、ゲート側駆動回路(A)707は、シフトレジスタ708、レベルシフタ709、バッファ710を備えている。ゲート側駆動回路(B)711も同様な構成である。

【0144】

50

ここでシフトレジスタ702、708は駆動電圧が5～16V（代表的には10V）であり、回路を形成するCMOS回路に使われるnチャネル型TFTは図6（C）の205で示される構造が適している。

【0145】

また、レベルシフタ703、709、バッファ704、710はシフトレジスタと同様に、図6（C）のnチャネル型TFT205を含むCMOS回路が適している。なお、ゲート配線をダブルゲート構造、トリプルゲート構造といったマルチゲート構造とすることは、各回路の信頼性を向上させる上で有効である。

【0146】

また、サンプリング回路705はソース領域とドレイン領域が反転する上、オフ電流値を低減する必要があるので、図10のnチャネル型TFT208を含むCMOS回路が適している。

10

【0147】

また、画素部706は図2に示した構造の画素を配置する。

【0148】

なお、上記構成は、図4～6に示した作製工程に従ってTFTを作製することによって容易に実現することができる。また、本実施例では画素部と駆動回路の構成のみ示しているが、本実施例の作製工程に従えば、その他にも信号分割回路、D/Aコンバータ回路、オペアンプ回路、補正回路など駆動回路以外の論理回路を同一基板上に形成することが可能であり、さらにはメモリ部やマイクロプロセッサ等を形成しうると考えている。

20

【0149】

さらに、ハウジング材をも含めた本実施例のELモジュールについて図11（A）、（B）を用いて説明する。なお、必要に応じて図7、図8で用いた符号を引用することにする。

【0150】

基板（TFTの下の下地膜を含む）1700上には画素部1701、ソース側駆動回路1702、ゲート側駆動回路1703が形成されている。それぞれの駆動回路からの各種配線は、入出力配線612～614を経てFPC611に至り外部機器へと接続される。

【0151】

このとき少なくとも画素部、好ましくは駆動回路及び画素部を囲むようにしてハウジング材1704を設ける。なお、ハウジング材1704は画素部1701の外寸（高さ）よりも内寸（奥行き）が大きい凹部を有する形状又はシート形状であり、接着剤1705によって、基板1700と共同して密閉空間を形成するようにして基板1700に固着される。このとき、EL素子は完全に前記密閉空間に封入された状態となり、外気から完全に遮断される。なお、ハウジング材1704は複数設けても構わない。

30

【0152】

また、ハウジング材1704の材質はガラス、ポリマー等の絶縁性物質が好ましい。例えば、非晶質ガラス（硼硅酸塩ガラス、石英等）、結晶化ガラス、セラミックスガラス、有機系樹脂（アクリル系樹脂、スチレン系樹脂、ポリカーボネート系樹脂、エポキシ系樹脂等）、シリコン系樹脂が挙げられる。また、セラミックスを用いても良い。また、接着剤1705が絶縁性物質であるならステンレス合金等の金属材料を用いることも可能である。

40

【0153】

また、接着剤1705の材質は、エポキシ系樹脂、アクリレート系樹脂等の接着剤を用いることが可能である。さらに、熱硬化性樹脂や光硬化性樹脂を接着剤として用いることもできる。但し、可能な限り酸素、水分を透過しない材質であることが必要である。

【0154】

さらに、ハウジング材と基板1700との間の空隙1706は不活性ガス（アルゴン、ヘリウム、窒素等）を充填しておくことが望ましい。また、ガスに限らず不活性液体（パーフルオロアルカンに代表されるの液状フッ素化炭素等）を用いることも可能である。不活

50

性液体に関しては特開平 8 - 7 8 1 5 9 号で用いられているような材料で良い。

【 0 1 5 5 】

また、空隙 1 7 0 6 に乾燥剤を設けておくことも有効である。乾燥剤としては特開平 9 - 1 4 8 0 6 6 号公報に記載されているような材料を用いることができる。典型的には酸化バリウムを用いれば良い。

【 0 1 5 6 】

また、図 1 1 ( B ) に示すように、画素部には個々に孤立した E L 素子を有する複数の画素が設けられ、それらは全て保護電極 1 7 0 7 を共通電極として有している。本実施例では、E L 層、陰極 ( M g A g 電極 ) 及び保護電極を大気解放しないで連続形成することが好ましいとしたが、E L 層と陰極とを同じマスク材を用いて形成し、保護電極だけ別のマ  
10  
スク材で形成すれば図 1 1 ( B ) の構造を実現することができる。

【 0 1 5 7 】

このとき、E L 層と陰極は画素部のみ設ければよく、駆動回路の上に設ける必要はない。勿論、駆動回路の上に設けられていても問題とはならないが、E L 層にアルカリ金属が含まれていることを考慮すると設けない方が好ましい。

【 0 1 5 8 】

なお、保護電極 1 7 0 7 は 1 7 0 8 で示される領域において、入出力配線 1 7 0 9 に接続される。入出力配線 1 7 0 9 は保護電極 1 7 0 7 に所定の電圧 ( 本実施例では接地電位、具体的には 0 V ) を与えるための配線であり、導電性ペースト材料 1 7 1 0 を介して F P C 6 1 1 に接続される。  
20

【 0 1 5 9 】

ここで領域 1 7 0 8 におけるコンタクト構造を実現するための作製工程について図 1 2 を用いて説明する。

【 0 1 6 0 】

まず、本実施例の工程に従って図 6 ( A ) の状態を得る。このとき、基板端部 ( 図 1 1 ( B ) において 1 7 0 8 で示される領域 ) において第 1 層間絶縁膜 3 3 6 及びゲート絶縁膜 3 1 1 を除去し、その上に入出力配線 1 7 0 9 を形成する。勿論、図 6 ( A ) のソース配線及びドレイン配線と同時に形成される。( 図 1 2 ( A ) )

【 0 1 6 1 】

次に、図 6 ( B ) において第 2 パッシベーション膜 3 4 8、第 2 層間絶縁膜 3 4 7 及び第 1 パッシベーション膜 3 4 4 をエッチングする際に、1 8 0 1 で示される領域を除去し、且つ開孔部 1 8 0 2 を形成する。( 図 1 2 ( B ) )  
30

【 0 1 6 2 】

この状態で画素部では E L 素子の形成工程 ( 画素電極、E L 層及び陰極の形成工程 ) が行われる。この際、図 1 2 に示される領域ではマスク材を用いて E L 素子が形成されないようにする。そして、陰極 3 5 1 を形成した後、別のマスク材を用いて保護電極 3 5 2 を形成する。これにより保護電極 3 5 2 と入出力配線 1 7 0 9 とが電氣的に接続される。さらに、第 3 パッシベーション膜 3 5 3 を設けて図 1 2 ( C ) の状態を得る。

【 0 1 6 3 】

以上の工程により図 1 1 ( B ) の 1 7 0 8 で示される領域のコンタクト構造が実現される。そして、入出力配線 1 7 0 9 はハウジング材 1 7 0 4 と基板 1 7 0 0 との間を隙間 ( 但し接着剤 1 7 0 5 で充填されている。即ち、接着剤 1 7 0 5 は入出力配線の段差を十分に平坦化しうる厚さが必要である。 ) を通って F P C 6 1 1 に接続される。なお、ここでは入出力配線 1 7 0 9 について説明したが、他の出力配線 6 1 2 ~ 6 1 4 も同様にしてハウジング材 1 7 0 4 の下を  
40  
通って F P C 6 1 1 に接続される。

【 0 1 6 4 】

〔実施例 2〕

本実施例では、画素の構成を図 3 ( B ) に示した構成と異なるものとした例を図 1 3 に示す。

【 0 1 6 5 】

10

20

30

40

50

本実施例では、図 3 ( B ) に示した二つの画素を、接地電位を与えるための電流供給線 2 1 2 について対称となるように配置する。即ち、図 1 3 に示すように、電流供給線 2 1 2 を隣接する二つの画素間で共通化することで、必要とする配線の本数を低減することができる。なお、画素内に配置される T F T 構造等はそのままが良い。

【 0 1 6 6 】

このような構成とすれば、より高精細な画素部を作製することが可能となり、画像の品質が向上する。

【 0 1 6 7 】

なお、本実施例の構成は実施例 1 の作製工程に従って容易に実現可能であり、T F T 構造等に関しては実施例 1 や図 2 の説明を参照すれば良い。

10

【 0 1 6 8 】

〔実施例 3〕

本実施例では、図 2 と異なる構造の画素部を形成する場合について図 1 4 を用いて説明する。なお、第 2 層間絶縁膜 4 4 を形成する工程までは実施例 1 に従えば良い。また、第 2 層間絶縁膜 4 4 で覆われたスイッチング用 T F T 2 0 1、電流制御用 T F T 2 0 2 は図 1 と同じ構造であるので、ここでの説明は省略する。

【 0 1 6 9 】

本実施例の場合、第 2 パッシベーション膜 4 5、第 2 層間絶縁膜 4 4 及び第 1 パッシベーション膜 4 1 に対してコンタクトホールを形成したら、画素電極 5 1 を形成した後、陰極 5 2 及び E L 層 5 3 を形成する。本実施例では陰極 5 2 を真空蒸着法で形成した後、乾燥された不活性雰囲気を維持したまま凸版印刷法又はスクリーン印刷法により E L 層 5 3 を形成する。

20

【 0 1 7 0 】

本実施例では画素電極 5 1 として、1 5 0 n m 厚のアルミニウム合金膜 ( 1 w t % のチタンを含有したアルミニウム膜 ) を設ける。なお、画素電極の材料としては金属材料であれば如何なる材料でも良いが、反射率の高い材料であることが好ましい。また、陰極 5 2 として 1 2 0 n m 厚の M g A g 電極を用い、E L 層 5 3 の膜厚は 1 2 0 n m とする。

【 0 1 7 1 】

本実施例ではポリビニルカルバゾールに 1 , 3 , 4 - オキサジアゾール誘導体の P B D を 3 0 ~ 4 0 % 分子分散させ、発光中心としてクマリン 6 を約 1 % 添加したものを E L 材料とし、それに溶媒を混合させて E L 形成物を作製する。そして、その E L 形成物を凸版印刷法又はスクリーン印刷法により塗布してバーク処理を行い、5 0 n m 厚の緑色の発光層を得る。そして、その上に 7 0 n m 厚の T P D を蒸着法により形成し、E L 層 5 3 を得る。

30

【 0 1 7 2 】

次に、透明導電膜 ( 本実施例では I T O 膜 ) でなる陽極 5 4 を 1 1 0 n m の厚さに形成する。こうして E L 素子 2 0 9 が形成され、実施例 1 に示した材料でもって第 3 パッシベーション膜 5 5 を形成すれば図 1 4 に示すような構造の画素が完成する。

【 0 1 7 3 】

本実施例の構造とした場合、各画素で生成された緑色の光は T F T が形成された基板とは反対側に放射される。そのため、画素内のほぼ全域、即ち T F T が形成された領域をも有効な発光領域として用いることができる。その結果、画素の有効発光面積が大幅に向上し、画像の明るさやコントラスト比 ( 明暗の比 ) が向上する。

40

【 0 1 7 4 】

なお、本実施例の構成は、実施例 1、2 のいずれの構成とも自由に組み合わせることが可能である。

【 0 1 7 5 】

〔実施例 4〕

実施例 1 ~ 4 ではトップゲート型 T F T の場合について説明したが、本発明は T F T 構造に限定されるものではないので、ボトムゲート型 T F T ( 代表的には逆スタガ型 T F T )

50

を用いて実施しても構わない。また、逆スタガ型ＴＦＴは如何なる手段で形成されたものでも良い。

【０１７６】

逆スタガ型ＴＦＴは工程数がトップゲート型ＴＦＴよりも少なくし易い構造であるため、本発明の課題である製造コストの低減には非常に有利である。なお、本実施例の構成は、実施例２、３のいずれの構成とも自由に組み合わせることが可能である。

【０１７７】

〔実施例５〕

実施例１の図６（Ｃ）又は図２の構造において、活性層と基板との間に設けられる下地膜として、第２パッシベーション膜４５と同様に放熱効果の高い材料を用いることは有効である。特に電流制御用ＴＦＴは長時間電流を流すことになるため発熱しやすく、自己発熱による劣化が問題となりうる。そのような場合に、本実施例のように下地膜が放熱効果を有することでＴＦＴの熱劣化を防ぐことができる。

【０１７８】

もちろん、基板から拡散する可動イオン等から防ぐ効果も重要であるので、第１パッシベーション膜４１と同様にＳｉ、Ａｌ、Ｎ、Ｏ、Ｍを含む化合物と珪素を含む絶縁膜との積層構造を用いることも好ましい。

【０１７９】

なお、本実施例の構成は、実施例１～４のいずれの構成とも自由に組み合わせることが可能である。

【０１８０】

〔実施例６〕

実施例３に示した画素構造とした場合、ＥＬ層から発する光は基板とは反対側に放射されるため、基板と画素電極との間に存在する絶縁膜等の透過率を気にする必要がない。即ち、多少透過率の低い材料であっても用いることができる。

【０１８１】

従って、下地膜１２、第１パッシベーション膜４１又は第２パッシベーション膜４５としてダイヤモンド薄膜又はアモルファスカーボン膜と呼ばれる炭素膜を用いる上で有利である。即ち、透過率の低下を気にする必要がないため、膜厚を１００～５００ｎｍというように厚く設定することができ、放熱効果をより高めることが可能である。

【０１８２】

なお、第３パッシベーション膜５０に上記炭素膜を用いる場合には、やはり透過率の低下は避けるべきであるので、膜厚は５～１００ｎｍ程度にしておくことが好ましい。

【０１８３】

なお、本実施例においても下地膜１２、第１パッシベーション膜４１、第２パッシベーション膜４５又は第３パッシベーション膜５０のいずれに炭素膜を用いる場合においても、他の絶縁膜と積層して用いることは有効である。

【０１８４】

なお、本実施例は実施例３に示した画素構造とする場合において特に有効であるが、実施例１、２、４もしくは５のいずれの構成とも自由に組み合わせることが可能である。

【０１８５】

〔実施例７〕

本発明ではＥＬ表示装置の画素においてスイッチング用ＴＦＴをマルチゲート構造とすることによりスイッチング用ＴＦＴのオフ電流値を低減し、保持容量の必要性を排除している。これは保持容量の専有する面積を発光領域として有効に活用するための工夫である。

【０１８６】

しかしながら、保持容量を完全になくせないまでも専有面積を小さくするだけで有効発光面積を広げるという効果は得られる。即ち、スイッチング用ＴＦＴをマルチゲート構造とすることによりオフ電流値を低減し、保持容量の専有面積を縮小化するだけでも十分である。

10

20

30

40

50

## 【 0 1 8 7 】

その場合、図 1 5 に示すように、スイッチング用 T F T 2 0 1 のドレインに対して電流制御用 T F T 2 0 2 のゲートと並列に保持容量 1 4 0 1 を形成しても構わない。

## 【 0 1 8 8 】

なお、本実施例の構成は、実施例 1 ~ 6 のいずれの構成とも自由に組み合わせることができる。即ち、画素内に保持容量が設けられるだけであって、T F T 構造や E L 層の材料等に限定を加えるものではない。

## 【 0 1 8 9 】

## 〔 実施例 8 〕

実施例 1 では、結晶質珪素膜 3 0 2 の形成手段としてレーザー結晶化を用いているが、本実施例では異なる結晶化手段を用いる場合について説明する。

10

## 【 0 1 9 0 】

本実施例では、非晶質珪素膜を形成した後、特開平 7 - 1 3 0 6 5 2 号公報に記載された技術を用いて結晶化を行う。同公報に記載された技術は、結晶化を促進（助長）する触媒として、ニッケル等の元素を用い、結晶性の高い結晶質珪素膜を得る技術である。

## 【 0 1 9 1 】

また、結晶化工程が終了した後で、結晶化に用いた触媒を除去する工程を行っても良い。その場合、特開平 1 0 - 2 7 0 3 6 3 号若しくは特開平 8 - 3 3 0 6 0 2 号に記載された技術により触媒をゲッタリングすれば良い。

## 【 0 1 9 2 】

20

また、本出願人による特願平 1 1 - 0 7 6 9 6 7 の出願明細書に記載された技術を用いて T F T を形成しても良い。

## 【 0 1 9 3 】

以上のように、実施例 1 に示した作製工程は一実施例であって、図 2 又は実施例 1 の図 6 ( C ) の構造が実現できるのであれば、他の作製工程を用いても問題はない。

## 【 0 1 9 4 】

なお、本実施例の構成は、実施例 1 ~ 7 のいずれの構成とも自由に組み合わせることが可能である。

## 【 0 1 9 5 】

## 〔 実施例 9 〕

30

本発明の E L 表示装置を駆動するにあたって、画像信号としてアナログ信号を用いたアナログ駆動を行うこともできるし、デジタル信号を用いたデジタル駆動を行うこともできる。

## 【 0 1 9 6 】

アナログ駆動を行う場合、スイッチング用 T F T のソース配線にはアナログ信号が送られ、その階調情報を含んだアナログ信号が電流制御用 T F T のゲート電圧となる。そして、電流制御用 T F T で E L 素子に流れる電流を制御し、E L 素子の発光強度を制御して階調表示を行う。なお、アナログ駆動を行う場合は電流制御用 T F T を飽和領域で動作させると良い。

## 【 0 1 9 7 】

40

一方、デジタル駆動を行う場合、アナログ的な階調表示とは異なり、時分割駆動と呼ばれる階調表示を行う。即ち、発光時間の長さを調節することで、視覚的に色階調が変化しているように見せる。なお、デジタル駆動を行う場合は電流制御用 T F T を線形領域で動作させると良い。

## 【 0 1 9 8 】

E L 素子は液晶素子に比べて非常に応答速度が速いため、高速で駆動することが可能である。そのため、1 フレームを複数のサブフレームに分割して階調表示を行う時分割駆動に適した素子であると言える。

## 【 0 1 9 9 】

このように、本発明は素子構造に関する技術であるので、駆動方法は如何なるものであ

50

ても構わない。

【0200】

〔実施例10〕

実施例1ではE L層として有機E L材料を用いることが好ましいとしたが、本発明は無機E L材料を用いても実施できる。但し、現在の無機E L材料は非常に駆動電圧が高いため、アナログ駆動を行う場合には、そのような駆動電圧に耐えうる耐圧特性を有するT F Tを用いなければならない。

【0201】

または、将来的にさらに駆動電圧の低い無機E L材料が開発されれば、本発明に適用することは可能である。

10

【0202】

また、本実施例の構成は、実施例1～9のいずれの構成とも自由に組み合わせることが可能である。

【0203】

〔実施例11〕

本発明を実施して形成されたアクティブマトリクス型E L表示装置（E Lモジュール）は、自発光型であるため液晶表示装置に比べて明るい場所での視認性に優れている。そのため直視型のE Lディスプレイ（E Lモジュールを組み込んだ表示ディスプレイを指す）として用途は広い。

20

【0204】

なお、E Lディスプレイが液晶ディスプレイよりも有利な点の一つとして視野角の広さが挙げられる。従って、T V放送等を大画面で鑑賞するには対角30インチ以上（典型的には40インチ以上）の表示ディスプレイ（表示モニタ）として本発明のE Lディスプレイを用いるとよい。

【0205】

また、E Lディスプレイ（パソコンモニタ、T V放送受信用モニタ、広告表示モニタ等）として用いるだけでなく、様々な電子装置の表示ディスプレイとして用いることができる。

【0206】

その様な電子装置としては、ビデオカメラ、デジタルカメラ、ゴーグル型ディスプレイ（ヘッドマウントディスプレイ）、カーナビゲーション、パーソナルコンピュータ、携帯情報端末（モバイルコンピュータ、携帯電話または電子書籍等）、記録媒体を備えた画像再生装置（具体的にはコンパクトディスク（C D）、レーザーディスク（L D）又はデジタルバーサタイルディスク（D V D）等の記録媒体を再生し、その画像を表示しうるディスプレイを備えた装置）などが挙げられる。それら電子装置の例を図16に示す。

30

【0207】

図16（A）はパーソナルコンピュータであり、本体2001、筐体2002、表示部2003、キーボード2004を含む。本発明は表示部2003に用いることができる。

【0208】

図16（B）はビデオカメラであり、本体2101、表示部2102、音声入力部2103、操作スイッチ2104、バッテリー2105、受像部2106を含む。本発明を表示部2102に用いることができる。

40

【0209】

図16（C）は頭部取り付け型のE Lディスプレイの一部（右片側）であり、本体2201、信号ケーブル2202、頭部固定バンド2203、表示モニタ2204、光学系2205、表示装置2206を含む。本発明は表示装置2206に用いることができる。

【0210】

図16（D）は記録媒体を備えた画像再生装置（具体的にはD V D再生装置）であり、本体2301、記録媒体（C D、L DまたはD V D等）2302、操作スイッチ2303、表示部（a）2304、表示部（b）2305を含む。表示部（a）は主として画像情報

50

を表示し、表示部（b）は主として文字情報を表示するが、本発明はこれら表示部（a）、（b）に用いることができる。なお、記録媒体を備えた画像再生装置としては、CD再生装置、ゲーム機器などに本発明を用いることができる。

【0211】

図16（E）は携帯型（モバイル）コンピュータであり、本体2401、カメラ部2402、受像部2403、操作スイッチ2404、表示部2405を含む。本発明は表示部2405に用いることができる。

【0212】

図16（F）はELディスプレイであり、筐体2501、支持台2502、表示部2503を含む。本発明は表示部2503に用いることができる。ELディスプレイは視野角が広いため液晶ディスプレイに比べて大画面化した場合において有利であり、対角10インチ以上（特に対角30インチ以上）のディスプレイにおいて有利である。

10

【0213】

また、将来的にEL材料の発光輝度が高くなれば、出力した画像情報を含む光をレンズ等で拡大投影してフロント型若しくはリア型のプロジェクターに用いることも可能となる。

【0214】

以上の様に、本発明の適用範囲は極めて広く、あらゆる分野の電子装置に適用することが可能である。また、本実施例の電子装置は実施例1～10を自由に組み合わせて実現することができる。

20

【0215】

【発明の効果】

本発明を用いることで、EL層の形成を非常に安価に行うことができる。そのため、EL表示装置を作製する製造コストが低減される。

【0216】

また、EL層とTF Tとの間にアルカリ金属の透過を妨げうる絶縁膜を設けることによりEL層からアルカリ金属が拡散してTF T特性に悪影響を与えることを防ぐことができる。その結果、EL表示装置の動作性能や信頼性を大幅に向上させることができる。

【0217】

また、安価に製造しうるEL表示装置を表示ディスプレイとして用いることで電子装置の製造コストが低減される。また、上記動作性能や信頼性を向上させたEL表示装置を用いることで、画像品質が良く、耐久性のある（信頼性の高い）応用製品（電子装置）を生産することが可能となる。

30

【図面の簡単な説明】

【図1】 凸版印刷法の原理を説明するための図。

【図2】 EL表示装置の画素部の断面構造を示す図。

【図3】 EL表示装置の画素部の上面構造及び構成を示す図。

【図4】 アクティブマトリクス型EL表示装置の作製工程を示す図。

【図5】 アクティブマトリクス型EL表示装置の作製工程を示す図。

【図6】 アクティブマトリクス型EL表示装置の作製工程を示す図。

【図7】 ELモジュールの外観を示す図。

40

【図8】 EL表示装置の回路ブロック構成を示す図。

【図9】 EL表示装置の画素部を拡大した図。

【図10】 EL表示装置のサンプリング回路の素子構造を示す図。

【図11】 ELモジュールの外観と断面構造を示す図。

【図12】 コンタクト構造の作製工程を示す図。

【図13】 EL表示装置の画素部の構成を示す図。

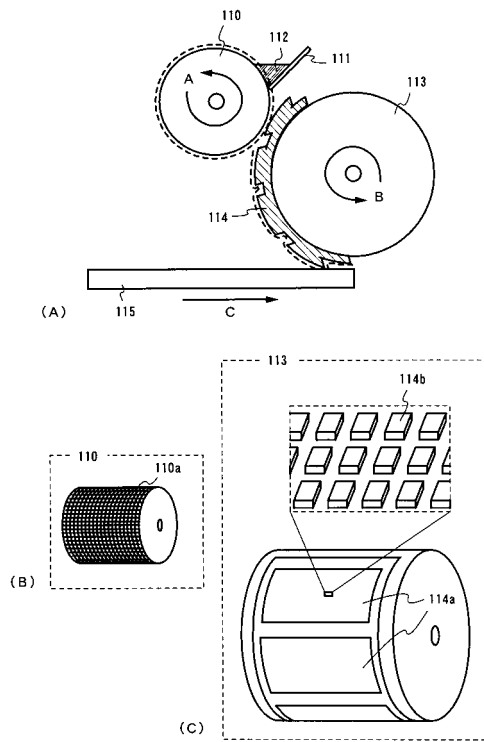
【図14】 EL表示装置の画素部の断面構造を示す図。

【図15】 EL表示装置の画素部の構成を示す図。

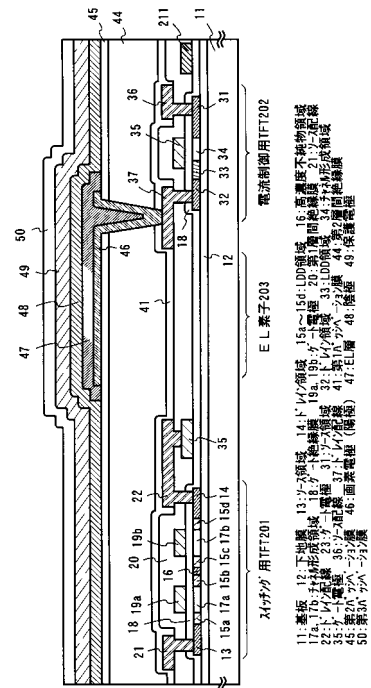
【図16】 電子装置の具体例を示す図。



【図 1】



【図 2】

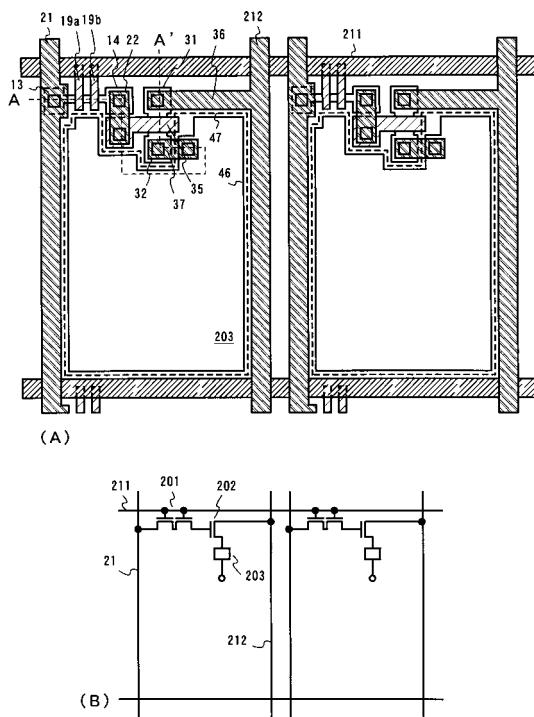


電流制御用 TFT202

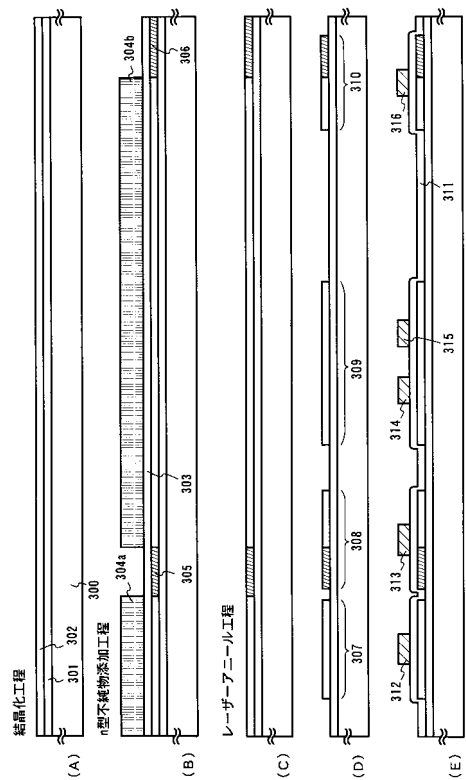
EL素子203

11:基板 12:下地膜 13:シフト領域 14:シフト領域 15a:15b:LD領域 16:シフト領域 17a:17b:シフト領域 18:シフト領域 19a:19b:シフト領域 20:シフト領域 21:シフト領域 22:シフト領域 23:シフト領域 24:シフト領域 25:シフト領域 26:シフト領域 27:シフト領域 28:シフト領域 29:シフト領域 30:シフト領域 31:シフト領域 32:シフト領域 33:シフト領域 34:シフト領域 35:シフト領域 36:シフト領域 37:シフト領域 38:シフト領域 39:シフト領域 40:シフト領域 41:シフト領域 42:シフト領域 43:シフト領域 44:シフト領域 45:シフト領域 46:シフト領域 47:シフト領域 48:シフト領域 49:シフト領域 50:シフト領域

【図 3】

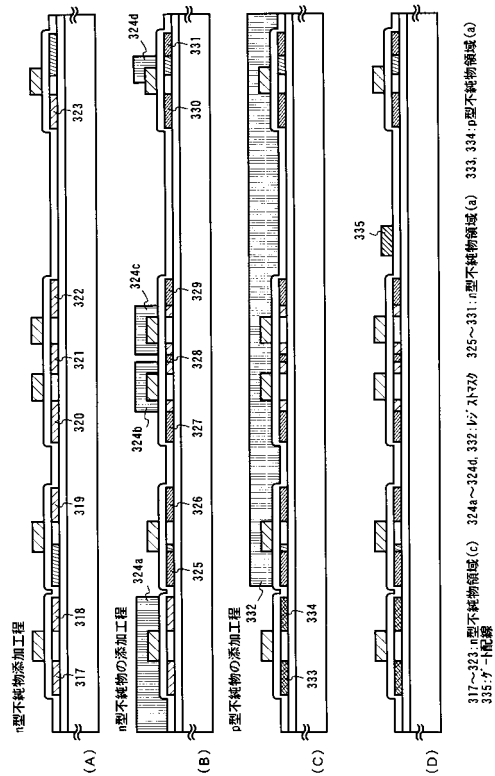


【図 4】

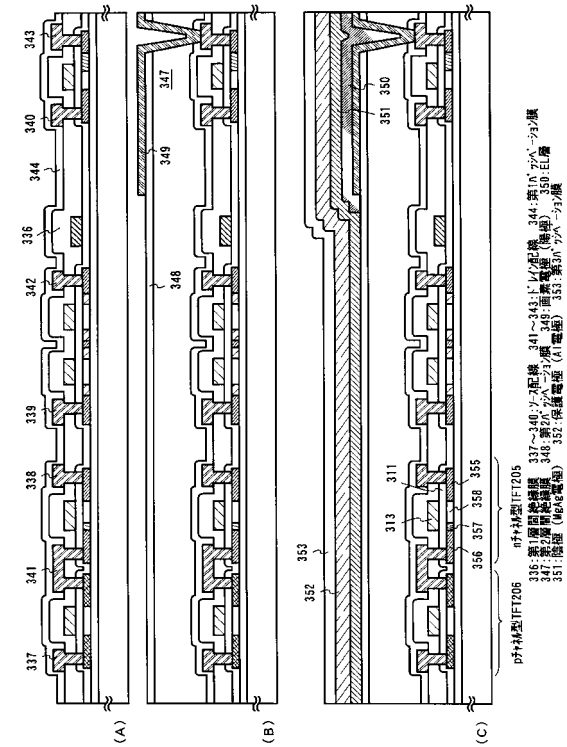


300: n 型非結晶膜 301: 下地膜 302: n 型非結晶膜 303: 絶縁膜 304a~304b: n 型非結晶膜 305: 306: n 型非結晶膜 307~310: 活性層 311: p 型非結晶膜 312~316: p 型非結晶膜

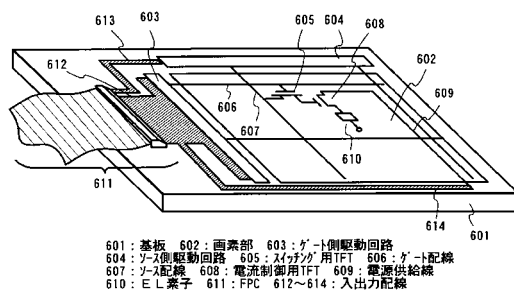
【図5】



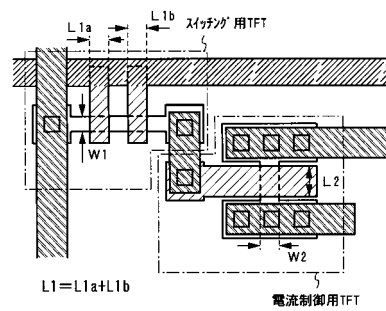
【図6】



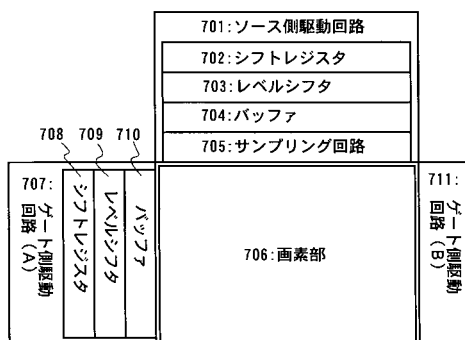
【図7】



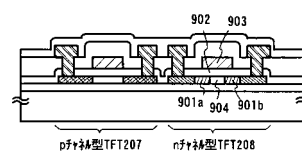
【図9】



【図8】

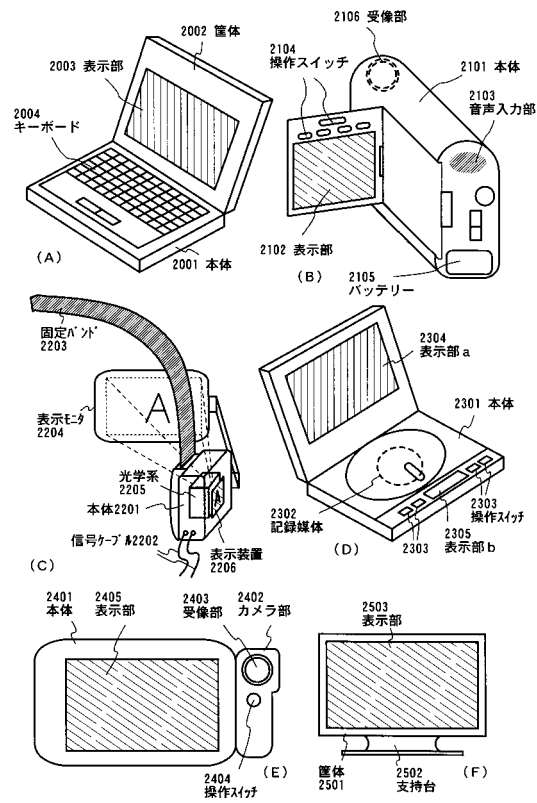


【図10】





【図 16】



---

 フロントページの続き

(51)Int.Cl.			F I		
<b>H 0 1 L</b>	<b>29/786</b>	<b>(2006.01)</b>	<b>H 0 1 L</b>	<b>29/78</b>	<b>6 1 7 A</b>
<b>H 0 5 B</b>	<b>33/12</b>	<b>(2006.01)</b>	<b>H 0 1 L</b>	<b>29/78</b>	<b>6 1 7 N</b>
<b>H 0 1 L</b>	<b>51/50</b>	<b>(2006.01)</b>	<b>H 0 5 B</b>	<b>33/12</b>	<b>B</b>
			<b>H 0 5 B</b>	<b>33/14</b>	<b>A</b>

## 合議体

審判長 北川 清伸

審判官 橋本 直明

審判官 森林 克郎

- (56)参考文献 特開平 4 - 1 2 5 6 8 3 ( J P , A )  
 特開平 1 0 - 7 7 4 6 7 ( J P , A )  
 特開平 6 - 1 2 5 0 8 7 ( J P , A )  
 特開昭 6 1 - 2 6 4 7 6 2 ( J P , A )  
 特開平 4 - 2 6 7 3 6 7 ( J P , A )  
 特開平 4 - 3 6 3 8 9 3 ( J P , A )  
 特開平 1 0 - 2 2 0 7 2 ( J P , A )

## (58)調査した分野(Int.Cl. , D B 名)

H05B 33/10  
 G09F 9/00 338  
 G09F 9/30 338  
 G09F 9/30 365  
 H01L 29/786  
 H01L 21/336  
 H05B 33/12  
 H05B 33/14